



(12)发明专利申请

(10)申请公布号 CN 107534743 A

(43)申请公布日 2018.01.02

(21)申请号 201680023793.6

(22)申请日 2016.01.26

(30)优先权数据

2015-124907 2015.06.22 JP

(85)PCT国际申请进入国家阶段日

2017.10.24

(86)PCT国际申请的申请数据

PCT/JP2016/052164 2016.01.26

(87)PCT国际申请的公布数据

W02016/208209 JA 2016.12.29

(71)申请人 奥林巴斯株式会社

地址 日本东京都

(72)发明人 斋藤纱依里 田渊浩一郎

(74)专利代理机构 北京林达刘知识产权代理事
务所(普通合伙) 11277

代理人 刘新宇

(51)Int.Cl.

H04N 5/341(2006.01)

A61B 1/04(2006.01)

G02B 23/24(2006.01)

H04N 5/374(2006.01)

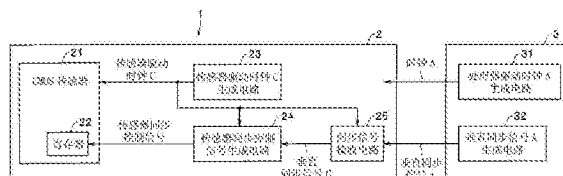
权利要求书1页 说明书9页 附图7页

(54)发明名称

摄像装置

(57)摘要

一种能够与具备时钟A生成电路(31)和垂直同步信号A生成部(32)的视频处理器(3)连接的内窥镜(2),该内窥镜(2)具备:时钟C生成电路(23),其生成被设定为不与时钟A同步的时钟C;接收电路(25),其接收垂直同步信号A,并且生成取得以缓和的帧频同步的垂直同步信号C;以及同步控制信号生成电路(24),其根据垂直同步信号C来生成控制CMOS传感器(21)的传感器同步控制信号。



1. 一种摄像装置,能够与处理器连接,该处理器具备生成规定的第一时钟的第一时钟生成部以及生成规定的第一垂直同步信号的第一垂直同步信号生成部,所述摄像装置的特征在于,具备:

摄像元件,其拍摄被摄体;

第二时钟生成部,其生成用于驱动所述摄像元件并且与所述第一时钟独立且不同步地设定的第二时钟;

第二垂直同步信号生成部,其接收所述第一垂直同步信号,并且生成具有与该第一垂直同步信号至少以帧频同步的期间的第二垂直同步信号;以及

传感器同步控制信号生成部,其根据所述第二垂直同步信号来生成控制所述摄像元件的传感器同步控制信号。

2. 根据权利要求1所述的摄像装置,其特征在于,

所述第二垂直同步信号生成部根据所述第二时钟来生成所述第二垂直同步信号。

3. 根据权利要求2所述的摄像装置,其特征在于,

所述传感器同步控制信号生成部根据所述第二时钟来生成所述传感器同步控制信号。

4. 根据权利要求1所述的摄像装置,其特征在于,

所述第二垂直同步信号生成部根据所述第一时钟来生成所述第二垂直同步信号。

5. 根据权利要求4所述的摄像装置,其特征在于,

所述传感器同步控制信号生成部根据所述第一时钟来生成所述传感器同步控制信号。

摄像装置

技术领域

[0001] 本发明涉及一种摄像装置,特别是涉及一种具备通过与所连接的视频处理器中的时钟独立且不同步地设定的时钟而被驱动的摄像元件的摄像装置。

背景技术

[0002] 以往,在医疗用领域和工业用领域中广泛使用具备用于对被检体进行观察的摄像元件的内窥镜。另外,还已知如下一种技术:利用与内窥镜以装卸自如的方式连接的被称为视频处理器的信号处理装置来承担与内窥镜有关的各种信号处理,从而构成内窥镜系统。

[0003] 在上述那样的内窥镜系统中,以往的内窥镜从所连接的视频处理器接收规定时钟的供给,通过被供给的该时钟来驱动所搭载的摄像元件。在该情况下,内窥镜和视频处理器以上述的时钟频率保持同步。

[0004] 另一方面,关于视频处理器,存在驱动频率按该视频处理器的类型而互不相同的视频处理器。例如,在支持NTSC标准的视频处理器和支持PAL标准的视频处理器中,其驱动频率互不相同。

[0005] 在以往的内窥镜中,即使在与这些驱动频率互不相同的视频处理器连接的情况下,也将来自视频处理器的驱动时钟原样地接收,在内窥镜内的各电路、特别是摄像元件的驱动电路中使用,也不会产生特别的问题。

[0006] 即,在接收到来自NTSC标准和PAL标准这样的驱动频率互不相同的视频处理器的时钟的供给的情况下,被供给的时钟的频率确实互不相同,但是在搭载于以往的内窥镜的各电路中,如果是这种程度的频率的差异,则不会成为大的障碍。

[0007] 另一方面,近年来,搭载于内窥镜的摄像元件的高像素化不断发展,关于摄像元件的驱动,也要求更高速化、高质量化。即,对于驱动这些摄像元件的时钟也要求更高质量的性能。

[0008] 而且,鉴于该状况,近年来提出了一种内窥镜,设置有相对于视频处理器中的时钟发生部独立的高质量的时钟发生部(日本特开2014-033788号公报)。

[0009] 如上述的那样,关于内窥镜,高速化不断发展,另一方面,关于所连接的视频处理器,还存在搭载不满足内窥镜侧所要求的那样的质量的时钟的视频处理器,另外,如上述的那样驱动频率互不相同的视频处理器也依然大量存在。

[0010] 在此,在视频处理器侧所供给的时钟的质量相对于内窥镜侧所要求的时钟质量而言非常差的情况下,如果不采取任何对策就进行了连接,则有可能无法正常地驱动摄像元件。具体地说,有可能从摄像元件得到的图像质量劣化,或者影像信号的传输质量变差而经常发生传输错误。

[0011] 鉴于上述的问题点,在将单纯地相对于视频处理器中的时钟发生部独立的高质量的时钟发生部设置于内窥镜侧并用于驱动摄像元件的情况下,能够满足摄像元件所要求的质量。

[0012] 然而,一般来说,时钟发生部中产生的时钟存在偏差,因此即使打算产生规格上相

同频率的时钟,也有可能视频处理器侧的时钟的频率与内窥镜侧的时钟的频率之间出现与偏差的量相应的差。

[0013] 即,在打算以相同的帧频进行动作但是在内窥镜侧进行动作的时钟的质量与在视频处理器侧进行动作的时钟的质量差异大的情况下,如果不采取任何对策就进行了连接,则在内窥镜中的摄像元件与视频处理器中的图像处理部之间产生帧频的不一致,从而有可能在图像处理或光源的调光等中带来障碍。

[0014] 为了应对该帧频的不一致的问题,还能够考虑在内窥镜侧设置例如PLL电路等器件并以时钟频率取得从视频处理器供给的时钟与在内窥镜内生成的时钟的同步。

[0015] 然而,在现实情况中,如上述的那样,例如NTSC标准和PAL标准那样存在驱动频率各种各样的视频处理器。而且,要求在上述PLL电路中使用的振荡器(VCXO)的频率与所连接的视频处理器的时钟频率相等,因此必须与视频处理器的时钟类型相应地准备专用的内窥镜,从而招致包括管理成本在内的成本的增大。

[0016] 另外,还考虑如下一种技术:在内窥镜内具备各种频率的振荡器(VCXO)以应对多个视频处理器,根据所连接的视频处理器的类型来切换所使用的振荡器(VCXO),但是电路规模变得庞大,除此以外,成本也会增大。

[0017] 本发明是鉴于上述的问题而完成的,其目的在于,提供一种具备通过与所连接的视频处理器中的时钟独立且不同步地设定的时钟而被驱动的摄像元件的摄像装置,该摄像装置不给图像处理或光源的调光带来障碍且能够应对时钟频率互不相同的各种视频处理器。

发明内容

[0018] 用于解决问题的方案

[0019] 本发明的一个方式的摄像装置能够与处理器连接,该处理器具备生成规定的第一时钟的第一时钟生成部以及生成规定的第一垂直同步信号的第一垂直同步信号生成部,所述摄像装置具备:摄像元件,其拍摄被摄体;第二时钟生成部,其生成用于驱动所述摄像元件并且与所述第一时钟独立且不同步地设定的第二时钟;第二垂直同步信号生成部,其接收所述第一垂直同步信号,并且生成具有与该第一垂直同步信号至少以帧频同步的期间的第二垂直同步信号;以及传感器同步控制信号生成部,其根据所述第二垂直同步信号来生成控制所述摄像元件的传感器同步控制信号。

附图说明

[0020] 图1是示出包含本发明的第一实施方式所涉及的摄像装置(内窥镜)的内窥镜系统的概要结构的框图。

[0021] 图2是示出第一实施方式所涉及的内窥镜中的从视频处理器供给的垂直同步信号与在内窥镜侧生成的垂直同步信号之间的关系的时序图。

[0022] 图3是示出第一实施方式所涉及的内窥镜中的向传感器同步控制信号生成电路输入的垂直同步信号与CMOS传感器内的垂直同步信号之间的关系的时序图。

[0023] 图4是示出在包含第一实施方式所涉及的摄像装置(内窥镜)的内窥镜系统中内窥镜与其它驱动频率的视频处理器连接时的概要结构的框图。

[0024] 图5是示出包含本发明的第二实施方式所涉及的摄像装置(内窥镜)的内窥镜系统的概要结构的框图。

[0025] 图6是示出第二实施方式所涉及的内窥镜中的向传感器同步控制信号生成电路供给的时钟和垂直同步信号的时序图。

[0026] 图7是示出第二实施方式所涉及的内窥镜中的向传感器同步控制信号生成电路输入的垂直同步信号与CMOS传感器内的垂直同步信号之间的关系时序图。

[0027] 图8是示出包含本发明的第三实施方式所涉及的摄像装置(内窥镜)的内窥镜系统的概要结构的框图。

[0028] 图9是示出包含本发明的第四实施方式所涉及的摄像装置(内窥镜)的内窥镜系统的概要结构的框图。

具体实施方式

[0029] 下面,参照附图来说明本发明的实施方式。

[0030] 另外,本发明不限于该实施方式。并且,在附图的记载中对同一部分标注同一附图标记。

[0031] 图1是示出包含本发明的第一实施方式的摄像装置的内窥镜系统的概要结构的框图。

[0032] 此外,在以下所示的实施方式中,以具备摄像元件来作为摄像装置的内窥镜为例子进行说明。

[0033] 如图1所示,内窥镜系统1主要具备:内窥镜2,其通过将前端部插入到被检体的体腔内来拍摄被摄体的体内图像并输出该被摄体像的图像信号;视频处理器3,其对从内窥镜2输出的图像信号实施规定的图像处理,并且对内窥镜系统1整体的动作进行综合控制;以及未图示的光源装置,其产生用于从内窥镜2的前端射出的照明光。

[0034] 首先,在本实施方式中,视频处理器3是具备处理器驱动时钟A生成电路31和垂直同步信号A生成电路32的例如支持NTSC标准的视频处理器,其中,该处理器驱动时钟A生成电路31生成并输出规定的驱动时钟A,该垂直同步信号A生成电路32生成并输出规定的垂直同步信号A。

[0035] 另外,内窥镜2具备:摄像元件(CMOS传感器)21,其接收被摄体像后将其光电转换为电信号,并且实施规定的信号处理;传感器驱动时钟C生成电路23,其生成除了对摄像元件21供给还对该内窥镜2内的所需要的电路供给的驱动时钟(驱动时钟C);传感器同步控制信号生成电路24,其生成对摄像元件21供给的传感器同步控制信号;以及同步信号接收电路25,其接收来自视频处理器3的垂直同步信号A,并且输出向传感器同步控制信号生成电路24供给的垂直同步信号C。

[0036] 在本实施方式中,摄像元件21采用CMOS(Complementary Metal Oxide Semiconductor:互补金属氧化物半导体元件)图像传感器(CIS)。以下,摄像元件21也记为CMOS传感器21。

[0037] 在本实施方式中,CMOS传感器21形成为,接收在所述传感器驱动时钟C生成电路23中生成的驱动时钟C而被驱动。

[0038] 另外,CMOS传感器21具备寄存器22,该寄存器22能够从外部进行访问(在本实施方

式中,通过所述传感器同步控制信号来进行访问),并且保持用于生成规定的驱动脉冲的设定数据。

[0039] 传感器驱动时钟C生成电路23生成与视频处理器3中的时钟独立的驱动时钟C。该传感器驱动时钟C生成电路23例如由水晶振荡器构成,除了对CMOS传感器21进行输出以外,还对包括传感器同步控制信号生成电路24和同步信号接收电路25在内的内窥镜2内的所需要的电路进行输出。

[0040] 此外,在本实施方式中,驱动时钟C的中心频率被设定为比所述视频处理器3中的时钟A的频率高的频率且被设定为不与该时钟A同步。

[0041] 在此,如上述的那样,在本实施方式中设为如下结构:从视频处理器3供给的时钟A与传感器驱动时钟C生成电路23中的时钟C被设定为不同步,即不以时钟频率取得同步。

[0042] 因而,在形成这种结构的情况下,例如,在视频处理器3中使用频率A的时钟A来对相当于一帧的时间进行计数,另一方面,在内窥镜2侧使用频率C的时钟C来进行计数,在该情况下,由于各自的时钟生成电路的偏差的影响而两者的时间稍微出现差。

[0043] 而且,当视频处理器3侧和内窥镜2侧单独地持续进行计数时,该差有可能不能忽略。具体地说,内窥镜2侧的CMOS传感器21的驱动定时有可能相对于视频处理器3中的垂直同步定时发生偏移。

[0044] 在该情况下,在输入了来自内窥镜2的CMOS传感器21的摄像信号的视频处理器3中进行与该摄像信号有关的图像处理时或者在执行光源的调光功能时,有可能产生问题。

[0045] 此外,在上述的光源的调光功能中,不仅包含发光强度的控制,还包含照明光的颜色的切换定时或间歇地发光的情况下的定时控制。另外,这些光源的控制定时需要根据CMOS传感器21的驱动定时来决定。

[0046] 本发明鉴于上述的情形,其目的在于,通过在内窥镜2与视频处理器3之间以帧频同步地可靠地进行动作,来防止上述的问题的发生。

[0047] 下面,对本发明的特征的结构进行说明。

[0048] 返回到图1,传感器同步控制信号生成电路24在通过传感器驱动时钟C生成电路23中生成的时钟C而被驱动,生成并输出对CMOS传感器21中的所述寄存器22供给的传感器同步控制信号。

[0049] 此外,传感器同步控制信号生成电路24与CMOS传感器21之间通过基于被称为所谓的I2C(Inter-Integrated Circuit:内部整合电路)的时钟同步式的串行通信标准的通信而连接。

[0050] 另外,CMOS传感器21基于从传感器同步控制信号生成电路24指示的垂直同步定时来决定驱动定时。

[0051] 同步信号接收电路25接收来自视频处理器3的垂直同步信号A,另一方面,通过在传感器驱动时钟C生成电路23中生成的时钟C而被驱动,生成并输出对传感器同步控制信号生成电路24供给的垂直同步信号C。

[0052] <第一实施方式的作用>

[0053] 接着,对本第一实施方式的作用进行说明。

[0054] 图2是示出第一实施方式所涉及的内窥镜中的从视频处理器3供给的垂直同步信号A与在内窥镜侧2生成的垂直同步信号C之间的关系的时序图,图3是示出第一实施方式所

涉及的内窥镜中的向传感器同步控制信号生成电路24输入的垂直同步信号C与CMOS传感器21内的垂直同步信号之间的关系时序图。

[0055] 如图2所示,同步信号接收电路25中接收的来自视频处理器3的垂直同步信号A与在视频处理器3中的处理器驱动时钟A生成电路31中生成的时钟A同步。

[0056] 另一方面,在本实施方式中,如上述的那样,在传感器驱动时钟C生成电路23中生成与视频处理器3中的时钟A独立的时钟C,但是同步信号接收电路25基于该时钟C根据垂直同步信号A来生成与时钟C同步的垂直同步信号C。

[0057] 之后,同步信号接收电路25对传感器同步控制信号生成电路24输出新生成的该垂直同步信号C。

[0058] 接收到该垂直同步信号C的传感器同步控制信号生成电路24如图3所示的那样基于该垂直同步信号C来对CMOS传感器21的作为同步控制寄存器的寄存器22发送传感器同步控制信号。

[0059] CMOS传感器21在寄存器22中接收基于所述垂直同步信号C的传感器同步控制信号,之后,生成传感器内部的垂直同步信号。

[0060] 如以上所说明的那样,在本第一实施方式中,能够提供一种内窥镜,具备通过与所连接的视频处理器3中的时钟A独立且不同步地设定的时钟C而被驱动的CMOS传感器21,在内窥镜2中,所述时钟C与所述时钟A不以时钟频率取得同步,另一方面,在CMOS传感器21与视频处理器3之间稍微缓慢但可靠地以帧频取得同步,由此能够通过比所连接的视频处理器3高质量的时钟C来驱动CMOS传感器21,另一方面,不会给所连接的视频处理器3中的图像处理或光源调光功能带来障碍。

[0061] 此外,如上述的那样,在本实施方式中,所述驱动时钟C的中心频率被设定为比视频处理器3中的驱动时钟A的频率高的频率,但是不限于此,只要不与该驱动时钟A同步即可,也可以与该时钟A的中心频率相同。

[0062] 另外,只要不与能够连接于内窥镜2的其它多个视频处理器中的驱动时钟同步即可,也可以与这些多个视频处理器所涉及的驱动时钟中的任一驱动时钟的中心频率相同。

[0063] 例如,如图4所示,将本实施方式的内窥镜2连接于与视频处理器3不同的其它视频处理器103。

[0064] 此时,视频处理器103具有:处理器驱动时钟B生成电路131,其生成与所述驱动时钟A不同的驱动时钟B;以及垂直同步信号B生成电路132,其生成与垂直同步信号A不同的垂直同步信号B。

[0065] 在该情况下,本实施方式的内窥镜2在传感器驱动时钟C生成电路23中如上述的那样生成与视频处理器103中的时钟B独立且不同步的驱动时钟C,但是该驱动时钟C的中心频率只要不与该驱动时钟B同步即可,也可以与该时钟B的中心频率相同。

[0066] <第二实施方式>

[0067] 接着,对本发明的第二实施方式进行说明。

[0068] 图5是示出包含本发明的第二实施方式的摄像装置(内窥镜)的内窥镜系统的结构的框图。

[0069] 关于包含本第二实施方式的摄像装置的内窥镜系统,其结构基本上与第一实施方式相同,因此在此只对与第一实施方式之间的差异进行说明,并省略其它详细的说明。

[0070] 如图5所示,内窥镜系统101主要具备:内窥镜102,其与上述同样地输出被摄体像的图像信号;视频处理器3,其能够与内窥镜102连接并且能够与上述第一实施方式同样地输出时钟A;以及与上述同样的未图示的光源装置。

[0071] 在本第二实施方式中也同样,视频处理器3具备生成并输出规定的驱动时钟A的处理器驱动时钟A生成电路31以及生成并输出规定的垂直同步信号A的垂直同步信号A生成电路32。

[0072] 内窥镜102具备:与第一实施方式同样地构成的CMOS传感器121;传感器驱动时钟C生成电路123,其生成对CMOS传感器121供给的传感器驱动时钟(驱动时钟C);传感器同步控制信号生成电路124,其生成对CMOS传感器121供给的传感器同步控制信号;以及同步信号接收电路125,其接收来自视频处理器3的垂直同步信号A,并且对传感器同步控制信号生成电路124输出垂直同步信号A。

[0073] 在此,在上述的第一实施方式的摄像装置(内窥镜2)中,不仅CMOS传感器21通过在内窥镜内部的时钟发生部(传感器驱动时钟C生成电路23)中生成的时钟C而被驱动,传感器同步控制信号生成电路24和同步信号接收电路25也通过该时钟C而被驱动。

[0074] 另外,在第一实施方式中,同步信号接收电路25从视频处理器3接收作为外部时钟的垂直同步信号A,基于所述时钟C来新生成垂直同步信号C后输出。

[0075] 并且,在第一实施方式中,传感器同步控制信号生成电路24基于垂直同步信号C来朝向CMOS传感器21中的寄存器22输出传感器同步控制信号。

[0076] 与此相对,本第二实施方式的摄像装置(内窥镜102)中的传感器驱动时钟C生成电路123与第一实施方式同样地,产生与视频处理器3中的时钟A独立且不同步的驱动时钟C,CMOS传感器121通过作为在内窥镜内部的时钟发生部中生成的时钟的该时钟C而被驱动。

[0077] 另一方面,在本第二实施方式中,传感器同步控制信号生成电路124和同步信号接收电路125与第一实施方式不同,通过外部的时钟、即在所连接的视频处理器3中的处理器驱动时钟A生成电路31中生成的时钟A而被驱动。

[0078] 另外,在第二实施方式中,同步信号接收电路125从视频处理器3接收作为外部时钟的垂直同步信号A,并且对传感器同步控制信号生成电路124输出与所述时钟A同步的垂直同步信号A。

[0079] 并且,传感器同步控制信号生成电路124基于所输入的垂直同步信号A来朝向CMOS传感器121中的寄存器122输出传感器同步控制信号。

[0080] 而且,在第二实施方式中,CMOS传感器121在寄存器122中接收基于“垂直同步信号A”的传感器同步控制信号,并生成传感器内部的垂直同步信号。

[0081] 这样,在第二实施方式中,CMOS传感器121被设为通过与“时钟A”不同步的“时钟C”而被驱动并且不与视频处理器3以时钟频率取得同步的结构,另一方面,CMOS传感器121基于来自视频处理器3的“垂直同步信号A”来生成传感器内部的垂直同步信号。

[0082] <第二实施方式的作用>

[0083] 接着,对本第二实施方式的作用进行说明。

[0084] 图6是示出第二实施方式所涉及的内窥镜中的向传感器同步控制信号生成电路供给的时钟(时钟A)和垂直同步信号(垂直同步信号A)的时序图,图7是示出第二实施方式所涉及的内窥镜中的向传感器同步控制信号生成电路输入的垂直同步信号与CMOS传感器内

的垂直同步信号之间的关系时序图。

[0085] 如图6所示,在同步信号接收电路125中接收的来自视频处理器3的垂直同步信号A与在视频处理器3中的处理器驱动时钟A生成电路31中生成的时钟A同步,但是在本第二实施方式中,同步信号接收电路125如上述的那样通过来自视频处理器3的时钟A而被驱动,因此被输出的垂直同步信号原样保持为所接收到的垂直同步信号A。

[0086] 在第二实施方式中,同步控制信号生成电路124如图7所示的那样,基于该垂直同步信号A来对CMOS传感器121的作为同步控制寄存器的寄存器122发送传感器同步控制信号。

[0087] 此外,在本实施方式中,寄存器控制的通信(12C)为不与传感器驱动时钟C同步的通信,但是能够接收基于该垂直同步信号A的传感器同步控制信号。

[0088] 即,要求向CMOS传感器21供给的时钟为高品质的时钟,但是如上述那样的寄存器控制所涉及的通信控制的要求质量比所述时钟所涉及的品质低即可,因此在本实施方式的结构中,CMOS传感器21也能够接收基于垂直同步信号A的传感器同步控制信号。

[0089] 而且,CMOS传感器121在寄存器122中接收基于所述垂直同步信号A的传感器同步控制信号,之后,生成传感器内部的垂直同步信号。

[0090] 如以上所说明的那样,在本第二实施方式中,也与第一实施方式同样地提供一种内窥镜,具备通过与所连接的视频处理器3中的时钟A独立且不同步地设定的时钟C而被驱动的CMOS传感器121,在内窥镜102中,所述时钟C与所述时钟A不以时钟频率取得同步,另一方面,在CMOS传感器121与视频处理器3之间可靠地以帧频取得同步,由此能够通过比所连接的视频处理器3高质量的时钟C来驱动CMOS传感器121,另一方面,不会给所连接的视频处理器3中的图像处理或光源调光功能带来障碍。

[0091] 此外,在本第二实施方式中,也与第一实施方式同样地,所述驱动时钟C的中心频率被设定为比视频处理器3中的驱动时钟A的频率高的频率,但是不限于此,只要不与该驱动时钟A同步即可,也可以与该时钟A的中心频率相同。

[0092] 另外,只要不与能够连接于内窥镜102的其它多个视频处理器中的驱动时钟同步即可,也可以与这些多个视频处理器所涉及的驱动时钟中的任一驱动时钟的中心频率相同,这一点与第一实施方式相同。

[0093] <第三实施方式>

[0094] 接着,对本发明的第三实施方式进行说明。

[0095] 图8是示出包含本发明的第八实施方式的摄像装置(内窥镜)的内窥镜系统的结构的框图。

[0096] 上述的第一实施方式和第二实施方式的摄像装置(内窥镜)都采用了CMOS传感器来作为摄像元件,但是该第三实施方式的特征在于,搭载CCD图像传感器来作为摄像元件。

[0097] 如图8所示,本第三实施方式所涉及的内窥镜系统201主要具备:内窥镜202,其通过将前端部插入到被检体的体腔内来拍摄被摄体的体内图像,并输出该被摄体像的图像信号;视频处理器203,其对从内窥镜202输出的图像信号实施规定的图像处理,并且对内窥镜系统201整体的动作进行综合控制;以及未图示的光源装置,其产生用于从内窥镜202的前端射出的照明光。

[0098] 视频处理器203在本第三实施方式中也是具备处理器驱动时钟A生成电路31和垂

直同步信号A生成电路32的支持NTSC标准的视频处理器,其中,处理器驱动时钟A生成电路31生成并输出规定的驱动时钟A,垂直同步信号A生成电路32生成并输出规定的垂直同步信号A。

[0099] 内窥镜202具备:摄像元件(CCD图像传感器)221,其接收被摄体像后将其光电转换为电信号,并且实施规定的信号处理;传感器驱动时钟D生成电路223,其生成对摄像元件221供给的传感器驱动时钟(驱动时钟D);CCD驱动信号生成电路224,其生成对摄像元件221供给的垂直驱动信号和水平驱动信号;以及同步信号接收电路225,其接收来自视频处理器203的垂直同步信号A,并且被所述驱动时钟C驱动,输出向CCD驱动信号生成电路224供给的同步信号D。

[0100] 在本实施方式中,摄像元件221采用CCD(Charge Coupled Device:电荷耦合器件)图像传感器。以下,摄像元件221也记为CCD图像传感器221。

[0101] 传感器驱动时钟D生成电路223与第一实施方式、第二实施方式同样,生成与视频处理器203中的时钟A独立的驱动时钟D。该传感器驱动时钟D生成电路223例如由水晶振荡器构成,除了对CCD驱动信号生成电路224进行输出以外,还对同步信号接收电路225进行输出。

[0102] 此外,在本实施方式中,驱动时钟D的中心频率也被设定为比视频处理器203中的时钟A的频率高的频率且被设定为不与该时钟A同步。

[0103] 即,在本第三实施方式中也设为如下结构:从视频处理器203供给的时钟A和传感器驱动时钟D生成电路223中的时钟D被设定为不同步、即不以时钟频率取得同步。

[0104] 同步信号接收电路225基于所述时钟D根据垂直同步信号A来生成与时钟D同步的同步信号D后输出到CCD驱动信号生成电路224。

[0105] CCD驱动信号生成电路224基于该同步信号D来对CCD图像传感器221供给上述的垂直驱动信号。

[0106] <第三实施方式的作用>

[0107] 接着,对本第三实施方式的作用进行说明。

[0108] 在同步信号接收电路225中接收的来自视频处理器203的垂直同步信号A与在视频处理器203中的处理器驱动时钟A生成电路31中生成的时钟A同步。

[0109] 另一方面,在本第三实施方式中也与第一实施方式同样地,在传感器驱动时钟D生成电路223中生成与视频处理器203中的时钟A独立的时钟D,但是同步信号接收电路225基于该时钟D根据垂直同步信号A来生成与时钟D同步的同步信号D。

[0110] 之后,同步信号接收电路225对CCD驱动信号生成电路224输出所述同步信号D,接收到该同步信号D的CCD驱动信号生成电路224基于该同步信号D来对CCD图像传感器221发送上述的垂直驱动信号。

[0111] 如以上所说明的那样,在本第三实施方式中也能够提供一种内窥镜,具备通过与所连接的视频处理器203中的时钟A独立且不同步地设定的时钟D而被驱动的CCD图像传感器221,在内窥镜202中,所述时钟D与所述时钟A不以时钟频率取得同步,另一方面,在CCD图像传感器221与视频处理器203之间稍微缓慢但可靠地以帧频取得同步,由此能够通过比所连接的视频处理器203高质量的时钟D来驱动CCD图像传感器221,另一方面,不会给所连接的视频处理器203中的图像处理或光源调光功能带来障碍。

[0112] <第四实施方式>

[0113] 接着,对本发明的第四实施方式进行说明。

[0114] 图9是示出包含本发明的第四实施方式的摄像装置(内窥镜)的内窥镜系统的结构的框图。

[0115] 上述的第一实施方式的摄像装置(内窥镜2)将在内窥镜内部的时钟发生部(传感器驱动时钟C生成电路23)中生成的时钟C除供给到CMOS传感器21以外,还供给到内窥镜2内的所需要的电路。

[0116] 与此相对,本第四实施方式的摄像装置(内窥镜302)的特征在于,具备基于所连接的视频处理器3中的时钟A进行动作的各电路26(除传感器同步控制信号生成电路24和同步信号接收电路25以外)。

[0117] 这样,包含本第四实施方式的摄像装置的内窥镜系统301除了上述的点以外,其结构基本上与第一实施方式相同,因此省略其它结构的详细的说明。

[0118] 如以上所说明的那样,在本第四实施方式的摄像装置(内窥镜)中,即使在一部分具有以所连接的视频处理器3中的时钟A进行工作的电路的情况下,也起到与上述的第一实施方式同样的效果。

[0119] 本发明并不限于上述的实施方式,在不改变本发明的主旨的范围内能够进行各种变更、改变等。

[0120] 根据本发明,能够提供一种具备通过与所连接的视频处理器中的时钟独立且不同步地设定的时钟而被驱动的摄像元件的摄像装置,该摄像装置不会给图像处理或光源的调光带来障碍且能够支持时钟频率互不相同的各种视频处理器。

[0121] 本申请是以2015年6月22日向日本申请的特愿2015-124907号为优先权主张基础的申请,上述的公开内容被引用到本申请说明书、权利要求书。

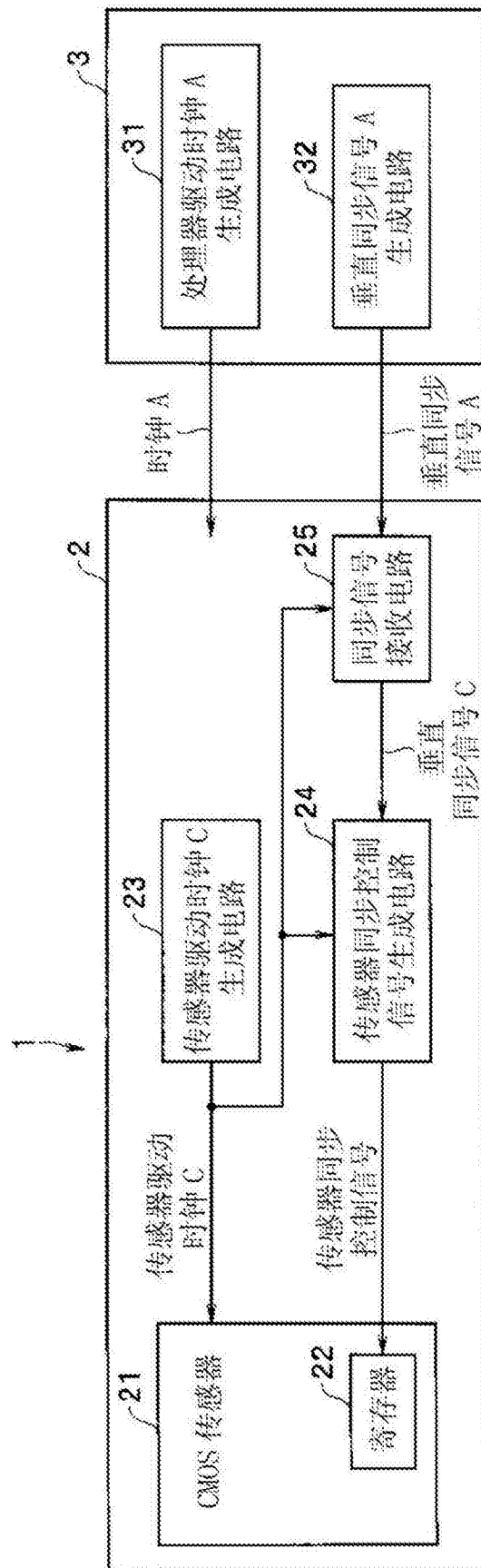


图1

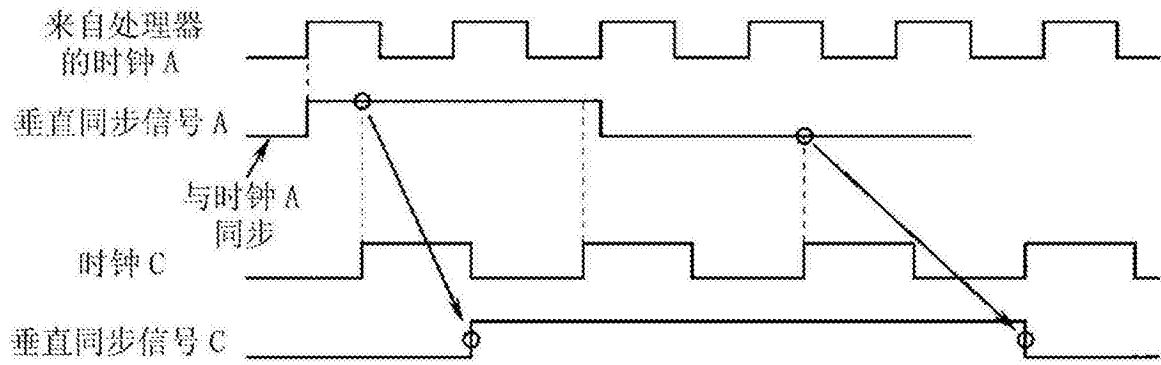


图2

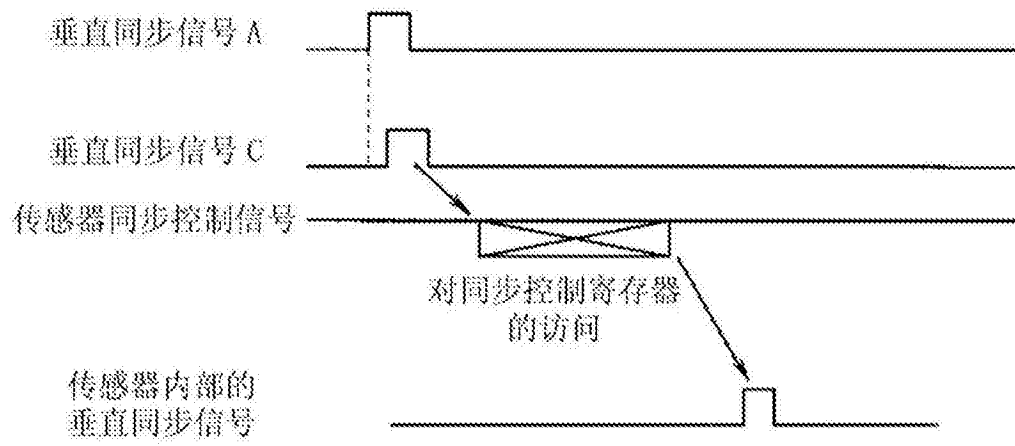


图3

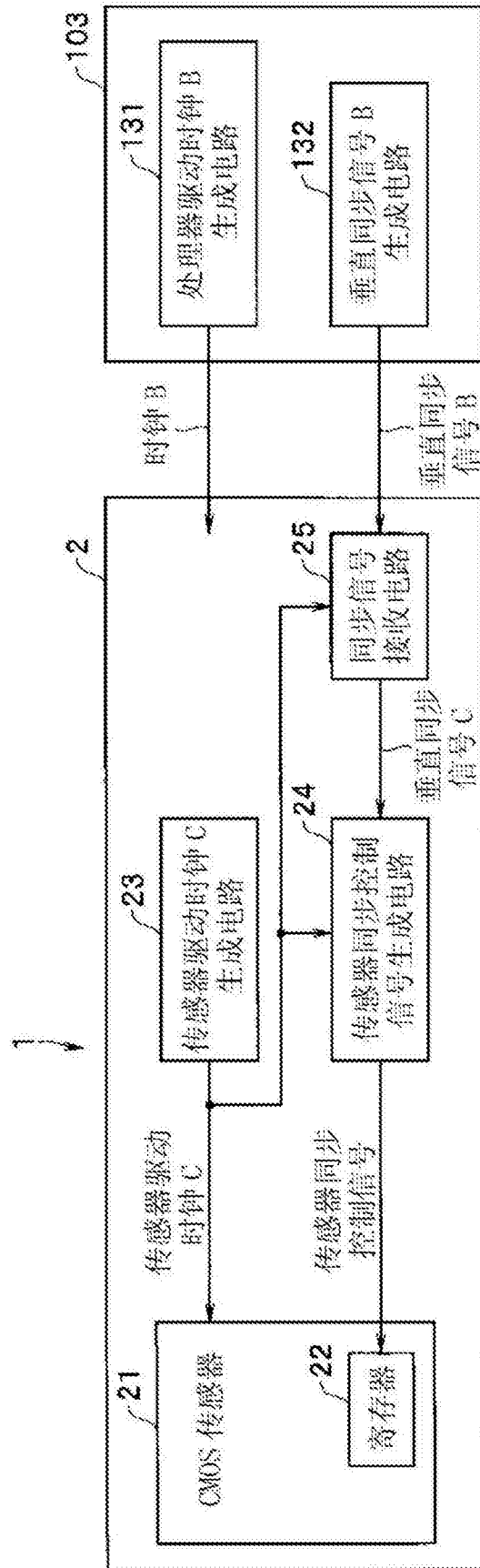


图4

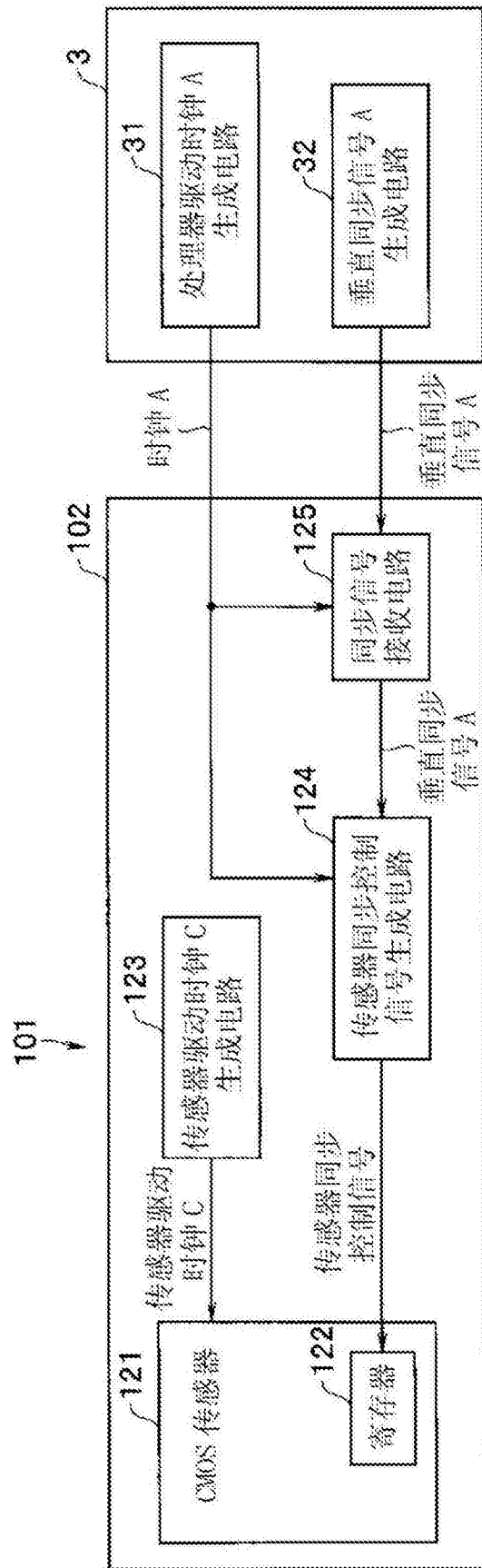


图5

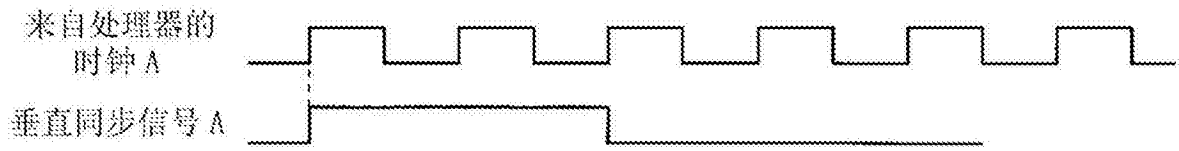


图6

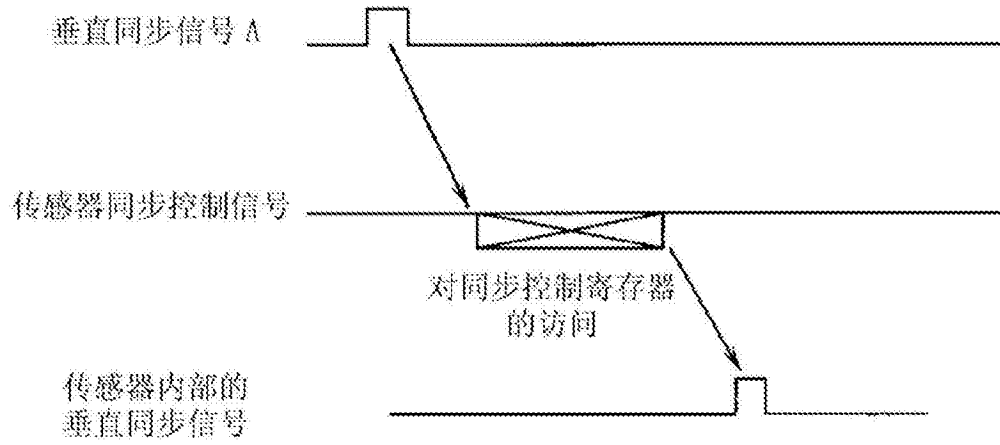


图7

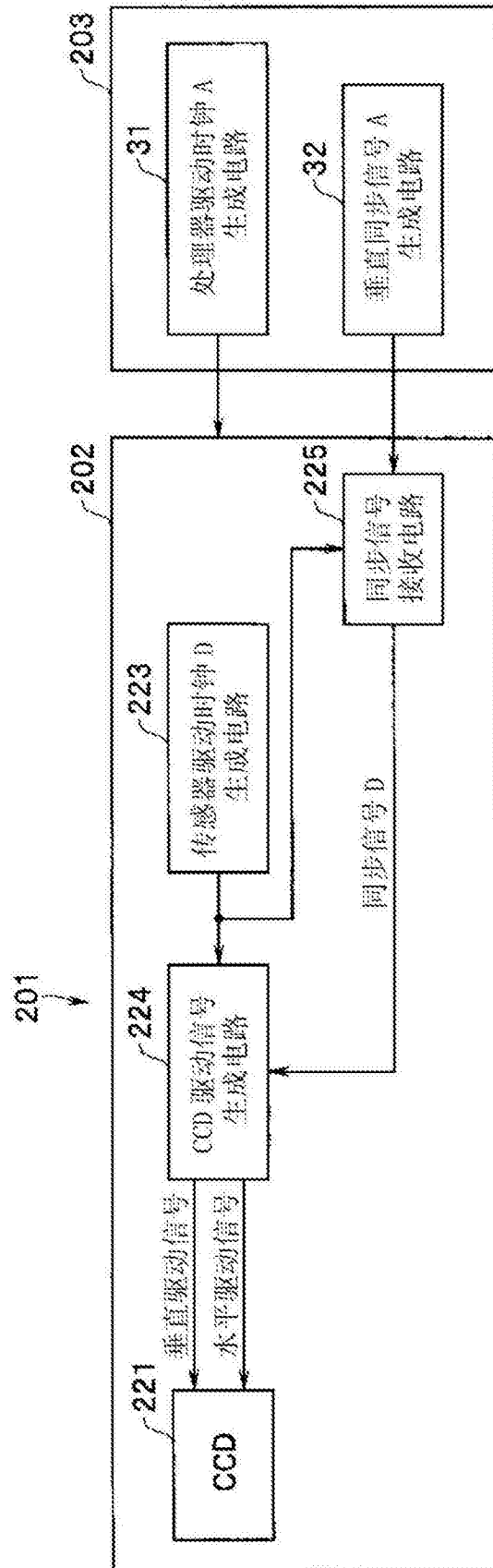


图8

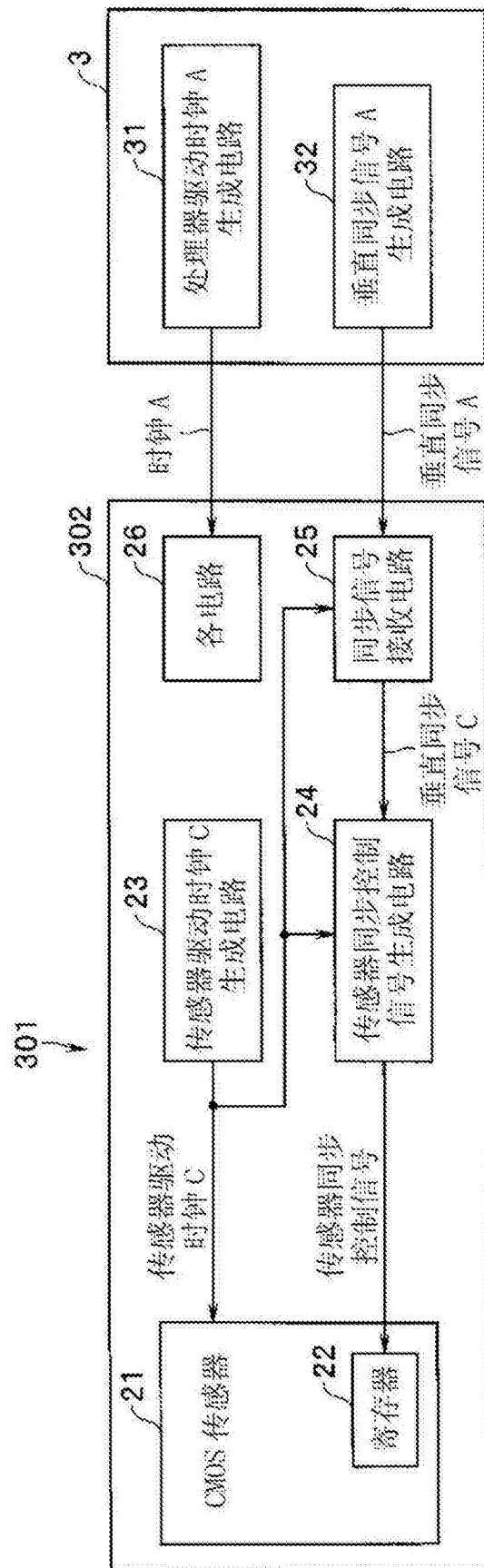


图9

专利名称(译)	摄像装置		
公开(公告)号	CN107534743A	公开(公告)日	2018-01-02
申请号	CN201680023793.6	申请日	2016-01-26
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯株式会社		
当前申请(专利权)人(译)	奥林巴斯株式会社		
[标]发明人	斋藤纱依里 田渊浩一郎		
发明人	斋藤纱依里 田渊浩一郎		
IPC分类号	H04N5/341 A61B1/04 G02B23/24 H04N5/374		
CPC分类号	A61B1/042 A61B1/00009 A61B1/00018 A61B1/04 G02B23/24 H04N5/3765		
代理人(译)	刘新宇		
优先权	2015124907 2015-06-22 JP		
外部链接	Espacenet SIPO		

摘要(译)

一种能够与具备时钟A生成电路(31)和垂直同步信号A生成部(32)的视频处理器(3)连接的内窥镜(2)，该内窥镜(2)具备：时钟C生成电路(23)，其生成被设定为不与时钟A同步的时钟C；接收电路(25)，其接收垂直同步信号A，并且生成取得以缓和的帧频同步的垂直同步信号C；以及同步控制信号生成电路(24)，其根据垂直同步信号C来生成控制CMOS传感器(21)的传感器同步控制信号。

