



(12) 发明专利申请

(10) 申请公布号 CN 105246394 A

(43) 申请公布日 2016. 01. 13

(21) 申请号 201480015729. 4

(22) 申请日 2014. 03. 15

(30) 优先权数据

61/790590 2013. 03. 15 US

61/800502 2013. 03. 15 US

(85) PCT国际申请进入国家阶段日

2015. 09. 15

(86) PCT国际申请的申请数据

PCT/US2014/029970 2014. 03. 15

(87) PCT国际申请的公布数据

W02014/145246 EN 2014. 09. 18

(71) 申请人 奥利弗医疗公司

地址 美国犹他州

(72) 发明人 L. 布兰夸特 D. M. 维彻尔恩

(74) 专利代理机构 中国专利代理(香港)有限公司
72001

代理人 张金金 姜甜

(51) Int. Cl.

A61B 1/04(2006. 01)

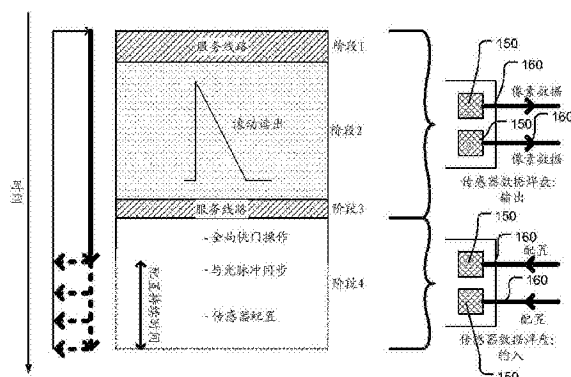
权利要求书2页 说明书9页 附图11页

(54) 发明名称

无输入时钟和数据传输时钟的图像传感器同步

(57) 摘要

本公开涉及通过减少用于数据传输和时钟生成的成像传感器焊盘数来减少图像传感器面积的系统和方法。



1. 一种用于受控光环境的内窥镜系统,包括:
内窥镜,所述内窥镜包括管腔和图像传感器;
发射器;
光纤电缆;
控制电路,所述控制电路与所述图像传感器和所述发射器电子通信;
其中所述控制电路将响应于与所述发射器的占空比对应的信号来控制所述发射器的占空比;
其中所述图像传感器包括:
输入焊盘和输出焊盘,其中焊盘数通过不具有专用的同步时钟焊盘来减少;
帧周期,所述帧周期被分成三个限定状态:
滚动读出状态,在所述滚动读出状态期间,图像数据通过所述焊盘输出,
服务线路状态,在所述服务线路状态期间,非图像数据通过所述焊盘输出,和
配置状态,在所述配置状态期间,所述图像传感器通过所述焊盘接收指令数据,
其中信号转换被编码在来自所述图像传感器的与所述帧周期的状态对应的输出数据内。
2. 根据权利要求 1 所述的内窥镜系统,其中所述输出数据包括帧数据内作为服务线路的信号转换。
3. 根据权利要求 1 所述的内窥镜系统,其中相机单元时钟用于同步传入的传感器数据。
4. 根据权利要求 1 所述的内窥镜系统,其中数据恢复电路能够用于锁定所传入的传感器数据,以使其保持同步。
5. 根据权利要求 1 所述的内窥镜系统,还包括所述图像传感器的像素阵列内创建的每个像素串行数据内的至少一次转换。
6. 根据权利要求 5 所述的内窥镜系统,还包括在由所述像素阵列创建的一系列多个像素数据组期间的至少一次转换。
7. 根据权利要求 5 所述的内窥镜系统,还包括由所述像素阵列创建的每个像素串行数据内的多次转换。
8. 根据权利要求 1 所述的内窥镜系统,其中像素数据被用于同步的时钟信号数据替代和创建。
9. 根据权利要求 1 所述的内窥镜系统,其中像素数据被一个帧周期的至少一个服务线路阶段内的时钟信号数据替代。
10. 根据权利要求 1 所述的内窥镜系统,其中像素数据由就在真正像素数据输出阶段之前的所述服务线路阶段内的时钟信号数据替代。
11. 根据权利要求 1 所述的内窥镜系统,其中时钟信号数据在所有帧周期阶段期间传输,像素数据输出阶段期间除外。
12. 根据权利要求 1 所述的内窥镜系统,还包括利用所述传感器块和所述相机单元块构建的锁相环。
13. 根据权利要求 12 所述的内窥镜系统,还包括数据线和配置线,所述数据线和配置线将传感器锁相环块和相机单元锁相环块电连接在一起。

14. 根据权利要求 13 所述的内窥镜系统,其中相机单元时钟和数据恢复电路用于锁定所传入的传感器数据。

15. 根据权利要求 1 所述的内窥镜系统,还包括在帧定时的限定部分期间发出图像数据的双向数据焊盘。

16. 根据权利要求 15 所述的内窥镜系统,其中所述数据焊盘在帧数据输出的多个部分期间发出与所述帧数据输出的多个部分对应的多种类型的数据。

17. 根据权利要求 16 所述的内窥镜系统,其中所述数据焊盘被配置成在处于接收模式时在所述帧周期的第三限定时间段期间切换方向并接收来自外部系统部件的命令。

18. 根据权利要求 1 所述的内窥镜系统,还包括基于用于驱动电压控制振荡器的电荷泵的锁相环。

19. 根据权利要求 18 所述的内窥镜系统,还包括基于用于驱动所述电压控制振荡器的数模转换器的锁相环。

20. 根据权利要求 1 所述的内窥镜系统,还包括存储所得工作频率改变的传感器配置寄存器。

21. 根据权利要求 1 所述的内窥镜系统,还包括作为锁相环参考时钟的本地振荡器。

22. 根据权利要求 1 所述的内窥镜系统,还包括基于不同电压强度推动的锁相环。

无输入时钟和数据传输时钟的图像传感器同步

背景技术

[0001] 技术进步推动了医用成像能力的发展。受益于某些最有利进步的领域之一是内窥镜外科手术,该领域获益于构成内窥镜的部件的进步。

[0002] 本发明整体涉及电磁传感和传感器,更具体地涉及数据传输。本发明的特征与优势将在下面的说明书中予以阐述,并且根据说明书将是部分显而易见的,或者本发明的做法无需过度的实验即可被借鉴。本发明的特征与优势将通过本发明中特别指出的器械与组合来实现和获得。

附图说明

[0003] 本发明的非限制性和不完全具体实施结合下列附图予以描述,其中除非另外指明,否则不同视图中的类似标号是指类似的部件。本发明的优势将结合以下描述和附图得到更好的理解,其中:

[0004] 图 1 示出了根据本发明的原理和教导内容的像素阵列和图像传感器的操作实施例的示意图;

[0005] 图 2 示出了根据本发明的原理和教导内容的传感器服务线路内的数据传输的图示。

[0006] 图 3 示出了根据本发明的原理和教导内容的像素阵列和图像传感器的操作的实施例的示意图;

[0007] 图 4 示出了根据本发明的原理和教导内容的传感器的滚动读出输出数据的图示;

[0008] 图 5A 示出了根据本发明的原理和教导内容的具有片外振荡器的图像传感器的实施例的示意图;

[0009] 图 5B 示出了根据本发明的原理和教导内容的具有片上振荡器的图像传感器的实施例的示意图;

[0010] 图 6 示出了根据本发明的原理和教导内容的用于时钟管理和数据定序的电路的实施例的示意图;

[0011] 图 7 示出了根据本发明的原理和教导内容的用于相机单元和 CMOS 传感器之间的时钟管理和数据定序的电路的实施例的示意图;

[0012] 图 8 示出了根据本发明的原理和教导内容的用于相机单元和 CMOS 传感器之间的时钟管理和数据定序的电路的实施例的示意图;

[0013] 图 9 示出了根据本发明的原理和教导内容的用于相机单元和 CMOS 传感器之间的时钟管理和数据定序的电路的实施例的示意图;

[0014] 图 10 示出了根据本发明的原理和教导内容的用于相机单元和 CMOS 传感器之间的时钟管理和数据定序的电路的实施例的示意图;

[0015] 图 11 示出了根据本发明的原理和教导内容的调整 CMOS 传感器工作频率的实施例的流程图;

[0016] 图 12 示出了根据本发明的原理和教导内容的操作参数表;

[0017] 图 13 示出了根据本发明的原理和教导内容的硬件的实施例；

[0018] 图 14A 和 14B 示出了根据本发明的原理和教导内容的用于提供三维功能的具有多个像素阵列的传感器实施例；

[0019] 图 15A 和 15B 示出了构建在多个基板上的成像传感器的具体实施的视图，其中形成像素阵列的多个像素列位于第一基板上，并且多个电路列可位于第二基板上，图中显示了一列像素与其相关或相应电路列之间的电气连接和通信；以及

[0020] 图 16A 和 16B 示出了具有用于生成三维图像的多个像素阵列的成像传感器的具体实施的视图，其中所述多个像素阵列和图像传感器可构建在多个基板上。

具体实施方式

[0021] 本发明涉及可主要适用于医疗应用的数字成像的方法、系统和基于计算机的产品。在本发明的以下描述中，可参考构成本文一部分的附图，这些附图以举例说明本发明可能实施的特定具体实施的方式示出。应当理解，在不脱离本发明的范围的前提下，可采用其他具体实施并进行结构改变。

[0022] 本发明涉及通过取消对输出时钟（无时钟数据传输）和输入时钟的需求以减少成像传感器焊盘数的系统和方法。基本策略是传感器在加电后在其数据端口上发送由 1 和 0 组成的连续流，以便相机的支持电子产品内的数据接收器使用 CDR（时钟数据恢复）电路（时钟培训）与之同步。如果需要，可通过切换一个配置寄存器位而在正常操作过程中启用连续流。一旦接收器锁定为此培训模式，就可继续执行常规传感器成像操作。为了保持锁定，可通过在发送给每个像素的数字值中包括单个反位来避免长期没有转换。

[0023] 传统的用于腹腔镜、关节镜、泌尿外科、妇科和 ENT（耳鼻喉科）手术的棒透内窥镜制造成本昂贵，原因是其光学组成部分复杂。入射图像信息在光域中始终沿着其长度输送。通常，其被光学耦合到图像感测设备所在的手持件单元上。这种类型的刚性内窥镜还易碎，并且易在处理、使用和消毒过程中损坏。必要的修复和消毒过程对其用于的每项手术增加了额外的费用。

[0024] 图像感测技术的进步已使 CMOS 设备制造成本低廉，并且高度可定制。操作基于 CCD 的传感器所必须的大部分外部电路可集成到与像素阵列相同的芯片，并且需要较低的工作电压。因此，基于 CMOS 的相机更为便宜且更容易制造，并且比其基于 CCD 的同类产品更具通用性。出于类似的原因，CMOS 传感器在内窥镜系统内得到越来越广泛的应用。

[0025] 通过将图像感测设备置于内窥镜的末端，可使内窥镜的制造成本更低廉，因为可通过简单的塑料透镜叠堆有效地替换光学传输组件。它们如此廉价，以至于仅为单独使用、后续要处理或回收而进行生产可以更划算，因为这取消了修复和消毒过程。

[0026] 创建此内窥镜解决方案的困难在于保证图像质量，因为传感器必须适合的区域在两个维度上的空间都非常有限。减小感应区通常意味着减少像素数和 / 或减小像素区域，这可影响分辨率、灵敏度和动态范围。通常，内窥镜系统适合感应稳定的宽带照明，并借助分割为三个或更多波段感光度的像素的阵列提供颜色信息。这通过在每个像素上制作单个滤色镜来实现。拜耳马赛克是最常用的解决方案。

[0027] 避免分辨率损失的一个方法是自从使用拜耳马赛克之后就不使用滤色镜，例如，与本地阵列分辨率相比，亮度分辨率（在 x 或 y 处）可有最多至因数 $1/\sqrt{2}$ 的损失。在这

种情况下,在单帧捕获过程中,能够通过向激光器或基于 LED 的光源施以不同波长或它们的组合的脉冲来提供彩色信息。申请人已找到解决此问题的方法和解决方案,其借助特殊的传感器设计允许获得高清晰度的质量,其中逐行扫描帧速率为 60Hz 或更高。申请人进一步发现,允许在数字域内将图像数据传输到片外时将外围电路减小到其最小区域。

[0028] 芯片中各接合焊盘所占的面积很大。该接合焊盘用于提供电源或输入 / 输出信号至传感器芯片,或通过传感器芯片提供电源或输入 / 输出信号。因此,为使面积最小,需要尽量减少接合焊盘的数量。

[0029] 可在无输出时钟时执行传感器数据的同步。高速数据传输通常可伴随有用于同步目的的时钟。如果采用 LVDS 标准,则为 CMOS 或 2 个额外的焊盘提供一个额外焊盘会带来不便。锁存高速数据的替代系统和方法可以将时钟信号嵌入数据流本身(时钟编码)内。数据流可在接收端被解码,以提取时钟,然后用于锁存数据。此系统和方法的代价或缺点在于有效载荷明显增多,从而导致必须大幅增加输出频率。

[0030] 在本发明中描述了一种无需采用时钟编码,便可避免使用输出时钟焊盘的方法。相反,本发明可利用相机单元上的 CDR(时钟数据恢复)系统正确地锁存传入数据。在 CDR 系统中,内部 PLL(锁相环)用于锁定传入数据频率和锁存数据。锁定过程需要进行数据转换,以便其 PLL 收敛。通常,将指定初步锁定(和重新锁定)的最小转换数以及无转换时连续允许位的最大数(其可在使 PLL 保持锁定时需要)。

[0031] 现在参照附图,图 1 示出了定制的面积最小的 CMOS 图像传感器实施例的内部时序。每个帧周期可以包括 4 个不同的阶段。在第 1 阶段和第 3 阶段,数据可以通过传感器数据焊盘 150 从传感器中发出,这些数据不是来自物理像素的信号样本。相反,它们是涉及芯片与相机系统同步和用于数据锁定的数据。第 2 阶段与传感器滚动读出(物理像素的内部时序、同步和读出)有关,而第 4 阶段则用于传感器配置。在配置阶段,传感器输出数据行 160 可以被逆转,以接收所传入的配置命令。在第 4 阶段,相机单元中的 CDR 电路存在被解除锁定的风险,因为该传感器在定义的时间段不会发送任何数据转换。第 1 阶段的服务线路可用于发送数据转换的连续流。然而,要重新锁定相机单元 CDR 电路,它们应是必需的。

[0032] 图 2 示出了类时钟信号插入输出数据流的此类流的示例,其中通常存在像素数据(时钟恢复线路)210。应当指出的是,可采用落入本发明范围内的其他时钟模式。如图 2 中明确所示,行标题 222 可以被定义,以便相机系统区分时钟恢复行和像素数据行。第 1 阶段中时钟恢复行的数量可通过寄存器设置进行调整。

[0033] 应当指出的是,第 4 阶段的持续时间可小于约 5ms-10ms,这使得时钟恢复行的数量非常有限。因此,重新锁定系统可用的转换数可能相应地减少。然而,由于相机单元 CDR 的 PLL 电压没有时间与第 4 阶段期间的锁定电压漂移过远,因此这通常不会构成问题。当锁相环电压与该锁定电压相差过大时(例如,启动时),接收器需要明显更多数量的转换。为此,传感器可以编程为全时钟培训序列,其中第 1、2、3 阶段可以合并构成时钟培训的持续时间。参见例如图 3。一旦相机单元 CDR 被锁定,传感器则可恢复正常运行,第 1 阶段期间重新锁定相机单元 CDR 所需的调整较少。因此,所述的 2 个操作模式参照了有关锁定或重新锁定的最小转换数的 CDR 规范。

[0034] 为了强调与转换间的最大位数有关的 CDR 规范(以确保 CDR 不失去锁定),可以采用基于像素数据特殊编码的方法。

[0035] 在图 4 中,示出了此特殊像素编码的示例,其中实际像素数据值是 11 位 (MSB 最先传输,LSB 最后传输)。每个像素数据可添加第 12 位,所述每个像素数据始终是第 11 (最低有效位) 真位的反转版本。这导致编码的开销非常少。传输像素数据的过程中可获得高转换率,从而避免了相机单元 CDR 被解锁的可能性。

[0036] 图 5A 和图 5B 示出了产生用于图像传感器 505 的时钟信号的两种常规方法。图 5A 涉及片外设备,该片外设备可以是晶体振荡器和锁相环 (PLL) 电路。虽然非常精密,但这种方法增加了一个焊盘 510 和一个有源部件。而且,有源部件可能需要低速控制编程,该低速控制编程进一步增加了导体数。这可能在空间非常有限的内窥镜远侧末端变成劣势。图 5B 为使用片上电路的时钟发生图。此方法对焊盘 510 和导体量有利。然而,此类电路可能不一致,并且在各芯片间存在明显的差异。另外,它们通常随温度而变,并且可能对任何温度变化敏感。这些缺点阻止了在帧速率要求超精密的应用中的使用,如视频。

[0037] 本发明描述了一种生成片上精密时钟的方法和系统,无需添加任何外部部件。还应当指出的是,通过再利用传感器数据输出焊盘和低速控制编程焊盘 (其可以是如上所述的相同双向焊盘),无需再使用额外的焊盘或导体。

[0038] 图 6 描绘了常规 PLL 600。将 VCDL (电压控制延迟线路) 时钟与具有频率检测器的传入时钟进行比较。然后,根据频率检测器的比较结果发送向上推动或向下推动至 VCO (外部电压控制振荡器)。该系统可以动态响应和调整,以确保 VCDL 时钟始终与输入时钟相匹配。

[0039] 该系统和方法的理念是创建在传感器和相机单元之间重叠的 PLL,并且利用两个设备之间已存在的通信协议的优点。在一个实施例中,利用该系统和方法可以将频率检测器从传感器 PLL 移动到相机单元。然后,其输入可连接到相机单元振荡器提供的精密时钟。该本地振荡器还具有其他优势,即由于位于相机单元内,因此不会增加传感器焊盘数。在实施例中,PLL 中的数字前馈和反馈节点可以选择,并且与前馈系统节点 (从相机单元至传感器的低速控制编程) 和反馈系统节点 (从传感器至相机单元的像素数据输出) 相匹配。

[0040] 在图 7 的实施例中,前馈节点可选为变快变慢信号,并且将利用传感器低速控制编程进行更新。该反馈节点可以在除以 n 前选为倍增时钟。此倍增频率可用于使像素数据序列化,并且在像素单元中通过 CDR 进行解码,然后可反馈至频率检测器。此实施例不会增加焊盘 710 或导体数。

[0041] 在图 8 所示的具体实施中,可使用 DAC 808 替代电荷泵。通过低速控制可以编程具有数字式字 (如果使用 DAC) 的配置寄存器,替代向上推动 / 向下推动 (如果使用电荷泵)。

[0042] 可能需要建立一个片上 PLL 未分段的这种系统。图 9 所示的实施例描绘了内部 PLL 保持不变的等效电路,但其中时钟输入焊盘被拆除,并且由与图 7 中所示的时钟发生器分布电路等效的时钟发生器分布电路提供输入时钟信号。图 10 示出了使用 DAC 1010 的最新电路版本,而非电荷泵 909。

[0043] 在一个实施例中,可驻留在相机单元中的算法如图 11 所示,该算法可以为基于电荷泵的系统而构建。图 12 中的表格列出了针对图 11 算法的相机单元可使用的信号和参数。

[0044] 以下是该算法具体实施的一个实例。R_CLK 可通过将 REF_CLK 作为比较方法或模式与目标频率进行比较。如果 R_CLK 过低,则可推断为向上推动。如果 R_CLK 过高,则可推断为向下推动。BIG_LITTLE 输出可根据 R_CLK 与目标频率相距的范围予以使用。例如,如

果重推代表频率变化 5%，轻推代表频率变化 1%，则在 R_CLK 低于目标频率减 3% 时，所述块可以发出向上重推命令。下次测量 R_CLK 时，将比目标值高出约 2%，因此所述块可以发出向下轻推命令。

[0045] 比较 R_CLK 和目标频率的方法可如下所示。在一个实例中，如果 REF_CLK 为 27MHz，目标值为 40MHz，并且 R_CLK 为 38MHz，则所述块可计算 1ms（或 REF_CLK 27,000 次转换）内 R_CLK 转换的次数。这可以与对应值进行比较，目前为 38,000 比目标值 40,000，并且假定重推阈值和轻推阈值分别为 5% 和 1% 时发出向上重推命令。

[0046] 应当理解，本发明的具体实施可包括或利用专用或通用计算机，所述计算机包括计算机硬件，例如一个或多个处理器和系统存储器，相关内容在下文予以详细讨论。处于本发明的范围内的具体实施也可包括用于输送或存储计算机可执行指令和 / 或数据结构的物理及其他计算机可读介质。此类计算机可读介质可为可通过通用或专用计算机系统访问的任何可用介质。存储计算机可执行指令的计算机可读介质可为计算机存储介质（设备）。输送计算机可执行指令的计算机可读介质可为传输介质。因此，以举例而非限制性的方式，本发明的具体实施可包括至少两种明显不同的计算机可读介质：计算机存储介质（设备）和传输介质。

[0047] 计算机存储介质（设备）包括 RAM、ROM、EEPROM、CD-ROM、固态硬盘（“SSD”）（例如，基于 RAM）、闪存存储器、相变存储器（“PCM”）、其他类型的存储器、其他光盘存储器、磁盘存储器或其他磁存储器设备、或任何其他可用于以计算机可执行指令或数据结构形式存储所需的程序代码工具并可通过通用或专用计算机来访问的介质。

[0048] “网络”可被定义为一个或多个数据链路，其能够使电子数据在计算机系统和 / 或模块和 / 或其他电子设备之间进行传输。在一个具体实施中，传感器与相机控制单元可网络化，以便彼此通信，以及与可通过它们所连接网络进行连接的其他部件进行通信。当信息通过网络或其他通信连接（硬连接、无线或硬连接与无线的组合）传送至计算机时，计算机合理地将该连接视作传输介质。传输介质可包括网络和 / 或数据链路，该网络和 / 或数据链路可用于以计算机可执行指令或数据结构形式传输所需的程序代码工具并且可通过通用或专用计算机来访问。上述组合也应涵盖在计算机可读介质的范围内。

[0049] 另外，到达多个计算机系统部件后，以计算机可执行指令或数据结构形式存在的程序代码工具可自动由传输介质传送至计算机存储介质（设备）（反之亦然）。例如，通过网络或数据链路接收的计算机可执行指令或数据结构可缓存于网络接口模块（例如，“NIC”）的 RAM 中，然后最终传送至计算机系统 RAM 和 / 或计算机系统的非易失性计算机存储介质（设备）中。RAM 还可包括固态硬盘（SSD 或基于 PCIx 的实时存储器分层存储装置，诸如 FusionIO）。因此，应当理解，计算机存储介质可包括在计算机系统部件中，所述计算机系统部件还（或甚至主要）利用了传输介质。

[0050] 计算机可执行指令包括例如在处理器中运行时致使通用计算机、专用计算机或专用处理设备执行特定功能或功能群的指令和数据。计算机可执行指令可为例如二进制、中间格式指令（诸如汇编语言）、或者甚至为源代码。尽管在语言上针对结构特征和 / 或方法步骤阐述了本发明的主题，然而应当理解，随附发明内容中所限定的主题未必仅限于上文所述的特征或步骤。更确切地说，所述特征和步骤是作为实施本发明的实例形式而公开的。

[0051] 本领域的技术人员应当理解，本发明可在网络计算环境中实现，该网络计算环境

具有多种类型的计算机系统配置,包括个人电脑、台式计算机、笔记本电脑、信息处理器、控制单元、相机控制单元、手持设备、手持件、多处理器系统、基于微处理器或可编程电子消费品、网络 PC、小型计算机、大型计算机、移动电话、PDA、平板电脑、传呼机、路由器、交换机、各种存储设备等等。应当指出的是,上述任意计算设备都可由实体机构提供或位于实体机构中。本发明也可在分布式系统环境中实现,其中本地和远程计算机系统可通过网络连接起来(通过硬连接数据链路、无线数据链路或硬连接数据链路与无线数据链路的组合),两者均可执行任务。在分布式系统环境中,程序模块可位于本地和远程存储器存储设备中。

[0052] 另外,在适当的情况下,本文所述的功能可通过硬件、软件、固件、数字部件或模拟部件中的一种或多种来执行。例如,可对一种或多种针对专用集成电路(ASIC)或现场可编程门阵列进行编程以执行本文所述的一种或多种系统和程序。以下描述和发明内容中所用的某些术语是指特定的系统部件。本领域的技术人员将会理解,部件可具有不同的名称。本文并非旨在从名称上而非从功能上区别各种部件。

[0053] 图 13 是示出了示例性计算设备 1300 的框图。计算设备 1300 可用于执行各种程序,诸如本文所讨论的那些程序。计算设备 1300 可用作服务器、客户端或任意其他计算实体。计算设备可执行本文所讨论的各种监控功能,并且可执行一种或多种应用程序,诸如本文所述的应用程序。计算设备 1300 可为各种计算设备中的任意一种,所述计算设备诸如台式计算机、笔记本电脑、服务器电脑、掌上电脑、相机控制单元、平板电脑等等。

[0054] 计算设备 1300 包括一个或多个处理器 1302、一个或多个存储器设备 1304、一个或多个接口 1306、一个或多个存储设备 1308、一个或多个输入/输出(I/O)设备 1310 以及显示设备 1330,所有部件均可联接到总线 1312。处理器 1302 包括一个或多个处理器或控制器,其运行存储于存储器设备 1304 和/或大容量存储设备 1308 中的指令。处理器 1302 还可包括各种类型的计算机可读介质,诸如高速缓冲存储器。

[0055] 存储器设备 1304 包括各种计算机可读介质,诸如易失性存储器(例如,随机存取存储器(RAM)1314)和/或非易失性存储器(例如,只读存储器(ROM)1316)。存储器设备 1304 还可包括可写入 ROM,诸如闪存存储器。

[0056] 大容量存储设备 1308 包括各种计算机可读介质,诸如磁带、磁盘、光盘、固态存储器(例如,闪存存储器)等。如图 13 所示,特定的大容量存储设备为硬盘驱动器 1324。各种驱动程序也可包含于大容量存储设备 1308 中,其能够从各种计算机可读介质中进行读取和/或写入。大容量存储设备 1308 包括可移动介质 1326 和/或不可移动介质。

[0057] I/O 设备 1310 包括能够将数据和/或其他信息输入计算设备 1300 或从计算设备进行检索的各种设备。示例性 I/O 设备 1310 包括数字成像设备、电磁传感器和发射器、光标控制设备、键盘、小键盘、麦克风、显示器或其他显示设备、话筒、打印机、网络接口卡、调制解调器、镜头、CCD 或其他图像采集设备等等。

[0058] 显示设备 1330 包括能够将信息显示于一个或多个用户计算设备 1300 中的任意类型的设备。示例性显示设备 1330 包括显示器、显示终端、视频投影设备等等。

[0059] 接口 1306 包括能够使计算设备 1300 与其他系统、设备或计算环境进行交互的各种接口。示例性接口 1306 可包括任意数量的不同网络接口 1320,诸如连接局域网(LAN)、广域网(WAN)、无线网和因特网的接口。其他接口包括用户接口 1318 和外围设备接口 1322。接口 1306 还可包括一个或多个用户接口元件 1318。接口 1306 还可包括一个或多个外围接

口,诸如用于打印机、指示设备(鼠标、触控板等)、键盘等的接口。

[0060] 总线 1312 使处理器 1302、存储器设备 1304、接口 1306、大容量存储设备 1308 和 I/O 设备 1310 能够彼此通信,并与联接到总线 1312 的其他设备或部件进行通信。总线 1312 代表了多种总线结构(诸如系统总线、PCI 总线、IEEE 1394 总线、USB 总线等等)中的一种或多种。

[0061] 出于示例性目的,本文所示的程序或其他可执行程序构件为离散块,但应当理解,此类程序和部件可驻留在计算设备 1300 的不同存储部件中的各个时间,并可由处理器 1302 运行。或者,本文所述的系统和程序可通过硬件来实施,或通过硬件、软件和/或固件的组合来实施。例如,可对一种或多种针对专用集成电路(ASIC)进行编程以执行本文所述的一种或多种系统和程序。

[0062] 应当理解,在不脱离本发明的范围的前提下,本发明可与任意图像传感器一起使用,该图像传感器可为 CMOS 图像传感器或 CCD 图像传感器。另外,图像传感器可位于整体系统内的任意位置,包括但不限于内窥镜的末端、成像设备或相机的手持件、控制单元内,在不脱离本发明的范围的前提下,位于系统内任何其他位置。

[0063] 本发明可利用的图像传感器的具体实施包括但不限于下文所述那些仅是本发明可利用的多种类型传感器的示例。

[0064] 图 14A 和图 14B 示出了根据本发明的原理和教导内容的具有用于生成三维图像的多个像素阵列 1410 的单片式传感器 1405 的具体实施。此具体实施可用于三维图像采集,其中两个像素阵列 1410 在使用过程中可存在偏移。在另一个具体实施中,第一像素阵列 1410 和第二像素阵列 1410 可专用于接收预定波长范围的电磁辐射,其中第一像素阵列 1410 专用于接收波长范围不同于第二像素阵列 1410 的电磁辐射。

[0065] 图 15A 和图 15B 示出了构建在多个基板 1510, 1511 上的成像传感器的具体实施的图示。如图所示,形成像素阵列的多个像素列 1515 位于第一基板 1511 上,而多个电路列 1520 位于第二基板 1510 上。另外,图中示出了一列像素与其相关或相应电路列之间的电气连接和通信。

[0066] 在一个具体实施中,图像传感器或可由其像素阵列与单个单片基板/芯片上的支撑电路制成,其像素阵列与全部或大部分支撑电路分开。本发明可使用至少两块基板/芯片,其使用三维堆叠技术堆叠在一起。两块基板/芯片的第一基板/芯片可使用成像 CMOS 工艺进行处理。第一基板/芯片可仅仅包括像素阵列,也可包括围绕于有限电路中的像素阵列。第二或后续基板/芯片可使用任意工艺进行处理,并且不必采用成像 CMOS 工艺。第二基板/芯片可为(但不限于)高密度数字处理以便将众多类型和数量的功能集成到基板/芯片机器非常有限的空间或区域中、或混合模式或模拟处理以便集成(例如)精确模拟功能、或 RF 处理以便实现无线功能、或 MEMS(微电子机械系统)以便集成 MEMS 设备。成像 CMOS 基板/芯片可使用任意三维技术与第二或后续基板/芯片堆叠在一起。第二基板/芯片可支持大多数或大部分电路,该电路可由第一成像 CMOS 芯片(如果在单片基板/芯片上实施)作为外围电路来实施,从而增加总体系统面积,同时保持像素阵列大小不变并实现最大程度的优化。两块基板/芯片之间的电气连接可通过互连线实现,该互连线可为焊线、隆起物和/或 TSV(硅通孔技术)。

[0067] 图 16A 和 16B 示出了具有用于生成三维图像的多个像素阵列的成像传感器的具体

实施的视图。三维图像传感器可构建在多个基板 1611a, 1611b, 1611c 上并可包括多个像素阵列 1615a, 1615b 及其他相关电路 1630a, 1630b, 其中形成第一像素阵列的多个像素列和形成第二像素阵列的像素列位于相应的基板上, 并且多个电路列位于单独基板上。还示出了像素列与其相关或相应电路列之间的电气连接和通信。

[0068] 应当理解, 在不脱离本发明的范围的前提下, 本发明的教导内容和原理可用于可重复使用设备平台、可有限次使用设备平台、可回用设备平台、或单次使用 / 一次性设备平台。应当理解, 在可重复使用设备平台中, 由终端用户负责设备的清洁和灭菌。在可有限次使用设备平台中, 设备在变为不可用之前可使用特定次数。典型的新设备以无菌状态提供并可再次使用, 终端用户再次使用之前应对设备进行清洁和灭菌。在可回用设备平台中, 第三方可重新处理 (例如, 清洁、包装和灭菌) 单次使用设备以再次使用, 其成本低于新设备。在单次使用 / 一次性设备平台中, 向手术室提供无菌设备, 该设备在处置之前只可使用一次。

[0069] 另外, 本发明的教导内容和原理可包括任意或所有波长的电磁能量, 包括可见和不可见光谱, 诸如红外 (IR)、紫外 (UV) 和 X 射线。

[0070] 应当理解, 本发明所公开的各种特征在本领域中提供了明显优势和进步。下列实施例可为那些特征中某些特征的示例。

[0071] 面积减小的图像传感器的实施例可包括: 输入和输出焊盘, 其中所述焊盘数通过不具有专用的同步时钟焊盘而减少; 其中信号转换在输出数据中编码, 服务线路处于帧内; 其中相机单元时钟和 / 或数据恢复电路可用于锁定传入的传感器数据, 以使其同步。实施例还可包括设置在内窥镜远端内面积最小的 CMOS 图像传感器。实施例还可包括所述像素阵列内创建的各像素串行数据内的至少一次转换。实施例还可包括所述像素阵列创建的一系列多个像素数据组期间的至少一次转换。实施例还可包括所述像素阵列创建的各像素串行数据内的多次转换。实施例还可包括所述像素数据被时钟信号数据替代。实施例还可包括所述像素数据被一个帧周期的至少一个服务线路阶段内的时钟信号数据替代。实施例还可包括所述像素数据被就在真正的像素数据输出阶段之前的所述服务线路阶段内的时钟信号数据替代。实施例还可包括所述像素数据被除像素数据输出阶段外的其他所有帧周期阶段期间的时钟信号数据替代。

[0072] 面积减小的图像传感器实施例可操作、可设计成并且可包括: 利用除像素数据输出阶段外的其他所有帧周期阶段期间的时钟信号数据替代像素数据; 拆除时钟焊盘; 构建具有传感器块和相机单元块的锁相环 (PLL); 利用数据行和配置行将传感器锁相环块和相机单元锁相环块电连接在一起; 以及利用相机单元时钟和数据恢复电路锁定传入的传感器数据。实施例还可包括在内窥镜远端使用的面积最小的 CMOS 图像传感器。实施例还可包括在帧定时的定义部分期间发出图像数据的双向数据焊盘。实施例还可包括在另一部分所述帧数据输出期间发出其他类型的数据。实施例可以在当处于接收模式时, 在帧周期的第三定义时间段期间切换方向, 并且接收来自相机系统的命令。实施例可以是基于驱动电压控制振荡器 (VCO) 的电荷泵的锁相环。实施例可以是驱动 VCO 的数模转换器 (DAC) 的锁相环。实施例还可包括对传感器配置寄存器进行编程, 以储存所得工作频率的增加或减少。实施例还可包括作为 PLL 参考时钟的本地振荡器。实施例还可包括使用不同的强度推动。

[0073] 在本发明的前述具体实施方式中, 为简化本公开内容, 本发明的多个特征可以组

合在单个实施例中。本发明的该方法不应理解为体现了这样的意图：本发明的公开内容要求比本发明中所明确列举的更多的特征。相反，创新方面未能全部体现于上文公开的单个实施例的特征中。

[0074] 应当理解，上述布置方式可以仅是本发明的原理的示例性应用。在不脱离本发明的实质和范围的前提下，本领域的人员可设计各种修改和替代布置方式，并且随附发明内容可旨在覆盖此类修改和布置方式。

[0075] 因此，尽管本发明以附图示出并在上文描述了其特殊性和细节，但对于本领域的普通技术显而易见的是，在不脱离本文所述的原理和理念的前提下，可进行各种修改，其中包括但不限于尺寸、材料、性质、形式、功能和操作方式、组件和用法的修改。

[0076] 另外，在适当的情况下，本文所述的功能可通过硬件、软件、固件、数字部件或模拟部件中的一种或多种来执行。例如，可对一种或多种针对专用集成电路 (ASIC) 进行编程以执行本文所述的一种或多种系统和程序。以下描述和发明内容中所用的某些术语是指特定的系统部件。本领域的技术人员将会理解，部件可具有不同的名称。本文并非旨在从名称上而非从功能上区别各种部件。

[0077] 为了举例说明和描述的目的，已经提供了上述具体实施方式。这些具体实施方式并非意图为详尽的或将本发明限制为所公开的具体形式。根据上述教导内容，可以进行大量修改和变型。另外，应当指出的是，所有上述替代具体实施可应用于构成本公开内容的其他混合具体实施所需的任何组合中。

[0078] 此外，虽然描述和示出了本发明的特定具体实施，但本发明并不限制所描述和示出的特定形式或部件布置。本发明的范围由本发明随附的内容、在此描述的和在不同应用中所描述的任何未来公开内容以及其他等同形式所限定。

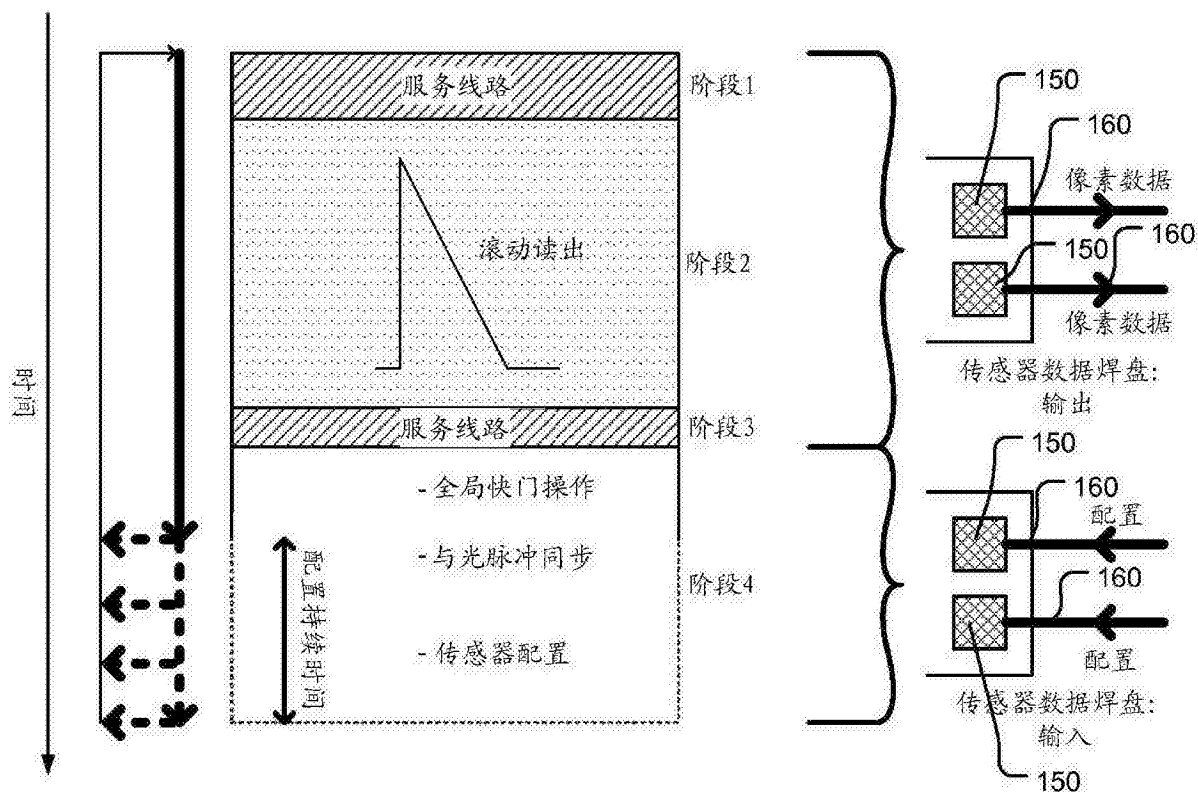


图 1

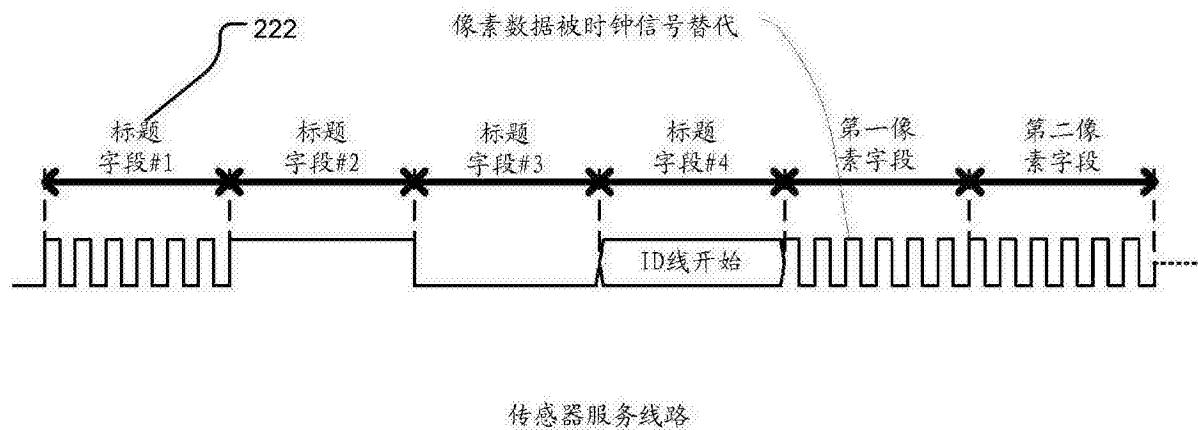


图 2

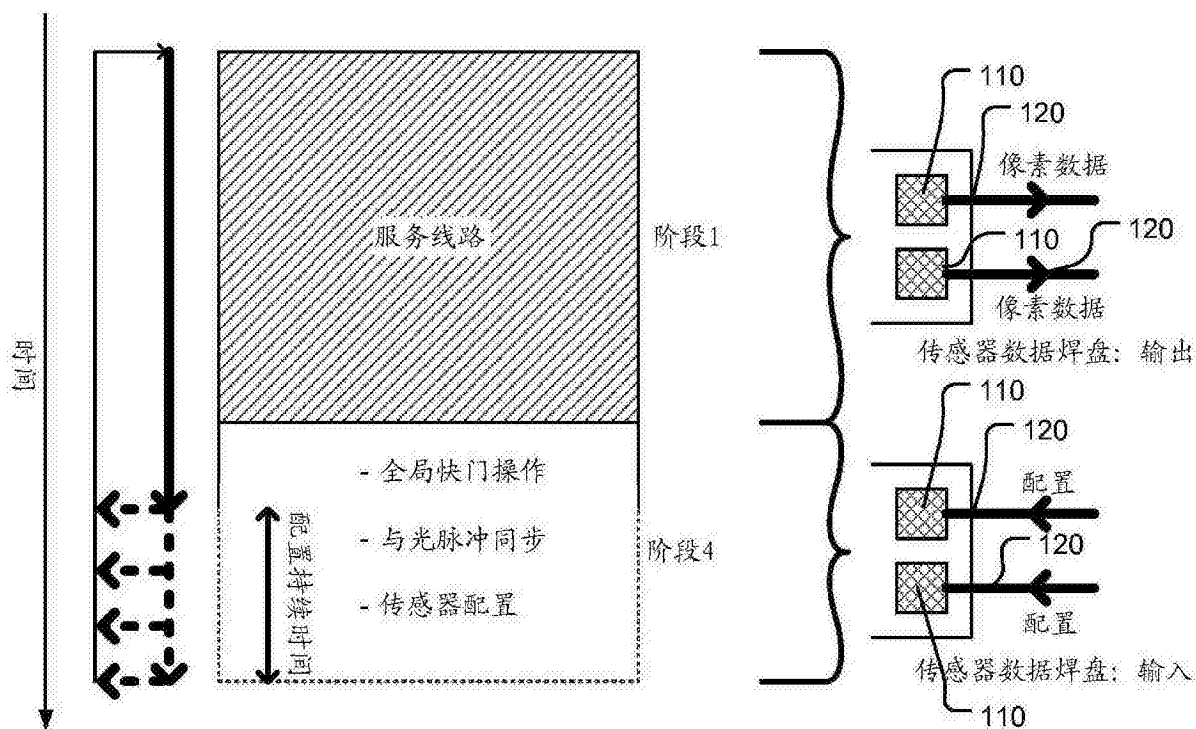


图 3

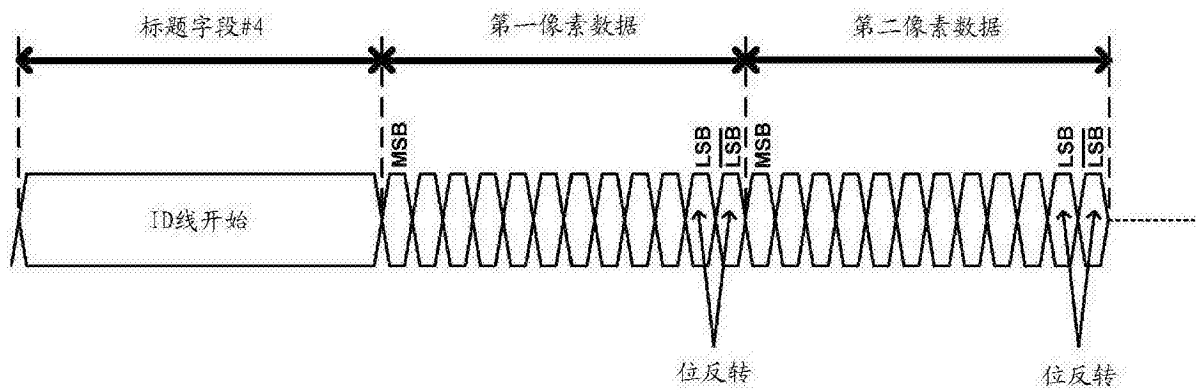


图 4

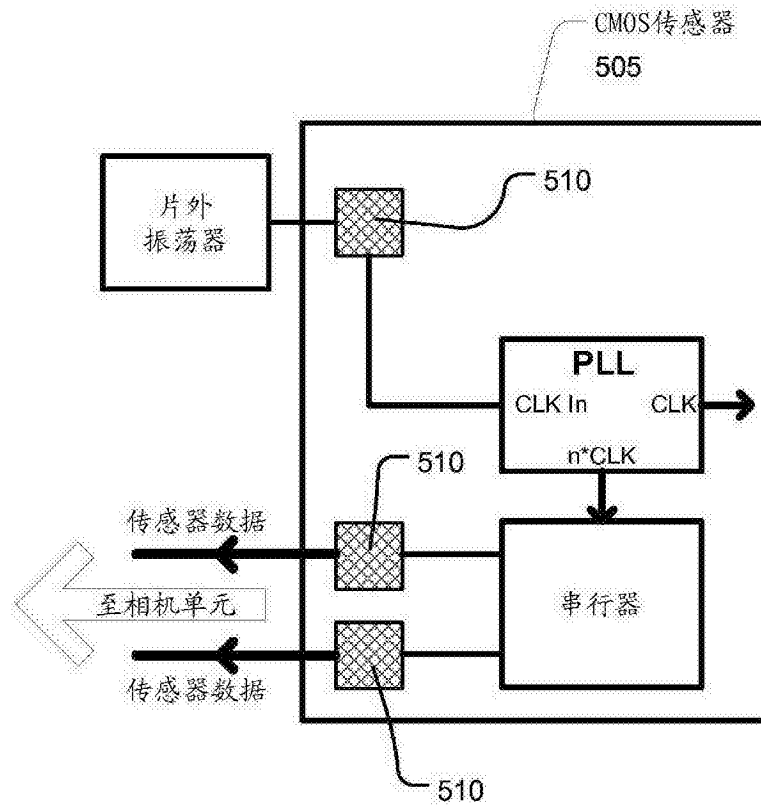


图 5A

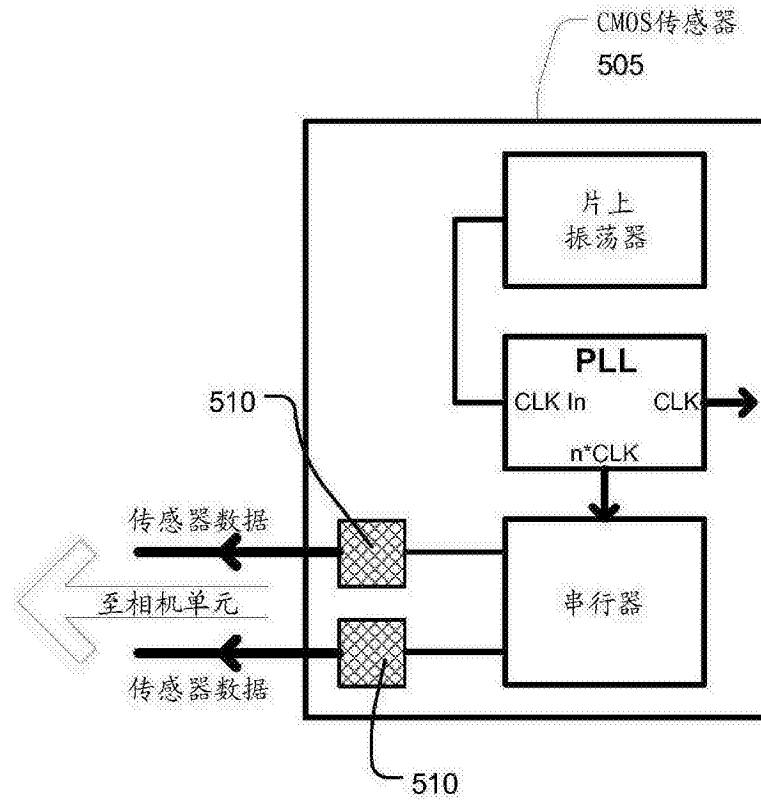


图 5B

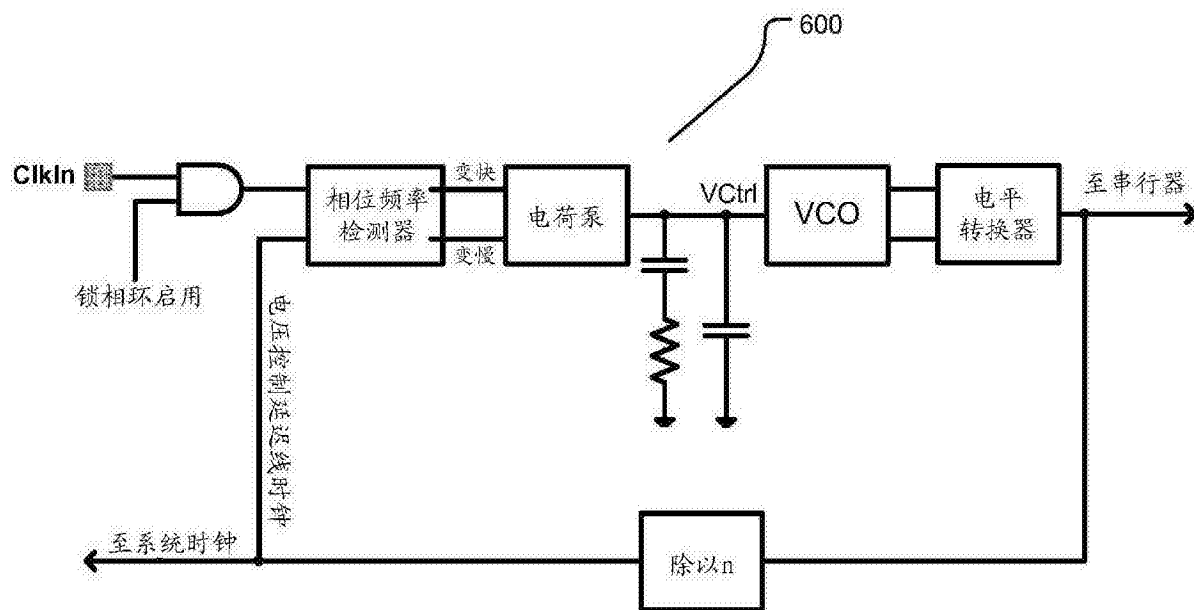


图 6

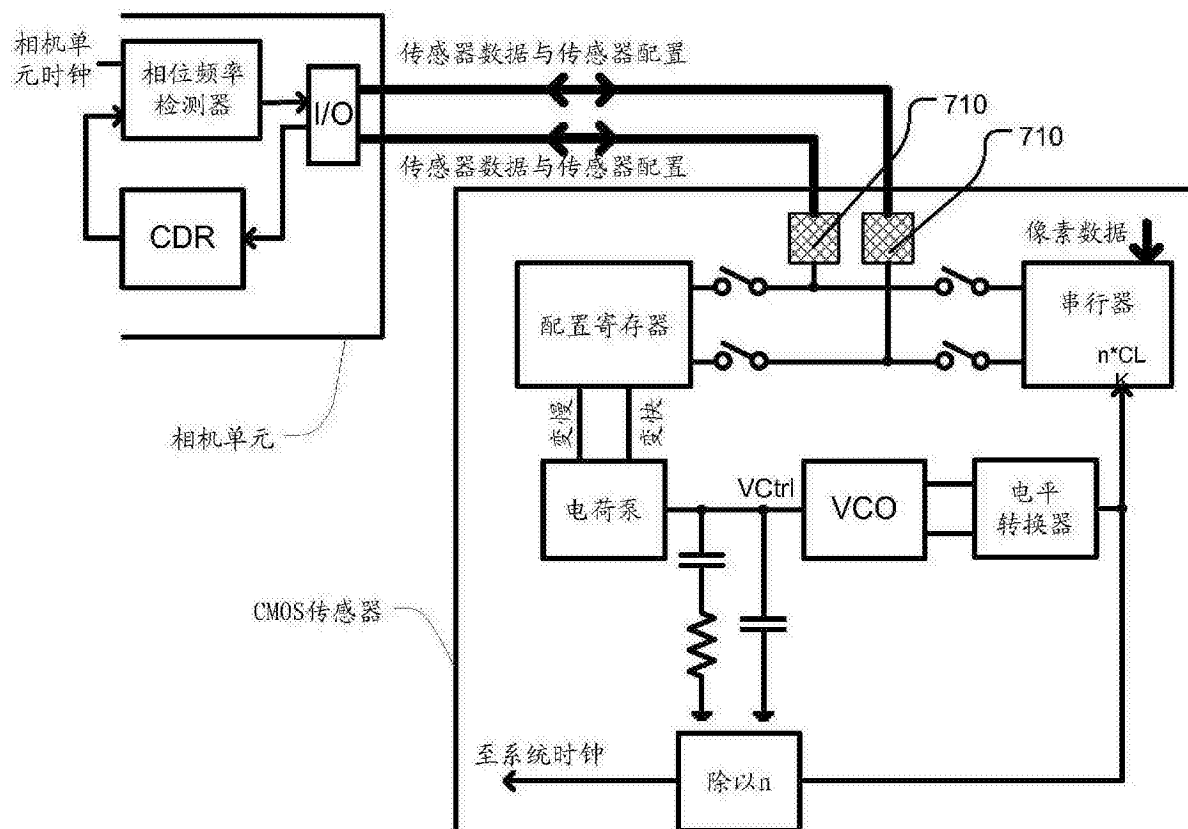


图 7

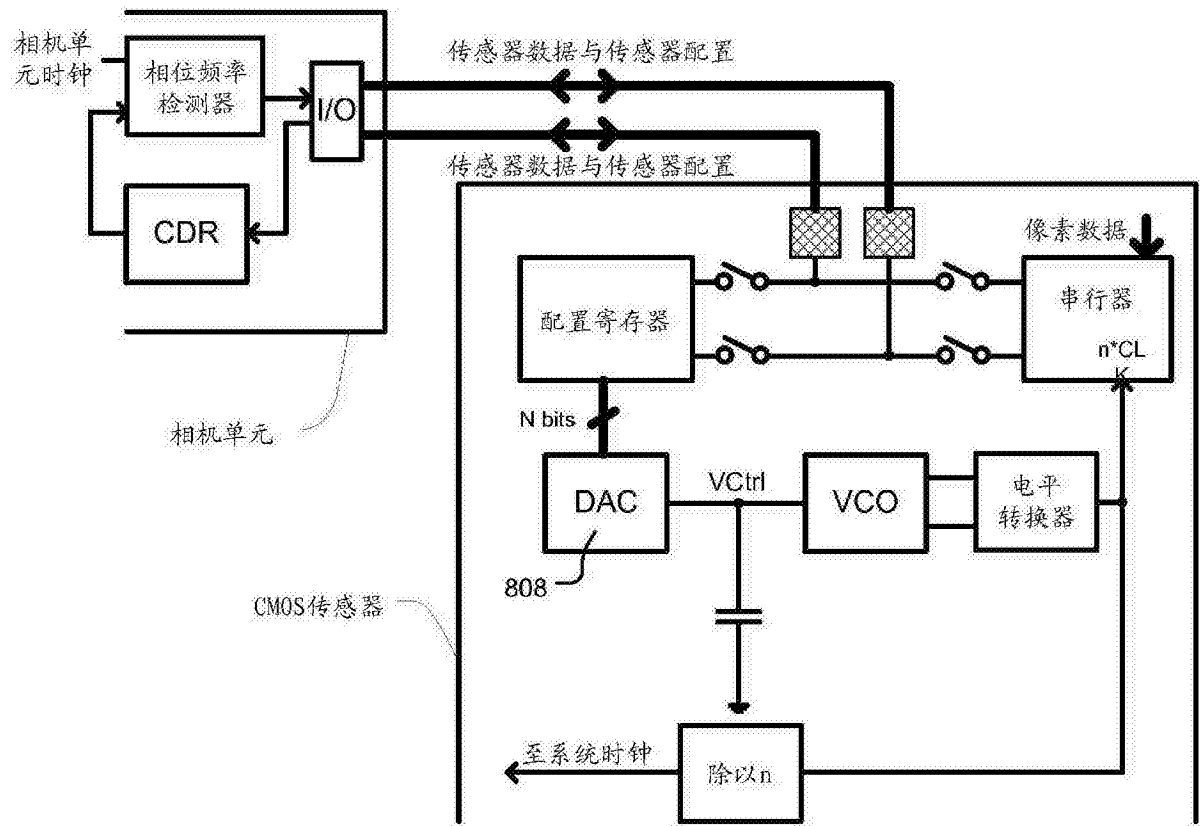


图 8

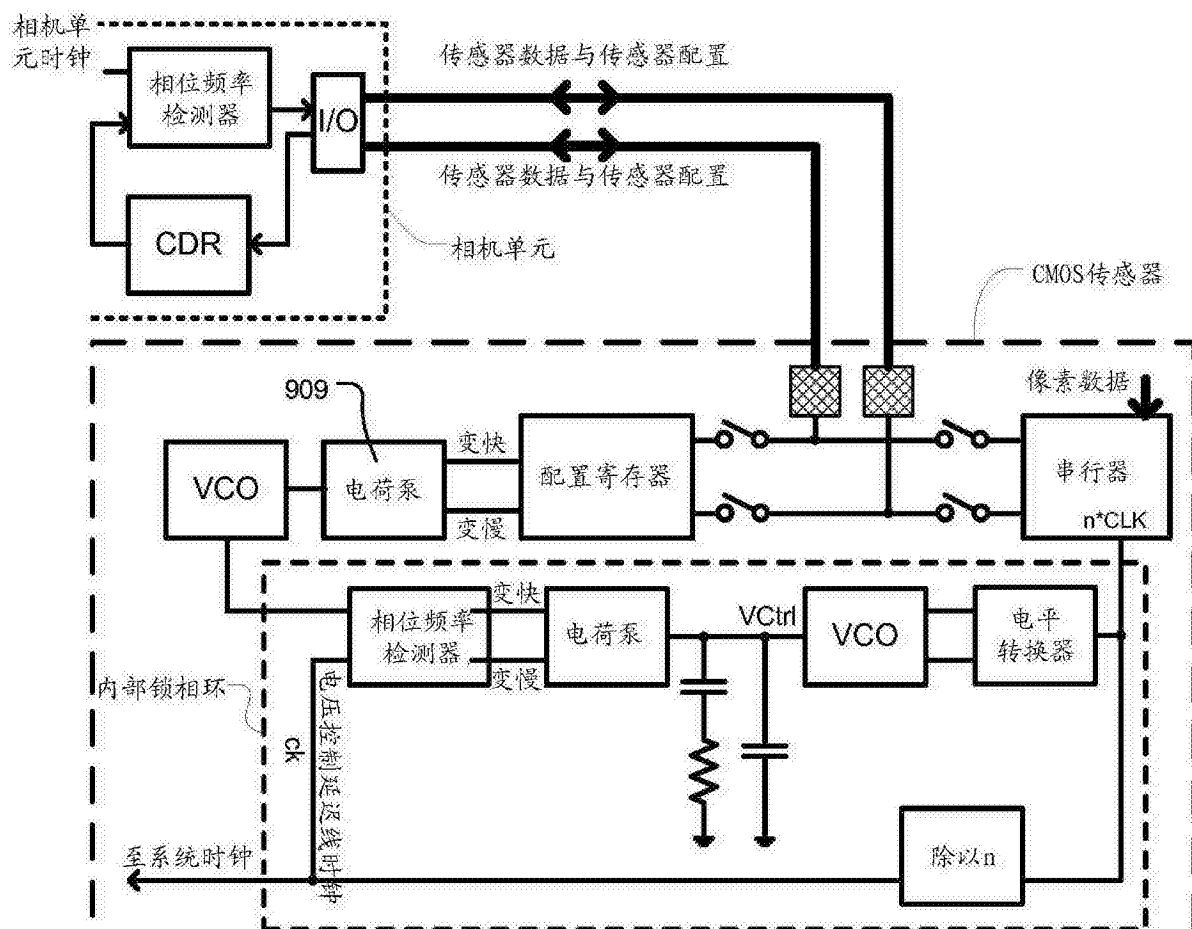


图 9

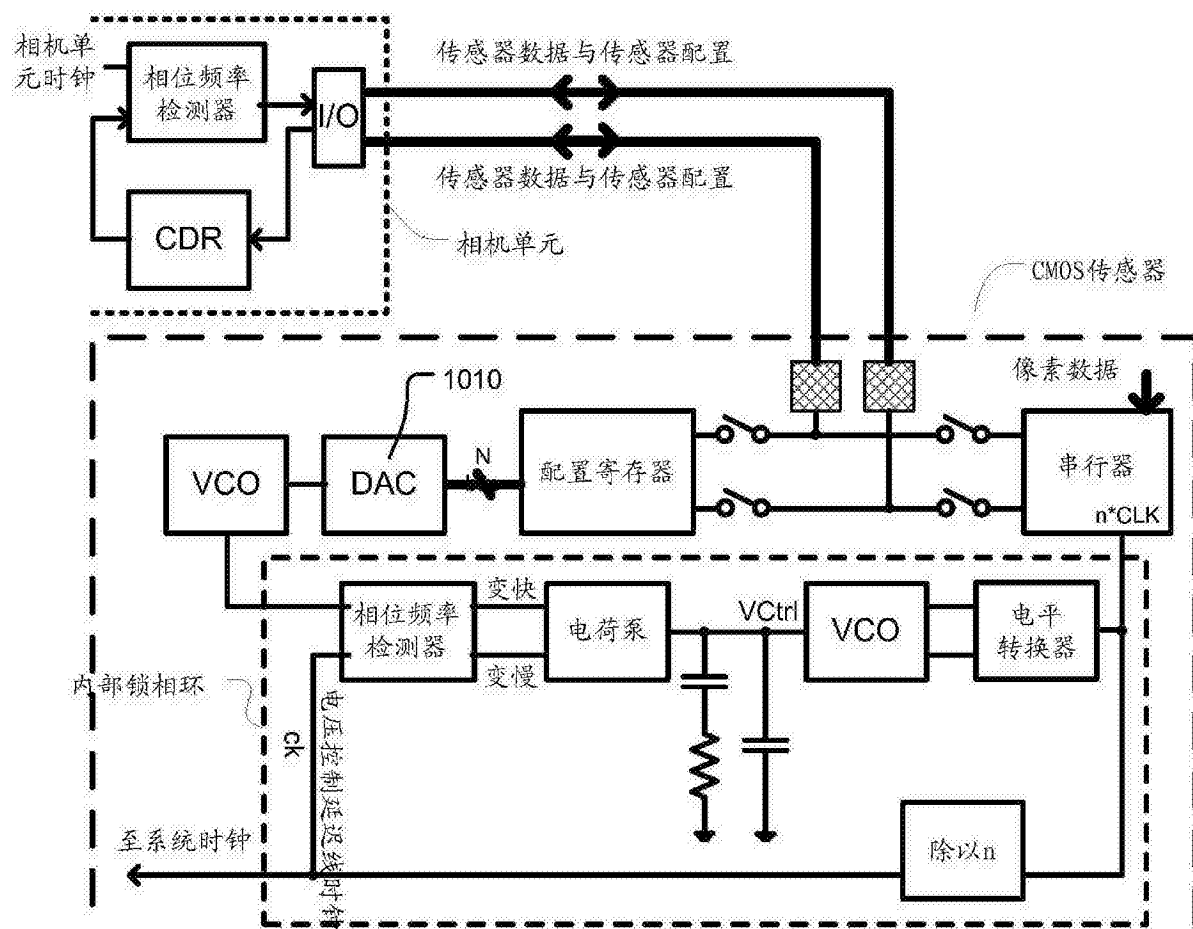


图 10

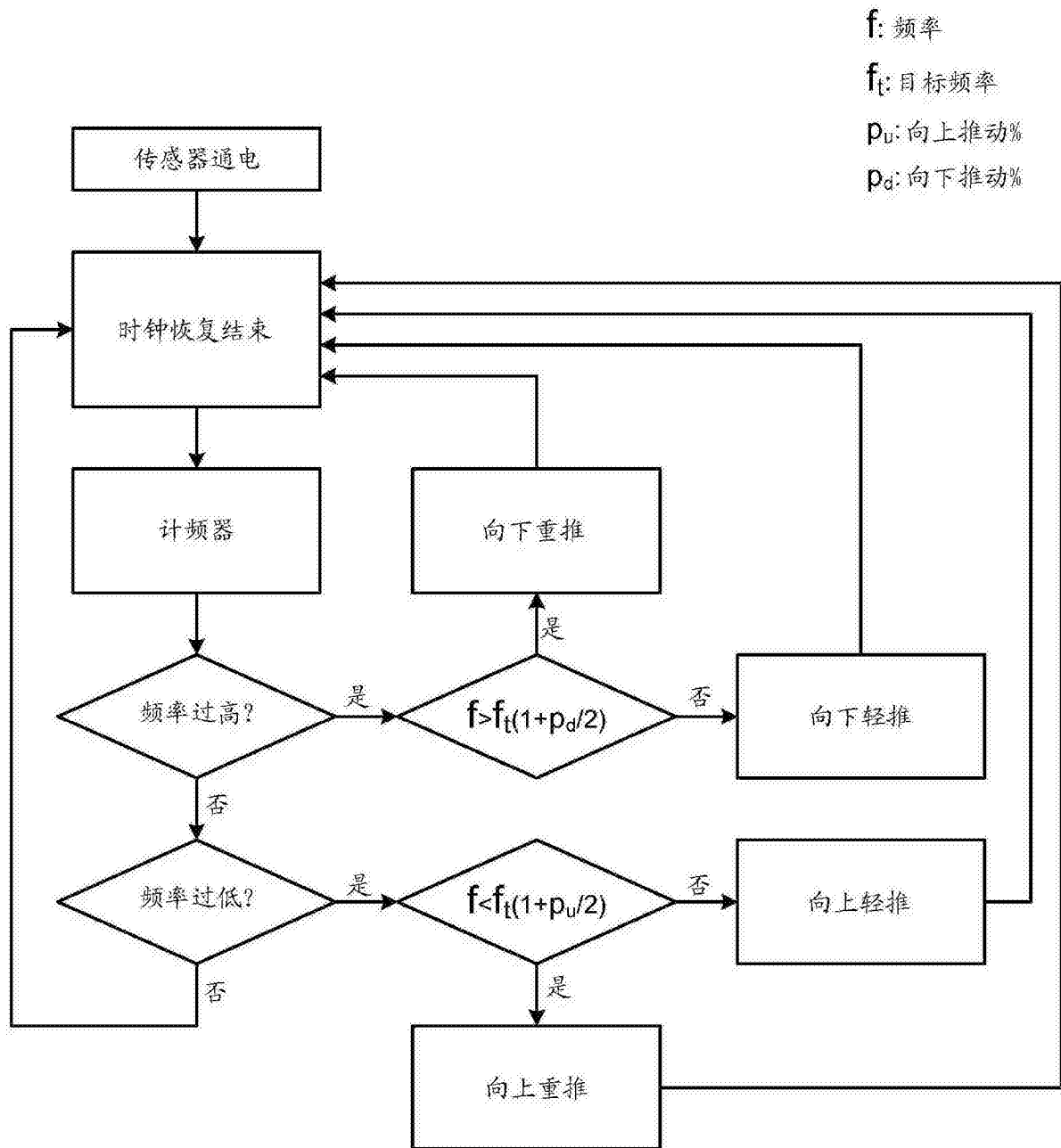


图 11

R_CLK	I	恢复时钟。这是来自时钟和数据恢复（CDR）的输入
REF_CLK	I	参考时钟。这是来自已知参考时钟的输入
CTL	I	来自监控软件的控制输入。这设置重推阈值、轻推阈值以及目标频率
推动	O	0: 不推动频率; 1: 推动频率
上-下	O	0: 如果推动则向下推动; 1: 如果推动则向上推动
重-轻	O	0: 如果推动则轻推; 1: 如果推动则重推

图 12

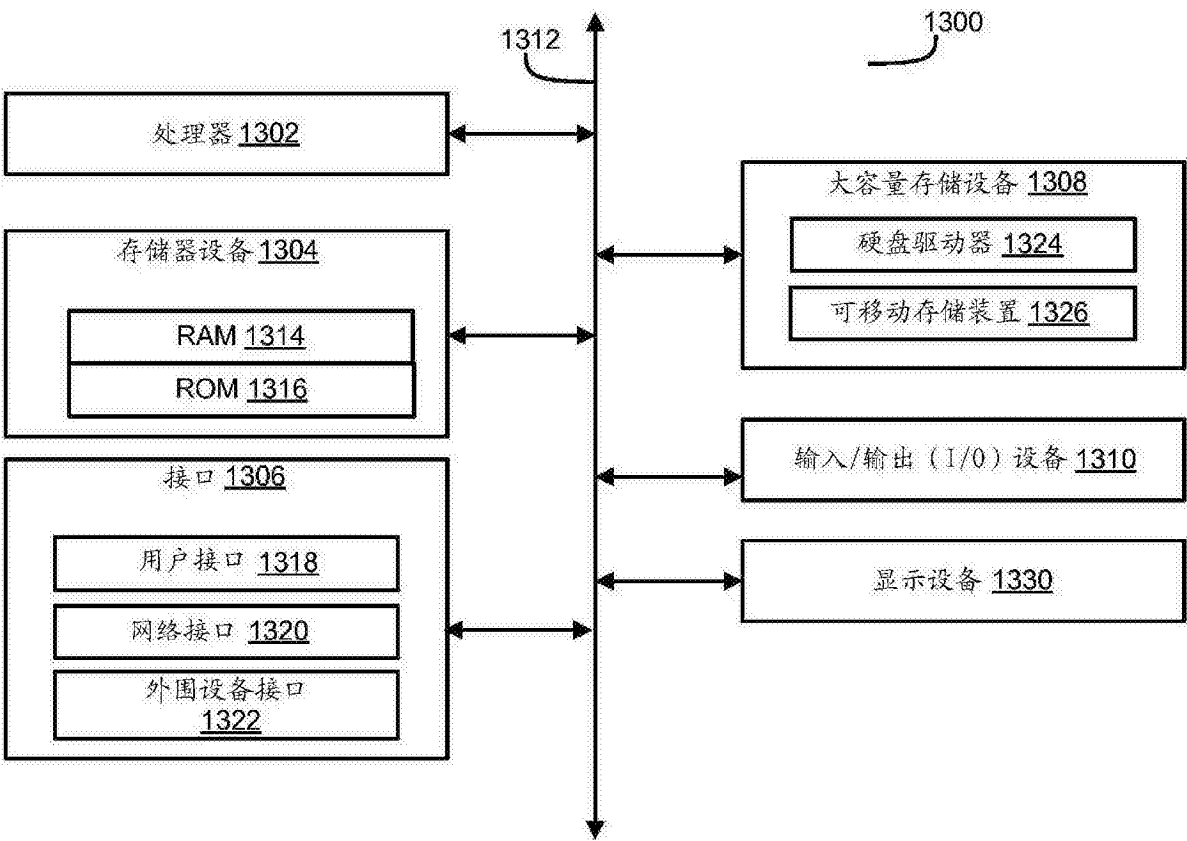


图 13

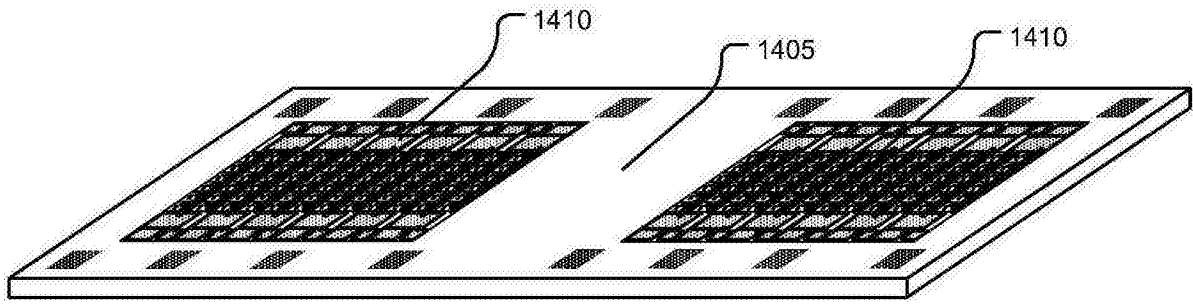


图 14A

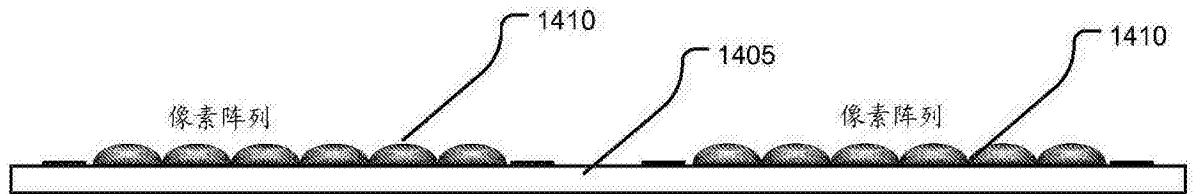


图 14B

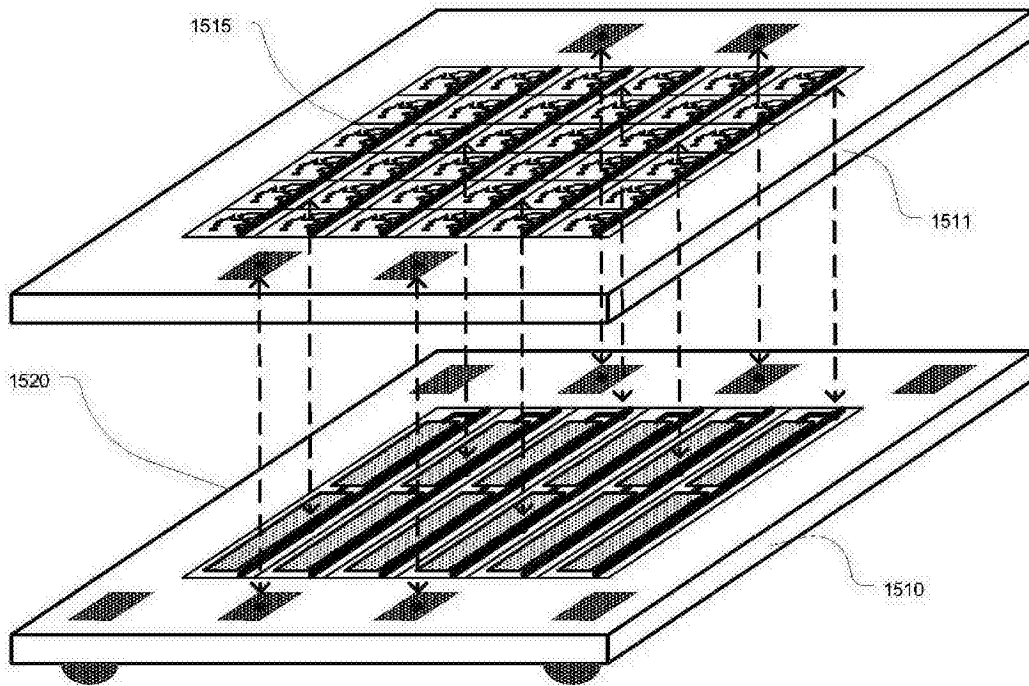


图 15B

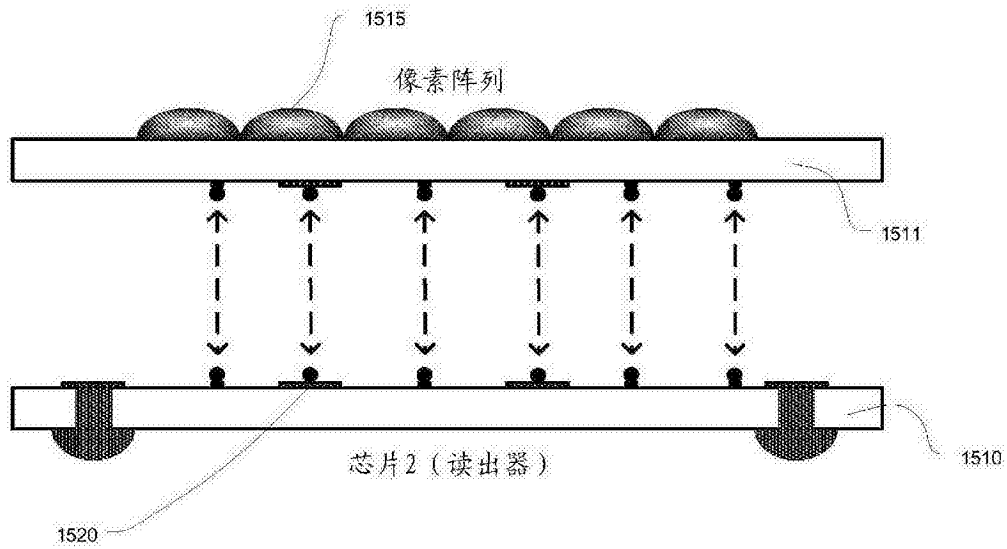


图 15B

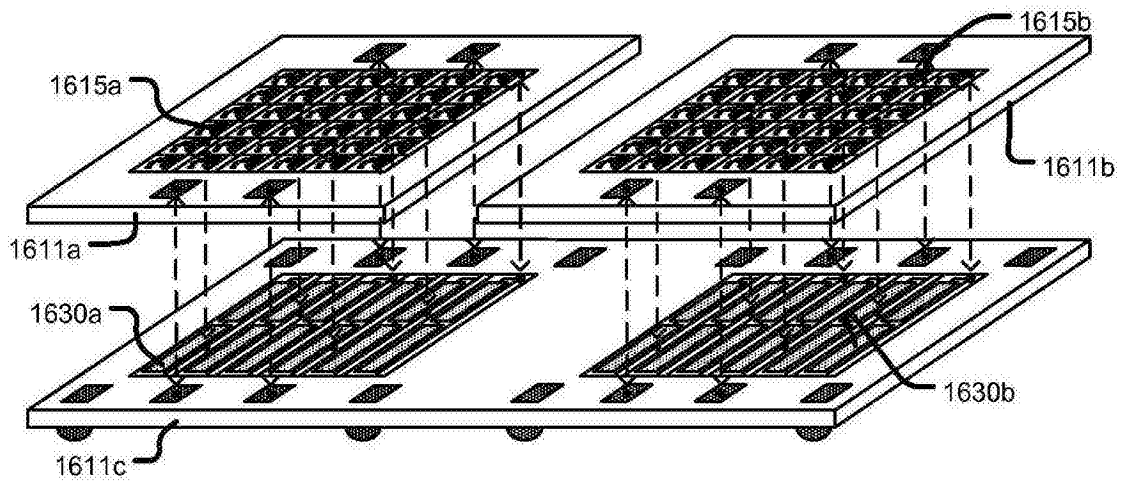


图 16A

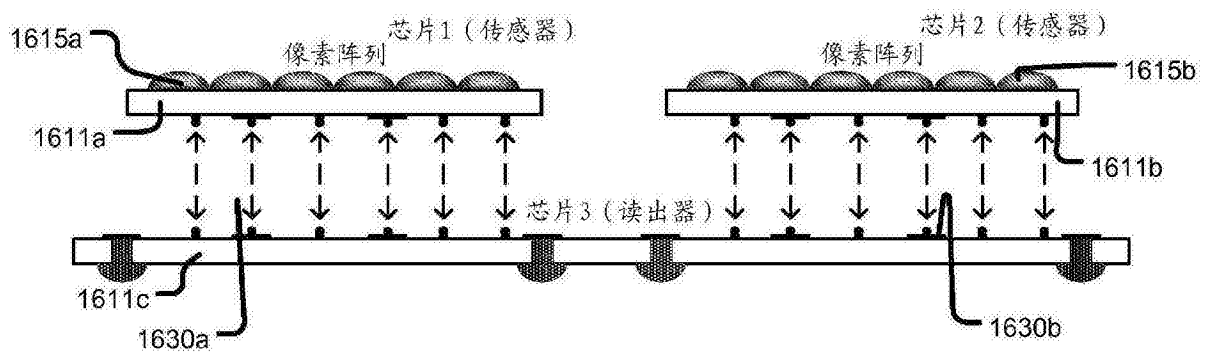


图 16B

专利名称(译)	无输入时钟和数据传输时钟的图像传感器同步		
公开(公告)号	CN105246394A	公开(公告)日	2016-01-13
申请号	CN201480015729.4	申请日	2014-03-15
[标]申请(专利权)人(译)	奥利弗医疗公司		
申请(专利权)人(译)	奥利弗医疗公司		
当前申请(专利权)人(译)	奥利弗医疗公司		
[标]发明人	L 布兰夸特 D M 维彻尔恩		
发明人	L.布兰夸特 D.M.维彻尔恩		
IPC分类号	A61B1/04		
CPC分类号	A61B1/045 A61B1/05 A61B1/0638 H04N5/3765 H04N2005/2255		
代理人(译)	张金金 姜甜		
优先权	61/790590 2013-03-15 US 61/800502 2013-03-15 US		
其他公开文献	CN105246394B		
外部链接	Espacenet SIPO		

摘要(译)

本公开涉及通过减少用于数据传输和时钟生成的成像传感器焊盘数来减少图像传感器面积的系统和方法。

