



(12)发明专利申请

(10)申请公布号 CN 108140649 A

(43)申请公布日 2018.06.08

(21)申请号 201680058297.4

(22)申请日 2016.09.26

(30)优先权数据

2015-196254 2015.10.01 JP

(85)PCT国际申请进入国家阶段日

2018.03.30

(86)PCT国际申请的申请数据

PCT/JP2016/078311 2016.09.26

(87)PCT国际申请的公布数据

W02017/057291 JA 2017.04.06

(71)申请人 奥林巴斯株式会社

地址 日本东京都

(72)发明人 五十岚考俊 藤森纪幸 小野诚

斋藤匡史 足立理 赤羽奈奈

田中孝典 细贝克己

(74)专利代理机构 北京林达刘知识产权代理事

务所(普通合伙) 11277

代理人 刘新宇

(51)Int.Cl.

H01L 27/14(2006.01)

A61B 1/04(2006.01)

H01L 21/3205(2006.01)

H01L 21/768(2006.01)

H01L 23/12(2006.01)

H01L 23/522(2006.01)

H01L 25/065(2006.01)

H01L 25/07(2006.01)

H01L 25/16(2006.01)

H01L 25/18(2006.01)

H01L 27/146(2006.01)

H04N 5/374(2006.01)

H04N 5/378(2006.01)

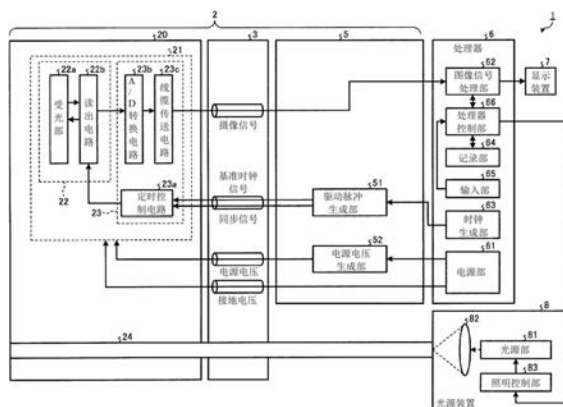
权利要求书2页 说明书9页 附图14页

(54)发明名称

摄像元件、内窥镜以及内窥镜系统

(57)摘要

摄像元件具备：第一芯片，其具有受光部和读出电路，其中，在该受光部，用于生成并输出与受光量相应的摄像信号的多个像素配置为二维矩阵状，该读出电路从所述多个像素依次选择规定的像素，并读出从被选择的该像素输出的所述摄像信号；以及第二芯片，其沿着与所述受光部的所述多个像素排列的面正交的方向层叠连接于所述第一芯片的与光的入射面相反的面侧，具有定时控制电路、A/D转换电路以及线缆传送电路，其中，该定时控制电路对所述读出电路读出从被选择的所述像素输出的所述摄像信号的定时进行控制，该A/D转换电路对从所述第一芯片输出的模拟信号进行A/D转换，该线缆传送电路将从所述A/D转换电路输出的数字信号传送到传送线缆。由此，提供一种具备A/D转换功能且芯片面积足够小的摄像元件。



1. 一种摄像元件,其特征在于,具备:

第一芯片,其具有受光部和读出电路,其中,在该受光部,用于生成并输出与受光量相应的摄像信号的多个像素配置为二维矩阵状,该读出电路从所述多个像素中依次选择规定的像素,并读出从被选择的该像素输出的所述摄像信号;以及

第二芯片,其沿着与所述受光部的所述多个像素排列的面正交的方向层叠连接于所述第一芯片的与光的入射面相反的面侧,具有定时控制电路、A/D转换电路以及线缆传送电路,其中,该定时控制电路对所述读出电路读出从被选择的所述像素输出的所述摄像信号的定时进行控制,该A/D转换电路对从所述第一芯片输出的模拟信号进行A/D转换,该线缆传送电路将从所述A/D转换电路输出的数字信号传送到传送线缆。

2. 根据权利要求1所述的摄像元件,其特征在于,

所述受光部呈矩形,

所述读出电路具有列读出电路、水平选择电路以及垂直选择电路,其中,沿着矩形的所述受光部的一边来配置列读出电路和水平选择电路,沿着矩形的所述受光部的与配置有所述列读出电路和所述水平选择电路的一边正交的一边来配置垂直选择电路,

将所述第一芯片与所述第二芯片电连接的连接部被配置在沿着矩形的所述受光部的没有配置所述列读出电路、水平选择电路以及所述垂直选择电路的边的区域。

3. 根据权利要求1或2所述的摄像元件,其特征在于,

利用贯通所述第一芯片的第一Si贯通电极来将所述第一芯片与所述第二芯片电连接。

4. 根据权利要求3所述的摄像元件,其特征在于,

具备形成在所述第一芯片的所述光的入射面侧的多层布线层,

在该多层布线层的光的入射面侧的层形成有供进行图像检查的检查用的探针接触的探测焊盘,

在该多层布线层的所述第一芯片侧的层形成有将该多层布线层与所述第一Si贯通电极电连接的连接焊盘。

5. 根据权利要求4所述的摄像元件,其特征在于,

在所述第一Si贯通电极中,只有用于图像检查的所述第一Si贯通电极经由所述连接焊盘被电连接于所述探测焊盘。

6. 根据权利要求3~5中的任一项所述的摄像元件,其特征在于,

在所述第一芯片的与所述光的入射面相反的面形成有具有多个引出布线的再布线层,

所述第一Si贯通电极的各电极形成矩形的剖面,并且千鸟格状地配置,

所述第一Si贯通电极的各电极被配置为该第一Si贯通电极的所述矩形的一边与在所述再布线层中通过该第一Si贯通电极的两侧的所述引出布线平行。

7. 根据权利要求1~6中的任一项所述的摄像元件,其特征在于,

具备外部端子,该外部端子经由再布线形成于所述第二芯片的与所述第一芯片侧的面相反的面,并用于与外部进行电源和信号的发送和接收,

利用贯通所述第二芯片的第二Si贯通电极来将所述第二芯片与所述外部端子电连接。

8. 根据权利要求7所述的摄像元件,其特征在于,

具备形成在所述第一芯片的与所述光的入射面相反的面侧的多层布线层,

在该多层布线层的所述第一芯片侧的层形成有供进行图像检查的检查用的探针接触

的探测焊盘，

在该多层布线层的所述第二芯片侧的层形成有将该多层布线层与所述第二Si贯通电极电连接的连接焊盘。

9. 根据权利要求7或8所述的摄像元件，其特征在于，

在所述第二芯片的与所述第一芯片侧的面相反的面形成有具有多个引出布线的再布线层，

所述第二Si贯通电极的各电极形成矩形的剖面，并且千鸟格状地配置，

所述第二Si贯通电极的各电极被配置为该第二Si贯通电极的所述矩形的一边与在所述再布线层中通过该第二Si贯通电极的两侧的所述引出布线平行。

10. 一种内窥镜，其特征在于，

在能够插入被检体内的插入部的前端侧具有根据权利要求1~9中的任一项所述的摄像元件。

11. 一种内窥镜系统，其特征在于，具备：

根据权利要求10所述的内窥镜；以及

处理装置，其将由所述内窥镜的所述摄像元件输出的所述数字信号转换为图像信号。

摄像元件、内窥镜以及内窥镜系统

技术领域

[0001] 本发明涉及摄像元件、内窥镜以及内窥镜系统。

背景技术

[0002] CMOS (Complementary Metal Oxide Semiconductor:互补金属氧化物半导体) 等摄像元件具备:受光部,其具有多个像素;以及读出电路等周边电路,其从受光部读出信号。

[0003] 另外,在内窥镜中,需要将在插入体腔内的插入部的前端拍摄到的摄像信号用线缆传送到图像处理装置。在摄像信号仍以模拟信号的状态进行线缆传送的情况下,像素速率有限,难以通过摄像元件的高像素化来改善图像质量。因此,内窥镜用的摄像元件需要具备对摄像信号进行模拟数字(A/D)转换的A/D转换电路。

[0004] 在专利文献1中,公开了一种为了削减芯片面积而将周边电路配置在其它芯片而得到的并列AD转换电路。在该结构中,具有像素区域的芯片与具有周边电路的芯片进行层叠,用TSV (Through-Silicon Via:Si贯通电极) 等在芯片间进行连接。

[0005] 专利文献1:日本特开2014-17834号公报

发明内容

[0006] 发明要解决的问题

[0007] 然而,在专利文献1所公开的并列AD转换电路中,需要沿列方向重复配置需要面积的单位电路。因而,在该结构的情况下无法充分地减小芯片面积。

[0008] 本发明是鉴于上述问题而完成的,其目的在于提供具备A/D转换功能且芯片面积足够小的摄像元件、内窥镜以及内窥镜系统。

[0009] 用于解决问题的方案

[0010] 为了解决上述课题并实现目的,本发明的一个方式所涉及的摄像元件的特征在于,具备:第一芯片,其具有受光部和读出电路,其中,在该受光部,用于生成并输出与受光量相应的摄像信号的多个像素配置为二维矩阵状,该读出电路从所述多个像素依次选择规定的像素,并读出从被选择的该像素输出的所述摄像信号;以及第二芯片,其沿着与所述受光部的所述多个像素排列的面正交的方向层叠连接于所述第一芯片的与光的入射面相反的面侧,具有定时控制电路、A/D转换电路以及线缆传送电路,其中,该定时控制电路对所述读出电路读出从被选择的所述像素输出的所述摄像信号的定时进行控制,该A/D转换电路对从所述第一芯片输出的模拟信号进行A/D转换,该线缆传送电路将从所述A/D转换电路输出的数字信号传送到传送线缆。

[0011] 另外,本发明的一个方式所涉及的摄像元件的特征在于,所述受光部呈矩形,所述读出电路具有列读出电路、水平选择电路以及垂直选择电路,其中,沿着所述矩形的所述受光部的一边来配置列读出电路和水平选择电路,沿着矩形的所述受光部的与配置有所述列读出电路和水平选择电路的一边正交的一边来配置垂直选择电路,将所述第一芯片与所述第二芯片电连接的连接部被配置在沿着矩形的所述受光部的没有配置所述列读出电路、水

平选择电路以及所述垂直选择电路的边的区域。

[0012] 另外,本发明的一个方式所涉及的摄像元件的特征在于,利用贯通所述第一芯片的第一Si贯通电极来将所述第一芯片与所述第二芯片电连接。

[0013] 另外,本发明的一个方式所涉及的摄像元件的特征在于,具备形成在所述第一芯片的所述光的入射面侧的多层布线层,在该多层布线层的光的入射面侧的层形成有供进行图像检查的检查用的探针接触的探测焊盘,在该多层布线层的所述第一芯片侧的层形成有将该多层布线层与所述第一Si贯通电极电连接的连接焊盘。

[0014] 另外,本发明的一个方式所涉及的摄像元件的特征在于,在所述第一Si贯通电极中,只有用于图像检查的所述第一Si贯通电极经由所述连接焊盘被电连接于所述探测焊盘。

[0015] 另外,本发明的一个方式所涉及的摄像元件的特征在于,在所述第一芯片的与所述光的入射面相反的面形成有具有多个引出布线的再布线层,所述第一Si贯通电极的各电极形成矩形的剖面,并且千鸟格状地配置,所述第一Si贯通电极的各电极被配置为该第一Si贯通电极的所述矩形的一边与在所述再布线层中通过该第一Si贯通电极的两侧的所述引出布线平行。

[0016] 另外,本发明的一个方式所涉及的摄像元件的特征在于,具备外部端子,该外部端子经由再布线形成于所述第二芯片的与所述第一芯片侧的面相反的面,并用于与外部进行电源和信号的发送和接收,利用贯通所述第二芯片的第二Si贯通电极来将所述第二芯片与所述外部端子电连接。

[0017] 另外,本发明的一个方式所涉及的摄像元件的特征在于,具备形成在所述第一芯片的与所述光的入射面相反的面侧的多层布线层,在该多层布线层的所述第一芯片侧的层形成有供进行图像检查的检查用的探针接触的探测焊盘,在该多层布线层的所述第二芯片侧的层形成有将该多层布线层与所述第二Si贯通电极电连接的连接焊盘。

[0018] 另外,本发明的一个方式所涉及的摄像元件的特征在于,在所述第二芯片的与所述第一芯片侧的面相反的面形成有具有多个引出布线的再布线层,所述第二Si贯通电极的各电极形成矩形的剖面,并且千鸟格状地配置,所述第二Si贯通电极的各电极被配置为该第二Si贯通电极的所述矩形的一边与在所述再布线层中通过该第二Si贯通电极的两侧的所述引出布线平行。

[0019] 另外,本发明的一个方式所涉及的内窥镜的特征在于,在能够插入被检体内的插入部的前端侧具有上述的摄像元件。

[0020] 另外,本发明的一个方式所涉及的内窥镜系统的特征在于,具备:上述的内窥镜;以及处理装置,其将由所述内窥镜的所述摄像元件输出的所述数字信号转换为图像信号。

[0021] 发明的效果

[0022] 根据本发明,能够实现具备A/D转换功能且芯片面积足够小的摄像元件、内窥镜以及内窥镜系统。

附图说明

[0023] 图1是表示包括实施方式1所涉及的摄像元件的内窥镜系统整体的结构的示意图。

[0024] 图2是表示包括实施方式1所涉及的摄像元件的内窥镜系统的主要部分的功能的

框图。

- [0025] 图3是实施方式1所涉及的摄像元件的俯视图。
- [0026] 图4是实施方式1所涉及的摄像元件的剖面图。
- [0027] 图5是实施方式1所涉及的摄像元件的CIS的剖面图。
- [0028] 图6是实施方式1所涉及的摄像元件的ISP的剖面图。
- [0029] 图7是从与光的入射面相反的面观察图4的CIS的局部放大图。
- [0030] 图8是将图4的多层布线层放大后的局部剖面图。
- [0031] 图9是表示实施方式1所涉及的摄像元件的制造方法的概要的流程图。
- [0032] 图10是实施方式1的变形例1所涉及的摄像元件的剖面图。
- [0033] 图11是实施方式1的变形例2所涉及的摄像元件的剖面图。
- [0034] 图12是实施方式1的变形例3所涉及的摄像元件的剖面图。
- [0035] 图13是将图12的多层布线层放大后的局部剖面图。
- [0036] 图14是实施方式2所涉及的摄像元件的俯视图。
- [0037] 图15是实施方式2所涉及的摄像元件的CIS的剖面图。
- [0038] 图16是实施方式2所涉及的摄像元件的ISP的剖面图。

具体实施方式

[0039] 以下,作为用于实施本发明的方式(以下,称为“实施方式”),对具备前端被插入被检体内的内窥镜的内窥镜系统进行说明。另外,本发明并不限定于该实施方式。并且,在附图的记载中,对相同的部分标注相同的附图标记来进行说明。另外,需要留意的是,附图是示意性的,各构件的厚度与宽度的关系、各构件的比率等与实际不同。另外,附图彼此之间也包含尺寸、比率互不相同的部分。

[0040] (实施方式1)

[0041] (内窥镜系统的结构)

[0042] 图1是表示包括实施方式1所涉及的摄像元件的内窥镜系统整体的结构的示意图。图1所示的内窥镜系统1具备内窥镜2、传送线缆3、操作部4、连接器部5、处理器6(处理装置)、显示装置7以及光源装置8。

[0043] 内窥镜2具备能够插入被检体内的插入部100,通过将插入部100插入被检体的体腔内来拍摄被检体的体内并将摄像信号(图像数据)输出到处理器6。另外,内窥镜2位于传送线缆3的一端侧,在向被检体的体腔内插入的插入部100的前端101侧设置有对体内图像进行摄像的摄像部20(摄像装置),在插入部100的基端102设置有接受针对内窥镜2的各种操作的操作部4。由摄像部20拍摄到的图像的摄像信号例如经由具有几米(m)的长度的传送线缆3被输出到连接器部5。

[0044] 传送线缆3将内窥镜2与连接器部5连接,并且将内窥镜2与光源装置8连接。另外,传送线缆3将由摄像部20生成的摄像信号传输到连接器部5。利用线缆、光纤等构成传送线缆3。

[0045] 连接器部5连接于内窥镜2、处理器6以及光源装置8,将由所连接的内窥镜2输出的摄像信号向处理器6传送。

[0046] 处理器6对从连接器部5输入的摄像信号实施规定的图像处理向显示装置7输

出。另外,处理器6统一控制内窥镜系统1整体。例如,处理器6进行切换由光源装置8射出的照明光或切换内窥镜2的摄像模式的控制。

[0047] 显示装置7显示与由处理器6实施图像处理后的摄像信号对应的图像。另外,显示装置7显示与内窥镜系统1有关的各种信息。利用液晶、有机EL(Electro Luminescence:电致发光)等的显示面板等构成显示装置7。

[0048] 光源装置8经由连接器部5和传送线缆3从内窥镜2的插入部100的前端101侧朝向被摄体照射照明光。光源装置8利用发出白色光的白色LED(Light Emitting Diode:发光二极管)和发出具有比白色光的波长带窄的波长带的窄带光的NBI(Narrow Band Imaging:窄带光观察)照明光的LED等构成。光源装置8在处理器6的控制下经由内窥镜2朝向被摄体照射白色光或者NBI照明光。此外,在本实施方式1中,光源装置8采用同时方式的照明方式。

[0049] 图2是表示包括实施方式1所涉及的摄像元件的内窥镜系统的主要部分的功能的框图。参照图2对内窥镜系统1的各部结构的详细内容以及内窥镜系统1内的电信号的路径进行说明。

[0050] (内窥镜的结构)

[0051] 首先,对内窥镜2的结构进行说明。图2所示的内窥镜2具备摄像部20、传送线缆3以及连接器部5。

[0052] 摄像部20具备摄像元件21。摄像元件21具备彼此层叠连接的、作为第一芯片的CIS(CMOS Image Sensor:CMOS图像传感器)22和作为第二芯片的ISP(Image Signal Processor:图像信号处理器)23。

[0053] CIS 22具有受光部22a和多个读出电路22b,作为CIS发挥功能,其中,在该受光部22a,用于生成并输出与受光量相应的摄像信号的多个像素配置为二维矩阵状,该多个读出电路22b从受光部22a的多个像素依次选择规定的像素,读出从所选择出的像素输出的摄像信号。

[0054] ISP 23具有定时控制电路23a、A/D转换电路23b以及线缆传送电路23c,作为ISP发挥功能,其中,该定时控制电路23a对读出电路22b来读出从受光部22a的被选择的像素输出的摄像信号的定时进行控制,该A/D转换电路23b对从CIS 22输出的模拟信号进行A/D转换,该线缆传送电路23c将从A/D转换电路23b输出的数字信号传送到传送线缆3。此外,后文叙述与摄像元件21有关的更为详细的说明。

[0055] 光导件24朝向被摄体照射从光源装置8射出的照明光。利用玻璃纤维、照明透镜等实现光导件24。

[0056] 连接器部5具有驱动脉冲生成部51和电源电压生成部52。

[0057] 驱动脉冲生成部51基于从处理器6提供并作为内窥镜2的各构成部的动作的基准的基准时钟信号(例如,27MHz的时钟信号)来生成表示各帧的起始位置的同步信号,并将该同步信号与基准时钟信号一起经由传送线缆3向摄像部20的定时控制电路23a输出。在此,由驱动脉冲生成部51生成的同步信号包含水平同步信号和垂直同步信号。

[0058] 电源电压生成部52从由处理器6提供的电源生成驱动摄像部20所需的电源电压并向摄像部20输出。电源电压生成部52利用调节器等来生成驱动摄像部20所需的电源电压。

[0059] (处理器的结构)

[0060] 接着,对处理器6的结构进行说明。

[0061] 处理器6是统一控制内窥镜系统1的整体的控制装置。处理器6具备电源部61、图像信号处理部62、时钟生成部63、记录部64、输入部65以及处理器控制部66。

[0062] 电源部61向电源电压生成部52提供电源,并且将接地电压经由连结器部5和传送线缆3提供到摄像部20。

[0063] 图像信号处理部62对由ISP 23进行了A/D转换得到的数字的摄像信号进行同时化处理、白平衡(WB)调整处理、增益调整处理、伽马校正处理、格式转换处理等图像处理来将其转换为图像信号,并将该图像信号输出到显示装置7。

[0064] 时钟生成部63生成作为内窥镜系统1的各构成部的动作的基准的基准时钟信号,并将该基准时钟信号输出到驱动脉冲生成部51。

[0065] 记录部64记录与内窥镜系统1有关的各种信息、处理中的数据等。利用Flash存储器、RAM(Random Access Memory:随机存取存储器)等记录介质构成记录部64。

[0066] 输入部65接受与内窥镜系统1有关的各种操作的输入。例如,输入部65接受用于将由光源装置8射出的照明光的类型进行切换的指示信号的输入。输入部65例如利用十字开关、按钮等构成。

[0067] 处理器控制部66统一控制构成内窥镜系统1的各部。利用CPU(Central Processing Unit:中央处理单元)等构成处理器控制部66。处理器控制部66根据从输入部65输入的指示信号来相应地切换由光源装置8射出的照明光。

[0068] (光源装置的结构)

[0069] 接着,对光源装置8的结构进行说明。光源装置8具备光源部81、聚光透镜82以及照明控制部83。

[0070] 在照明控制部83的控制下,光源部81经由聚光透镜82朝向光导件24射出照明光。利用白色LED构成光源部81。此外,在本实施方式1中,利用白色LED构成了光源部81,但也可以例如使氙气灯射出白色光或者使红色LED、绿色LED以及蓝色LED进行组合来射出白色光。另外,内窥镜系统1也可以具有以NBI、AFI(Auto Fluorescence Imaging:荧光观察)、IRI(Infrared Imaging:红外光观察)的方式进行观察的功能。

[0071] 聚光透镜82将由光源部81射出的照明光会聚后向光导件24射出。利用一个或者多个透镜构成聚光透镜82。

[0072] 照明控制部83在处理器控制部66的控制下控制光源部81。具体地说,照明控制部83在处理器控制部66的控制下使光源部81射出照明光。另外,照明控制部83对光源部81射出照明光的射出定时进行控制。

[0073] 接着,详细地说明摄像元件21。图3是实施方式1所涉及的摄像元件的俯视图。图4是实施方式1所涉及的摄像元件的剖面图。图4是与图3的A-A线对应的剖面图。图5是实施方式1所涉及的摄像元件的CIS的剖面图。图5是与图4的B-B线对应的剖面图。图6是实施方式1所涉及的摄像元件的ISP的剖面图。图6是与图4的C-C线对应的剖面图。

[0074] 如图4所示,摄像元件21具备:CIS 22;ISP 23,其沿着与受光部22a的多个像素排列的面正交的方向(图4的纸面上下方向)层叠连接于CIS 22的与光的入射面相反的面侧;多层布线层25,其形成在CIS 22的光的入射面侧;多层布线层26,其形成在CIS 22的与光的入射面相反的面与ISP 23之间;玻璃盖片27;以及TSV 28,其将各层电连接。在ISP 23的与CIS 22侧的面相反的面,隔着未图示的再布线层形成用于与外部进行电源及信号的发送和

接收的外部端子29。外部端子29与未图示的基板连接,进而与传送线缆3连接。

[0075] TSV 28具有贯通CIS 22的作为第一Si贯通电极的TSV 28a和贯通ISP 23的作为第二Si贯通电极的TSV 28b。CIS 22与ISP 23经由TSV 28a电连接。ISP 23与外部端子29经由TSV 28b电连接。

[0076] 如图3、图5所示,CIS 22的受光部22a呈矩形。读出电路22b具有列读出电路22ba、水平选择电路22bb以及垂直选择电路22bc,从受光部22a的各像素读出摄像信号。列读出电路22ba和水平选择电路22bb沿着矩形的受光部22a的一边配置。垂直选择电路22bc沿着矩形的受光部22a的与配置有列读出电路22ba和水平选择电路22bb的一边正交的一边配置。

[0077] 在图5、图6中图示了形成TSV 28a或者TSV 28b的区域(TSV区域)。该TSV区域(TSV 28a)作为将CIS 22与ISP 23电连接的连接部发挥功能。在沿着矩形的受光部22a的没有配置列读出电路22ba、水平选择电路22bb以及垂直选择电路22bc的边的区域配置TSV 28a。

[0078] 如图6所示,在ISP 23中,在配置有定时控制电路23a、A/D转换电路23b以及线缆传送电路23c的区域的周围的区域配置TSV 28b。

[0079] 图7是从与光的入射面相反的面观察图4的CIS的局部放大图。如图7所示,在CIS 22的与光的入射面相反的面(图4的面P1)形成具有多个引出布线30的再布线层。TSV 28a的各电极形成矩形的剖面并且千鸟格状地配置。

[0080] 优选为,以与所连接的引出布线30以外的引出布线30之间的距离分开的方式配置TSV 28a。因此,在再布线层中,TSV 28a的各电极被配置为各TSV 28a的矩形的一边与通过各TSV 28a的两侧的引出布线30平行。例如,在图7的右侧的图中,使TSV 28aa和TSV 28ab从图7的左侧的图的位置起进行45度旋转,由此被配置为TSV 28aa和TSV 28ab的矩形的一边与引出布线30a平行。其结果,能够增大TSV 28aa与引出布线30a的距离L1以及TSV 28ab与引出布线30a的距离L2。另一方面,关于TSV 28ac,从图7的左侧的图的位置起不旋转的情况能够使TSV 28ac与夹着TSV 28ac位于上下位置的引出布线30之间的距离更大。

[0081] 同样地,在ISP 23的与CIS 22侧的面相反的面(图4的面P2)形成有具有多个引出布线的再布线层。TSV 28b的各电极形成矩形的剖面并且千鸟格状地配置。优选为,以与所连接的引出布线以外的引出布线之间的距离分开的方式配置TSV 28b。因此,在再布线层中,TSV 28b的各电极被配置为各TSV 28b的矩形的一边与通过各TSV 28b的两侧的引出布线平行。

[0082] 图8是将图4的多层布线层放大后的局部剖面图。如图8所示,多层布线层25具有例如3层的布线层。在多层布线层25的光的入射面侧(图8的上方)的层形成有供进行图像检查的检查用的探针接触的探测焊盘25a。在多层布线层25的CIS 22侧(图8的下方)的层形成有将多层布线层25与TSV 28a电连接的作为连接焊盘的TSV连接焊盘25b。接触插头25c在探测焊盘25a与TSV连接焊盘25b之间的各层间进行电连接。另外,接触插头25c间被层间绝缘膜25d绝缘。在该多层布线层25中,例如在VDD、VSS、OUT等需要检查的布线形成探测焊盘25a,由此能够在形成玻璃盖片27之前的状态下从摄像元件21的表侧进行图像检查。

[0083] 此外,也可以设为以下结构:在将CIS 22与ISP 23之间进行电连接的TSV 28a内,只有用于图像检查的TSV 28a经由TSV连接焊盘25b来与探测焊盘25a电连接。根据该结构,能够使为了探测而需要大面积的探测焊盘25a的数量停留在最低限度,能够防止芯片面积的增大。

[0084] 在此,在摄像元件21中,将需要面积的A/D转换电路23b和线缆传送电路23c与受光部22a分开地配置于ISP 23,由此能够缩小芯片面积。而且,摄像元件21通过利用A/D转换电路23b将摄像信号以数字信号形式传送,能够进行高带宽的传送,能够实现摄像元件的高像素化、电切刀耐久性的提高。并且,在摄像元件21中,对CIS 22设置适于小型化的列读出电路22ba(模拟CDS电路)。而且,通过将摄像信号从CIS 22串行地传送到ISP 23,能够利用个数少的TSV 28将CIS 22与ISP 23进行连接,能够减小TSV 28所占有的芯片面积。其结果,摄像元件21是具备A/D转换功能且芯片面积足够小的摄像元件。

[0085] 另外,在摄像元件21中,通过将TSV 28配置在如图5、图6所示那样的周边区域,能够使摄像元件21的中心与受光部22a的中心大致一致,能够使包括光学系统在内的摄像部20小型化。

[0086] 接着,对摄像元件21的制造方法进行说明。图9是表示实施方式1所涉及的摄像元件的制造方法的概要的流程图。首先,通过公知的半导体集成电路形成工序来形成CIS 22和ISP 23。

[0087] 接着,利用公知的硅蚀刻工序、成膜、光刻工序在CIS 22中形成TSV 28a(步骤S101)。此外,在CIS 22中形成TSV 28a之前或之后,根据需要去除CIS 22的与光的入射面相反的面侧来将CIS 22变薄至规定的厚度。此外,优选的是,在将CIS 22变薄之前,通过将支承基板临时粘贴于CIS 22的光的入射面侧来使变薄后的CIS 22的处理变得容易。

[0088] 然后,将CIS 22与ISP 23这两片晶圆进行层叠,并将双方机械连接、电连接(步骤S102)。

[0089] 在此,使检查用的探针从CIS 22的表面侧接触探测焊盘25a,来进行被层叠连接的CIS 22及ISP 23的图像检查(步骤S103)。此外,在将支承基板临时粘贴于CIS 22的情况下,在图像检查前将支承基板剥离,在使探测焊盘25a露出之后进行图像检查。

[0090] 之后,将玻璃盖片27经由透明粘接层粘接于CIS 22的表面(步骤S104)。

[0091] 接着,利用公知的硅蚀刻工序、成膜、光刻工序在ISP 23中形成TSV 28b(步骤S105)。此外,在ISP 23中形成TSV 28b之前或之后,根据需要去除ISP 23的与CIS 22侧的面相反的面侧,将ISP 23变薄至规定的厚度。此外,在将ISP 23变薄时,在步骤S104中粘接的玻璃盖片27代替支承基板,因此不需要另外临时粘贴支承基板。进而,在ISP 23的与CIS 22侧的面相反的面形成再布线层和外部端子29。

[0092] 在此,使检查用的探针接触外部端子29,来进行封装后的图像检查(步骤S106)。能够通过以上说明的过程一边进行图像检查一边制造摄像元件21。

[0093] (变形例1)

[0094] 图10是实施方式1的变形例1所涉及的摄像元件的剖面图。如图10所示,变形例1所涉及的摄像元件21A具备:电容器芯片201,其在ISP 23的与CIS22侧的面相反的面侧还具有电容器201a;以及多层布线层202,其形成在ISP 23的与CIS 22侧的面相反的面与电容器芯片201之间。电容器201a作为电源用旁路电容器发挥功能。利用贯通ISP 23的TSV 28b将ISP 23与电容器芯片201电连接。利用贯通电容器芯片201的TSV 28Ac将电容器芯片201与外部端子29电连接。如变形例1那样,摄像元件并不限于CIS和ISP这两层,也可以是还具备许多半导体层的结构。

[0095] (变形例2)

[0096] 图11是实施方式1的变形例2所涉及的摄像元件的剖面图。如图11所示,变形例2所涉及的摄像元件21B的挠性基板211连接于外部端子29,在挠性基板211上还安装有作为芯片电容器的电容器212。如变形例2那样,也可以在外部端子上连接挠性基板。

[0097] (变形例3)

[0098] 图12是实施方式1的变形例3所涉及的摄像元件的剖面图。如图12所示,变形例3所涉及的摄像元件21C具备将CIS 22C与ISP 23之间电连接的CIS侧多层布线层221和ISP侧多层布线层222、以及将CIS 22C与玻璃盖片27之间粘接的透明粘接剂223。即,在摄像元件21C中没有形成贯通CIS 22C的TSV。CIS 22C是BSI(Back side Illumination:背面照明)型成像芯片,CIS 22C与ISP 23之间经由CIS 22C的表面电极来进行电源及信号的发送和接收。利用贯通ISP 23的TSV 28Ca将ISP 23与外部端子29电连接。如变形例3那样,将CIS与ISP电连接的连接部并不限于TSV。

[0099] 图13是将图12的多层布线层放大后的局部剖面图。如图13所示,CIS 22C的与光的入射面相反的面侧形成的作为多层布线层的CIS侧多层布线层221例如具有3层的布线层。在CIS侧多层布线层221的CIS 22C侧(图13的上方)的层形成有探测焊盘221a。在CIS侧多层布线层221的ISP 23侧(图13的下方)的层形成有将CIS侧多层布线层221与TSV 28Ca电连接的作为连接焊盘的TSV连接焊盘221b。接触插头221c在探测焊盘221a与TSV连接焊盘221b之间的各层间进行电连接。另外,各接触插头221c间被层间绝缘膜221d绝缘。

[0100] 此外,也可以设为以下结构:在将CIS 22C与ISP 23之间进行电连接的信号线(接触插头221c)中,只有用于图像检查的信号线经由TSV连接焊盘221b来电连接于探测焊盘221a。根据该结构,能够使为了探测而需要大面积的探测焊盘221a的数量停留在最低限度,能够防止芯片面积的增大。

[0101] (实施方式2)

[0102] 图14是实施方式2所涉及的摄像元件的俯视图。图15是实施方式2所涉及的摄像元件的CIS的剖面图。图16是实施方式2所涉及的摄像元件的ISP的剖面图。如图14~图16所示,实施方式2所涉及的摄像元件只有在TSV 28Daa、TSV 28Dab、TSV 28Dbba以及TSV 28Dbb的配置上与实施方式1不同,除此以外的结构与实施方式1相同,因此适当省略说明。

[0103] 如图15所示,在CIS 22D中,在沿着与配置有列读出电路22ba和水平选择电路22bb的边相反一侧的边的区域配置有TSV 28Daa。另外,在CIS 22D中,在被列读出电路22ba、水平选择电路22bb以及垂直选择电路22bc包围的区域配置有TSV 28Dab。

[0104] 如图16所示,在ISP 23D中,在配置有定时控制电路23a、A/D转换电路23b以及线缆传送电路23c的区域的周围的区域配置有TSV 28Dbba和TSV 28Dbb。

[0105] 在实施方式2所涉及的摄像元件中,如图15、图16那样在CIS 22D和ISP 23D的剩余空间配置有TSV 28Daa、TSV 28Dab、TSV 28Dbba以及TSV 28Dbb,因此能够无浪费地减小芯片面积。如实施方式2那样,TSV只要被配置为减小芯片面积,其配置就不会被特别地限定。

[0106] 进一步的效果、变形例能够由本领域技术人员容易地导出。由此,本发明的更广泛的方式不限于以上那样示出且记述的特定的详细且有代表性的实施方式。因而,不脱离附加的权利要求以及用其等价物定义的总的发明的概念的精神或者范围,能够进行各种变更。

[0107] 附图标记说明

[0108] 1:内窥镜系统;2:内窥镜;3:传送线缆;4:操作部;5:连结器部;6:处理器;7:显示装置;8:光源装置;20:摄像部;21、21A、21B、21C:摄像元件;22、22C、22D:CIS;22a:受光部;22b:读出电路;22ba:列读出电路;22bb:水平选择电路;22bc:垂直选择电路;23、23:DISP;23a:定时控制电路;23b:A/D转换电路;23c:线缆传送电路;24:光导件;25、26、202:多层布线层;25a、221a:探测焊盘;25b、221b:TSV:连接焊盘;25c、221c:接触插头;25d、221d:层间绝缘膜;27:玻璃盖片;28、28a、28b、28aa、28ab、28ac、28Ac、28Ca、28Daa、28Dab、28Dbab、28Dbb:TSV;29:外部端子;30、30a:引出布线;51:驱动脉冲生成部;52:电源电压生成部;61:电源部;62:图像信号处理部;63:时钟生成部;64:记录部;65:输入部;66:处理器控制部;81:光源部;82:聚光透镜;83:照明控制部;100:插入部;101:前端;102:基端;201:电容器芯片;201a、212:电容器;211:挠性基板;221:CIS侧多层布线层;222:ISP侧多层布线层;223:透明粘接剂;L1、L2:距离;P1、P2:面。

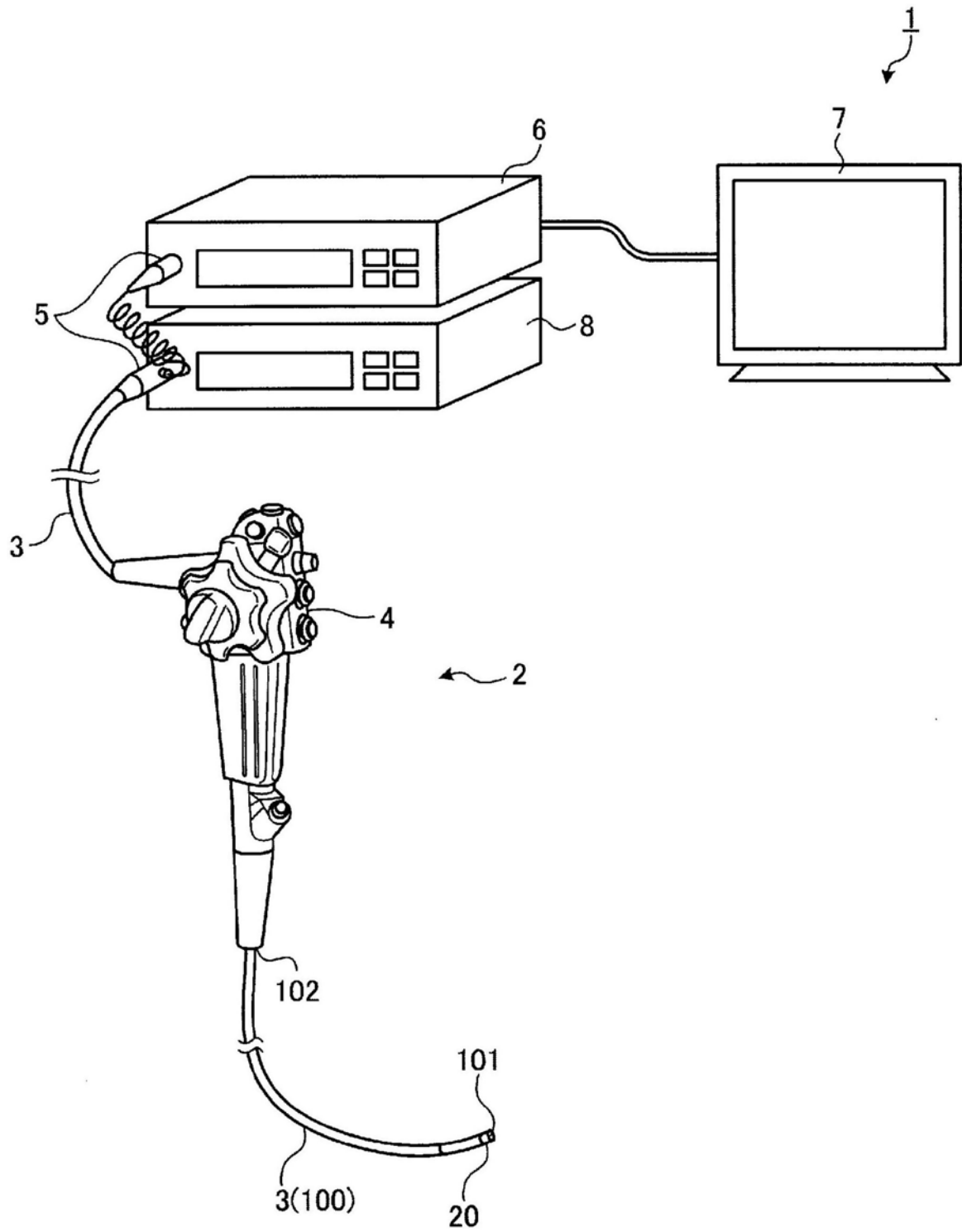


图1

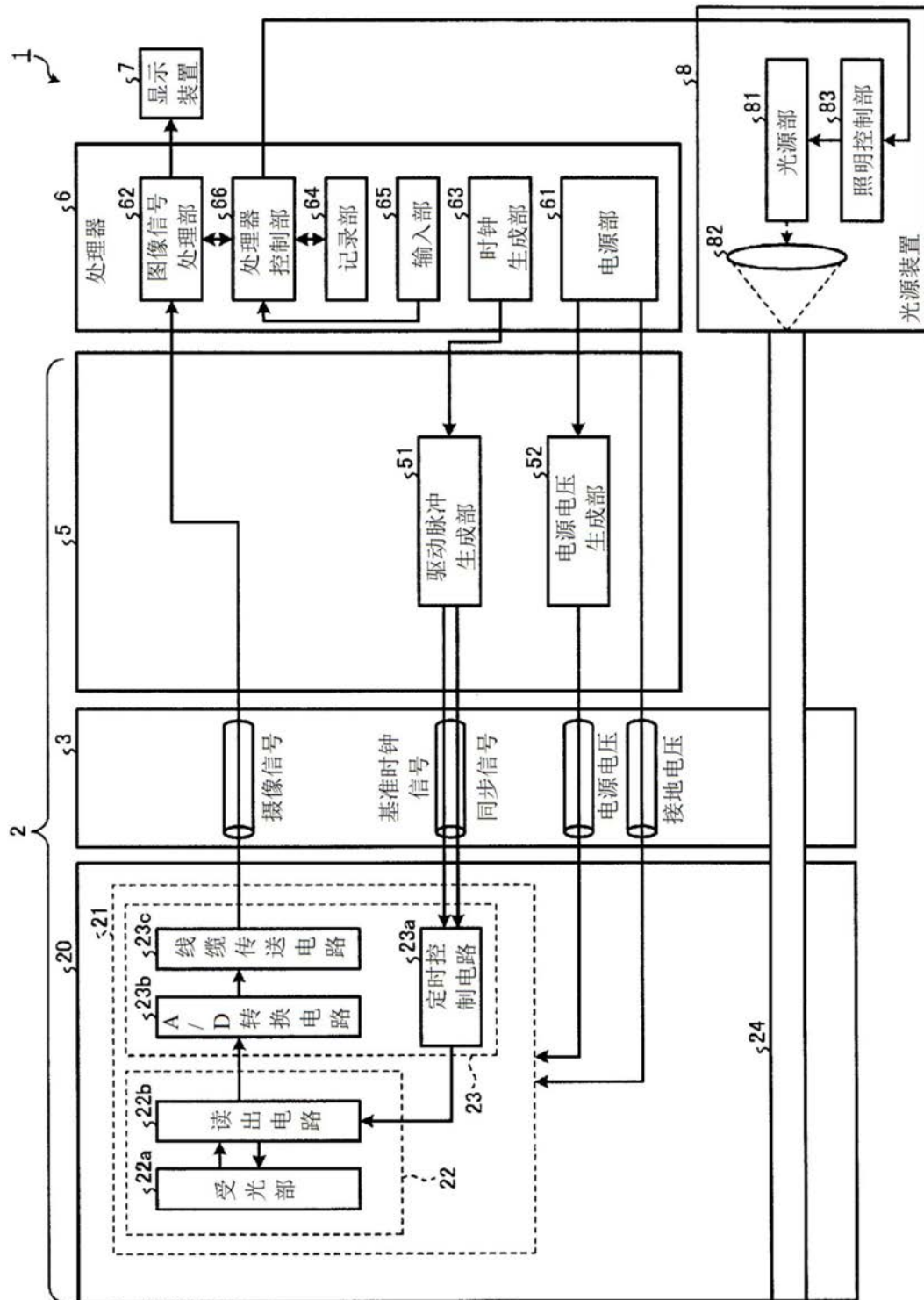


图2

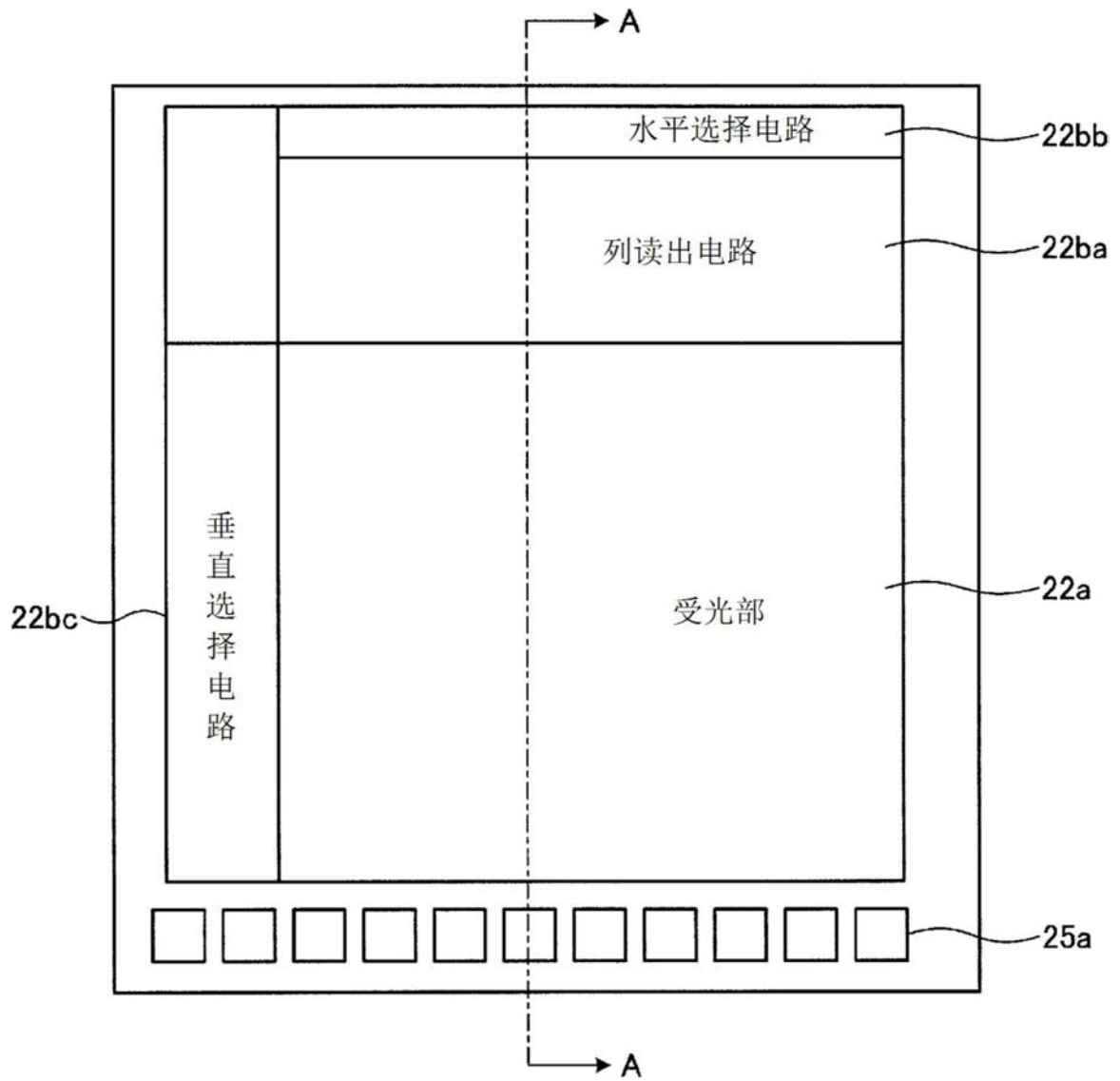


图3

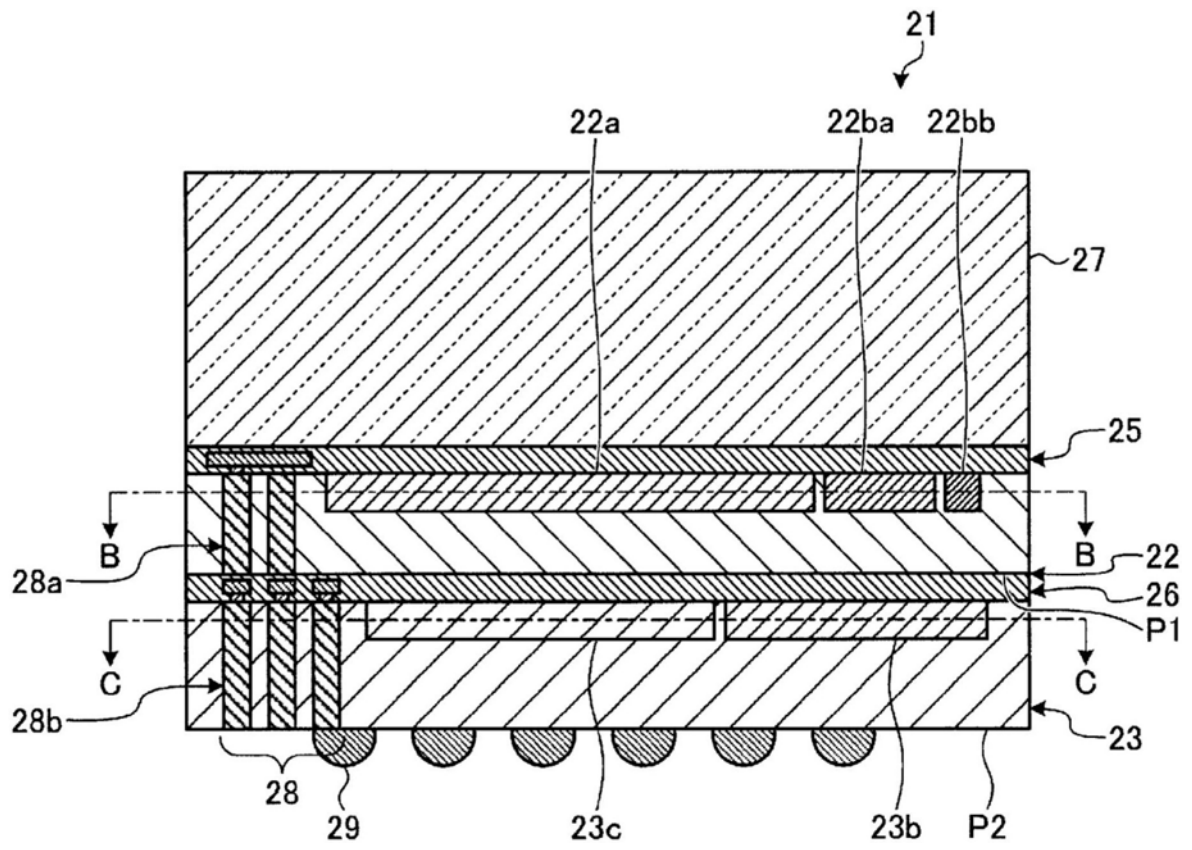


图4

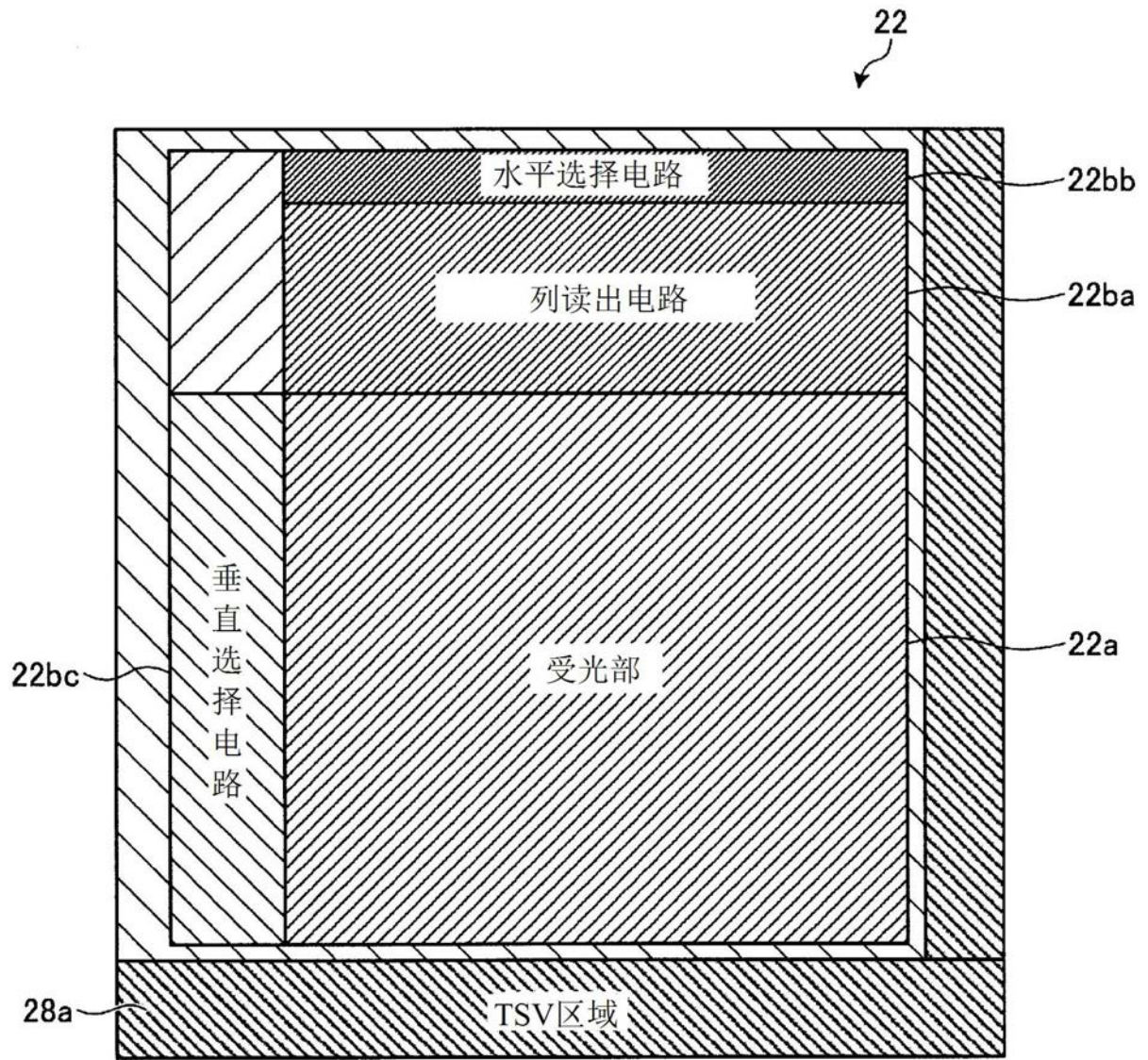


图5

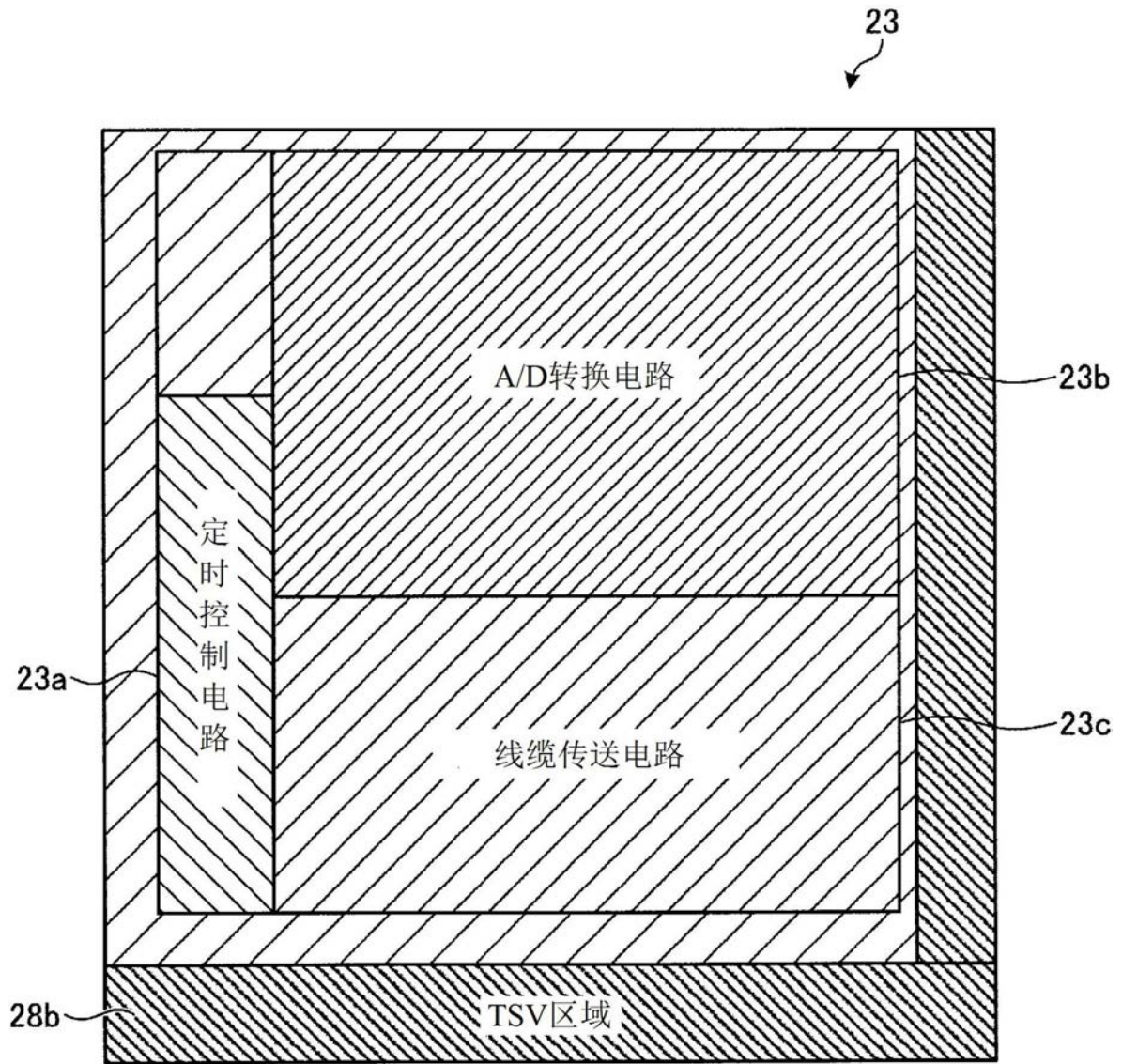


图6

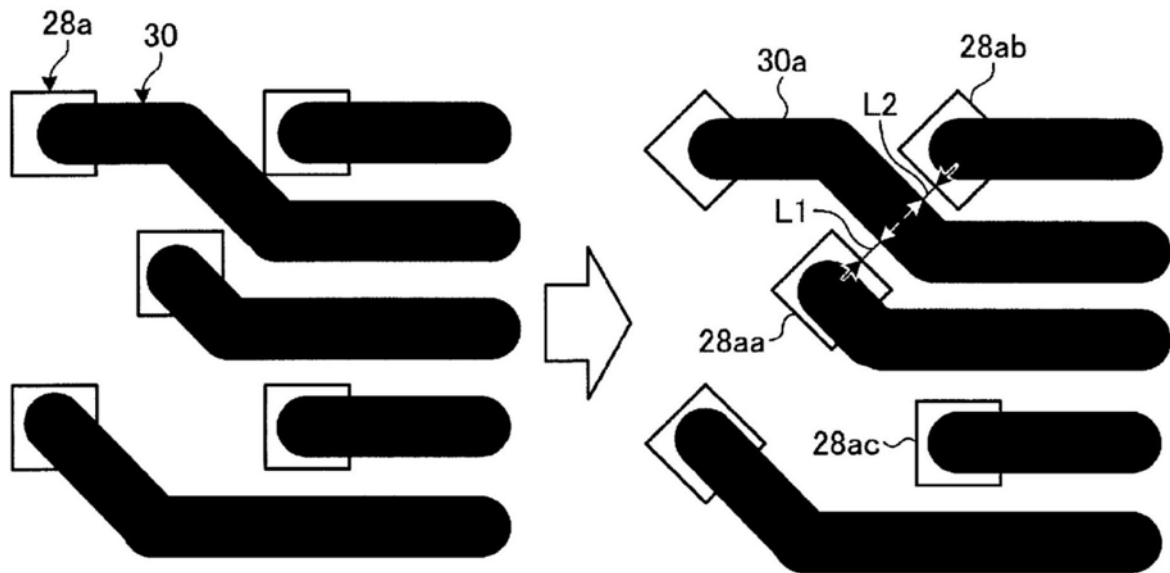


图7

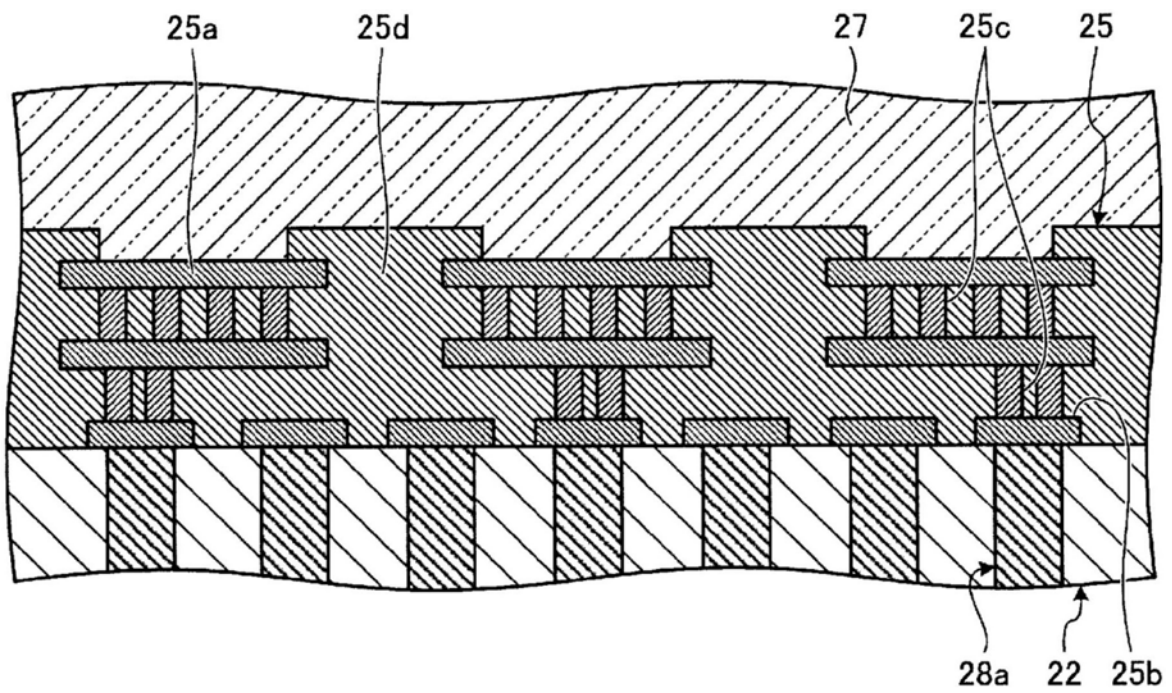


图8

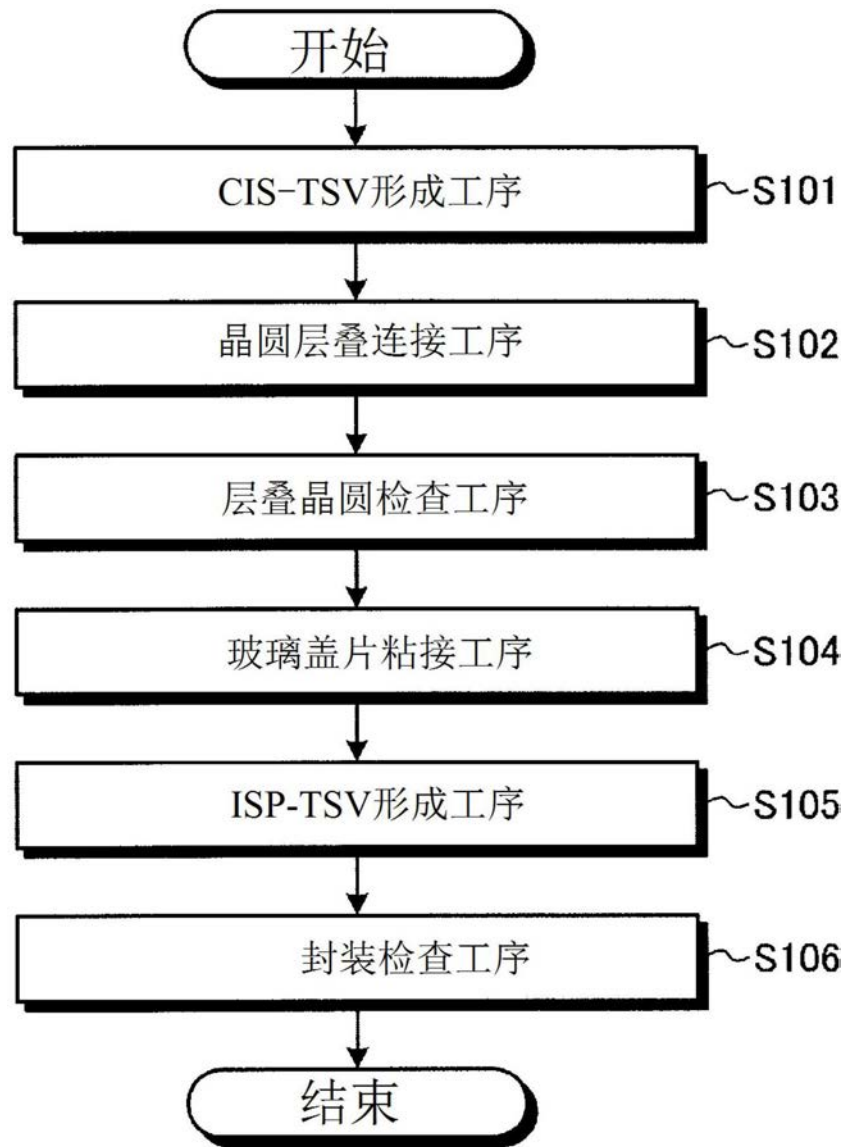


图9

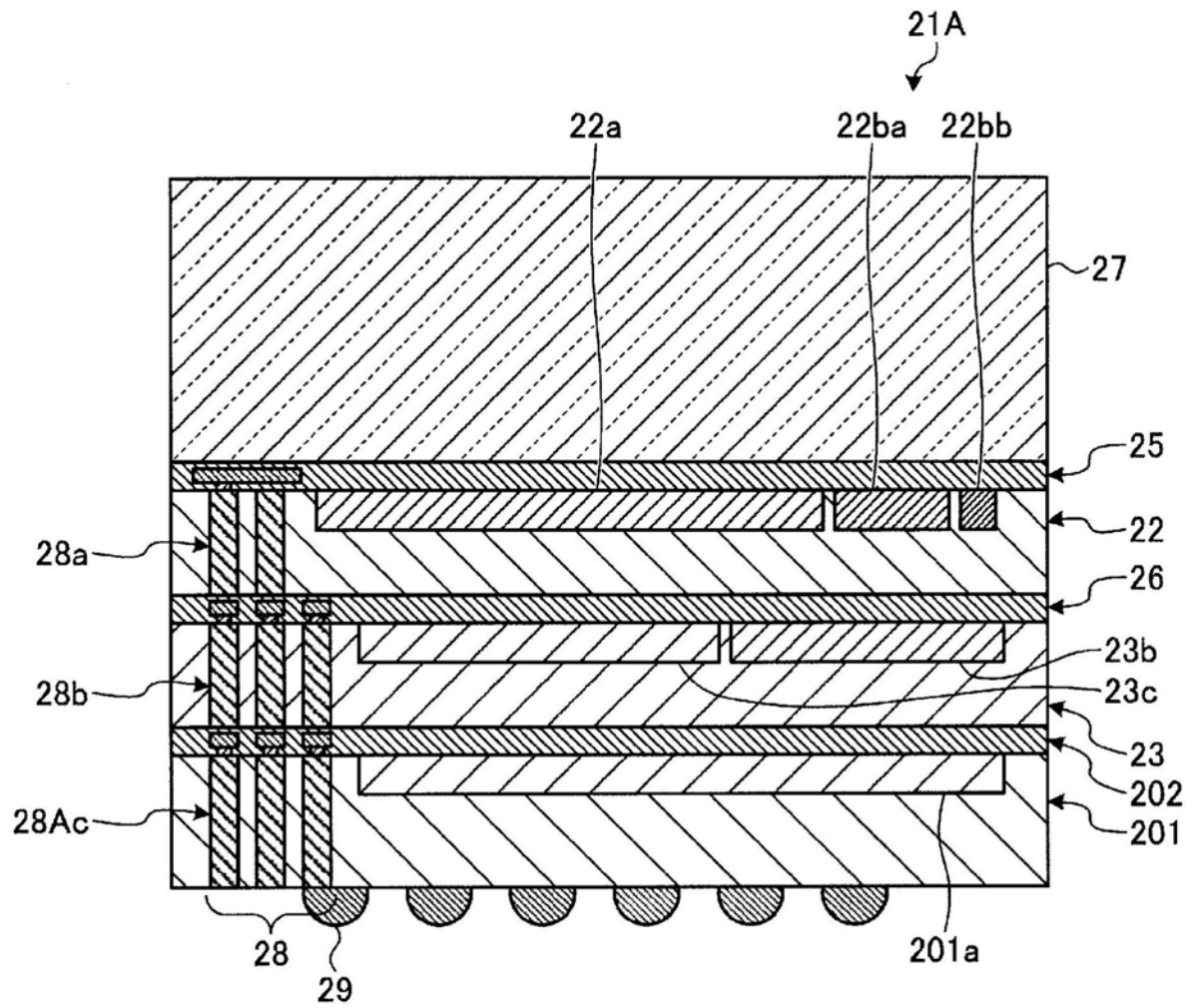


图10

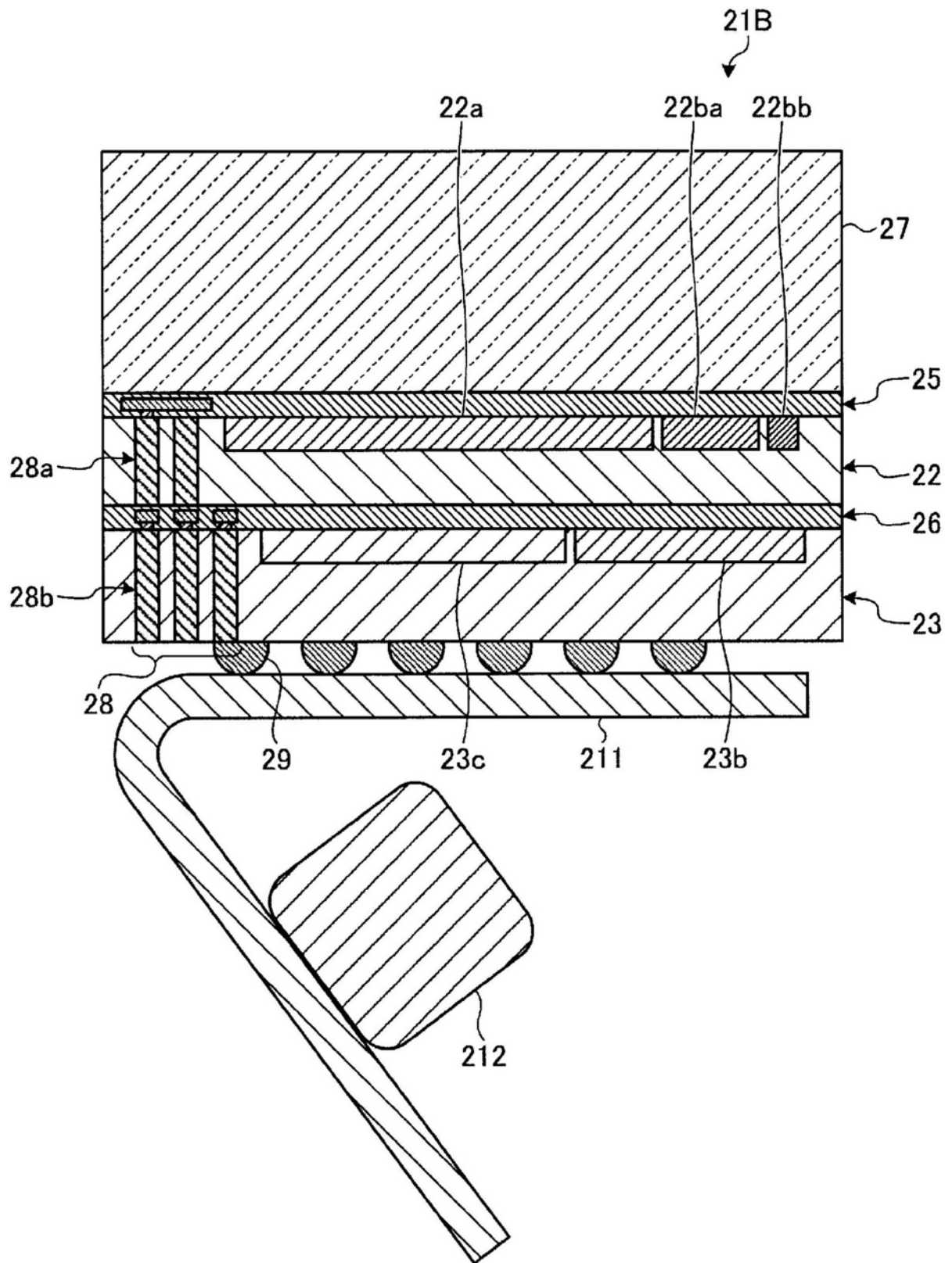


图11

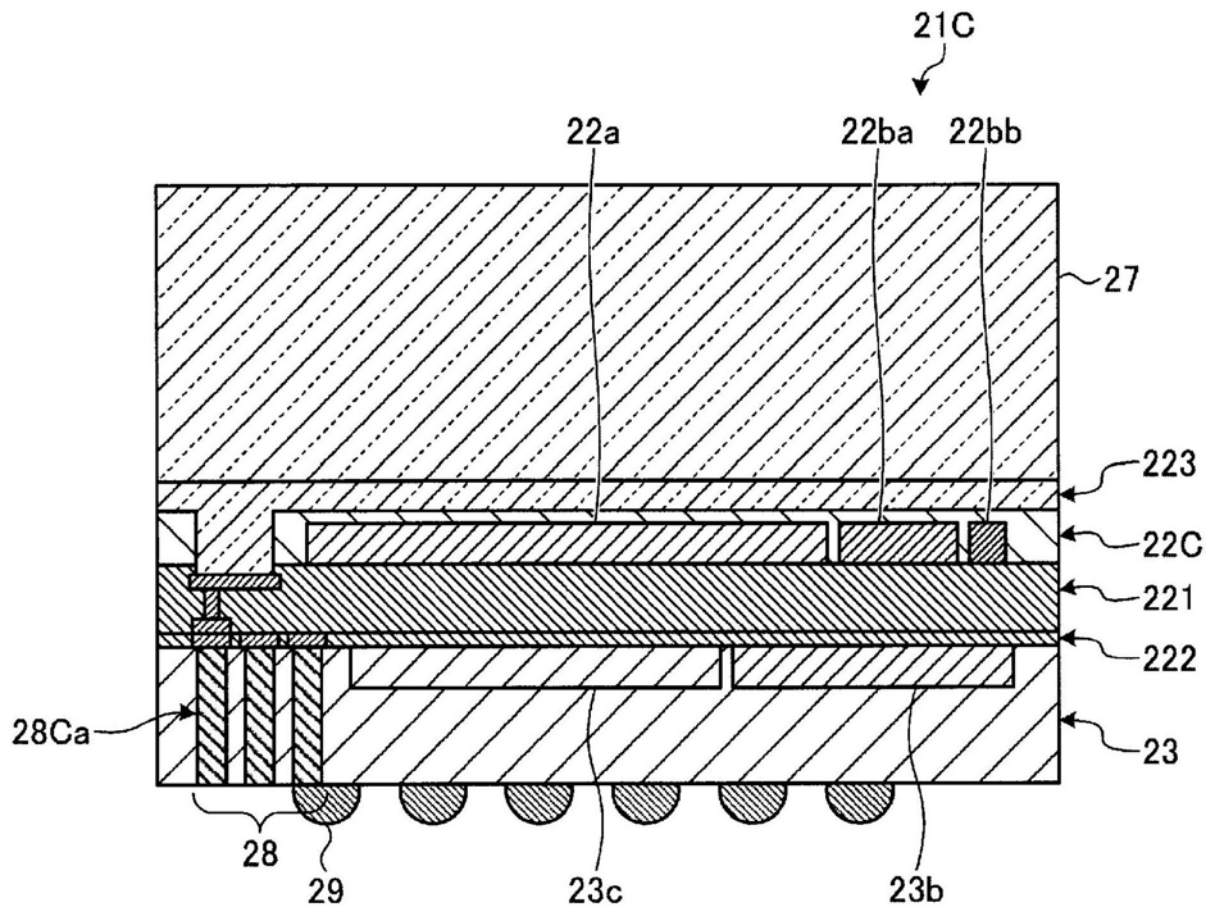


图12

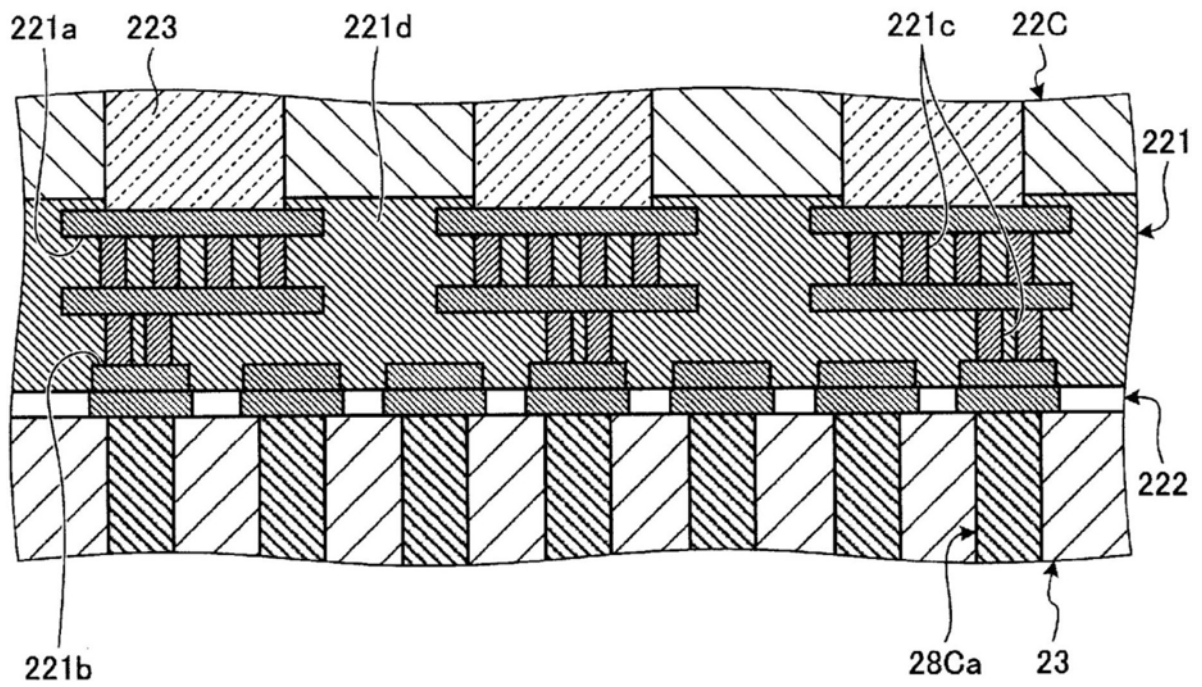


图13

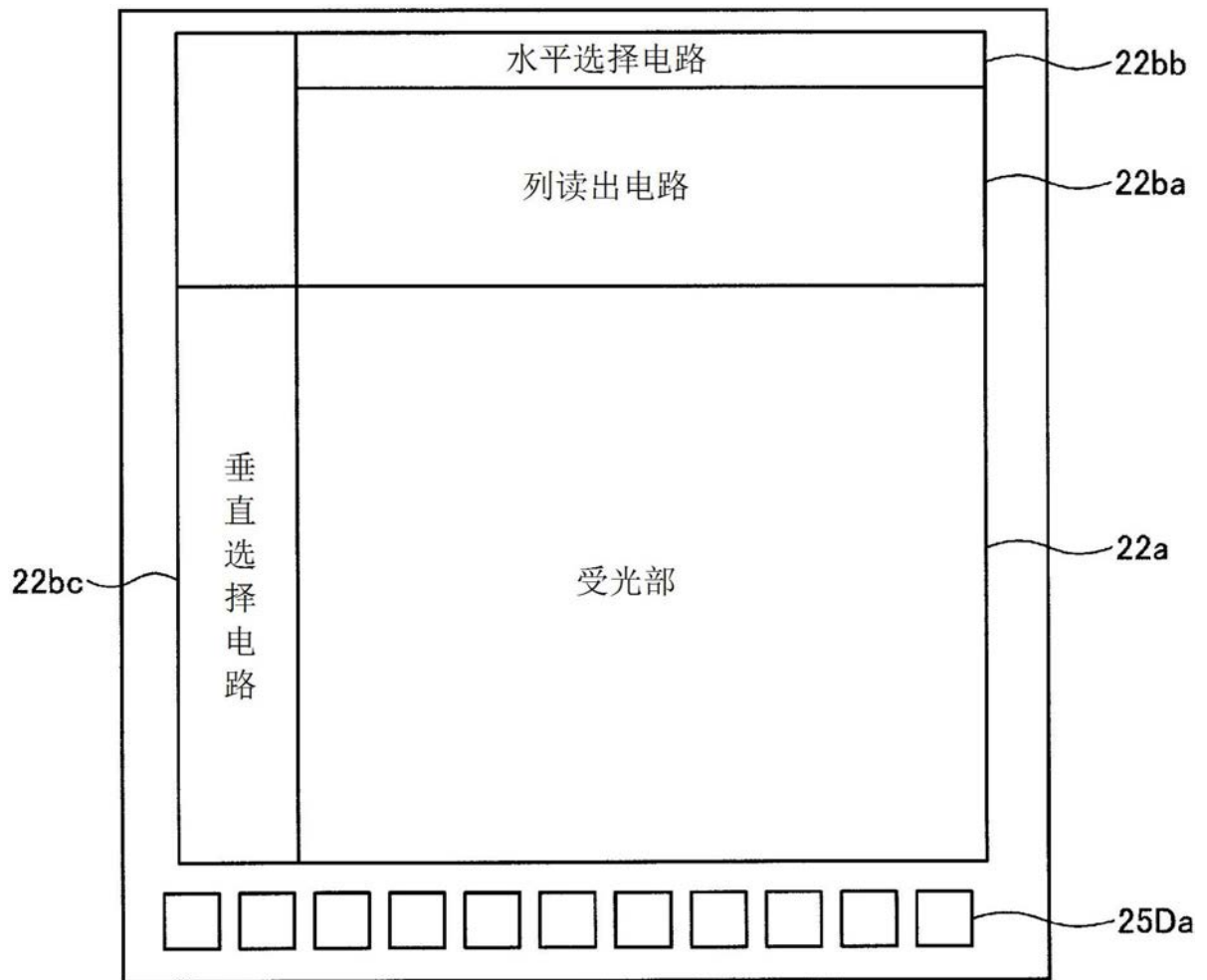


图14

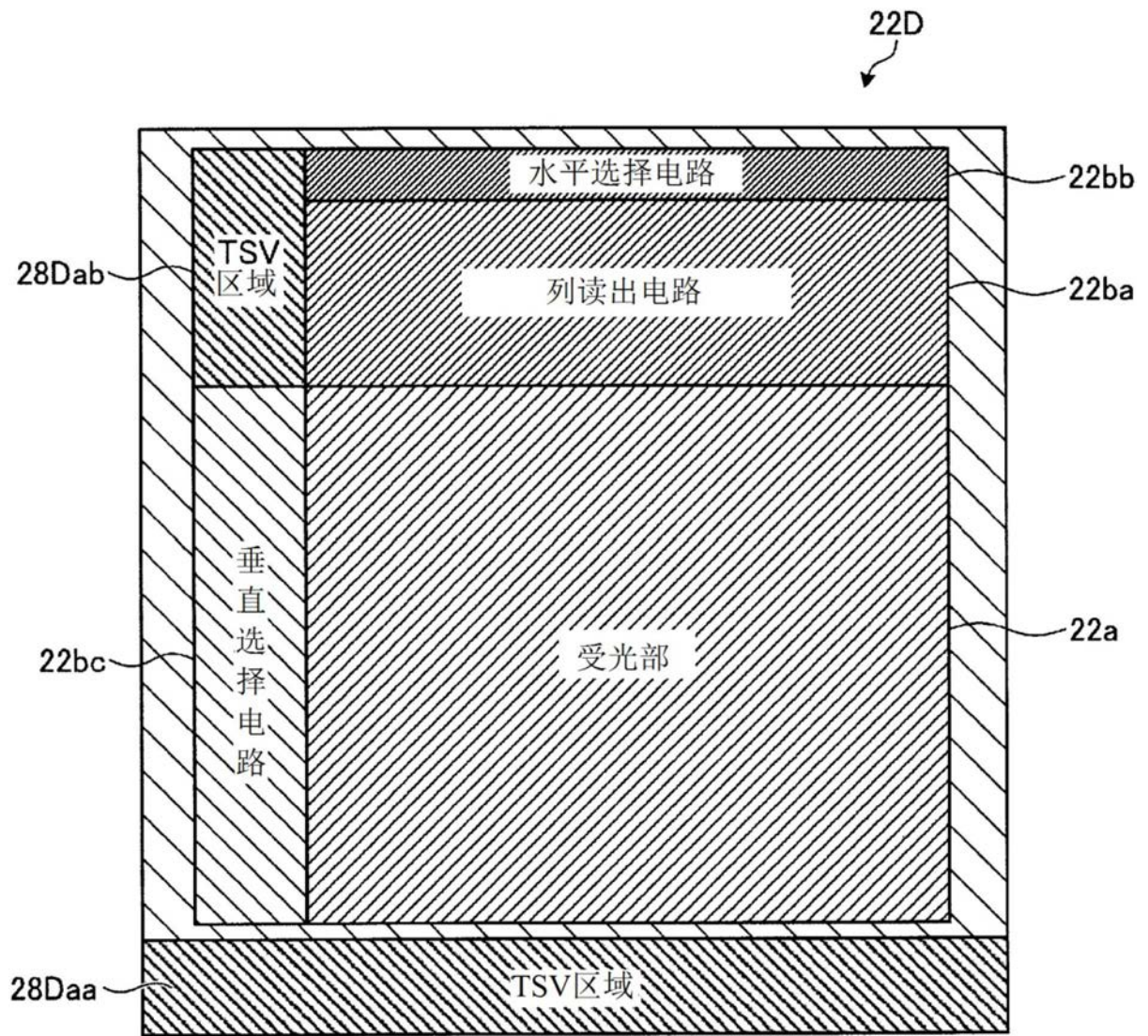


图15

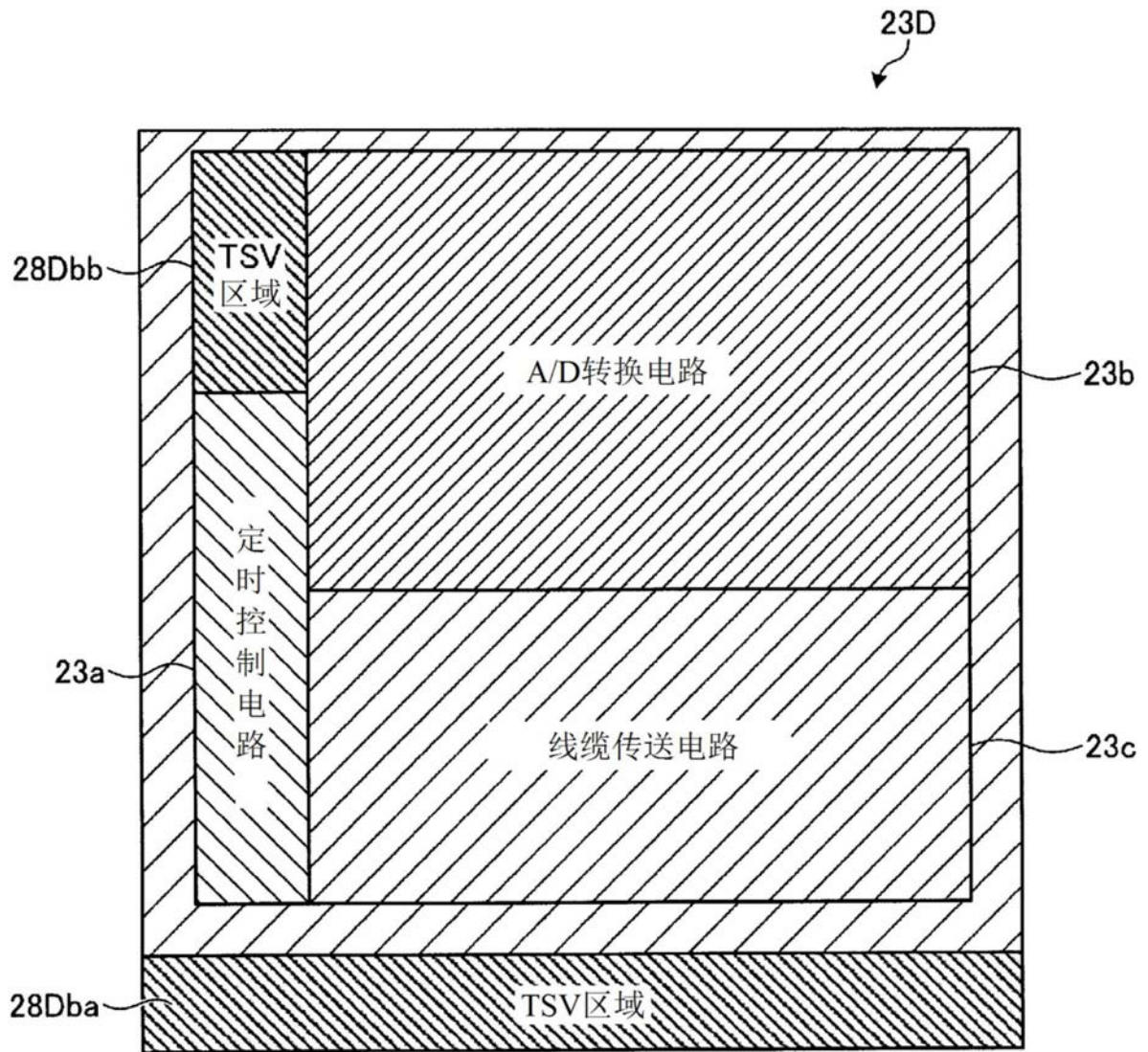


图16

专利名称(译)	摄像元件、内窥镜以及内窥镜系统		
公开(公告)号	CN108140649A	公开(公告)日	2018-06-08
申请号	CN201680058297.4	申请日	2016-09-26
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯株式会社		
当前申请(专利权)人(译)	奥林巴斯株式会社		
[标]发明人	五十岚考俊 藤森纪幸 小野诚 斋藤匡史 足立理 赤羽奈奈 田中孝典 细贝克己		
发明人	五十岚考俊 藤森纪幸 小野诚 斋藤匡史 足立理 赤羽奈奈 田中孝典 细贝克己		
IPC分类号	H01L27/14 A61B1/04 H01L21/3205 H01L21/768 H01L23/12 H01L23/522 H01L25/065 H01L25/07 H01L25/16 H01L25/18 H01L27/146 H04N5/374 H04N5/378		
CPC分类号	A61B1/045 A61B1/05 A61B1/0638 H01L22/32 H01L27/14618 H01L27/14634 H01L27/14636 H01L27/ /1469 H04N5/2256 H04N5/23203 H04N5/379 H04N2005/2255 H01L27/14 H01L27/146 A61B1/00195 A61B1/063 H01L25/065 H01L25/07 H01L25/16 H01L25/18 H04N5/345 H04N5/3765 H04N5/378 H04N7/ /102		
代理人(译)	刘新宇		
优先权	2015196254 2015-10-01 JP		
外部链接	Espacenet SIPO		

摘要(译)

摄像元件具备：第一芯片，其具有受光部和读出电路，其中，在该受光部，用于生成并输出与受光量相应的摄像信号的多个像素配置为二维矩阵状，该读出电路从所述多个像素依次选择规定的像素，并读出从被选择的该像素输出的所述摄像信号；以及第二芯片，其沿着与所述受光部的所述多个像素排列的面正交的方向层叠连接于所述第一芯片的与光的入射面相反的面侧，具有定时控制电路、A/D转换电路以及线缆传送电路，其中，该定时控制电路对所述读出电路读出从被选择的所述像素输出的所述摄像信号的定时进行控制，该A/D转换电路对从所述第一芯片输出的模拟信号进行A/D转换，该线缆传送电路将从所述A/D转换电路输出的数字信号传送到传送线缆。由此，提供一种具备A/D转换功能且芯片面积足够小的摄像元件。

