



(12)发明专利

(10)授权公告号 CN 105101865 B

(45)授权公告日 2017.03.29

(21)申请号 201480019640.5

(22)申请日 2014.03.31

(65)同一申请的已公布的文献号  
申请公布号 CN 105101865 A

(43)申请公布日 2015.11.25

(30)优先权数据  
2013-092394 2013.04.25 JP

(85)PCT国际申请进入国家阶段日  
2015.09.30

(86)PCT国际申请的申请数据  
PCT/JP2014/059455 2014.03.31

(87)PCT国际申请的公布数据  
W02014/175005 JA 2014.10.30

(73)专利权人 奥林巴斯株式会社  
地址 日本东京都

(72)发明人 赤羽奈奈 小野诚 西胁隆浩  
细贝克己

(74)专利代理机构 北京林达刘知识产权代理事  
务所(普通合伙) 11277  
代理人 刘新宇

(51)Int.Cl.  
A61B 1/04(2006.01)  
G02B 23/24(2006.01)  
H04N 7/18(2006.01)

(56)对比文件  
JP 特开2011-109584 A, 2011.06.02,  
JP 特开2005-223860 A, 2005.08.18,  
JP 特开2012-235193 A, 2012.11.29,  
JP 特开2010-167201 A, 2010.08.05,  
JP 特开2007-194963 A, 2007.08.02,

审查员 涂燕君

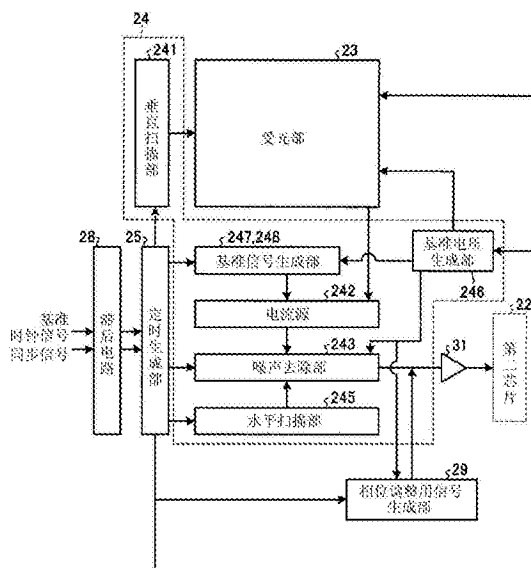
权利要求书1页 说明书13页 附图7页

(54)发明名称

摄像元件、摄像装置、内窥镜、内窥镜系统以及摄像元件的驱动方法

(57)摘要

摄像元件具备:多个像素,该多个像素被配置成二维矩阵状,从外部接收光,生成与受光量相应的摄像信号并输出该摄像信号;基准电压生成部,其生成基准电压;以及相位调整用信号生成部,在上述像素未输出摄像信号的期间,该相位调整用信号生成部根据上述基准电压来输出用于相位调整的相位调整用信号。



1. 一种摄像元件,其特征在于,具备:

多个像素,该多个像素被配置成二维矩阵状,从外部接收光,生成与受光量相应的摄像信号并输出该摄像信号;

第一垂直传送线,针对上述多个像素的配置中的每一列设置该第一垂直传送线,该第一垂直传送线用于传送上述摄像信号;

第二垂直传送线,与上述第一垂直传送线相独立地设置该第二垂直传送线;

基准电压生成部,其至少生成列黑色基准信号用的第一基准电压、行黑色基准信号用的第二基准电压以及相位调整用的第三基准电压;

相位调整用信号生成部,在上述像素未输出摄像信号的期间,该相位调整用信号生成部根据上述第三基准电压来输出用于相位调整的相位调整用信号;

第一基准信号生成部,其包括与上述第一垂直传送线连接的第一源极跟随晶体管和向上述第一源极跟随晶体管的栅极提供上述基准电压生成部的输出电压的第一复位晶体管,该第一基准信号生成部生成与上述第一基准电压相应的列黑色基准信号并向上述第一垂直传送线输出该列黑色基准信号;

第二基准信号生成部,其包括与上述第二垂直传送线连接的第二源极跟随晶体管和向上述第二源极跟随晶体管的栅极提供上述第二基准电压的第二复位晶体管,该第二基准信号生成部生成与上述第二基准电压相应的行黑色基准信号并向上述第二垂直传送线输出该行黑色基准信号;以及

定时生成部,在上述摄像信号的传送消隐期间内,该定时生成部驱动上述相位调整用信号生成部、上述第一基准信号生成部以及上述第二基准信号生成部,以将上述相位调整用信号、上述列黑色基准信号以及上述行黑色基准信号发送到外部。

2. 根据权利要求1所述的摄像元件,其特征在于,

上述定时生成部还在上述摄像信号的水平消隐期间之后且在开始向外部发送上述多个像素的配置中的各行的上述摄像信号之前,将上述行黑色基准信号发送到外部。

3. 根据权利要求1所述的摄像元件,其特征在于,

上述定时生成部还在结束了向外部发送上述多个像素的配置中的各行的上述摄像信号之后且在上述摄像信号的水平消隐期间之前,将相位调整用信号发送到外部。

4. 一种摄像装置,其特征在于,

具备根据权利要求1所述的摄像元件。

5. 一种内窥镜,其特征在于,

在插入部的前端侧具备根据权利要求4所述的摄像装置。

6. 一种内窥镜系统,其特征在于,

具备根据权利要求5所述的内窥镜以及将上述摄像信号转换为图像信号的处理单元。

## 摄像元件、摄像装置、内窥镜、内窥镜系统以及摄像元件的驱动方法

### 技术领域

[0001] 本发明涉及一种摄像元件、摄像装置、内窥镜、内窥镜系统以及摄像元件的驱动方法。

### 背景技术

[0002] 在具有CMOS(Complementary Metal-Oxide Semiconductor:互补金属氧化半导体)摄像元件的摄像装置中,在消隐期间和摄像信号期间,消耗电力是不同的。因此,在摄像信号期间的初期,由于消耗电力的变动而发生电源电压的变动,从而产生图像失真。

[0003] 为了抑制这样的消耗电力的变动,提出了设置用于在消耗电力下降的期间使电流流通的电路的方法(例如参照专利文献1)。在专利文献1所记载的技术中,在水平传送电路的负载电流减少到规定的阈值以下的消隐期间,通过与水平传送电路所共用的电源进行动作的负载电路提供用于抵消该负载电流的减少量的负载电流。

[0004] 专利文献1:日本特开2008-117304号公报

### 发明内容

[0005] 发明要解决的问题

[0006] 在专利文献1所记载的技术中,通过设置负载电路来在摄像元件的消耗电力下降的期间使电流流通,因此芯片的发热增大,导致暗时的图像质量劣化。因此,设置负载电路的以往技术不适用于散热困难的内窥镜。

[0007] 本发明是鉴于上述问题而完成的,其目的在于提供一种能够实现电源电压的稳定化并且能够抑制图像质量的劣化的摄像元件、摄像装置、内窥镜、内窥镜系统以及摄像元件的驱动方法。

[0008] 用于解决问题的方案

[0009] 为了解决上述问题并达成目的,本发明的摄像元件的特征在于,具备:多个像素,该多个像素被配置成二维矩阵状,从外部接收光,生成与受光量相应的摄像信号并输出该摄像信号;基准电压生成部,其生成基准电压;以及相位调整用信号生成部,在上述像素未输出摄像信号的期间,该相位调整用信号生成部根据上述基准电压来输出用于相位调整的相位调整用信号。

[0010] 本发明所涉及的摄像元件的特征在于,在上述发明的基础上,还具备基准信号生成部,该基准信号生成部根据上述规定电压来生成用于上述摄像信号的校正处理的基准信号并输出该基准信号。

[0011] 本发明所涉及的摄像元件的特征在于,在上述发明的基础上,在上述多个像素的配置中的每一列具备上述基准信号生成部。

[0012] 本发明所涉及的摄像元件的特征在于,在上述发明的基础上,与上述多个像素的配置中的列相独立地设置仅具有上述基准信号生成部的列,生成规定次数上述基准信号并

向上述多个像素的配置中的每一行输出上述基准信号。

[0013] 本发明所涉及的摄像装置的特征在于,具备上述发明的摄像元件。

[0014] 本发明所涉及的内窥镜的特征在于,在插入部的前端侧具备上述发明的摄像装置。

[0015] 本发明所涉及的内窥镜系统的特征在于,具备上述发明的内窥镜以及将上述摄像信号转换为图像信号的处理单元。

[0016] 本发明所涉及的摄像元件的驱动方法是生成与受光量相应的摄像信号并输出该摄像信号的摄像元件的驱动方法,该摄像元件的驱动方法的特征在于,具备以下步骤:相位调整用信号生成步骤,根据规定电压来输出用于相位调整的相位调整用信号;以及摄像信号输出步骤,在上述相位调整用信号生成步骤之后,生成与受光量相应的摄像信号并输出该摄像信号。

[0017] 发明的效果

[0018] 根据本发明,能够提供一种能够实现电源电压的稳定化并抑制图像质量的劣化的摄像元件、摄像装置、内窥镜、内窥镜系统以及摄像元件的驱动方法。

## 附图说明

[0019] 图1是示意性地表示本发明的实施方式的内窥镜系统的整体结构的图。

[0020] 图2是表示本发明的实施方式的内窥镜系统的主要部分的功能的框图。

[0021] 图3是表示图2所示的第一芯片的详细结构的框图。

[0022] 图4是表示本发明的实施方式的内窥镜系统的第一芯片的结构的电路图。

[0023] 图5A是表示本发明的实施方式的内窥镜系统的受光部的基准电压生成部的结构的电路图。

[0024] 图5B是表示本发明的实施方式的内窥镜系统的受光部的基准电压生成部的结构的电路图。

[0025] 图5C是表示本发明的实施方式的内窥镜系统的受光部的基准电压生成部的结构的电路图。

[0026] 图6是表示本发明的实施方式的摄像装置的驱动定时的时序图。

[0027] 图7是表示本发明的实施方式的信号输出格式的示意图。

## 具体实施方式

[0028] 在以下的说明中,作为用于实施本发明的方式(以下称为“实施方式”),对具备摄像装置的内窥镜系统进行说明。另外,本发明并不限于该实施方式。并且,在附图的记载中,对相同部分标注相同的附图标记。另外,需要留意的是,附图是示意性的,各构件的厚度与宽度的关系、各构件的比率等与实际不同。另外,在附图彼此之间也包含尺寸、比率互不相同的部分。

[0029] (实施方式)

[0030] 图1是示意性地表示本发明的实施方式1的内窥镜系统的整体结构的图。该图所示的内窥镜系统1具备内窥镜2、传输线缆3、连接器部5、处理器(控制装置)6、显示装置7以及光源装置8。内窥镜2通过将作为传输线缆3的一部分的插入部插入到被检体的体腔内来拍

摄被检体的体内图像并输出摄像信号。传输线缆3将内窥镜2与连接器部5连接。连接器部5与内窥镜2、处理器6以及光源装置8连接,对由所连接的内窥镜2输出的摄像信号实施规定的信号处理,并且对摄像信号进行模拟/数字转换(A/D转换)后将其作为图像信号输出。处理器6对从连接器部5输出的图像信号实施规定的图像处理,并且控制内窥镜系统1整体。显示装置7显示由处理器6实施了处理的图像信号。光源装置8例如使用白色LED构成。光源装置8点亮时的脉冲状的白色光成为经由连接器部5、传输线缆3从内窥镜2的插入部的前端侧朝向被摄体照射的照明光。

[0031] 内窥镜2在作为传输线缆3的一端侧的被插入到被检体的体腔内的插入部的前端侧设置有进行体内图像的摄像的摄像部(摄像装置)20,在插入部的基端侧连接有接受针对内窥镜2的各种操作的操作部4。摄像部20通过传输线缆3并经由操作部4而与连接器部5连接。由摄像部20拍摄到的图像的摄像信号例如通过具有几米长度的传输线缆3被输出到连接器部5。

[0032] 图2是表示本发明的实施方式1的内窥镜系统的主要部分的功能的框图。参照图2来说明内窥镜系统1的各结构的详细内容和内窥镜系统1内的电信号的路径。

[0033] 摄像部20包括具有受光部23的第一芯片(摄像元件)21和具有缓冲器27的第二芯片22。第一芯片21和第二芯片22以相对的方式粘贴,芯片之间通过配置于芯片周缘部的焊盘或贯穿芯片之间的通孔等连接。此外,第一芯片21和第二芯片22不限于以双方的主面平行的方式配置,也可以根据周围的构造而以在横向上排列的方式配置、或者以另一个芯片的主面相对于一个芯片的主面垂直的方式配置。

[0034] 摄像部20的第一芯片21包括多个单位像素沿行列方向被配置成二维矩阵状的受光部23、读出由受光部23进行了光电转换的摄像信号的读出部24、根据从连接器部5输出的基准时钟信号和同步信号来生成定时信号并提供到读出部24的定时生成部25以及将摄像信号输出到第二芯片22的缓冲器(多路转换器)26。此外,在后文中参照图3来详细记述第一芯片21的更详细结构。

[0035] 摄像部20的第二芯片22包括作为发送部发挥功能的缓冲器27,该缓冲器27仅将从第一芯片21输出的摄像信号的交流成分经由传输线缆3及连接器部5发送到处理器6。此外,能够根据设计上的便利性适当变更搭载于第一芯片21和第二芯片22的电路的组合。

[0036] 另外,摄像部20经由传输线缆3接受由处理器6内的电源部61生成的电源电压(VDD)并且接受接地电压(GND)。在向摄像部20提供的电源电压(VDD)与接地电压(GND)之间设置有电源稳定用的电容器C1。

[0037] 摄像部20将相位调整用信号、黑色基准信号以及摄像信号经由传输线缆3传输到连接器部5。

[0038] 连接器部5包括模拟前端(AFE)部51、摄像信号处理部52、驱动信号生成部53、门54以及PLL电路55。连接器部5将内窥镜2(摄像部20)与处理器6电连接,作为对电信号进行中继的中继处理部发挥功能。连接器部5与摄像部20通过传输线缆3连接,连接器部5与处理器6例如通过线圈线缆连接。另外,连接器部5还与光源装置8连接。

[0039] AFE部51接收从摄像部20传输来的摄像信号,在通过电阻等无源元件进行了阻抗匹配之后,通过电容器取出交流成分,通过分压电阻确定动作点。之后,AFE部51对模拟摄像信号进行模拟/数字(A/D)转换,将该模拟摄像信号作为数字摄像信号输出到摄像信号处理

部52。

[0040] 摄像信号处理部52例如包括FPGA(Field Programmable Gate Array:现场可编程门阵列),对从AFE部51输入的数字摄像信号进行纵线去除、噪声去除、同相噪声去除等规定的信号处理。

[0041] 驱动信号生成部53根据从处理器6提供并成为内窥镜2的各结构部的动作的基准的基准时钟信号(例如27MHz的时钟),生成表示各帧的起始位置的同步信号,并将该同步信号与基准时钟信号一起经由传输线缆3、即经由作为传输线缆3的一部分的插入部输出到摄像部20的定时生成部25。在此生成的同步信号包含水平同步信号和垂直同步信号。

[0042] 门54在从摄像部20传输相位调整用信号的期间被打开,使相位调整用信号被输入到PLL电路55。在PLL电路55中,将相位调整用信号与用于对摄像信号期间的摄像信号进行采样的采样脉冲进行比较来控制AFE部51中的摄像信号的采样相位。

[0043] 处理器6构成为包括电源部61、图像信号处理部62以及时钟生成部63,是控制内窥镜系统1的整体的控制装置。电源部61生成电源电压(VDD),将所生成的该电源电压与接地电压(GND)一同经由连接器部5和传输线缆3提供到摄像部20。图像信号处理部62针对由摄像信号处理部52实施了噪声去除等信号处理的数字摄像信号进行规定的图像处理,将该数字摄像信号转换为图像信号后输出到显示装置7。时钟生成部63将基准时钟信号输出到驱动信号生成部53。

[0044] 显示装置7根据图像信号来显示由摄像部20拍摄到的图像。图像信号处理部62中的图像处理例如是同时化处理、白平衡(WB)调整处理、增益调整处理、伽马校正处理、数字模拟(D/A)转换处理、格式转换处理等。

[0045] 图3是表示图2所示的第一芯片的详细结构的框图。图4是表示实施方式1的内窥镜系统的第一芯片的结构的电路图。在第一芯片21上例如搭载有受光部23、读出部(驱动部)24、定时生成部25、多路转换器26、滞后电路28以及相位调整用信号生成部29。

[0046] 读出部24包括垂直扫描部(行选择部)241、电流源242、噪声去除部243、水平扫描部(列选择部)245、基准电压生成部246以及基准信号生成部247、248。

[0047] 定时生成部25根据由滞后电路28整形后的基准时钟信号和同步信号来生成各种驱动信号,并将该各种驱动信号提供到相位调整用信号生成部29、垂直扫描部241、噪声去除部243、水平扫描部245、基准电压生成部246、基准信号生成部247、248以及多路转换器26、249。

[0048] 滞后电路28对通过传输线缆3被长距离传输的基准时钟信号和同步信号进行波形整形。由滞后电路28进行了波形整形的基准时钟信号和同步信号被输入到定时生成部25。

[0049] 相位调整用信号生成部29生成用于相位调整的相位调整用信号并通过连接器部5输出该相位调整用信号。此外,在后文中详细记述相位调整用信号生成部29。

[0050] 垂直扫描部241根据从定时生成部25提供的驱动信号( $\phi T$ 、 $\phi R$ 等),对受光部23的被选择的行<M>(M=0、1、2、……、m-1、m)施加行选择脉冲 $\phi T<M>$ 和 $\phi R<M>$ 来通过电流源242驱动受光部23的各单位像素230,将摄像信号和进行像素复位时的噪声信号传送到垂直传送线(第一传送线)239,进而输出到噪声去除部243。

[0051] 噪声去除部243去除每个单位像素230的输出偏差和进行像素复位时的噪声信号,输出由各单位像素230进行了光电转换的摄像信号。此外,在后文中详细记述噪声去除部

243。

[0052] 水平扫描部245根据从定时生成部25提供的驱动信号( $\phi$  HCLK),对受光部23的被选择的列<N>(N=0,1,2,……,n-1,n)施加列选择脉冲 $\phi$  HCLK<N>,经由噪声去除部243将由各单位像素230进行了光电转换的摄像信号传送到水平传送线(第二传送线)258,进而输出到采样保持部255。

[0053] 在第一芯片21的受光部23中,多个单位像素(光电转换部)230排列成二维矩阵状。各单位像素230包括光电转换元件(光电二极管)231、电荷转换部233、传送晶体管(第一传送部)234、像素复位部(晶体管)236以及像素源极跟随晶体管237。此外,在本说明书中,将一个或多个光电转换元件以及用于从各个光电转换元件向电荷转换部233传送信号电荷的传送晶体管称为单位单元。即,单位单元中包含一个或多个光电转换元件与传送晶体管的组,各单位像素230中包含一个单位单元。

[0054] 光电转换元件231将入射光光电转换为与其光量相应的信号电荷量并蓄积。光电转换元件231的阴极侧与传送晶体管234的一端侧连接,阳极侧与接地电压GND连接。电荷转换部233包括寄生扩散电容(FD,日语:浮遊拡散容量),将由光电转换元件231蓄积的电荷转换为电压。

[0055] 传送晶体管234将电荷从光电转换元件231传送到电荷转换部233。传送晶体管234的栅极与用于提供驱动脉冲(行选择脉冲) $\phi$  T的信号线连接,另一端侧与电荷转换部233连接。当从垂直扫描部241经由信号线被提供驱动信号 $\phi$  T时,传送晶体管234成为导通状态,从光电转换元件231向电荷转换部233传送信号电荷。

[0056] 像素复位部(晶体管)236将电荷转换部233复位成规定电位。像素复位部236的一端侧与可变电电压VR连接,另一端侧与电荷转换部233连接,栅极与用于提供驱动信号 $\phi$  R的信号线连接。当从垂直扫描部241经由信号线被提供驱动信号 $\phi$  R时,像素复位部236成为导通状态,蓄积于电荷转换部233的信号电荷被释放,从而电荷转换部233被复位成规定电位。

[0057] 像素源极跟随晶体管(像素放大部)237的一端侧与可变电电压VR连接,另一端侧与垂直传送线239连接。由电荷转换部233进行了电压转换的信号(摄像信号或复位时的信号)被输入到像素源极跟随晶体管237的栅极。当在进行后述的选择动作之后向传送晶体管234的栅极提供驱动信号 $\phi$  T时,从光电转换元件231读出电荷,在通过电荷转换部233对该电荷进行电压转换之后,经由像素源极跟随晶体管237将该电荷传送到垂直传送线239。

[0058] 在本实施方式中,当在可变电电压VR为电源电压VDD水平(例如3.3V)时向像素复位部236的栅极提供驱动信号 $\phi$  R时,像素源极跟随晶体管237成为导通状态,包含该像素复位部236的单位像素被选择(选择动作)。另外,当在可变电电压VR为非选择用电压Vfd\_L水平(例如1V)时向像素复位部236的栅极提供驱动信号 $\phi$  R时,像素源极跟随晶体管237成为截止状态,包含该像素复位部236的单位像素的选择被解除(非选择动作)。

[0059] 针对每列单位像素230,以与各单位像素230之间的间距相等的方式配置基准信号生成部247,该基准信号生成部247包括基准信号生成用复位部(晶体管)236a和基准信号生成用源极跟随晶体管237a。即,基准信号生成部247是从单位像素230中省略了光电转换元件(光电二极管)231、电荷转换部233以及传送晶体管(第一传送部)234得到的结构。

[0060] 基准信号生成用复位部236a将基准信号生成用源极跟随晶体管237a的栅极固定为规定电位。基准信号生成用复位部236a的一端侧与多路转换器249连接,另一端侧与基准

信号生成用源极跟随晶体管237a的栅极连接,在基准信号生成用复位部236a的栅极上连接有用于提供驱动信号 $\phi$  Rdmy的信号线。

[0061] 多路转换器249根据从定时生成部25提供的驱动信号( $\phi$  VFD),将从基准电压生成部246(图5A所示的基准电压生成部246a以及图5B所示的基准电压生成部246b)提供的基准信号用电压Vfd\_H或非选择用电压Vfd\_L交替地作为可变电压VRdmy输出。

[0062] 当将驱动信号 $\phi$  Rdmy从定时生成部25经由信号线提供到基准信号生成用复位部236a的栅极时,基准信号生成用复位部236a成为导通状态,基准信号生成用源极跟随晶体管237a的栅极被固定为规定电位(VRdmy:Vfd\_H或Vfd\_L)。

[0063] 基准信号生成用源极跟随晶体管237a的一端侧与从基准电压生成部246(图5A所示的基准电压生成部246a)提供的可变电压VR连接,另一端侧与垂直传送线239连接。该基准信号生成用源极跟随晶体管237a的栅极被输入基准信号用电压Vfd\_H或非选择用电压Vfd\_L。当进行后述的选择动作时,与基准信号用电压Vfd\_H相应的信号(第一基准信号或列黑色基准信号)经由基准信号生成用源极跟随晶体管237a被传送到垂直传送线239。

[0064] 与通常的单位像素230相同,在本实施方式中,当在可变电压VR为电源电压VDD水平(例如3.3V)并且VRdmy为Vfd\_H(例如2V)时向基准信号生成用复位部236a的栅极提供驱动信号 $\phi$  Rdmy时,基准信号生成用源极跟随晶体管237a成为导通状态,包括该基准信号生成用复位部236a的基准信号生成部247被选择(选择动作)。另外,当在可变电压VR为非选择用电压Vfd\_L水平(例如1V)并且VRdmy为Vfd\_L(例如1V)时向基准信号生成用复位部236a的栅极提供驱动信号 $\phi$  Rdmy时,基准信号生成用源极跟随晶体管237a成为截止状态,包括该基准信号生成用复位部236a的基准信号生成部247的选择被解除(非选择动作)。

[0065] 基准信号生成部248与单位像素230的列相独立地连接于专用的垂直传送线239a。基准信号生成部248包括基准信号生成用复位部(晶体管)236b和基准信号生成用源极跟随晶体管237b。即,基准信号生成部248是从单位像素230中省略了光电转换元件(光电二极管)231、电荷转换部233以及传送晶体管(第一传送部)234得到的结构。

[0066] 基准信号生成用复位部236b将基准信号生成用源极跟随晶体管237b的栅极固定为规定电位。基准信号生成用复位部236b的一端侧与从图5B所示的基准电压生成部246b提供的基准信号用电压Vfd\_H连接,另一端侧与基准信号生成用源极跟随晶体管237b的栅极连接,在该基准信号生成用复位部236b的栅极上连接有用于提供电源电压VDD的信号线。由于在基准信号生成用复位部236b的栅极上连接有用于提供电源电压VDD的信号线,因此基准信号生成用复位部236b始终将基准信号生成用源极跟随晶体管237b的栅极固定为Vfd\_H电位。

[0067] 基准信号生成用源极跟随晶体管237b的一端侧与VDD连接,另一端侧与垂直传送线239a连接。基准信号生成用源极跟随晶体管237b的栅极被输入基准信号用电压Vfd\_H。与基准信号用电压Vfd\_H相应的信号(第二基准信号或行黑色基准信号)始终经由基准信号生成用源极跟随晶体管237b被传送到垂直传送线239a。

[0068] 关于基准信号生成部248专用的垂直传送线239a,除了代替连接多行的单位像素230而连接有基准信号生成部248以外,与通常的垂直传送线239是相同的。即,由垂直传送线239a传送的黑色基准信号与由垂直传送线239传送的摄像信号同样地被输入到噪声去除部243。

[0069] 电流源242的一端侧与垂直传送线239连接,另一端侧与接地电压GND连接,栅极被施加偏置电压Vbias1。利用电流源242驱动单位像素230和基准信号生成部247,来将单位像素230的输出(摄像信号)和基准信号生成部247的输出(黑色基准信号)读出到垂直传送线239。被读出到垂直传送线239的信号(摄像信号和黑色基准信号)被输入到噪声去除部243。

[0070] 噪声去除部243包括传送电容(AC耦合电容器)252和箝位开关(晶体管)253。传送电容252的一端侧与垂直传送线239连接,另一端侧与列源极跟随晶体管244连接。箝位开关253的一端侧与用于从基准电压生成部246(图5B所示的基准电压生成部246b)提供箝位电压Vc1p的信号线连接。箝位开关253的另一端侧连接在传送电容252与列源极跟随晶体管244之间,从定时生成部25向栅极输入驱动信号 $\phi$  VCL。被输入到噪声去除部243的摄像信号中包含噪声成分。

[0071] 当驱动信号 $\phi$  VCL从定时生成部25被输入到箝位开关253的栅极时,箝位开关253成为接通状态,传送电容252通过从基准电压生成部246提供的箝位电压Vc1p被复位。黑色基准信号和由噪声去除部243进行了噪声去除的摄像信号被输入到列源极跟随晶体管244的栅极。

[0072] 噪声去除部243不需要采样用的电容器(采样电容),因此传送电容(AC耦合电容器)252的容量只要是相对于列源极跟随晶体管244的输入而言足够的容量即可。除此以外,能够使噪声去除部243在第一芯片21中占用的面积减小与省略的采样容量相应的面积。

[0073] 列源极跟随晶体管244的一端侧与电源电压(VDD)连接,另一端侧与列选择开关(第二传送部)254的一端侧连接,经由噪声去除部243向该列源极跟随晶体管244的栅极输入摄像信号和黑色基准信号。列选择开关254的一端侧与列源极跟随晶体管244的另一端侧连接,列选择开关254的另一端侧与水平传送线(第二传送线)258连接。

[0074] 水平复位晶体管256的一端侧与水平复位电压Vc1r连接,另一端侧与水平传送线258连接。从定时生成部25向水平复位晶体管256的栅极输入驱动信号 $\phi$  HCLR。当从定时生成部25向水平复位晶体管256的栅极输入驱动信号 $\phi$  HCLR时,水平复位晶体管256成为导通状态,水平传送线258被复位。

[0075] 列选择开关254的一端侧与列源极跟随晶体管244的另一端侧连接,列选择开关254的另一端侧与水平传送线(第二传送线)258连接。列选择开关254的栅极与用于从水平扫描部245提供驱动信号 $\phi$  HCLK<N>的信号线连接。当从水平扫描部245向列<N>的列选择开关254的栅极提供驱动信号 $\phi$  HCLK<N>时,列选择开关254成为接通状态,列<N>的垂直传送线239的信号(摄像信号和黑色基准信号)被传送到水平传送线258。

[0076] 恒流源257的一端侧与水平传送线258连接,另一端侧与接地电压GND连接,栅极被施加偏置电压Vbias2。恒流源257驱动列源极跟随晶体管244,将摄像信号和黑色基准信号从垂直传送线239读出到水平传送线258。

[0077] 被读出到水平传送线258的信号被输入到采样保持部255。采样保持部255包括缓冲器261、采样保持开关(晶体管)262、采样电容(电容器)263以及运算放大器264。缓冲器261的输入与水平传送线258连接,黑色基准信号、摄像信号以及水平复位电压(Vc1r)经由该水平传送线258被输入到缓冲器261。缓冲器261的输出与采样保持开关262的一端侧连接。采样保持开关262的另一端侧与运算放大器264的输入连接。采样电容263的一端侧与采样保持开关262的另一端侧及运算放大器264的输入连接,采样电容263的另一端侧与接地

电压GND连接。运算放大器264的输出与运算放大器264的反相输入端子连接,并且与多路转换器26的输入连接。采样保持部255将采样保持开关262即将成为断开状态之前的电压保持到采样电容263中,并在采样保持开关262为断开状态的期间输出采样电容263所保持的电压。

[0078] 在本实施方式中,通过交替地进行来自垂直传送线239的噪声去除后的摄像信号的读出和利用水平复位晶体管256的水平传送线258的复位,能够抑制列方向的摄像信号的串扰。另外,通过使采样保持部255的采样保持开关262在传送噪声去除后的摄像信号时为接通状态、在传送进行复位时的噪声信号时为断开状态,能够仅将噪声去除后的摄像信号输出到运算放大器264。通过使第一芯片21具备采样保持部255,能够使后部的放大电路的频带减半,并且能够抑制范围。

[0079] 相位调整用信号生成部29是包括MOS晶体管的开关,一端与用于提供由基准电压生成部246c(图5C)生成的基准电压 $V_{ref2}$ 的信号线连接,另一端连接在采样保持开关262的另一端侧和采样电容263的连接节点与运算放大器264的输入之间,栅极与用于提供驱动信号 $\phi_{VREF}$ 的信号线连接。相位调整用信号生成部29在驱动信号 $\phi_{VREF}$ 为高时输出由基准电压生成部246c(图5C)生成的基准电压 $V_{ref2}$ 。在相位调整用信号生成部29输出相位调整用信号的期间,使采样保持开关262为断开状态来仅将相位调整用信号输入到后部的多路转换器26。

[0080] 多路转换器26通过从定时生成部25提供的驱动信号( $\phi_{MUXSEL}$ )被驱动,将从采样保持部255输入的信号(黑色基准信号、摄像信号、相位调整用信号)和由基准电压生成部246b(图5B)生成的基准电压 $V_{ref1}$ 交替地输出到输出部31。输出部31根据需要而对噪声去除后的摄像信号和基准电压 $V_{ref1}$ 进行信号放大,然后交替地输出到第二芯片22。关于在此输出的基准电压 $V_{ref1}$ ,在连接器部5的摄像信号处理部52等中被用于去除传输摄像信号时在传输线缆3中叠加的同相噪声。

[0081] 在第二芯片22中,经由传输线缆3将黑色基准信号(第一和第二基准信号)、摄像信号以及相位调整用信号传输到连接器部5。

[0082] 图5A~图5C是表示实施方式的内窥镜系统的受光部的基准电压生成部的结构的电路图。

[0083] 图5A所示的基准电压生成部246a包括电阻分压电路和通过驱动信号 $\phi_{VRSEL}$ 被驱动的多路转换器293,其中,该电阻分压电路包括两个电阻291和292。

[0084] 多路转换器293根据从定时生成部25输入的驱动信号 $\phi_{VRSEL}$ ,交替地切换电源电压VDD(例如3.3V)和由电阻分压电路生成的非选择用电压 $V_{fd\_L}$ (例如1V)来作为可变电压VR施加于所有像素和基准信号生成部247。

[0085] 图5B所示的基准电压生成部246b包括电阻分压电路和通过驱动信号 $\phi_{VSH}$ 被驱动的开关(晶体管)294,该电阻分压电路包括两个电阻291和292。基准电压生成部246b在通过开关294的驱动而由驱动信号 $\phi_{VSH}$ 驱动的定时,从电源电压VDD生成基准信号用电压 $V_{fd\_H}$ (例如2V)、噪声去除部243的箝位电压 $V_{clp}$ 以及基准电压 $V_{ref1}$ 。

[0086] 由于在同一定时从同一电源生成基准电压 $V_{ref1}$ 和箝位电压 $V_{clp}$ ,因此基准电压 $V_{ref1}$ 反映电源波动对从噪声去除部243输出的摄像信号的影响。另外,基准电压 $V_{ref1}$ 在传输过程中反映传输线缆3中的传输噪声信息。因而,通过将噪声去除后的摄像信号和基准电

压Vref1交替地传输到连接器部5,能够在连接器部5中进行相关双采样等噪声去除处理。能够获得去除了传输中的噪声的摄像信号。

[0087] 图5C所示的基准电压生成部246c包括电阻分压电路,该电阻分压电路包括两个电阻291和292。基准电压生成部246c从电源电压VDD生成基准电压Vref2。通过相位调整用信号生成部29将基准电压Vref2作为相位调整用信号输出。

[0088] 图6是表示本发明的实施方式的摄像装置的驱动定时的时序图。在图中,从最上侧起依次示出可变电压VRdmy(基准信号用电压Vfd\_H和非选择用电压Vfd\_L)、驱动信号 $\phi$ Rdmy、可变电压VR、驱动信号 $\phi$ VSH、驱动信号 $\phi$ R、 $\phi$ T、 $\phi$ VCL、 $\phi$ Hdmy、 $\phi$ HCLK、 $\phi$ HCLR、 $\phi$ HSH、 $\phi$ VREF、 $\phi$ MUXSEL。

[0089] 首先,输出相位调整用信号行(日语:信号ライン)。将可变电压VRdmy设为基准信号用电压Vfd\_H水平(例如2V),并且将可变电压VR设为VDD水平(例如3.3V)。此时,通过将箝位开关253从接通( $\phi$ VCL为高)状态设为断开( $\phi$ VCL为低)状态,来将列源极跟随晶体管244的栅极设为箝位电压Vc1p的电压。箝位电压Vc1p在 $\phi$ VSH的下降沿的定时被确定,基准信号用电压Vfd\_H和基准电压Vref1也在该定时被确定。此外, $\phi$ Rdmy和 $\phi$ R保持断开(低),因此,在此输出的始终是由选择状态的基准信号生成部248生成的行黑色基准信号。

[0090] 在以箝位电压Vc1p为基准对行黑色基准信号进行采样之后,使水平复位晶体管256截止( $\phi$ HCLR为低)来解除水平传送线258的复位,并且将设置于垂直传送线239a的最下游侧的列选择开关254接通(驱动脉冲 $\phi$ Hdmy为高),将采样保持开关262脉冲状地接通(驱动脉冲 $\phi$ HSH为高),由此将行黑色基准信号传送到水平传送线258,进而将行黑色基准信号采样到采样电容263中。之后,对多路转换器26施加低水平的驱动脉冲 $\phi$ MUXSEL,来将被采样到采样电容263中的行黑色基准信号输出到输出部31。此时,与多路转换器26的驱动脉冲同步地使水平复位晶体管256导通(驱动脉冲 $\phi$ HCLR为高),来将水平传送线258再次复位。通过使该一系列的动作重复进行规定次数(在图6中为两次、优选为数十次)来将行黑色基准信号附加到相位调整用信号行的开头。

[0091] 接着,将相位调整用信号生成部29接通(驱动脉冲 $\phi$ VREF为高),将低水平和高水平的驱动脉冲 $\phi$ MUXSEL交替地向多路转换器26施加规定次数(例如10次~100次),来将基准电压Vref1和相位调整用信号Vref2交替地输出到输出部31。通过进行上述动作来输出相位调整用信号行。

[0092] 接着,输出黑色基准信号行。首先,将可变电压VRdmy设为基准信号用电压Vfd\_H水平(例如2V),并且将可变电压VR设为VDD水平(例如3.3V)。接着,在使可变电压VR保持着VDD水平的状态下,对基准信号生成用复位部236a的栅极施加驱动信号 $\phi$ Rdmy。由此,对基准信号生成用源极跟随晶体管237a的栅极施加基准信号用电压Vfd\_H,该像素源极跟随晶体管237成为导通状态。由此,基准信号生成部247被选择(选择动作)。

[0093] 同时,由基准信号生成部247生成的列黑色基准信号从基准信号生成部247被输出到垂直传送线239。此时,通过将箝位开关253从接通( $\phi$ VCL为高)状态设为断开( $\phi$ VCL为低)状态,来将列源极跟随晶体管244的栅极设为箝位电压Vc1p的电压。箝位电压Vc1p在 $\phi$ VSH的下降沿的定时被确定,基准信号用电压Vfd\_H和基准电压Vref1也在该定时被确定。在此,向列源极跟随晶体管244的栅极输出的信号是以箝位电压Vc1p为基准而采样出的信号。

[0094] 在以箝位电压Vc1p为基准对列黑色基准信号进行采样之后,使水平复位晶体管

256截止( $\phi$  HCLR为低)来解除水平传送线258的复位,并且将设置于垂直传送线239a的最下游侧的列选择开关254接通(驱动脉冲 $\phi$  Hdmy为高),将采样保持开关262脉冲状地接通(驱动脉冲 $\phi$  HSH为高),由此将行黑色基准信号传送到水平传送线258,进而将行黑色基准信号采样到采样电容263中。之后,对多路转换器26施加低水平的驱动脉冲 $\phi$  MUXSEL,来将被采样到采样电容263中的行黑色基准信号输出到输出部31。此时,与多路转换器26的驱动脉冲同步地使水平复位晶体管256导通(驱动脉冲 $\phi$  HCLR为高),来将水平传送线258再次复位。通过使该一系列的动作重复进行规定次数(在图6中为两次、优选为数十次)来将行黑色基准信号附加到黑色基准信号行的开头。

[0095] 接着,使水平复位晶体管256截止( $\phi$  HCLR为低)来解除水平传送线258的复位,并且将列<0>的列选择开关254接通(驱动脉冲 $\phi$  HCLK<0>为高),将采样保持开关262脉冲状地接通(驱动脉冲 $\phi$  HSH为高),由此将列<0>的列黑色基准信号传送到水平传送线258,进而采样到采样电容263中。之后,对多路转换器26施加低水平的驱动脉冲 $\phi$  MUXSEL,来将被采样到采样电容263中的行黑色基准信号输出到输出部31。此时,与多路转换器26的驱动脉冲同步地使水平复位晶体管256导通(驱动脉冲 $\phi$  HCLR为高),来将水平传送线258再次复位。

[0096] 并且,之后,使水平复位晶体管256截止( $\phi$  HCLR为低)来解除水平传送线258的复位,并且将列<1>的列选择开关254接通(驱动脉冲 $\phi$  HCLK<1>为高)来将采样保持开关262脉冲状地接通(驱动脉冲 $\phi$  HSH为高),由此将列<1>的列黑色基准信号传送到水平传送线258,进而采样到采样电容263中。之后,对多路转换器26施加低水平的驱动脉冲 $\phi$  MUXSEL,来将被采样到采样电容263中的行黑色基准信号输出到输出部31。此时,与多路转换器26的驱动脉冲同步地使水平复位晶体管256导通(驱动脉冲 $\phi$  HCLR为高),来将水平传送线258再次复位。

[0097] 在输出所有像素列的行黑色基准信号之后,将相位调整用信号生成部29接通(驱动脉冲 $\phi$  VREF为高),将低水平和高水平的驱动脉冲 $\phi$  MUXSEL交替地对多路转换器26施加规定次数(例如几十次),来将基准电压Vref1和相位调整用信号Vref2交替地输出到输出部31。通过进行上述动作来输出黑色基准信号行。

[0098] 接着,将可变电压VRdmy和可变电压VR设为Vfd\_L水平(例如1V)。之后,在使可变电压VRdmy和可变电压VR保持着Vfd\_L水平的状态下,将驱动信号 $\phi$  Rdmy脉冲状地施加于基准信号生成用复位部236a的栅极。由此,对基准信号生成用源极跟随晶体管237a的栅极施加非选择用电压Vfd\_L,该基准信号生成用源极跟随晶体管237a成为截止状态。通过这样,基准信号生成部247的选择被解除(非选择动作)。

[0099] 之后,通过使黑色基准信号行的输出动作重复进行规定次数(两次以上、优选为10次~100次),来输出多行的黑色基准信号。在之后,将多行的黑色基准信号平均化,然后用于摄像信号处理。在黑色基准信号的输出结束后,将行计数器复位,从像素行<0>开始读出摄像信号。

[0100] 接着,输出行<0>的摄像信号行(摄像信号行<0>)。首先,将可变电压VR设为VDD水平(例如3.3V)。接着,在使可变电压VR保持着VDD水平的状态下,将驱动信号 $\phi$  R<0>脉冲状地施加于像素行<0>的像素复位部236的栅极。由此,对像素行<0>的像素源极跟随晶体管237的栅极施加电源电压VDD,该像素源极跟随晶体管237成为导通状态。通过这样,像素行<0>中所包含的单位像素230被选择(选择动作)。

[0101] 同时,包含作为读出对象的单位像素230特有的偏差和进行像素复位时的噪声等的噪声信号从单位像素230被输出到垂直传送线239。此时,通过将箝位开关253从接通( $\phi$  VCL为高)状态设为断开( $\phi$  VCL为低)状态来将列源极跟随晶体管244的栅极设为箝位电压Vc1p的电压。箝位电压Vc1p在 $\phi$  VSH的下降沿的定时被确定。

[0102] 接着,在将箝位开关253断开了( $\phi$  VCL为低)的状态下,使传送晶体管234脉冲状地导通(驱动脉冲 $\phi$  T<0>为高),由此将电荷转换部233对由光电转换元件231进行了光电转换的电荷进行转换后的信号读出到垂直传送线239。通过进行该动作,去除了噪声信号的摄像信号(光信号)经由传送电容252被输出到列源极跟随晶体管244的栅极。在此,被输出到列源极跟随晶体管244的栅极的信号是以箝位电压Vc1p为基准而采样出的信号。

[0103] 在以箝位电压Vc1p为基准对摄像信号进行采样之后,使水平复位晶体管256截止( $\phi$  HCLR为低)来解除水平传送线258的复位,并且将设置于垂直传送线239a的最下游侧的列选择开关254接通(驱动脉冲 $\phi$  Hdmy为高),将采样保持开关262脉冲状地接通(驱动脉冲 $\phi$  HSH为高),由此将行黑色基准信号传送到水平传送线258,进而将行黑色基准信号采样到采样电容263中。之后,对多路转换器26施加低水平的驱动脉冲 $\phi$  MUXSEL,来将被采样到采样电容263中的行黑色基准信号输出到输出部31。此时,与多路转换器26的驱动脉冲同步地使水平复位晶体管256导通(驱动脉冲 $\phi$  HCLR为高),来将水平传送线258再次复位。通过使该一系列的动作重复进行规定次数(在图6中为两次、优选为几十次)来将行黑色基准信号附加到摄像信号行<0>的开头。

[0104] 接着,使水平复位晶体管256截止( $\phi$  HCLR为低)来解除水平传送线258的复位,并且将列<0>的列选择开关254接通(驱动脉冲 $\phi$  HCLK<0>为高),将采样保持开关262脉冲状地接通(驱动脉冲 $\phi$  HSH为高),由此将列<0>的摄像信号传送到水平传送线258,进而采样到采样电容263中。之后,对多路转换器26施加低水平的驱动脉冲 $\phi$  MUXSEL,来将被采样到采样电容263中的摄像信号输出到输出部31。此时,与多路转换器26的驱动脉冲同步地使水平复位晶体管256导通(驱动脉冲 $\phi$  HCLR为高),来将水平传送线258再次复位。

[0105] 并且,之后,使水平复位晶体管256截止( $\phi$  HCLR为低)来解除水平传送线258的复位,并且将列<1>的列选择开关254接通(驱动脉冲 $\phi$  HCLK<1>为高)来将采样保持开关262脉冲状地接通(驱动脉冲 $\phi$  HSH为高),由此将列<1>的摄像信号传送到水平传送线258,进而采样到采样电容263中。之后,对多路转换器26施加低水平的驱动脉冲 $\phi$  MUXSEL,来将被采样到采样电容263中的摄像信号输出到输出部31。此时,与多路转换器26的驱动脉冲同步地使水平复位晶体管256导通(驱动脉冲 $\phi$  HCLR为高),来将水平传送线258再次复位。

[0106] 在输出所有像素列的摄像信号之后,将相位调整用信号生成部29接通(驱动脉冲 $\phi$  VREF为高),将低水平和高水平的驱动脉冲 $\phi$  MUXSEL交替地对多路转换器26施加规定次数(例如几十次),来将基准电压Vref1和相位调整用信号Vref2交替地输出到输出部31。通过进行上述动作来输出摄像信号行<0>。

[0107] 在输出一行的摄像信号后,将可变电压VR设为Vfd\_L水平(例如1V)。接着,在使可变电压VR保持着Vfd\_L水平的状态下,将驱动信号 $\phi$  R<0>脉冲状地施加于所选择的像素行<0>的像素复位部236的栅极。由此,对像素行<0>的像素源极跟随晶体管237的栅极施加非选择用电压Vfd\_L,该像素源极跟随晶体管237成为截止状态。通过这样,像素行<0>中包含的单位像素230的选择被解除(非选择动作)。

[0108] 通过使以上的与一行相应的读出动作重复进行与单位像素行数(或需要读出的行数)相应的次数,来输出一帧的摄像信号。

[0109] 图7是表示本发明的实施方式的信号输出格式的示意图。在以往的摄像装置中,在垂直消隐期间(V-消隐)和水平消隐期间(H-消隐),在消隐期间内均未从摄像元件向信号处理装置等进行的信号的传输。因此,存在以下情况:因摄像信号期间和消隐期间的消耗电力的变动导致发生电源电压变动,从而产生导致影像信号失真的图像失真。

[0110] 如图7所示,本发明的实施方式的摄像部20在垂直消隐期间(V-消隐)内将由相位调整用信号生成部29生成的相位调整用信号和由基准信号生成部247生成的列黑色基准信号传输到连接器部5。因此,在消隐期间内也消耗与在摄像信号期间消耗的电力同等的电力。由此,能够抑制因消耗电力的变动导致发生电源电压变动。

[0111] 另外,在水平消隐期间(H-消隐)之后且在开始传输各行的摄像信号之前,将由基准信号生成部248生成的行黑色基准信号传输到连接器部5。因此,能够抑制因从消隐期间转移到摄像信号期间时的消耗电力的变动导致发生电源电压变动。

[0112] 并且,在各行的摄像信号的传输结束之后且在水平消隐期间(H-消隐)之前,将由相位调整用信号生成部29生成的相位调整用信号传输到连接器部5。

[0113] 以上,根据本发明的实施方式,由于在消隐期间内将相位调整用信号传输到连接器部5,因此能够抑制摄像元件20整体的消耗电力的变动。由此,能够抑制因电源变动导致图像质量劣化。

[0114] 另外,由于将相位调整用信号传输到连接器部5,因此能够调整AFE部51的驱动定时。因此,即使如内窥镜2那样由于使用长的传输线缆3而产生延迟,也能够使摄像部20与AFE部51的驱动定时同步。因此,能够实现图像质量的提高。

[0115] 另外,由于形成为针对每列单位像素230中以与各单位像素230之间的距离相等的方式设置不具有光电转换元件(光电二极管)231的基准信号生成部247,因此能够输出每列单位像素230的黑色基准信号。在摄像信号处理部52侧,通过使用该黑色基准信号,能够进行纵线的去除、黑噪声的降低等。因此,能够实现图像的高图像质量化。

[0116] 另外,由于通过与单位像素230的列相独立地设置不具有光电转换元件(光电二极管)231的基准信号生成部248而在读出单位像素230的各行的信号之前从基准信号生成部248将黑色基准信号读出规定次数(两次以上、优选为几十次),因此使与多个列相当的黑色基准信号位于各行信号的开头。通过在摄像信号处理部52侧使用该黑色基准信号,能够进行横线的减少等。由此,能够实现图像的高图像质量化。

[0117] 另外,由于基准信号生成部247、248不具备光电转换元件231,因此无需为了输出黑色基准信号而设置遮光幕等。另外,由于基准信号生成部247本来不具有对光作出反应的结构,因此无需为了排除漏光的影响而遍及多行地进行设置。由此,能够实现图像的高图像质量化,并且能够实现摄像元件的小型化。

[0118] 另外,本实施方式的摄像元件20在从水平消隐期间转移到摄像信号期间时将基准信号生成部247生成的黑色基准信号传输到连接器部5,因此能够抑制因消耗电力的变动导致发生电源电压变动。由此,能够抑制因电源变动导致图像质量劣化。

[0119] 另外,由于噪声去除部243不需要采样用电容器(采样容量),因此能够将传送电容(AC耦合电容器)252的容量抑制得低。另外,能够使噪声去除部243所占用的面积减小与省

略的采样容量相应的面积。

[0120] 并且,能够针对每个像素交替地输出摄像信号和基准电压 $V_{ref}$ 。由此,例如能够通过设置于连接器部5的相关双采样电路来有效地去除在信号传输过程中叠加的同相噪声。

[0121] 此外,基准信号生成部247、248均可省略。另外,采样保持部255也能够省略。在省略了采样保持部255的情况下,也能够通过后部的多路转换器26来仅将摄像信号选择出来,并向输出部31交替地输出摄像信号和基准电压 $V_{ref}$ 。

[0122] 此外,在上述的实施方式中,不进行像素共享而利用一个光电转换元件来构成单位单元,但是,也可以是,以多个光电转换元件为一组来构成单位单元。在该情况下,例如,可以是在列方向上相邻的两个光电转换元件为一组来构成单位单元、或在行方向上相邻的两个光电转换元件为一组来构成单位单元、或者以在行方向和列方向上相邻的四个光电转换元件为一组来构成单位单元。

[0123] 另外,在上述的实施方式中,设各单位像素230以及基准信号生成部247、248均为不具备像素输出开关晶体管的结构,但是也可以设为各单位像素230以及基准信号生成部247、248分别具备像素输出开关晶体管。在该情况下,通过被输入到像素输出开关晶体管的栅极的驱动信号来进行各单位像素230以及基准信号生成部247的选择、非选择。

#### [0124] 附图标记说明

[0125] 1:内窥镜系统;2:内窥镜;3:传输线缆;4:操作部;5:连接器部;6:处理器;7:显示装置;20:摄像部;21:第一芯片;22:第二芯片;23:受光部;24:读出部;25:定时生成部;27:缓冲器;28:滞后电路;29:相位调整用信号生成部;31:输出部;51:AFE部;52:摄像信号处理部;53:驱动信号生成部;61:电源部;62:图像信号处理部;230:单位像素;231:光电转换元件;233:电荷转换部;234:传送晶体管(第一传送部);236:像素复位部;236a:基准信号生成用复位部;237:像素源极跟随晶体管(像素放大晶体管);237a:基准信号生成用源极跟随晶体管;239、239a:垂直传送线(第一传送线);241:垂直扫描部(行选择部);242:电流源;243:噪声去除部;244:列源极跟随晶体管;245:水平扫描部(列选择部);246、246a、246b、246c:基准电压生成部;249、293:多路转换器;247、248:基准信号生成部;252:传送电容;253:箝位开关;254:列选择开关(第二传送部);255:采样保持部;256:水平复位晶体管;258:水平传送线(第二传送线);261:缓冲器;262:采样保持开关;263:采样电容;264:运算放大器;291、292:电阻;294:开关。

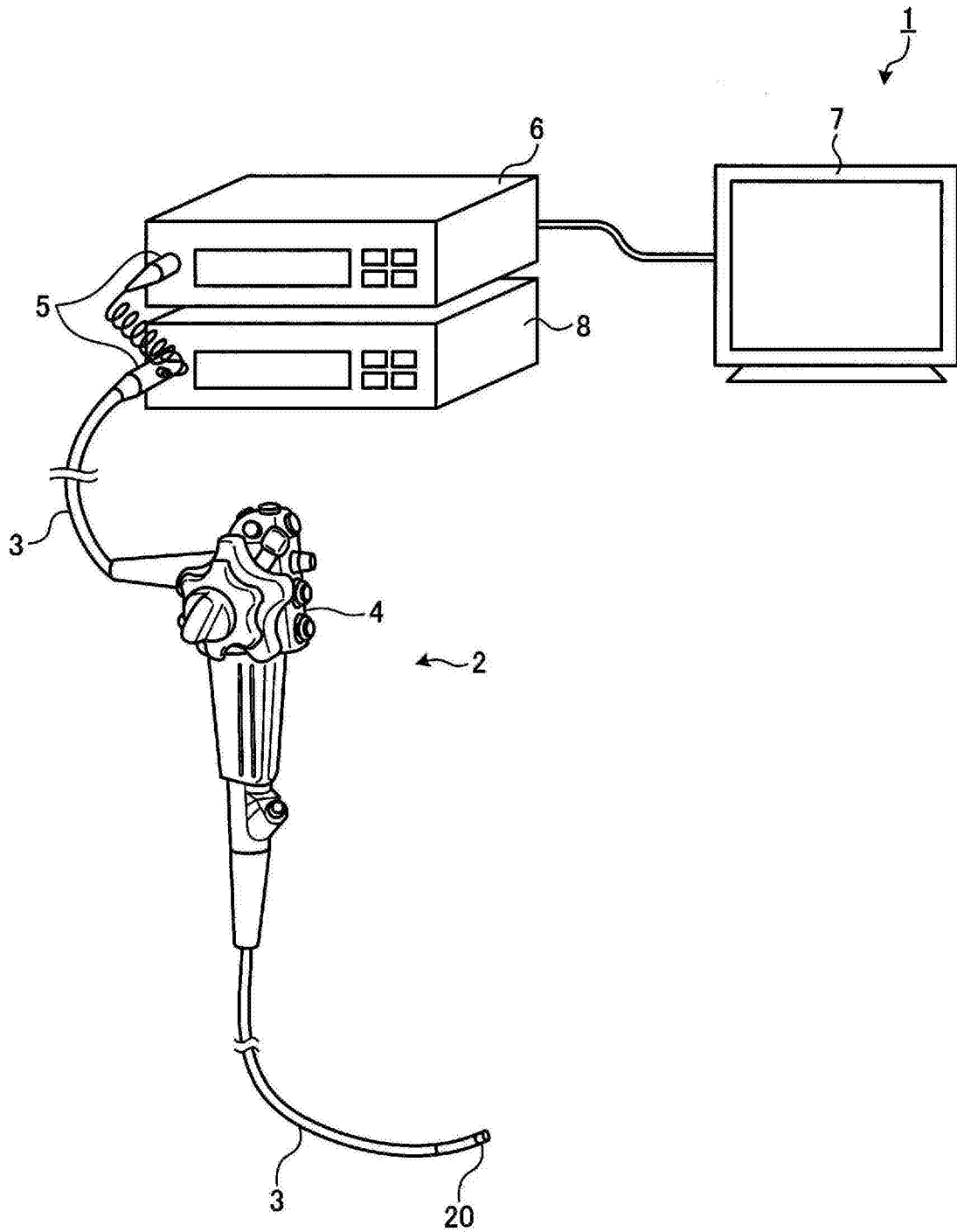


图1

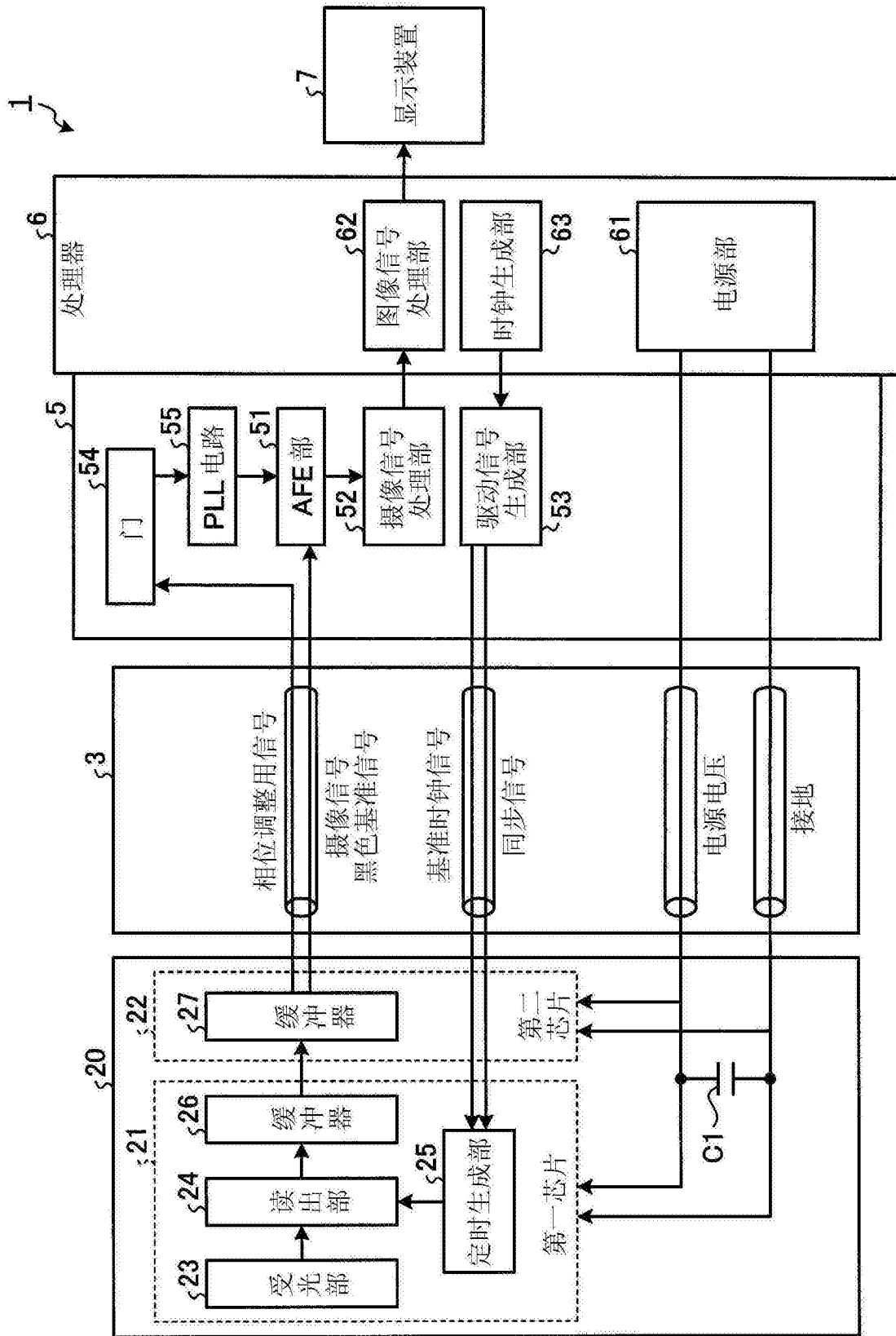


图2

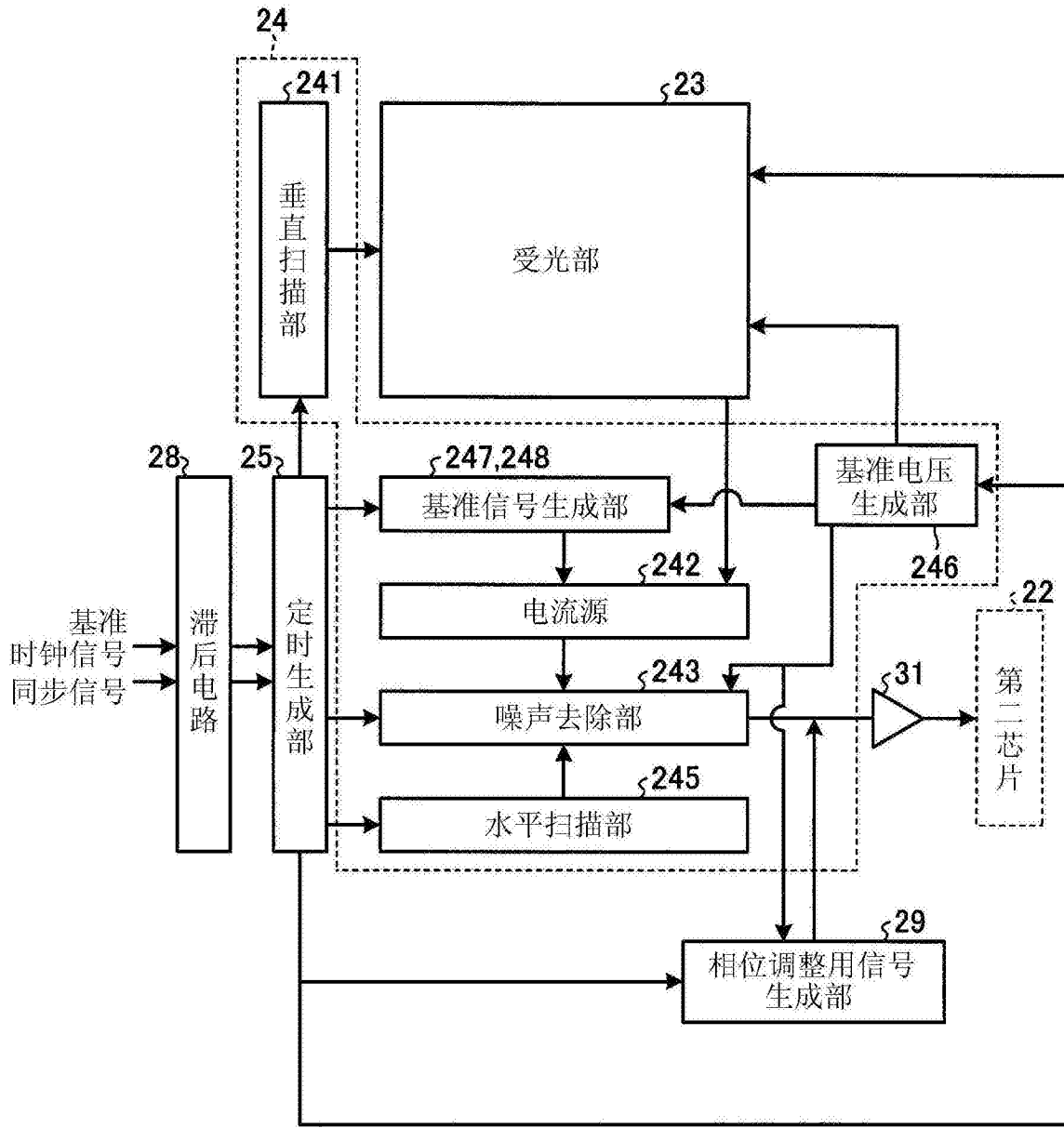


图3



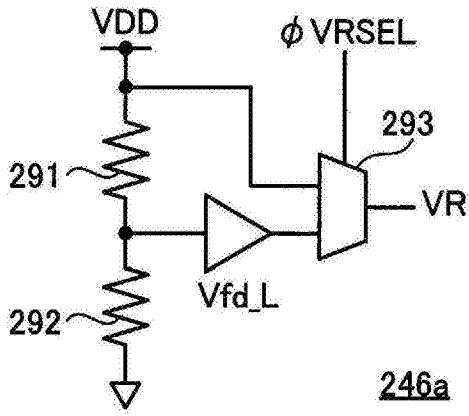


图5A

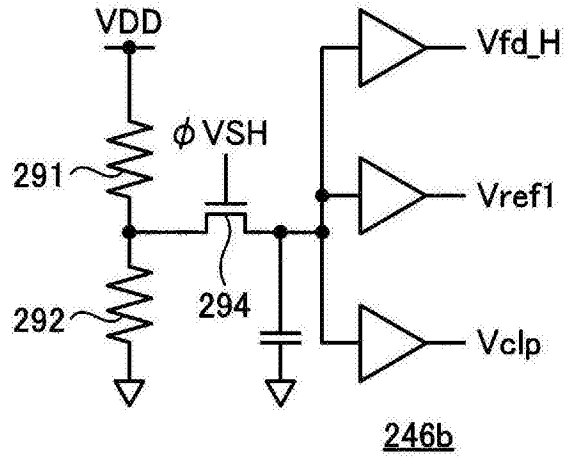


图5B

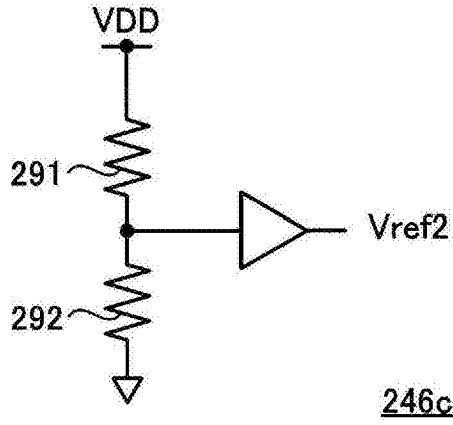


图5C

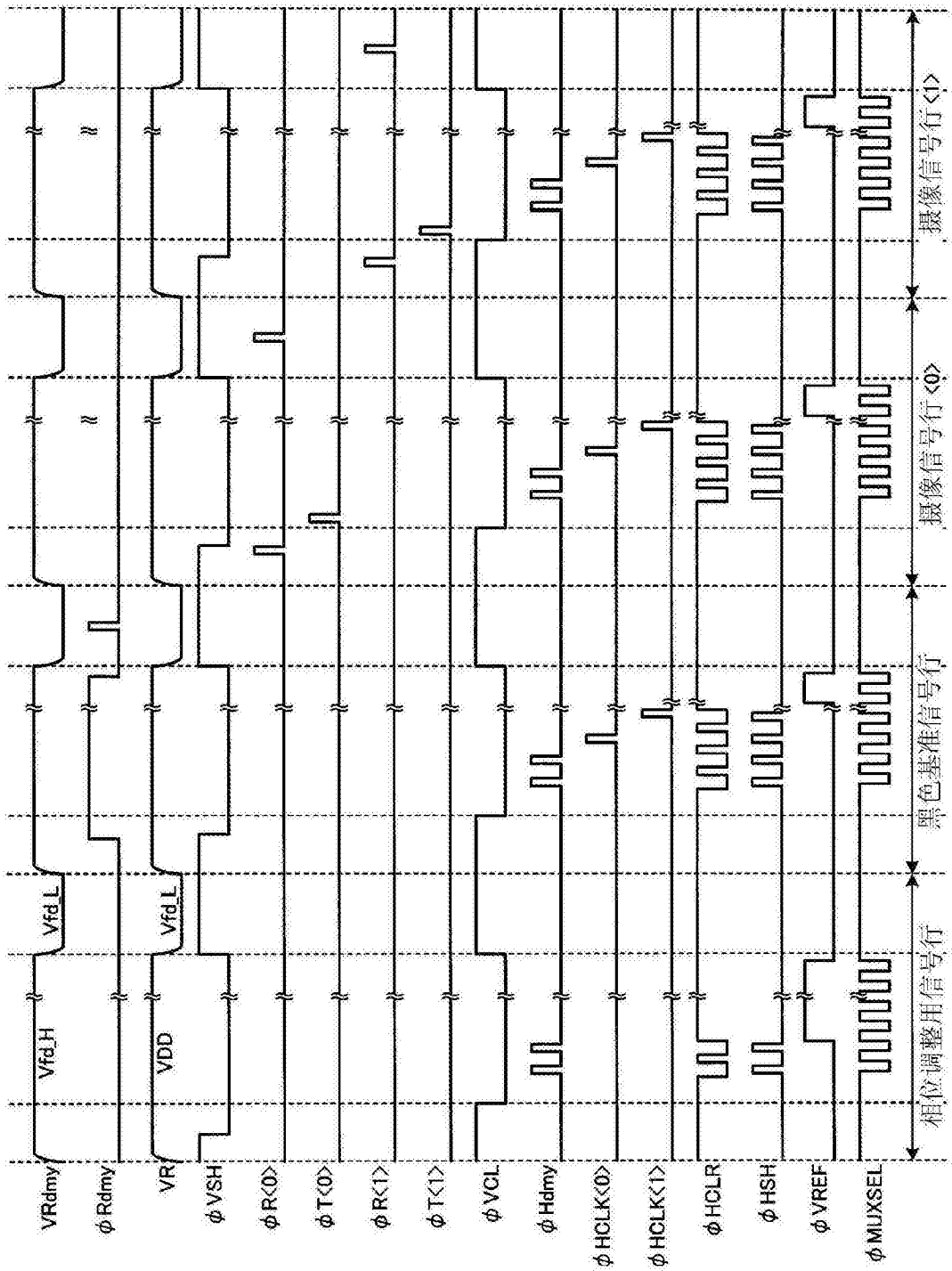
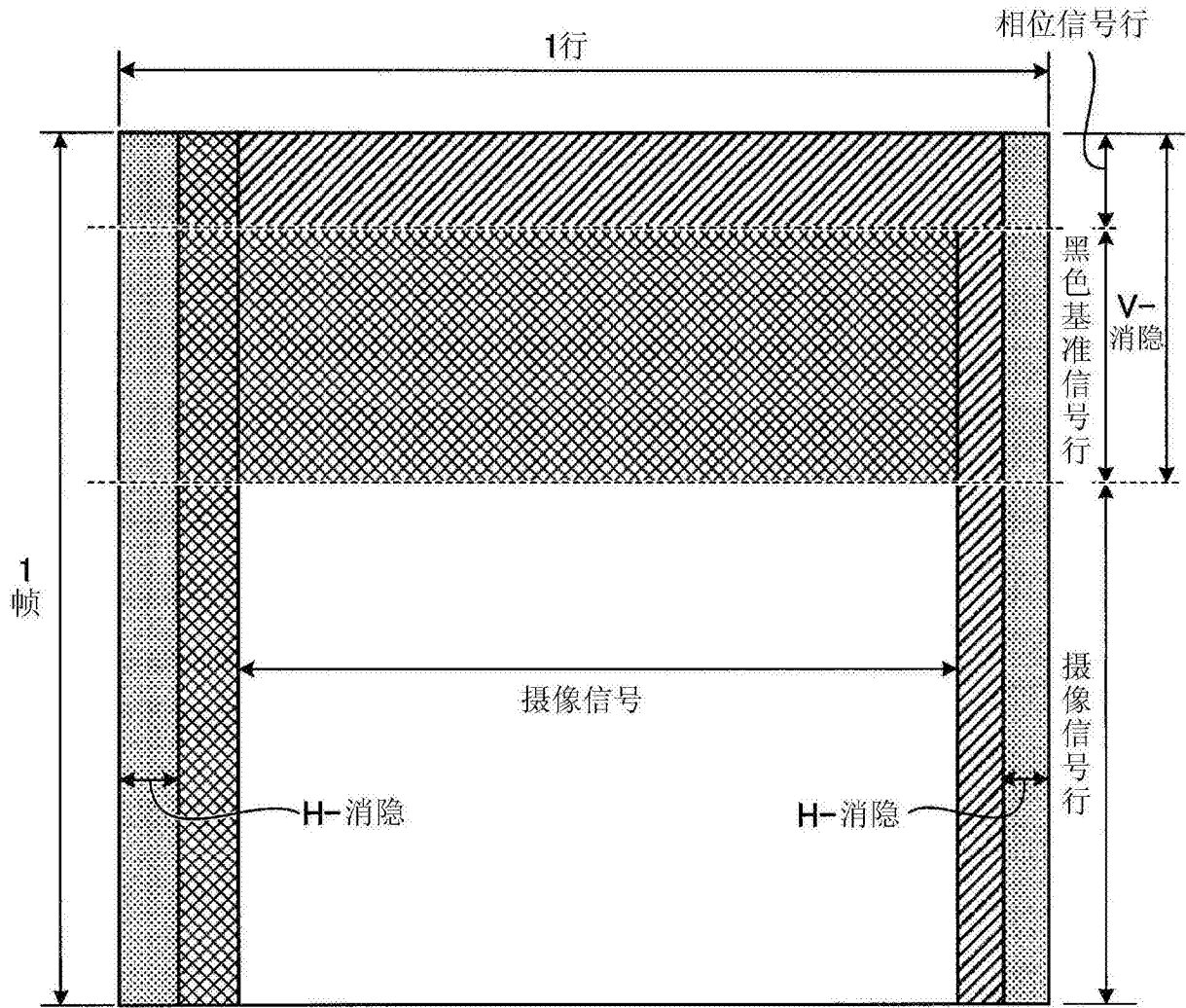


图6







-  黑色基准信号期间
-  相位信号期间
-  摄像信号期间
-  消隐期间

图7

