



(12)发明专利申请

(10)申请公布号 CN 105848560 A

(43)申请公布日 2016.08.10

(21)申请号 201580003179.9

(22)申请日 2015.06.05

(30)优先权数据

2014-119753 2014.06.10 JP

(85)PCT国际申请进入国家阶段日

2016.06.17

(86)PCT国际申请的申请数据

PCT/JP2015/066323 2015.06.05

(87)PCT国际申请的公布数据

W02015/190408 JA 2015.12.17

(71)申请人 奥林巴斯株式会社

地址 日本东京都

(72)发明人 曾根慎悟

(74)专利代理机构 北京三友知识产权代理有限公司 11127

代理人 李辉 黄纶伟

(51)Int.Cl.

A61B 1/04(2006.01)

G02B 23/26(2006.01)

H04N 7/18(2006.01)

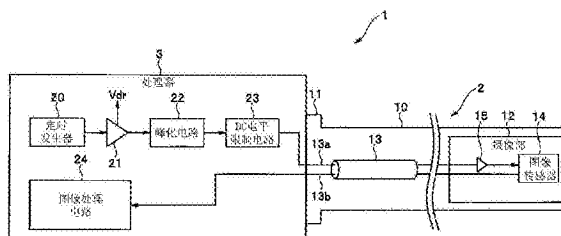
权利要求书1页 说明书9页 附图10页

(54)发明名称

内窥镜系统

(57)摘要

内窥镜系统(1)由摄像部(12)、线缆(13)以及处理器(3)构成,该摄像部(12)具有图像传感器(14),用于取得检查图像,该线缆(13)传送检查图像,该处理器(3)输入检查图像而进行图像处理 and 显示。处理器(3)具有:线缆驱动器(21),其施加比摄像部(12)的输入电压规格高的电压以补偿线缆(13)对高频信号的衰减量,并输出用于驱动摄像部(12)的时钟信号;峰化电路(22),其进行时钟信号的波形校正;以及DC电平限制电路(23),其在从峰化电路(22)输入的时钟信号成为DC电压的情况下进行限制,使得DC电压的振幅电平不超过摄像部(12)的输入电压规格的电平。



1. 一种内窥镜系统,其由摄像部、线缆以及处理器构成,该摄像部具有固体摄像元件,用于取得检查图像,该线缆传送所述检查图像,该处理器输入所述检查图像而进行图像处理和显示,该内窥镜系统的特征在于,

所述处理器具有:

线缆驱动器,其施加比所述摄像部的输入电压规格高的电压以补偿所述线缆对高频信号的衰减量,并输出用于驱动所述摄像部的时钟信号;

第1峰化电路,其进行所述时钟信号的波形校正;以及

第1电平限制电路,其在从所述第1峰化电路输入的时钟信号成为DC电压的情况下进行限制,使得所述DC电压的振幅电平不超过所述摄像部的输入电压规格的电平。

2. 根据权利要求1所述的内窥镜系统,其特征在于,

所述第1峰化电路由并联连接的第1电阻和第1电容器构成,

所述第1电平限制电路由所述第1电阻和与所述第1电阻串联连接的第2电阻构成,在时钟信号成为DC电压的情况下,所述第1电平限制电路向所述摄像部输出通过所述第1电阻和所述第2电阻进行电阻分压后的输出。

3. 根据权利要求1所述的内窥镜系统,其特征在于,

除了所述时钟信号之外,还在水平同步信号的传送路径中设置有:第2峰化电路,其进行所述水平同步信号的波形校正;以及第2电平限制电路,其进行限制,使得所述水平同步信号的振幅电平不超过所述摄像部的输入电压规格的电平。

4. 根据权利要求3所述的内窥镜系统,其特征在于,

在所述时钟信号上重叠所述水平同步信号而得到的重叠信号被输入到所述线缆驱动器,

该内窥镜系统具有切换部,该切换部根据切换信号进行切换,使得在输入所述时钟信号的期间,选择所述第1电平限制电路的输出,在输入所述水平同步信号的期间,选择所述第2电平限制电路的输出。

5. 根据权利要求3所述的内窥镜系统,其特征在于,

所述第2峰化电路由并联连接的第3电阻和第2电容器构成,

所述第2电平限制电路由所述第3电阻和与所述第3电阻串联连接的第4电阻构成,向所述摄像部输出通过所述第3电阻和所述第4电阻对所述水平同步信号进行电阻分压而得到的输出。

6. 一种内窥镜系统,其由摄像部、线缆以及处理器构成,该摄像部具有固体摄像元件,用于取得检查图像,该线缆传送所述检查图像,该处理器输入所述检查图像而进行图像处理和显示,该内窥镜系统的特征在于,

所述处理器具有:

电平限制电路,其检测用于驱动所述摄像部的时钟信号,在检测出所述时钟信号的情况下,输出所述时钟信号,在未检测出所述时钟信号的情况下,输出限制为输出电平不超过所述摄像部的输入电压规格的电平的信号;以及

峰化电路,其对从所述电平限制电路输出的所述时钟信号进行波形校正。

内窥镜系统

技术领域

[0001] 本发明涉及内窥镜系统,尤其涉及能够将适当的电压电平的驱动信号向摄像部供给的内窥镜系统。

背景技术

[0002] 具有拍摄被检体的内部的被摄体的内窥镜以及生成由内窥镜拍摄到的被摄体的观察图像的处理器等的内窥镜系统在医疗领域和工业领域等中广泛使用。

[0003] 处理器生成用于驱动设置于内窥镜的摄像部中的图像传感器的驱动信号,向图像传感器供给。例如,在日本特开2013-165772号公报中公开了如下的内窥镜装置,能够从摄像控制部向摄像部供给具有适当的电压电平的驱动信号。

[0004] 近年来,因图像传感器的高像素化而使驱动信号高频化。并且,近年来,有时因线缆的细径化和长条化而在向设置于插入部的前端部的摄像部传送驱动信号时,驱动信号的振幅会衰减,会低于图像传感器的输入下限电压。

[0005] 因此,考虑通过处理器侧的线缆驱动器生成比图像传感器的输入上限电压高的驱动信号,经由细径化和长条化后的线缆向图像传感器输入。在该情况下,比图像传感器的输入上限电压高的驱动信号因线缆传送而使振幅衰减,在输入给图像传感器时满足输入电压规格。

[0006] 像上述那样,在构成为为了向图像传感器输出满足输入电压规格的驱动信号,而预测因线缆传送导致的衰减量,利用比针对图像传感器的输入上限电压值高的电压值产生驱动信号的情况下,在使处理器的电源为接通或切断的情况下输入给图像传感器的DC电压维持比图像传感器的输入上限电压高的电压值的状态。

[0007] 因此,在使驱动信号的输入电压落在输入电压规格值的范围内的情况下,会向图像传感器输入比图像传感器的输入上限电压高的DC电压,有可能使图像传感器的动作变得不稳定。并且,在为了避免将比输入上限电压高的DC电压输入给图像传感器,而利用线缆驱动器产生图像传感器的输入上限电压以下的振幅的驱动信号的情况下,输入给图像传感器的驱动信号的电压值低于图像传感器的输入电压规格的下限值,在该情况下也有可能使图像传感器的动作变得不稳定。

[0008] 因此,本发明的目的在于,提供内窥镜系统,能够向图像传感器输入满足输入电压规格的电压的信号。

发明内容

[0009] 用于解决课题的手段

[0010] 本发明的一方式的内窥镜系统由摄像部、线缆以及处理器构成,该摄像部具有固体摄像元件,用于取得检查图像,该线缆传送所述检查图像,该处理器输入所述检查图像而进行图像处理和显示,该内窥镜系统的特征在于,所述处理器具有:线缆驱动器,其施加比所述摄像部的输入电压规格高的电压以补偿所述线缆对高频信号的衰减量,并输出用于驱

动所述摄像部的时钟信号;第1峰化电路,其进行所述时钟信号的波形校正;以及第1电平限制电路,其在从所述第1峰化电路输入的时钟信号成为DC电压的情况下进行限制,使得所述DC电压的振幅电平不超过所述摄像部的输入电压规格的电平。

[0011] 并且,本发明的另一方式的内窥镜系统由摄像部、线缆以及处理器构成,该摄像部具有固体摄像元件,用于取得检查图像,该线缆传送所述检查图像,该处理器输入所述检查图像而进行图像处理 and 显示,该内窥镜系统的特征在于,所述处理器具有:电平限制电路,其检测用于驱动所述摄像部的时钟信号,在检测出所述时钟信号的情况下,输出所述时钟信号,在未检测出所述时钟信号的情况下,输出限制为输出电平不超过所述摄像部的输入电压规格的电平的信号;以及峰化电路,其对从所述电平限制电路输出的所述时钟信号进行波形校正。

附图说明

- [0012] 图1是示出第1实施方式的内窥镜系统的结构的图。
- [0013] 图2是用于说明第1实施方式的处理器的详细的电路结构的图。
- [0014] 图3是示出线缆13、峰化电路22和DC电平限制电路23的频率特性的图。
- [0015] 图4A是示出各电路部的时钟信号CLK的时序图的图。
- [0016] 图4B是示出各电路部的时钟信号CLK的时序图的图。
- [0017] 图4C是示出各电路部的时钟信号CLK的时序图的图。
- [0018] 图5是用于说明第1实施方式的变形例的处理器的详细的电路结构的图。
- [0019] 图6是用于说明第2实施方式的处理器的详细的电路结构的图。
- [0020] 图7是示出线缆13、峰化电路32以及DC电平限制电路33的频率特性的图。
- [0021] 图8A是示出各电路部的水平同步信号HBLK的时序图的图。
- [0022] 图8B是示出各电路部的水平同步信号HBLK的时序图的图。
- [0023] 图8C是示出各电路部的水平同步信号HBLK的时序图的图。
- [0024] 图9是用于说明第3实施方式的处理器的详细的电路结构的图。
- [0025] 图10是用于说明第4实施方式的处理器的详细的电路结构的图。
- [0026] 图11是用于说明时钟检测部35的详细的电路结构的图。
- [0027] 图12A是示出各电路部的驱动信号的时序图的图。
- [0028] 图12B是示出各电路部的驱动信号的时序图的图。
- [0029] 图12C是示出各电路部的驱动信号的时序图的图。
- [0030] 图12D是示出各电路部的驱动信号的时序图的图。
- [0031] 图12E是示出各电路部的驱动信号的时序图的图。
- [0032] 图12F是示出各电路部的驱动信号的时序图的图。
- [0033] 图13是用于说明第4实施方式的变形例的处理器的详细的电路结构的图。
- [0034] 图14A是示出各电路部的驱动信号的时序图的图。
- [0035] 图14B是示出各电路部的驱动信号的时序图的图。
- [0036] 图14C是示出各电路部的驱动信号的时序图的图。
- [0037] 图14D是示出各电路部的驱动信号的时序图的图。
- [0038] 图14E是示出各电路部的驱动信号的时序图的图。

[0039] 图14F是示出各电路部的驱动信号的时序图的图。

具体实施方式

[0040] 以下,参照附图对本发明的实施方式进行说明。

[0041] (第1实施方式)

[0042] 首先,使用图1和图2对第1实施方式的内窥镜系统的结构进行说明。图1是示出第1实施方式的内窥镜系统的结构的图,图2是用于说明第1实施方式的处理器的详细的电路结构的图。

[0043] 如图1所示,内窥镜系统1构成为具有内窥镜2和处理器3。内窥镜2具有插入到被检体内的细长的插入部10和设置于插入部10的基端侧的连接器部11。该内窥镜2构成为经由连接器部11相对于处理器3装卸自如。

[0044] 插入部10在前端部设置有摄像部12,线缆13与该摄像部12连接。在摄像部12中设置有例如CCD等图像传感器14以及对向图像传感器14供给的驱动信号进行放大的驱动器15。在线缆13中贯穿插入有用于向图像传感器14供给来自处理器3的驱动信号的信号线13a、以及用于向处理器3供给由图像传感器14拍摄到的拍摄信号的信号线13b。

[0045] 处理器3构成为至少具有定时发生器20、线缆驱动器21、峰化电路22、DC电平限制电路23、以及图像处理电路24。

[0046] 定时发生器20向线缆驱动器21输出作为向图像传感器14供给的驱动信号的时钟信号CLK。

[0047] 线缆驱动器21为了补偿线缆13对高频信号的衰减量,而利用比图像传感器14的输入电压规格高的规定的电压 V_{dr} 放大时钟信号CLK的振幅,并向峰化电路22输出。

[0048] 如图2所示,峰化电路22由并联连接的电阻R1和电容器C1构成,针对来自线缆驱动器21的时钟信号CLK进行在波形的边缘部上附加峰值部这样的波形校正的处理,向DC电平限制电路23输出处理后的时钟信号。

[0049] 如图2所示,DC电平限制电路23由电阻R1和与电阻R1串联连接的电阻R2构成,在所输入的信号为DC电压的情况下,通过电阻R1与电阻R2的电阻分压而控制为所输入的信号的电平不超过摄像部12的输入电压规格的电平。即,DC电平限制电路23保持通过作为AC电压的时钟信号,仅限制由电源的接通/切断等产生的DC电压的电平(减小振幅)。

[0050] 从DC电平限制电路23输出的驱动信号经由线缆13的信号线13a向摄像部12的驱动器15供给。驱动器15放大所供给的驱动信号而向图像传感器14供给。

[0051] 图像传感器14由所供给的驱动信号驱动,将拍摄被检体的光学像得到的拍摄信号经由线缆13的信号线13b向处理器3的图像处理电路24输出。

[0052] 图像处理电路24对来自图像传感器14的拍摄信号实施规定的图像处理,向未图示的监视器或者记录装置输出实施了规定的图像处理的图像信号,进行图像的显示或者记录。

[0053] 这里,对这样构成的内窥镜系统1的作用进行说明。

[0054] 图3是示出线缆13、峰化电路22以及DC电平限制电路23的频率特性的图,图4A~图4C是示出各电路部的时钟信号CLK的时序图的图。

[0055] 如图3所示,关于细径和长条化的线缆13的频率特性,随着信号的频率变高,而振

幅减少。关于峰化电路22和DC电平限制电路23的频率特性,振幅在时钟信号CLK的频率附近成为峰值。由此,关于线缆13、峰化电路22以及DC电平限制电路23的综合特性,振幅在时钟信号CLK的频率附近成为峰值。

[0056] 线缆驱动器21利用规定的电压 V_{dr} 、这里为超过图像传感器14的输入电压规格的电压放大所输入的信号。由此,如图4A所示,放大到超过摄像部12的输入上限电压的振幅的信号从线缆驱动器21输出,向峰化电路22输入。

[0057] 峰化电路22进行在时钟信号CLK的边缘部上附加峰值部这样的波形校正。并且,DC电平限制电路23通过电阻R1和串联连接的电阻R2的电阻分压来限制频率较低的DC电压的信号成分的电平,进行限制使得不超过摄像部12的输入上限电压的电平。由此,从峰化电路22和DC电平限制电路23输出图4B所示的波形的信号。

[0058] 图4B所示的波形的信号由于细径化和长条化后的线缆13的线缆特性,如图4C所示,频率高的时钟信号CLK的振幅衰减,而收敛在摄像部12的输入上限电压和输入下限电压内,向摄像部12输入。此时,频率低的DC电压几乎不会受到线缆13对振幅的衰减的影响,向摄像部12输入。由此,即使通过线缆驱动器21将驱动信号放大到比摄像部12的输入上限电压高的电压,也如图4C所示,向摄像部12输入的信号收敛在输入上限电压和输入下限电压内,满足图像传感器14的输入电压规格。

[0059] 如上所述,在本实施方式的内窥镜系统1中,在对于线缆驱动器21使用超过图像传感器14的输入电压规格的电压而增大时钟信号CLK的电压的情况下,由于振幅通过细径化和长条化后的线缆13而衰减,因此向图像传感器14输入满足输入电压规格的时钟信号CLK。并且,内窥镜系统1在对于线缆驱动器21使用超过图像传感器14的输入电压规格的驱动电压时,在电源接通/切断时等产生DC电压的情况下,也通过DC电平限制电路23来衰减频率较低的DC电压,从而满足图像传感器14的输入电压规格。

[0060] 由此,根据本实施方式的内窥镜系统,能够使满足输入电压规格的电压的信号向图像传感器输入。

[0061] (变形例)

[0062] 接着,对第1实施方式的变形例进行说明。

[0063] 图5是用于说明第1实施方式的变形例的处理器3a的详细的电路结构的图。另外,在图5中,关于与图2相同的结构,标注同一标号而省略说明。

[0064] 如图5所示,第1实施方式的变形例的处理器3a构成为相对于第1实施方式的处理器3,在DC电平限制电路23的输出级追加用于去除高频噪声的噪声过滤器26。噪声过滤器26去除从DC电平限制电路23输出的时钟信号CLK的高频噪声,使去除了高频噪声的时钟信号CLK经由线缆13向摄像部12的图像传感器14输出。

[0065] 在上述的第1实施方式中,由于可以对线缆驱动器21使用超过图像传感器14的输入电压规格的较高的电压,因此线缆13的传送中的时钟信号CLK的振幅可以存在裕度。利用该裕度,处理器3a能够在DC电平限制电路23的输出级中设置噪声过滤器26,去除高频噪声。

[0066] 由此,变形例的处理器3a虽然稍稍牺牲时钟信号CLK的振幅、时钟信号CLK的波形的上升和下降时间,但是能够抑制不必要的高频成分,因此与上述的实施方式相比能够强化EMC(Electro-Magnetic Compatibility:电磁兼容)耐性。

[0067] (第2实施方式)

[0068] 接着,对第2实施方式进行说明。

[0069] 图6是用于说明第2实施方式的处理器的详细的电路结构的图。另外,在图6中,关于与图2相同的结构,标注同一标号并省略说明。

[0070] 如图6所示,本实施方式的处理器3b相对于第1实施方式的处理器3,追加了线缆驱动器31、峰化电路32、DC电平限制电路33、以及信号线13c。这些线缆驱动器31、峰化电路32、DC电平限制电路33以及信号线13c传送向摄像部12供给的水平同步信号HBLK。

[0071] 向线缆驱动器31输入水平同步信号HBLK。由于水平同步信号HBLK的频率低,因此几乎不会受到线缆13对振幅的衰减的影响。因此,不需要对线缆驱动器31使用比图像传感器14的输入电压规格高的电压,但是,有时在时钟信号CLK与水平同步信号HBLK之间在摄像部12侧规定了输入相位规格。

[0072] 在该情况下,如果在时钟信号CLK与水平同步信号HBLK中使用不同的线缆驱动器,则会受到因驱动器不同导致的信号延迟的偏差的影响,在时钟信号CLK与水平同步信号HBLK之间满足输入相位规格很困难。

[0073] 因此,为了抑制时钟信号CLK与水平同步信号HBLK之间的信号延迟的偏差,优选在时钟信号CLK和水平同步信号HBLK中使用同一线缆驱动器。因此,在本实施方式中,将与时钟信号CLK的线缆驱动器21相同的线缆驱动器31设置于水平同步信号HBLK的传送路径。即,线缆驱动器31针对水平同步信号HBLK,利用比图像传感器14的输入电压规格高的规定的电压Vdr放大振幅,向峰化电路32输出。

[0074] 如上所述,水平同步信号HBLK由于频率低且几乎不存在线缆13对振幅的衰减,因此如果对线缆驱动器31使用比图像传感器14的输入电压规格高的规定的电压Vdr,则无法满足图像传感器14的输入电压规格。

[0075] 因此,峰化电路32和DC电平限制电路33构成为使用电阻R3、电容器C2、电阻R4,使得成为与时钟信号CLK的路径的峰化电路22和DC电平限制电路23的频率特性不同的频率特性。

[0076] 在本实施方式中,峰化电路32由与峰化电路22的电阻R1和电容器C1不同的、电阻R3和电容器C2构成。并且,DC电平限制电路33由与DC电平限制电路23的电阻R1和R2不同的、电阻R3和电阻R4构成。

[0077] 峰化电路32对于来自线缆驱动器31的水平同步信号HBLK进行波形校正的处理并将处理后的时钟信号向DC电平限制电路33输出,其中,该波形校正在波形的边缘部上附加峰值部。

[0078] DC电平限制电路33限制作为DC电压的水平同步信号HBLK的电平(减小振幅),经由线缆13则贯穿插入的信号线13c向摄像部12的图像传感器14输出。

[0079] 接着,对这样构成的内窥镜系统1的动作进行说明。

[0080] 图7是示出线缆13、峰化电路32以及DC电平限制电路33的频率特性的图,图8A~图8C是示出各电路部的水平同步信号HBLK的时序图的图。

[0081] 如图7所示,关于细径和长条化后的线缆13的频率特性,随着信号的频率变高,振幅减小。关于峰化电路32和DC电平限制电路33的频率特性,振幅在水平同步信号HBLK的频率附近成为峰值。由此,关于线缆13、峰化电路32以及DC电平限制电路33的综合特性,振幅在水平同步信号HBLK的频率附近成为峰值。

[0082] 线缆驱动器31利用规定的电压 V_{dr} 、这里为超过图像传感器14的输入电压规格的电压放大所输入的信号。由此,如图8A所示,放大到超过摄像部12的输入上限电压的振幅的信号从线缆驱动器31输出,向峰化电路32输入。

[0083] 峰化电路32进行在水平同步信号HBLK的边缘部上附加峰值部这样的波形校正。并且,DC电平限制电路33通过电阻R3与电阻R4的电阻分压来限制频率低的DC电压的信号成分的电平,进行限制使得不超过摄像部12的输入上限电压的电平。由此,从峰化电路32和DC电平限制电路33输出图8B所示的波形的水平同步信号HBLK。

[0084] 图8B所示的波形的水平同步信号HBLK几乎不会受到线缆13对振幅的衰减的影响,如图8C所示,满足图像传感器14的输入电压规格的水平同步信号HBLK向摄像部12输入。

[0085] 如上所述,本实施方式的处理器3b在水平同步信号HBLK的传送路径中设置与时钟信号CLK相同的线缆驱动器31,在水平同步信号HBLK的传送路径中设置与时钟信号CLK的传送路径不同的频率特性的峰化电路32和DC电平限制电路33。由此,处理器3b能够满足图像传感器14的输入电压规格,并且还同时满足输入相位规格。

[0086] (第3实施方式)

[0087] 接着,对第3实施方式进行说明。

[0088] 图9是用于说明第3实施方式的处理器的详细的电路结构的图。另外,在图9中,关于与图6相同的结构,标注同一标号并省略说明。

[0089] 为了使内窥镜2的插入部10的直径变细,以减少插通到线缆13的信号线的根数为目的,有时使水平同步信号HBLK与时钟信号CLK重叠来作为图像传感器14的驱动信号。在该情况下,虽然希望提高线缆驱动器的电压以传送高频的时钟信号CLK的成分,但存在如下的问题:低频的水平同步信号HBLK的电压会变大,无法满足图像传感器14的输入电压规格。

[0090] 因此,在第3实施方式中,对于在使水平同步信号HBLK与时钟信号CLK重叠的情况下也能够满足图像传感器14的输入电压规格的处理方式进行说明。

[0091] 如图9所示,处理器3c构成为从图6的处理器3b删除线缆驱动器31和信号线13b,并且追加切换部34。

[0092] 向线缆驱动器21输入在时钟信号CLK上重叠水平同步信号HBLK而得到的驱动信号。线缆驱动器21利用规定的电压放大所输入的驱动信号,向峰化电路22和峰化电路32输出放大后的驱动信号。

[0093] 峰化电路22和DC电平限制电路23校正包含在驱动信号中的时钟信号CLK的边缘,向切换部34输出图4B所示的信号。另一方面,峰化电路32和DC电平限制电路33校正包含在驱动信号中的水平同步信号HBLK的边缘并限制电平,向切换部34输出图8B所示的信号。

[0094] 在向切换部34传送时钟信号CLK时,根据切换信号选择从峰化电路22和DC电平限制电路23输出的驱动信号,经由线缆13的信号线13a向图像传感器14输出。另一方面,切换部34在传送水平同步信号HBLK时,根据切换信号选择从峰化电路32和DC电平限制电路33输出的驱动信号,经由线缆13的信号线13a向图像传感器14输出。

[0095] 如上所述,处理器3c在通过切换部34传送时钟信号CLK的情况下选择峰化电路22和DC电平限制电路23的输出,在传送水平同步信号HBLK的情况下选择峰化电路32和DC电平限制电路33的输出而进行输出。其结果为,本实施方式的处理器3c由于与第2实施方式的处理器3b相比能够减少贯穿插入到线缆13中的信号线,因此与处理器3b相比能够使插入部10

细径化。

[0096] (第4实施方式)

[0097] 接着,对第4实施方式进行说明。

[0098] 图10是用于说明第4实施方式的处理器的详细的电路结构的图。另外,在图10中,关于与图2相同的结构,标注同一标号并省略说明。

[0099] 在第2实施方式中,虽然采取通过电阻分压来满足图像传感器14的输入电压规格的对策,但如果进一步提高线缆驱动器21的驱动电压则即使进行电阻分压也无法完全缩小输入电压,有可能不满足图像传感器14的输入电压规格。

[0100] 因此,在本实施方式中,处理器3d具有检测时钟信号CLK的时钟检测部35、以及根据时钟检测部35的检测结果而变更输出的线缆驱动器36。时钟检测部35检测是否输入了时钟信号CLK,向线缆驱动器36输出用于根据检测结果来变更线缆驱动器21的输出的控制信号。作为时钟信号CLK的检测方法,例如在所输入的时钟信号CLK与延迟和反转后的时钟信号CLK为相同的信号电平((H,H)或者(L,L))的情况下,判定为输入了时钟信号CLK。

[0101] 即,线缆驱动器36在时钟检测部35检测出时钟信号CLK的情况下,输出时钟信号CLK。另一方面,线缆驱动器36在时钟检测部35未检测出时钟信号CLK的情况下,输出Hi-Z。线缆驱动器36的输出因上拉电阻R2而使信号电平成为Vpullup,向峰化电路22输入。

[0102] 这样,时钟检测部35和线缆驱动器36在驱动信号不是时钟信号CLK的情况下,即在DC电压的情况下,构成限制DC电压的电平的DC电平限制电路。

[0103] 图11是用于说明时钟检测部35的详细的电路结构的图。如图11所示,时钟检测部35构成为具有由例如缓存器构成的延迟电路40、由例如逆变器构成的反转电路41、以及XOR电路42。

[0104] 向延迟电路40输入时钟信号CLK。延迟电路40使所输入的时钟信号CLK延迟规定时间,向反转电路41输出。反转电路41使由延迟电路40延迟后的时钟信号CLK反转,向XOR电路42输出。

[0105] 向XOR电路42的一方的输入端子输入时钟信号CLK,向另一方的输入端子输入通过延迟电路40和反转电路41延迟和反转后的时钟信号CLK。XOR电路42对所输入的时钟信号CLK与由延迟电路40和反转电路41延迟和反转后的时钟信号CLK进行XOR运算,将其运算结果作为控制信号向线缆驱动器36输出。即,XOR电路42在所输入的时钟信号CLK与延迟和反转后的时钟信号CLK成为相同的信号电平((H,H)或者(L,L))的情况下,将L电平的信号作为控制信号向线缆驱动器36输出。另一方面,XOR电路42在所输入的时钟信号CLK与延迟和反转后的时钟信号CLK为不同的信号电平((H,L)或者(L,H))的情况下,将H电平的信号作为控制信号向线缆驱动器36输出。

[0106] 线缆驱动器36在控制信号为L电平的信号的情况下,利用规定的电压放大时钟信号CLK,向峰化电路22输出。另一方面,线缆驱动器36在控制信号为H电平的信号的情况下,停止时钟信号CLK的输出,并输出Hi-Z。

[0107] 接着,对这样构成的内窥镜系统1的动作进行说明。

[0108] 图12A~图12F是示出各电路部的驱动信号的时序图的图。如图12A所示,向时钟检测部35输入电源接通时所产生的DC电压、时钟信号CLK、水平同步信号HBLK等信号。如图12B所示,从时钟检测部35的延迟电路40和反转电路41输出将所输入的信号延迟时钟信号CLK

的半个周期且反转后的信号。通过XOR电路42,将向时钟检测部35输入的时钟信号CLK、以及由延迟电路40和反转电路41延迟和反转后的时钟信号CLK进行EOR运算,如图12C所示,作为控制信号向线缆驱动器36输出。

[0109] 在线缆驱动器36中,在控制信号为H的情况下,输出Hi-Z,在控制信号为L的情况下,输出时钟信号CLK,从而将图12D所示的波形的信号向峰化电路22输入。如图12E所示,峰化电路22对于所输入的时钟信号CLK进行在波形的边缘部上附加峰值部这样的波形校正,向线缆13输出。

[0110] 通过细径化和长条化后的线缆13来衰减峰化电路22的输出的频率高的时钟信号CLK的振幅。另一方面,频率低的水平同步信号HBLK几乎不受线缆13对振幅的衰减的影响。由此,如图12F所示,将满足输入电压规格的驱动信号向摄像部12的图像传感器14输入。

[0111] 如上所述,本实施方式的处理器的3d在时钟检测部35检测到时钟信号CLK的情况下使线缆驱动器36的输出为Hi-Z,由此即使在使线缆驱动器36的驱动电压比第1实施方式进一步增高的情况下,也能够满足图像传感器14的输入电压规格。

[0112] (变形例)

[0113] 接着,对第4实施方式的变形例进行说明。

[0114] 图13是用于说明第4实施方式的变形例的处理器的详细的电路结构的图。另外,在图13中,关于与图10相同的结构,标注同一标号并省略说明。

[0115] 如图13所示,变形例的处理器3e构成为取代图11的上拉电阻R2而使用下拉电阻R2。在上述的第4实施方式中,假定水平同步信号HBLK为H的情况,也有时水平同步信号HBLK为L。

[0116] 在时钟检测部35未检测到时钟信号CLK的情况下,使线缆驱动器36的输出为Hi-Z。线缆驱动器36的输出因下拉电阻R2而使信号电平成为L,向峰化电路22输入。

[0117] 图14A~图14F是示出各电路部的驱动信号的时序图的图。如图14A所示,向时钟检测部35输入在电源接通时产生的DC电压、时钟信号CLK、水平同步信号HBLK等信号。如图14B所示,从时钟检测部35的延迟电路40和反转电路41输出使所输入的信号延迟时钟信号CLK的半周期且反转后的信号。通过XOR电路42对向时钟检测部35输入的时钟信号CLK以及由延迟电路40和反转电路41延迟和反转后的时钟信号CLK进行EOR运算,如图14C所示,作为控制信号向线缆驱动器36输出。

[0118] 在线缆驱动器36中,在控制信号为H的情况下,输出Hi-Z,在控制信号为L的情况下,输出时钟信号CLK,从而将图14D所示的波形的信号输入峰化电路22。如图14E所示,峰化电路22对于所输入的时钟信号CLK进行在波形的边缘部上附加峰值部这样的波形校正,向线缆13输出。

[0119] 在峰化电路22的输出中,通过细径化和长条化后的线缆13衰减频率高的时钟信号CLK的振幅。由此,如图14F所示,将满足输入电压规格的驱动信号向摄像部12的图像传感器14输入。

[0120] 根据这样的变形例的处理器3e,与第4实施方式同样,即使在使线缆驱动器36的驱动电压比第1实施方式进一步增高的情况下,也能够满足图像传感器14的输入电压规格。

[0121] 本发明不限于上述的实施方式,在不改变本发明的要旨的范围中可以进行各种变更、改变等。

[0122] 本申请以2014年6月10日在日本国申请的特愿2014-119753号公报作为优先权主张的基础进行申请,上述的公开内容被本申请说明书、权利要求的范围、附图引用。

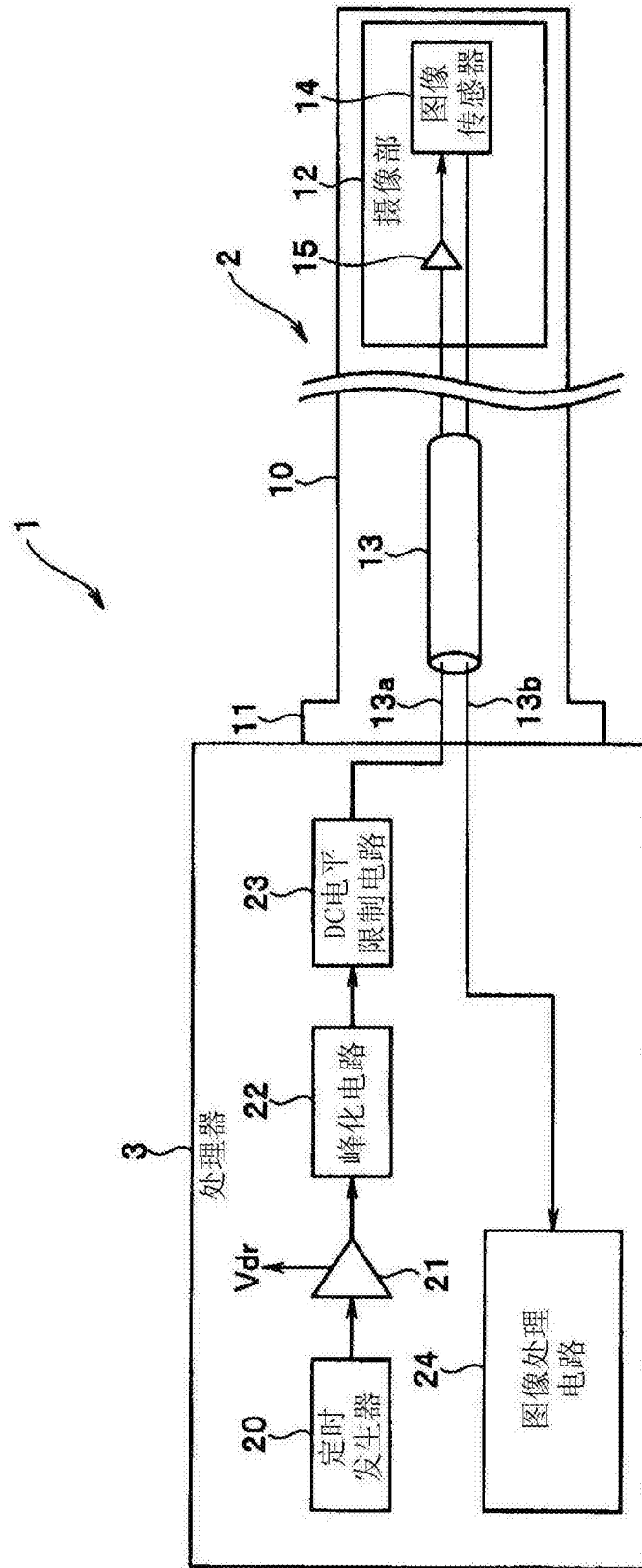


图1

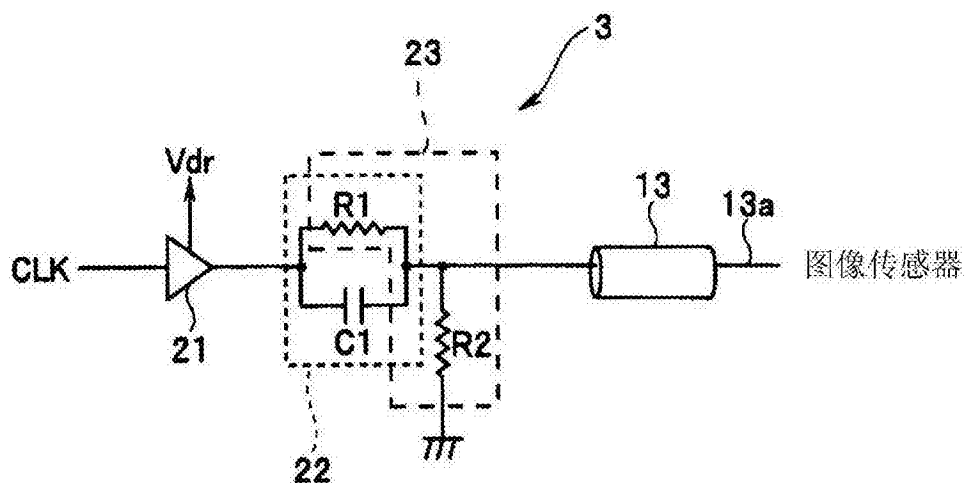


图2

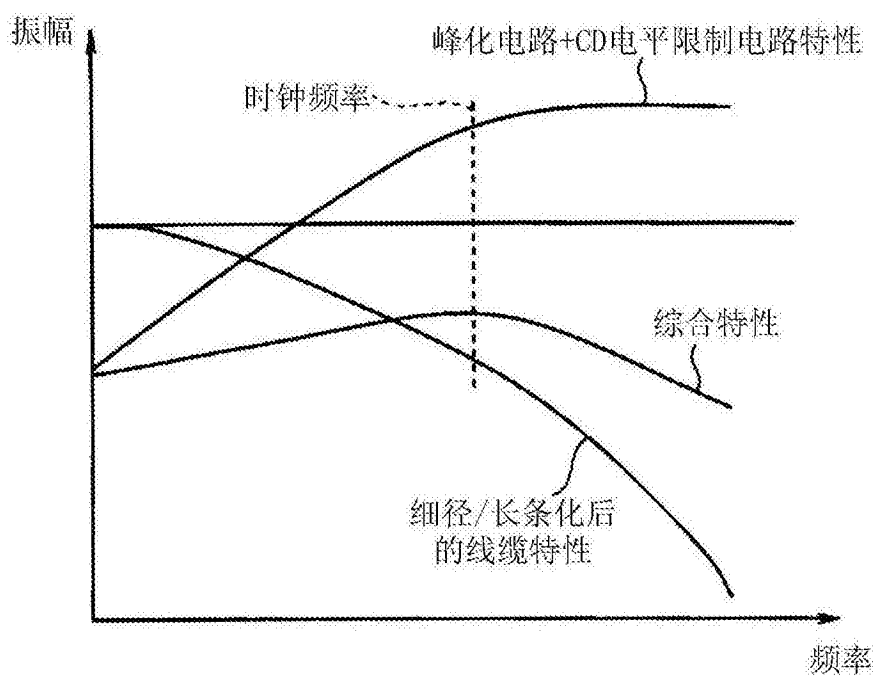


图3

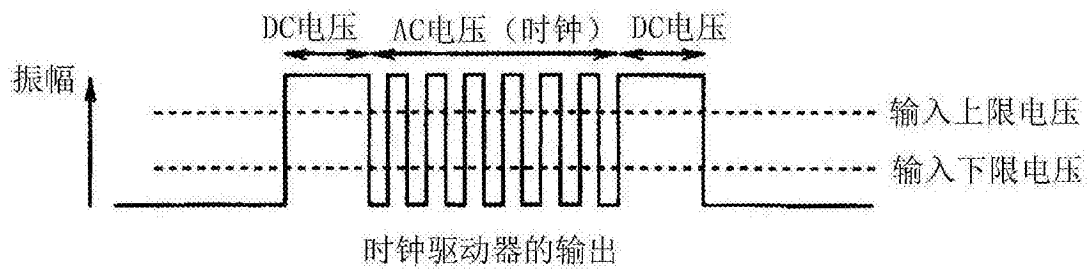


图4A

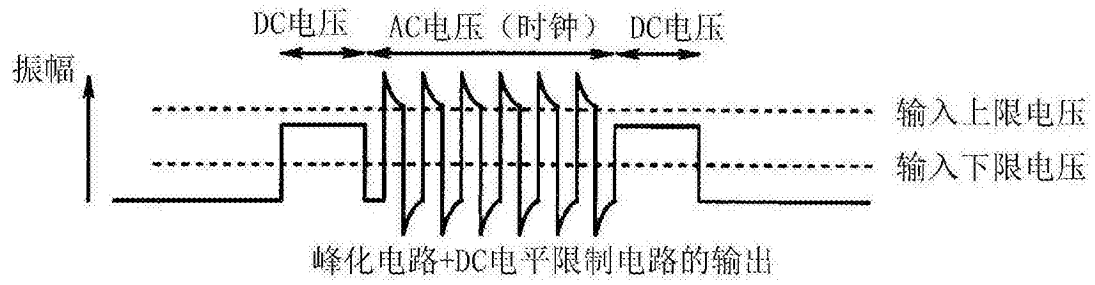


图4B

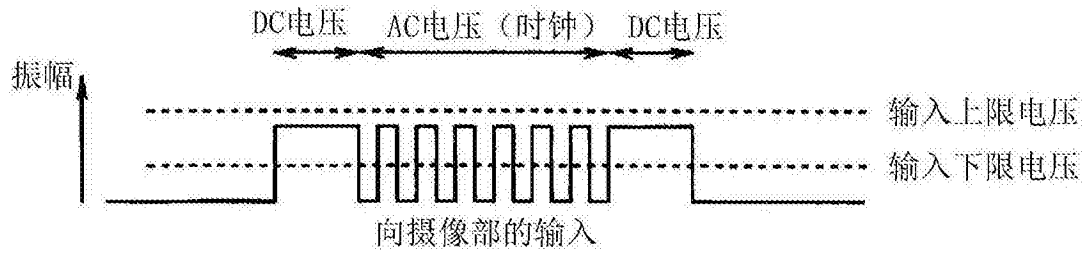


图4C

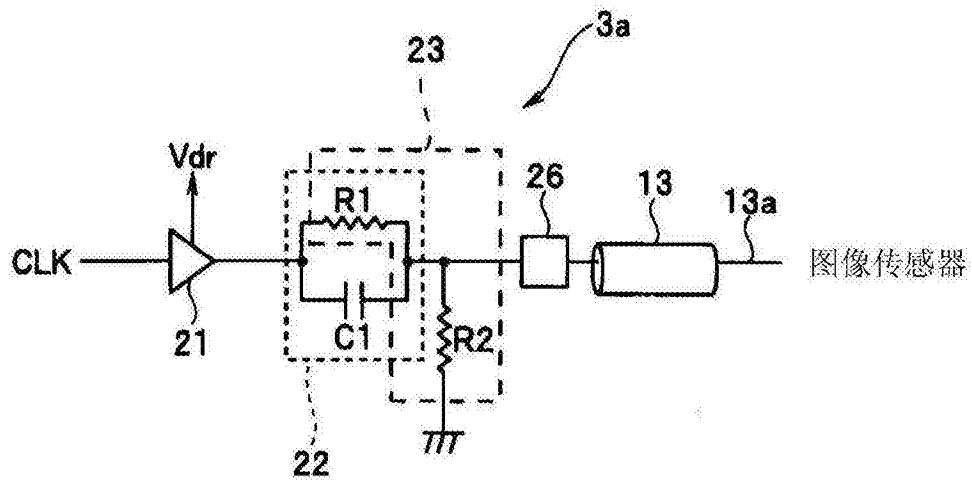


图5

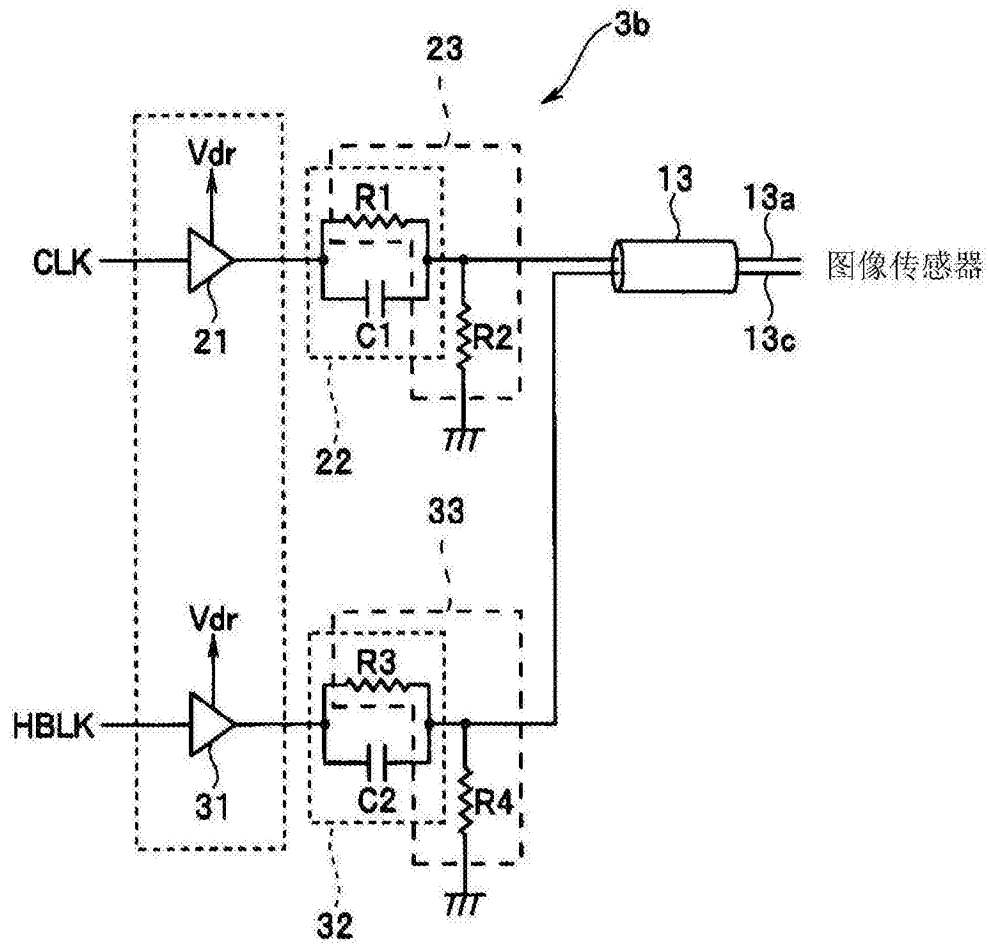


图6

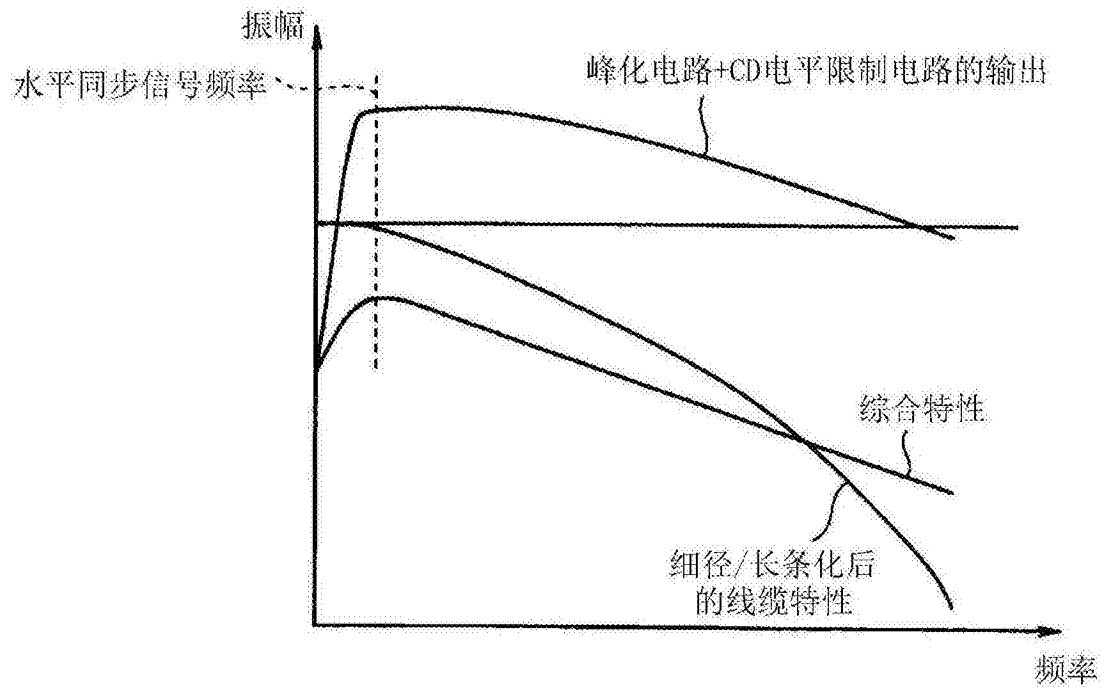


图7

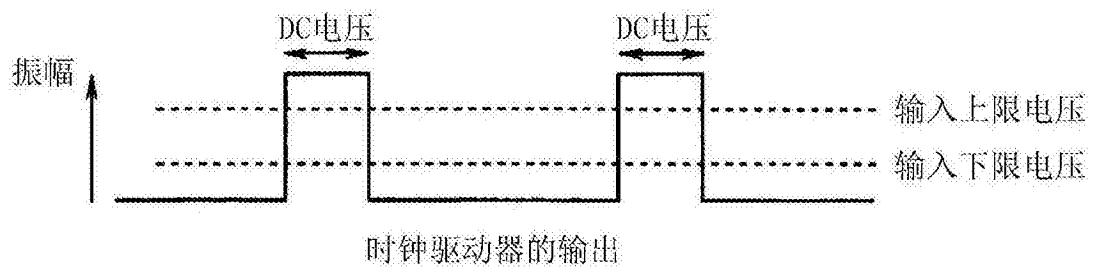


图8A

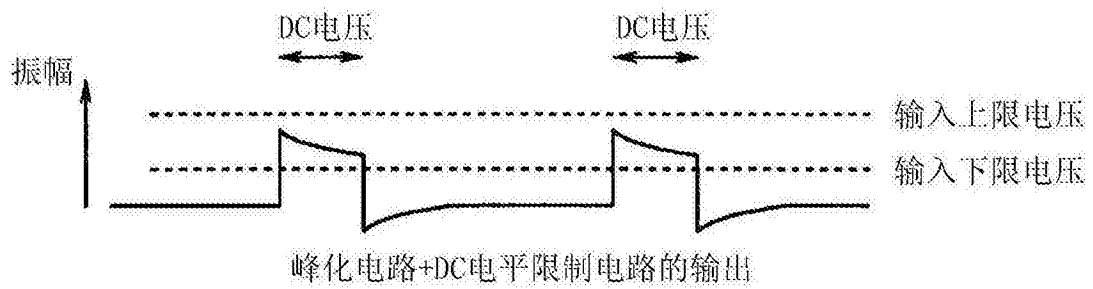


图8B

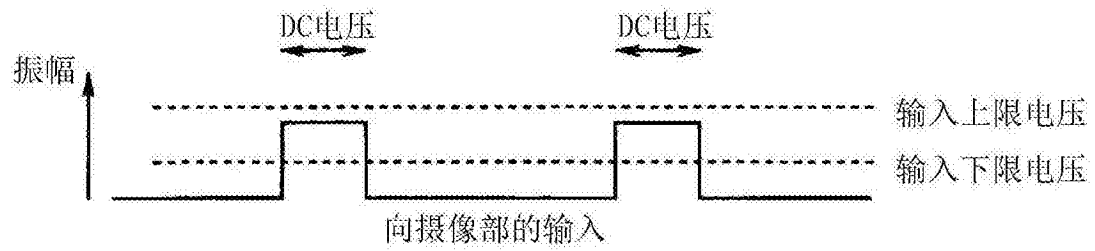


图8C

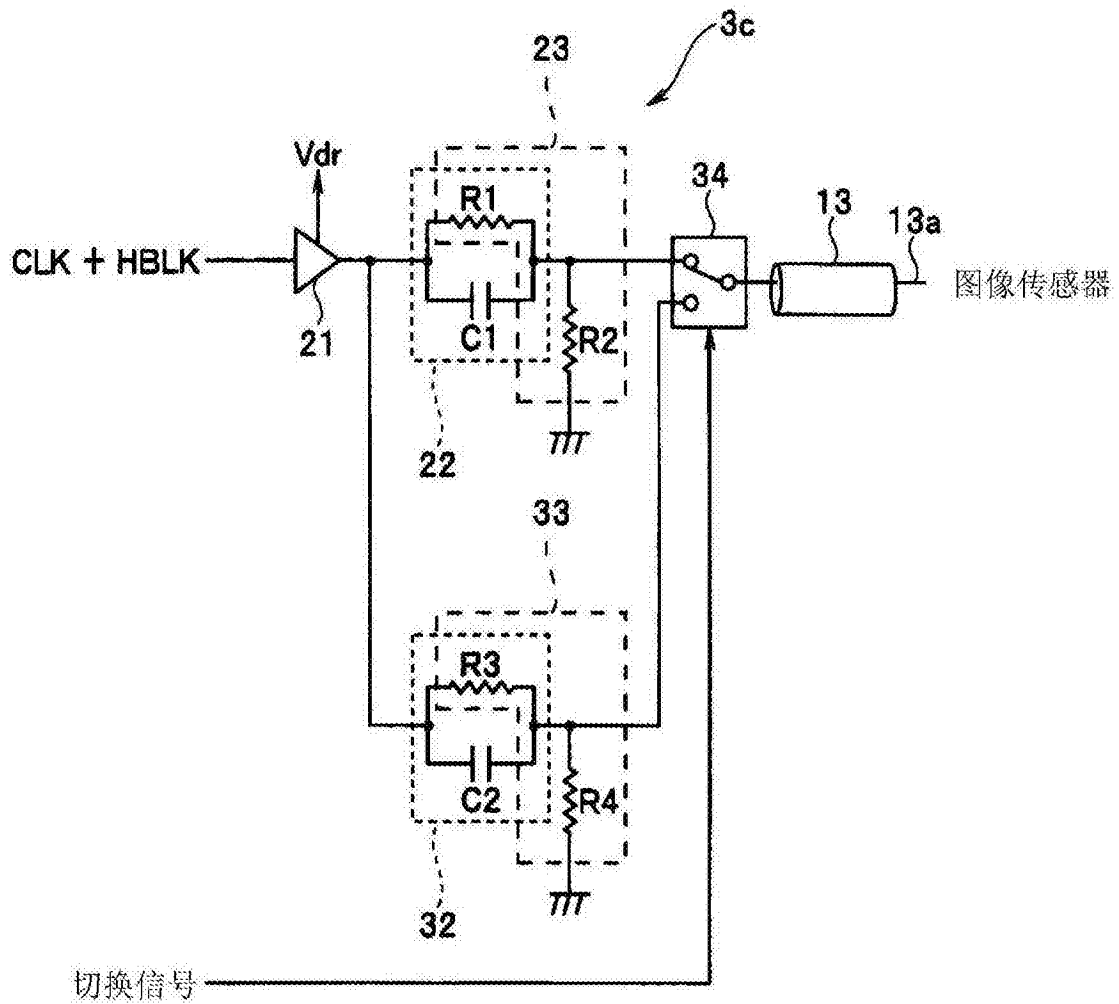


图9

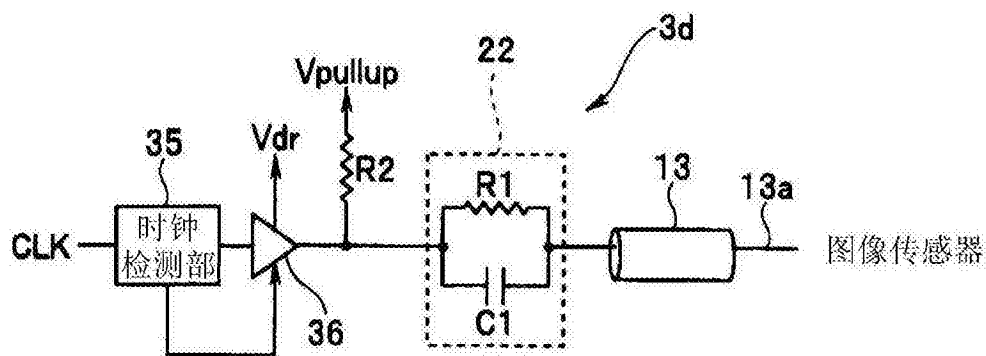


图10

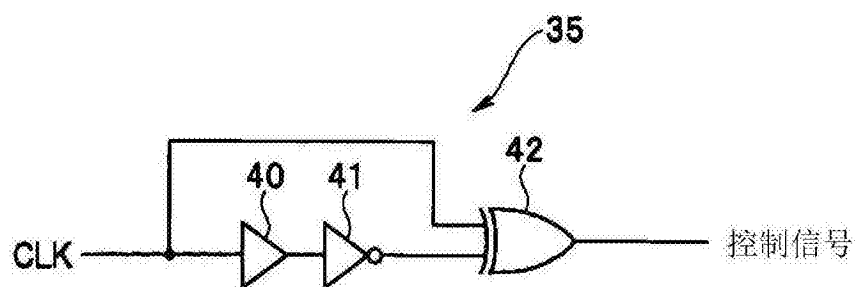


图11

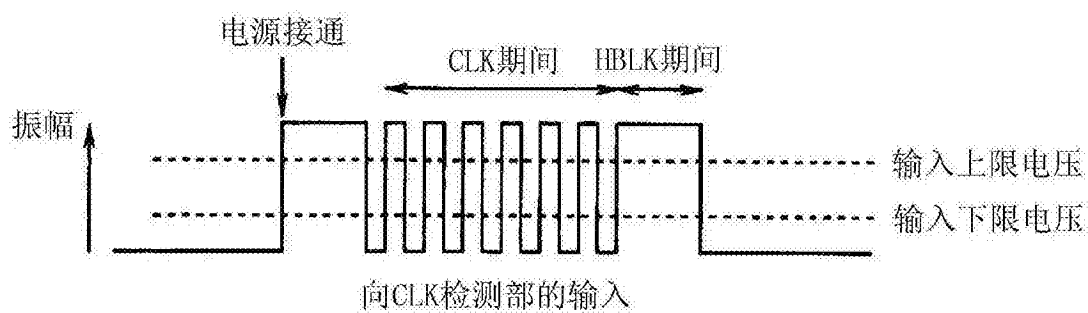


图12A

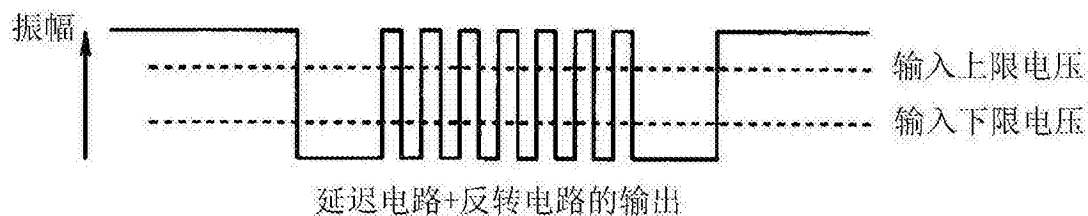


图12B

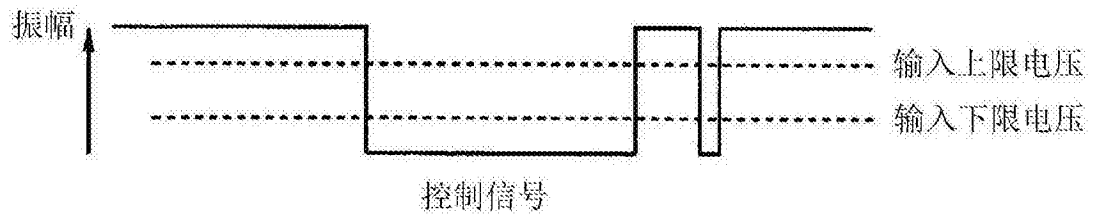


图12C

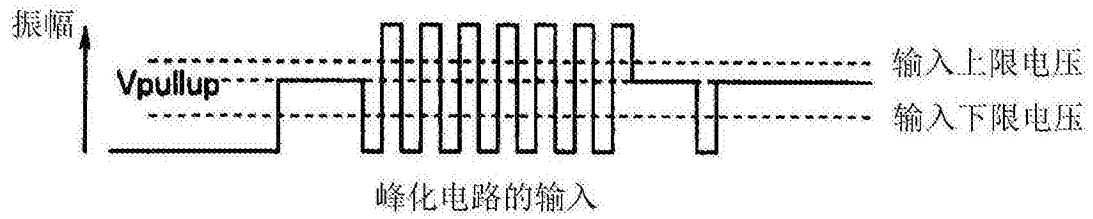


图12D

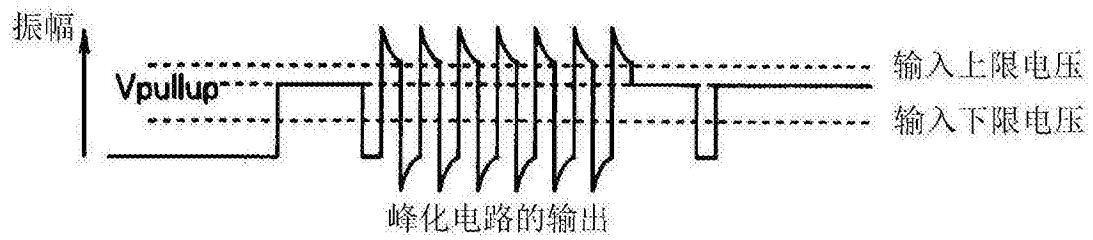


图12E

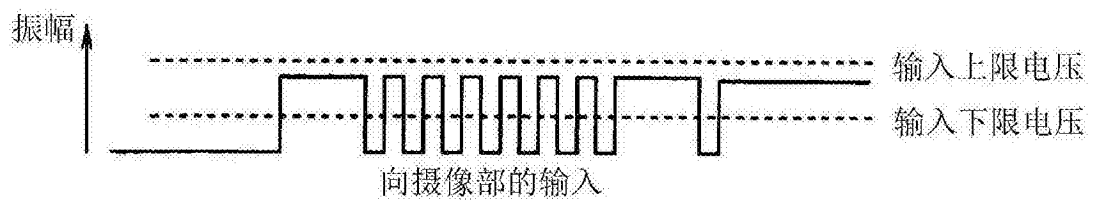


图12F

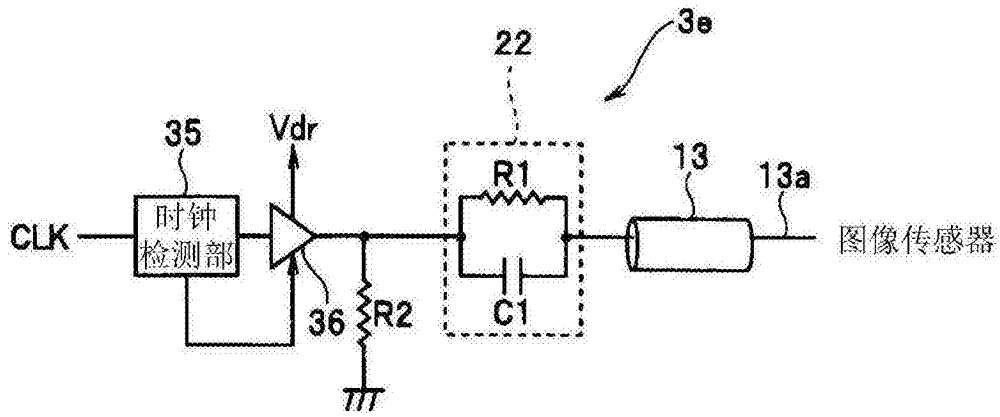


图13

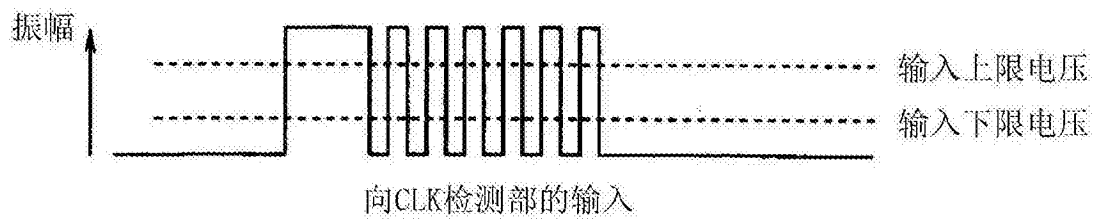


图14A

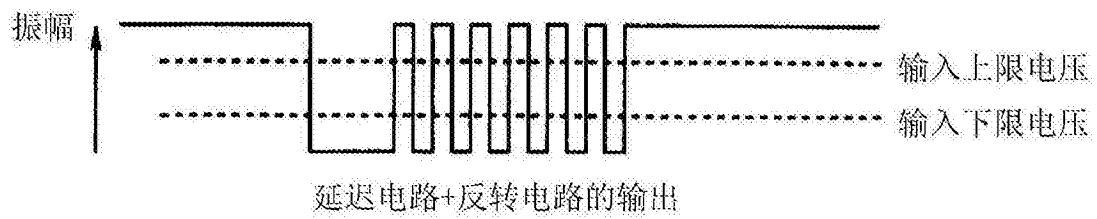


图14B

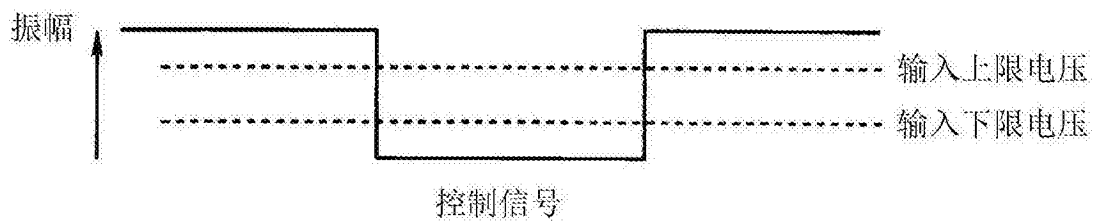


图14C

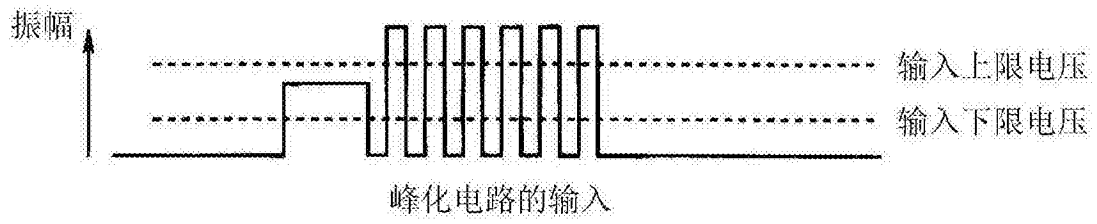


图14D

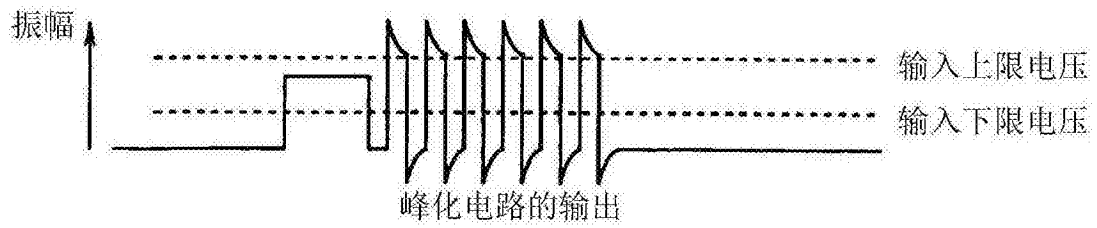


图14E



图14F

专利名称(译)	内窥镜系统		
公开(公告)号	CN105848560A	公开(公告)日	2016-08-10
申请号	CN201580003179.9	申请日	2015-06-05
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯株式会社		
当前申请(专利权)人(译)	奥林巴斯株式会社		
[标]发明人	曾根慎悟		
发明人	曾根慎悟		
IPC分类号	A61B1/04 G02B23/26 H04N7/18		
CPC分类号	H04N5/3698 A61B1/00009 A61B1/00045 A61B1/00114 A61B1/04 G02B23/26 H04N5/372 H04N5/3765 H04N7/18 H04N2005/2255		
代理人(译)	李辉		
优先权	2014119753 2014-06-10 JP		
其他公开文献	CN105848560B		
外部链接	Espacenet SIPO		

摘要(译)

内窥镜系统(1)由摄像部(12)、线缆(13)以及处理器(3)构成，该摄像部(12)具有图像传感器(14)，用于取得检查图像，该线缆(13)传送检查图像，该处理器(3)输入检查图像而进行图像处理和显示。处理器(3)具有：线缆驱动器(21)，其施加比摄像部(12)的输入电压规格高的电压以补偿线缆(13)对高频信号的衰减量，并输出用于驱动摄像部(12)的时钟信号；峰化电路(22)，其进行时钟信号的波形校正；以及DC电平限制电路(23)，其在从峰化电路(22)输入的时钟信号成为DC电压的情况下进行限制，使得DC电压的振幅电平不超过摄像部(12)的输入电压规格的电平。

