



(12) 发明专利申请

(10) 申请公布号 CN 105049689 A

(43) 申请公布日 2015. 11. 11

(21) 申请号 201510385731. 7

A61B 1/05(2006. 01)

(22) 申请日 2015. 06. 30

(71) 申请人 广东实联医疗器械有限公司

地址 510440 广东省广州市白云区白云大道  
北友谊路嘉禾生产基地八一科技园 E  
栋四楼

(72) 发明人 陈锦棋

(74) 专利代理机构 广州新诺专利商标事务所有  
限公司 44100

代理人 华辉 张奇洲

(51) Int. Cl.

H04N 5/225(2006. 01)

H04N 7/18(2006. 01)

A61B 1/045(2006. 01)

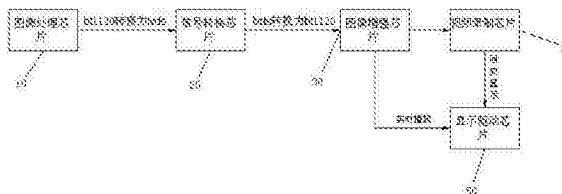
权利要求书5页 说明书14页 附图29页

(54) 发明名称

一种医用内窥镜的图像处理增强、视频录制及显示电路

(57) 摘要

本发明涉及一种医用内窥镜的图像处理增强、视频录制及显示电路,包括图像处理芯片、信号转换芯片、图像增强芯片、视频录制芯片和显示驱动芯片;所述信号转换芯片包括第一信号转换芯片和第二信号转换芯片;所述图像处理芯片将处理后的图像信号发送至第一信号转换芯片,并由该第一信号转换芯片发送至第二信号转换芯片;所述第二信号转换芯片将信号转换后发送至图像增强芯片;所述图像增强芯片将接收的视频图像进行增强处理,并同时发送至视频录制芯片和显示驱动芯片,由该视频录制芯片进行录制,由该显示驱动芯片进行实时播放;所述视频录制芯片完成视频录制后,发送至显示驱动芯片,进行视频回放。



1. 一种医用内窥镜的图像处理增强、视频录制及显示电路,其特征在于:包括图像处理芯片、信号转换芯片、图像增强芯片、视频录制芯片和显示驱动芯片;所述信号转换芯片包括第一信号转换芯片和第二信号转换芯片;所述第一信号转换芯片用于将 bt1120 信号转换为 lvds 信号;所述第二信号转换芯片用于将 lvds 信号转换为 bt1120 信号;

所述图像处理芯片将处理后的图像信号发送至第一信号转换芯片,并由该第一信号转换芯片发送至第二信号转换芯片;

所述第二信号转换芯片将信号转换后发送至图像增强芯片;

所述图像增强芯片将接收的视频图像进行增强处理,并同时发送至视频录制芯片和显示驱动芯片,由该视频录制芯片进行录制,由该显示驱动芯片进行实时播放;

所述视频录制芯片完成视频录制后,发送至显示驱动芯片,进行视频回放。

2. 根据权利要求 1 所述医用内窥镜的图像处理增强、视频录制及显示电路,其特征在于:

所述图像处理芯片包括:数据接收器、中心控制器、图像处理器、数据输出器;

——所述数据接收器,其用于接收外部的图像数据;

——所述中心控制器,其用于接收外部的触发信号,并相应控制所述数据接收器、图像处理器和数据输出器的工作状态;

——所述图像处理器,其用于对图像进行处理;所述图像处理器包括一白平衡固定电路,其用于根据预设的参数,进行白平衡的固定调整;

——所述数据输出器,其用于将处理后的图像数据进行输出;

所述第一信号转换芯片包括:控制器、数据读取器、信号格式转换器、串行器、数据输出器;

——所述控制器,其用于接收外部的触发信号,并控制数据读取器、信号格式转换器、串行器和数据输出器的工作;

——所述数据读取器,其用于接收外部的 bt1120 传输信号,并发送至信号格式转换器;

——所述信号格式转换器,其用于将 bt1120 视频信号转换为 lvds 的视频信号,并发送至串行器;

——所述串行器,其用于将并行数据转换为串行数据,并发送至数据输出器;

——所述数据输出器,用于将 lvds 信号数据输出至第二信号转换芯片;

所述第二信号转换芯片包括:控制器、数据读取器、信号格式转换器、并行器、数据输出器;

——所述控制器,其用于接收外部的触发信号,并控制数据读取器、信号格式转换器、并行器和数据输出器的工作;

——所述数据读取器,其用于第一信号转换芯片的 lvds 视频传输信号,并发送至信号格式转换器;

——所述信号格式转换器,其用于将 lvds 视频信号转换为 bt1120 的视频信号,并发送至并行器;

——所述并行器,其用于将串行数据转换为并行数据,并发送至数据输出器;

——所述数据输出器,用于将 bt1120 视频信号数据输出;

所述图像增强芯片包括：数据接收器、控制器、静态存储器、图像增强器、数据输出器和时钟发生器；

——所述数据接收器，其用于接收图像数据信号，并发送至该图像增强器；

——所述控制器，其用于接收外部触发信号，并相应控制数据接收器、图像增强器和数据输出器的工作状态；

——所述静态存储器，其用于存储图像增强器的驱动数据，以驱动该图像增强器的工作；

——所述图像增强器，其包括一图像边缘增强电路；所述图像边缘增强电路用于增强图像边缘的清晰度；

——所述数据输出器，其用于接收图像增强器处理后的图像数据，并进行数据输出；

——所述时钟发生器，其用于为图像增强芯片产生时钟信号；

所述视频录制芯片包括：数据接收器、视频编码器、视频解码器、数据输出器和处理器；

——所述数据接收器，用于接收外部的视频信号，并发送至视频编码器；

——所述视频编码器，用于对视频信号进行编码录制；

——所述视频解码器，用于对视频信号进行解码回放；

——所述数据输出器，用于对视频信号进行输出；

——所述处理器，用于控制数据接收器、视频编码器、视频解码器和数据输出器的工作；

所述显示驱动芯片包括：模拟信号接收器、数字信号接收器、模数转换器、复用器、输出格式转换器、数据输出器和控制器；

——所述模拟信号接收器，用于接收模拟信号，并发送至模数转换器；

——所述模数转换器，用于将模拟信号转换为数据信号，并发送至复用器；

——所述数据信号接收器，用于接收数据信号，并发送至复用器；

——所述复用器，用于将两路信号进行整合，并进行输出至输出格式转换器；

——所述输出格式转换器，用于将信号格式进行转换，并输出至数据输出器；

——所述数据输出器，将信号输出，并进行显示；

——所述控制器，用于控制模拟信号接收器、数字信号接收器、模数转换器、复用器、输出格式转换器和数据输出器的工作。

3. 根据权利要求 2 所述医用内窥镜的图像处理增强、视频录制及显示电路，其特征在于：

所述图像处理芯片还包括一倍频器，其用于将外部输入的触发信号的频率进行增倍处理，再发送至中心控制器；

所述第一信号转换芯片还包括一锁相回路，分别与信号格式转换器和串行器连接，用于统一整合时脉信号；

所述第二信号转换芯片还包括一锁相回路，分别与信号格式转换器和串行器连接，用于统一整合时脉信号；

所述图像增强芯片还包括一降噪处理器；所述数据接收器接收到的图像数据信号，发送至降噪处理器进行降噪处理，再转发至图像增强器；

所述视频录制芯片还包括一图像处理器,用于对数据接收器所接收的视频进行处理,并将处理后的图像发送至视频编码器;

所述显示驱动芯片还包括一视频解码器、场逆程数据处理器和存储器;

所述视频解码器,用于将模拟信号接收器接收的模拟信号进行解码,并发送至场逆程数据处理器;

所述场逆程数据处理器,用于将解码后的模拟信号插入数据行,并发送至所述存储器进行存储;

所述存储器,用于存储经场逆程数据处理器处理后的数据,并发送至输出格式转换器。

4. 根据权利要求 3 所述医用内窥镜的图像处理增强、视频录制及显示电路,其特征在于:

所述图像处理器还包括一曝光增益电路,用于增加曝光增益大小;

所述第一信号转换芯片还包括一时钟数据恢复器,其与数据读取器连接,用于从传输信道的失真和噪声中恢复数据;

所述第二信号转换芯片还包括一时钟数据恢复器,其与数据读取器连接,用于从传输信道的失真和噪声中恢复数据;

所述图像增强芯片还包括一动态存储器;所述降噪处理器处理后的图像数据,先发送至动态存储器进行存储,再转发至图像增强器;

所述视频录制芯片的图像处理器包括边缘增强电路和消除噪音干扰电路;

所述显示驱动芯片还包括一图像边缘平滑处理器,用于接收复位器的信号,并对视频图像的边缘进行平滑处理,再发送至格式转换器。

5. 根据权利要求 4 所述医用内窥镜的图像处理增强、视频录制及显示电路,其特征在于:

所述图像处理器还包括一光学探测电路和闪烁探测电路,其用于探测图像的亮度和闪烁情况,并将探测结果发送至曝光增益电路;

所述图像增强芯片还包括一像素自适应校对器;所述图像增强器先将处理后的图像数据发送至所述像素自适应校对器,由该像素自适应校对器进行像素适应校对,再发送至数据输出器。

6. 根据权利要求 5 所述医用内窥镜的视频采集增强电路,其特征在于:所述图像增强芯片还包括一视频信号倍增器和一存储信号倍增器;所述时钟发生器,将产生的时钟信号分别发送至视频信号倍增器和存储信号倍增器,并由该视频信号倍增器将时钟信号发送至数据接收器,由该存储信号倍增器将时钟信号发送至动态存储器和静态存储器。

7. 根据权利要求 1 所述医用内窥镜的图像处理增强、视频录制及显示电路,其特征在于:所述图像处理芯片外部设有:用于接收供电电压的电源端口、用于接收图像信号的信号接收端口、用于输出视频信号的视频信号端口、用于输出行场信号的行场信号端口、用于接收外部时钟信号的时钟信号端口、用于接收存储数据的数据接收端口和一用于接收外部通讯命令的通讯端口;

所述第一信号转换芯片外部设有:所述中心处理芯片外部设有:用于接收供电电压的电源端口、用于接收 bt1120 视频信号的信号接收端口、用于输出 1vds 视频信号的视频信号端口和用于输出行场信号的行场信号端口;

所述第二信号转换芯片外部设有：所述中心处理芯片外部设有：用于接收供电电压的电源端口、用于接收 lvds 视频信号的信号接收端口和用于输出 bt1120 视频信号的视频信号端口；

所述图像增强芯片外部设有：用于接收供电电压的电源端口、用于接收图像信号的信号接收端口、用于输出视频信号的信号接收端口、用于输出行场信号的行场信号端口、用于接收外部时钟信号的时钟信号端口和用于接收存储数据的数据接收端口；

所述视频录制芯片外部设有：电源端口、视频输入端口、视频输出端口和通讯端口；所述视频输入端口与该视频录制芯片内部的数据接收器连接，用于接收外部的视频数据；所述视频输出端口，与所述数据输出器连接，用于输出视频数据；所述通讯端口，与所述处理器连接，用于接收外部的串口命令；

所述显示驱动芯片外部设有：电源端口、视频输入端口、视频输出端口和通讯端口；所述视频输入端口与该视频录制芯片内部的数据接收器连接，用于接收外部的视频数据；所述视频输出端口，与所述数据输出器连接，用于输出视频数据；所述通讯端口，与所述处理器连接，用于接收外部的串口命令。

8. 根据权利要求 7 所述医用内窥镜的图像处理增强、视频录制及显示电路，其特征在于：所述图像处理芯片的电源端口外接有一用于稳压的滤波电路；所述滤波电路包括一个电感和至少一个电容；所述电感一端与外部电源连接，另一端分别与每个电容连接，所述每个电容的另一端与接地；所述电感与电容连接的一端接入电源端口；

所述图像处理芯片的电源端口外接有一用于稳压的滤波电路；所述滤波电路包括一个电感和至少一个电容；所述电感一端与外部电源连接，另一端分别与每个电容连接，所述每个电容的另一端与接地；所述电感与电容连接的一端接入电源端口；

所述视频录制芯片的电源端口外接有一滤波电路；所述滤波电路包括一磁珠和至少一个电容；所述磁珠与电容的一端连接，且该电容的另一端接地；所述电源端口连接于磁珠和电容之间；

所述显示驱动芯片电源端口外接有一滤波电路；所述滤波电路包括一磁珠和至少一个电容；所述磁珠与电容的一端连接，且该电容的另一端接地；所述电源端口连接于磁珠和电容之间。

9. 根据权利要求 8 所述医用内窥镜的图像处理增强、视频录制及显示电路，其特征在于：所述图像处理芯片的时钟信号端口外接一时钟电路，其包括一钟振芯片；所述钟振芯片的电源端通过一滤波电路与电源连接，该钟振芯片的输出端通过一调试电路与所述时钟信号端口连接；所述滤波电路包括由一电感和电容串联组成，所述电感的一端与电源连接，另一端与电容连接，且该电容的另一端接地；所述钟振芯片的电源端与连接与电感和电容之间；所述调试电路由电阻和电容组成；该调试电路的电阻的一端与钟振的输出端连接，另一端与电容连接，且该电容的另一端接地；所述时钟信号端口连接于该电阻与电容之间；

所述图像增强芯片的时钟信号端口外接一时钟电路，其包括一钟振芯片；所述钟振芯片的电源端通过一滤波电路与电源连接，该钟振芯片的输出端与所述时钟信号端口连接；所述滤波电路包括由一电感和电容串联组成，所述电感的一端与电源连接，另一端与电容连接，且该电容的另一端接地。

10. 根据权利要求 9 所述医用内窥镜的图像处理增强、视频录制及显示电路,其特征在  
于:所述图像处理芯片的数据接收端口外接有一存储器电路,其包括一存储器、连接在该存  
储器的电压端口的滤波电路,以及连接在该存储器的输出端口的电阻。

## 一种医用内窥镜的图像处理增强、视频录制及显示电路

### 技术领域

[0001] 本发明涉及一种图像处理电路,特别是一种用于医用内窥镜的图像处理增强、视频录制及显示电路。

### 背景技术

[0002] 内窥镜是一种常用的医疗器械,由可弯曲部分、光源及一组镜头组成。经人体的天然孔道,或者是经手术做的小切口进入人体内,使用时将内窥镜导入预检查的器官,可直接窥视有关部位的变化。

[0003] 当内窥镜在人体内部时,通过该内窥镜的镜头部分进行视频采集,并将采集后的视频传输至主机后台进行图像处理,并进行实时播放。然后,由于医生在手术过程中,可能需要对某一个画面或视频重复观看。

[0004] 其中,图像质量的好坏直接影响着内窥镜的使用效果。现有的一般使用电子内窥镜进行观察,并将观察后的图像发送至外部连接的处理系统进行图像处理。然而,由于在人体内进行图像采集时,会由于人体内部的各种原因,而导致出现噪音干扰、亮度无法自动调节或由于灯光的颜色而导致图像出现色差,如此导致在后期的图像处理中,难以还原真实的图像,使医生在观察时难以辨认。因此需要提供一种专门用于增强图像质量,以及录制内窥镜采集的视频的电路。

### 发明内容

[0005] 本发明在于克服现有技术的缺点与不足,提供一种用于医用内窥镜的图像处理增强及录制电路。

[0006] 本发明通过以下技术方案实现:一种医用内窥镜的图像处理增强、视频录制及显示电路,其特征在于:包括图像处理芯片、信号转换芯片、图像增强芯片、视频录制芯片和显示驱动芯片;所述信号转换芯片包括第一信号转换芯片和第二信号转换芯片;所述第一信号转换芯片用于将bt1120信号转换为lvds信号;所述第二信号转换芯片用于将lvds信号转换为bt1120信号;

[0007] 所述图像处理芯片将处理后的图像信号发送至第一信号转换芯片,并由该第一信号转换芯片发送至第二信号转换芯片;

[0008] 所述第二信号转换芯片将信号转换后发送至图像增强芯片;

[0009] 所述图像增强芯片将接收的视频图像进行增强处理,并同时发送至视频录制芯片和显示驱动芯片,由该视频录制芯片进行录制,由该显示驱动芯片进行实时播放;

[0010] 所述视频录制芯片完成视频录制后,发送至显示驱动芯片,进行视频回放。

[0011] 相比于现有技术,本发明通过在镜头部分增加一图像处理芯片,对采集的图像进行处理,在主机后台上增加一图像增强芯片,进行二级图像增强,使最后输出的图像更加清晰,最后再分别发送至视频录制芯片和显示驱动芯片,进行对视频录制和实时播放;而视频录制芯片和驱动显示芯片连接,可以由该驱动显示芯片进行录像回放。

[0012] 首先,在图像处理芯片中划分为多个功能模块,分别并由各个功能模块独立协调工作,能够实现低功耗、低照度,以及可以是输出的画面更加高清。同时,进一步在该图像处理器中设置一白平衡固定电路,用于将该白平衡参数进行固定,无需在工作时进行白平衡的调节,从而防止出现色差干扰的现象。

[0013] 然后,在图像增强芯片中也划分为多个功能模块,分别并由各个功能模块独立协调工作,能够实现对图像的增强处理。同时,进一步在该图像增强器中设置一图像边缘增强电路,用以增强图像边缘的清晰度。

[0014] 另外,为了提高信号传输的稳定性,本发明通过先将 bt1120 信号转换为 lvds 信号,从而稳定的传输,并具有低噪声能力。然后,在将 lvds 信号还原为 bt1120 信号,从而保证了后续播放的画面的质量。

[0015] 作为本发明的进一步改进,所述图像处理芯片包括:数据接收器、中心控制器、图像处理器、数据输出器;

[0016] ——所述数据接收器,其用于接收外部的图像数据;

[0017] ——所述中心控制器,其用于接收外部的触发信号,并相应控制所述数据接收器、图像处理器和数据输出器的工作状态;

[0018] ——所述图像处理器,其用于对图像进行处理;所述图像处理器包括一白平衡固定电路,其用于根据预设的参数,进行白平衡的固定调整;

[0019] ——所述数据输出器,其用于将处理后的图像数据进行输出;

[0020] 所述第一信号转换芯片包括:控制器、数据读取器、信号格式转换器、串行器、数据输出器;

[0021] ——所述控制器,其用于接收外部的触发信号,并控制数据读取器、信号格式转换器、串行器和数据输出器的工作;

[0022] ——所述数据读取器,其用于接收外部的 bt1120 传输信号,并发送至信号格式转换器;

[0023] ——所述信号格式转换器,其用于将 bt1120 视频信号转换为 lvds 的视频信号,并发送至串行器;

[0024] ——所述串行器,其用于将并行数据转换为串行数据,并发送至数据输出器;

[0025] ——所述数据输出器,用于将 lvds 信号数据输出至第二信号转换芯片;

[0026] 所述第二信号转换芯片包括:控制器、数据读取器、信号格式转换器、并行器、数据输出器;

[0027] ——所述控制器,其用于接收外部的触发信号,并控制数据读取器、信号格式转换器、并行器和数据输出器的工作;

[0028] ——所述数据读取器,其用于第一信号转换芯片的 lvds 视频传输信号,并发送至信号格式转换器;

[0029] ——所述信号格式转换器,其用于将 lvds 视频信号转换为 bt1120 的视频信号,并发送至并行器;

[0030] ——所述并行器,其用于将串行数据转换为并行数据,并发送至数据输出器;

[0031] ——所述数据输出器,用于将 bt1120 视频信号数据输出;

[0032] 所述图像增强芯片包括:数据接收器、控制器、静态存储器、图像增强器、数据输出

器和时钟发生器；

[0033] ——所述数据接收器,其用于接收图像数据信号,并发送至该图像增强器；

[0034] ——所述控制器,其用于接收外部触发信号,并相应控制数据接收器、图像增强器和数据输出器的工作状态；

[0035] ——所述静态存储器,其用于存储图像增强器的驱动数据,以驱动该图像增强器的工作；

[0036] ——所述图像增强器,其包括一图像边缘增强电路;所述图像边缘增强电路用于增强图像边缘的清晰度；

[0037] ——所述数据输出器,其用于接收图像增强器处理后的图像数据,并进行数据输出；

[0038] ——所述时钟发生器,其用于为图像增强芯片产生时钟信号；

[0039] 所述视频录制芯片包括:数据接收器、视频编码器、视频解码器、数据输出器和处理器；

[0040] ——所述数据接收器,用于接收外部的视频信号,并发送至视频编码器；

[0041] ——所述视频编码器,用于对视频信号进行编码录制；

[0042] ——所述视频解码器,用于对视频信号进行解码回放；

[0043] ——所述数据输出器,用于对视频信号进行输出；

[0044] ——所述处理器,用于控制数据接收器、视频编码器、视频解码器和数据输出器的工作；

[0045] 所述显示驱动芯片包括:模拟信号接收器、数字信号接收器、模数转换器、复用器、输出格式转换器、数据输出器和控制器；

[0046] ——所述模拟信号接收器,用于接收模拟信号,并发送至模数转换器；

[0047] ——所述模数转换器,用于将模拟信号转换为数据信号,并发送至复用器；

[0048] ——所述数据信号接收器,用于接收数据信号,并发送至复用器；

[0049] ——所述复用器,用于将两路信号进行整合,并进行输出至输出格式转换器；

[0050] ——所述输出格式转换器,用于将信号格式进行转换,并输出至数据输出器；

[0051] ——所述数据输出器,将信号输出,并进行显示；

[0052] ——所述控制器,用于控制模拟信号接收器、数字信号接收器、模数转换器、复用器、输出格式转换器和数据输出器的工作。

[0053] 作为本发明的进一步改进,所述图像处理芯片还包括一倍频器,其用于将外部输入的触发信号的频率进行增倍处理,再发送至中心控制器；

[0054] 所述第一信号转换芯片还包括一锁相回路,分别与信号格式转换器和串行器连接,用于统一整合时脉信号；

[0055] 所述第二信号转换芯片还包括一锁相回路,分别与信号格式转换器和串行器连接,用于统一整合时脉信号；

[0056] 所述图像增强芯片还包括一降噪处理器;所述数据接收器接收到的图像数据信号,发送至降噪处理器进行降噪处理,再转发至图像增强器；

[0057] 所述视频录制芯片还包括一图像处理器,用于对数据接收器所接收的视频进行处理,并将处理后的图像发送至视频编码器；

- [0058] 所述显示驱动芯片还包括一视频解码器、场逆程数据处理器和存储器；
- [0059] 所述视频解码器，用于将模拟信号接收器接收的模拟信号进行解码，并发送至场逆程数据处理器；
- [0060] 所述场逆程数据处理器，用于将解码后的模拟信号插入数据行，并发送至所述存储器进行存储；
- [0061] 所述存储器，用于存储经场逆程数据处理器处理后的数据，并发送至输出格式转换器。
- [0062] 作为本发明的进一步改进，所述图像处理器还包括一曝光增益电路，用于增加曝光增益大小；
- [0063] 所述第一信号转换芯片还包括一时钟数据恢复器，其与数据读取器连接，用于从传输信道的失真和噪声中恢复数据；
- [0064] 所述第二信号转换芯片还包括一时钟数据恢复器，其与数据读取器连接，用于从传输信道的失真和噪声中恢复数据；
- [0065] 所述图像增强芯片还包括一动态存储器；所述降噪处理器处理后的图像数据，先发送至动态存储器进行存储，再转发至图像增强器；
- [0066] 所述视频录制芯片的图像处理器包括边缘增强电路和消除噪音干扰电路；
- [0067] 所述显示驱动芯片还包括一图像边缘平滑处理器，用于接收复位器的信号，并对视频图像的边缘进行平滑处理，再发送至格式转换器。
- [0068] 作为本发明的进一步改进，所述图像处理器还包括一光学探测电路和闪烁探测电路，其用于探测图像的亮度和闪烁情况，并将探测结果发送至曝光增益电路；
- [0069] 所述图像增强芯片还包括一像素自适应校对器；所述图像增强器先将处理后的图像数据发送至所述像素自适应校对器，由该像素自适应校对器进行像素适应校对，再发送至数据输出器。
- [0070] 作为本发明的进一步改进，所述图像增强芯片还包括一视频信号倍增器和一存储信号倍增器；所述时钟发生器，将产生的时钟信号分别发送至视频信号倍增器和存储信号倍增器，并由该视频信号倍增器将时钟信号发送至数据接收器，由该存储信号倍增器将时钟信号发送至动态存储器和静态存储器。
- [0071] 作为本发明的进一步改进，所述图像处理芯片外部设有：用于接收供电电压的电源端口、用于接收图像信号的信号接收端口、用于输出视频信号的视频信号端口、用于输出行场信号的行场信号端口、用于接收外部时钟信号的时钟信号端口、用于接收存储数据的数据接收端口和一用于接收外部通讯命令的通讯端口；
- [0072] 所述第一信号转换芯片外部设有：所述中心处理芯片外部设有：用于接收供电电压的电源端口、用于接收 bt1120 视频信号的信号接收端口、用于输出 1vds 视频信号的视频信号端口和用于输出行场信号的行场信号端口；
- [0073] 所述所述第二信号转换芯片外部设有：所述中心处理芯片外部设有：用于接收供电电压的电源端口、用于接收 1vds 视频信号的信号接收端口和用于输出 bt1120 视频信号的视频信号端口；
- [0074] 所述图像增强芯片外部设有：用于接收供电电压的电源端口、用于接收图像信号的信号接收端口、用于输出视频信号的视频信号端口、用于输出行场信号的行场信号端口、

用于接收外部时钟信号的时钟信号端口和用于接收存储数据的数据接收端口；

[0075] 所述视频录制芯片外部设有：电源端口、视频输入端口、视频输出端口和通讯端口；所述视频输入端口与该视频录制芯片内部的数据接收器连接，用于接收外部的视频数据；所述视频输出端口，与所述数据输出器连接，用于输出视频数据；所述通讯端口，与所述处理器连接，用于接收外部的串口命令；

[0076] 所述显示驱动芯片外部设有：电源端口、视频输入端口、视频输出端口和通讯端口；所述视频输入端口与该视频录制芯片内部的数据接收器连接，用于接收外部的视频数据；所述视频输出端口，与所述数据输出器连接，用于输出视频数据；所述通讯端口，与所述处理器连接，用于接收外部的串口命令。

[0077] 作为本发明的进一步改进，所述图像处理芯片的电源端口外接有一用于稳压的滤波电路；所述滤波电路包括一个电感和至少一个电容；所述电感一端与外部电源连接，另一端分别与每个电容连接，所述每个电容的另一端与接地；所述电感与电容连接的一端接入电源端口；

[0078] 所述图像处理芯片的电源端口外接有一用于稳压的滤波电路；所述滤波电路包括一个电感和至少一个电容；所述电感一端与外部电源连接，另一端分别与每个电容连接，所述每个电容的另一端与接地；所述电感与电容连接的一端接入电源端口；

[0079] 所述视频录制芯片的电源端口外接有一滤波电路；所述滤波电路包括一磁珠和至少一个电容；所述磁珠与电容的一端连接，且该电容的另一端接地；所述电源端口连接于磁珠和电容之间；

[0080] 所述显示驱动芯片电源端口外接有一滤波电路；所述滤波电路包括一磁珠和至少一个电容；所述磁珠与电容的一端连接，且该电容的另一端接地；所述电源端口连接于磁珠和电容之间。

[0081] 作为本发明的进一步改进，所述图像处理芯片的时钟信号端口外接一时钟电路，其包括一钟振芯片；所述钟振芯片的电源端通过一滤波电路与电源连接，该钟振芯片的输出端通过一调试电路与所述时钟信号端口连接；所述滤波电路包括由一电感和电容串联组成，所述电感的一端与电源连接，另一端与电容连接，且该电容的另一端接地；所述钟振芯片的电源端与连接与电感和电容之间；所述调试电路由电阻和电容组成；该调试电路的电阻的一端与钟振的输出端连接，另一端与电容连接，且该电容的另一端接地；所述时钟信号端口连接于该电阻与电容之间；

[0082] 所述图像增强芯片的时钟信号端口外接一时钟电路，其包括一钟振芯片；所述钟振芯片的电源端通过一滤波电路与电源连接，该钟振芯片的输出端与所述时钟信号端口连接；所述滤波电路包括由一电感和电容串联组成，所述电感的一端与电源连接，另一端与电容连接，且该电容的另一端接地。

[0083] 作为本发明的进一步改进，所述图像处理芯片的数据接收端口外接有一存储器电路，其包括一存储器、连接在该存储器的电压端口的滤波电路，以及连接在该存储器的输出端口的电阻。

[0084] 为了更好地理解和实施，下面结合附图详细说明本发明。

附图说明

- [0085] 图 1 是本发明的芯片连接示意图。
- [0086] 图 2 是图像处理芯片的内部模块连接示意图。
- [0087] 图 3 是图像处理芯片的图像处理器的电路模块示意图。
- [0088] 图 4 是图像处理芯片的电压部分电路图。
- [0089] 图 5 是图像处理芯片的外部端口电路图。
- [0090] 图 6 是图像处理芯片的 3.3V 电压的滤波电路的电路图。
- [0091] 图 7 是图像处理芯片的 1.8V 电压的滤波电路的电路图。
- [0092] 图 8 是图像处理芯片的 1.2V 电压的滤波电路的电路图。
- [0093] 图 9 是图像处理芯片的信号接收端口的局部放大图。
- [0094] 图 10 是图像处理芯片的视频信号端口的局部放大图。
- [0095] 图 11 是图像处理芯片的行场信号端口的局部放大图。
- [0096] 图 12 是图像处理芯片的时钟电路的示意图。
- [0097] 图 13 是图像处理芯片的存储电路的示意图。
- [0098] 图 14 是图像处理芯片的通讯端口的局部放大图。
- [0099] 图 15 是第一信号转换芯片的内部器件连接示意图。
- [0100] 图 16 是第二信号转换芯片的内部模块连接示意图。
- [0101] 图 17 是第一信号转换芯片的外部端口连接示意图。
- [0102] 图 18 是第一信号转换芯片的电源端口的局部放大示意图。
- [0103] 图 19 是第一信号转换芯片的信号接收端口的局部放大图。
- [0104] 图 20 是第一信号转换芯片的视频信号端口的局部放大图。
- [0105] 图 21 是第一信号转换芯片的行场信号端口的局部放大图。
- [0106] 图 22 是第二信号转换芯片的外部连接电路图。
- [0107] 图 23 是第二信号转换芯片的信号接收端口的局部放大图。
- [0108] 图 24 是第二信号转换芯片的视频信号端口的局部放大图。
- [0109] 图 25 是第二信号转换芯片的行场信号端口的局部放大图。
- [0110] 图 26 是图像增强芯片的内部模块连接示意图。
- [0111] 图 27 是图像增强芯片的第一部分外部连接电路图。
- [0112] 图 28 是图像增强芯片的第二部分外部连接电路图。
- [0113] 图 29 是图像增强芯片的 3.3V 电压的稳压滤波电路的电路图。
- [0114] 图 30 是图像增强芯片的 3.3V 转换为 1.8V 的电源转换电路图。
- [0115] 图 31 是图像增强芯片的 3.3V 转换为 1.2V 的电源转换电路图。
- [0116] 图 32 是图像增强芯片的信号接收端口的局部放大图。
- [0117] 图 33a 是图像增强芯片的视频信号端口第一部分的局部放大图。
- [0118] 图 33b 是图像增强芯片的视频信号端口第二部分的局部放大图。
- [0119] 图 34 是图像增强芯片的时钟电路的电路图。
- [0120] 图 35 是图像增强芯片的行场信号端口的局部放大图。
- [0121] 图 36 是视频录制芯片的内部器件连接示意图。
- [0122] 图 37 是视频录制芯片的视频输入电路图。
- [0123] 图 38 是视频录制芯片的视频输出电路图。

- [0124] 图 39 是视频录制芯片的和通讯输入电路图。
- [0125] 图 40 是视频录制芯片的电源端口的局部放大图。
- [0126] 图 41 是视频录制芯片的通讯端口的局部放大图。
- [0127] 图 42 是显示驱动芯片的内部器件连接示意图。
- [0128] 图 43 是显示驱动芯片的外部信号输入电路图。
- [0129] 图 44 是显示驱动芯片的外部信号输出电路图。
- [0130] 图 45 是显示驱动芯片的电源端口的局部放大图。
- [0131] 图 46 是显示驱动芯片的视频输入端口的局部放大图。
- [0132] 图 47 是显示驱动芯片的视频输出端口的局部放大图。

### 具体实施方式

[0133] 请参阅图 1,其为本发明的芯片连接示意图。本发明提供了一种医用内窥镜的图像处理增强、视频录制及显示电路,包括图像处理芯片 10、信号转换芯片 20 和图像增强芯片 30 ;所述信号转换芯片 20 包括第一信号转换芯片 21 和第二信号转换芯片 22 ;所述第一信号转换芯片 21 用于将 bt1120 信号转换为 lvds 信号 ;所述第二信号转换芯片 22 用于将 lvds 信号转换为 bt1120 信号 ;所述图像处理芯片 10 将处理后的图像信号发送至第一信号转换芯片 21,并由该第一信号转换芯片 21 发送至第二信号转换芯片 22 ;所述第二信号转换芯片 22 将信号转换后发送至图像增强芯片 30。

[0134] 请参阅图 2,其为图像处理芯片的内部模块连接示意图。所述图像处理芯片包括 :数据接收器 11、中心控制器 12、图像处理器 13、数据输出器 14。

[0135] 所述数据接收器 11,其用于接收外部的图像数据 ;

[0136] 所述中心控制器 12,其用于接收外部的触发信号,并相应控制所述数据接收器、图像处理器和数据输出器的工作状态 ;

[0137] 所述图像处理器 13,其用于对图像进行处理。

[0138] 所述数据输出器 14,其用于将处理后的图像数据进行输出。

[0139] 进一步,所述图像处理芯片还包括一倍频器 15,其用于将外部输入的触发信号的频率进行增倍处理,再发送至中心控制器 12。

[0140] 请参阅图 3,其为图像处理芯片的图像处理器的电路模块示意图。具体的,所述图像处理器 13 包括一镜头阴影补偿电路 131、光学探测电路 132、闪烁探测电路 133、曝光增益电路 134 和白平衡固定电路 135。

[0141] 所述镜头阴影补偿电路 131,其用于将镜头产生的阴影进行补偿处理。

[0142] 所述光学探测电路 132 和闪烁探测电路 133,其用于探测图像的亮度和闪烁情况,并将探测结果发送至曝光增益电路。

[0143] 所述曝光增益电路 134,用于增加曝光增益大小。

[0144] 所述白平衡固定电路 135,其用于根据预设的参数,进行白平衡的固定调整。

[0145] 请同时参阅图 4 和图 5,其分别为图像处理芯片的电压部分和其他外部端口电路图。另外,为了为了适应该图像处理芯片的应用,进一步在所述图像处理芯片外部设有 :用于接收供电电压的电源端口 101、用于接收图像信号的信号接收端口 102、用于输出视频信号的视频信号端口 103、用于输出行场信号的行场信号端口 104、用于接收外部时钟信号的

时钟信号端口 105、用于接收存储数据的数据接收端口 106 和一用于接收外部通讯命令的通讯端口 107。

[0146] 请参阅图 6-8,其分别为图像处理芯片的 3.3V、1.8V 和 1.2V 的电路图。进一步,所述电源端口 101 外接有一用于稳压的滤波电路;所述滤波电路包括一个电感和至少一个电容;所述电感一端与外部电源连接,另一端分别与每个电容连接,所述每个电容的另一端与接地;所述电感与电容连接的一端接入电源端口。具体的,所述图像处理芯片的外接电压包括:3.3V、1.8V 和 1.2V 三种。其中,3.3V 电压接入电路包括 2 个电容,1.8V 电压接入电路包括 5 个电容,1.2V 的电压接入电路包括 6 个电容,以分别滤掉不同频率的干扰信号。

[0147] 请参阅图 9,其为图像处理芯片的信号接收端口的局部放大图。所述信号接收端口 102 包括 8 个引脚,用于接收外部的视频图像信号。

[0148] 请参阅图 10,其为图像处理芯片的视频信号端口的局部放大图。所述视频信号端口 103 包括两组不同格式的视频信号,进行双路输出,以方便分别进行实时播放和录制。

[0149] 请参阅图 11,其为图像处理芯片的行场信号端口的局部放大图。所述行场信号端口 104 用于控制视频输出的频率和顺序。比如:可以控制视频信号在屏幕上的显示频率和显示顺序,可以从上之下每行输出,也可以是从左至右输出。

[0150] 请参阅图 12,其为图像处理芯片的时钟电路的示意图。所述时钟信号端口 105 外接一时钟电路,其包括一钟振芯片;所述钟振芯片的电源端通过一滤波电路与电源连接,该钟振芯片的输出端通过一调试电路与所述时钟信号端口连接;所述滤波电路包括由一电感和电容串联组成,所述电感的一端与电源连接,另一端与电容连接,且该电容的另一端接地;所述钟振芯片的电源端与连接与电感和电容之间;所述调试电路由电阻和电容组成;该调试电路的电阻的一端与钟振的输出端连接,另一端与电容连接,且该电容的另一端接地;所述时钟信号端口连接于该电阻与电容之间。

[0151] 请参阅图 13,其为图像处理芯片的存储电路的示意图。进一步,所述数据接收端口 106 外接有一存储器电路,其包括一存储器、连接在该存储器的电压端口的滤波电路,以及连接在该存储器的输出端口的电阻。

[0152] 请参阅图 14,其为图像处理芯片的通讯端口的局部放大图。所述通讯端口 107 用于接收外部传输的触发命令,以触发该图像处理芯片的进行工作。

[0153] 请参阅图 15,其为第一信号转换芯片的内部器件连接示意图。所述第一信号转换芯片 21 包括:控制器 211、数据读取器 212、信号格式转换器 213、串行器 214、数据输出器 215、锁相回路 216 和时钟数据恢复器 217;

[0154] 所述控制器 211,其用于接收外部的触发信号,并控制数据读取器 212、信号格式转换器 213、串行器 214 和数据输出器 215 的工作;

[0155] 所述数据读取器 212,其用于接收外部的 bt1120 传输信号,并发送至信号格式转换器;

[0156] 所述信号格式转换器 213,其用于将 bt1120 视频信号转换为 lvds 的视频信号,并发送至串行器;

[0157] 所述串行器 214,其用于将并行数据转换为串行数据,并发送至数据输出器;

[0158] 所述数据输出器 215,用于将 lvds 信号数据输出至第二信号转换芯片。

[0159] 所述锁相回路 216,分别与信号格式转换器和串行器连接,用于统一整合时脉信

号。

[0160] 所述时钟数据恢复器 217,其与数据读取器连接,用于从传输信道的失真和噪声中恢复数据。

[0161] 请参阅图 16,其为第二信号转换芯片的内部模块连接示意图。所述第二信号转换芯片 22 包括:控制器 221、数据读取器 222、信号格式转换器 223、并行器 224、数据输出器 225、锁相回路 226 和时钟数据恢复器 227;

[0162] 所述控制器 221,其用于接收外部的触发信号,并控制数据读取器 222、信号格式转换器 223、并行器 224 和数据输出器 225 的工作;

[0163] 所述数据读取器 222,其用于第一信号转换芯片的 lvds 视频传输信号,并发送至信号格式转换器;

[0164] 所述信号格式转换器 223,其用于将 lvds 视频信号转换为 bt1120 的视频信号,并发送至并行器 224;

[0165] 所述并行器 224,其用于将串行数据转换为并行数据,并发送至数据输出器;

[0166] 所述数据输出器 225,用于将 bt1120 视频信号数据输出。

[0167] 所述锁相回路 226,分别与信号格式转换器和并行器连接,用于统一整合时脉信号。

[0168] 所述时钟数据恢复器 227,其与数据读取器 222 连接,用于从传输信道的失真和噪声中恢复数据。

[0169] 请参阅图 17,其为第一信号转换芯片的外部端口连接示意图。所述第一信号转换芯片外部设有:所述中心处理芯片外部设有:用于接收供电电压的电源端口 2101、用于接收 bt1120 视频信号的信号接收端口 2102、用于输出 lvds 视频信号的视频信号端口 2103 和用于输出行场信号的行场信号端口 2104。

[0170] 请同时参阅图 18,其为第一信号转换芯片的电源端口的局部放大示意图。所述电源端口 2101 处外接有用于过滤交流电的电容。

[0171] 请参阅图 19,其为第一信号转换芯片的信号接收端口的局部放大图。所述信号接收端口 2102,其与所述数据读取器 21 连接;具体的,该信号接收端口包括了 20 个引脚,用于接收外部 bt1120 的视频信号。

[0172] 请参阅图 20,其为第一信号转换芯片的视频信号端口的局部放大图。所述视频信号端口 2103 包括了 4 个输出引脚,用于输出 lvds 视频信号,且该视频信号端口与该数据输出器连接。

[0173] 请参阅图 21,其为第一信号转换芯片的行场信号端口的局部放大图。所述行场信号端口 2104 包括了一行信号输出引脚和一场信号输出引脚;所述行场信号端口 2104 用于控制视频输出的频率和顺序。比如:可以控制视频信号在屏幕上的显示频率和显示顺序,可以从上之下每行输出,也可以是从左至右输出。

[0174] 请参阅图 22,其为第二信号转换芯片的外部连接电路图。所述第二信号转换芯片外部设有:用于接收 lvds 视频信号的信号接收端口 2201、用于输出 bt1120 视频信号的视频信号端口 2202 和行场信号端口 2203。

[0175] 请参阅图 23,其为第二信号转换芯片的信号接收端口的局部放大图。所述信号接收端口 2201,其与所述数据读取器 221 连接;具体的,该信号接收端口包括了 4 个引脚,用

于接收第一信号转换芯片输出的 lvds 视频信号。

[0176] 请参阅图 24, 其为第二信号转换芯片的视频信号端口的局部放大图。所述视频信号端口 2202 包括了 20 个输出引脚, 用于输出 bt1120 视频信号, 且该视频信号端口与该数据输出器连接。

[0177] 请参阅图 25, 其为第二信号转换芯片的行场信号端口的局部放大图。所述行场信号端口 2203 包括了一行信号输出引脚和一场信号输出引脚; 所述行场信号端口 2104 用于控制视频输出的频率和顺序。比如: 可以控制视频信号在屏幕上的显示频率和显示顺序, 可以是从上之下每行输出, 也可以是从左至右输出。

[0178] 请参阅图 26, 其为图像增强芯片的内部模块连接示意图。所述图像增强芯片包括: 数据接收器 31、降噪处理器 32、动态存储器 33、图像增强器 34、像素自适应校对器 35、数据输出器 36、静态存储器 37、控制器 38、视频信号倍增器 39、存储信号倍增器 310、时钟发生器 311。

[0179] 所述数据接收器 31, 其用于接收图像数据信号, 并发送至降噪处理器 32;

[0180] 所述数据接收器 31 接收到的图像数据信号, 发送至降噪处理器 32 进行降噪处理, 再转发至动态存储器 33。

[0181] 所述动态存储器 33 在接收到降噪处理器 22 处理后的图像数据后, 再转发至图像增强器 34。

[0182] 所述图像增强器 34, 其包括一图像边缘增强电路; 所述图像边缘增强电路用于增强图像边缘的清晰度。进一步, 所述图像增强器先将处理后的图像数据发送至所述像素自适应校对器 35, 由该像素自适应校对器 35 进行像素适应校对, 再发送至数据输出器 36。

[0183] 所述数据输出器 36, 其用于接收图像增强器处理后的图像数据, 并进行数据输出;

[0184] 所述静态存储器 37, 其用于存储图像增强器的驱动数据, 以驱动该图像增强器的工作;

[0185] 所述控制器 38, 其用于接收外部触发信号, 并相应控制数据接收器、图像增强器和数据输出器的工作状态;

[0186] 所述时钟发生器 311, 其用于为图像增强芯片产生时钟信号。进一步, 所述时钟发生器, 将产生的时钟信号分别发送至视频信号倍增器 29 和存储信号倍增器 310, 并由该视频信号倍增器 39 将时钟信号发送至数据接收器, 由该存储信号倍增器 310 将时钟信号发送至动态存储器和静态存储器。

[0187] 请同时参阅图 27 和图 28, 其分别为图像增强芯片的外部连接电路图。

[0188] 进一步, 所述图像增强芯片外部设有: 用于接收供电电压的电源端口、用于接收图像信号的信号接收端口 301、用于输出视频信号的视频信号端口 302、用于接收外部时钟信号的时钟信号端口 303、用于输出行场信号的行场信号端口 304。

[0189] 具体的, 在本实施例中, 所述电源端口外接的电压包含 3.3V、1.8V 和 1.2V 三种电压。请参阅图 29, 其为 3.3V 电压的稳压滤波电路的电路图。所述滤波电路包括一个电感和至少一个电容; 所述电感一端与外部电源连接, 另一端分别与每个电容连接, 所述每个电容的另一端与接地; 所述电感与电容连接的一端接入电源端口。

[0190] 请参阅图 30-31, 其分别为 3.3V 转换为 1.8V 的电源转换电路图和 3.3V 转换为

1.2V 的转换电路图。在本实施例中,通过一电源转换电路,将 3.3V 的电压分别转换为 1.8V 和 1.2V 的电压。具体的,所述电源转换电路包括一电源转换芯片;所述电源转换芯片的输入端接入 3.3V 的电压,输出端分别输出 1.8V 和 1.2V 的电压,以对图像增强芯片进行供电。

[0191] 请参阅图 32,其为图像增强芯片的信号接收端口的局部放大图。所述信号接收端口 301 包括 20 个信号引脚,与内部的数据接收器 31 连接,用于接收输入的图像信号。

[0192] 请参阅图 33a 和 33b,其分别为图像增强芯片的视频信号端口的第一部分和第二部分的局部放大图。所述视频信号端口 302 包括 20 个信号引脚,其与内部的数据输出器 36 连接,用于输出图像信号。

[0193] 请参阅图 34,其为图像增强芯片的时钟电路的电路图。进一步,所述时钟信号端口 303 外接一时钟电路,其包括一钟振芯片;所述钟振芯片的电源端通过一滤波电路与电源连接,该钟振芯片的输出端与所述时钟信号端口连接;所述滤波电路包括由一电感和电容串联组成,所述电感的一端与电源连接,另一端与电容连接,且该电容的另一端接地。

[0194] 请参阅图 35,其为图像增强芯片的行场信号端口的局部放大图。所述行场信号端口 304 包括一个行信号引脚和一个场信号引脚。所述行场信号端口 304 用于控制视频输出的频率和顺序。比如:可以控制视频信号在屏幕上的显示频率和显示顺序,可以从上之下每行输出,也可以是从左至右输出。

[0195] 请参阅图 36,其为视频录制芯片的内部器件连接示意图。所述视频录制芯片包括:数据接收器 41、图像处理器 42、视频编码器 43、视频解码器 44、数据输出器 45 和处理器 46;

[0196] 所述数据接收器 41,用于接收外部的视频信号,并发送至图像处理器;

[0197] 所述图像处理器 42,用于接收数据接收器发送的视频进行,并对视频图像进行处理,再发送至视频编码器;其中,所述图像处理器包括用于增强图像边缘的清晰度的边缘增强电路和用于消除信号干扰的消除噪音干扰电路。

[0198] 所述视频编码器 43,用于对视频信号进行编码录制;

[0199] 所述视频解码器 44,用于对视频信号进行解码回放;

[0200] 所述数据输出器 45,用于对视频信号进行输出;

[0201] 所述处理器 46,用于控制数据接收器 41、图像处理器 42、视频编码器 43、视频解码器 44 和数据输出器 45 的工作。

[0202] 请参阅图 37-39,其为视频录制芯片的视频输入、视频输出和通讯输入电路图。进一步,所述视频录制芯片外部设有:电源端口 401、视频输入端口 402、视频输出端口 403 和通讯端口 404。所述视频输入端口与该视频录制芯片内部的数据接收器连接,用于接收外部的视频数据;所述视频输出端口,与所述数据输出器连接,用于输出视频数据;所述通讯端口,与所述处理器连接,用于接收外部的串口命令。

[0203] 请参阅图 40,其为视频录制芯片的电源端口的局部放大图。所述电源端口 401 外接有一滤波电路;所述滤波电路包括一磁珠和至少一个电容;所述磁珠与电容的一端连接,且该电容的另一端接地;所述电源端口连接于磁珠和电容之间。

[0204] 请参阅图 41,其为视频录制芯片的通讯端口的局部放大图。所述通讯端口 404 包括了两个引脚,作为串口与外部命令进行通讯。通过串口通讯的方式,使用的数据线少,可以节约通信成本。

[0205] 请参阅图 42,其为显示驱动芯片的内部器件连接示意图。所述显示驱动芯片包括:

模拟信号接收器 51、数字信号接收器 52、模数转换器 53、复用器 54、图像边缘平滑处理器 55、视频解码器 56、场逆程数据处理器 57、存储器 58、输出格式转换器 59、数据输出器 510 和控制器 511。

[0206] 所述模拟信号接收器 51,用于接收模拟信号,并发送至模数转换器 53;

[0207] 所述数据信号接收器 52,用于接收数据信号,并发送至复用器 54;

[0208] 所述模数转换器 53,用于将模拟信号转换为数据信号,并发送至复用器 54;

[0209] 所述复用器 54,用于将两路信号进行整合,并进行输出至输出图像边缘平滑处理器 55;

[0210] 所述图像边缘平滑处理器 55,用于接收复位器的信号,并对视频图像的边缘进行平滑处理,再发送至格式转换器 59。

[0211] 所述视频解码器 56,用于将模拟信号接收器接收的模拟信号进行解码,并发送至场逆程数据处理器 57;

[0212] 所述场逆程数据处理器 57,用于将解码后的模拟信号插入数据行,并发送至所述存储器 58 进行存储;

[0213] 所述存储器 58,用于存储经场逆程数据处理器处理后的数据,并发送至输出格式转换器 59。

[0214] 所述输出格式转换器 59,用于将信号格式进行转换,并输出至数据输出器 510;

[0215] 所述数据输出器 510 同时进行色彩输出和 lvds 视频信号输出。

[0216] 所述控制器 511,用于控制模拟信号接收器 51、数字信号接收器 52、模数转换器 53、复用器 54、图像边缘平滑处理器 55、视频解码器 56、场逆程数据处理器 57、存储器 58、输出格式转换器 59 和数据输出器 510 的工作。

[0217] 请参阅图 43 和图 44,其分别为显示驱动芯片的外部信号输入电路图和信号输出电路图。进一步,所述显示驱动芯片的外部设有:电源端口 501、视频信号接收端口 502 和视频信号输出端口 503;所述视频信号接收端口 502 与显示驱动芯片内部的模拟信号接收器 51 和数据信号接收器 52 连接;所述视频输出端口 503 与显示驱动芯片内部的数据输出器 510 连接。

[0218] 请参阅图 45,其为显示驱动芯片的电源端口的局部放大图。所述电源端口 501 包括一个 1.2V 的电源引脚和 3.3V 的电源引脚;所述 1.2V 引脚外接有两个并联的电容器,用于过滤交流信号;所述 3.3V 外接有 5 个并联电容,用于过滤不同频率的交流信号。

[0219] 请参阅图 46,其为显示驱动芯片的视频输入端口的局部放大图。所述视频输入端口 502 包括两组引脚,一组用于接收录制电路的录制信号,另一组用于接收实时播放的视频信号。其中,引脚 B5 ~ B8、A5 ~ A8 用于接收录制电路的录制信号,引脚 B1 ~ B4、A1 ~ A4 用于接收实时播放的视频信号。

[0220] 请参阅图 47,其为显示驱动芯片的视频输出端口的局部放大图。所述视频输出端口 503 包括 12 组引脚,分别与数据输出器连接,用于输出回放视频信号和实时视频信号。

[0221] 以下对本发明的图像处理电路的工作过程进行描述:

[0222] S1:将该图像处理芯片、第一信号转换芯片、第二信号转换芯片,和图像增强芯片的外部端口依照上述的要求进行电路接入;

[0223] S2:当图像处理芯片通电时,先通过该倍频器将输入电压频率进行倍增调节,以适

应当前的工作频率；

[0224] S3:先通过图像处理芯片 10 的数据接收器 11 接收外部的图像数据；

[0225] S4:所述图像处理器 13 对图像进行处理。具体分别通过所述镜头阴影补偿电路 131 将镜头产生的阴影进行补偿处理；通过所述光学探测电路 132 和闪烁探测电路 133 探测图像的亮度和闪烁情况,并将探测结果发送至曝光增益电路；接着由所述曝光增益电路 134 增加曝光增益大小。最后再通过所述白平衡固定电路 35 根据预设的参数,进行白平衡的固定调整。

[0226] S5:所述数据输出器 14 将处理后的图像数据进行输出第一信号转换芯片。

[0227] S6:所述第一信号转换芯片的数据读取器 212 接收图像处理芯片输出的 bt1120 传输信号,并发送至信号格式转换器；

[0228] S7:所述信号格式转换器 213 将 bt1120 视频信号转换为 lvds 的视频信号,并发送至串行器 214；

[0229] S8:所述串行器 214 将并行数据转换为串行数据,并发送至数据输出器；

[0230] S9:所述数据输出器 215,用于将 lvds 信号数据输出至第二信号转换芯片。

[0231] S10:由第二信号转换芯片内的数据读取器 222 将第一信号转换芯片的 lvds 视频传输信号,并发送至信号格式转换器；

[0232] S11:所述信号格式转换器 223 将 lvds 视频信号转换为 bt1120 的视频信号,并发送至并行器；

[0233] S12:所述并行器 224 将串行数据转换为并行数据,并发送至数据输出器；

[0234] S13:所述数据输出器 225 将 bt1120 视频信号数据输出至图像增强芯片。

[0235] S14:由图像增强芯片的数据接收器 31 接收外部的图像数据；

[0236] S15:所述数据接收器 31,接收图像数据信号,并发送至降噪处理器 32；

[0237] S16:所述降噪处理器 32 进行降噪处理,再转发至动态存储器 33。

[0238] S17:所述动态存储器 33 在接收到降噪处理器 32 处理后的图像数据后,再转发至图像增强器 34。

[0239] S18:所述图像增强器 34,其包括一图像边缘增强电路；所述图像边缘增强电路增强图像边缘的清晰度。所述图像增强器先将处理后的图像数据发送至所述像素自适应校对器 35。

[0240] S19:所述像素自适应校对器 35 进行像素适应校对,再发送至数据输出器 36。

[0241] S20:所述数据输出器 36 将处理后的图像数据进行分别输出至视频录制芯片 40 和显示驱动芯片 50。

[0242] S21:由视频录制芯片 40 的所述数据接收器 41 于接收外部的视频信号,并发送至图像处理器 42；

[0243] S22:所述图像处理器 42 接收数据接收器发送的视频进行,并对视频图像进行处理,再发送至视频编码器 43；其中,所述图像处理器包括用于增强图像边缘的清晰度的边缘增强电路和用于消除信号干扰的消除噪音干扰电路。

[0244] S23:所述视频编码器 43 对视频信号进行编码录制；

[0245] S24:当接收到外部通讯命令时,所述视频解码器 44 对视频信号进行解码回放,并发送至数据输出器 45；

- [0246] S25 :所述数据输出器 45 对视频信号进行输出至显示驱动芯片。
- [0247] S26 :所述显示驱动芯片的模拟信号接收器 51 接收模拟信号,并发送至模数转换器 53 ;
- [0248] S27 :所述数据信号接收器 52 接收数据信号,并发送至复用器 54 ;
- [0249] S28 :所述模数转换器 53 将模拟信号转换为数据信号,并发送至复用器 54 ;
- [0250] S29 :所述复用器 54 将两路信号进行整合,并进行输出至输出图像边缘平滑处理器 55 ;
- [0251] S39 :所述图像边缘平滑处理器 55 接收复位器的信号,并对视频图像的边缘进行平滑处理,再发送至格式转换器 59。
- [0252] S31 :所述视频解码器 56 将模拟信号接收器接收的模拟信号进行解码,并发送至场逆程数据处理器 57 ;
- [0253] S32 :所述场逆程数据处理器 57,用于将解码后的模拟信号插入数据行,并发送至所述存储器 58 进行存储 ;
- [0254] S33 :所述存储器 58 存储经场逆程数据处理器处理后的数据,并发送至输出格式转换器 59。
- [0255] S34 :所述输出格式转换器 59,用于将信号格式进行转换,并输出至数据输出器 510 ;
- [0256] S35 :所述数据输出器 510 同时进行色彩输出和 lvds 视频信号输出。
- [0257] 相比于现有技术,本发明通过在镜头部分增加一图像处理芯片,对采集的图像进行处理,在主机后台上增加一图像增强芯片,进行二级图像增强,使最后输出的图像更加清晰。
- [0258] 首先,在图像处理芯片中划分为多个功能模块,分别并由各个功能模块独立协调工作,能够实现低功耗、低照度,以及可以是输出的画面更加高清。同时,进一步在该图像处理器中设置一白平衡固定电路,用于将该白平衡参数进行固定,无需在工作时进行白平衡的调节,从而防止出现色差干扰的现象。
- [0259] 然后,在图像增强芯片中也划分为多个功能模块,分别并由各个功能模块独立协调工作,能够实现对图像的增强处理。同时,进一步在该图像增强器中设置一图像边缘增强电路,用以增强图像边缘的清晰度。
- [0260] 另外,为了提高信号传输的稳定性,本发明通过先将 bt1120 信号转换为 lvds 信号,从而稳定的传输,并具有低噪声能力。然后,在将 lvds 信号还原为 bt1120 信号,从而保证了后续播放的画面的质量。
- [0261] 本发明并不局限于上述实施方式,如果对本发明的各种改动或变形不脱离本发明的精神和范围,倘若这些改动和变形属于本发明的权利要求和等同技术范围之内,则本发明也意图包含这些改动和变形。

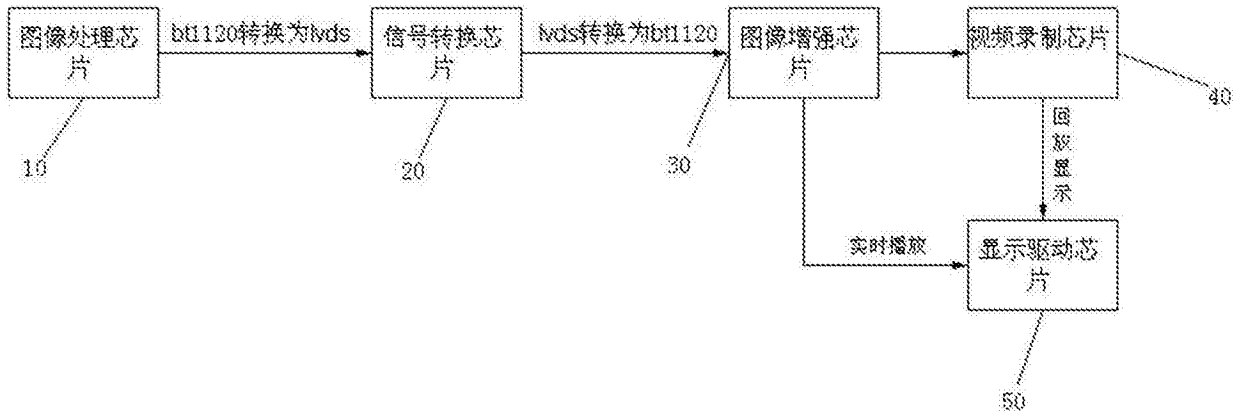


图 1

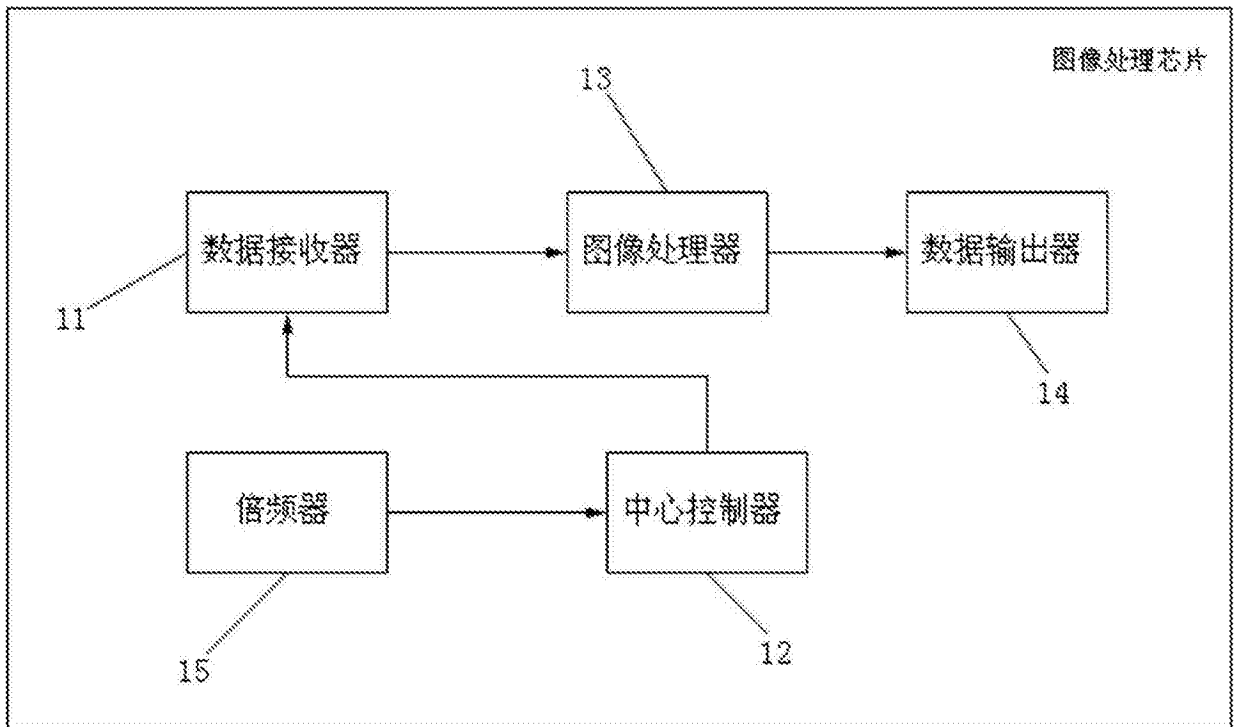


图 2

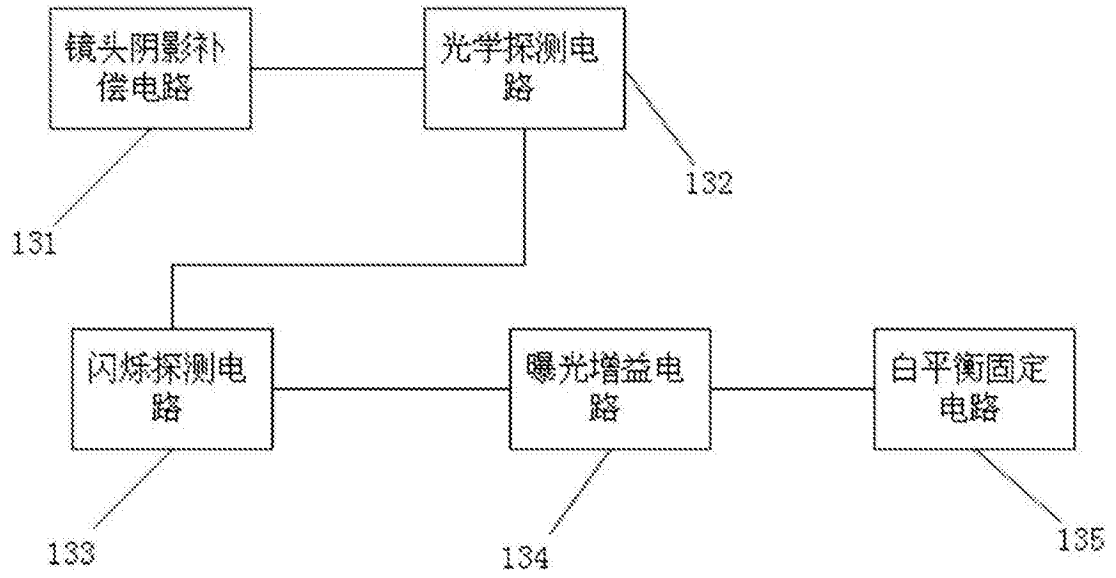


图 3





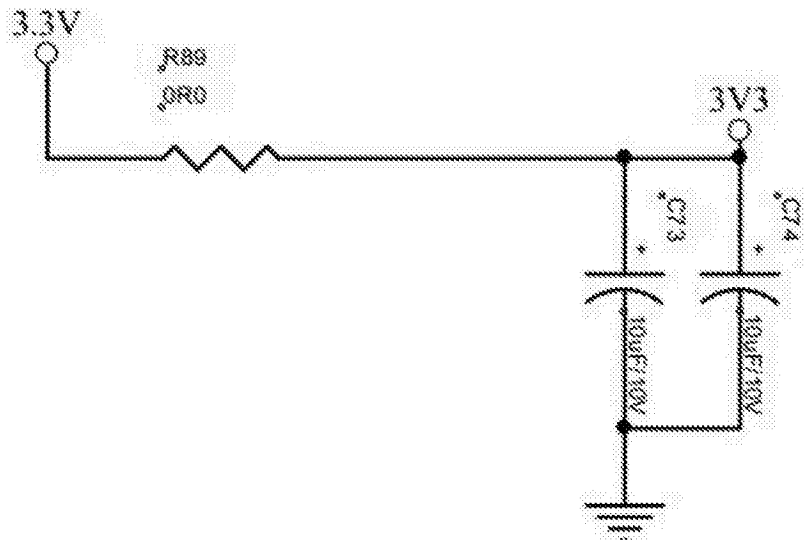


图 6

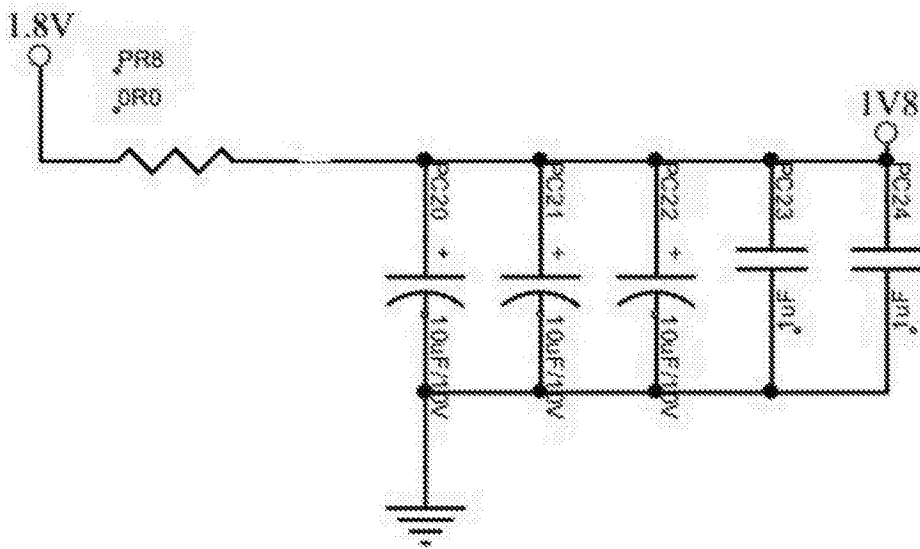


图 7

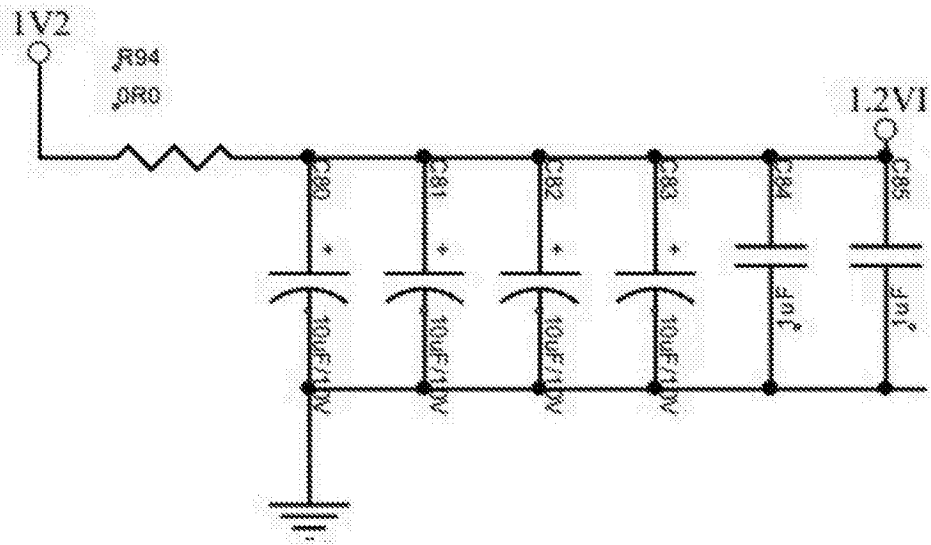


图 8

LS DP0	D1	LVDS_DP0
LS DN0	D2	LVDS_DN0
LS DP1	E1	LVDS_DP1
LS DN1	E2	LVDS_DN1
LS DP2	F1	LVDS_DP2
LS DN2	F2	LVDS_DN2
LS DP3	G1	LVDS_DP3
LS DN3	G2	LVDS_DN3

图 9

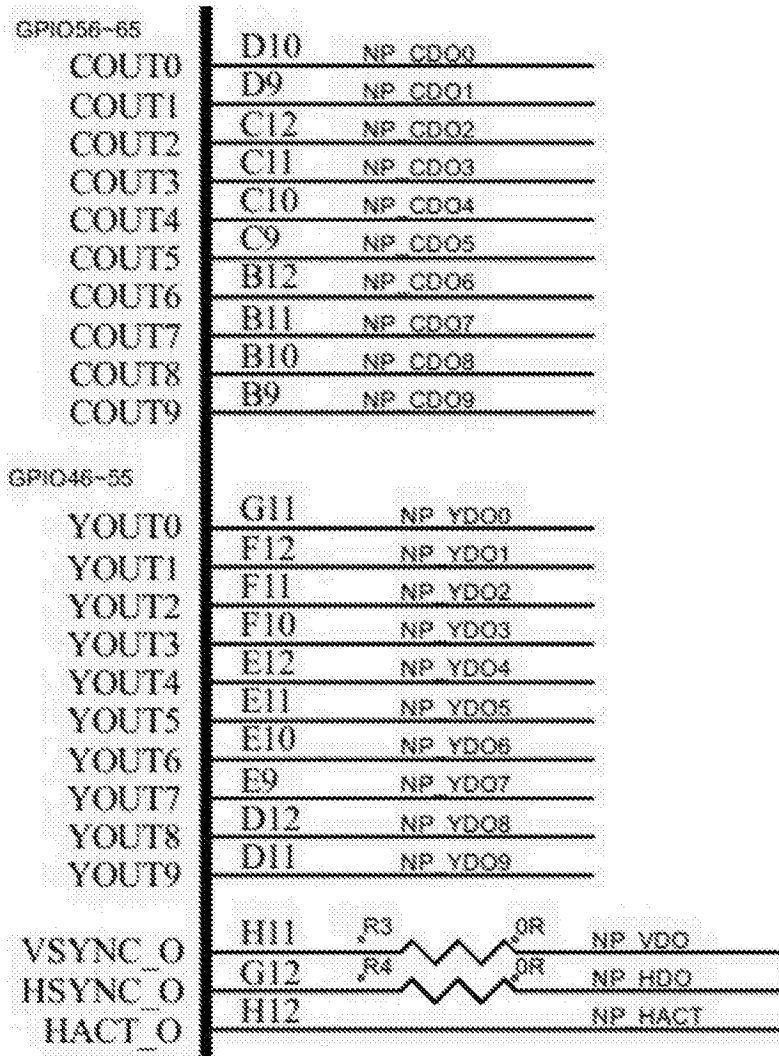


图 10

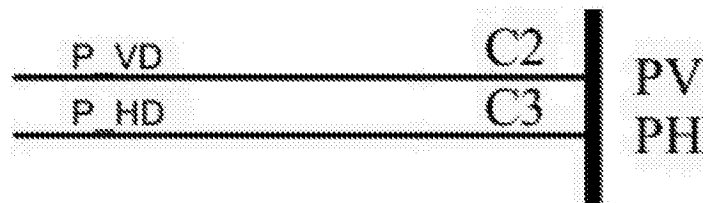


图 11

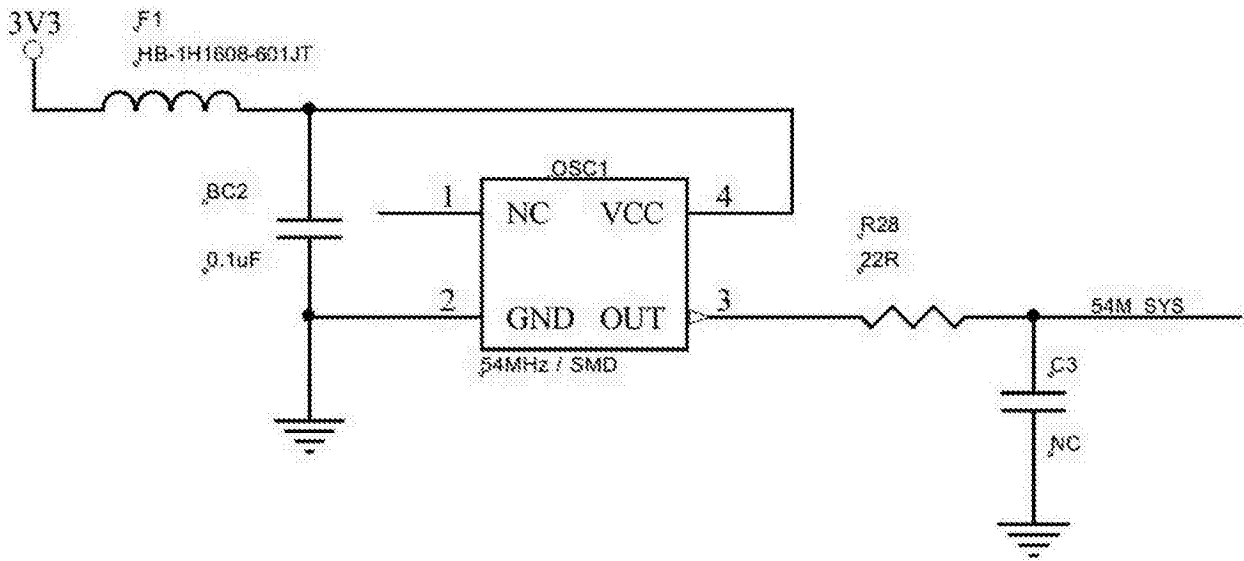


图 12

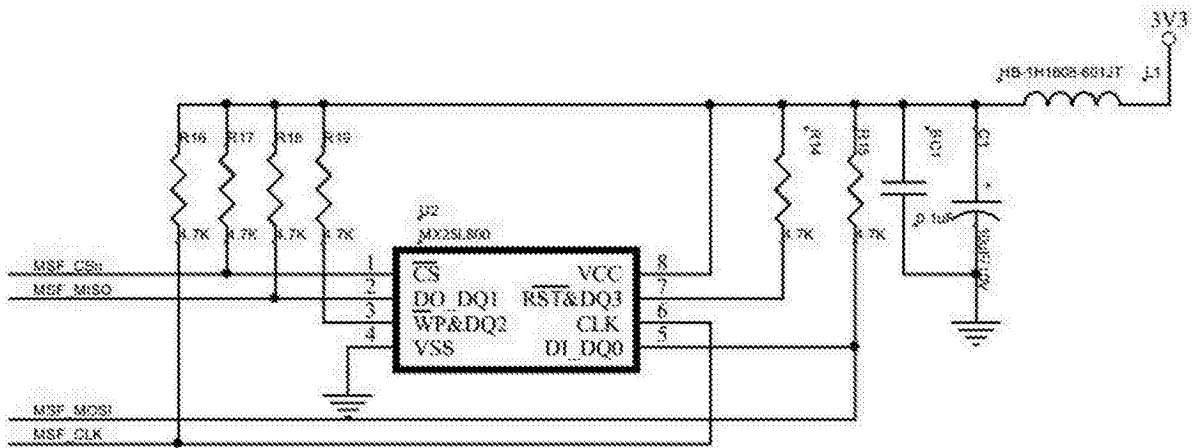


图 13

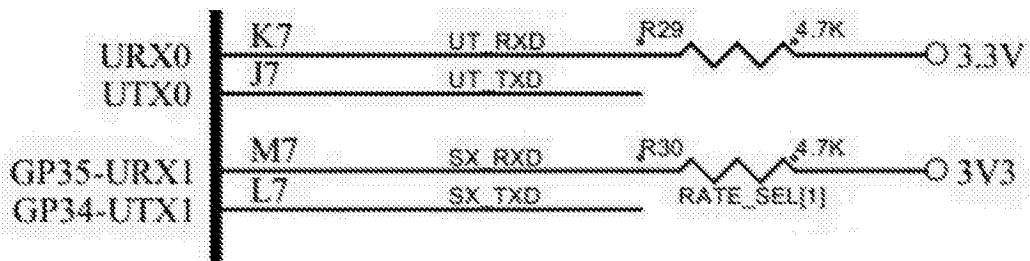


图 14

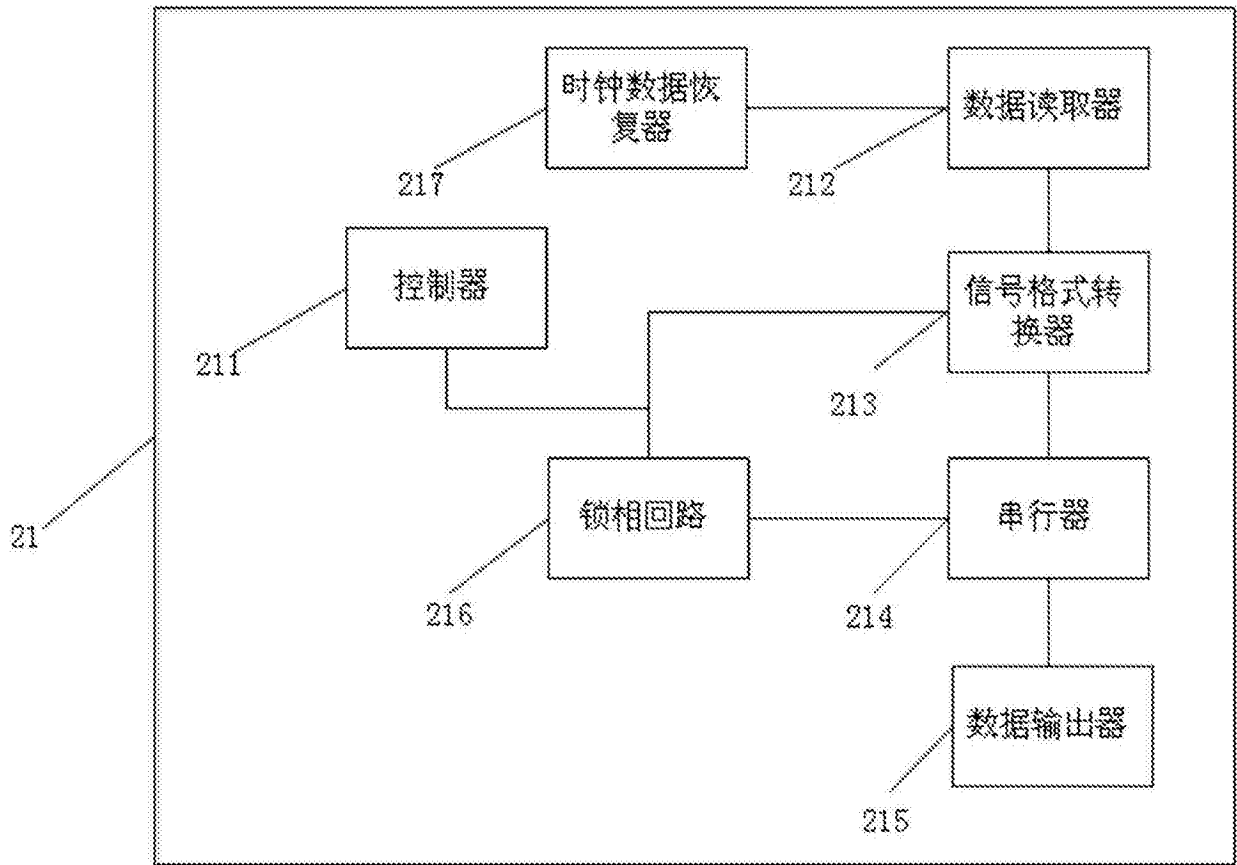


图 15

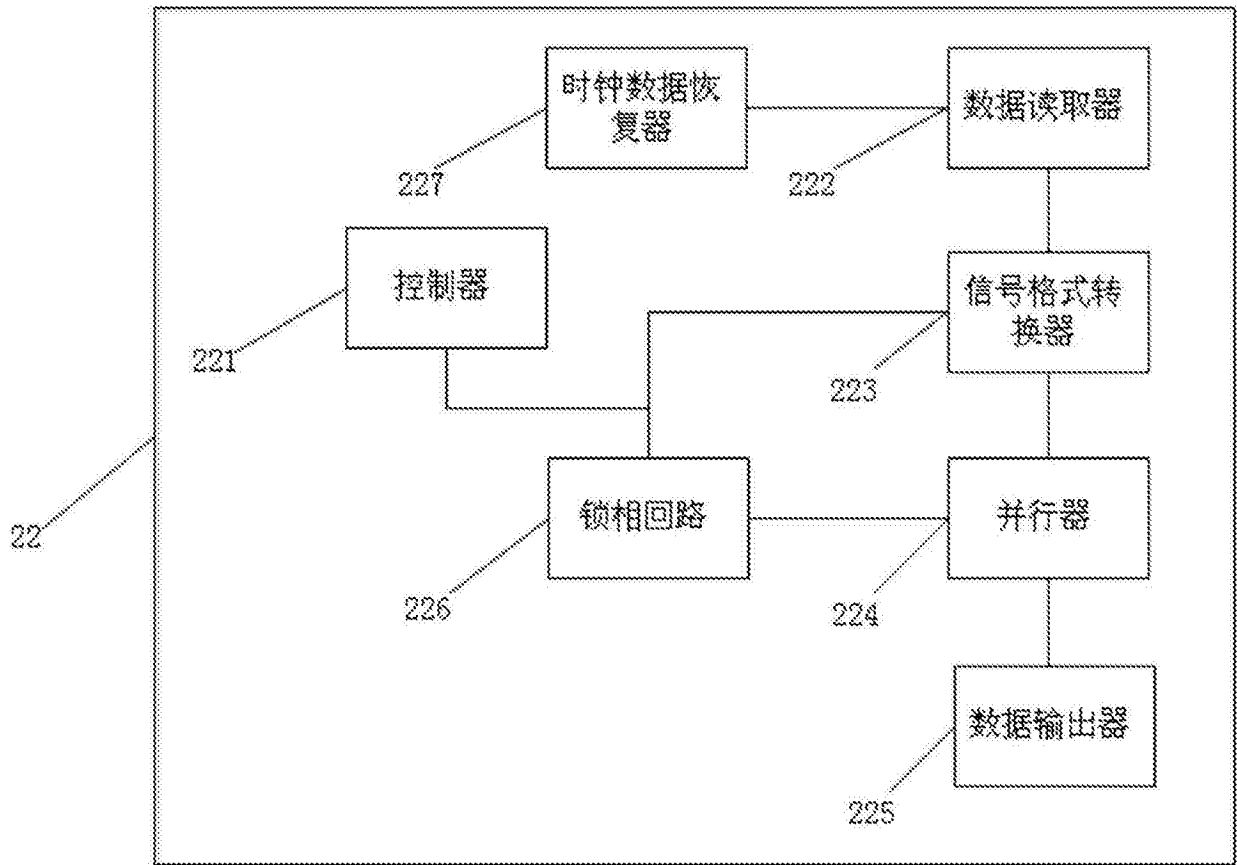


图 16

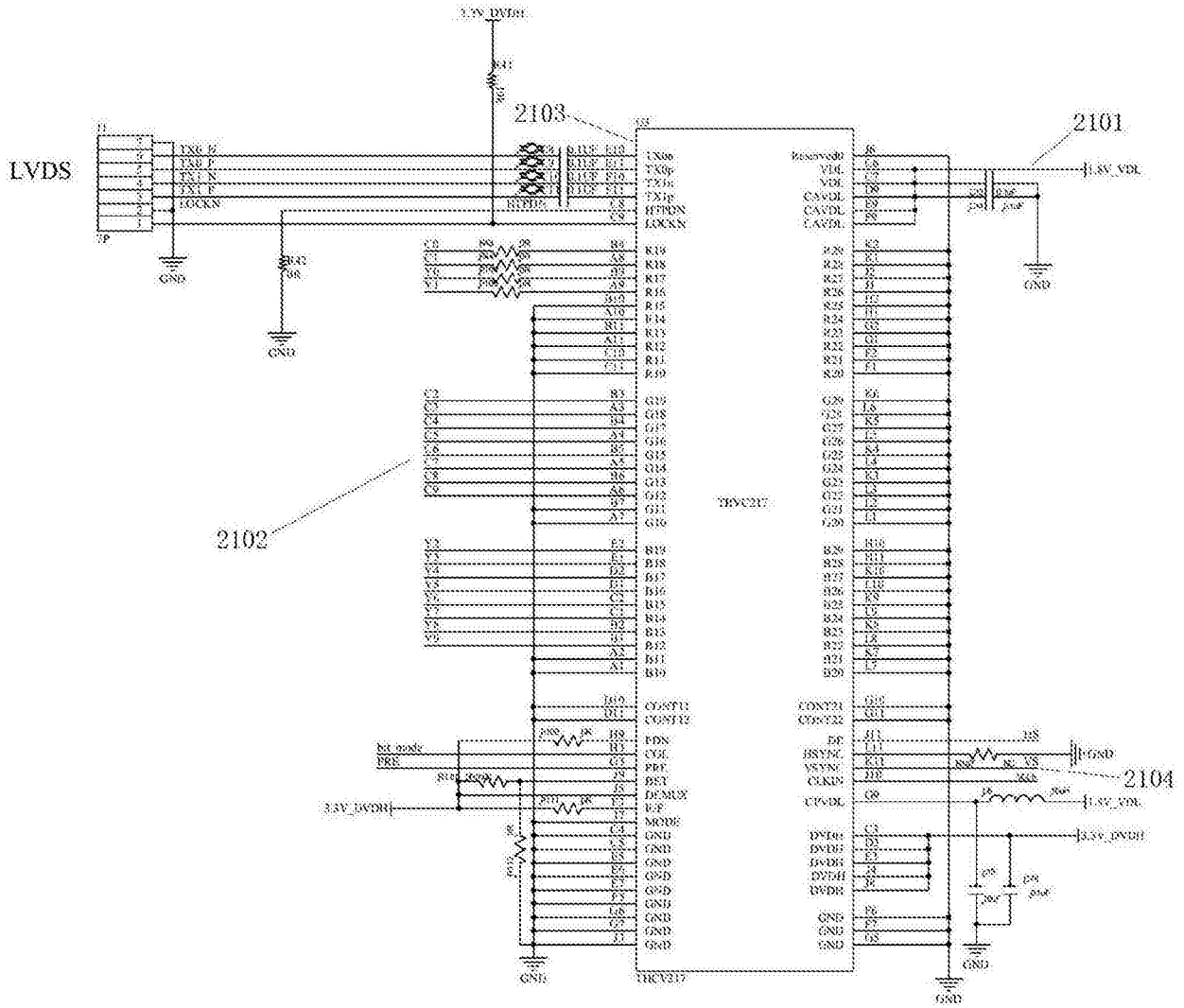


图 17

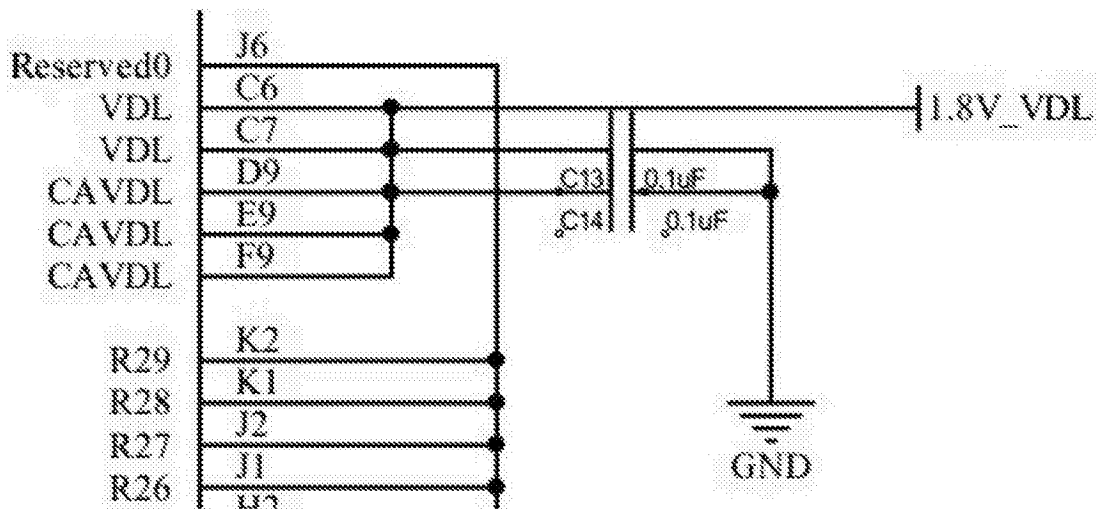


图 18

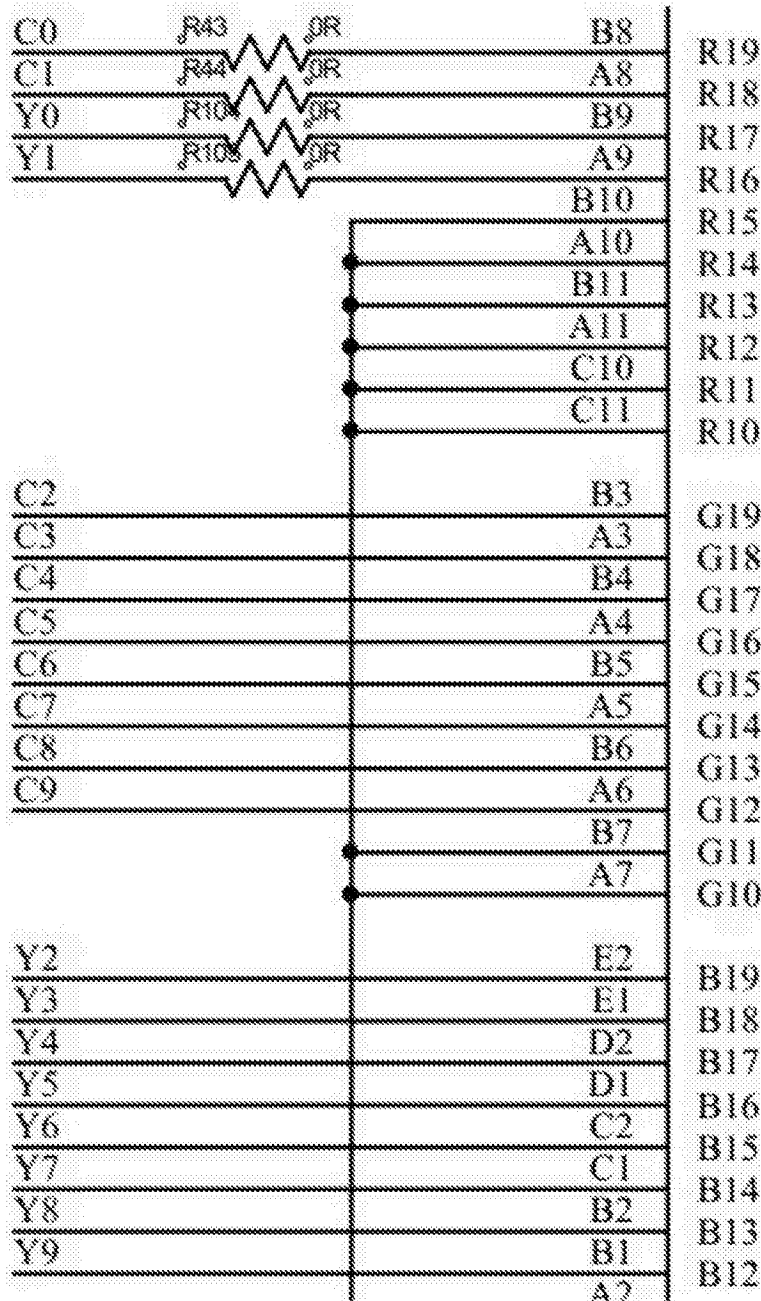


图 19

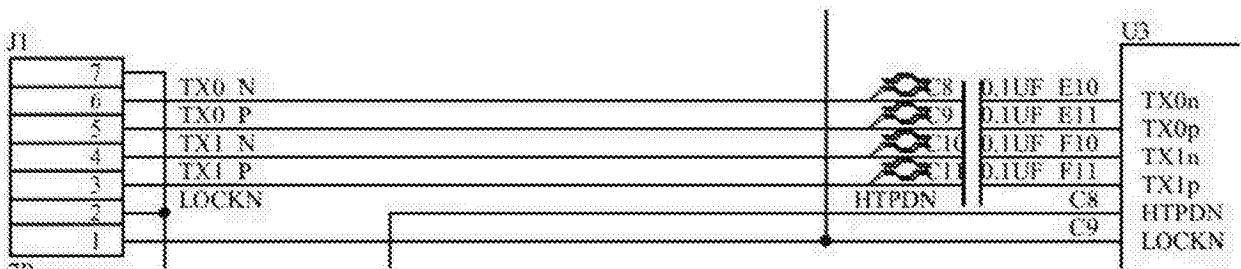


图 20

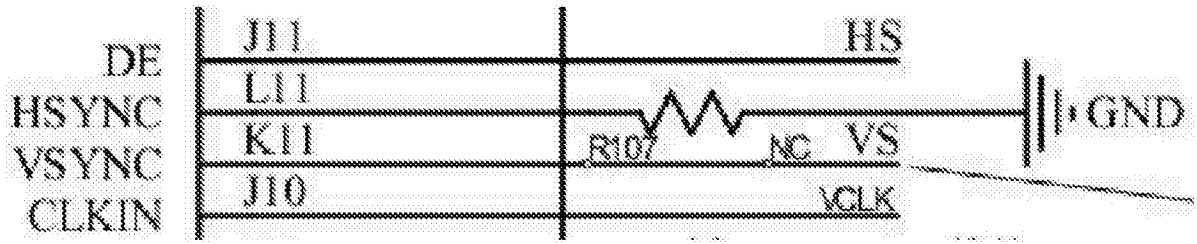


图 21

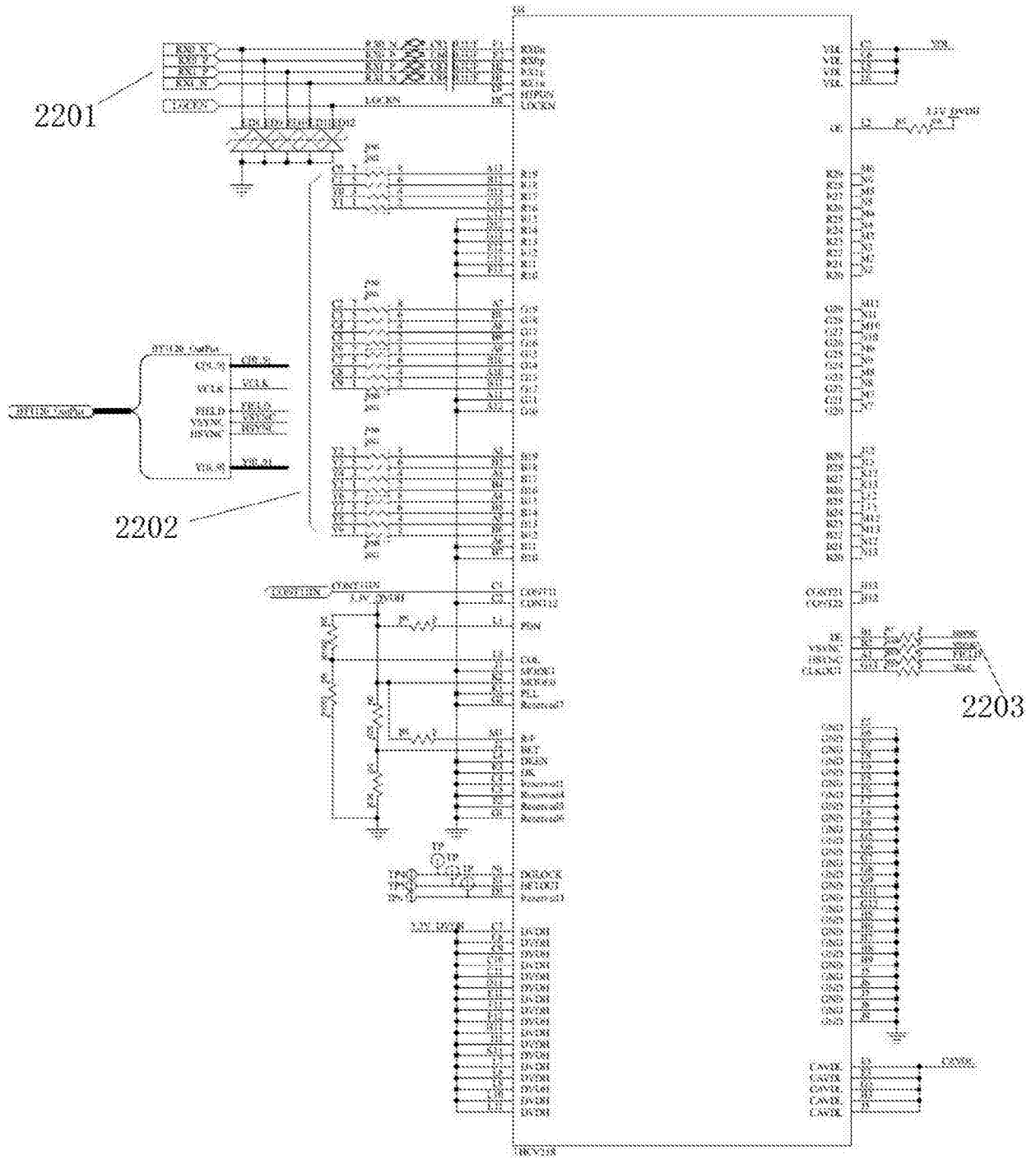


图 22

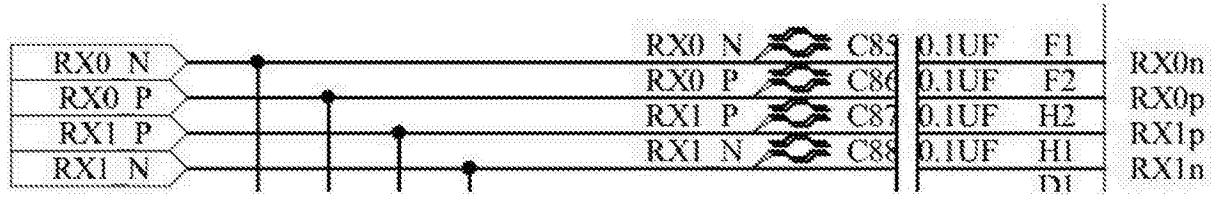


图 23

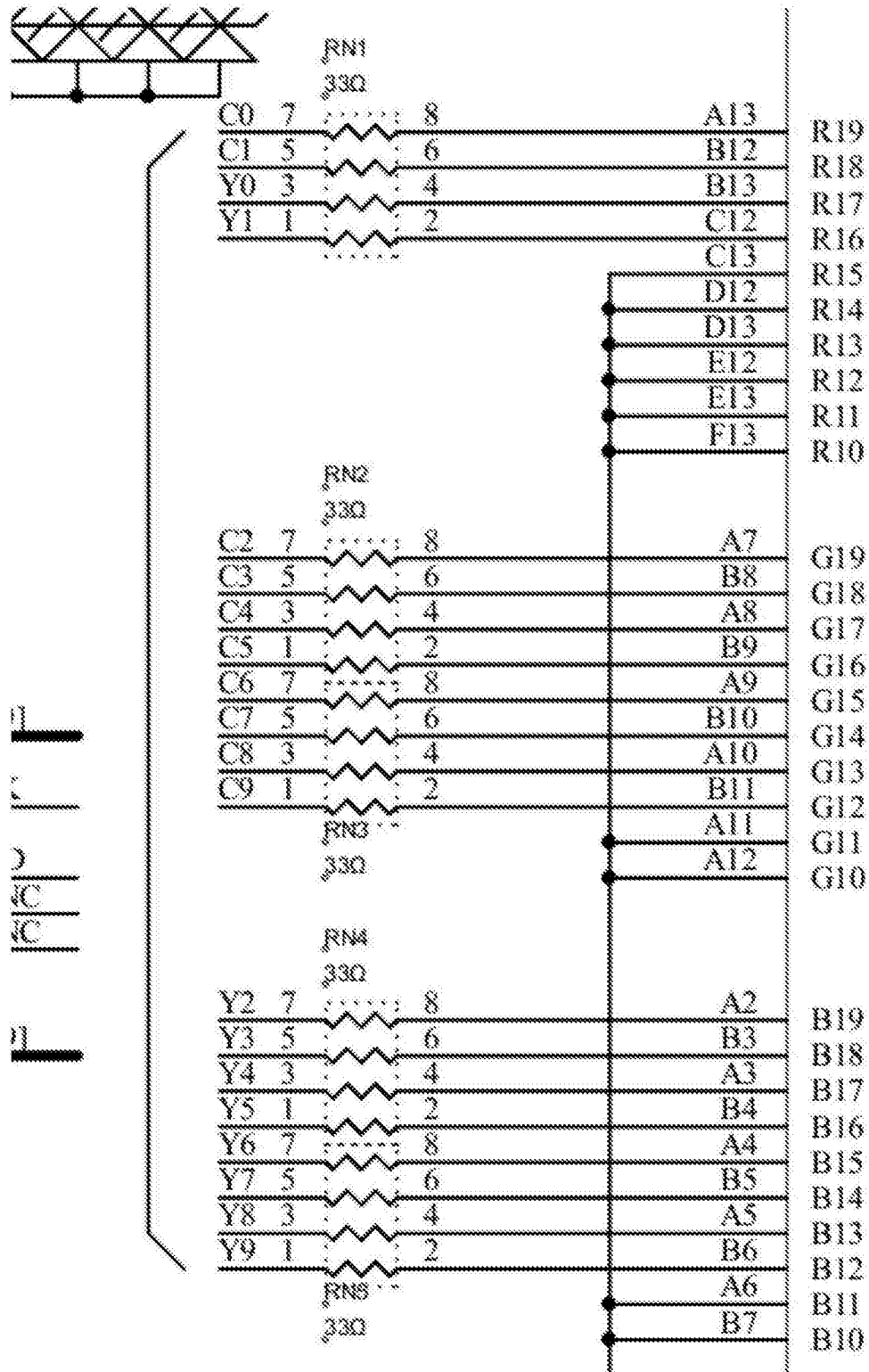


图 24

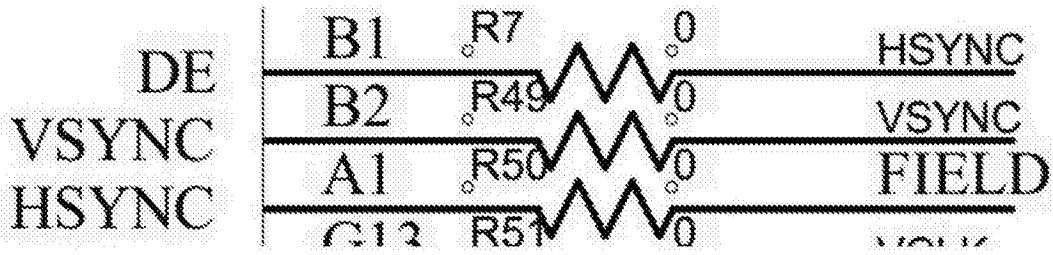


图 25

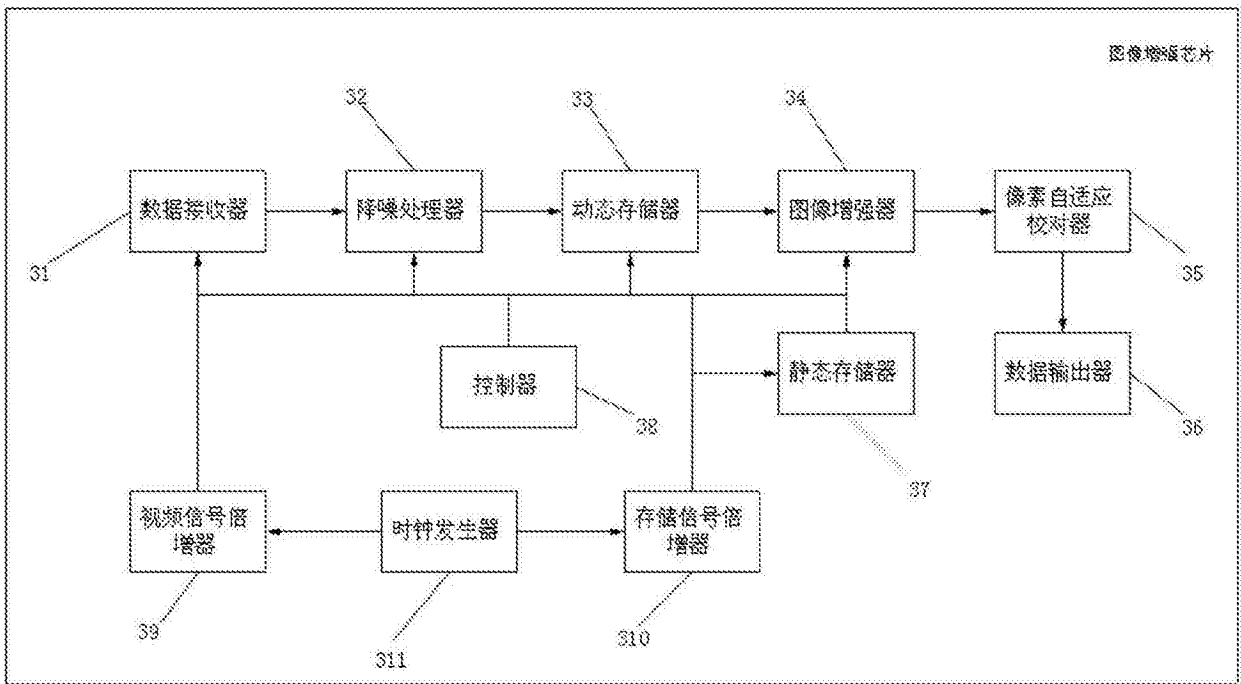


图 26

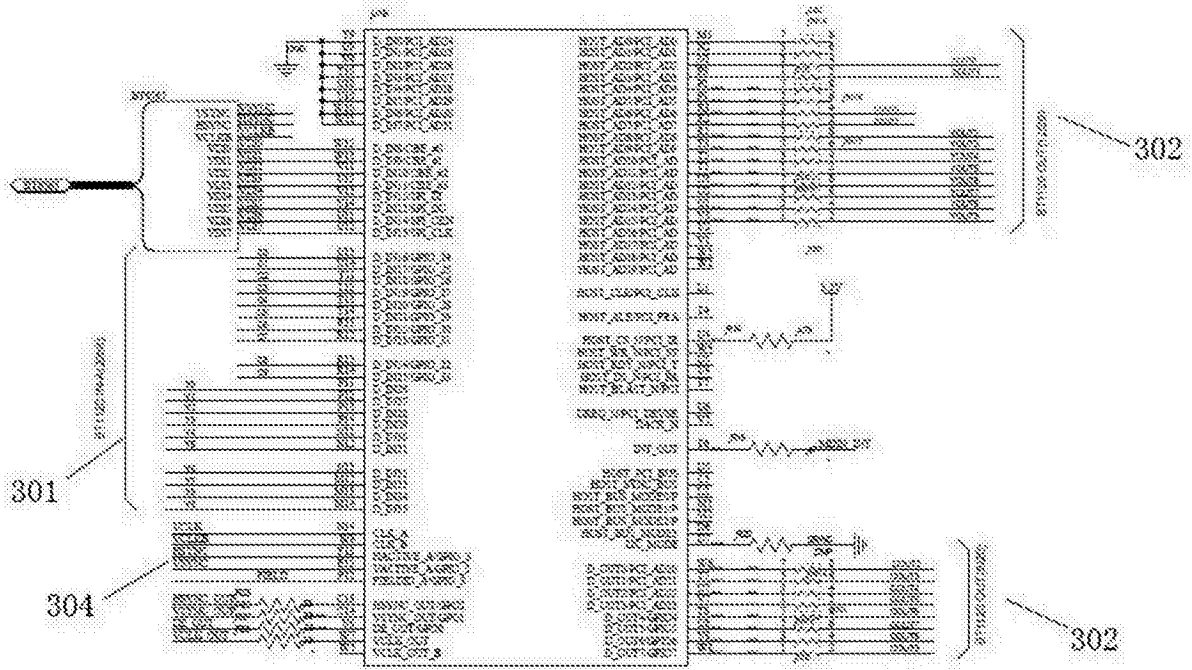
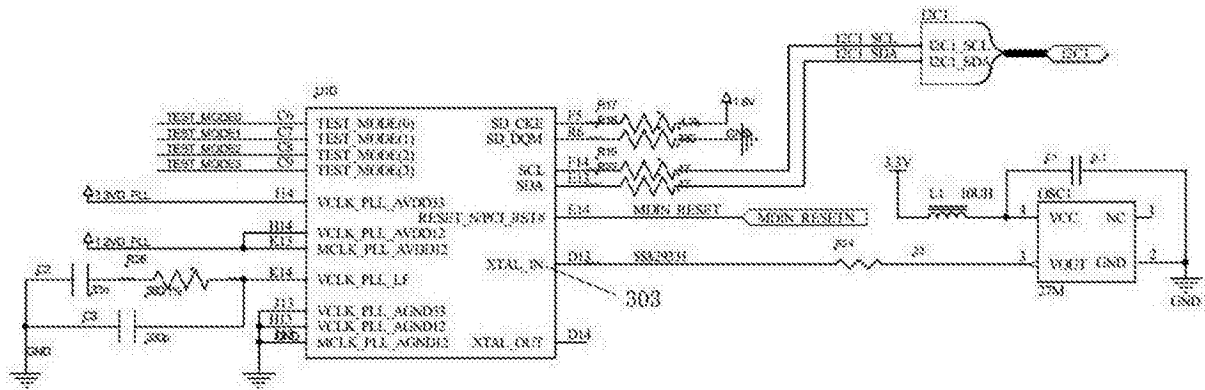


图 27



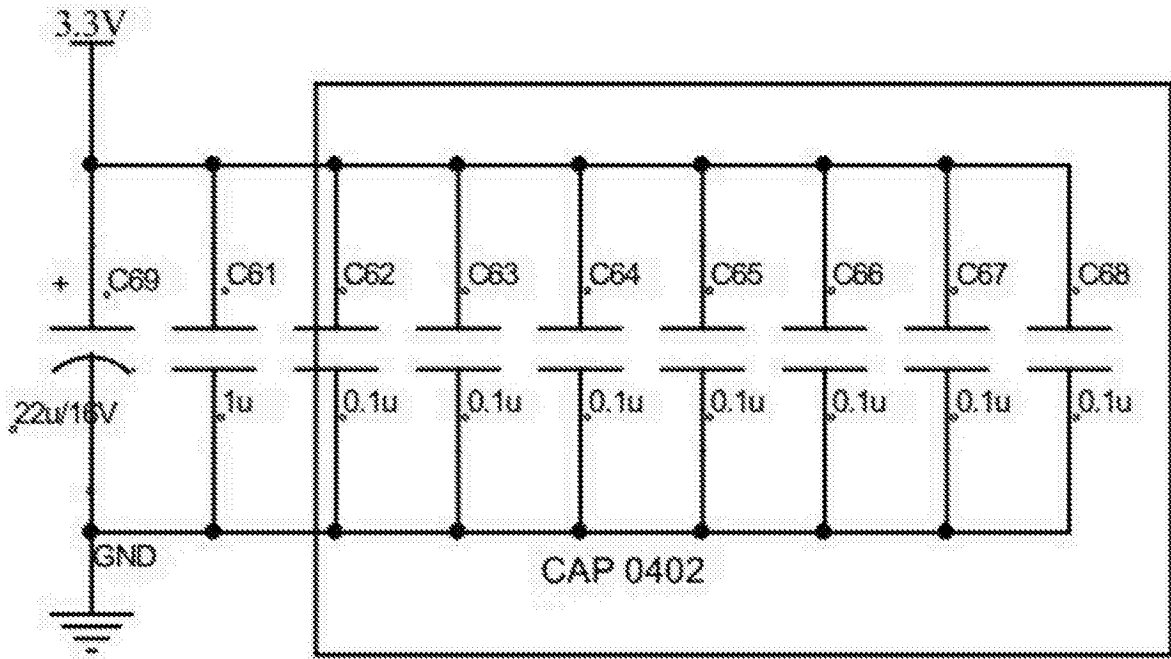


图 29

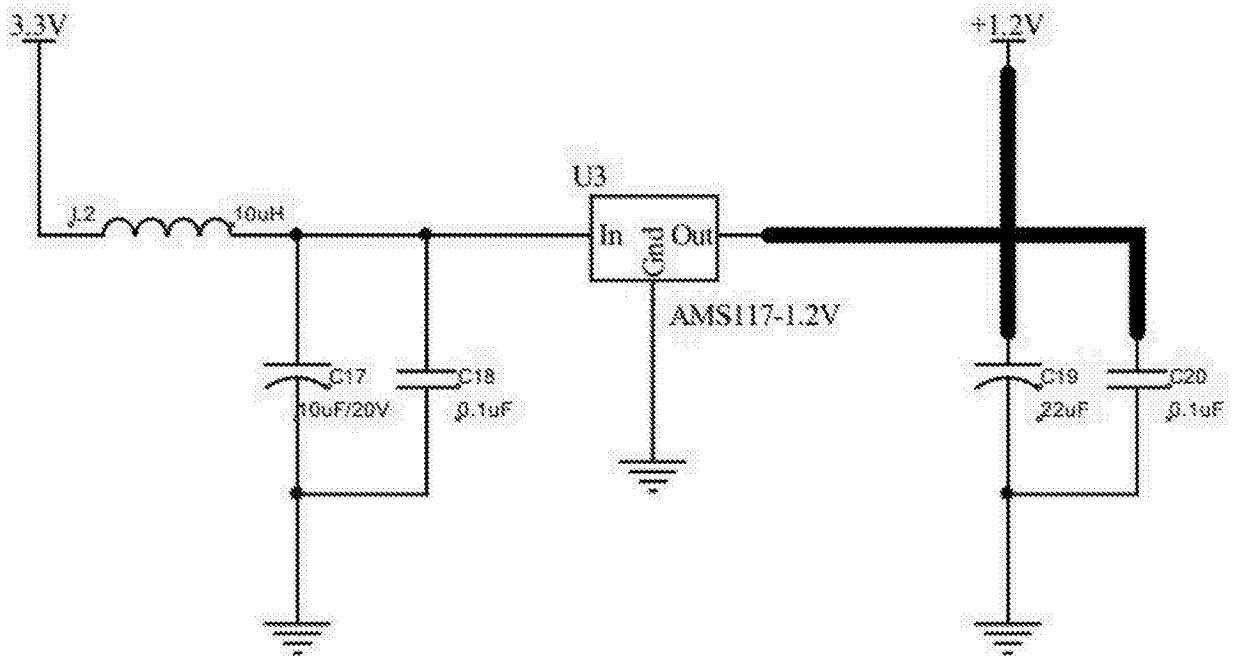


图 30

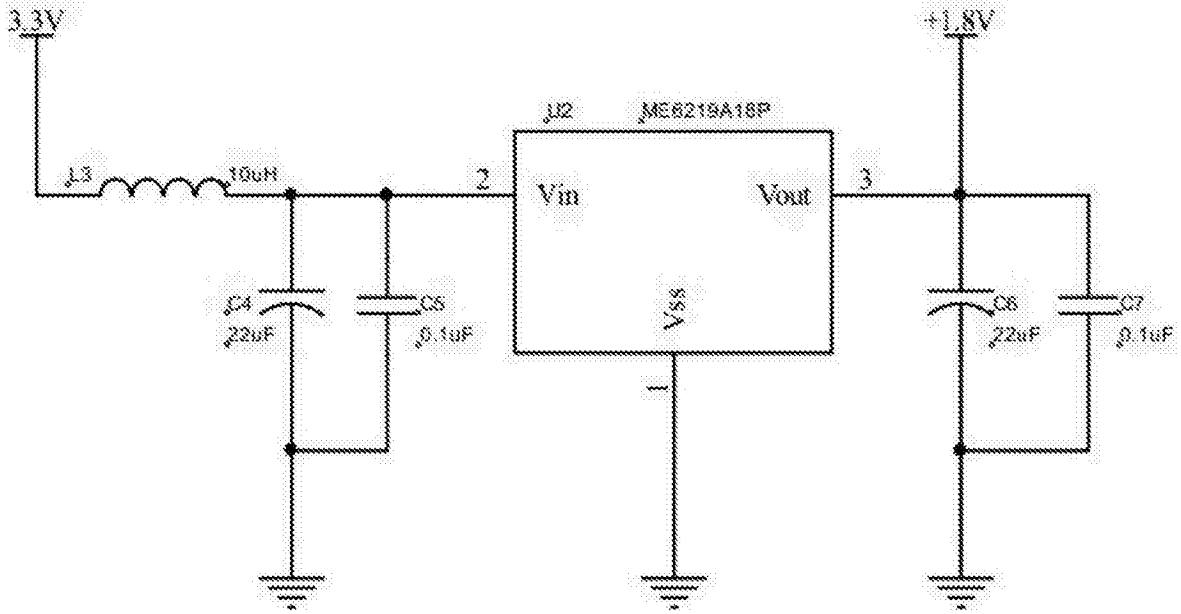


图 31

	C0	U13	D_IN16/GPIO_24
	C1	U14	D_IN17/GPIO_25
	C2	T11	D_IN18/GPIO_26
	C3	T12	D_IN19/GPIO_27
	C4	T13	D_IN20/GPIO_28
	C5	T14	D_IN21/GPIO_29
	C6	R11	D_IN22/GPIO_30
	C7	R12	D_IN23/GPIO_31
	C8	R13	D_IN24/GPIO_32
	C9	R14	D_IN25/GPIO_33
Y0		P11	D_IN26
Y1		P12	D_IN27
Y2		P13	D_IN28
Y3		P14	D_IN29
Y4		N11	D_IN30
Y5		N12	D_IN31
Y6		N13	D_IN32
Y7		M12	D_IN33
Y8		M13	D_IN34
Y9		M14	D_IN35

图 32

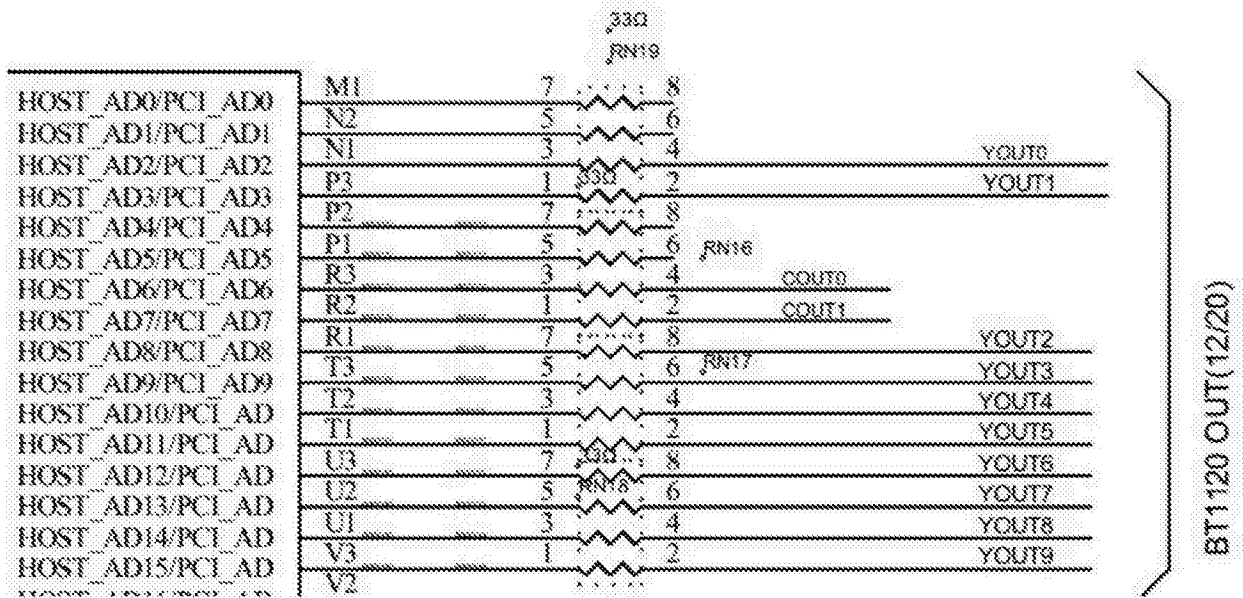


图 33a

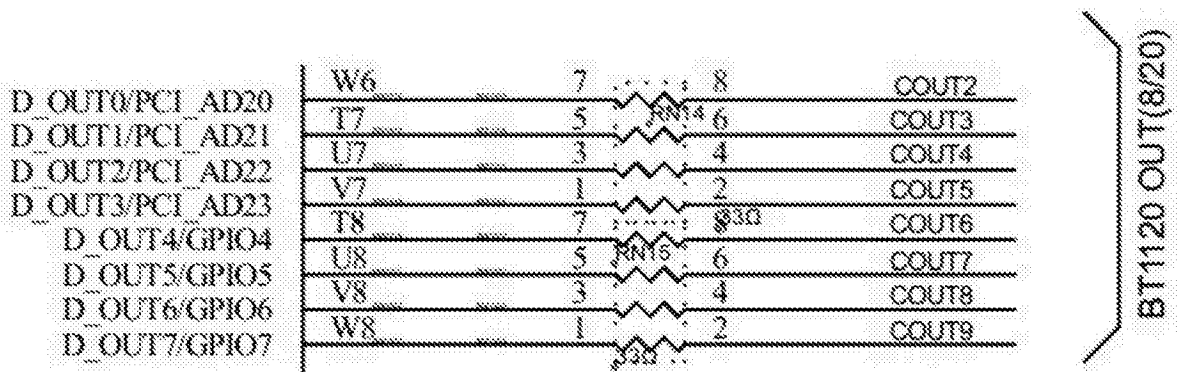


图 33b

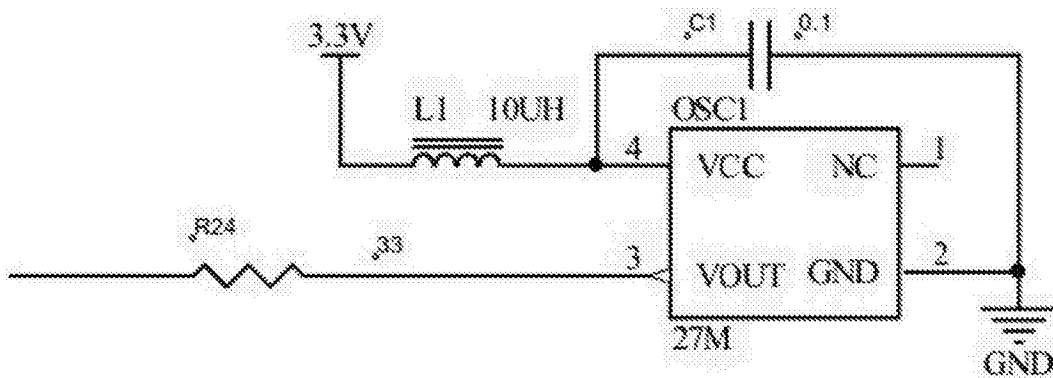


图 34

HSYNC	F13	HACTIVE_A/GPIO_3 VACTIVE_A/GPIO_3
VSYNC	E12	

图 35

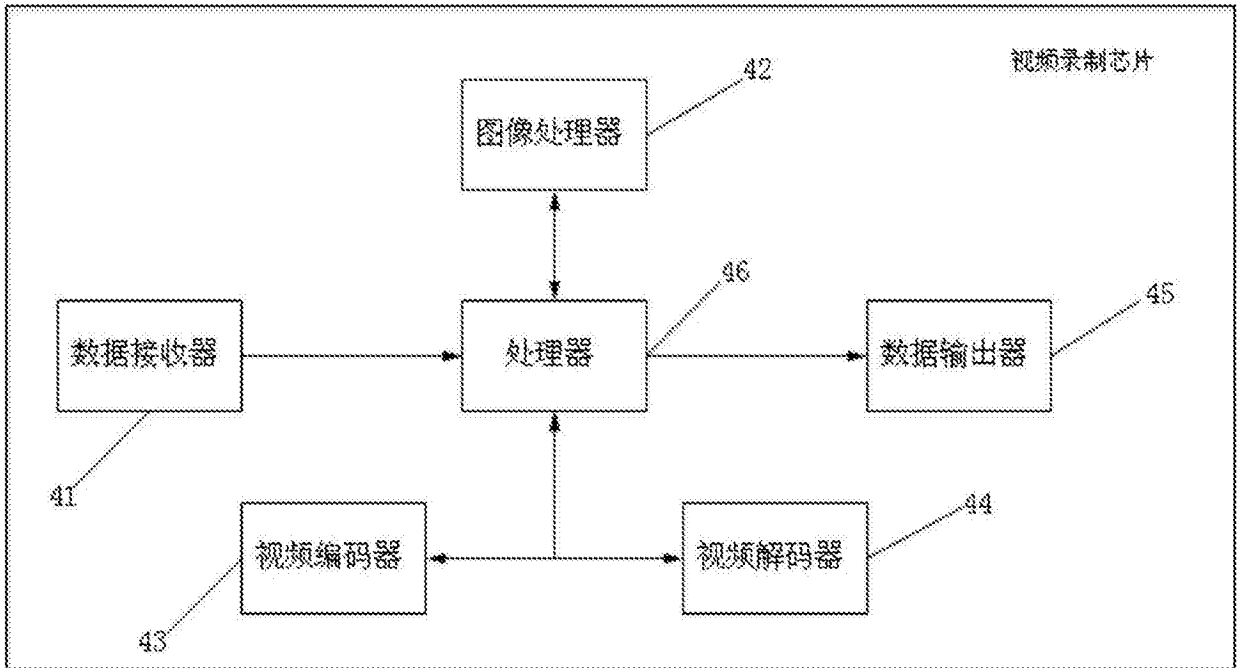


图 36

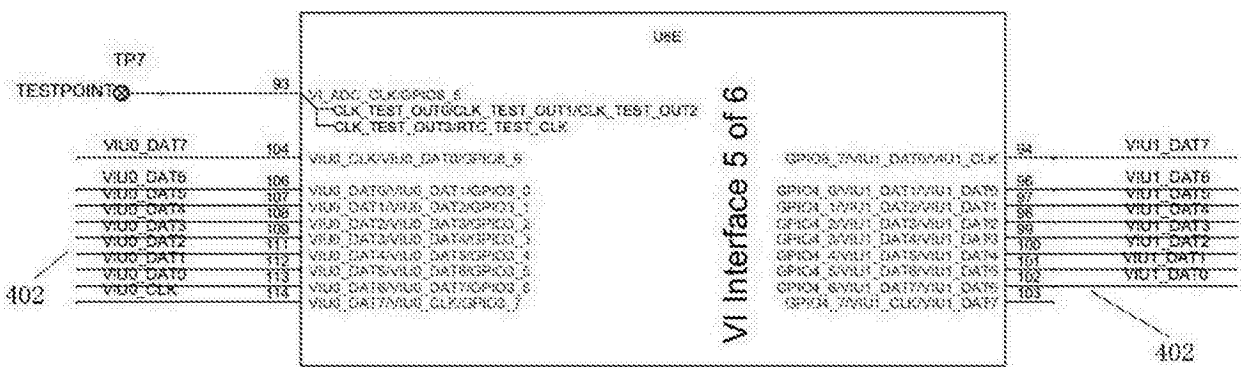


图 37

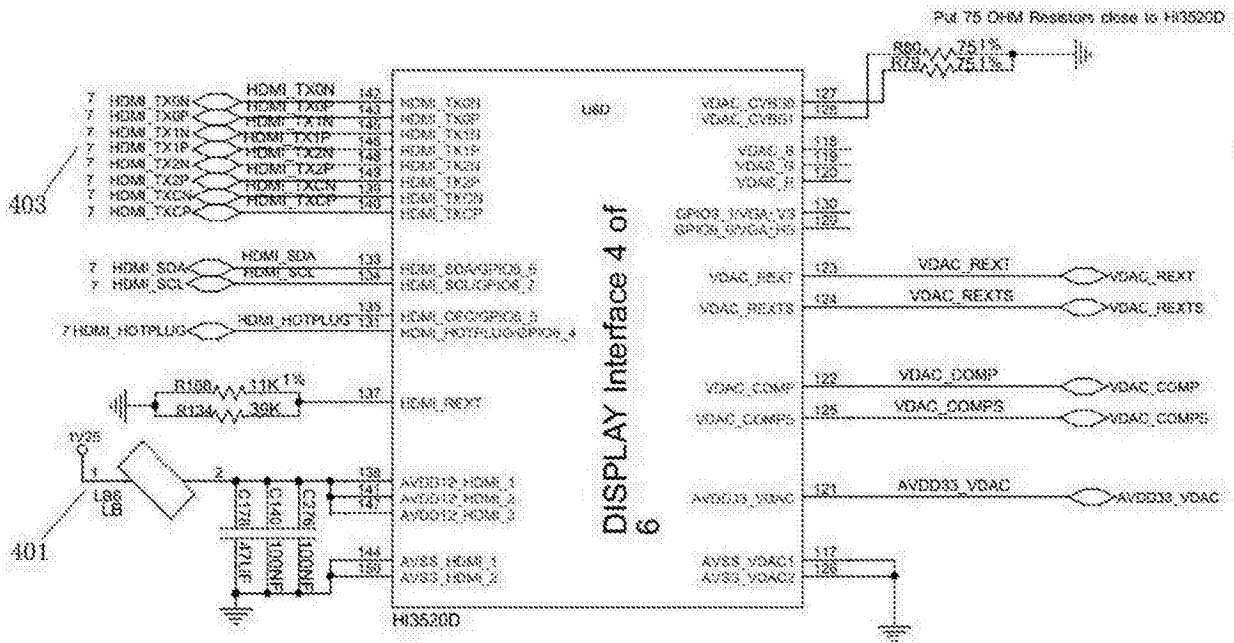


图 38

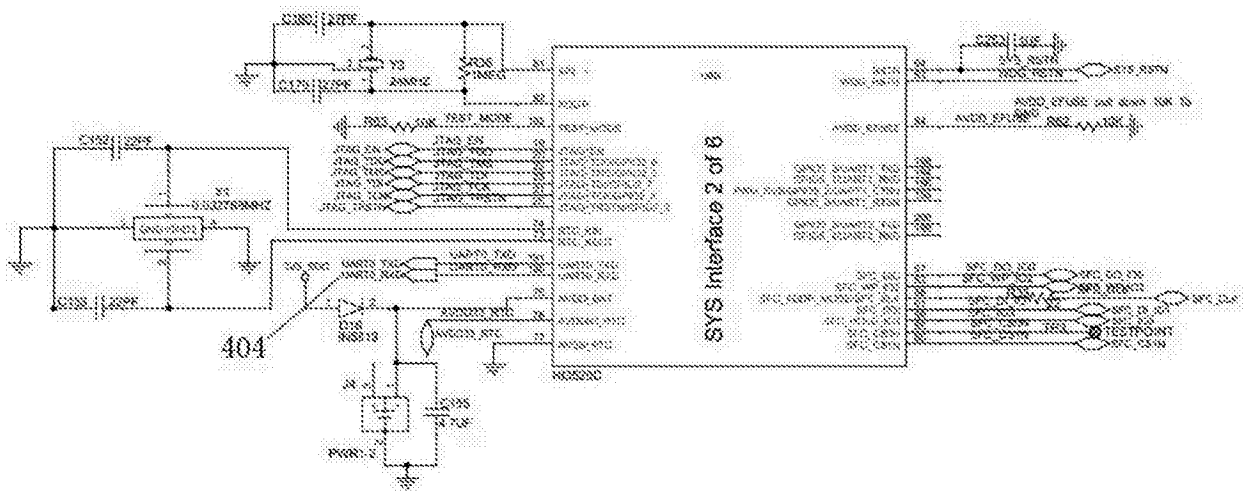


图 39

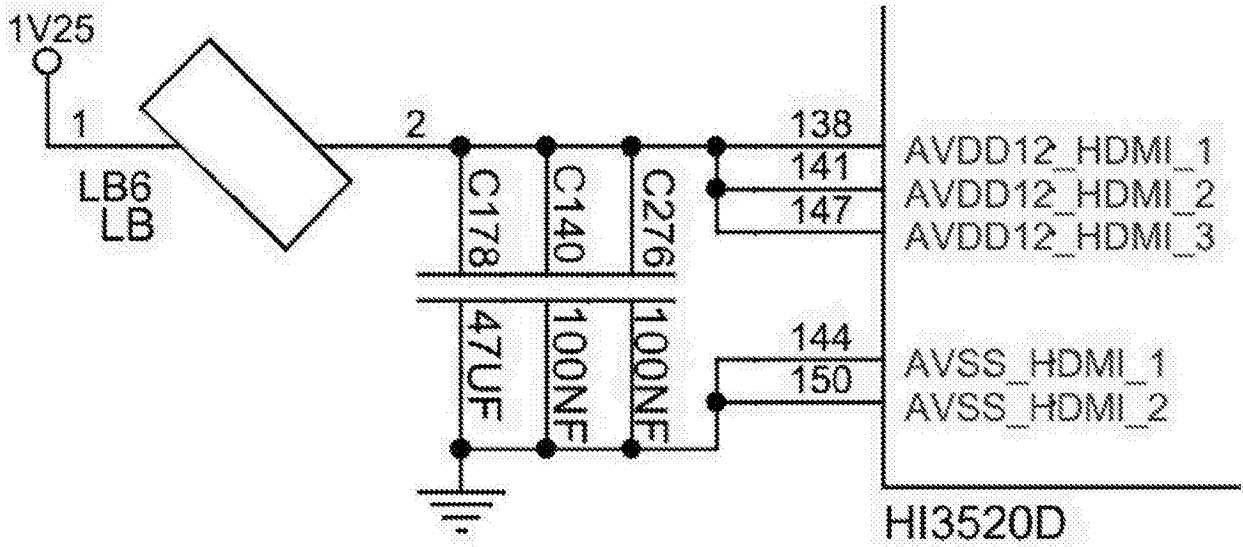


图 40



图 41

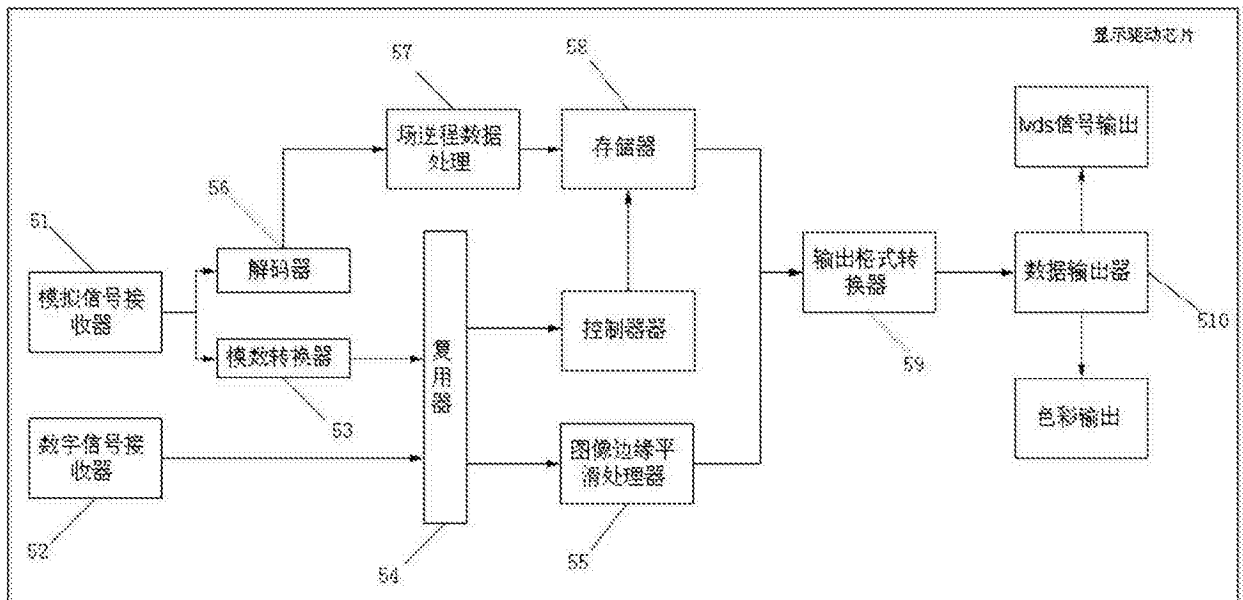


图 42



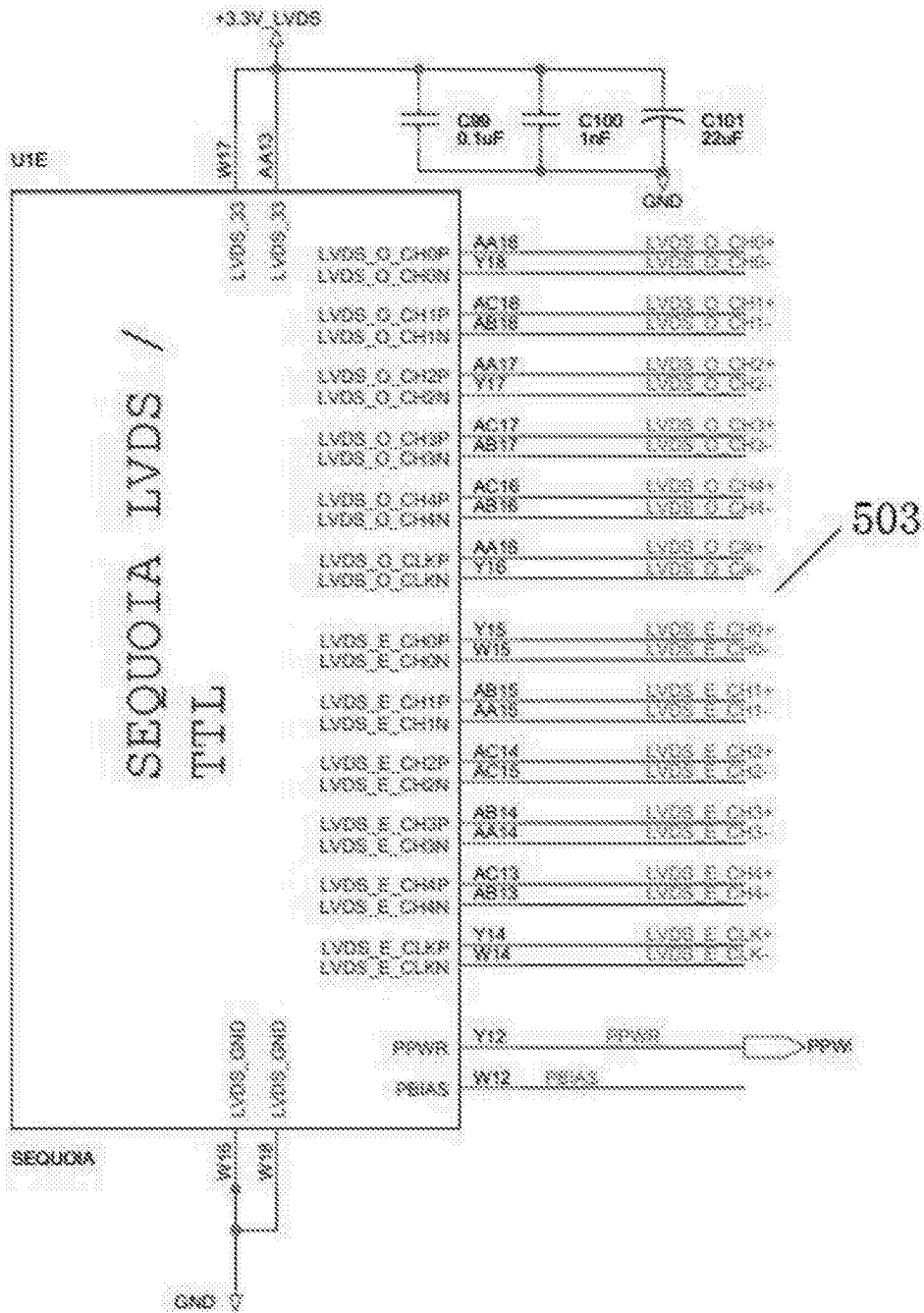


图 44

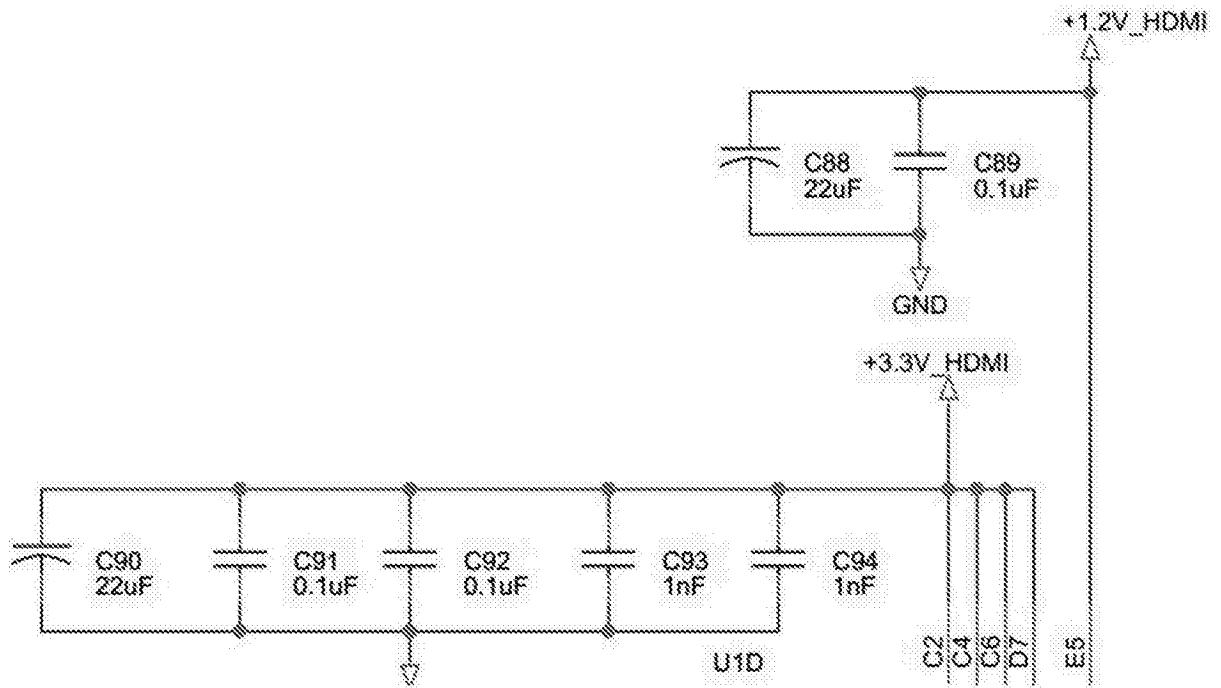


图 45

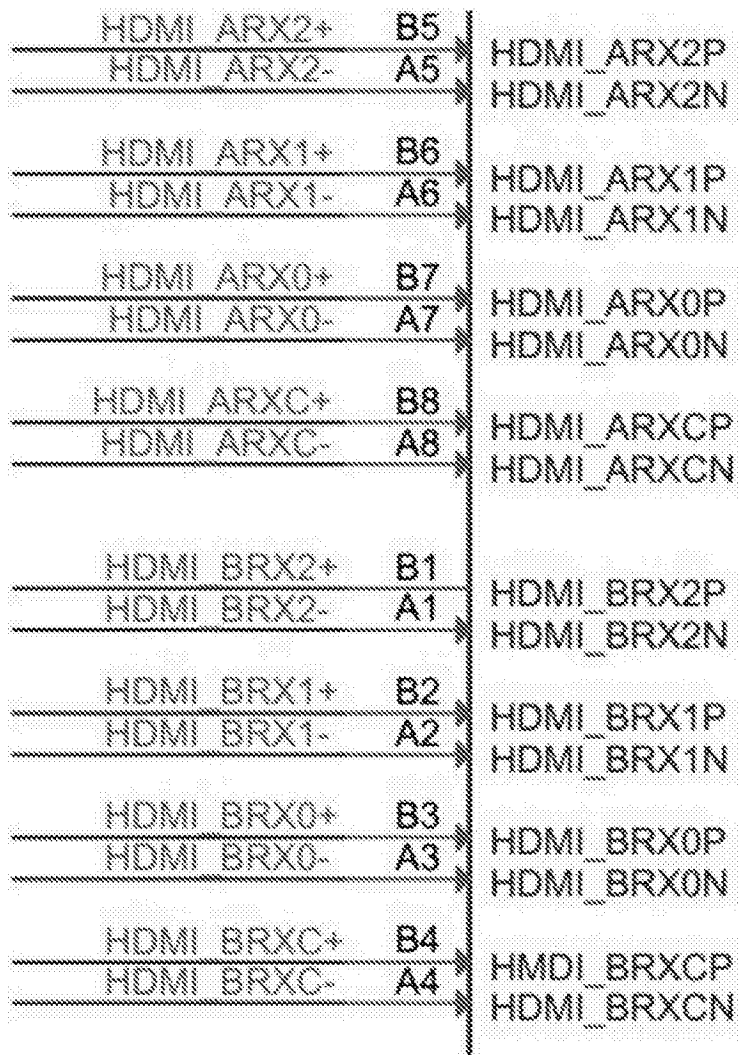


图 46

LVDS_O_CH0P	AA18	LVDS_O_CH0+
LVDS_O_CH0N	Y18	LVDS_O_CH0-
LVDS_O_CH1P	AC18	LVDS_O_CH1+
LVDS_O_CH1N	AB18	LVDS_O_CH1-
LVDS_O_CH2P	AA17	LVDS_O_CH2+
LVDS_O_CH2N	Y17	LVDS_O_CH2-
LVDS_O_CH3P	AC17	LVDS_O_CH3+
LVDS_O_CH3N	AB17	LVDS_O_CH3-
LVDS_O_CH4P	AC16	LVDS_O_CH4+
LVDS_O_CH4N	AB16	LVDS_O_CH4-
LVDS_O_CLKP	AA16	LVDS_O_CLK+
LVDS_O_CLKN	Y16	LVDS_O_CLK-
LVDS_E_CH0P	Y15	LVDS_E_CH0+
LVDS_E_CH0N	W15	LVDS_E_CH0-
LVDS_E_CH1P	AB15	LVDS_E_CH1+
LVDS_E_CH1N	AA15	LVDS_E_CH1-
LVDS_E_CH2P	AC14	LVDS_E_CH2+
LVDS_E_CH2N	AC15	LVDS_E_CH2-
LVDS_E_CH3P	AB14	LVDS_E_CH3+
LVDS_E_CH3N	AA14	LVDS_E_CH3-
LVDS_E_CH4P	AC13	LVDS_E_CH4+
LVDS_E_CH4N	AB13	LVDS_E_CH4-
LVDS_E_CLKP	Y14	LVDS_E_CLK+
LVDS_E_CLKN	W14	LVDS_E_CLK-

图 47

专利名称(译)	一种医用内窥镜的图像处理增强、视频录制及显示电路		
公开(公告)号	<a href="#">CN105049689A</a>	公开(公告)日	2015-11-11
申请号	CN201510385731.7	申请日	2015-06-30
[标]申请(专利权)人(译)	广东实联医疗器械有限公司		
申请(专利权)人(译)	广东实联医疗器械有限公司		
当前申请(专利权)人(译)	广东实联医疗器械有限公司		
[标]发明人	陈锦棋		
发明人	陈锦棋		
IPC分类号	H04N5/225 H04N7/18 A61B1/045 A61B1/05		
代理人(译)	华辉 张奇洲		
其他公开文献	CN105049689B		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明涉及一种医用内窥镜的图像处理增强、视频录制及显示电路，包括图像处理芯片、信号转换芯片、图像增强芯片、视频录制芯片和显示驱动芯片；所述信号转换芯片包括第一信号转换芯片和第二信号转换芯片；所述图像处理芯片将处理后的图像信号发送至第一信号转换芯片，并由该第一信号转换芯片发送至第二信号转换芯片；所述第二信号转换芯片将信号转换后发送至图像增强芯片；所述图像增强芯片将接收的视频图像进行增强处理，并同时发送至视频录制芯片和显示驱动芯片，由该视频录制芯片进行录制，由该显示驱动芯片进行实时播放；所述视频录制芯片完成视频录制后，发送至显示驱动芯片，进行视频回放。

