

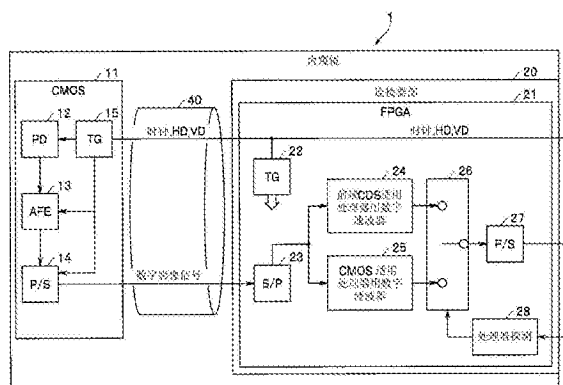


(45)授权公告日 2018.05.18

地址 日本东京都

内窥镜

一种能够与设置有高频分量增强电路(33)的处理器(3)连接的内窥镜,该高频分量增强电路(33)用于对高频分量衰减的摄像信号的高频分量进行增强校正,该内窥镜具备:CMOS图像传感器(11),其具备摄像部和A/D转换部,其中,该摄像部用于对被检体的光学像进行拍摄并生成模拟摄像信号,该A/D转换部用于将该模拟摄像信号转换为数字摄像信号后输出;线缆(40),其用于传输所述数字摄像信号;以及滤波器(24),其具有用于使所述高频分量增强电路的频率特性均值化的频率特性。



1. 一种内窥镜,能够与设置有高频分量增强电路的第一处理器连接,该高频分量增强电路用于对高频分量衰减的摄像信号的高频分量进行增强校正,该内窥镜的特征在于,具备:

插入部,其被插入到被检体;

摄像元件,其设置于所述插入部的前端,具备摄像部和模拟数字转换部,其中,该摄像部用于对所述被检体的光学像进行拍摄并生成模拟摄像信号,该模拟数字转换部用于将该模拟摄像信号转换为数字摄像信号后输出;

线缆,其一端与所述摄像元件连接,用于向另一端侧传输所述数字摄像信号;以及

相反特性滤波器,其设置于所述线缆的另一端,具有用于使所述高频分量增强电路的频率特性均值化的频率特性。

2. 根据权利要求1所述的内窥镜,其特征在于,

还能够与不同于所述第一处理器的第二处理器连接,该第二处理器中没有设置所述高频分量增强电路,

该内窥镜还具备:

识别部,其能够识别所述内窥镜是与所述第一处理器连接还是与所述第二处理器连接;以及

信号路径切换部,其根据所述识别部的识别结果,来在使所述数字摄像信号通过所述相反特性滤波器的信号路径与使所述数字摄像信号不通过所述相反特性滤波器的信号路径之间进行切换。

3. 根据权利要求2所述的内窥镜,其特征在于,

在所述识别部的识别结果为所述内窥镜与所述第一处理器连接的情况下,所述信号路径切换部切换信号路径以使所述数字摄像信号通过所述相反特性滤波器,另一方面,在所述识别部的识别结果为所述内窥镜与所述第二处理器连接的情况下,所述信号路径切换部切换信号路径以使所述数字摄像信号不通过所述相反特性滤波器。

4. 根据权利要求1所述的内窥镜,其特征在于,

还能够与不同于所述第一处理器的第二处理器连接,该第二处理器中没有设置所述高频分量增强电路,

该内窥镜还具备:

切换指示部,其输出用于在第一信号路径与第二信号路径之间进行切换的切换指示信号,其中,所述第一信号路径是所述数字摄像信号通过所述相反特性滤波器的信号路径,所述第二信号路径是所述数字摄像信号不通过所述相反特性滤波器的信号路径;以及

信号路径切换部,其根据来自所述切换指示部的所述切换指示信号来在所述第一信号路径与所述第二信号路径之间进行切换。

内窥镜

技术领域

[0001] 本发明涉及一种搭载输出数字信号作为摄像信号的摄像元件的内窥镜。

背景技术

[0002] 以往,在医疗用领域和工业用领域中广泛使用具备摄像元件的内窥镜。另外,目前还已知如下一种技术:利用与内窥镜以装卸自如的方式连接的被称为处理器的信号处理装置来承担与内窥镜有关的各种信号处理,从而构成内窥镜系统。

[0003] 另外,近年来,在采用CCD图像传感器来作为摄像元件的内窥镜中,存在CCD图像传感器的像素数增加的趋势。在这种内窥镜中,由于像素数增加而需要进行与以往相比更高速的处理。

[0004] 而且,在这种内窥镜中,由于将配置在前端部的摄像元件与所述处理器连接的线缆涉及较长的距离、以及为了实现内窥镜插入部的细径化而线缆直径受到限制等,因此更难以可靠地传输来自配置于内窥镜插入部的前端的CCD图像传感器的信号输出。

[0005] 鉴于上述情形,近年来,还公开了如下一种系统:在内窥镜的前端部,对CCD图像传感器的摄像信号实施CDS处理(correlated double sampling:相关双采样),在使信号的频带减小之后经由线缆来传输该摄像信号,另一方面,利用配置于接收侧的处理器等的规定的模拟电路(增强电路等)来对该线缆中的频率劣化部分进行校正(参照日本特开2012-115531号公报)。

[0006] 此外,日本特开2012-115531号公报中公开的技术是对频率分量进行校正的技术,但是目前还已知一种以数字的方式校正频率劣化分量的技术。

[0007] 另一方面,近年来,还提出了一种采用CMOS图像传感器来作为摄像元件的内窥镜。

[0008] 这种CMOS图像传感器在其传感器芯片内具备摄像部以及A/D转换部。而且,传感器的输出信号为数字信号。

[0009] 在此,从频率特性的观点来说,数字信号的传输与模拟信号的传输相比更难以受到线缆自身的物理特性的影响。因而,采用这种CMOS图像传感器的内窥镜将传感器输出信号以数字信号输出,因此即使是使用比较长的线缆的信号传输,信号劣化对图像质量的影响也比采用将传感器输出信号以模拟信号输出的CCD图像传感器的内窥镜的情况下的信号劣化对图像质量的影响小。

[0010] 然而,在将采用上述的CMOS图像传感器的内窥镜与适用于CMOS图像传感器的处理器(以下称为CMOS适用处理器)连接的情况下不会产生特别的问题,但是在与适用于以往的采用CCD图像传感器的内窥镜、即适用于如上述那样在前端部实施CDS处理的内窥镜的处理器(以下称为前端CDS适用处理器)连接的情况下,有可能产生以下所示的问题。

[0011] 即,上述的前端CDS适用处理器为了应对模拟信号传输路径中的频率特性的劣化(主要是高频分量的衰减),经由对劣化的分量进行补偿这样的增强电路来输出影像信号。

[0012] 当向具有这种输出信号特性的以往的前端CDS适用处理器输入来自采用频率特性比较平坦的CMOS图像传感器的内窥镜的信号时,有可能产生超过需要地过分增强影像信号

的高频分量这种问题。

[0013] 本发明是鉴于上述的问题点而完成的,目的在于提供一种在与具备用于对高频分量进行增强校正的电路的处理器相连接的情况下也能够在该处理器中进行适当的图像信号处理的、搭载输出数字信号作为摄像信号的摄像元件的内窥镜。

发明内容

[0014] 用于解决问题的方案

[0015] 本发明的一个方式的内窥镜是能够与设置有高频分量增强电路的第一处理器连接的内窥镜,该高频分量增强电路用于对高频分量衰减的摄像信号的高频分量进行增强校正,该内窥镜具备:插入部,其被插入到被检体;摄像元件,其设置于所述插入部的前端,具备摄像部和模拟数字转换部,其中,该摄像部用于对所述被检体的光学像进行拍摄并生成模拟摄像信号,该模拟数字转换部用于将该模拟摄像信号转换为数字摄像信号后输出;线缆,其一端与所述摄像元件连接,用于向另一端侧传输所述数字摄像信号;以及相反特性滤波器,其设置于所述线缆的另一端,具有用于使所述高频分量增强电路的频率特性均值化的频率特性。

附图说明

[0016] 图1是示出本发明的第一实施方式的内窥镜的结构图。

[0017] 图2是示出第一实施方式的内窥镜中的CMOS内的AFE电路的结构图。

[0018] 图3是示出第一实施方式的内窥镜与前端CDS适用处理器的连接关系以及以往的内窥镜与前端CDS适用处理器的连接关系的图。

[0019] 图4是示出第一实施方式的内窥镜与前端CDS适用处理器的连接关系以及第一实施方式的内窥镜与CMOS适用处理器的连接关系的图。

[0020] 图5是示出第一实施方式的内窥镜与前端CDS适用处理器相连接时的结构的图。

[0021] 图6是示出第一实施方式的内窥镜与CMOS适用处理器相连接时的结构的图。

[0022] 图7是示出第一实施方式的内窥镜中的数字滤波处理的作用的流程图。

[0023] 图8是示出以往的内窥镜与处理器相连接时的一个状态例的图。

[0024] 图9是示出以往的内窥镜中的传输信号特性的一例的图。

[0025] 图10是示出与以往的内窥镜连接的前端CDS适用处理器中的针对前端CDS的增强电路的信号特性的一例的图。

[0026] 图11是示出本发明的第二实施方式的内窥镜与前端CDS适用处理器相连接时的结构的图。

[0027] 图12是示出第二实施方式的内窥镜与CMOS适用处理器相连接时的结构的图。

[0028] 图13是示出第二实施方式的内窥镜中的数字滤波处理的作用的流程图。

具体实施方式

[0029] 以下,参照附图来说明本发明的实施方式。

[0030] 如图1所示,作为本发明的第一实施方式的内窥镜1具备:CMOS (Complementary Metal Oxide Semiconductor:互补金属氧化物半导体)图像传感器11,其设置于向被检体

插入的插入部的前端,用于对被检体的光学像进行拍摄并输出规定的数字摄像信号;线缆40,其与所述CMOS图像传感器11连接,用于传输所述数字摄像信号;以及连接器部20,其能够与作为进行规定的信号处理的信号处理装置的处理器(在后面记述详细内容)连接。

[0031] 所述CMOS图像传感器11构成为具有定时发生器(TG)15、摄像部12(PD12)、AFE电路13以及P/S电路14,其中,定时发生器(TG)15基于从处理器3的时钟同步信号生成电路31(参照图5)发送的规定的时钟信号和同步信号HD、VD,来生成与该CMOS图像传感器11的动作规格相匹配的时钟信号、水平同步信号HD和垂直同步信号VD以及用于进行各种信号处理的脉冲,摄像部12(PD 12)利用该定时发生器15中生成的所述时钟信号、水平同步信号HD以及垂直同步信号VD,来对被检体的光学像进行拍摄并生成规定的模拟摄像信号,AFE电路13针对该模拟摄像信号实施规定的信号处理,并且具备转换为数字摄像信号后输出的A/D转换部,P/S电路14对来自该AFE电路13的数字摄像信号进行并行/串行转换后向后级输出。

[0032] 所述线缆40向CMOS图像传感器11传输从处理器3发送的规定的时钟信号和同步信号HD、VD,并且向设置于连接器部20的内部的S/P转换电路23传输P/S电路14中被进行并行/串行转换后的串行信号的所述数字摄像信号。

[0033] 在本实施方式中,在所述连接器部20的内部,由FPGA(以下为FPGA 21)构成用于对所述数字摄像信号实施规定的信号处理的电路。

[0034] 所述FPGA 21接收到处理器3中生成的所述时钟信号和同步信号HD、VD后向CMOS图像传感器11输出。

[0035] 另一方面,所述FPGA 21具备:定时发生器(TG)22,其基于处理器3中生成的所述时钟信号来生成用于进行各种信号处理的脉冲;S/P转换电路23,其用于对从CMOS图像传感器11输出的所述串行信号的数字摄像信号进行串行/并行转换;与S/P转换电路23连接的前端CDS适用处理器用数字滤波器24(以下称为CDS适用数字滤波器24);以及同样与S/P转换电路23连接的CMOS适用处理器用数字滤波器25(以下称为CMOS适用数字滤波器25)。

[0036] 在此,所述CDS适用数字滤波器24构成为具有使处理器3中的针对前端CDS的增强电路33(在后面记述详细内容)的频率特性均值化的特性的相反特性滤波器。而且,在搭载该CMOS图像传感器11的内窥镜1与具有所述增强电路33的处理器3相连接时,所述CDS适用数字滤波器24高效地进行工作。

[0037] 另一方面,所述CMOS适用数字滤波器25构成为具有与所述CDS适用数字滤波器24的特性不同的特性的滤波器。而且,在搭载该CMOS图像传感器11的内窥镜1与不具备所述增强电路33且进行与CMOS图像传感器11对应的处理的处理器3A相连接时,所述CMOS适用数字滤波器25高效地进行工作。

[0038] 返回图1,所述FPGA 21还具备:信号路径切换部26,其用于在所述CDS适用数字滤波器24的输出信号路径与CMOS适用数字滤波器25的输出信号路径之间进行切换;P/S电路27,其对来自该信号路径切换部26的输出信号进行并行/串行转换后向处理器3输出;以及处理器探测电路28,其根据与该内窥镜1相连接的处理器3的类型来切换所述信号路径切换部26中的信号路径。

[0039] 此外,如图2所示,AFE电路13构成为具备CDS电路16以及A/D转换电路17,其中,CDS电路16对来自摄像部12的模拟摄像信号实施规定的相关双采样处理,A/D转换电路17对被实施该相关双采样处理后的模拟摄像信号进行A/D转换后输出。

[0040] 接着,详细地说明能够与内窥镜1连接的所述处理器3和处理器3A。

[0041] 图3是示出本实施方式的内窥镜与前端CDS适用处理器(处理器3)的连接关系以及以往的内窥镜与前端CDS适用处理器(处理器3)的连接关系的图。

[0042] 如图3所示,处理器3是能够与以往的内窥镜101连接的前端CDS适用处理器,该内窥镜101在内窥镜前端部具备CCD图像传感器以及用于实施CDS处理的电路。另一方面,关于处理器3,即使是采用了CMOS图像传感器的内窥镜,如果是形成如上述的本实施方式那样的结构的内窥镜1,则在内窥镜1与处理器3相连接时能够在该处理器中进行适当的图像信号处理。

[0043] 如图5所示,该前端CDS适用处理器3具备:所述时钟同步信号生成电路31,其用于生成规定的时钟信号和同步信号HD、VD;S/P转换电路32,其用于对从已连接的内窥镜输出的串行信号的数字摄像信号进行串行/并行转换;针对前端CDS的增强电路33,其与S/P转换电路32连接;以及CPU 34,其用于对处理器3内的各种电路进行控制。

[0044] 在此,所述针对前端CDS的增强电路33起到以下作用:针对被S/P转换电路32进行串行/并行转换后的来自该内窥镜101的摄像信号,增强高频分量,在后面记述该针对前端CDS的增强电路33的详细内容。

[0045] 另外,该处理器3中的CPU 34起到以下作用:向已连接的内窥镜1传输保存于未图示的存储器中的该处理器3固有的1D信息(特别是表示该处理器3是前端CDS适用处理器的信息)。

[0046] 另一方面,本实施方式的内窥镜1中的所述处理器探测电路28构成为,基于来自自己连接的处理器3中的所述CPU 34的信息来判别已连接的该处理器是否为前端CDS适用处理器。

[0047] 此外,作为上述的处理器3,假定具有对内窥镜1发送该处理器3固有的1D信息(表示是前端CDS适用处理器的信息)的功能的处理器,并且所述处理器探测电路28得到该1D信息来判别已连接的处理器器的类型,但是处理器的判别方法不限于此。

[0048] 例如,也可以根据从已连接的处理器接收不到规定的1D信息,来判别该处理器3的类型。

[0049] 更具体地说,如果如后述那样设为以一定从“CMOS适用处理器”发送自身固有的1D信息、即表示是CMOS适用处理器的信息为前提并且从如该处理器3那样的前端CDS适用处理器不发送任何处理器判别用的1D信息的规格,则能够根据接收不到1D信息来判断为该处理器3是前端CDS适用处理器。

[0050] 在此,参照图8来说明具有该CDS处理电路的内窥镜101与处理器3相连接时的一个状态例。

[0051] 如上述那样,以往,已知如下一种内窥镜:在内窥镜的前端部对来自摄像元件的摄像信号实施CDS处理(相关双采样处理),在使传输频带减小之后传输该摄像信号。

[0052] 具体地说,如图8所示,该以往的内窥镜101在向被检体插入的插入部的前端部111具备CCD图像传感器112并且具备CDS电路114,其中,该CCD图像传感器112用于对被检体的光学像进行拍摄并基于定时发生器113来输出规定的模拟摄像信号,该CDS电路114用于对该模拟摄像信号实施相关双采样处理。

[0053] 而且,被实施相关双采样处理后的该模拟摄像信号经由较长距离的线缆140而在

连接器部120中被进行A/D转换之后进行并行/串行转换,之后向处理器3输出。

[0054] 另一方面,为了对该线缆140中的频率劣化部分进行补偿,所述处理器3对内窥镜101发送时钟信号和同步信号HD、VD,并且具备针对前端CDS的增强电路33,该针对前端CDS的增强电路33对被S/P转换电路32进行串行/并行转换后的来自该内窥镜101的摄像信号进行高频分量增强。

[0055] 在此,在这种内窥镜101中,如上述那样,将配置于前端部111的摄像元件(CCD图像传感器112)与所述处理器3连接的线缆140涉及较长的距离。除此之外,为了实现内窥镜插入部的细径化而该线缆140的直径受到限制,因此来自CCD图像传感器112的信号输出受到线缆140的物理特性的影响而导致信号的高频分量容易劣化(参照图9)。

[0056] 鉴于上述状况,所述针对前端CDS的增强电路33对由于上述的要因而在线缆140中劣化的高频分量以增强的方式进行校正后输出(参照图10)。

[0057] 另一方面,本实施方式的内窥镜1除了能够与以往的具备针对前端CDS的增强电路33的处理器3连接以外,还能够与所述处理器3A连接。

[0058] 图4是示出本实施方式的内窥镜与前端CDS适用处理器的连接关系以及本实施方式的内窥镜与CMOS适用处理器的连接关系的图。

[0059] 处理器3A具备信号处理电路,假定该信号处理电路能够与搭载CMOS图像传感器11的内窥镜1连接。

[0060] 在此,如上述那样,从频率特性的观点来说,数字信号的传输与模拟信号的传输相比更难以受到线缆自身的物理特性的影响,因此在将传感器输出信号以数字信号输出的该内窥镜1中,即使是使用较长的线缆的信号传输,信号劣化对图像质量的影响(特别是对高频分量劣化的影响)也比采用将传感器输出信号以模拟信号输出的CCD图像传感器的内窥镜101的情况下的信号劣化对图像质量的影响小。

[0061] 即,处理器3A具备以被输入线缆40中的高频分量劣化的影响小的摄像信号为前提的信号处理电路。

[0062] 换句话说,处理器3A不具备相当于所述针对前端CDS的增强电路33的增强电路。

[0063] 接着,对本实施方式的内窥镜1与前端CDS适用处理器3或CMOS适用处理器3A相连接时的作用分别进行说明。

[0064] 图5是示出本实施方式的内窥镜与前端CDS适用处理器相连接时的结构的图,图6是示出本实施方式的内窥镜与CMOS适用处理器相连接时的结构的图。并且,图7是示出本实施方式的内窥镜中的数字滤波器的选择处理的流程图。

[0065] 如图7所示,首先,当内窥镜1中的处理器探测电路28探测出已与规定的处理器连接时,处理器探测电路28从已连接的处理器CPU 34(参照图5、图6)得到规定的1D信息(步骤S1)。

[0066] 之后,处理器探测电路28基于步骤S1中从已连接的处理器得到的1D信息来判定与该内窥镜1相连接的处理器是前端CDS适用处理器3还是CMOS适用处理器3A(步骤S2)。

[0067] 此外,如上述那样,处理器探测电路28也可以根据接收不到1D信息来进行该处理器3是否为前端CDS适用处理器的判别。

[0068] 然后,在已连接的处理器是前端CDS适用处理器3的情况下(即,在是所述针对前端CDS的增强电路33对摄像信号进行工作的处理器的情况下),处理器探测电路28进行步骤S3

的处理。

[0069] 即,在步骤S3中,处理器探测电路28对所述信号路径切换部26进行控制来切换信号路径,以使从所述P/S电路27输出的摄像信号经由所述CDS适用数字滤波器24(参照图5)。

[0070] 在此,如上述那样,从CMOS图像传感器11输出数字摄像信号,因此在利用线缆40进行的传输过程中基于该摄像信号的影像的高频分量几乎不劣化。因而,当在这种状态下向上述那样的处理器3输入时,导致超过需要地增强影像的高频分量。

[0071] 然而,在本实施方式中,所述适用于前端CDS的数字滤波器24构成为具有使所述针对前端CDS的增强电路33的频率特性均值化的特性的相反特性滤波器。

[0072] 即,从内窥镜1输出的摄像信号的高频分量暂时减少,在输入了该摄像信号的处理器3内,与基于所述针对前端CDS的增强电路33的高频增强作用相互结合,作为其结果,能够得到适当的频率特性。

[0073] 另一方面,在已连接的处理器是CMOS适用处理器3A的情况下,处理器探测电路28进行步骤S4的处理。

[0074] 即,在步骤S4中,处理器探测电路28控制所述信号路径切换部26来切换信号路径,以使从所述P/S电路27输出的摄像信号经由所述CMOS适用数字滤波器25(参照图6)。

[0075] 此外,对于所述CMOS适用数字滤波器25的特性,当考虑在线缆40中基于从CMOS图像传感器11输出的数字摄像信号的影像的高频分量几乎不劣化时,也可以是示出大致平坦的频率特性的电路结构。

[0076] 如以上说明的那样,根据本实施方式,能够提供一种在与具备如上述那样对摄像信号的高频分量进行增强的信号处理电路的处理器相连接的情况下也能够在该处理器中进行适当的图像信号处理的、搭载CMOS图像传感器的内窥镜。

[0077] 此外,在本实施方式中,所述FPGA 21配置于连接器部20,但是不限于此,所述FPGA 21也可以配置于内窥镜1中的操作部等。

[0078] 另外,在本实施方式中,作为内窥镜1的摄像元件,假定了CMOS图像传感器,但是不限于CMOS图像传感器,本发明能够应用于搭载有如下的摄像元件的内窥镜,该摄像元件能够在插入部前端部生成数字的摄像信号,并能够如上述那样经由线缆40而向后方电路部发送该数字摄像信号。

[0079] 接着,说明本发明的第二实施方式。

[0080] 图11是示出本发明的第二实施方式的内窥镜与前端CDS适用处理器相连接时的结构的图,图12是示出第二实施方式的内窥镜与CMOS适用处理器相连接时的结构的图。另外,图13是示出第二实施方式的内窥镜中的数字滤波处理的作用的流程图。

[0081] 关于本第二实施方式的内窥镜系统,其基本结构与第一实施方式相同,只有所述连接器部20中的FPGA 21内的一部分的结构与第一实施方式不同。因而,此处只说明与第一实施方式的不同之处,省略相同部分的说明。

[0082] 在上述的第一实施方式中,所述FPGA 21具备根据与内窥镜1相连接的处理器类型来切换信号路径切换部26中的信号路径的处理器探测电路28(参照图1),但是第二实施方式的特征在于,如图11、图12所示那样具备切换指示部28a来代替该处理器探测电路28,该切换指示部28a发送用于切换信号路径切换部26中的信号路径的切换指示信号。

[0083] 该切换指示部28a根据未图示的操作等(例如由用户进行的设定)而向信号路径切

换部26发送所述切换指示信号。该切换指示信号是用于在第一信号路径与第二信号路径之间进行切换的指示信号,其中,该第一信号路径是所述数字摄像信号通过所述前端CDS适用处理器用数字滤波器24(相反特性滤波器)的路径,该第二信号路径是所述数字摄像信号通过所述CMOS适用处理器用数字滤波器25的路径(即,是所述数字摄像信号不通过所述相反特性滤波器的信号路径)。

[0084] 另外,在本第二实施方式中,信号路径切换部26根据来自切换指示部28a的切换指示信号,来在所述第一信号路径与所述第二信号路径之间进行切换。

[0085] 这样,在本第二实施方式中,不在内窥镜1中探测与内窥镜1相连接的处理器的类型(是前端CDS适用处理器3B(参照图11)还是CMOS适用处理器3C(参照图12))就能够进行上述的信号路径的切换。

[0086] 接着,对本实施方式的内窥镜1与前端CDS适用处理器或CMOS适用处理器相连接时的作用分别进行说明。

[0087] 如图13所示,当从内窥镜1中的切换指示部28a发送所述切换指示信号时(步骤S11),信号路径切换部26基于该切换指示部28a中的切换指示是表示前端CDS适用处理器3B还是表示CMOS适用处理器3C(步骤S12)来在所述第一信号路径与所述第二信号路径之间进行切换。

[0088] 即,在所述切换指示信号表示前端CDS适用处理器3B的情况下(即,在表示所述针对前端CDS的增强电路33对摄像信号进行工作的处理器的情况下),选择通过所述前端CDS适用处理器用数字滤波器24(相反特性滤波器)的第一信号路径(步骤S13)。

[0089] 另一方面,在所述切换指示信号表示CMOS适用处理器3C的情况下,选择通过CMOS适用处理器用数字滤波器25的第二信号路径(步骤S14)。

[0090] 此外,与第一实施方式同样,对于所述CMOS适用处理器用数字滤波器25的特性,当考虑在线缆40中基于从CMOS图像传感器11输出的数字摄像信号的影像的高频分量几乎不劣化时,也可以是示出大致平坦的频率特性的电路结构。

[0091] 如以上所说明的那样,根据本实施方式,能够提供一种在与具备对摄像信号的高频分量进行增强的信号处理电路的处理器相连接的情况下不探测所连接的处理器类型就能够在该处理器中进行适当的图像信号处理的、搭载CMOS图像传感器的内窥镜。

[0092] 此外,本发明并不原样地限定于上述的实施方式,在实施阶段在不偏离其要旨的范围内能够对构成要素进行变形并具体化。另外,能够通过上述实施方式所公开的多个构成要素的适当的组合而形成各种的发明方式。例如,也可以将实施方式所示出的全部构成要素中的几个构成要素删除。并且,还可以将不同的实施方式中的构成要素适当地组合。

[0093] 这样,本发明在不偏离发明的主旨的范围内能够进行各种变更或应用,这是不言而喻的。

[0094] 本申请是以2014年12月4日向日本申请的特愿2014-246136号为优先权主张基础的申请,上述的公开内容被引用到本申请说明书、权利要求书以及附图。

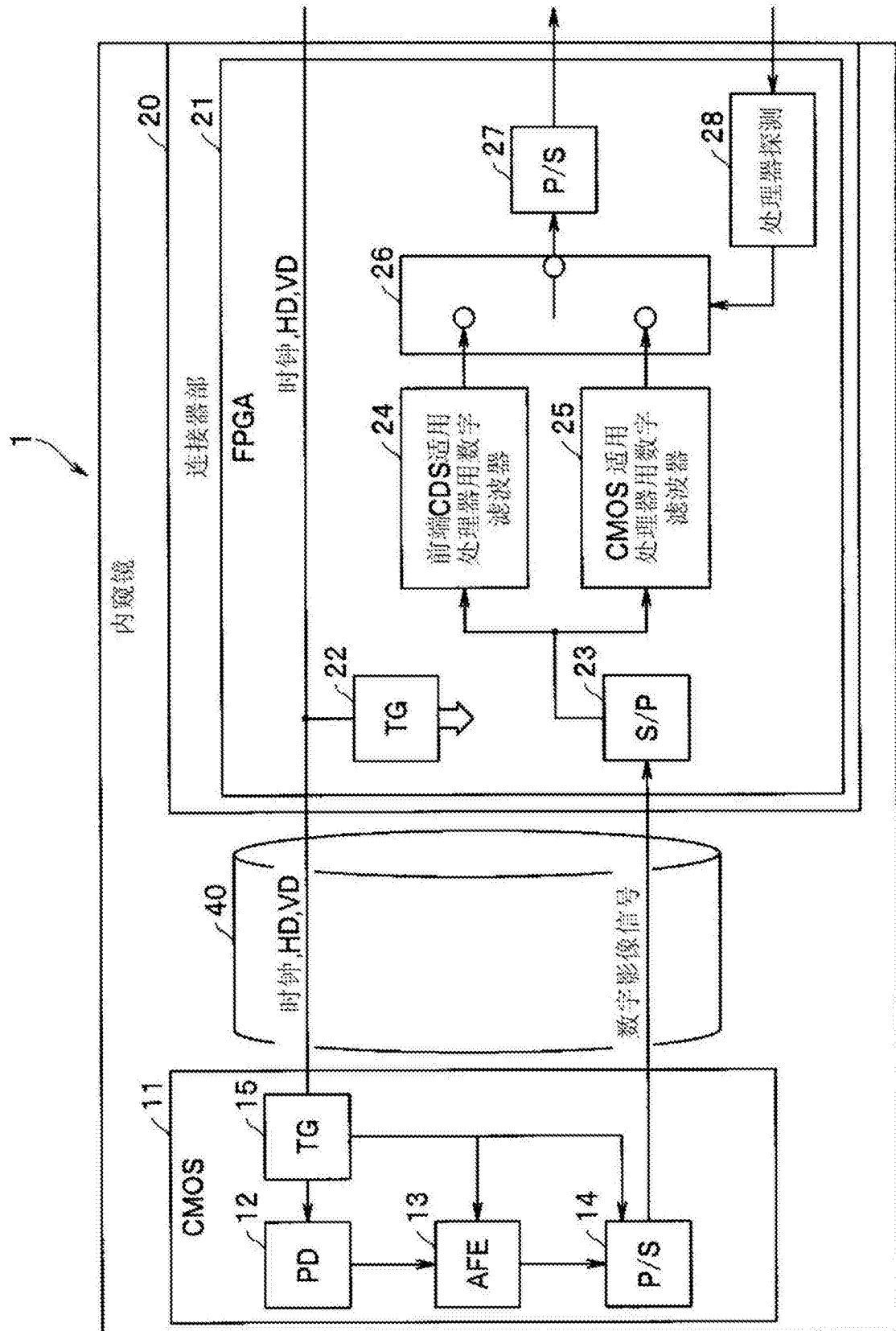


图1

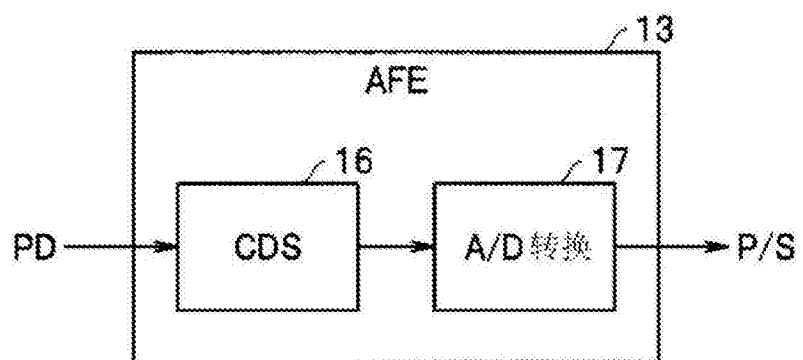


图2

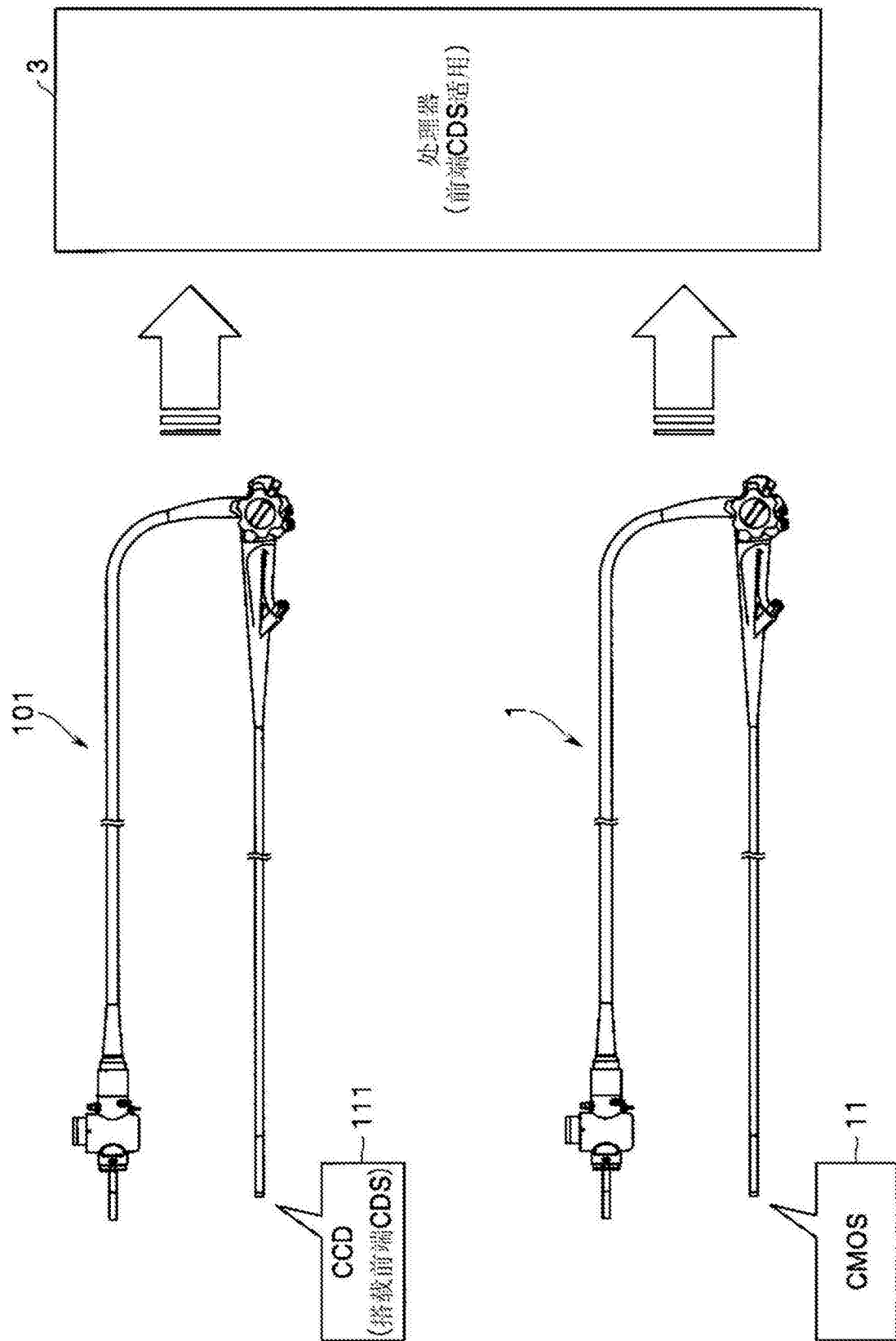


图3

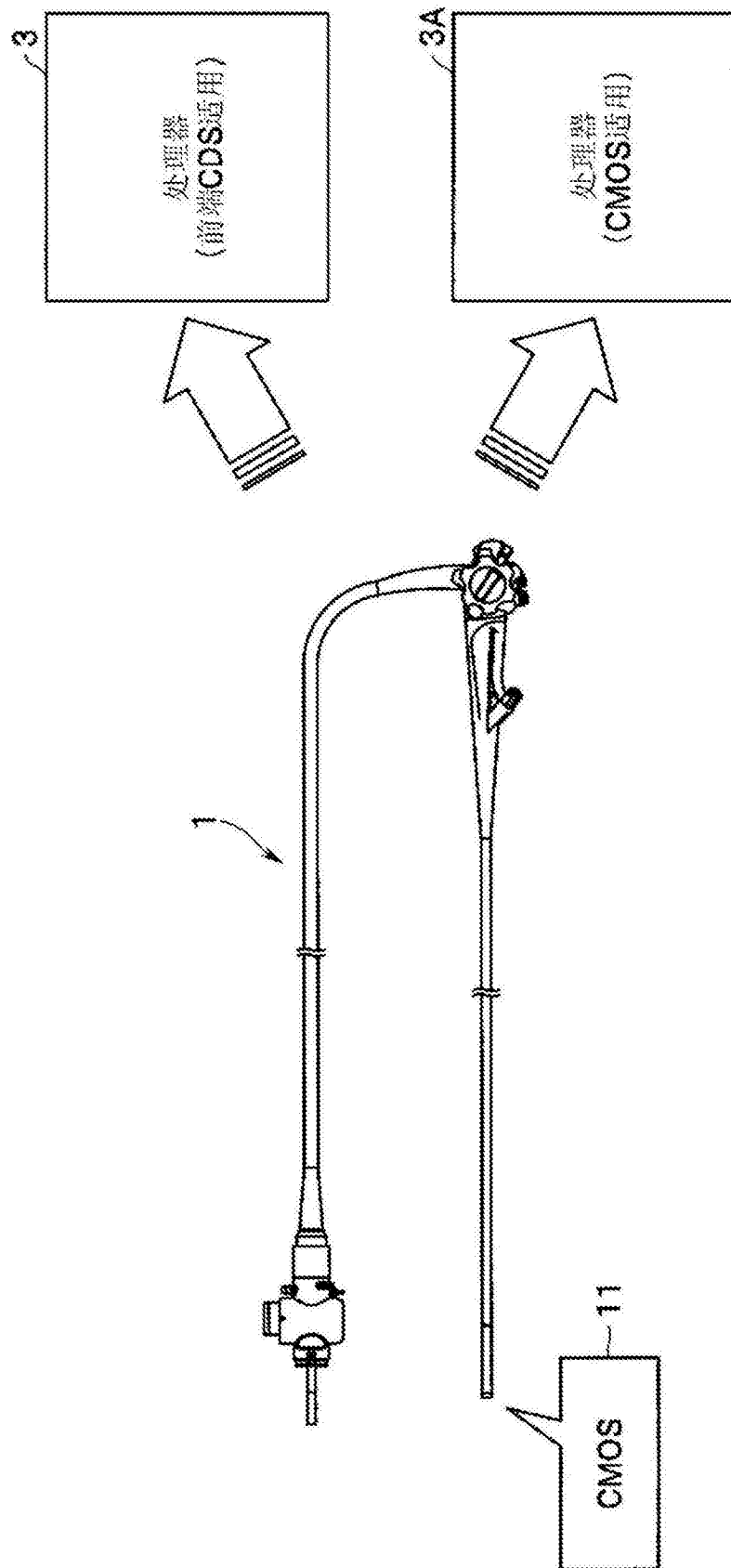


图4

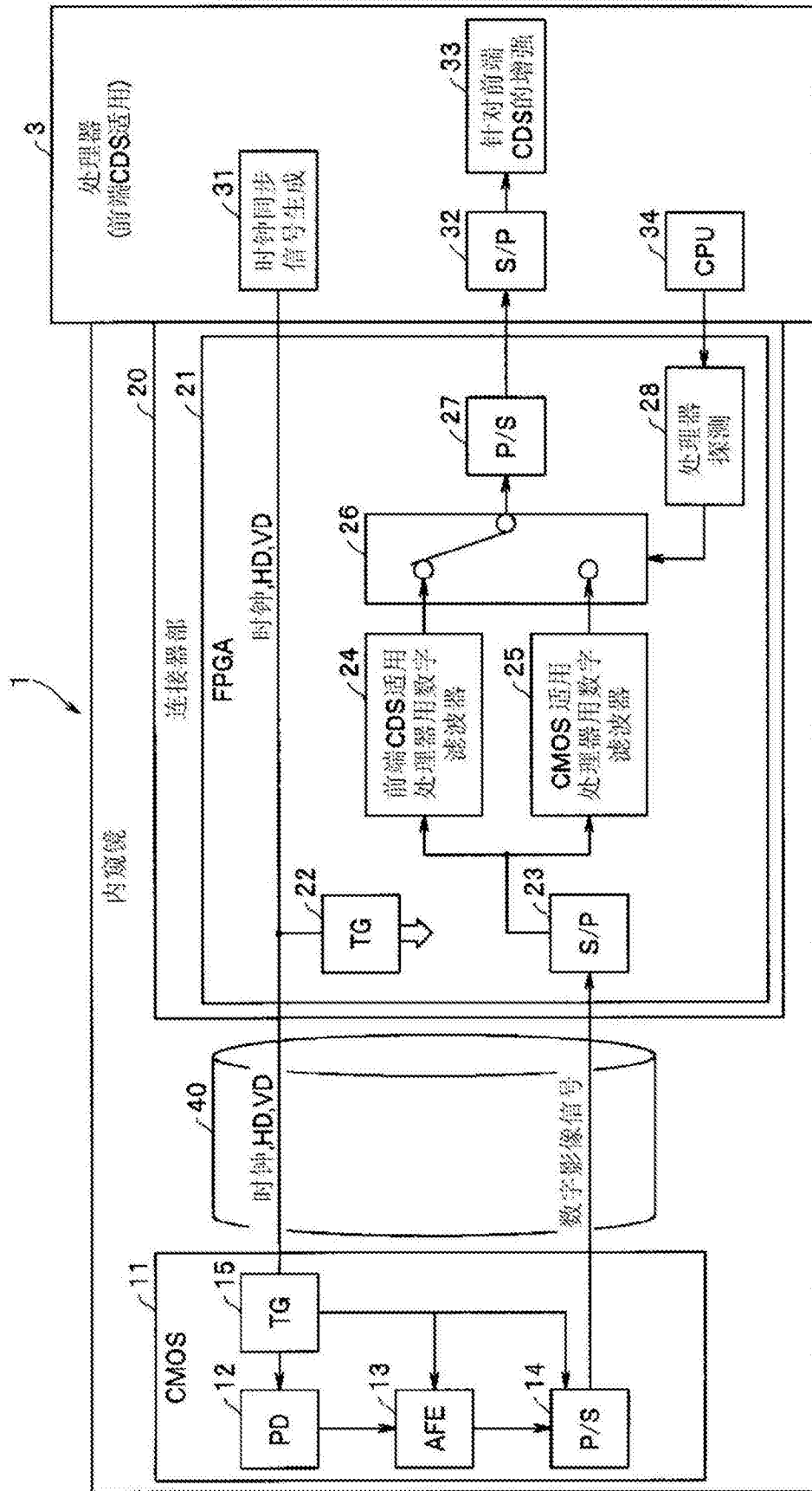


图5

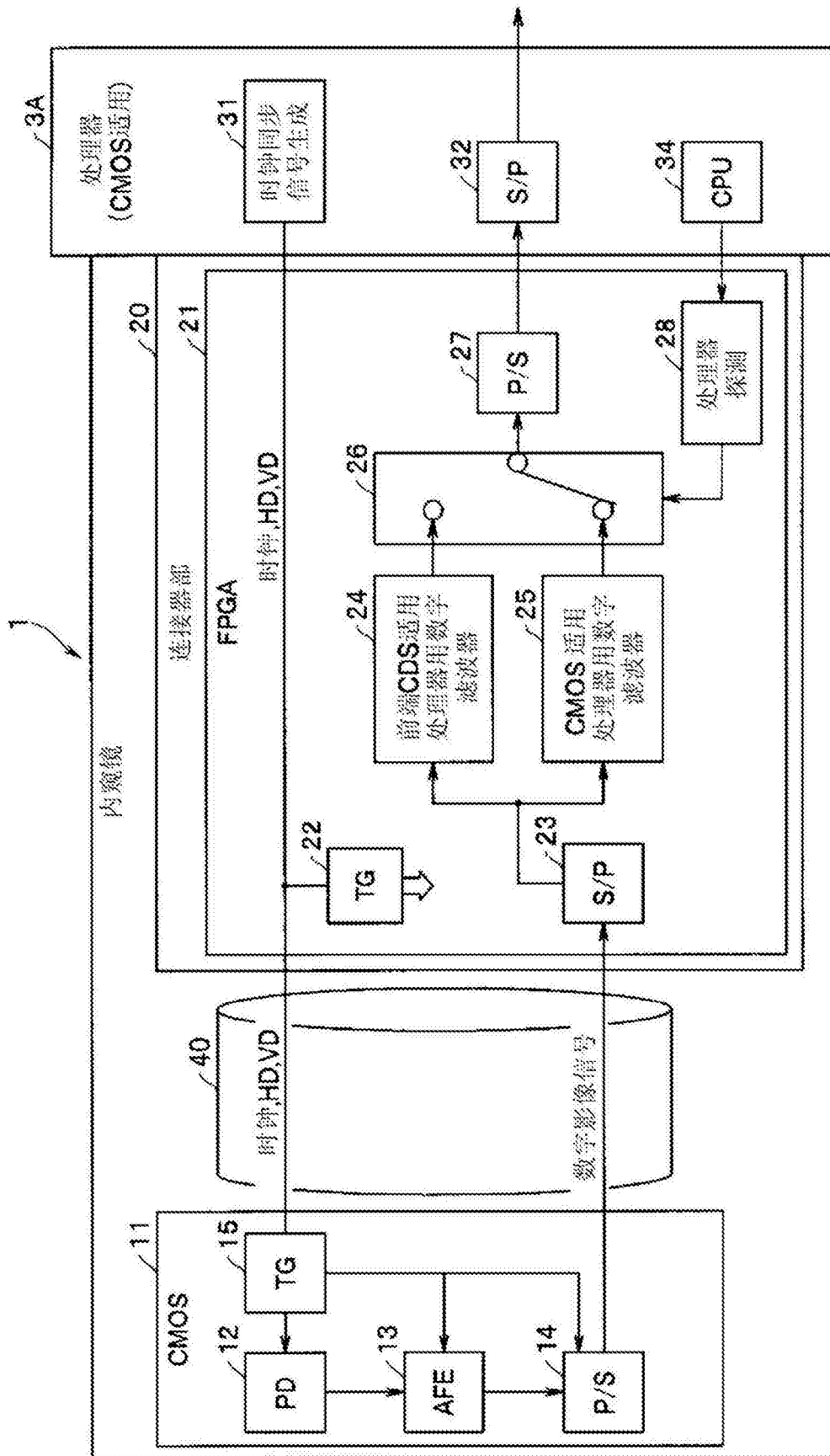


图6

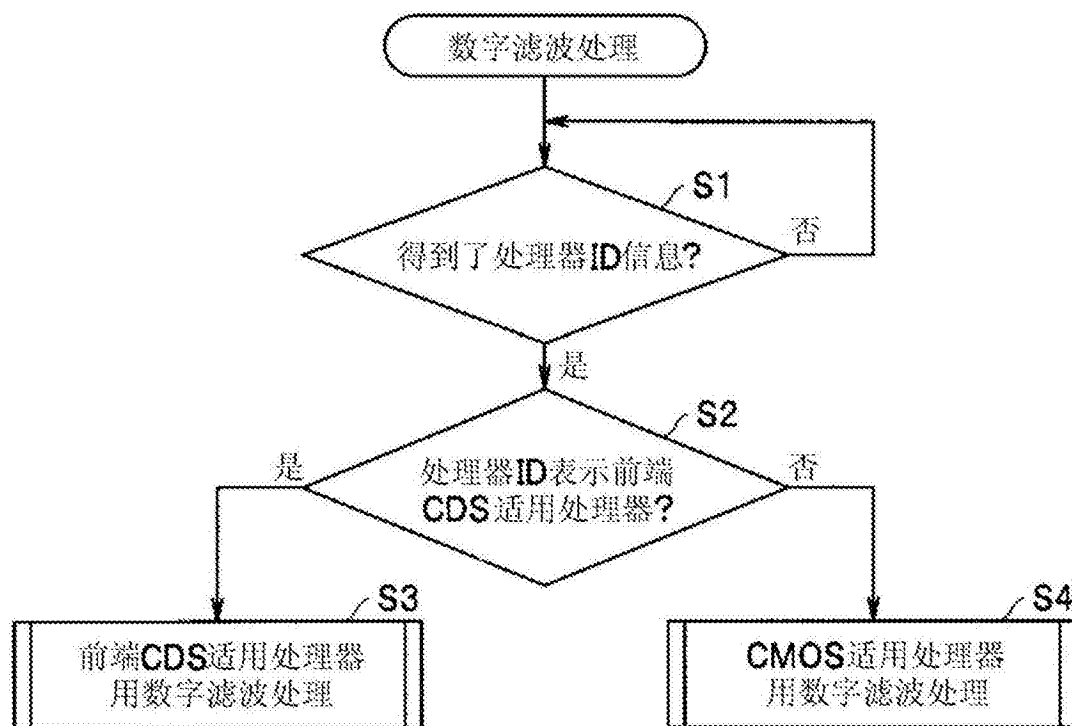


图7

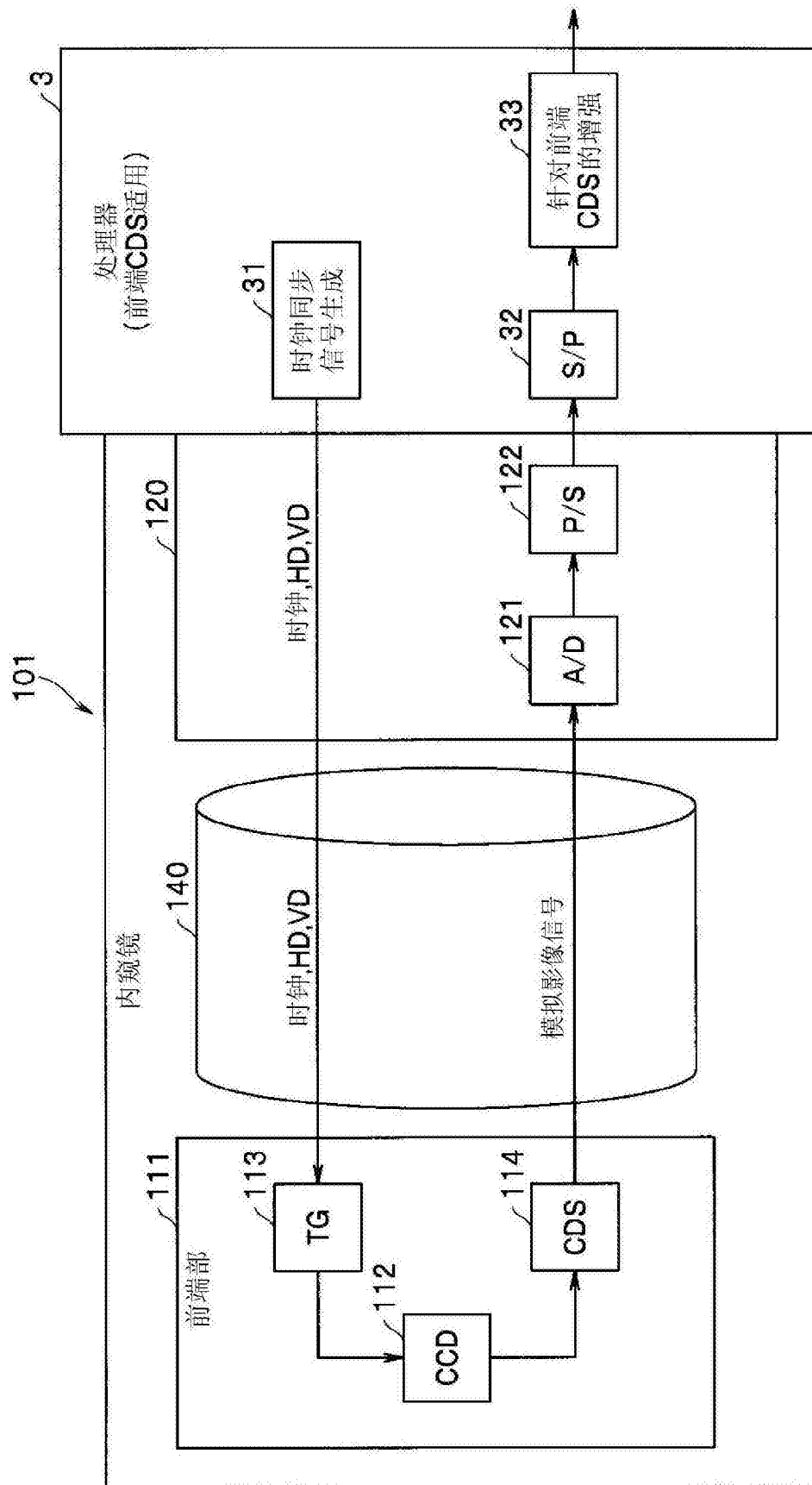


图8

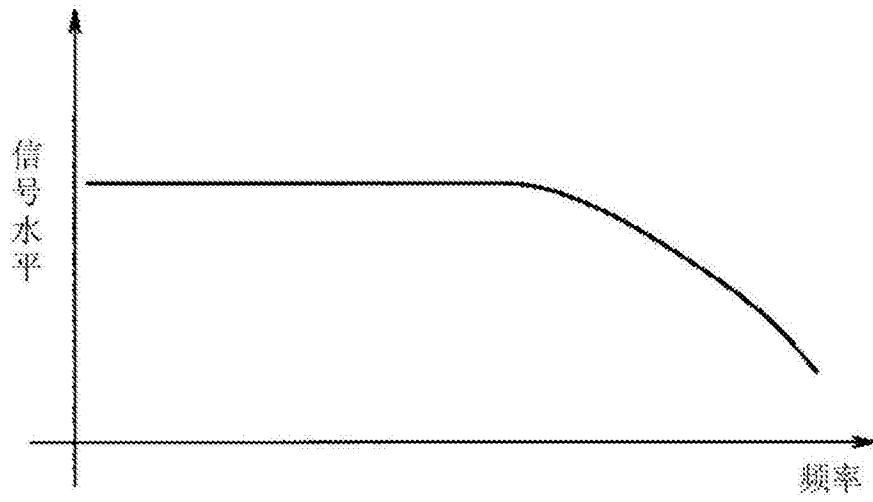


图9

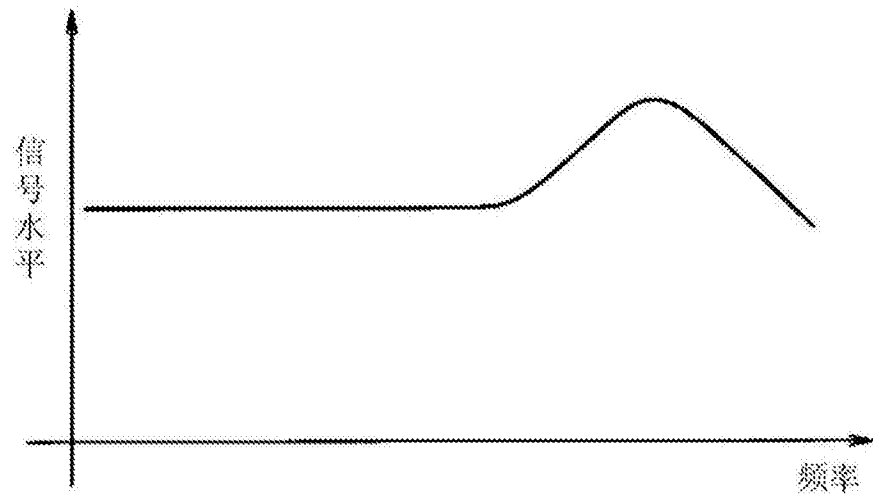


图10

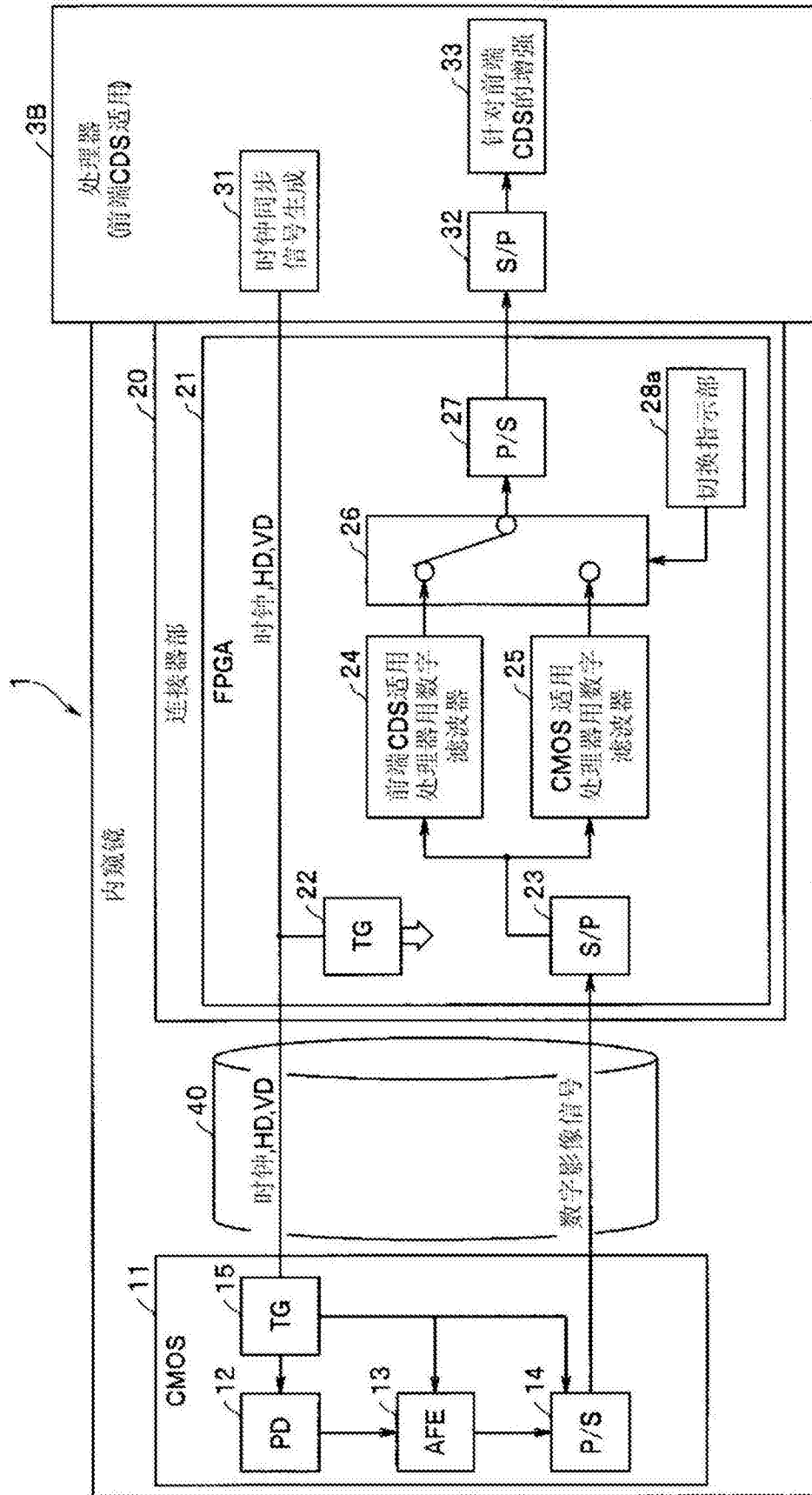


图11

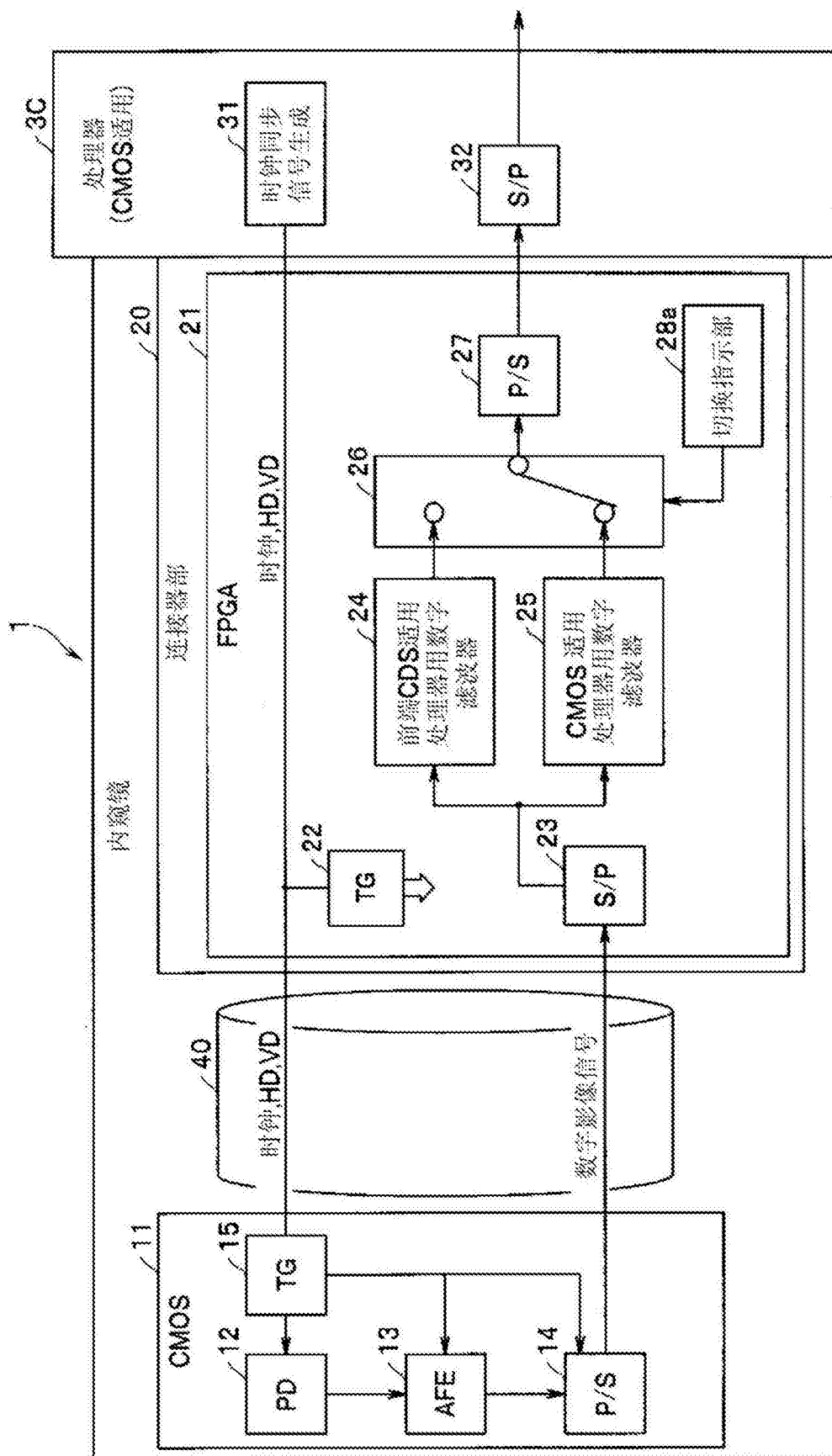


图12

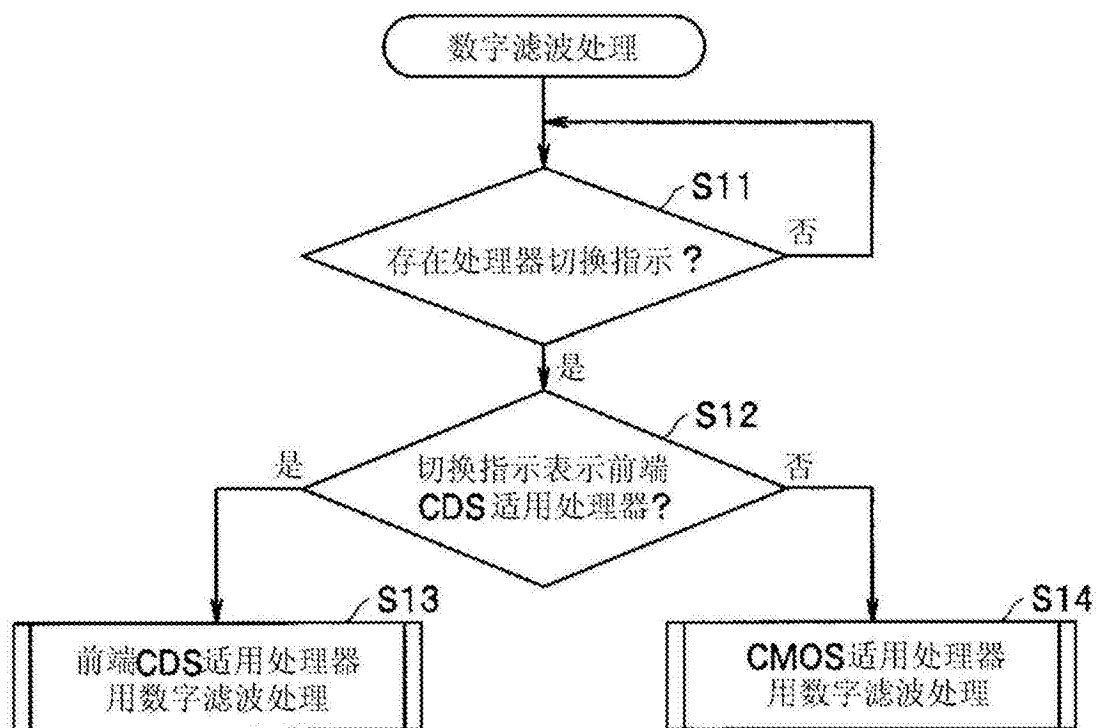


图13

专利名称(译)	内窥镜		
公开(公告)号	CN106572789B	公开(公告)日	2018-05-18
申请号	CN201580032301.5	申请日	2015-09-08
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯株式会社		
当前申请(专利权)人(译)	奥林巴斯株式会社		
[标]发明人	大河文行 桥本秀范 松井泰宪		
发明人	大河文行 桥本秀范 松井泰宪		
IPC分类号	A61B1/04		
CPC分类号	A61B1/04 A61B1/00009 A61B1/00112 A61B1/05 G02B23/2484 G06T5/20 H04N5/2253 H04N5/268 H04N5/37455 H04N7/10 H04N7/183 H04N2005/2255		
代理人(译)	刘新宇 张会华		
审查员(译)	孙颖		
优先权	2014246136 2014-12-04 JP		
其他公开文献	CN106572789A		
外部链接	Espacenet SIPO		

摘要(译)

一种能够与设置有高频分量增强电路(33)的处理器(3)连接的内窥镜，该高频分量增强电路(33)用于对高频分量衰减的摄像信号的高频分量进行增强校正，该内窥镜具备：CMOS图像传感器(11)，其具备摄像部和A/D转换部，其中，该摄像部用于对被检体的光学像进行拍摄并生成模拟摄像信号，该A/D转换部用于将该模拟摄像信号转换为数字摄像信号后输出；线缆(40)，其用于传输所述数字摄像信号；以及滤波器(24)，其具有用于使所述高频分量增强电路的频率特性均值化的频率特性。

