



(12)发明专利

(10)授权公告号 CN 107534749 B

(45)授权公告日 2020.03.03

(21)申请号 201680025181.0

(22)申请日 2016.09.15

(65)同一申请的已公布的文献号

申请公布号 CN 107534749 A

(43)申请公布日 2018.01.02

(30)优先权数据

2015-233554 2015.11.30 JP

(85)PCT国际申请进入国家阶段日

2017.10.31

(86)PCT国际申请的申请数据

PCT/JP2016/077293 2016.09.15

(87)PCT国际申请的公布数据

W02017/094322 JA 2017.06.08

(73)专利权人 奥林巴斯株式会社

地址 日本东京都

(72)发明人 足立理

(74)专利代理机构 北京林达刘知识产权代理事
务所(普通合伙) 11277

代理人 刘新宇

(51)Int.Cl.

H04N 5/378(2006.01)

A61B 1/04(2006.01)

G02B 23/24(2006.01)

H01L 27/14(2006.01)

H01L 27/146(2006.01)

H04N 7/18(2006.01)

(56)对比文件

CN 103208501 A,2013.07.17,说明书第
[0086]-[0108],[0217]-[0231]段,附图1-4,19.

CN 102188224 A,2011.09.21,全文.

CN 104541372 A,2015.04.22,全文.

CN 1705133 A,2005.12.07,全文.

US 2013169775 A1,2013.07.04,全文.

审查员 姜玉静

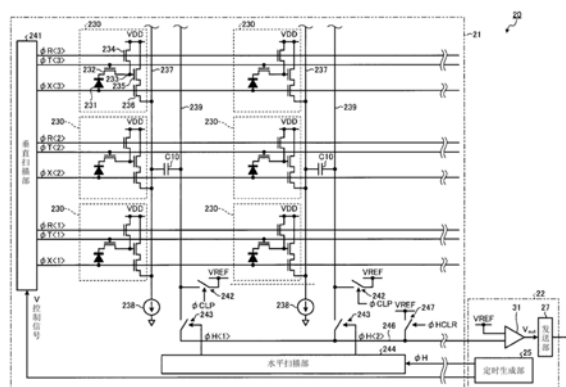
权利要求书1页 说明书12页 附图11页

(54)发明名称

摄像元件、内窥镜以及内窥镜系统

(57)摘要

提供一种能够实现进一步小型化的摄像元件、内窥镜以及内窥镜系统。摄像元件具备：多个单位像素(230)；用于分别传输摄像信号的多个第一传输线(237)；恒流源(238)，其是针对多个第一传输线(237)分别设置的，用于从单位像素(230)向第一传输线(237)输出摄像信号；多个第二传输线(239)，各个第二传输线(239)与多个第一传输线(237)中的某一个第一传输线(237)成对地形成电容，来分别传输第一传输线(237)所输出的摄像信号；垂直扫描部(241)和水平扫描部(244)，其读出多个第二传输线(239)所传输的摄像信号；以及定时生成部(25)，其在使单位像素(230)输出摄像信号的状态下使垂直扫描部(241)和水平扫描部(244)进行动作。



1. 一种摄像元件,其特征在于,具备:

受光部,其具有被配置成二维矩阵状的多个像素,各个所述像素从外部接收光,分别生成与受光量相应的摄像信号;

多个第一传输线,所述多个第一传输线被配置于所述受光部的受光面的背面,用于分别传输所述摄像信号;

恒流源,其是针对所述多个第一传输线分别设置的,用于从所述像素向所述第一传输线输出所述摄像信号;

多个第二传输线,各个所述第二传输线与所述多个第一传输线中的某一个第一传输线成对地形成电容,来分别传输所述第一传输线所输出的所述摄像信号;

读出部,其读出所述多个第二传输线所传输的所述摄像信号;

控制部,其在使所述像素输出所述摄像信号的状态下使所述读出部进行动作;

电介质,其介于成对的第一传输线与第二传输线之间;

第一芯片,在该第一芯片上至少分别安装有所述受光部、所述多个第一传输线以及所述恒流源;以及

第二芯片,在该第二芯片上至少安装有所述多个第二传输线,

其中,在所述第一芯片的所述受光面的背面层叠所述第二芯片,

所述多个第二传输线分别以将所述电介质夹在中间的方式配置在与所述多个第一传输线中的某一个第一传输线相向的位置。

2. 根据权利要求1所述的摄像元件,其特征在于,

由所述成对的第一传输线与第二传输线分别形成的电容相互大致相等。

3. 根据权利要求1所述的摄像元件,其特征在于,

所述第一传输线和所述第二传输线是金属布线,

所述成对的第一传输线与第二传输线之间的电容是在构成各个传输线的金属布线之间配置所述电介质而形成的。

4. 一种内窥镜,其特征在于,

在能够被插入到被检体内的插入部的前端侧具备根据权利要求1所述的摄像元件。

5. 一种内窥镜系统,其特征在于,具备:

根据权利要求4所述的内窥镜;以及

图像处理装置,其将所述摄像信号转换为图像信号。

摄像元件、内窥镜以及内窥镜系统

技术领域

[0001] 本发明涉及一种拍摄被摄体来生成该被摄体的图像数据的摄像元件、内窥镜以及内窥镜系统。

背景技术

[0002] 近年来,已知如下一种技术:在CMOS(Complementary Metal Oxide Semiconductor:互补金属氧化物半导体)摄像元件中,通过将具有光电转换部的像素芯片与分别构成形成该像素芯片的周边电路的控制部和信号处理部的周边电路芯片层叠,来减少芯片面积(参照专利文献1)。作为将这样的层叠后的芯片之间电连接的方法,已知一种使用贯穿连接导体(TSV:Through-Silicon Via,硅通孔)的技术(参照专利文献2)。

[0003] 专利文献1:日本特开平5-268535号公报

[0004] 专利文献2:日本特开2015-156516号公报

发明内容

[0005] 发明要解决的问题

[0006] 然而,在像素数比较少的小型摄像元件中,周边电路面积、用于将芯片之间电连接的部分的面积相对于像素面积的比率变大,成为基于芯片层叠实现的小型化的阻碍。

[0007] 本发明是鉴于上述情形而完成的,其目的在于提供一种能够实现进一步小型化的摄像元件、内窥镜以及内窥镜系统。

[0008] 用于解决问题的方案

[0009] 为了解决上述的问题而实现目的,本发明所涉及的摄像元件的特征在于,具备:受光部,其具有被配置成二维矩阵状的多个像素,各个所述像素从外部接收光,分别生成与受光量相应的摄像信号;多个第一传输线,所述多个第一传输线被配置于所述受光部的受光面的背面,用于分别传输所述摄像信号;恒流源,其是针对所述多个第一传输线分别设置的,用于从所述像素向所述第一传输线输出所述摄像信号;多个第二传输线,各个所述第二传输线与所述多个第一传输线中的某一个第一传输线成对地形成电容,来分别传输所述第一传输线所输出的所述摄像信号;读出部,其读出所述多个第二传输线所传输的所述摄像信号;以及控制部,其在使所述像素输出所述摄像信号的状态下使所述读出部进行动作。

[0010] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,由成对的第一传输线与第二传输线分别形成的电容相互大致相等。

[0011] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,还具备电介质,该电介质介于所述成对的第一传输线与第二传输线之间。

[0012] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,还具备电介质,该电介质介于所述成对的第一传输线与第二传输线之间,所述第一传输线和所述第二传输线是金属布线,所述成对的第一传输线与第二传输线之间的电容是在构成各个传输线的金属布线之间配置所述电介质而形成的。

[0013] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,还具备:第一芯片,在该第一芯片上至少分别安装有所述受光部、所述多个第一传输线以及所述恒流源;以及第二芯片,在该第二芯片上至少安装有所述多个第二传输线,在所述第一芯片的所述受光面的背面层叠所述第二芯片,所述多个第二传输线分别以将所述电介质夹在中间的方式配置在与所述多个第一传输线中的某一个第一传输线相向的位置。

[0014] 另外,本发明所涉及的内窥镜的特征在于,在能够被插入到被检体内的插入部的前端侧具备上述的摄像元件。

[0015] 另外,本发明所涉及的内窥镜系统的特征在于,具备:上述的内窥镜;以及图像处理装置,其将所述摄像信号转换为图像信号。

[0016] 发明的效果

[0017] 根据本发明,起到能够实现进一步小型化这样的效果。

附图说明

[0018] 图1是示意性地表示本发明的实施方式1所涉及的内窥镜系统的整体结构的概要图。

[0019] 图2是表示本发明的实施方式1所涉及的内窥镜系统的主要部分的功能的框图。

[0020] 图3是表示图2所示的摄像部的详细结构的框图。

[0021] 图4是表示本发明的实施方式1所涉及的第一芯片的受光部的截面构造的图。

[0022] 图5是表示本发明的实施方式1所涉及的第一芯片的电容的截面构造的图。

[0023] 图6是表示本发明的实施方式1所涉及的摄像部的动作定时的时序图。

[0024] 图7是表示本发明的实施方式1的变形例所涉及的摄像部的详细结构的框图。

[0025] 图8是表示本发明的实施方式2所涉及的摄像部的详细结构的框图。

[0026] 图9是表示本发明的实施方式3所涉及的内窥镜系统的主要部分的功能的框图。

[0027] 图10是表示图9所示的摄像部的详细结构的框图。

[0028] 图11是表示本发明的实施方式3所涉及的摄像部的截面构造的图。

[0029] 图12是表示本发明的实施方式3的变形例所涉及的摄像部的截面构造的图。

具体实施方式

[0030] 以下,作为用于实施本发明的方式(以下称为“实施方式”),对具备前端向被检体内插入的内窥镜的内窥镜系统进行说明。另外,本发明不限于该实施方式。并且,在附图的记载中,对相同的部分标注相同的附图标记来进行说明。另外,需要留意的是,附图是示意性的,各构件的厚度与宽度的关系、各构件的比率等与实际不同。另外,附图彼此之间包含尺寸、比率互不相同的部分。

[0031] (实施方式1)

[0032] (内窥镜系统的结构)

[0033] 图1是示意性地表示本发明的实施方式1所涉及的内窥镜系统的整体结构的概要图。图1所示的内窥镜系统1具备内窥镜2(内窥镜观测器)、传送线缆3、连接器部5、处理器6(处理装置)、显示装置7以及光源装置8。

[0034] 内窥镜2通过将作为传送线缆3的一部分的插入部100插入到被检体的体腔内来拍

摄被检体的体内后将摄像信号(图像数据)输出到处理器6。另外,内窥镜2位于传送线缆3的一端侧,在向被检体的体腔内插入的插入部100的前端101侧设置有进行体内图像的摄像的摄像部20(摄像元件),在插入部100的基端102侧设置有接受针对内窥镜2的各种操作的操作部4。由摄像部20拍摄到的图像的摄像信号例如经过具有几米(m)长度的传送线缆3后被输出到连接器部5。

[0035] 传送线缆3将内窥镜2与连接器部5连接,并且将内窥镜2与处理器6及光源装置8连接。另外,传送线缆3将由摄像部20生成的摄像信号传输到连接器部5。传送线缆3使用线缆、光纤等构成。

[0036] 连接器部5与内窥镜2、处理器6以及光源装置8连接,对由所连接的内窥镜2输出的摄像信号实施规定的信号处理,并且将模拟的摄像信号转换为数字的摄像信号(A/D转换)后向处理器6输出。

[0037] 处理器6对从连接器部5输入的摄像信号实施规定的图像处理并向显示装置7输出。另外,处理器6对内窥镜系统1整体统一进行控制。例如,处理器6进行切换光源装置8所射出的照明光、切换内窥镜2的摄像模式的控制。

[0038] 显示装置7显示与由处理器6实施图像处理后的摄像信号对应的图像。另外,显示装置7显示与内窥镜系统1有关的各种信息。显示装置7使用液晶、有机EL(Electro Luminescence:电致发光)等的显示面板等构成。

[0039] 光源装置8经由连接器部5及传送线缆3从内窥镜2的插入部100的前端101侧朝向被检体(被摄体)照射照明光。光源装置8使用发出白色光的白色LED(Light Emitting Diode:发光二极管)等构成。光源装置8在处理器6的控制下,经由内窥镜2朝向被检体照射照明光。此外,在本实施方式1中,光源装置8采用同时方式的照明方式,但也可以是面顺序方式的照明方式。

[0040] 图2是表示内窥镜系统1的主要部分的功能的框图。参照图2来对内窥镜系统1的各部分结构的详细内容以及内窥镜系统1内的电信号的路径进行说明。

[0041] (内窥镜的结构)

[0042] 首先,对内窥镜2的结构进行说明。图2所示的内窥镜2具备摄像部20(摄像元件)、传送线缆3以及连接器部5。

[0043] 摄像部20具有第一芯片21和第二芯片22。另外,摄像部20经由传送线缆3接受由后述的连接器部5的电源电压生成部55生成的电源电压VDD并且接受接地电压GND。在向摄像部20提供的电源电压VDD与接地电压GND之间设置有电源稳定用的电容C1。

[0044] 第一芯片21具有:受光部23,在该受光部23中,配置有多个单位像素230,该多个单位像素230被配置成二维矩阵状,从外部接收光,生成并输出与受光量相应的摄像信号;以及读出部24,其读出由受光部23中的多个单位像素230的各个单位像素230进行光电转换后的摄像信号。此外,在后面记述第一芯片21的更详细的结构。

[0045] 第二芯片22具有:定时生成部25,其基于从连接器部5输入的基准时钟信号和同步信号生成定时信号后输出到读出部24;以及发送部27,其将从读出部24输出的摄像信号放大后向传送线缆3输出。此外,能够适当地变更配置于第一芯片21和第二芯片22的电路的组合。例如,也可以将原本配置于第二芯片22的定时生成部25配置于第一芯片21。此外,在后面记述第二芯片22的更详细的结构。

[0046] 连接器部5具有接收部51、A/D转换部52、摄像信号处理部53、脉冲生成部54以及电源电压生成部55。

[0047] 接收部51接收从摄像部20输出的摄像信号,在使用电阻等无源元件进行阻抗匹配之后,使用电容器取出交流成分,并通过分压电阻来决定动作点。之后,接收部51对摄像信号(模拟信号)进行校正后向A/D转换部52输出。接收部51例如使用模拟前端电路等构成。

[0048] A/D转换部52将从接收部51输入的模拟的摄像信号转换为数字的摄像信号后向摄像信号处理部53输出。

[0049] 摄像信号处理部53例如由FPGA(Field Programmable Gate Array:现场可编程门阵列)构成。摄像信号处理部53对从A/D转换部52输入的数字的摄像信号进行噪声去除和格式转换处理等处理后向处理器6输出。

[0050] 脉冲生成部54基于从处理器6提供并成为内窥镜2的各构成部的动作的基准的基准时钟信号(例如27MHz的时钟信号),生成表示各帧的起始位置的同步信号,并将该同步信号与基准时钟信号一起经由传送线缆3输出到摄像部20的定时生成部25。在此,脉冲生成部54所生成的同步信号包含水平同步信号和垂直同步信号。

[0051] 电源电压生成部55从自处理器6提供的电源生成驱动第一芯片21和第二芯片22所需要的电源电压后向第一芯片21和第二芯片22输出。电源电压生成部55使用调节器等来生成驱动第一芯片21和第二芯片22所需要的电源电压。

[0052] (处理器的结构)

[0053] 接着,对处理器6的结构进行说明。

[0054] 处理器6是对内窥镜系统1的整体统一进行控制的控制装置。处理器6具备电源部61、图像信号处理部62、时钟生成部63、记录部64、输入部65以及处理器控制部66。

[0055] 电源部61生成电源电压,并将所生成的该电源电压与接地电压(GND)一起提供到连接器部5的电源电压生成部55。

[0056] 图像信号处理部62对由摄像信号处理部53实施信号处理后的数字的摄像信号进行同时化处理、白平衡(WB)调整处理、增益调整处理、伽马校正处理、数字模拟(D/A)转换处理、格式转换处理等图像处理而将其转换为图像信号,将该图像信号输出到显示装置7。

[0057] 时钟生成部63生成成为内窥镜系统1的各构成部的动作的基准的基准时钟信号,并将该基准时钟信号输出到脉冲生成部54。

[0058] 记录部64记录与内窥镜系统1有关的各种信息、处理中的数据等。记录部64使用快闪(Flash)存储器、RAM(Random Access Memory:随机存取存储器)这样的记录介质构成。

[0059] 输入部65接受与内窥镜系统1有关的各种操作的输入。例如,输入部65接受用于切换光源装置8所射出的照明光的类型的指示信号的输入。输入部65例如使用十字开关、按钮等构成。

[0060] 处理器控制部66对构成内窥镜系统1的各部统一进行控制。处理器控制部66使用CPU(Central Processing Unit:中央处理单元)等构成。处理器控制部66根据从输入部65输入的指示信号来控制内窥镜系统1。

[0061] (摄像部的详细结构)

[0062] 接着,对上述的摄像部20中的第一芯片21和第二芯片22的详细结构进行说明。图3是表示图2所示的摄像部20的详细结构的框图。

[0063] (第一芯片的详细结构)

[0064] 首先,对第一芯片21的详细结构进行说明。

[0065] 如图3所示,第一芯片21具有被配置成二维矩阵状的多个单位像素230、多个第一传输线237、针对多个第一传输线237的各个第一传输线237设置的恒流源238、多个第二传输线239、垂直扫描部241、箝位部242、输出开关243、水平扫描部244、第三传输线246(水平传输线)以及水平复位部247。

[0066] 各单位像素230具有光电转换元件231(光电二极管)、传输晶体管232(第一传输部)、电荷电压转换部233、电荷电压转换部复位部234(晶体管)、像素源极跟随晶体管235以及像素输出开关236(信号输出部)。

[0067] 光电转换元件231将入射光光电转换为与其光量相应的信号电荷量并蓄积。光电转换元件231的阴极侧与传输晶体管232的一端侧连接,阳极侧与接地电压GND连接。

[0068] 传输晶体管232从光电转换元件231向电荷电压转换部233传输电荷。传输晶体管232的一端侧与光电转换元件231连接,另一端侧与电荷电压转换部233连接,栅极与用于提供驱动脉冲 $\phi T<M>$ 的信号线连接。传输晶体管232当从后述的垂直扫描部241经由信号线被提供驱动脉冲 $\phi T<M>$ 时,成为导通状态,从光电转换元件231向电荷电压转换部233传输信号电荷。

[0069] 电荷电压转换部233由浮置扩散电容(FD)构成,将光电转换元件231中蓄积的电荷转换为电压。

[0070] 电荷电压转换部复位部234将电荷电压转换部233复位至规定电位。电荷电压转换部复位部234的一端侧与电源电压VDD连接,另一端侧与电荷电压转换部233连接,栅极与用于提供驱动脉冲 $\phi R<M>$ 的信号线连接。电荷电压转换部复位部234当从后述的垂直扫描部241经由信号线被提供驱动脉冲 $\phi R<M>$ 时,成为导通状态,使电荷电压转换部233中蓄积的信号电荷释放,从而将电荷电压转换部233复位至规定电位。

[0071] 像素源极跟随晶体管235的一端侧与电源电压VDD连接,另一端侧与像素输出开关236连接,栅极被输入在电荷电压转换部233中进行电荷电压转换后的信号(摄像信号或复位时的信号)。

[0072] 像素输出开关236将在电荷电压转换部233中进行电荷电压转换后的信号输出到后述的第一传输线237(第一垂直传输线)。像素输出开关236的一端侧与像素源极跟随晶体管235连接,另一端侧与第一传输线237连接,栅极与用于提供行选择脉冲 $\phi X<M>$ 的信号线连接。像素输出开关236当从后述的垂直扫描部241经由信号线被提供行选择脉冲 $\phi X<M>$ 时,成为导通状态,将摄像信号或复位时的信号(噪声信号)传输到第一传输线237。

[0073] 第一传输线237配置于受光面的背面,用于传输从多个单位像素230输出的摄像信号。第一传输线237由金属布线构成。此外,作为金属,例如由Cu、Al等形成。

[0074] 恒流源238的一端侧与接地电压GND连接,另一端侧与第一传输线237连接。恒流源238是针对多个第一传输线237的各个第一传输线237设置的,用于从多个单位像素230的各个单位像素230向第一传输线237输出摄像信号。

[0075] 各个第二传输线239与多个第一传输线237中的某一个第一传输线237成对地形成电容C10,来分别传输第一传输线237所输出的摄像信号。由多对第一传输线237与第二传输线239分别形成的电容C10相互大致相等。在此,大致相等是指能够允许因制造偏差引起的

误差的范围。第二传输线239由金属布线构成。此外,作为金属,例如由Cu、Al等形成。

[0076] 垂直扫描部241基于从定时生成部25输入的V控制信号(ϕX 、 ϕR 以及 ϕT 等)对受光部23的所选择的行<M>(M=1,2,...,m)提供行选择脉冲 $\phi X<M>$ 、驱动脉冲 $\phi R<M>$ 以及驱动脉冲 $\phi T<M>$ 的各脉冲,由此从被恒流源238驱动的单位像素230向第一传输线237和第二传输线239传输摄像信号和像素复位时的噪声信号。

[0077] 箝位部242将从第一传输线237和第二传输线239传输的单位像素230的复位时的信号(噪声信号)水平箝位在基准电压VREF后向输出开关243输出。

[0078] 输出开关243的一端侧与第二传输线239连接,另一端侧与第三传输线246连接,从水平扫描部244向该输出开关243的栅极输入列选择脉冲 $\phi H<N>$ 。输出开关243当栅极被提供列选择脉冲 $\phi H<N>$ 时,成为导通状态,将被箝位部242进行箝位后的电压与从第二传输线239传输的信号之差作为摄像信号向第三传输线246传输。

[0079] 水平扫描部244基于从定时生成部25提供的驱动脉冲(ϕH)来向受光部23的所选择的列<N>(N=1,2,3,...,n)提供列选择脉冲 $\phi H<N>$ 。水平扫描部244通过提供列选择脉冲 $\phi H<N>$,来使来自各单位像素230的摄像信号输出到第三传输线246。

[0080] 第三传输线246将从各输出开关243输出的摄像信号传输到输出部31。

[0081] 水平复位部247基于从定时生成部25输入的水平复位脉冲 $\phi HCLR$,来将第三传输线246复位。水平复位部247的一端侧与用于提供基准电压VREF的信号线连接,另一端侧与第三传输线246连接,栅极与用于从定时生成部25提供水平复位脉冲 $\phi HCLR$ 的信号线连接。此外,在本实施方式1中,垂直扫描部241、箝位部242、输出开关243、水平扫描部244以及第三传输线246作为读出部24发挥功能。

[0082] (第二芯片的详细结构)

[0083] 接着,对第二芯片22的结构进行说明。

[0084] 如图3所示,第二芯片22具有定时生成部25、发送部27以及输出部31。

[0085] 定时生成部25基于基准时钟信号和同步信号来生成各种驱动脉冲(V控制信号、 $\phi HCLR$ 、 ϕCLP 、 ϕH),并向后述的垂直扫描部241、箝位部242以及水平扫描部244各个部输出。此外,在本实施方式1中,定时生成部25作为在使单位像素230输出摄像信号的状态下使水平扫描部244进行动作的控制发挥功能。

[0086] 发送部27将经由输出部31从第三传输线246传输的摄像信号放大后发送到外部。

[0087] 输出部31使用差动放大器构成,通过取从第三传输线246传输的摄像信号与基准电压VREF之差,来将去除了噪声的摄像信号(V_{out})输出到发送部27。

[0088] (第一芯片的构造)

[0089] 接着,对第一芯片21的构造进行说明。

[0090] 图4是表示第一芯片21的受光部23的截面构造的图。如图4所示,第一芯片21的受光部23具有光电转换区域部211和信号传输区域部212。

[0091] 光电转换区域部211在硅基板231a(受光部)的前表面侧(光的入射方向)依次层叠有片上滤色器231b和片上微透镜231c。并且,在光电转换区域部211的背面侧层叠有层间绝缘膜231d,在该层间绝缘膜231d形成有第一传输线237。

[0092] 信号传输区域部212作为读出部24的一部分层叠地形成于光电转换区域部211的背面侧,由第二传输线239、层间绝缘膜231e、像素驱动布线241a以及钝化膜231g构成。

[0093] 成对的第一传输线237和第二传输线239沿着图4的深度方向平行地配置。另外,各个第二传输线239与多个第一传输线237中的某一个第一传输线237隔着电介质500(电解质膜)成对地配置,由此形成电容C10,来将第一传输线237所输出的摄像信号分别传输到成为读出部24(未图示)的输入节点的第二传输线239。第二传输线239与读出部24通过通孔等连接。由此,能够将以往的占用列电路面积的电容沿与第一芯片21的受光面正交的方向(光的入射方向)层叠在第一芯片21的背面侧,因此能够缩小包含第一芯片21的摄像部20的面积。并且,光从与电容形成面相反的一侧入射,由此能够提高摄像部20的量子效率。

[0094] (电容的构造)

[0095] 接着,对图4中说明的电容C10的详细构造进行说明。

[0096] 图5是表示第一芯片21的电容C10的截面构造的图。在图5所示的第一芯片21中设置有接触孔231f,该接触孔231f将形成于硅基板231a的像素输出开关236的源极区域与第一传输线237连接。并且,第一芯片21具有介于第一传输线237与第二传输线239之间的电介质500。电介质500例如使用 SiO_2 、 Si_3N_4 、 Al_2O_3 、 HfO_2 、 ZrO_2 、 TaO_5 、 TiO_2 、 Y_2O_3 以及 La_2O_3 等形成。由此,将电介质500配置在构成各个传输线的金属布线之间而形成成对的第一传输线237与第二传输线239之间的电容C10。

[0097] (摄像部的动作)

[0098] 接着,对摄像部20的动作进行说明。

[0099] 图6是表示摄像部20的动作定时的时序图。在图6中,从最上方起依次示出行选择脉冲 $\phi X<1>$ 、驱动脉冲 $\phi R<1>$ 、驱动脉冲 $\phi T<1>$ 、驱动脉冲 ϕCLP 、列选择脉冲 $\phi H<N>$ ($N=1, 2, 3, \dots, n$)、行选择脉冲 $\phi X<2>$ 、驱动脉冲 $\phi R<2>$ 、驱动脉冲 $\phi T<2>$ 、驱动脉冲 ϕCLP 、列选择脉冲 $\phi H<N>$ ($N=1, 2, 3, \dots, n$)以及水平复位脉冲 ϕHCLR 的定时。另外,在图6中,横轴表示时间。

[0100] 如图6所示,首先,定时生成部25在将行选择脉冲 $\phi X<1>$ 设为导通状态(高)的状态下,将驱动脉冲 $\phi R<1>$ 设为导通状态。由此,第一行的电荷电压转换部复位部234成为导通状态,使第一行的电荷电压转换部233中蓄积的信号电荷释放,从而将第一行的电荷电压转换部233复位至规定电位。

[0101] 接下来,定时生成部25将驱动脉冲 $\phi R<1>$ 设为截止状态(低),将驱动脉冲 ϕCLP 设为导通状态。由此,从第一传输线237传输的噪声信号被箝位部242箝位在基准电压 V_{REF} 。即,在单位像素230输出复位水平(噪声信号)时,能够将第二传输线239复位至规定电位。

[0102] 之后,定时生成部25将驱动脉冲 ϕCLP 设为截止状态(低),将驱动脉冲 $\phi T<1>$ 设为导通状态(高)之后设为截止状态(低)。在该情况下,第一行的传输晶体管232由于栅极被输入驱动脉冲 $\phi T<1>$ 而成为导通状态,从光电转换元件231向电荷电压转换部233传输信号电荷(摄像信号)。

[0103] 接下来,定时生成部25将列选择脉冲 $\phi H<N>$ 按每一列设为导通截止状态(高和低),并且根据列选择脉冲 ϕH 的导通截止动作来将水平复位脉冲 ϕHCLR 排他性地设为导通截止状态(高和低)。在该情况下,各列的第一行的像素输出开关236根据列选择脉冲 $\phi H<N>$ 的导通截止状态,来将由电荷电压转换部233进行电荷电压转换后的摄像信号从像素源极跟随晶体管235经由第一传输线237和第二传输线239依次输出到第三传输线246。此时,水平复位部247根据水平复位脉冲 ϕHCLR 的导通截止状态,来将第三传输线246复位至规定电

位 (VREF)。由此,能够从第一芯片21内省略具有对摄像信号进行采样的电容的列电路等,因此能够实现摄像部20的小型化。

[0104] 之后,定时生成部25将行选择脉冲 $\phi X<1>$ 设为截止状态(低),将行选择脉冲 $\phi X<2>$ 设为导通状态(高)。

[0105] 接下来,定时生成部25在将行选择脉冲 $\phi X<2>$ 设为导通状态(高)的状态下,将驱动脉冲 $\phi R<2>$ 设为导通状态。由此,第二行的电荷电压转换部复位部234成为导通状态,使第二行的电荷电压转换部233中蓄积的信号电荷释放,从而将第二行的电荷电压转换部233复位至规定电位。

[0106] 接下来,定时生成部25将驱动脉冲 $\phi R<2>$ 设为截止状态(低),将驱动脉冲 ϕCLP 设为导通状态。由此,从第一传输线237传输的噪声信号被箝位部242箝位在基准电压VREF。即,在单位像素230输出复位水平(噪声信号)时,能够将第二传输线239复位至规定电位。

[0107] 之后,定时生成部25将驱动脉冲 ϕCLP 设为截止状态(低),将驱动脉冲 $\phi T<2>$ 设为导通状态(高)后设为截止状态(低)。在该情况下,第二行的传输晶体管232由于栅极被输入驱动脉冲 $\phi T<2>$ 而成为导通状态,从光电转换元件231向电荷电压转换部233传输信号电荷(摄像信号)。

[0108] 接下来,定时生成部25将列选择脉冲 $\phi H<N>$ 按每一列设为导通截止状态(高和低),并且根据列选择脉冲 $\phi H<N>$ 的导通截止动作来将水平复位脉冲 $\phi HCLR$ 排他性地设为导通截止状态(高和低)。在该情况下,经由各列的第二行的像素输出开关236,像素源极跟随晶体管235根据列选择脉冲 $\phi H<N>$ 的导通截止状态来将由电荷电压转换部233进行电荷电压转换后的摄像信号经由第一传输线237和第二传输线239依次输出到第三传输线246。此时,水平复位部247根据水平复位脉冲 $\phi HCLR$ 的导通截止状态,来将第三传输线246复位至规定电位(VREF)。

[0109] 根据以上所说明的本发明的实施方式1,在定时生成部25使单位像素230输出摄像信号的状态下,使读出部24进行动作来将摄像信号输出到发送部27。由此,能够从第一芯片21内省略具有对摄像信号进行采样的电容的列电路等,因此能够实现摄像部20的小型化。

[0110] 并且,根据本发明的实施方式1,由多对第一传输线237与第二传输线239形成的电容相互大致相等,因此因与第三传输线246的寄生电容的电容分配而引起的每一列的增益偏差得到抑制。其结果,能够使第一芯片21的周边电路的面积比率降低而不会存在因纵伤(日语:縦傷)等固定图案噪声引起的图像质量劣化。

[0111] (实施方式1的变形例)

[0112] 接着,对本发明的实施方式1的变形例进行说明。本实施方式1的变形例中的第一芯片的结构不同。具体地说,在本实施方式1的变形例中,在上述的第二传输线239与输出开关243之间设置缓冲器部,来将从第二传输线239传输的摄像信号放大后输出到第三传输线246。以下,对本实施方式1的变形例所涉及的摄像部的第一芯片的结构进行说明。此外,对与上述的实施方式1所涉及的内窥镜系统1相同的结构标注相同的附图标记并省略说明。

[0113] (摄像部的详细结构)

[0114] 图7是表示本实施方式1的变形例所涉及的摄像部的详细结构的框图。如图7所示,摄像部20a具有第一芯片21a和第二芯片22。

[0115] 如图7所示,第一芯片21a除了具有上述的实施方式1所涉及的第一芯片21的结构

以外,还具有缓冲器部248和使缓冲器部248输出放大后的信号的恒流源245。缓冲器部248将从第二传输线239传输的摄像信号放大后向第三传输线246输出。缓冲器部248的一端侧与电源电压VDD连接,另一端侧与输出开关243连接,栅极与第二传输线239连接。

[0116] 根据以上所说明的本发明的实施方式1的变形例,在第二传输线239与输出开关243之间设置了缓冲器部248,因此能够提高从第二传输线239传输的摄像信号的抗噪声性能,并且能够提高S/N比。

[0117] (实施方式2)

[0118] 接着,对本发明的实施方式2进行说明。本实施方式2除了具备上述的实施方式1所涉及的摄像部20的结构以外,还具备列AD转换部。以下,对本实施方式2所涉及的摄像部进行说明。此外,对与上述的实施方式1所涉及的内窥镜系统1相同的结构标注相同的附图标记并省略说明。

[0119] (摄像部的详细结构)

[0120] 图8是表示本实施方式2所涉及的摄像部的详细结构的框图。图8所示的摄像部20b具备第一芯片21b来代替上述的实施方式1所涉及的第一芯片21。另外,第一芯片21b的读出部具备列AD转换部300来代替上述的实施方式1所涉及的输出开关243。列AD转换部300将从第二传输线239传输的模拟的摄像信号转换为数字的摄像信号后向第三传输线246输出。

[0121] 列AD转换部300具有斜坡波形生成部301、比较器302、计数器303以及数据保持部304。此外,也可以使用锁存电路代替比较器302和计数器303来构成列AD转换部300。

[0122] 斜坡波形生成部301生成斜坡波形,将所生成的该斜坡波形提供到比较器302。

[0123] 比较器302将从第二传输线239提供的摄像信号与从斜坡波形生成部301提供的斜坡波形进行比较,将其结果输出到计数器303。

[0124] 数据保持部304保持计数器303的数据,在被输入了从水平扫描部244提供的列选择脉冲 $\phi_{H<N>}$ 的情况下,将所保持的数据输出到第三传输线246。

[0125] 根据以上所说明的本发明的实施方式2,定时生成部25在使单位像素230输出摄像信号的状态下,使列AD转换部300进行动作来将转换为数字后的摄像信号输出到发送部27。由此,能够提高针对传送线缆3中叠加的噪声的抗噪声性,并且能够提高S/N比。

[0126] (实施方式3)

[0127] 接着,对本发明的实施方式3进行说明。本实施方式3的摄像部的结构与上述的实施方式1所涉及的摄像部20的结构不同。具体地说,在本实施方式3中,将读出部的后级部分形成于第二芯片侧。此外,对与上述的实施方式1所涉及的内窥镜系统1相同的结构标注相同的附图标记并省略说明。

[0128] (摄像部的结构)

[0129] 图9是表示本发明的实施方式3所涉及的内窥镜系统的主要部分的功能的框图。图9所示的内窥镜系统1c具备内窥镜2c来代替上述的实施方式1所涉及的内窥镜2。内窥镜2c具备摄像部20c来代替上述的实施方式1所涉及的内窥镜2的摄像部20。摄像部20c具有第一芯片21c和第二芯片22c。

[0130] 第一芯片21c具有受光部23,在该受光部23中,配置有多个单位像素230,该多个单位像素230被配置成二维矩阵状,从外部接收光,生成并输出与受光量相应的摄像信号。此外,在后面记述第一芯片21c的详细结构。

[0131] 第二芯片22c具有：读出部24，其读出由受光部23中的多个单位像素230的各个单位像素230进行光电转换后的摄像信号；定时生成部25，其基于从连接器部5输入的基准时钟信号和同步信号来生成定时信号后输出到读出部24；以及发送部27，其将从读出部24输出的摄像信号放大后向传送线缆3输出。此外，在后面记述第二芯片22c的详细结构。

[0132] (摄像部的详细结构)

[0133] 接着，对上述的摄像部20c中的第一芯片21c和第二芯片22c的详细结构进行说明。图10是表示图9所示的摄像部20c的详细结构的框图。

[0134] (第一芯片的详细结构)

[0135] 首先，对第一芯片21c的详细结构进行说明。

[0136] 如图10所示，第一芯片21c具有被配置成二维矩阵状的多个单位像素230、多个第一传输线237以及针对多个第一传输线237的各个第一传输线237设置的恒流源238。

[0137] (第二芯片的详细结构)

[0138] 接着，对第二芯片22c的详细结构进行说明。

[0139] 如图10所示，第二芯片22c具有多个第二传输线239、垂直扫描部241、从各单位像素230读出摄像信号的读出部24、定时生成部25以及发送部27。

[0140] 像这样构成的摄像部20c在定时生成部25使单位像素230输出摄像信号的状态下，使读出部24进行动作。

[0141] (摄像部的构造)

[0142] 接着，对摄像部20c的构造进行说明。图11是表示摄像部20c的截面构造的图。

[0143] 如图11所示，第一芯片21c在硅基板231a(受光部)的前表面侧(光的入射方向)依次层叠有片上滤色器231b和片上微透镜231c。另外，第一芯片21c在硅基板231a的背面侧依次层叠有层间绝缘膜400和第一传输线237。并且，第一传输线237经由层间绝缘膜400通过金属布线401、通孔402等而与形成于硅基板231a的像素输出开关236的源极区域连接。并且，在第一传输线237的背面层叠有电介质500。

[0144] 第二芯片22c在形成有读出部24的硅基板240的前表面侧(光的入射方向)依次层叠有层间绝缘膜231e和第二传输线239。

[0145] 并且，摄像部20c将形成于第一芯片21c的背面的第一传输线237作为第一电极，且在与该第一传输线237相向的位置隔着电介质500层叠地配置作为第二电极的第二传输线239。并且，成对的第一传输线237和第二传输线239沿着第一芯片21c和第二芯片22c的层叠方向平行地配置。由此，在摄像部20c中，不需要在第一芯片21c内另行设置列电容，能够由多个第一传输线237和分别对应的多个第二传输线239成对地形成电容C10(列电容)。

[0146] 另外，在摄像部20c中，在第二芯片22c的硅基板240的前表面侧(光的入射方向)形成有定时生成部25、读出部24(例如图3的垂直扫描部241、箝位部242、输出开关243、水平扫描部244、第三传输线246、水平复位部247以及输出部31)以及第二传输线239。由此，在芯片层叠时，不是通过耗费硅基板240的有效区域的TSV(硅通孔)进行的，而是通过电容器进行的，并且通过使电容C10(电容器)与第一芯片21c层叠，能够提高面积效率，因此能够实现摄像部20c的进一步小型化。

[0147] 根据以上所说明的本发明的实施方式3，将形成于第一芯片21c的背面的第一传输线237作为第一电极，在与第一传输线237相向的位置隔着电介质500层叠地配置作为第二

电极的第二传输线239,多个第一传输线237与分别对应的多个第二传输线239成对地形成电容C10(列电容),由此能够从具有受光部23的第一芯片21c中完全删除列电路面积和列TSV面积,从而能够实现摄像部20c的进一步小型化。

[0148] (实施方式3的变形例)

[0149] 接着,对本发明的实施方式3的变形例进行说明。本实施方式3的变形例中的第一芯片的结构不同。具体地说,在本实施方式3的变形例中,将上述的垂直扫描部配置于第一芯片。以下,对本实施方式3的变形例所涉及的摄像部的第一芯片的结构进行说明。此外,对与上述的实施方式3相同的结构标注相同的附图标记并省略说明。

[0150] 图12是表示本实施方式3的变形例所涉及的摄像部的详细结构的框图。图12所示的摄像部20d具备第一芯片21d和第二芯片22d。

[0151] (第一芯片的详细结构)

[0152] 首先,对第一芯片21d的详细结构进行说明。

[0153] 如图12所示,第一芯片21d除了具有上述的实施方式3的第一芯片21c的结构以外,还具有垂直扫描部241。

[0154] (第二芯片的详细结构)

[0155] 接着,对第二芯片22d的详细结构进行说明。

[0156] 如图12所示,在第二芯片22d中,从上述的实施方式3的第二芯片22c的结构中删除了垂直扫描部241。

[0157] 根据以上所说明的本发明的实施方式3的变形例,与上述的实施方式3相比,不需要针对每一行配置像素驱动用布线,从而耗费有效区域的TSV的数量减少,因此能够实现进一步小型化。

[0158] (其它实施方式)

[0159] 另外,在本实施方式中,是向被检体插入的内窥镜,但是例如也能够应用胶囊型的内窥镜或拍摄被检体的摄像装置。特别地,能够应用于使用像素数少的摄像元件的设备。

[0160] 此外,在本说明书中的时序图的说明中,使用“首先”、“之后”、“接下来”等表现方式来明示出各处理的前后关系,但是实施本发明所需的处理的顺序并不唯一地限定于这些表现方式。即,本说明书所记载的时序图中的处理的顺序能够在没有矛盾的范围内进行变更。

[0161] 这样,本发明能够包含在此未记载的各种实施方式,在由权利要求书限定的技术构思的范围内能够进行各种设计变更等。

[0162] 附图标记说明

[0163] 1、1c:内窥镜系统;2、2c:内窥镜;3:传送线缆;4:操作部;5:连接器部;6:处理器;7:显示装置;8:光源装置;20、20a、20b、20c、20d:摄像部;21、21a、21b、21c、21d:第一芯片;22、22c、22d:第二芯片;23:受光部;24:读出部;25:定时生成部;27:发送部;31:输出部;51:接收部;52:A/D转换部;53:摄像信号处理部;54:脉冲生成部;55:电源电压生成部;61:电源部;62:图像信号处理部;63:时钟生成部;64:记录部;65:输入部;66:处理器控制部;100:插入部;101:前端;102:基端;211:光电转换区域部;212:信号传输区域部;230:单位像素;231:光电转换元件;231a、240:硅基板;231b:片上滤色器;231c:片上微透镜;231d、231e、400:层间绝缘膜;231f:接触孔;231g:钝化膜;232:传输晶体管;233:电荷电压转换部;234:

电荷电压转换部复位部;235:像素源极跟随晶体管;236:像素输出开关;237:第一传输线;238、245:恒流源;239:第二传输线;241:垂直扫描部;241a:像素驱动布线;242:箝位部;243:输出开关;244:水平扫描部;246:第三传输线;247:水平复位部;248:缓冲器部;300:列AD转换部;301:斜坡波形生成部;302:比较器;303:计数器;304:数据保持部;401:金属布线;402:通孔;500:电解质膜;C1、C10:电容。

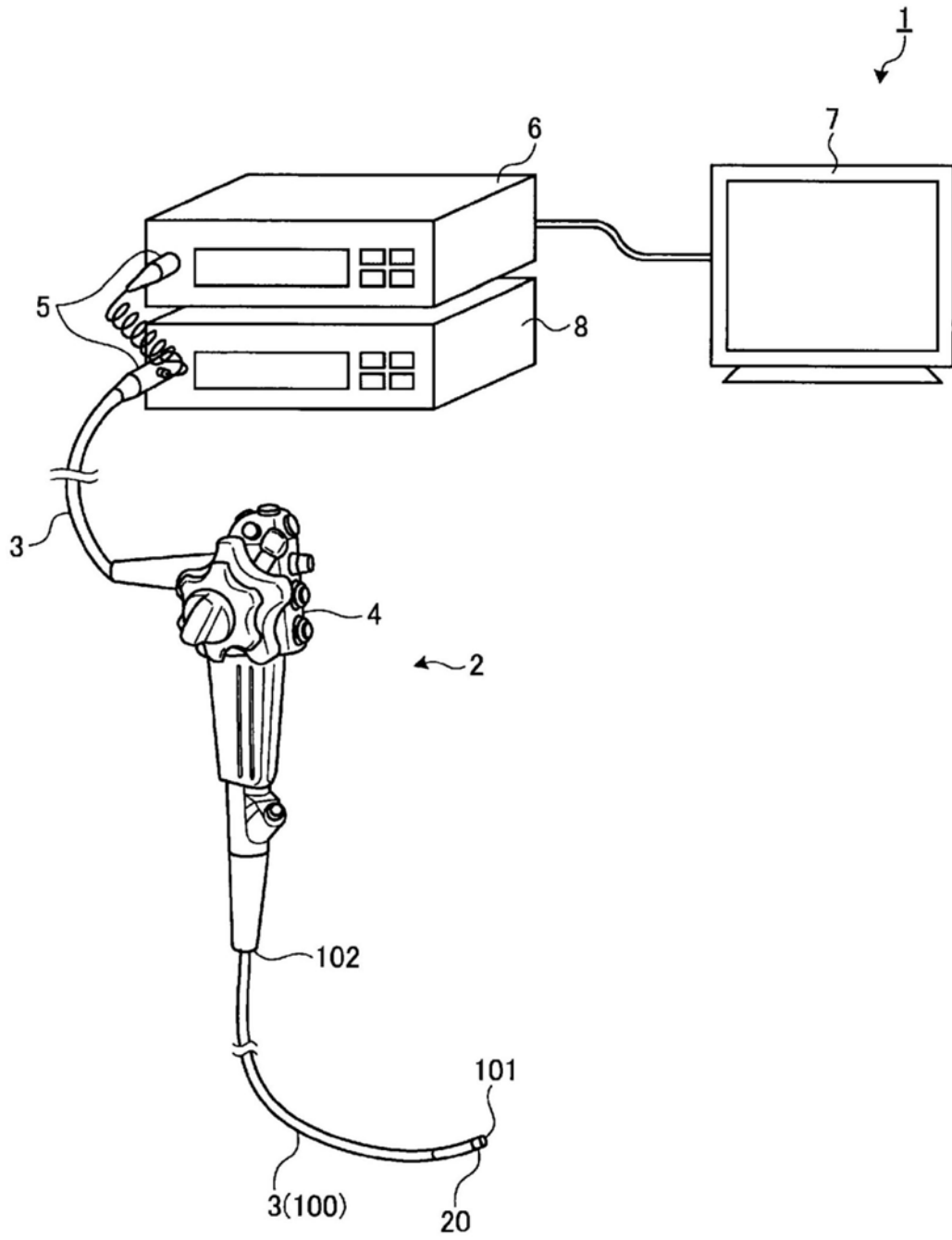


图1

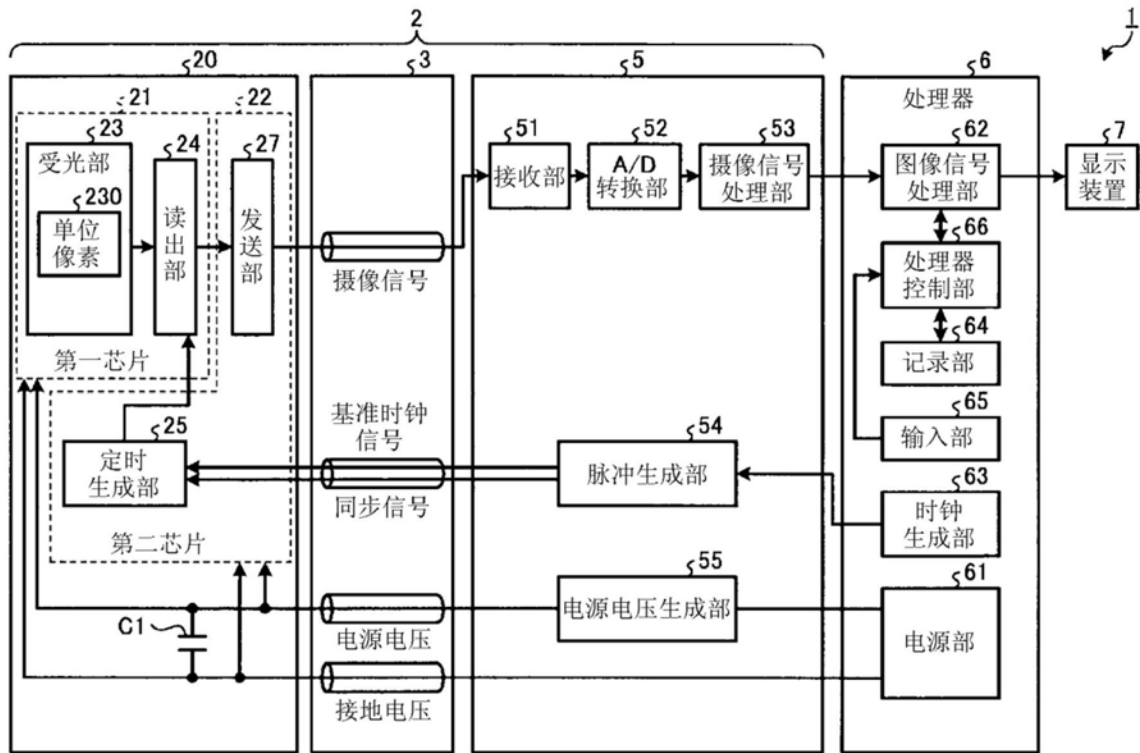


图2

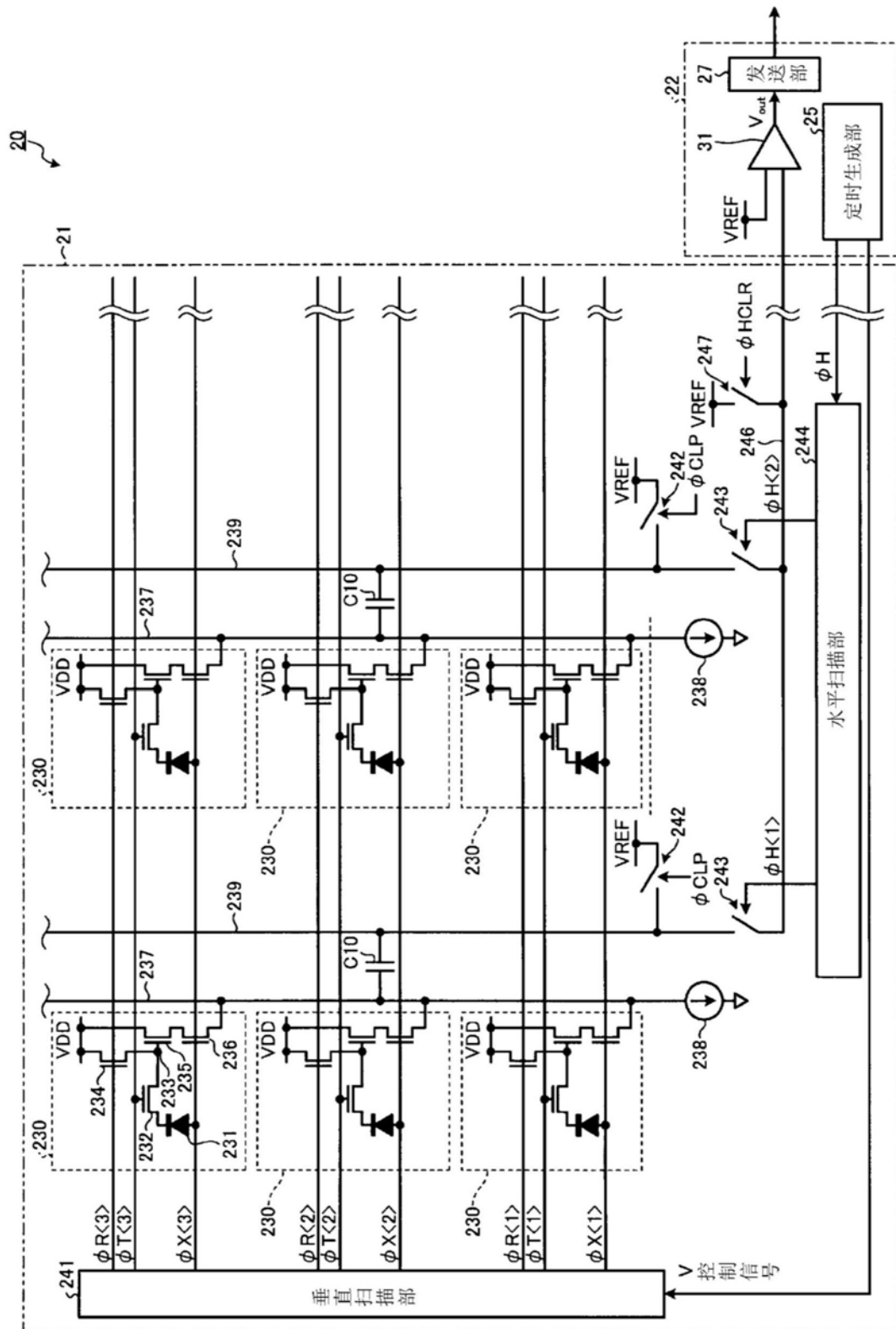


图3

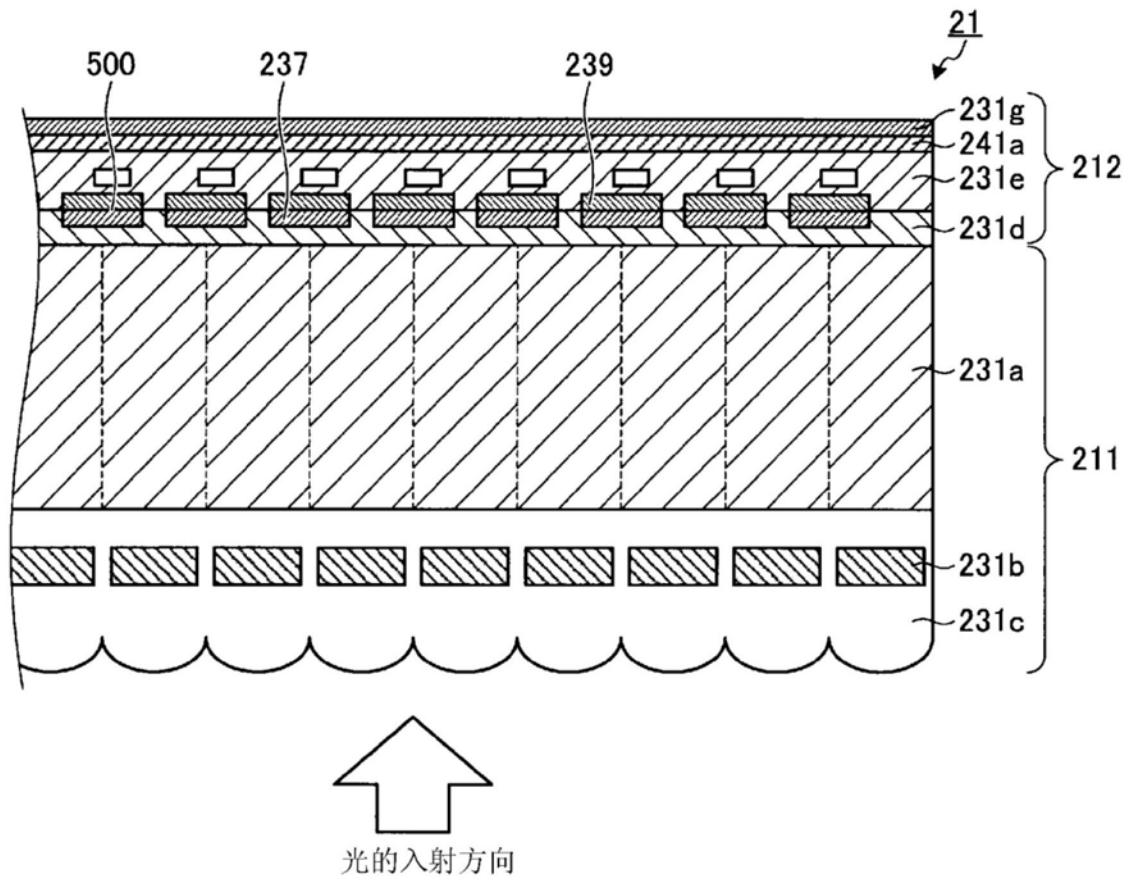


图4

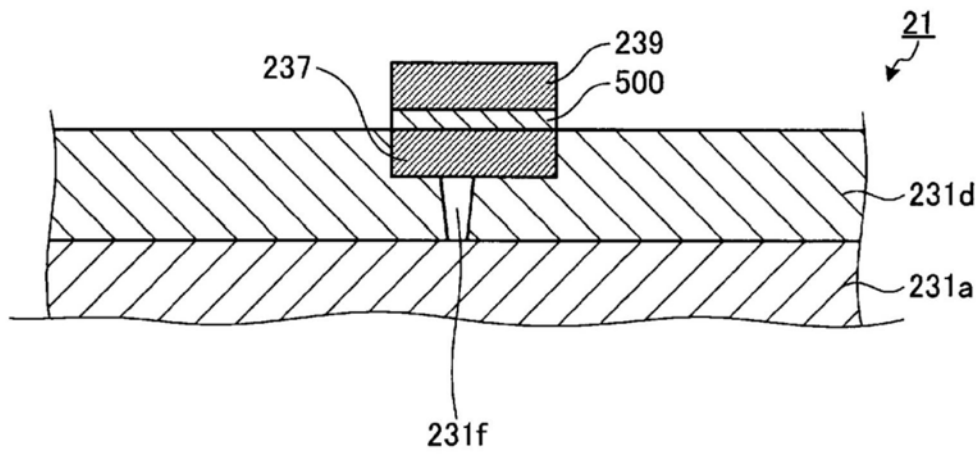


图5

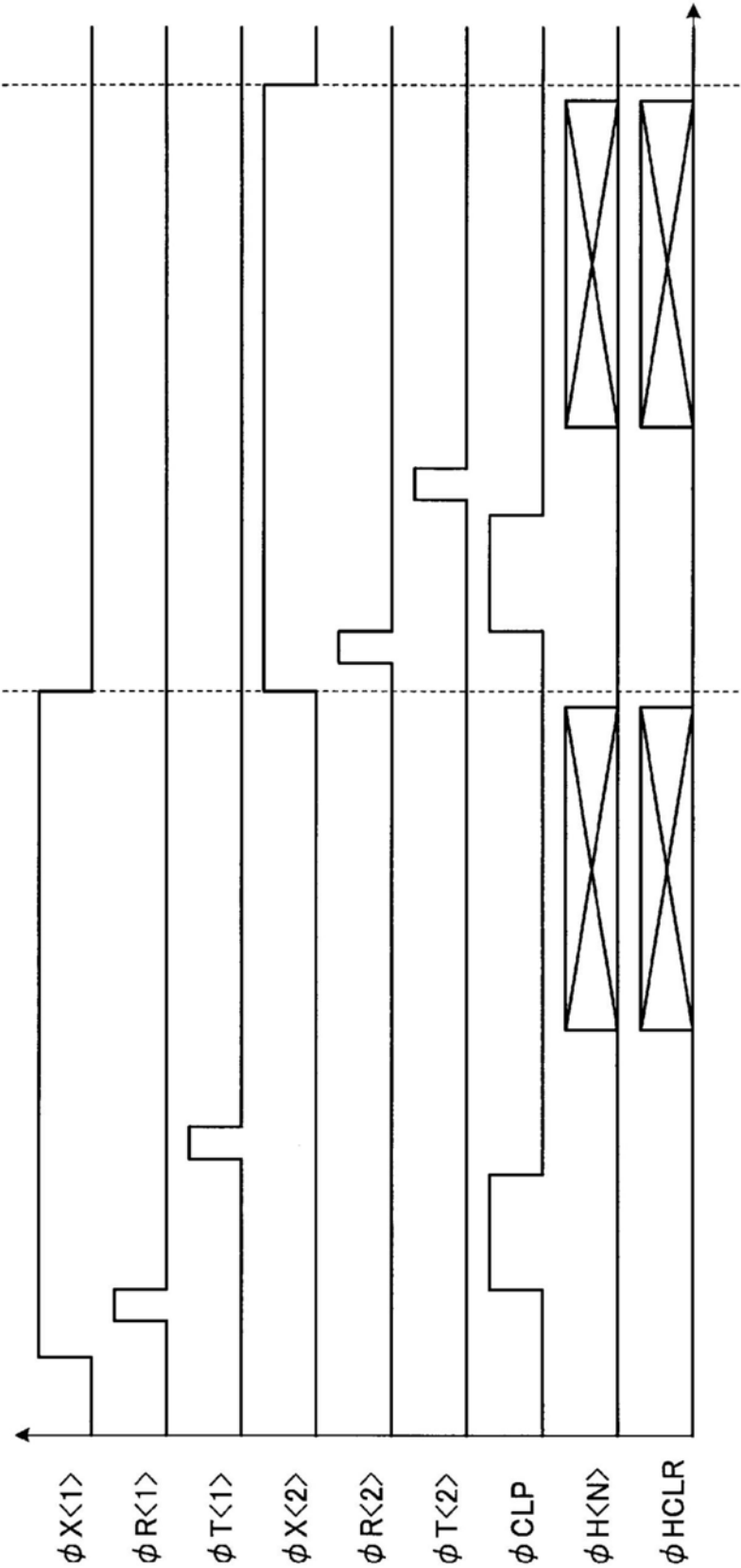


图6

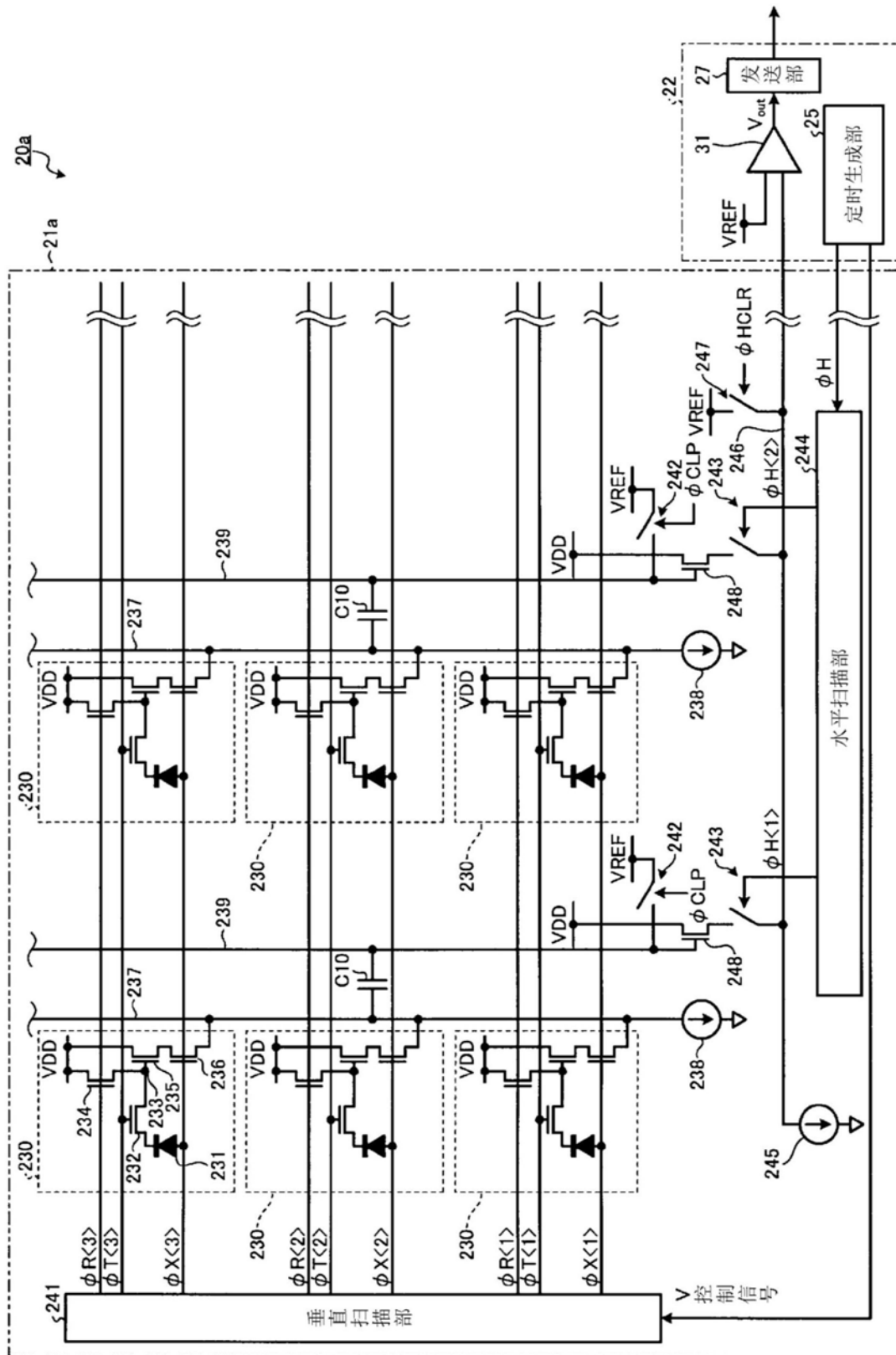


图7

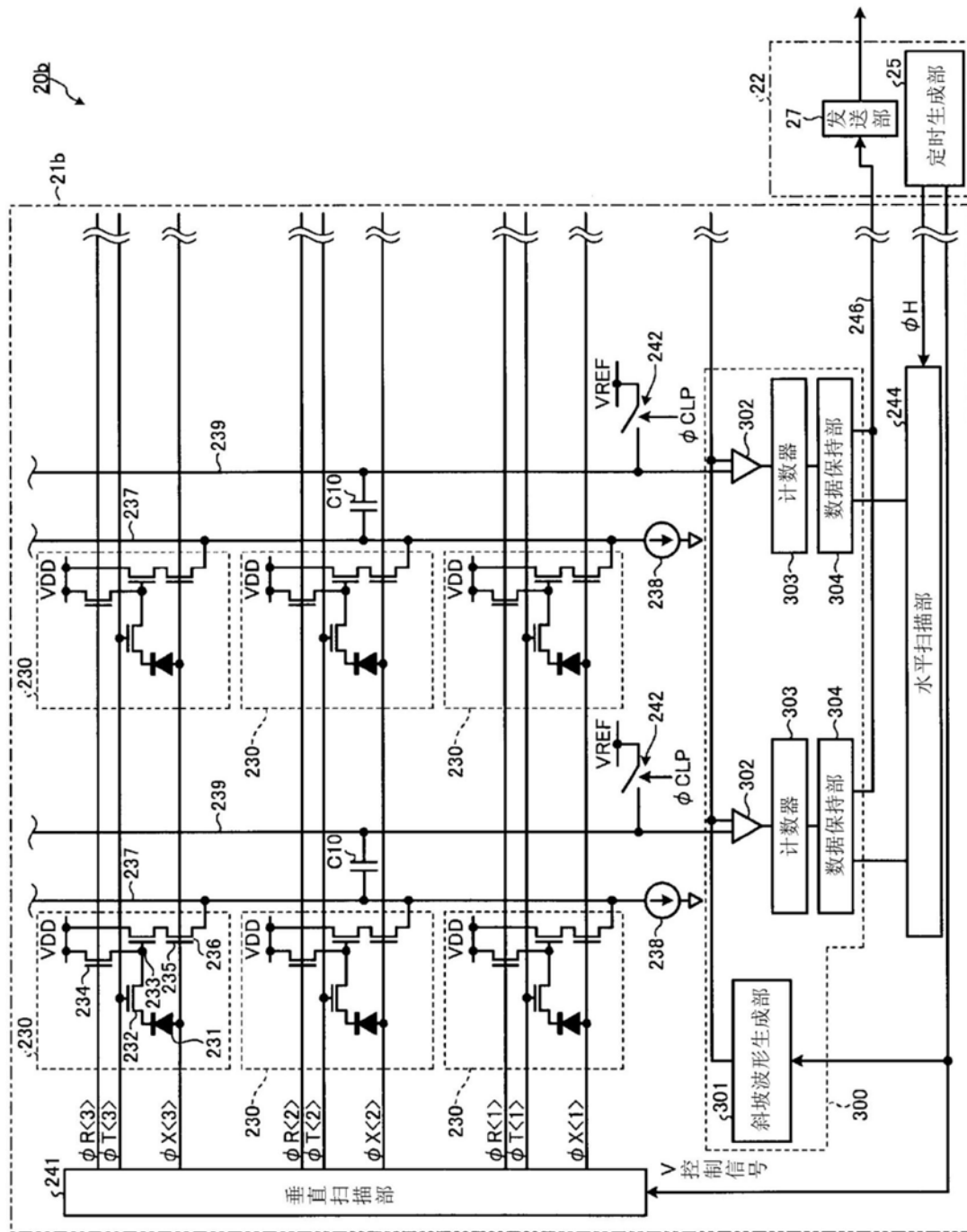


图8

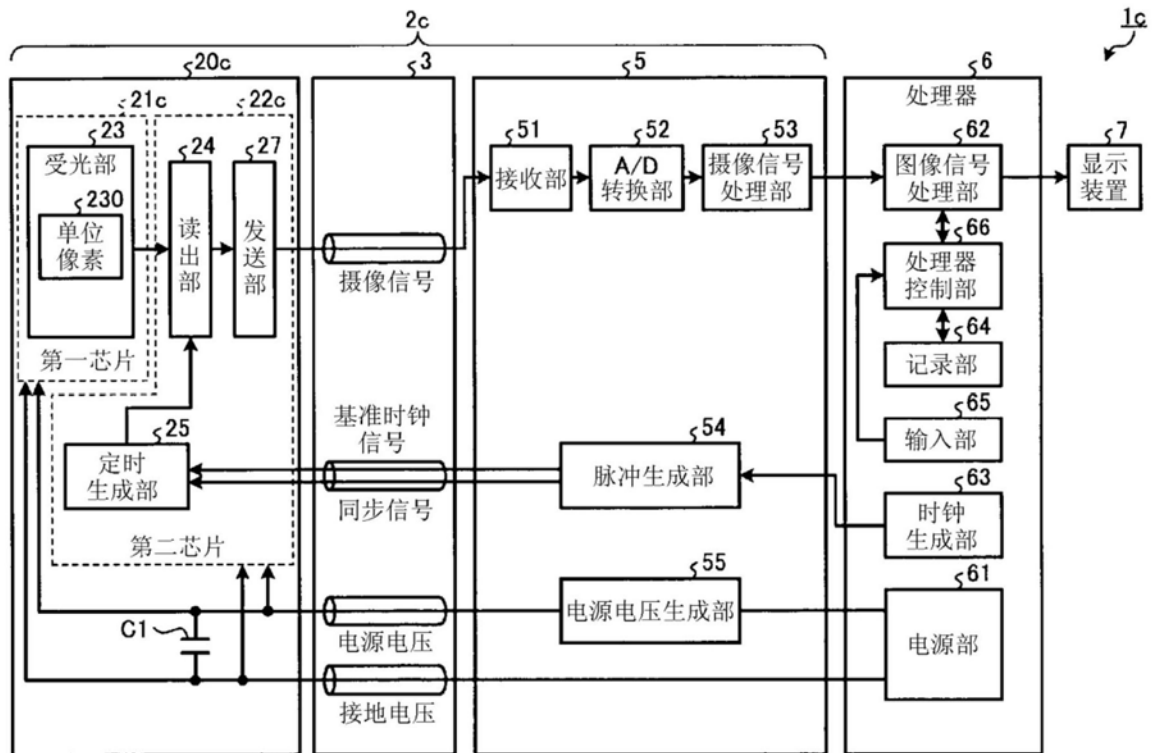


图9

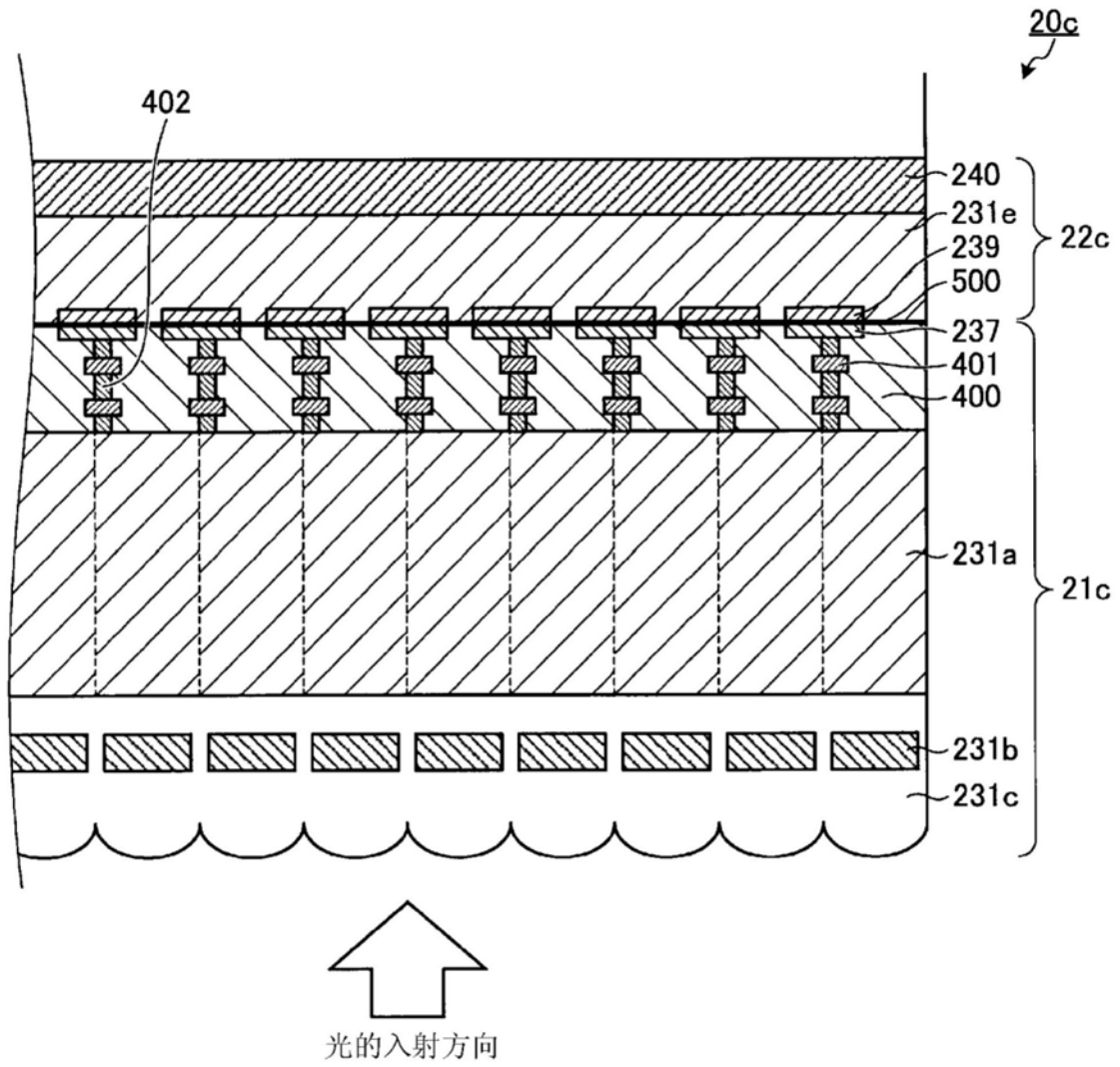


图11

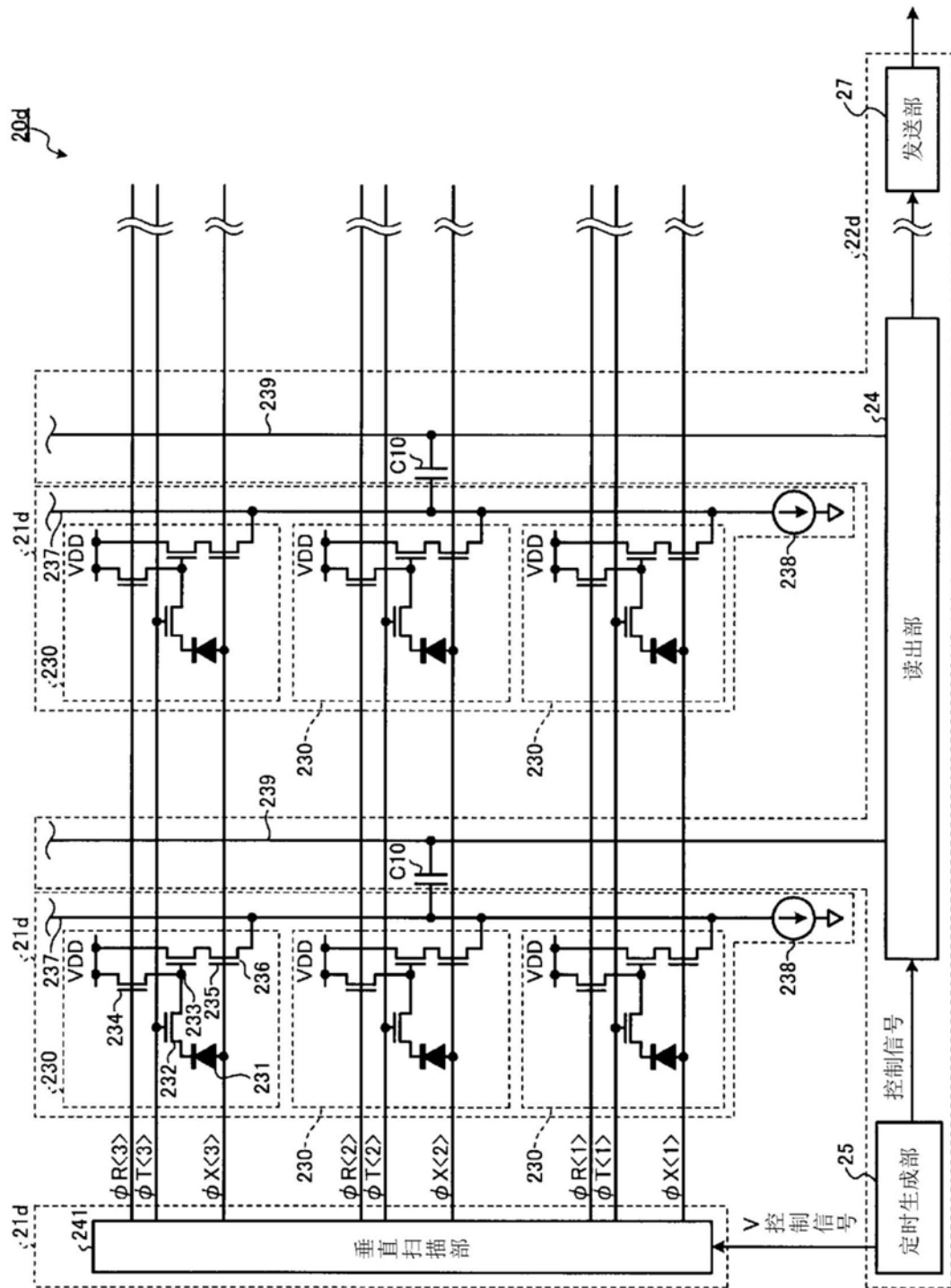


图12

专利名称(译)	摄像元件、内窥镜以及内窥镜系统		
公开(公告)号	CN107534749B	公开(公告)日	2020-03-03
申请号	CN201680025181.0	申请日	2016-09-15
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯株式会社		
当前申请(专利权)人(译)	奥林巴斯株式会社		
[标]发明人	足立理		
发明人	足立理		
IPC分类号	H04N5/378 A61B1/04 G02B23/24 H01L27/14 H01L27/146 H04N7/18		
CPC分类号	A61B1/00006 A61B1/00009 A61B1/041 A61B1/045 A61B1/051 A61B1/0669 G02B23/2484 H01L27/14634 H01L27/1464 H04N5/378 H04N2005/2255 H04N7/18 A61B1/00096 A61B1/042 A61B1/05 G02B23/2446 G02B23/2461		
代理人(译)	刘新宇		
审查员(译)	姜玉静		
优先权	2015233554 2015-11-30 JP		
其他公开文献	CN107534749A		
外部链接	Espacenet SIPO		

摘要(译)

提供一种能够实现进一步小型化的摄像元件、内窥镜以及内窥镜系统。摄像元件具备：多个单位像素(230)；用于分别传输摄像信号的多个第一传输线(237)；恒流源(238)，其是针对多个第一传输线(237)分别设置的，用于从单位像素(230)向第一传输线(237)输出摄像信号；多个第二传输线(239)，各个第二传输线(239)与多个第一传输线(237)中的某一个第一传输线(237)成对地形成电容，来分别传输第一传输线(237)所输出的摄像信号；垂直扫描部(241)和水平扫描部(244)，其读出多个第二传输线(239)所传输的摄像信号；以及定时生成部(25)，其在使单位像素(230)输出摄像信号的状态下使垂直扫描部(241)和水平扫描部(244)进行动作。

