



(12)发明专利

(10)授权公告号 CN 106031160 B

(45)授权公告日 2019.07.19

(21)申请号 201580010041.1

萩原義雄 山崎晋

(22)申请日 2015.09.15

(74)专利代理机构 北京林达刘知识产权代理事

(65)同一申请的已公布的文献号

务所(普通合伙) 11277

申请公布号 CN 106031160 A

代理人 刘新宇 张会华

(43)申请公布日 2016.10.12

(51)Int.Cl.

(30)优先权数据

H04N 5/357(2006.01)

2014-204820 2014.10.03 JP

A61B 1/04(2006.01)

(85)PCT国际申请进入国家阶段日

G02B 23/24(2006.01)

2016.08.23

H01L 27/146(2006.01)

(86)PCT国际申请的申请数据

(56)对比文件

PCT/JP2015/076145 2015.09.15

WO 2014115390 A1, 2014.07.31,

(87)PCT国际申请的公布数据

US 2011054252 A1, 2011.03.03,

W02016/052173 JA 2016.04.07

CN 101453576 A, 2009.06.10,

(73)专利权人 奥林巴斯株式会社

WO 2007099850 A1, 2007.09.07,

地址 日本东京都

CN 1980335 A, 2007.06.13,

审查员 许瑞雪

(72)发明人 小野诚 赤羽奈奈 斋藤匡史

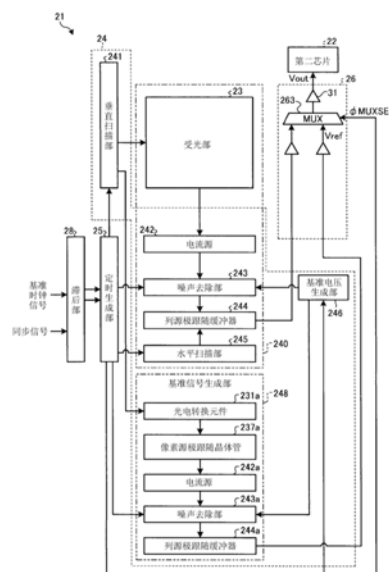
权利要求书1页 说明书13页 附图7页

(54)发明名称

摄像元件、摄像装置、内窥镜以及内窥镜系统

(57)摘要

本发明提供一种能够去除图像信号中叠加的电源的同相波动成分的摄像元件、摄像装置、内窥镜以及内窥镜系统。第一芯片(21)具备:受光部(23),其具有多个光电转换元件,该多个光电转换元件被配置成二维矩阵状,各个光电转换元件从外部接收光,蓄积与受光量相应的电荷;摄像信号生成部(240),其将多个光电转换元件各自蓄积的电荷转换为电压来生成摄像信号;以及基准信号生成部(248),其生成基准信号,该基准信号具有与由摄像信号生成部(240)生成的摄像信号同相的波动成分。



1. 一种摄像元件,其特征在于,具备:

多个光电转换元件,该多个光电转换元件被配置成二维矩阵状,各个所述光电转换元件从外部接收光,蓄积与受光量相应的电荷;

摄像信号生成部,其将所述多个光电转换元件各自蓄积的电荷转换为电压来生成摄像信号;以及

基准信号生成部,其生成基准信号,该基准信号具有与由所述摄像信号生成部生成的所述摄像信号同相的波动成分,

其中,所述摄像信号生成部具有:

转换电路,其将所述多个光电转换元件各自蓄积的电荷转换为所述摄像信号;

噪声去除电路,其去除所述摄像信号中包含的噪声成分;以及

输出电路,其输出去除了所述噪声成分的所述摄像信号,

所述基准信号生成部具有构造与所述转换电路、所述噪声去除电路及所述输出电路中的各个电路相同的电路。

2. 根据权利要求1所述的摄像元件,其特征在于,

所述转换电路至少具有将来自所述光电转换元件的电荷转换为所述摄像信号的像素源极跟随电路。

3. 一种摄像装置,其特征在于,具备根据权利要求1所述的摄像元件。

4. 一种内窥镜,其特征在于,在插入部的前端侧具备根据权利要求3所述的摄像装置。

5. 一种内窥镜系统,其特征在于,具备:

根据权利要求4所述的内窥镜;以及

处理装置,其使用所述摄像信号和所述基准信号来转换为图像信号。

摄像元件、摄像装置、内窥镜以及内窥镜系统

技术领域

[0001] 本发明涉及一种对被摄体进行拍摄来生成该被摄体的图像数据的摄像元件、摄像装置、内窥镜以及内窥镜系统。

背景技术

[0002] 以往,CMOS (Complementary Metal-Oxide Semiconductor:互补金属氧化物半导体) 图像传感器等摄像元件通过采样保持电路来保持以行为单位传送的图像信号,并通过列读出电路按每一个像素向水平输出信号线依次输出来进行图像信号的读出。在这样的摄像元件中,已知如下技术:在摄像元件内设置生成基准电压信号的基准电压产生器,使用设置在摄像元件的外部的模拟前端电路(以下称为“AFE电路”)来取得基准电压信号与图像信号的差,由此降低摄像元件的固定模式噪声(参照专利文献1)。

[0003] 专利文献1:日本特开2007-159115号公报

发明内容

[0004] 发明要解决的问题

[0005] 然而,在上述的专利文献1中,存在如下的问题点:在来自摄像元件的图像信号中叠加有电源的同相波动成分(脉动成分)的情况下,无法通过AFE电路去除叠加在图像信号中的电源的同相波动成分,因此导致图像质量劣化。

[0006] 本发明是鉴于上述情形而完成的,其目的在于提供一种能够防止图像质量劣化的摄像元件、摄像装置、内窥镜以及内窥镜系统。

[0007] 用于解决问题的方案

[0008] 为了解决上述问题并达到目的,本发明所涉及的摄像元件的特征在于,具备:多个光电转换元件,该多个光电转换元件被配置成二维矩阵状,各个所述光电转换元件从外部接收光,蓄积与受光量相应的电荷;摄像信号生成部,其将所述多个光电转换元件各自蓄积的电荷转换为电压来生成摄像信号;以及基准信号生成部,其生成基准信号,该基准信号具有与由所述摄像信号生成部生成的所述摄像信号同相的波动成分。

[0009] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,所述摄像信号生成部是使用多个电路构成的,所述基准信号生成部具有构造与所述光电转换元件及所述多个电路中的至少一个等效的元件或电路。

[0010] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,所述摄像信号生成部具有:转换电路,其将所述多个光电转换元件各自蓄积的电荷转换为所述摄像信号;噪声去除电路,其去除所述摄像信号中包含的噪声成分;以及输出电路,其从所述电压转换电路输出所述摄像信号,所述基准信号生成部具有构造与所述光电转换元件、所述转换电路、所述噪声去除电路以及所述输出电路中的至少一个等效的元件或电路。

[0011] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,所述基准信号生成部具有构造与所述转换电路等效的转换电路。

[0012] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,所述基准信号生成部具有构造与所述光电转换元件等效的光电转换元件。

[0013] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,所述基准信号生成部具有构造与所述转换电路、所述噪声去除电路及所述输出电路中的各个电路等效的电路。

[0014] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,所述基准信号生成部具有构造与所述输出电路等效的输出电路。

[0015] 另外,本发明所涉及的摄像元件的特征在于,在上述发明中,所述转换电路至少具有将来自所述光电转换元件的电荷转换为所述摄像信号的像素源极跟随电路。

[0016] 另外,本发明所涉及的摄像装置的特征在于,具备上述的摄像元件。

[0017] 另外,本发明所涉及的内窥镜的特征在于,在插入部的前端侧具备上述的摄像装置。

[0018] 另外,本发明所涉及的内窥镜系统的特征在于,具备:上述的内窥镜;以及处理装置,其使用所述摄像信号和所述基准信号来转换为图像信号。

[0019] 发明的效果

[0020] 根据本发明,起到能够防止图像质量劣化的效果。

附图说明

[0021] 图1是示意性地表示本发明的实施方式1所涉及的内窥镜系统的整体结构的图。

[0022] 图2是表示本发明的实施方式1所涉及的内窥镜系统的主要部分的功能的框图。

[0023] 图3是表示本发明的实施方式1所涉及的内窥镜系统中的摄像部的第一芯片的详细结构的框图。

[0024] 图4是表示本发明的实施方式1所涉及的内窥镜系统中的摄像部的第一芯片的结构的电路图。

[0025] 图5是表示本发明的实施方式1所涉及的内窥镜系统中的摄像部的驱动信号的时序图。

[0026] 图6是表示本发明的实施方式2所涉及的内窥镜系统中的摄像部的第一芯片的详细结构的框图。

[0027] 图7是表示本发明的实施方式2所涉及的内窥镜系统中的摄像部的第一芯片的结构的电路图。

具体实施方式

[0028] 以下,作为用于实施本发明的方式(以下称为“实施方式”),说明具备摄像装置的内窥镜系统。另外,本发明并不限于该实施方式。并且,在附图的记载中,对相同的部分附加相同的附图标记来进行说明。并且,附图是示意性的,需要留意各部件的厚度与宽度的关系、各部件的比率等与实际不同。另外,附图的相互之间也包含了尺寸、比率互不相同的部分。

[0029] (实施方式1)

[0030] [内窥镜系统的结构]

[0031] 图1是示意性地表示本发明的实施方式1所涉及的内窥镜系统的整体结构的图。图

1所示的内窥镜系统1具备内窥镜2、传输线缆3、连接器部5、处理器6(处理装置)、显示装置7以及光源装置8。

[0032] 内窥镜2通过将作为传输线缆3的一部分的插入部100插入到被检体的体腔内,来拍摄被检体的体内图像并将摄像信号(图像数据)输出到处理器6。另外,在内窥镜2中,在传输线缆3的一端侧且被插入被检体的体腔内的插入部100的前端101侧设置有进行体内图像的摄像的摄像部20(摄像装置),在插入部100的基端102侧连接有受理针对内窥镜2的各种操作的操作部4。摄像部20利用传输线缆3并经由操作部4而与连接器部5连接。由摄像部20拍摄到的图像的摄像信号例如经过具有几米(m)长度的传输线缆3被输出到连接器部5。

[0033] 连接器部5与内窥镜2、处理器6以及光源装置8连接,对由所连接的内窥镜2输出的摄像信号实施规定的信号处理,并且将摄像信号从模拟信号转换为数字信号(A/D转换)后作为图像信号输出到处理器6。

[0034] 处理器6对从连接器部5输出的图像信号实施规定的图像处理,并且对内窥镜系统1整体统一进行控制。此外,在本实施方式1中,处理器6作为处理装置发挥功能。

[0035] 显示装置7显示与由处理器6实施了图像处理的图像信号对应的图像。另外,显示装置7显示与内窥镜系统1有关的各种信息。

[0036] 光源装置8例如使用卤素灯、白色LED(Light Emitting Diode:发光二极管)等构成,经由连接器部5、传输线缆3而从内窥镜2的插入部100的前端101侧朝向被摄体照射照明光。

[0037] 图2是表示内窥镜系统1的主要部分的功能的框图。参照图2来说明内窥镜系统1的各部结构的详细内容以及内窥镜系统1内的电信号的路径。

[0038] 如图2所示,摄像部20具备第一芯片21(摄像元件)和第二芯片22。

[0039] 第一芯片21具有多个单位像素沿行列方向被配置成二维矩阵状的受光部23、读出由受光部23进行了光电转换的摄像信号的读出部24、基于从连接器部5输入的基准时钟信号和同步信号来生成定时信号并将该定时信号输出到读出部24的定时生成部25、以及对由读出部24从受光部23读出的摄像信号和基准信号暂时性地进行保持的缓冲器26。此外,在后文中参照图3来详细记述第一芯片21的更详细结构。

[0040] 第二芯片22具有作为发送部发挥功能的缓冲器27,该缓冲器27将从第一芯片21输出的摄像信号经由传输线缆3及连接器部5发送到处理器6。此外,能够根据设计上的便利性来适当变更搭载于第一芯片21和第二芯片22的电路的组合。

[0041] 另外,摄像部20经由传输线缆3接受由处理器6内的电源部61生成的电源电压VDD并且接受接地电压GND。在提供至摄像部20的电源电压VDD与接地电压GND之间设置有电源稳定用的电容器C100。

[0042] 连接器部5具有模拟前端部51(以下称为“AFE部51”)、摄像信号处理部52以及驱动信号生成部53。连接器部5将内窥镜2(摄像部20)与处理器6电连接,作为对电信号进行中继的中继处理部发挥功能。连接器部5与摄像部20通过传输线缆3连接,连接器部5与处理器6例如通过线圈线缆连接。另外,连接器部5还与光源装置8连接。

[0043] AFE部51接收从摄像部20传输的摄像信号,在通过电阻等无源元件进行了阻抗匹配之后,通过电容器取出该摄像信号的交流成分,并通过分压电阻来确定动作点。之后,AFE部51对从摄像部20传输的模拟的摄像信号进行A/D转换,将转换后的该摄像信号作为数字

摄像信号输出到摄像信号处理部52。

[0044] 摄像信号处理部52将从AFE部51输入的数字摄像信号进行纵线去除、噪声去除等规定的信号处理后输出到处理器。摄像信号处理部52例如使用FPGA(Field Programmable Gate Array:现场可编程门阵列)构成。

[0045] 驱动信号生成部53根据从处理器6提供并成为内窥镜2的各结构部的动作的基准的基准时钟信号(例如27MHz的时钟信号),生成表示各帧的起始位置的同步信号,并将该同步信号与基准时钟信号一起经由传输线缆3输出到摄像部20的定时生成部25。在此,驱动信号生成部53所生成的同步信号包含水平同步信号和垂直同步信号。

[0046] 处理器6是对内窥镜系统1整体统一进行控制的控制装置。处理器6具备电源部61、图像信号处理部62以及时钟生成部63。

[0047] 电源部61生成电源电压VDD,将所生成的该电源电压VDD与接地电压GND一同经由连接器部5和传输线缆3提供到摄像部20。

[0048] 图像信号处理部62针对由摄像信号处理部52实施了信号处理的数字摄像信号进行同时化处理、白平衡(WB)调整处理、增益调整处理、伽马校正处理、数字模拟(D/A)转换处理、格式转换处理等图像处理而转换为图像信号,将该图像信号输出到显示装置7。

[0049] 时钟生成部63生成成为内窥镜系统1的各结构部的动作的基准的基准时钟信号,将该基准时钟信号输出到驱动信号生成部53。

[0050] 显示装置7根据从图像信号处理部62输入的图像信号来显示由摄像部20拍摄到的图像。显示装置7包括液晶、有机EL(Electro Luminescence:电致发光)等的显示面板等。

[0051] [第一芯片的结构]

[0052] 接着,说明上述的第一芯片21的详细结构。

[0053] 图3是表示图2所示的第一芯片21的详细结构的框图。图4是表示第一芯片21的结构的电路图。

[0054] 如图3和图4所示,第一芯片21具有受光部23、读出部24(驱动部)、定时生成部25、缓冲器26以及滞后部28。

[0055] 滞后部28对经由传输线缆3输入的基准时钟信号和同步信号进行波形整形,将进行了该波形整形的基准时钟信号和同步信号输出到定时生成部25。

[0056] 定时生成部25根据从滞后部28输入的基准时钟信号和同步信号来生成各种驱动信号,并将该各种驱动信号输出到后述的读出部24的垂直扫描部241(行选择电路)、噪声去除部243、水平扫描部245、后述的基准信号生成部248的噪声去除部243a以及后述的缓冲器26的多路转换器263输出。

[0057] 读出部24将从后述的受光部23的多个像素的各个像素输出的摄像信号和从基准信号生成部248输出的基准信号分别在不同的期间传送。

[0058] 在此,关于读出部24的详细结构进行说明。读出部24包括垂直扫描部241(行选择电路)、电流源242、噪声去除部243(噪声去除电路)、列源极跟随缓冲器244、水平扫描部245、基准电压生成部246以及基准信号生成部248。

[0059] 垂直扫描部241基于从定时生成部25输入的驱动信号(ϕT 、 ϕR 等)对受光部23的被选择的行<M>(M=0、1、2、……、m-1、m)施加行选择脉冲 $\phi T<M>$ 和 $\phi R<M>$,来通过电流源242驱动受光部23的各单位像素230,由此将摄像信号和进行像素复位时的噪声信号传送到

垂直传送线239(第一传送线),进而输出到噪声去除部243和后述的基准信号生成部248的噪声去除部243a。

[0060] 噪声去除部243去除各单位像素230的输出偏差和进行像素复位时的噪声信号,输出由各单位像素230进行了光电转换的摄像信号。此外,在后文中详细记述噪声去除部243。

[0061] 水平扫描部245根据从定时生成部25提供的驱动信号(ϕ HCLK)对受光部23的被选择的列<N>(N=0、1、2、……、n-1、n)施加列选择脉冲 ϕ HCLK(N),来将由各单位像素230进行了光电转换的摄像信号经由噪声去除部243传送到水平传送线258(第二传送线),进而输出到缓冲器26。

[0062] 在第一芯片21的受光部23中,多个单位像素230(光电转换部)排列成二维矩阵状,各个单位像素230具有从外部接收光并蓄积与受光量相应的电荷的多个光电转换元件231。各单位像素230包括光电转换元件231(光电二极管)、电荷转换部233、传送晶体管234(第一传送部)、像素复位部236(晶体管)以及像素源极跟随晶体管237(电压转换电路)。此外,在本实施方式1中,将一个或多个光电转换元件以及用于从各个光电转换元件向电荷转换部233传送信号电荷的传送晶体管称为单位单元。即,单位单元中包含一个或多个光电转换元件与传送晶体管的组,各单位像素230中包含一个单位单元。另外,包含受光部23(光电转换元件231)、电流源242、噪声去除部243、列源极跟随缓冲器244以及水平扫描部245的电路作为摄像信号生成部240发挥功能,该摄像信号生成部240将由多个光电转换元件231各自蓄积的电荷转换为电压来生成摄像信号。

[0063] 光电转换元件231将入射光光电转换为与其光量相应的信号电荷量并蓄积。光电转换元件231的阴极侧与传送晶体管234的一端侧连接,阳极侧与接地电压GND连接。

[0064] 电荷转换部233由寄生扩散电容(FD,日语:浮遊拡散容量)构成,将由光电转换元件231蓄积的电荷转换为电压。

[0065] 传送晶体管234将电荷从光电转换元件231传送到电荷转换部233。传送晶体管234的栅极与用于提供驱动信号 ϕ T的信号线连接,另一端侧与电荷转换部233连接。当从垂直扫描部241经由信号线向传送晶体管234提供驱动信号 ϕ T时,传送晶体管234成为导通状态,从光电转换元件231向电荷转换部233传送信号电荷。

[0066] 像素复位部236(晶体管)将电荷转换部233复位成规定电位。像素复位部236的一端侧与电源电压VDD连接,另一端侧与电荷转换部233连接,栅极与用于提供驱动信号 ϕ R的信号线连接。当从垂直扫描部241经由信号线向像素复位部236提供驱动信号 ϕ R时,像素复位部236成为导通状态,使蓄积于电荷转换部233的信号电荷释放,从而将电荷转换部233复位成规定电位。

[0067] 像素源极跟随晶体管237(转换电路)的一端侧与电源电压VDD连接,另一端侧与垂直传送线239连接,栅极被输入由电荷转换部233进行了电压转换的信号(摄像信号或复位时的信号)。当向传送晶体管234的栅极提供驱动信号 ϕ T时,从光电转换元件231读出电荷,像素源极跟随晶体管237将通过电荷转换部233进行了电压转换后的摄像信号传送到垂直传送线239。此外,在本实施方式1中,像素源极跟随晶体管237作为将由多个光电转换元件各自蓄积的电荷转换为摄像信号的转换电路发挥功能。

[0068] 电流源242的一端侧与垂直传送线239连接,另一端侧与接地电压GND连接,栅极被施加偏置电压Vbias1。电流源242驱动单位像素230,将单位像素230的输出(摄像信号)读出

到垂直传送线239。被读出到垂直传送线239的信号(摄像信号)被输入到噪声去除部243。

[0069] 噪声去除部243包括传送电容252(AC耦合电容器)和箝位开关253(晶体管)。传送电容252的一端侧与垂直传送线239连接,另一端侧与列源极跟随缓冲器244连接。箝位开关253的一端侧与用于从基准电压生成部246提供箝位电压 V_{clp} 的信号线连接,另一端侧连接在传送电容252与列源极跟随缓冲器244之间,栅极被输入来自定时生成部25的驱动信号 ϕ_{VCL} 。此外,被输入到噪声去除部243的摄像信号中包含噪声成分。另外,在本实施方式1中,噪声去除部243作为噪声去除电路发挥功能。

[0070] 关于噪声去除部243,当从定时生成部25向箝位开关253的栅极输入驱动信号 ϕ_{VCL} 时,箝位开关253成为导通状态,传送电容252通过从基准电压生成部246提供的箝位电压 V_{clp} 被复位。由噪声去除部243去除了噪声的摄像信号被输入到列源极跟随缓冲器244的栅极。

[0071] 噪声去除部243不需要采样用的电容器(采样电容),因此传送电容252(AC耦合电容器)的容量只要是相对于列源极跟随缓冲器244的输入容量而言足够的容量即可。并且,能够使噪声去除部243在第一芯片21中占用的面积减小与省略的采样电容器相应的面积。

[0072] 列源极跟随缓冲器244的一端侧与电源电压VDD连接,另一端侧与列选择开关254(第二传送部)的一端侧连接,经由噪声去除部243向该列源极跟随缓冲器244的栅极输入摄像信号。

[0073] 列选择开关254的一端侧与列源极跟随缓冲器244的另一端侧连接,列选择开关254的另一端侧与水平传送线258(第二传送线)连接,列选择开关254的栅极与用于从水平扫描部245提供驱动信号(列选择脉冲) $\phi_{HCLK<N>}$ 的信号线连接。当从水平扫描部245向列选择开关254的栅极提供驱动信号 $\phi_{HCLK<N>}$ 时,列选择开关254成为导通状态,将列<N>的垂直传送线239的信号(摄像信号)传送(输出)到水平传送线258。此外,在本实施方式1中,列源极跟随缓冲器244和列选择开关254作为用于从像素源极跟随晶体管237输出摄像信号的输出电路发挥功能。

[0074] 水平复位晶体管256的一端侧与水平复位电压 V_{clr} 连接,另一端侧与水平传送线258连接,栅极被输入来自定时生成部25的驱动信号 ϕ_{HCLR} 。当从定时生成部25向水平复位晶体管256的栅极输入驱动信号 ϕ_{HCLR} 时,水平复位晶体管256成为导通状态,将水平传送线258复位。

[0075] 恒流源257的一端侧与水平传送线258连接,另一端侧与接地电压GND连接,栅极被施加偏置电压 V_{bias2} 。恒流源257驱动列源极跟随缓冲器244,将信号(摄像信号)从垂直传送线239读出到水平传送线258。被读出到水平传送线258的信号(摄像信号)被输入到缓冲器26中进行保持。

[0076] 基准信号生成部248与单位像素230的列相分开地连接于专用的垂直传送线239a。基准信号生成部248具有生成基准信号的电路,该基准信号具有与由摄像信号生成部240形成的输出信号(摄像信号)中存在的电源的波动成分相同的同相的波动成分。具体地说,基准信号生成部248具有构造与构成摄像信号生成部240的多个电路中的至少一个以上的电路等效的电路。

[0077] 在此,关于基准信号生成部248的详细结构进行说明。基准信号生成部248包括光电转换元件231a(虚拟光电二极管)、电荷转换部233a、传送晶体管234a、像素复位部236a、

像素源极跟随晶体管237a、电流源242a、噪声去除部243a、列源极跟随缓冲器244a以及列选择开关254a。

[0078] 光电转换元件231a具有与上述的光电转换元件231相同的结构,将入射光光电转换为与其光量相应的信号电荷量并蓄积。光电转换元件231a的阴极侧与传送晶体管234a的一端侧连接,阳极侧与接地电压GND连接。

[0079] 电荷转换部233a具有与上述的电荷转换部233a相同的结构,将由光电转换元件231a蓄积的电荷转换为电压。

[0080] 传送晶体管234a具有与上述的传送晶体管234相同的结构,将电荷从光电转换元件231a传送到电荷转换部233a。传送晶体管234a的栅极与用于提供驱动信号 ϕT 的信号线连接,另一端侧与电荷转换部233a连接。当从垂直扫描部241经由信号线向传送晶体管234a提供驱动信号 ϕT 时,传送晶体管234a成为导通状态,从光电转换元件231a向电荷转换部233a传送信号电荷。

[0081] 像素复位部236a具有与上述的像素复位部236相同的结构,将电荷转换部233a复位成规定电位。像素复位部236a的一端侧与电源电压VDD连接,另一端侧与电荷转换部233a连接,栅极与用于提供驱动信号 ϕR 的信号线连接。当从垂直扫描部241经由信号线向像素复位部236a提供驱动信号 ϕR 时,像素复位部236a成为导通状态,使蓄积于电荷转换部233a的信号电荷释放,从而将电荷转换部233a复位成规定电位。

[0082] 像素源极跟随晶体管237a具有与上述的像素源极跟随晶体管237相同的结构。像素源极跟随晶体管237a的一端侧与电源电压VDD连接,另一端侧与垂直传送线239a连接,栅极被输入由电荷转换部233a进行了电压转换的信号(基准信号)。当向传送晶体管234a的栅极提供驱动信号 ϕT 时,从光电转换元件231a读出电荷,像素源极跟随晶体管237a将通过电荷转换部233a进行了电压转换后的基准信号传送到垂直传送线239a。

[0083] 电流源242a具有与上述的电流源242相同的结构。电流源242a的一端侧与垂直传送线239a连接,另一端侧与接地电压GND连接,栅极被施加偏置电压Vbias1。电流源242a驱动光电转换元件231a,来将光电转换元件231a的输出(基准信号)读出到垂直传送线239a。被读出到垂直传送线239a的信号(基准信号)被输入到噪声去除部243a。

[0084] 噪声去除部243a具有与上述的噪声去除部243相同的结构,包括传送电容252a(AC耦合电容器)和箝位开关253a(晶体管)。传送电容252a的一端侧与垂直传送线239a连接,另一端侧与列源极跟随缓冲器244a连接。箝位开关253a的一端侧与用于从基准电压生成部246提供箝位电压Vc1p的信号线连接,另一端侧连接在传送电容252a与列源极跟随缓冲器244a之间,栅极被输入来自定时生成部25的驱动信号 ϕVCL 。此外,被输入到噪声去除部243a的基准信号中包含噪声成分。

[0085] 关于噪声去除部243a,当从定时生成部25向箝位开关253a的栅极输入驱动信号 ϕVCL 时,箝位开关253a成为导通状态,传送电容252a通过从基准电压生成部246提供的箝位电压Vc1p被复位。由噪声去除部243a去除了噪声的基准信号被输入到列源极跟随缓冲器244a的栅极。

[0086] 列源极跟随缓冲器244a具有与上述的列源极跟随缓冲器244相同的结构。列源极跟随缓冲器244a的一端侧与电源电压VDD连接,另一端侧与列选择开关254a的一端侧连接,经由噪声去除部243a向该列源极跟随缓冲器244a的栅极输入基准信号。

[0087] 列选择开关254a具有与上述的列选择开关254相同的结构。列选择开关254a的一端与列源极跟随缓冲器244a的另一端侧连接,列选择开关254a的另一端侧与水平传送线258a连接,列选择开关254a的栅极与用于从水平扫描部245提供驱动信号 ϕ HCLK<N>的信号线连接。当从水平扫描部245向列选择开关254a的栅极提供驱动信号 ϕ HCLK<N>时,列选择开关254a成为导通状态,将垂直传送线239a的信号(基准信号)传送到水平传送线258a。

[0088] 恒流源257a具有与上述的恒流源257相同的结构。恒流源257a的一端侧与水平传送线258a连接,另一端侧与接地电压GND连接,栅极被施加偏置电压Vbias2。恒流源257a驱动列源极跟随缓冲器244a,来将基准信号从垂直传送线239a读出到水平传送线258a。被读出到水平传送线258a的基准信号被输入到缓冲器26中进行保持。

[0089] 这样,基准信号生成部248具有构造与摄像信号生成部240中包括的多个电路或元件中的至少一个等效的元件或电路。具体地说,基准信号生成部248具有构造与构成摄像信号生成部240的光电转换元件231、电荷转换部233、传送晶体管234、像素复位部236、像素源极跟随晶体管237、电流源242、噪声去除部243、列源极跟随缓冲器244以及列选择开关254中的至少一个等效的元件或电路,例如具有光电转换元件231a、电荷转换部233a、传送晶体管234a、像素复位部236a、像素源极跟随晶体管237a、电流源242a、噪声去除部243a、列源极跟随缓冲器244a以及列选择开关254a。

[0090] 基准电压生成部246包括电阻分压电路、通过驱动信号 ϕ VSH被驱动的开关293、采样电容294、运算放大器295、运算放大器296以及运算放大器297,其中,该电阻分压电路包括两个电阻291和电阻292。基准电压生成部246在通过开关293的驱动而由驱动信号 ϕ VSH进行驱动的定时,根据电源电压VDD生成基准信号用电压Vfd_H和噪声去除部243的箝位电压Vc1p。

[0091] 缓冲器26将从水平传送线258输入的摄像信号和从水平传送线258a输入的基准信号(Vref)相独立地保持,基于从定时生成部25输入的信号(驱动信号 ϕ MUXSEL),将摄像信号和基准信号以依次切换的方式输出到第二芯片22。

[0092] 在此,关于缓冲器26的详细结构进行说明。缓冲器26具有第一采样保持部261、第二采样保持部262、多路转换器263以及输出缓冲器31。

[0093] 第一采样保持部261包括第一缓冲器261a、第一采样保持开关261b、第一采样电容器261c以及第一运算放大器261d。

[0094] 第一缓冲器261a的输入侧与水平传送线258连接,输出侧与第一采样保持开关261b连接。第一缓冲器261a经由水平传送线258被输入摄像信号和水平复位电压(Vc1r)。

[0095] 第一采样保持开关261b的一端侧与第一缓冲器261a的输出侧连接,另一端侧与第一运算放大器261d的输入侧(+侧端子)连接,栅极与用于提供驱动信号 ϕ VSH的信号线连接。

[0096] 第一采样电容器261c的一端侧与第一采样保持开关261b的另一端侧连接,第一采样电容器261c的另一端侧与接地电压GND连接。

[0097] 第一运算放大器261d的输入侧(+侧端子)与第一采样保持开关261b的另一端侧连接,输出侧与多路转换器263连接。另外,第一运算放大器261d的输出经由电阻R1被输入到第一运算放大器261d的反转输入端子(-侧端子)。并且,第一运算放大器261d的反转输入端子(-侧端子)经由电阻R2被输入来自基准电压生成部246的基准信号用电压Vfd_H。

[0098] 像这样构成的第一采样保持部261将紧邻第一采样保持开关261b成为导通状态之前的电压保持于第一采样电容261c,在第一采样保持开关261b为断开状态的期间,将第一采样电容器261c中保持的电压输出到多路转换器263。

[0099] 第二采样保持部262包括第二缓冲器262a、第二采样保持开关262b、第二采样电容器262c以及第二运算放大器262d。

[0100] 第二缓冲器262a的输入侧与水平传送线258a连接,输出侧与第二采样保持开关262b连接。第二缓冲器262a经由水平传送线258a被输入基准信号。

[0101] 第二采样保持开关262b的一端侧与第二缓冲器262a的输出侧连接,第二采样保持开关262b的另一端侧与第二运算放大器262d的输入侧(+侧端子)连接,第二采样保持开关262b的栅极与用于提供驱动信号 ϕ VSH的信号线连接。

[0102] 第二采样电容器262c的一端侧与第二采样保持开关262b的另一端侧连接,第二采样电容器262c的另一端侧与接地电压GND连接。

[0103] 第二运算放大器262d的输入侧(+侧端子)与第二采样保持开关262b的另一端侧连接,输出侧与多路转换器263连接。另外,第二运算放大器262d的输出经由电阻R1被输入到第二运算放大器262d的反转输入端子(-侧端子)。并且,第二运算放大器262d的反转输入端子(-侧端子)经由电阻R2被输入来自基准电压生成部246的基准信号用电压 V_{fd_H} 。

[0104] 像这样构成的第二采样保持部262将紧邻第二采样保持开关262b成为导通状态之前的电压保持于第二采样电容器262c,在第二采样保持开关262b为断开状态的期间,将第二采样电容器262c中保持的电压输出到多路转换器263。

[0105] 多路转换器263基于从定时生成部25输入的驱动信号 ϕ MUXSEL,将从第一采样保持部261输入的摄像信号和从第二采样保持部262输入的基准信号以切换的方式输出到输出缓冲器31。

[0106] 输出缓冲器31根据需要去除了噪声的摄像信号和基准信号(基准电压 V_{ref})进行信号放大,并交替地输出到第二芯片22。

[0107] 第二芯片22经由传输线缆3将去除了噪声成分的摄像信号以及具有与摄像信号同相的波动成分的基准信号分别传输到连接器部5。

[0108] [摄像部的动作]

[0109] 接着,关于摄像部20的驱动定时进行说明。图5是表示摄像部20的驱动信号的时序图。在图5中,对从受光部23的行<0>和行<1>的单位像素230读出信号并从输出缓冲器31输出该信号之前的情况进行说明。另外,在图5所示的时序图中,为了便于说明,设为单位像素230中仅包括光电转换元件231。在单位像素230中包括多个光电转换元件的情况下,将该时序图所示的一个影像信号行的动作重复进行与单位像素230中包括的光电转换元件231的个数相应的次数。在图5中,从最上侧起依次示出驱动信号 ϕ R、 ϕ T、 ϕ VCL、 ϕ HCLK、 ϕ HCLR、输出信号 V_{out} 。此外,在图5中,关于驱动信号 ϕ R、 ϕ T,例示了行<M>为<0>和<1>的情况,关于驱动信号 ϕ HCLK,例示了列<N>为<0>、<1>以及<2>的情况。

[0110] 如图5所示,首先,使箝位开关253导通(驱动信号 ϕ VCL为高(High)),使像素复位部236脉冲状地导通(脉冲状的驱动信号 ϕ R<0>为高),使传送晶体管234截止(脉冲状的驱动信号 ϕ T<0>为低(Low)),由此将包含作为读出对象的单位像素230特有的偏差和进行像素复位时的噪声等的噪声信号从单位像素230输出到垂直传送线239。此时,通过使箝位开

关253保持导通(驱动信号 ϕ VCL为高)状态,由此列源极跟随缓冲器244的栅极的电压成为箝位电压Vc1p。该箝位电压Vc1p在驱动信号 ϕ VSH的下降沿的定时被确定,基准电压Vref也在该定时被确定。

[0111] 接着,在使箝位开关253截止(驱动信号 ϕ VCL为低)的状态下,使传送晶体管234脉冲状地导通(脉冲状的驱动信号 ϕ T<0>为高),由此将电荷转换部233对由光电转换元件231进行了光电转换的电荷进行转换得到的信号读出到垂直传送线239。在该状态下,由电荷转换部233进行了电压转换的摄像信号被传送到垂直传送线239。通过该动作,经由传送电容252将去除了噪声信号的摄像信号(光信号)输出到列源极跟随缓冲器244的栅极。在此,被输出到列源极跟随缓冲器244的栅极的信号是以箝位电压Vc1p为基准进行采样得到的信号。

[0112] 在以箝位电压Vc1p为基准对摄像信号进行采样之后,使水平复位晶体管256截止(驱动信号 ϕ HCLR为低),来解除水平传送线258的复位。

[0113] 之后,通过使列<0>的列选择开关254导通(脉冲状的驱动信号 ϕ HCLK<0>为高),来将摄像信号传送到水平传送线258。此时,通过使第一采样保持开关261b脉冲状地导通(脉冲状的驱动信号 ϕ VSH为高),第一采样电容器261c对摄像信号进行采样。之后,对多路转换器263施加低水平的脉冲状的驱动信号 ϕ MUXSEL(参照图4),来将被采样到第一采样电容器261c的摄像信号输出到输出缓冲器31。此时,与多路转换器263的脉冲状的驱动信号 ϕ MUXSEL同步地使水平复位晶体管256导通(脉冲状的驱动信号 ϕ HCLR为高),来将水平传送线258再次复位。

[0114] 接着,对多路转换器263施加高水平的脉冲状的驱动信号 ϕ MUXSEL(参照图4),将由基准信号生成部248生成的具有与摄像信号同相的波动成分的基准信号输出到输出缓冲器31,并且使水平复位晶体管256截止(驱动信号 ϕ HCLR为低),将已被复位的水平传送线258的复位解除,使下一列的列选择开关254导通(驱动信号 ϕ HCLK<1>为高),由此将摄像信号传送到水平传送线258。此时,通过使第一采样保持开关261b脉冲状地导通(脉冲状的驱动信号 ϕ VSH(参照图4)为高),第一采样电容器261c对摄像信号进行采样。然后,使水平复位晶体管256导通(驱动信号 ϕ HCLR为高),将水平传送线258再次复位,并且与水平复位晶体管256的脉冲同步地对多路转换器263施加低水平的脉冲状的驱动信号 ϕ MUXSEL(参照图4),来将采样得到的摄像信号输出到输出缓冲器31。

[0115] 如果行<0>的摄像信号全部被传送到水平传送线258,则在使驱动信号 ϕ VSH和驱动信号 ϕ VCL成为高水平后,结束行<0>的摄像信号的传送,开始下一行<1>的摄像信号的传送。

[0116] 通过将这样的动作重复进行与受光部23的列数(或需要进行读出的列数)相应的次数,来将摄像信号和具有与该摄像信号同相的波动成分的基准信号交替地从输出缓冲器31输出。通过将一行的读出动作重复进行与单位像素行数(或需要进行读出的行数)相应的次数,来输出一帧的摄像信号。

[0117] 根据以上说明的本实施方式1,能够按每一个像素交替地输出摄像信号和具有与该摄像信号同相的波动成分的基准信号。由此,通过从基准信号生成部248输出包含与叠加在从摄像信号生成部240输出的摄像信号中的电源的脉动成分相同的同相的脉动成分的基准信号(基准电压Vref),能够通过多路转换器263以后的后级电路、例如设置于连接器部5

的AFE部51的相关双采样电路来有效地去除在信号的传输过程中叠加的脉动成分(噪声成分),因此能够防止图像质量的劣化。

[0118] 另外,根据本实施方式1,能够抑制暗时的摄像信号与基准信号之间的输出水平的差输出电压的偏差(PVT变动:Process Voltage Temperature(工艺、电压、温度)),因此能够提高摄像元件的成品率。

[0119] 并且,根据本实施方式1,能够提高电源电压变动去除比(RSRP:Power Supply Rejection Ratio:电源抑制比)的特性。

[0120] (实施方式2)

[0121] 接着,关于本发明的实施方式2进行说明。本实施方式2所涉及的摄像元件仅结构与上述的实施方式1所涉及的摄像元件(摄像部20)不同。具体地说,本实施方式2所涉及的摄像元件的受光部具有两个光电转换元件,将这两个光电转换元件设为单位像素。并且,本实施方式2所涉及的摄像元件的基准信号生成部省略了作为虚拟像素的光电转换元件。因此,下面,仅说明本实施方式2所涉及的摄像元件(摄像部)的结构。此外,对与上述的实施方式1所涉及的内窥镜系统1相同的结构附加相同的附图标记并省略说明。

[0122] [第一芯片的结构]

[0123] 图6是表示本实施方式2所涉及的摄像部的第一芯片的详细结构的框图。图7是表示本实施方式2所涉及的摄像部的第一芯片的详细结构的电路图。

[0124] 如图6和图7所示,第一芯片21a(摄像元件)具有受光部23a、缓冲器26a、基准电压生成部246a以及基准信号生成部248a来分别代替上述的受光部23、缓冲器26、基准电压生成部246以及基准信号生成部248。

[0125] 在受光部23a中,多个单位像素230a呈二维矩阵状排列。各单位像素230a包括光电转换元件231、光电转换元件232、电荷转换部233、传送晶体管234、传送晶体管235、像素复位部236、像素源极跟随晶体管237以及像素输出开关238(信号输出部)。此外,在本实施方式2中,将一个或多个光电转换元件以及用于从各个光电转换元件向电荷转换部233传送信号电荷的传送晶体管称为单位单元。即,单位单元中包括一个或多个光电转换元件与传送晶体管的组,各单位像素230a中包括一个单位单元。

[0126] 光电转换元件232将入射光光电转换为与其光量相应的信号电荷量并蓄积。光电转换元件232的阴极侧与传送晶体管235的一端侧连接,阳极侧与接地电压VDD连接。

[0127] 传送晶体管235将电荷从光电转换元件232传送到电荷转换部233。传送晶体管235的栅极与用于提供脉冲状的驱动信号(行选择脉冲) $\phi T1$ 和 $\phi T2$ 的信号线连接,另一端侧与电荷转换部233连接。当从垂直扫描部241经由信号线向传送晶体管235提供脉冲状的驱动信号 $\phi T1$ 和 $\phi T2$ 时,传送晶体管235成为导通状态,从光电转换元件232向电荷转换部233传送信号电荷。

[0128] 基准信号生成部248a与单位像素230a的列相分开地连接于专用的垂直传送线239a。基准信号生成部248a具有生成基准信号的电路,该基准信号具有与由摄像信号生成部240a形成的输出信号(摄像信号)中存在的电源波动成分相同的同相的波动成分。基准信号生成部248a具有构造与构成影像信号系统电路的多个电路中的至少一个以上的电路等效的电路。

[0129] 在此,关于基准信号生成部248a的详细结构进行说明。基准信号生成部248a省略

了上述的基准信号生成部248的电路结构中的光电转换元件231a(虚拟二极管)、电荷转换部233a、传送晶体管234a以及像素复位部236a。具体地说,基准信号生成部248a包括像素源极跟随晶体管237b、电流源242a、噪声去除部243a、列源极跟随缓冲器244a以及列选择开关254a。

[0130] 像素源极跟随晶体管237b具有与上述的像素源极跟随晶体管237相同的结构。像素源极跟随晶体管237b的一端侧与电源电压VDD连接,另一端侧与垂直传送线239a连接,栅极被输入来自基准电压生成部246a的基准信号用电压Vfd_H。

[0131] 基准电压生成部246a包括电阻分压电路、通过驱动信号 ϕ VSH被驱动的开关293、采样电容器294、运算放大器295以及运算放大器296,其中,该电阻分压电路包括两个电阻291和电阻292。基准电压生成部246a在通过开关293的驱动而由驱动信号 ϕ VSH进行驱动的定时,根据电源电压VDD生成基准信号用电压Vfd_H和噪声去除部243的箝位电压Vc1p。

[0132] 缓冲器26a将从水平传送线258输入的摄像信号和从水平传送线258a输入的基准信号相独立地保持,基于从定时生成部25输入的信号(驱动信号 ϕ MUXSEL),将摄像信号和基准信号以依次切换的方式输出到第二芯片22。

[0133] 在此,关于缓冲器26a的详细结构进行说明。缓冲器26a包括采样保持开关261e、采样电容器261f、运算放大器261g、多路转换器263a以及输出缓冲器31。

[0134] 采样保持开关261e的一端侧与水平传送线258连接,另一端侧与第一运算放大器261g的输入侧(+侧端子)连接,栅极与用于提供驱动信号 ϕ VSH的信号线连接。

[0135] 采样电容器261f的一端侧与采样保持开关261e的另一端侧连接,采样电容器261f的另一端侧与接地电压GND连接。采样电容器261f保持紧邻采样保持开关261e成为导通状态之前的电压,在采样保持开关261e为断开状态的期间,采样电容器261f将紧邻采样保持开关261e成为导通状态之前保持的电压输出到多路转换器263a。

[0136] 运算放大器261g的输入侧(+侧端子)与采样保持开关261e的另一端侧连接,输出侧与多路转换器263a连接。另外,运算放大器261g的输出经由电阻R1被输入到运算放大器261g的反转输入端子(-侧端子)。并且,运算放大器261g的反转输入端子(-侧端子)经由电阻R2被输入来自基准信号生成部248a的基准信号(基准电压Vref)。

[0137] 多路转换器263a根据从定时生成部25输入的驱动信号 ϕ MUXSEL,来将从运算放大器261g输入的摄像信号和经由水平传送线258a从基准信号生成部248a输入的基准信号(基准电压Vref)切换地输出到输出缓冲器31。

[0138] 像这样构成的摄像部20的第一芯片21a进行与上述的实施方式1相同的动作,按每一个像素将摄像信号和基准信号(基准电压Vref)交替地输出到输出缓冲器31。由此,能够从基准信号生成部248a交替地输出包含与叠加在从摄像信号生成部240a输出的摄像信号中的电源脉动相同的电源脉动的基准信号(基准电压Vref),因此能够通过多路转换器263a以后的后级电路、例如设置于连接器部5的相关双采样电路来有效地去除在信号的传输过程中叠加的脉动噪声。

[0139] 根据以上说明的本实施方式2,能够按每一个像素交替地输出摄像信号和基准信号。由此,通过从基准信号生成部248a交替地输出包含与叠加在从摄像信号生成部240a输出的摄像信号中的电源的脉动成分相同的电源脉动的基准信号(基准电压Vref),能够通过多路转换器263a以后的后级电路、例如设置于连接器部5的相关双采样电路来有效地去除

在信号的传输过程中叠加的脉动噪声,因此能够防止图像质量的劣化。

[0140] 另外,根据本实施方式2,仅通过像素源极跟随晶体管237b、电流源242a、噪声去除部243a以及列源极跟随缓冲器244a来构成基准信号生成部248a,省略了光电转换元件231a,因此与上述的实施方式1相比能够减小第一芯片21的面积。

[0141] 另外,在本发明中,只要基准信号生成部至少具有构造与输出电路等效的输出电路即可。具体地说,基准信号生成部只要包括实施方式1、2中的上述的列源极跟随缓冲器244和列选择开关254即可。

[0142] 这样,本发明能够包含此处未记载的各种实施方式,在由权利要求书指定的技术思想的范围内能够进行各种设计变更等。

[0143] 附图标记说明

[0144] 1:内窥镜系统;2:内窥镜;3:传输线缆;4:操作部;5:连接器部;6:处理器;7:显示装置;20:摄像部;21、21a:第一芯片;22:第二芯片;23、23a:受光部;24:读出部;25:定时生成部;26、26a、27:缓冲器;28:滞后部;31:输出缓冲器;51:AFE部;52:摄像信号处理部;53:驱动信号生成部;61:电源部;62:图像信号处理部;63:时钟生成部;230、230a:单位像素;231、231a、232:光电转换元件;233、233a:电荷转换部;234、234a、235:传送晶体管;236、236a:像素复位部;237、237a、237b:像素源极跟随晶体管;238:像素输出开关;239、239a:垂直传送线;240、240a:摄像信号生成部;241:垂直扫描部;242、242a:电流源;243、243a:噪声去除部;244、244a:列源极跟随缓冲器;245:水平扫描部;246、246a:基准电压生成部;248、248a:基准信号生成部;252、252a:传送电容器;253、253a:箝位开关;254、254a:列选择开关;256:水平复位晶体管;257、257a:恒流源;258、258a:水平传送线;263、263a:多路转换器。

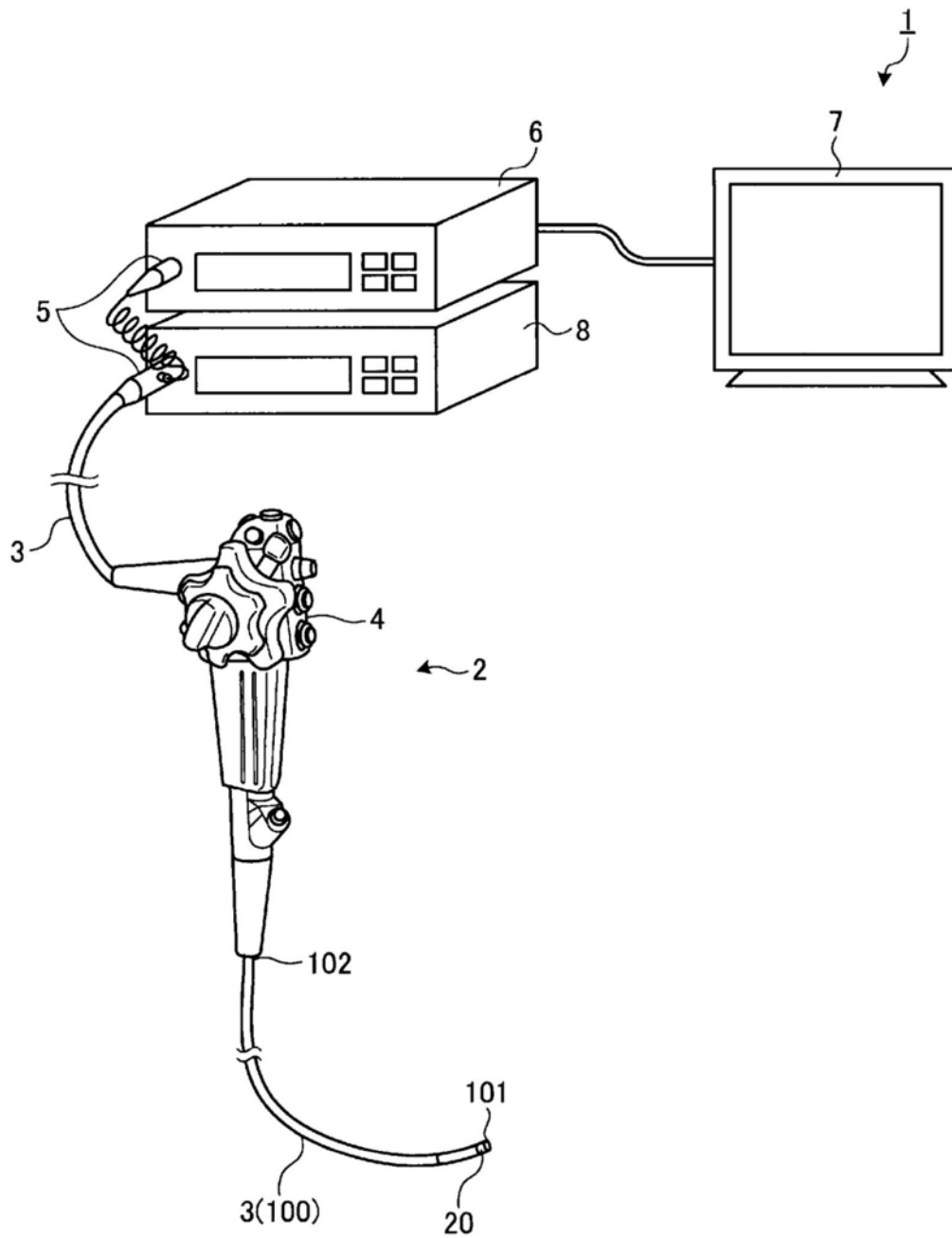


图1

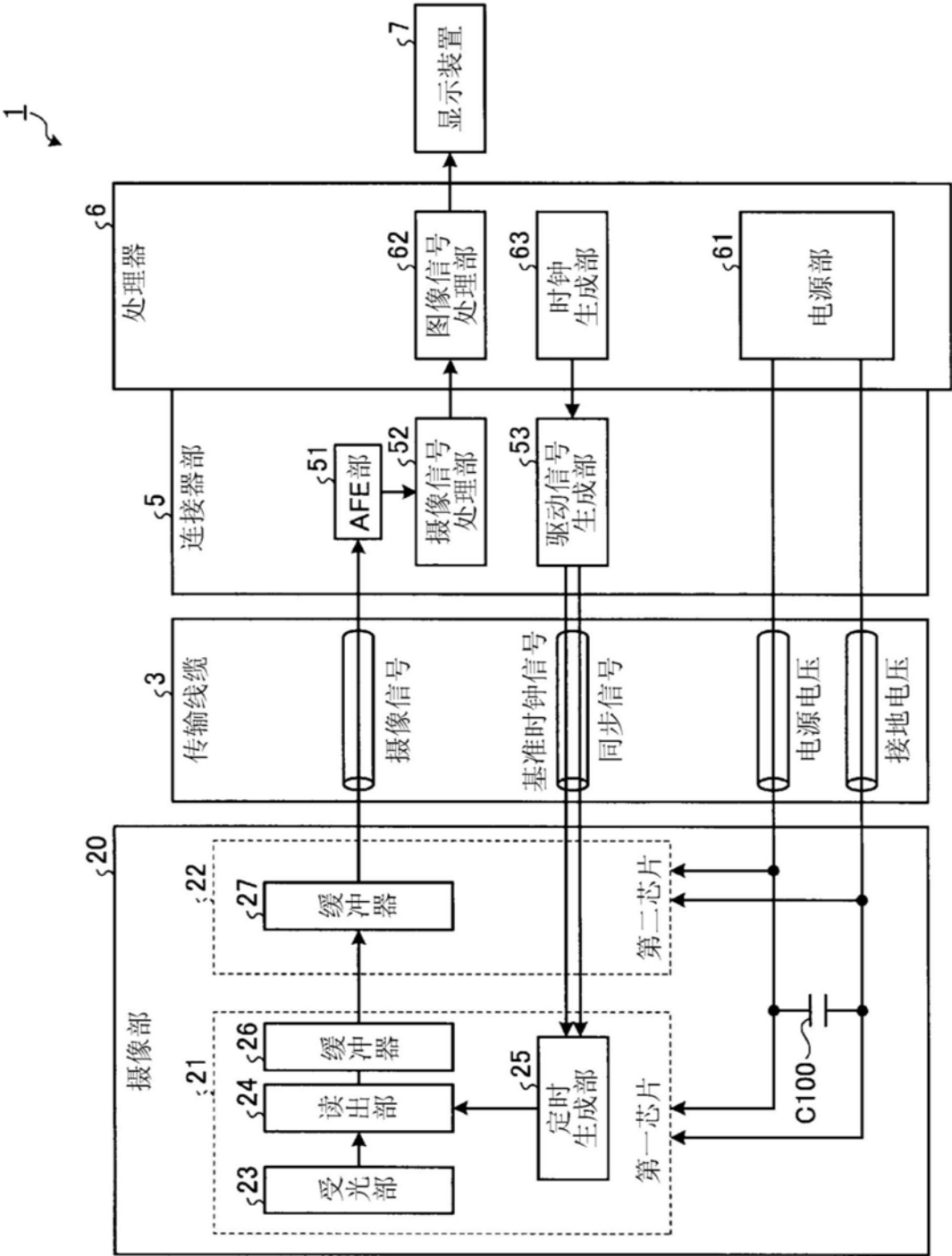


图2

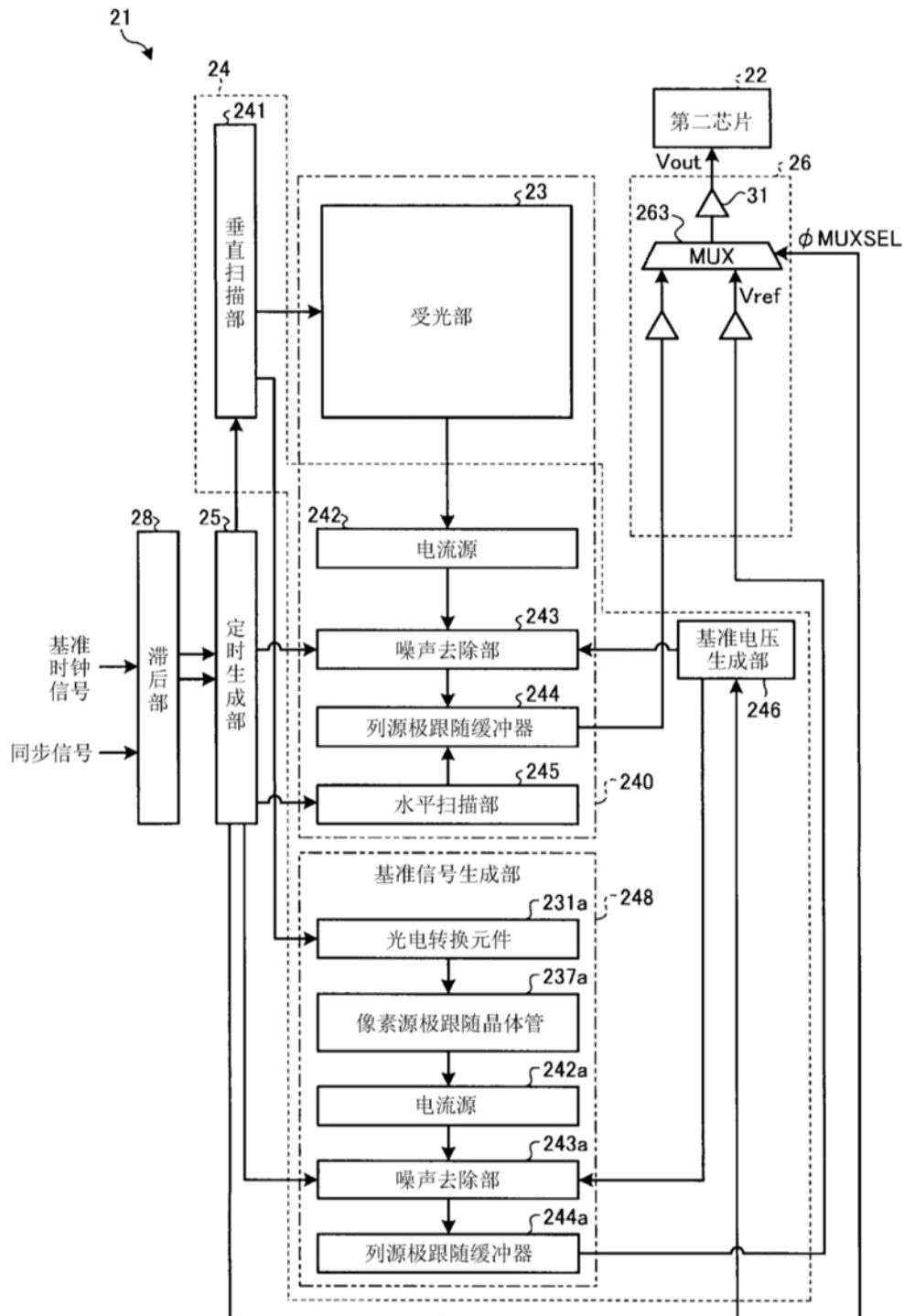


图3

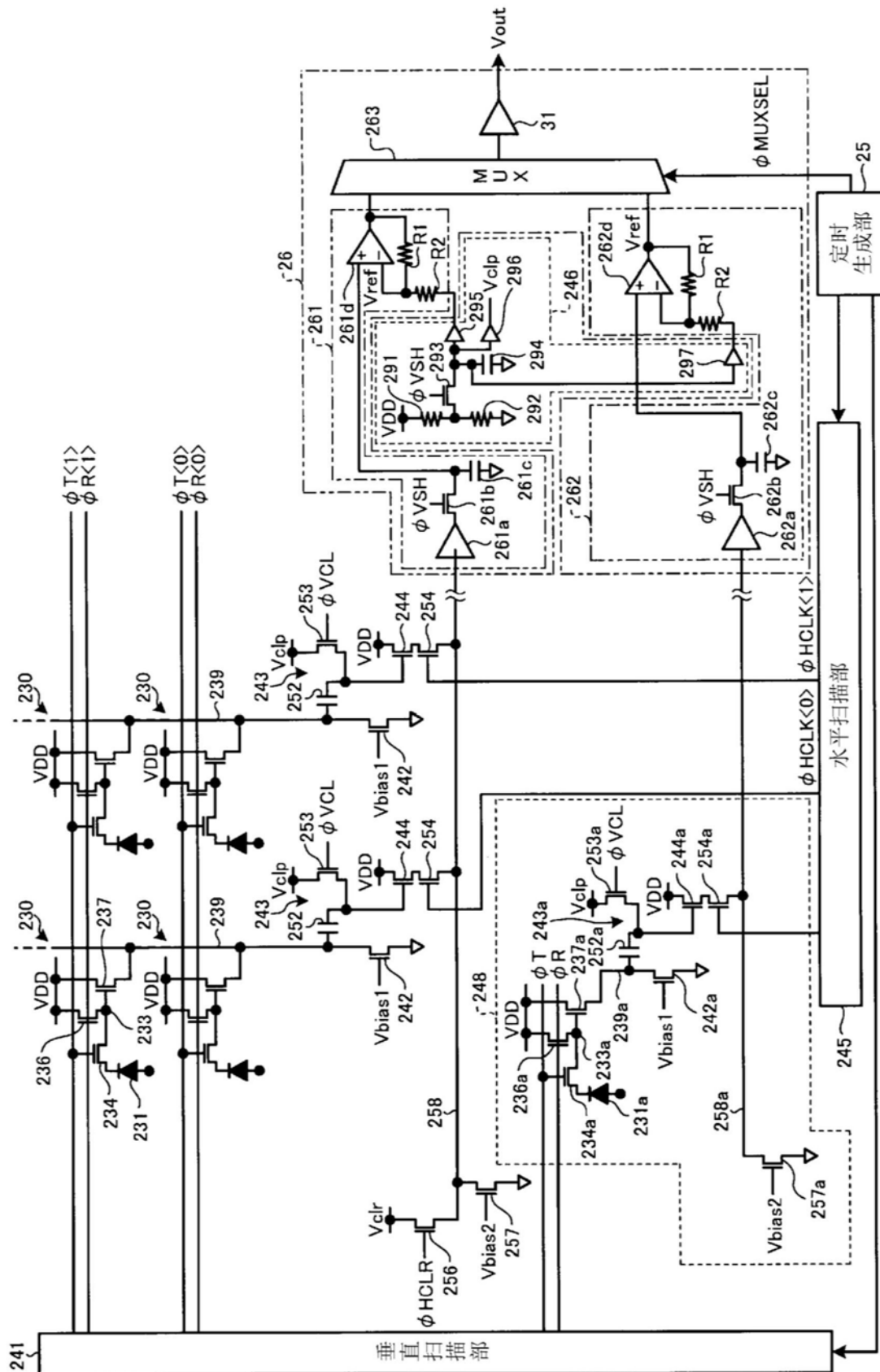


图4

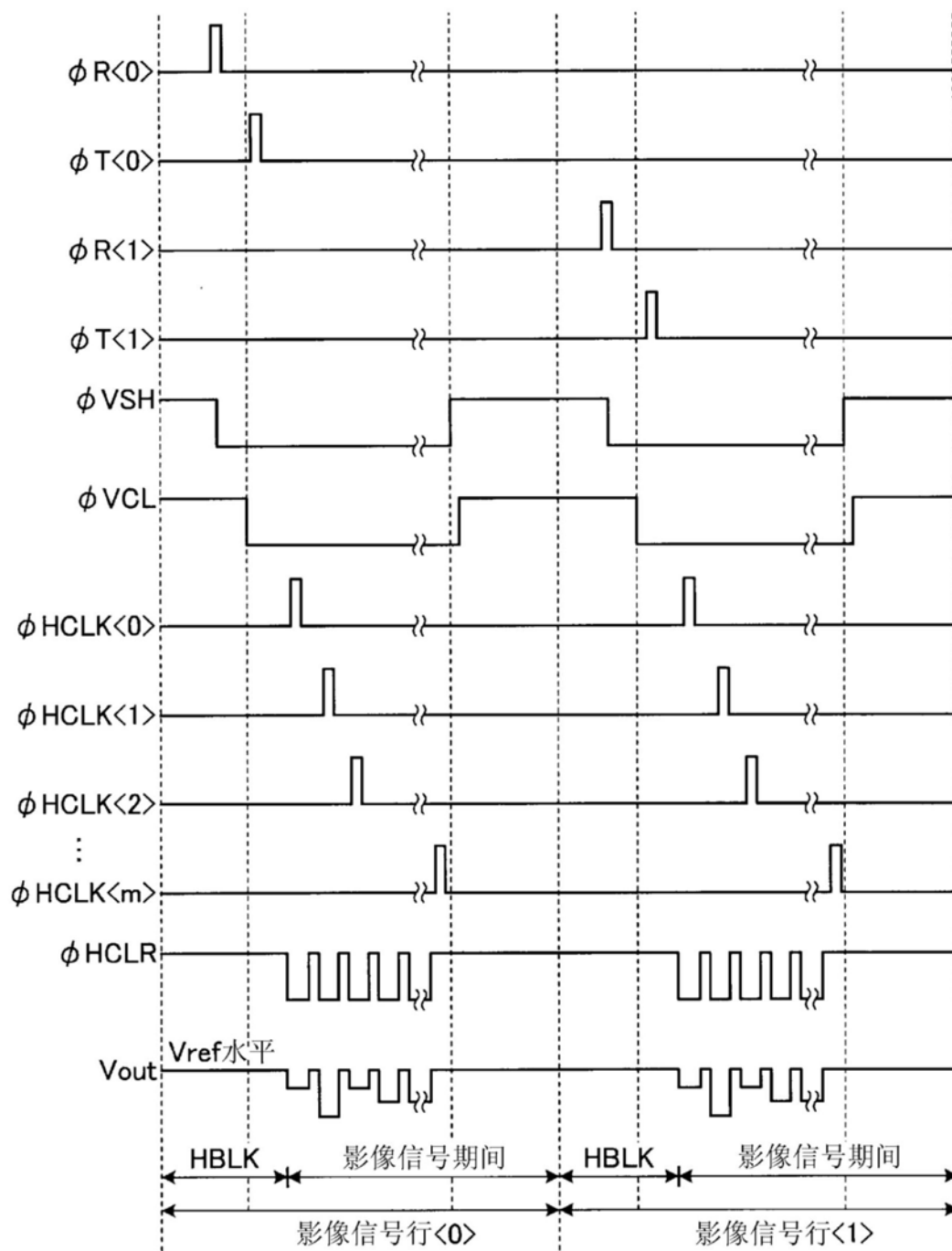


图5

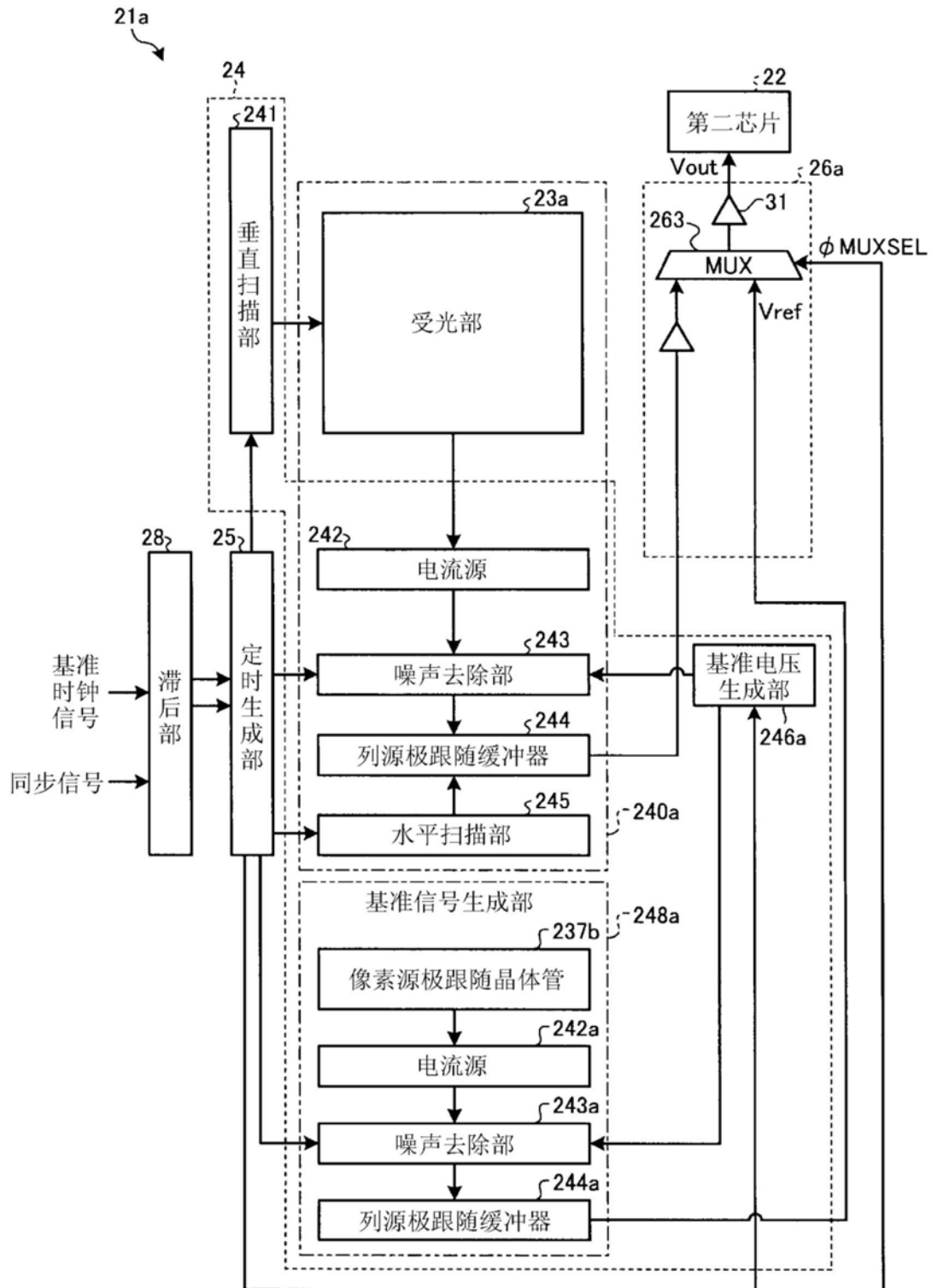


图6

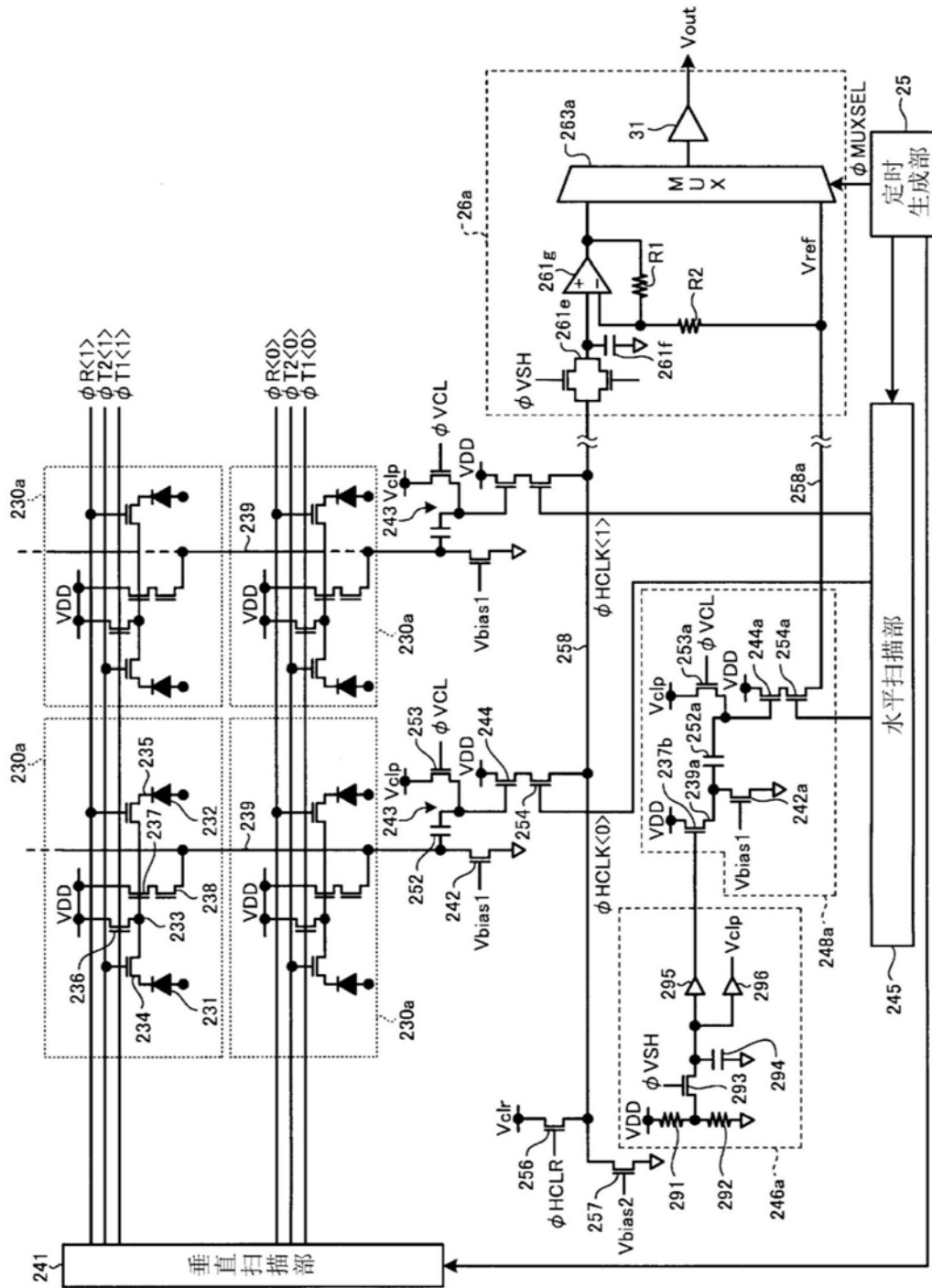


图7

专利名称(译)	摄像元件、摄像装置、内窥镜以及内窥镜系统		
公开(公告)号	CN106031160B	公开(公告)日	2019-07-19
申请号	CN201580010041.1	申请日	2015-09-15
[标]申请(专利权)人(译)	奥林巴斯株式会社		
申请(专利权)人(译)	奥林巴斯株式会社		
当前申请(专利权)人(译)	奥林巴斯株式会社		
[标]发明人	小野诚 赤羽奈奈 斋藤匡史 萩原義雄 山崎晋		
发明人	小野诚 赤羽奈奈 斋藤匡史 萩原義雄 山崎晋		
IPC分类号	H04N5/357 A61B1/04 G02B23/24 H01L27/146		
CPC分类号	H04N5/357 A61B1/00009 A61B1/045 A61B1/05 G02B23/2484 H04N5/3655 H04N5/378 H04N2005/2255		
代理人(译)	刘新宇 张会华		
审查员(译)	许瑞雪		
优先权	2014204820 2014-10-03 JP		
其他公开文献	CN106031160A		
外部链接	Espacenet SIPO		

摘要(译)

本发明提供一种能够去除图像信号中叠加的电源的同相波动成分的摄像元件、摄像装置、内窥镜以及内窥镜系统。第一芯片(21)具备：受光部(23)，其具有多个光电转换元件，该多个光电转换元件被配置成二维矩阵状，各个光电转换元件从外部接收光，蓄积与受光量相应的电荷；摄像信号生成部(240)，其将多个光电转换元件各自蓄积的电荷转换为电压来生成摄像信号；以及基准信号生成部(248)，其生成基准信号，该基准信号具有与由摄像信号生成部(240)生成的摄像信号同相的波动成分。

