



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2020-0020798
(43) 공개일자 2020년02월26일

(51) 국제특허분류(Int. Cl.)
A61B 8/08 (2006.01) A61B 8/00 (2006.01)
H03F 3/45 (2006.01) H03F 3/50 (2006.01)
(52) CPC특허분류
A61B 8/5207 (2013.01)
A61B 8/4483 (2013.01)
(21) 출원번호 10-2020-7001125
(22) 출원일자(국제) 2018년06월19일
심사청구일자 없음
(85) 번역문제출일자 2020년01월14일
(86) 국제출원번호 PCT/US2018/038147
(87) 국제공개번호 WO 2018/236778
국제공개일자 2018년12월27일
(30) 우선권주장
62/522,597 2017년06월20일 미국(US)

(71) 출원인
버터플라이 네트워크, 인크.
미국 06437 코네티컷주 길포드 올드 윗필드 스트리트 530
(72) 발명자
상, 아만딕
미국 07302 뉴저지주 저지 시티 2번 스트리트 2
아파트먼트 2707
첸, 카일리앙
미국 06437 코네티컷주 길포드 리버 콜로니 7
랄스톤, 타일러, 에스.
미국 06413 코네티컷주 클린턴 비치 파크 로드 56
(74) 대리인
양영준, 김연송, 백만기

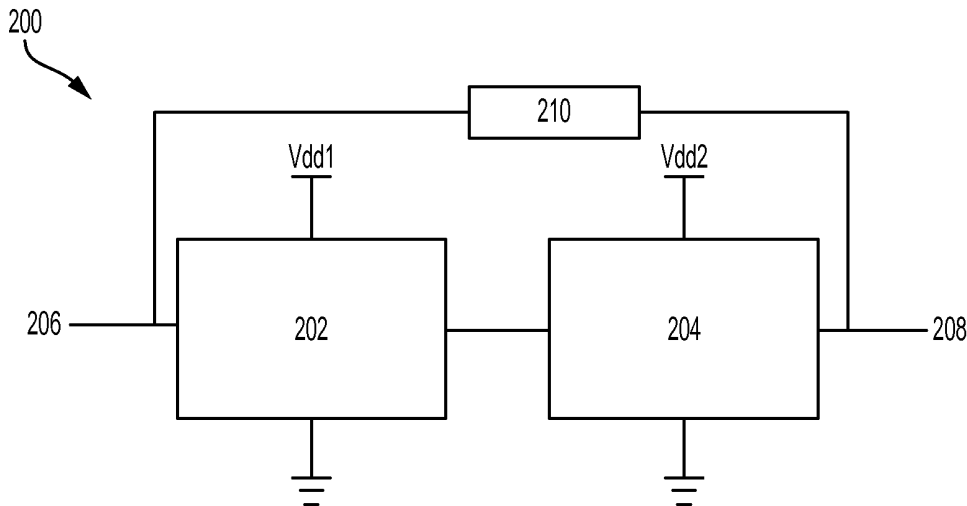
전체 청구항 수 : 총 15 항

(54) 발명의 명칭 초음파 디바이스를 위한 멀티-스테이지 트랜스-임피던스 증폭기(TIA)

(57) 요약

멀티-스테이지 트랜스-임피던스 증폭기(TIA)를 포함하는 초음파 회로가 설명된다. TIA는 초음파 신호를 수신하는 것에 응답하여 초음파 트랜스듀서에 의해 생성된 전기 신호를 증폭하기 위해 초음파 트랜스듀서에 결합된다. TIA는 복수의 스테이지를 포함할 수 있으며, 이들 중 적어도 2개는 상이한 공급 전압들로 동작한다. TIA에는 TIA에 의해 생성된 신호를 필터링, 증폭 및 디지털화하도록 구성된 추가 처리 회로가 후속할 수 있다.

대표도 - 도2



(52) CPC특허분류

A61B 8/5269 (2013.01)

A61B 8/54 (2013.01)

A61B 8/56 (2013.01)

H03F 3/45475 (2013.01)

H03F 3/50 (2013.01)

H03F 2200/411 (2013.01)

H03F 2200/516 (2013.01)

H03F 2203/45512 (2013.01)

명세서

청구범위

청구항 1

초음파 장치로서,

초음파 트랜스듀서; 및

상기 초음파 트랜스듀서에 결합된 입력 단자를 갖고, 상기 초음파 트랜스듀서로부터의 아날로그 전기 신호를 수신 및 증폭하도록 구성되는 멀티-스테이지 트랜스-임피던스 증폭기(TIA) - 상기 멀티-스테이지 TIA는 제1 공급 전압을 수신하도록 구성되는 제1 스테이지, 및 상기 제1 공급 전압과는 다른 제2 공급 전압을 수신하도록 구성되는 제2 스테이지를 포함함 -

를 포함하는 초음파 장치.

청구항 2

제1항에 있어서, 상기 제2 공급 전압은 상기 제1 공급 전압보다 큰, 초음파 장치.

청구항 3

제1항에 있어서, 상기 초음파 트랜스듀서 및 상기 멀티-스테이지 TIA는 동일한 기판 상에 통합되는, 초음파 장치.

청구항 4

제1항에 있어서, 상기 멀티-스테이지 TIA를 상기 초음파 트랜스듀서와 결합하는 스위치를 더 포함하는 초음파 장치.

청구항 5

제1항에 있어서, 상기 제2 스테이지를 상기 제1 스테이지와 결합하는 피드백 임피던스를 더 포함하는 초음파 장치.

청구항 6

초음파 온 칩 디바이스(ultrasound on a chip device)로서,

기관;

상기 기관 상에 통합된 복수의 초음파 트랜스듀서; 및

상기 기관 상에 통합되고, 상기 복수의 초음파 트랜스듀서에 결합된 아날로그 처리 회로 - 상기 아날로그 처리 회로는 상기 복수의 초음파 트랜스듀서 중의 초음파 트랜스듀서에 결합된 멀티-스테이지 트랜스-임피던스 증폭기를 포함하고, 상기 멀티-스테이지 TIA는 상이한 공급 전압들을 수신하도록 구성되는 복수의 스테이지를 포함함 -

를 포함하는 초음파 온 칩 디바이스.

청구항 7

제6항에 있어서, 상기 멀티-스테이지 TIA의 상기 복수의 스테이지는 업스트림 스테이지 및 다운스트림 스테이지를 포함하고, 상기 업스트림 스테이지는 상기 다운스트림 스테이지보다 낮은 공급 전압에서 동작하도록 구성되는, 초음파 온 칩 디바이스.

청구항 8

제6항에 있어서, 상기 멀티-스테이지 TIA의 상기 복수의 스테이지는 제1 스테이지 및 최종 스테이지를

포함하고, 상기 최종 스테이지는 상기 제1 스테이지보다 큰 공급 전압에 결합되는, 초음파 온 칩 디바이스.

청구항 9

제6항에 있어서, 상기 멀티-스테이지 TIA에 결합된 필터링 및 시간 이득 보상 회로를 더 포함하는 초음파 온 칩 디바이스.

청구항 10

제6항에 있어서, 상기 초음파 온 칩 디바이스의 복수의 TIA의 출력들에 결합되는 입력을 갖는 평균화 회로를 더 포함하는 초음파 온 칩 디바이스.

청구항 11

초음파 회로를 동작시키는 방법으로서,

멀티-스테이지 트랜스-임피던스 증폭기의 제1 스테이지로, 초음파 트랜스듀서에 의해 출력된 전기 신호를 수신하고 증폭하는 단계 - 상기 멀티-스테이지 TIA의 상기 제1 스테이지는 제1 공급 전압 값에서 동작함 - ; 및

상기 제1 공급 전압 값과는 다른 제2 공급 전압 값에서 동작하는 상기 멀티-스테이지 TIA의 제2 스테이지로, 상기 제1 스테이지의 출력 신호를 증폭하는 단계

를 포함하는 방법.

청구항 12

제11항에 있어서, 상기 제2 공급 전압은 상기 제1 공급 전압보다 큰, 방법.

청구항 13

제12항에 있어서, 상기 제1 공급 전압은 상기 제2 공급 전압의 절반보다 작은, 방법.

청구항 14

제11항에 있어서, 상기 제2 스테이지로부터 상기 제1 스테이지로 피드백 신호를 제공하는 단계를 더 포함하는 방법.

청구항 15

제11항에 있어서, 상기 멀티-스테이지 TIA의 출력 신호를 필터링 및 시간 이득 보상하는 단계를 더 포함하는 방법.

발명의 설명

기술 분야

[0001]

관련출원에 대한 상호참조

[0002]

본 출원은 대리인 문서 번호 B1348.70046US00 하에서 2017년 6월 20일자로 출원되었고 발명의 명칭이 "초음파 디바이스를 위한 멀티-스테이지 트랜스-임피던스 증폭기(TIA){MULTI-STAGE TRANS-IMPEDANCE AMPLIFIER(TIA) FOR AN ULTRASOUND DEVICE}"인 미국 가특허 출원 제62/522,597호의 35 U.S.C. § 119(e) 하에서의 혜택을 주장하며, 그 전체 내용은 참조에 의해 본 명세서에 포함된다.

[0003]

기술분야

[0004]

본 출원은 수신된 초음파 신호들을 증폭하기 위한 증폭기를 갖는 초음파 디바이스들에 관한 것이다.

배경 기술

[0005]

초음파 프로브는 종종 초음파 신호들을 감지하고 대응하는 전기 신호들을 생성하는 하나 이상의 초음파 센서를 포함한다. 전기 신호들은 아날로그 또는 디지털 도메인에서 처리된다. 때때로, 처리된 전기 신호들로부터 초음파 이미지들이 생성된다.

발명의 내용

- [0006] 본 출원의 양태에 따르면, 초음파 센서, 및 초음파 센서에 결합되고 초음파 센서로부터의 출력 신호를 수신 및 증폭하도록 구성되는 멀티-스테이지 트랜스-임피던스 증폭기(TIA)를 포함하는 초음파 장치가 제공된다. 멀티-스테이지 TIA는 상이한 공급 전압들로 동작하는 스테이지들을 포함할 수 있으며, 이는 적어도 일부 상황에서 전력 소비를 감소시킬 수 있다.
- [0007] 본 출원의 양태에 따르면, 초음파 트랜스듀서, 및 초음파 트랜스듀서에 결합된 입력 단자를 갖는 멀티-스테이지 트랜스-임피던스 증폭기(TIA)를 포함하는 초음파 장치가 제공된다. 멀티-스테이지 TIA는 초음파 트랜스듀서로부터 아날로그 전기 신호를 수신 및 증폭하도록 구성된다. 멀티-스테이지 TIA는 제1 공급 전압을 수신하도록 구성되는 제1 스테이지, 및 제1 공급 전압과는 다른 제2 공급 전압을 수신하도록 구성되는 제2 스테이지를 포함한다.
- [0008] 본 출원의 양태에 따르면, 기관, 기관 상에 통합된 복수의 초음파 트랜스듀서, 및 기관 상에 통합되고 복수의 초음파 트랜스듀서에 결합된 아날로그 처리 회로를 포함하는 초음파 온 칩 디바이스(ultrasound on a chip device)가 제공된다. 아날로그 처리 회로는 복수의 초음파 트랜스듀서 중의 초음파 트랜스듀서에 결합된 멀티-스테이지 트랜스-임피던스 증폭기를 포함한다. 멀티-스테이지 TIA는 상이한 공급 전압들을 수신하도록 구성되는 복수의 스테이지를 포함한다.
- [0009] 본 출원의 양태에 따르면, 초음파 회로를 동작시키는 방법이 제공되며, 이 방법은 초음파 트랜스듀서에 의해 출력된 전기 신호를 멀티-스테이지 트랜스-임피던스 증폭기의 제1 스테이지로 수신 및 증폭하는 단계 - 멀티-스테이지 TIA의 제1 스테이지는 제1 공급 전압 값에서 동작함 -, 및 제1 스테이지의 출력 신호를 제1 공급 전압 값과는 다른 제2 공급 전압 값에서 동작하는 멀티-스테이지 TIA의 제2 스테이지로 증폭하는 단계를 포함한다.

도면의 간단한 설명

- [0010] 본 출원의 다양한 양태들 및 실시예들이 이하의 도면들을 참조하여 설명될 것이다. 도면들이 반드시 비례에 맞춰 그려지는 것은 아님을 이해해야 한다. 복수의 도면에 나타나는 항목들은 그것들이 나타나는 모든 도면에서 동일한 참조 번호로 나타내어진다.
- 도 1은 본 출원의 비-제한적인 실시예에 따른, 초음파 신호를 증폭하기 위한 증폭기를 포함하는 초음파 디바이스의 블록도이다.
- 도 2는 본 출원의 비-제한적인 실시예에 따라 상이한 공급 전압들을 갖는 2개의 스테이지를 도시하는 도 1의 증폭기의 블록도 표현을 도시한다.
- 도 3은 본 출원의 비-제한적인 실시예에 따른 도 2의 멀티-스테이지 증폭기의 비-제한적인 예시적인 구현을 도시한다.

발명을 실시하기 위한 구체적인 내용

- [0011] 본 출원의 양태들은 초음파 디바이스를 위한 증폭 회로에 관한 것이다. 초음파 디바이스는 초음파 신호들을 수신하고 전기 출력 신호들을 생성하도록 구성되는 하나 이상의 초음파 트랜스듀서를 포함할 수 있다. 따라서, 초음파 트랜스듀서들은 초음파 센서들로서 동작될 수 있다. 초음파 디바이스는 전기 출력 신호들을 증폭하기 위한 하나 이상의 증폭기를 포함할 수 있다. 일부 실시예들에서, 증폭기(들)는 상이한 공급 전압 레벨들에서 동작하는 스테이지들을 갖는 멀티-스테이지 증폭기일 수 있다. 이러한 방식으로, 더 낮은 공급 전압 레벨이 스테이지들 중 적어도 하나에 대해 사용될 수 있어서, 더 낮은 전력 동작을 용이하게 한다. 일부 실시예들에서, 멀티-스테이지 증폭기의 제1 스테이지는 후속 스테이지보다 낮은 공급 전압으로 동작할 수 있다. 후속 스테이지는 증폭기의 요구되는 출력 이득을 제공할 수 있다.
- [0012] 본 출원의 양태에 따르면, 초음파 회로를 동작시키는 방법이 제공되며, 이 방법은 초음파 트랜스듀서로 전기 신호를 생성하는 단계, 및 멀티-스테이지 TIA로 전기 신호를 증폭시키는 단계를 포함한다. 멀티-스테이지 TIA는 후속 스테이지보다 낮은 공급 전압 레벨에서 동작하도록 구성되는 제1 스테이지를 포함할 수 있고, 이는 전력 절약을 제공할 수 있다.
- [0013] 이하에서는, 위에서 설명된 양태들 및 실시예들은 물론, 추가적인 양태들 및 실시예들이 더 설명된다. 이러한 양태들 및/또는 실시예들은 개별적으로, 모두 함께, 또는 둘 이상의 임의의 조합으로 사용될 수 있는데, 왜냐하

면 본 출원은 이러한 점에서 제한되지 않기 때문이다.

- [0014] 도 1은 본 출원의 비-제한적인 실시예에 따라 수신된 초음파 신호를 처리하기 위한 회로를 도시한다. 회로(100)는 N개의 초음파 트랜스듀서(102a...102n)를 포함하고, 여기서 N은 정수이다. 일부 실시예들에서, 초음파 트랜스듀서들은 센서들이며, 수신된 초음파 신호들을 표현하는 전기 신호들을 생성한다. 또한, 일부 실시예들에서, 초음파 트랜스듀서들은 초음파 신호들을 송신할 수 있다. 일부 실시예들에서, 초음파 트랜스듀서들은 용량성 마이크로머신 초음파 트랜스듀서(capacitive micromachined ultrasonic transducer)(CMUT)들일 수 있다. 일부 실시예들에서, 초음파 트랜스듀서들은 압전 마이크로머신 초음파 트랜스듀서(piezoelectric micromachined ultrasonic transducer)(PMUT)들일 수 있다. 다른 실시예들에서, 대안적인 유형의 초음파 트랜스듀서들이 사용될 수 있다.
- [0015] 회로(100)는 N개의 회로 채널(104a...104n)을 더 포함한다. 회로 채널들은 각각의 초음파 트랜스듀서(102a...102n)에 대응할 수 있다. 예를 들어, 8개의 초음파 트랜스듀서(102a...102n) 및 8개의 대응하는 회로 채널(104a...104n)이 있을 수 있다. 일부 실시예들에서, 초음파 트랜스듀서들(102a...102n)의 수는 회로 채널들의 수보다 클 수 있다.
- [0016] 회로 채널들(104a...104n)은 송신 회로, 수신 회로 또는 둘 다를 포함할 수 있다. 송신 회로는 각각의 펄서들(108a...108n)에 결합된 송신 디코더들(106a...106n)을 포함할 수 있다. 펄서들(108a...108n)은 초음파 신호들을 방출하도록 각각의 초음파 트랜스듀서들(102a...102n)을 제어할 수 있다.
- [0017] 회로 채널들(104a...104n)의 수신 회로는 각각의 초음파 트랜스듀서들(102a...102n)로부터 출력된 (아날로그) 전기 신호들을 수신할 수 있다. 도시된 예에서, 각각의 회로 채널(104a...104n)은 각각의 수신 회로(110a...110n) 및 증폭기(112a...112n)를 포함한다. 수신 회로(110a...110n)는 주어진 초음파 트랜스듀서(102a...102n)로부터의 전기 신호의 관독을 활성화/비활성화하도록 제어될 수 있다. 적합한 수신 회로들(110a...110n)의 예는 스위치이다. 즉, 일 실시예에서, 수신 회로들은 송신 모드 동안 초음파 트랜스듀서들을 수신 회로로부터 분리하도록, 그리고 수신 모드 동안 초음파 트랜스듀서들을 수신 회로에 연결하도록 스위칭되는 제어가능한 스위치들이다. 동일한 기능을 수행하기 위해 스위치에 대한 대안들이 사용될 수 있다.
- [0018] 일부 실시예들에서, 증폭기들(112a...112n)은 멀티-스테이지 TIA일 수 있으며, 증폭된 아날로그 신호들을 출력한다. 아래에 더 설명되는 바와 같이, 일부 실시예들에서, 증폭기들(112a...112n) 중 하나 이상이 - 그리고 일부 실시예들에서는 증폭기들 전부가 - 후속 스테이지보다 낮은 공급 전압 레벨에서 동작하는 제1 스테이지를 포함할 수 있다. 복수의 공급 전압을 갖는 멀티-스테이지 TIA들의 사용은 대안적인 증폭기 설계들의 사용에 비해 회로(100)의 저전력 동작을 용이하게 할 수 있다.
- [0019] 회로(100)는 평균화 회로(114)를 더 포함하며, 이것은 여기에서 합산기 또는 합산 증폭기라고도 지칭된다. 일부 실시예들에서, 평균화 회로(114)는 버퍼 또는 증폭기이다. 평균화 회로(114)는 증폭기들(112a...112n) 중 하나 이상으로부터 출력 신호들을 수신할 수 있고, 평균화된 출력 신호를 제공할 수 있다. 평균화된 출력 신호는 다양한 증폭기들(112a...112n)로부터의 신호들을 가산 또는 감산함으로써 부분적으로 형성될 수 있다. 평균화 회로(114)는 가변 피드백 저항을 포함할 수 있다. 가변 피드백 저항의 값은 평균화 회로가 그로부터 신호들을 수신하는 증폭기(112a...112n)의 수에 기초하여 동적으로 조절될 수 있다. 일부 실시예들에서, 가변 저항은 N개의 저항 설정을 포함할 수 있다. 즉, 가변 저항은 회로 채널들(104a...104n)의 수에 대응하는 다수의 저항 설정을 가질 수 있다. 따라서, 평균 출력 신호는 또한 평균화 회로(114)의 입력(들)에서 수신된 결합 신호에 선택된 저항을 적용함으로써 부분적으로 형성될 수 있다.
- [0020] 평균화 회로(114)는 본 명세서에서 "DC 블록"이라고도 지칭되는 자동 제로 블록(auto-zero block)(116)에 결합된다. 자동 제로 블록(116)은 평균화 회로(114)에 의해 제공되는 평균 신호를 필터링할 수 있고, 따라서 적어도 일부 실시예들에서 필터로 고려될 수 있다.
- [0021] 자동 제로 블록(116)은 감쇠기(120) 및 고정 이득 증폭기(122)를 포함하는 프로그래밍가능한 이득 증폭기(118)에 결합된다. 프로그래밍가능한 이득 증폭기(118)는 시간 이득 보상(time gain compensation)(TGC)을 수행할 수 있으므로, 대안적으로 TGC 스테이지 또는 회로라고 지칭될 수 있다. TGC를 수행함에 있어서, 프로그래밍가능한 이득 증폭기(118)는 초음파 트랜스듀서에 의한 초음파 신호의 수신 동안 제공되는 증폭을 증가시킬 수 있고, 그에 의해 시간이 지남에 따라 발생하는 신호의 자연적인 감쇠를 보상할 수 있다.
- [0022] 프로그래밍가능한 이득 증폭기(118)는 ADC 드라이버들(124)을 통해 ADC(126)에 결합된다. 도시된 예에서, ADC 드라이버들(124)은 제1 ADC 드라이버(125a) 및 제2 ADC 드라이버(125b)를 포함한다. ADC(126)는 평균화 회로

(114)로부터의 신호(들)를 디지털화한다.

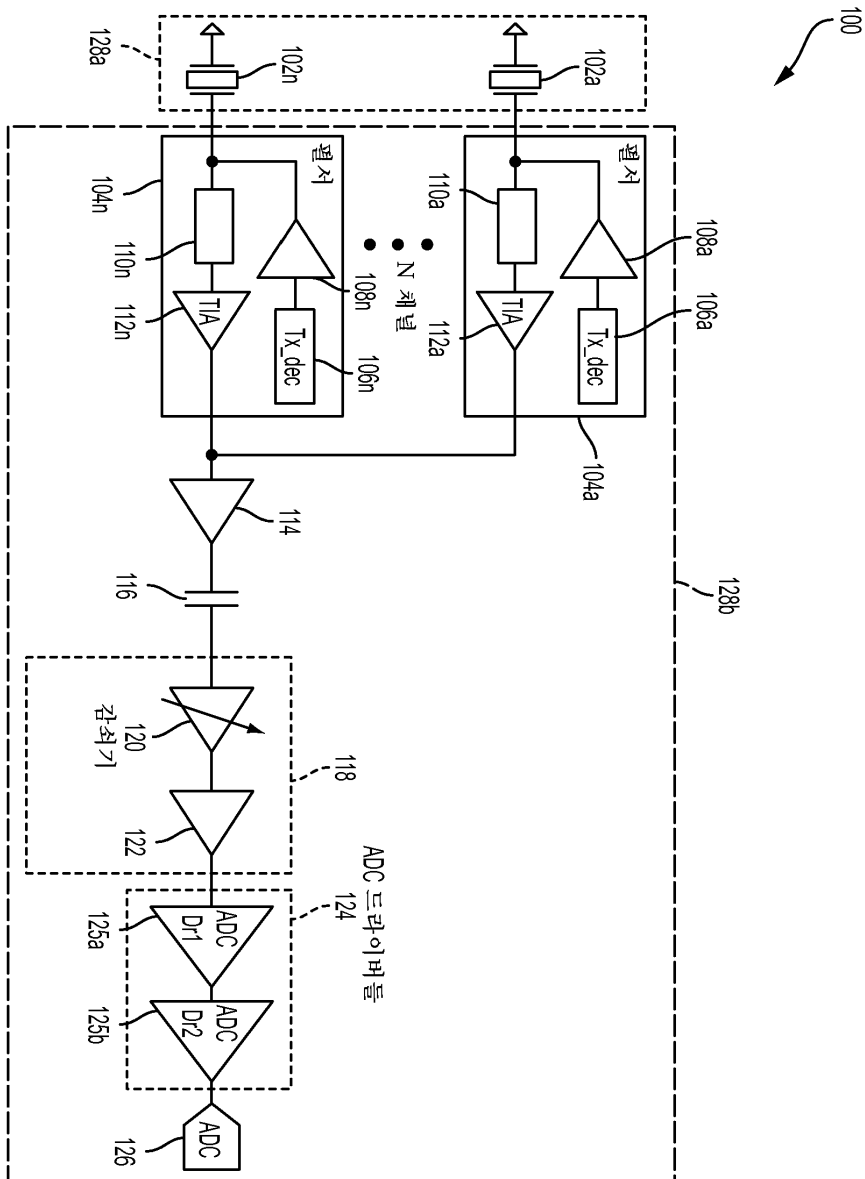
- [0023] 도 1은 초음파 디바이스의 회로의 일부로서 다수의 컴포넌트를 도시하지만, 본 명세서에 설명된 다양한 양태들은 도시된 그대로의 컴포넌트들 및 컴포넌트들의 구성에 제한되지 않음을 알아야 한다. 예를 들어, 본 출원의 양태들은 증폭기들(112a...112n)에 관한 것이며, 회로(100) 내의 그러한 증폭기들의 다운스트림에 도시된 컴포넌트들은 일부 실시예들에서 임의적이다.
- [0024] 도 1의 컴포넌트들은 단일 기관 상에, 또는 상이한 기관들 상에 위치될 수 있다. 예를 들어, 도시된 바와 같이, 초음파 트랜스듀서들(102a...102n)은 제1 기관(128a) 상에 있을 수 있고, 나머지 도시된 컴포넌트들은 제2 기관(128b) 상에 있을 수 있다. 제1 및/또는 제2 기관은 실리콘 기관과 같은 반도체 기관들일 수 있다. 대안적인 실시예에서, 도 1의 컴포넌트들은 단일 기관 상에 있을 수 있다. 예를 들어, 초음파 트랜스듀서들(102a...102n) 및 도시된 회로는 동일한 다이(예를 들어, 실리콘과 같은 반도체 다이) 상에 모놀리식 통합될 수 있다. 이러한 통합은 초음파 트랜스듀서로서 CMUT들을 사용함으로써 용이해질 수 있다.
- [0025] 실시예에 따르면, 도 1의 컴포넌트들은 초음파 프로브의 일부를 형성한다. 초음파 프로브는 핸드헬드형일 수 있다. 일부 실시예들에서, 도 1의 컴포넌트들은 환자가 착용하도록 구성된 초음파 패치의 일부, 또는 환자가 삼키는 초음파 알약의 일부를 형성한다.
- [0026] 앞에서 설명된 바와 같이, 본 출원의 양태들은 초음파 디바이스를 위한 멀티-스테이지 TIA를 제공하며, 여기서 멀티-스테이지 TIA의 적어도 2개의 스테이지는 상이한 공급 전압들로 동작한다. 본 발명자들은 멀티-스테이지 TIA의 스테이지들이 잡음 성능, 선형성 및 이득에 다르게 영향을 미칠 수 있음을 인식하였다. 예를 들어, 초음파 트랜스듀서에 전기적으로 가장 가까운 제1 스테이지는 TIA의 잡음 성능을 지배할 수 있는 반면, TIA의 후속(또는 "다음" 또는 "다운스트림") 스테이지들은 선형성에 더 큰 영향을 미칠 수 있다. 더욱이, 제1 스테이지로 달성가능한 잡음의 감소는 적어도 부분적으로는 제1 스테이지에서 사용되는 전류의 양에 의존할 수 있으며, 더 큰 전류는 더 큰 잡음 감소를 초래한다. 그러나, 더 큰 전류 소비는 또한 더 큰 전력 소비에 대응하기 때문에, 본 발명자들은 멀티-스테이지 TIA의 제1 스테이지를 더 낮은 공급 전압으로 동작시키는 것이 그 스테이지의 전력 소비를 감소시키는 데에 바람직할 수 있음을 인식하였다. 한편, TIA의 선형성에 더 큰 영향을 미치는 TIA의 나중 스테이지들은 더 높은 공급 전압 레벨에서 동작될 수 있다. 멀티-스테이지 TIA에 대해 별도의 공급 전압 레벨들을 사용함으로써, 멀티-스테이지 TIA의 모든 스테이지가 동일한 공급 전압 레벨로 동작하는 시나리오에 비해 전력 소비가 감소될 수 있다. 폐쇄 루프 이득은 TIA의 개방 루프 이득 대역폭[단위 이득 대역폭(unity gain bandwidth)]이 충분한 한, 피드백 저항에 의해 주로 제어될 수 있다.
- [0027] 도 2는 본 출원의 비-제한적인 실시예에 따라, 상이한 공급 전압 레벨들에서 동작하는 스테이지들을 갖는 멀티-스테이지 TIA의 비-제한적인 예를 도시한다. 도시된 TIA는 도 1의 TIA들(112a...112n)의 하나의 비-제한적인 구현을 표현할 수 있다.
- [0028] 도시된 바와 같이, 이러한 비-제한적인 예에서 멀티-스테이지 TIA(200)는 제1 스테이지(202) 및 제2 스테이지(204)를 포함한다. 제1 스테이지(202)는 초음파 트랜스듀서의 출력 신호를 수신하도록 구성된 입력 단자(206)를 가질 수 있다. 예를 들어, 입력 단자(206)는 초음파 트랜스듀서에 직접 결합되거나 수신 스위치와 같은 하나 이상의 추가 컴포넌트를 통해 결합될 수 있다.
- [0029] 제1 스테이지(202)의 출력은 제2 스테이지(204)의 입력에 결합될 수 있고, TIA(200)의 출력 신호는 제2 스테이지(204)의 출력 단자(208)에서 제공될 수 있다.
- [0030] 도 2의 멀티-스테이지 TIA(200)는 피드백 임피던스(210)를 더 포함할 수 있다. 일부 실시예들에서, 피드백 임피던스는 저항, 커패시터, 또는 임피던스 요소들의 조합에 의해 형성될 수 있다. 피드백 임피던스는 TIA의 목표 이득을 제공하기 위해 임의의 적절한 값을 가질 수 있다.
- [0031] 도시된 바와 같이, 제1 스테이지(202) 및 제2 스테이지(204)는 각각의 공급 전압들 Vdd1 및 Vdd2를 가질 수 있다. 공급 전압들 Vdd1 및 Vdd2는 상이할 수 있으며, 적어도 일부 실시예들에서 Vdd2는 Vdd1보다 더 크다. 위에서 설명된 바와 같이, TIA의 제1 스테이지, 즉 스테이지(202)는 제2 스테이지(204)보다 TIA의 잡음 성능에 더 큰 영향을 가질 수 있는 반면, 제2 스테이지(204)는 TIA의 선형성에 더 큰 영향을 가질 수 있다. 따라서, 더 낮은 공급 전압 Vdd1에서 제1 스테이지(202)를 동작시키는 것은 TIA의 선형성에 부정적인 영향을 미치지 않을 수 있지만, 주어진 레벨의 잡음 성능에 대해 제1 스테이지(202), 및 따라서 TIA(200)가 더 적은 전력을 소비하는 것을 허용할 수 있다.
- [0032] 도 2로부터 이해되는 바와 같이, 본 출원의 양태들은 초음파 디바이스를 위한 멀티-스테이지 TIA를 제공하며,

여기서 멀티-스테이지 TIA의 업스트림 스테이지는 멀티-스테이지 TIA의 다운스트림 스테이지보다 낮은 공급 전압으로 동작한다. 본 출원의 양태들은 초음파 디바이스를 위한 멀티-스테이지 TIA를 제공하며, 여기서 멀티-스테이지 TIA의 제1 스테이지는 멀티-스테이지 TIA의 후속 스테이지(예를 들어, 최종 스테이지)보다 낮은 공급 전압으로 동작한다.

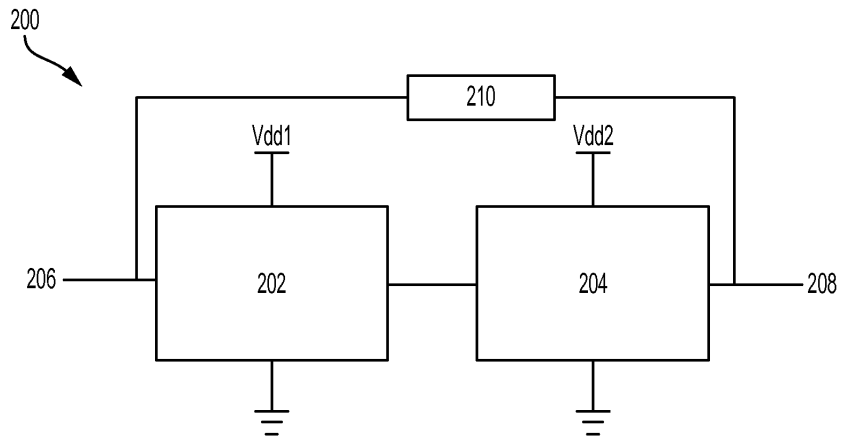
- [0033] 도 3은 도 2의 멀티-스테이지 TIA(200)의 구현예의 비-제한적인 예를 도시한다. 도 3의 멀티-스테이지 TIA(300)는 입력 단자(302), 전류원(I1) 및 트랜지스터(304)를 포함하는 제1 스테이지, 증폭기(306)(예를 들어, 연산 증폭기) 및 커패시터들(C1 및 C2)을 포함하는 제2 스테이지, 및 피드백 저항(308)을 포함한다.
- [0034] 도시된 바와 같이, 멀티-스테이지 TIA(300)의 제1 스테이지는 제1 공급 전압 Vdd1을 수신할 수 있는 반면, 제2 스테이지는 제2 공급 전압 Vdd2를 수신할 수 있다. 적어도 일부 실시예들에서, Vdd1은 Vdd2보다 작을 수 있고, 일부 실시예들에서 Vdd2보다 상당히 작다. 예를 들어, Vdd1은 Vdd2 값의 3/4 미만, Vdd2의 절반 미만, Vdd2의 1/4 미만, Vdd2의 25% 내지 90%, 또는 임의의 다른 적절한 값일 수 있다.
- [0035] 멀티-스테이지 TIA(300)의 제2 스테이지는 TIA의 선형성을 제어하는 데에 있어서 지배적인 인자일 수 있다. 적어도 일부 실시예들에서, TIA가 고도의 선형성을 제공하는 것이 바람직할 수 있다. 전압 Vdd2는 적어도 부분적으로 요구되는 정도의 선형성을 제공하도록 선택될 수 있다.
- [0036] 이와 같이 본 출원의 기술의 수 개의 양태 및 실시예를 설명하였지만, 본 기술분야의 통상의 기술자에게는 다양한 변경들, 수정들 및 개선들이 쉽게 떠오를 수 있음을 이해해야 한다. 이러한 변경들, 수정들 및 개선들은 본 출원에 설명된 기술의 사상 및 범위 내에 있는 것으로 의도된다. 그러므로, 위의 실시예들은 단지 예로서만 제시되고, 첨부된 청구항들 및 그 등가물들의 범위 내에서, 본 발명의 실시예들은 구체적으로 설명된 것과 다르게 실시될 수 있음을 이해해야 한다.
- [0037] 설명된 바와 같이, 일부 양태들은 하나 이상의 방법으로서 구현될 수 있다. 방법(들)의 일부로서 수행되는 동작들은 임의의 적절한 방식으로 순서가 정해질 수 있다. 따라서, 예시적인 실시예들에서 순차적인 동작들로서 도시되어 있지만, 일부 동작들을 동시에 수행하는 것을 포함할 수 있는, 도시된 것과는 다른 순서로 동작들이 수행되는 실시예들이 구성될 수 있다.
- [0038] 본 명세서에 정의되고 사용된 모든 정의들은 사전적 정의들, 참조에 의해 포함된 문서들에서의 정의들, 및/또는 정의된 용어들의 일반적인 의미를 제어하는 것으로 이해되어야 한다.
- [0039] 여기에서 명세서 및 청구항들에서 사용되는 바와 같은 어구 "및/또는"은 이와 같이 결합된 요소들 중 "어느 하나 또는 둘 다", 즉 일부 경우들에서는 결합하여 존재하고 다른 경우들에서는 분리되어 존재하는 요소들을 의미하는 것으로 이해되어야 한다.
- [0040] 여기에서 명세서 및 청구항들에서 사용되는 바와 같이, 하나 이상의 요소의 목록과 관련하여, "적어도 하나"라는 어구는 요소들의 목록 내에 구체적으로 나열된 각각의 모든 요소 중 적어도 하나를 반드시 포함하지는 않으며 요소들의 목록 내의 요소들의 임의의 조합들을 배제하지 않고서, 요소들의 목록 내의 임의의 하나 이상의 요소로부터 선택된 적어도 하나의 요소를 의미하는 것으로 이해되어야 한다.
- [0041] 본 명세서에서 사용될 때, 수치 문맥에서 사용되는 용어 "사이"는 다르게 지시되지 않는 한 포괄적인 것이다. 예를 들어, "A와 B 사이"는 다르게 지시되지 않는 한 A 및 B를 포함한다.
- [0042] 청구항들은 물론, 위의 명세서에서, "포함하는(comprising, including)", "운반하는", "갖는", "함유하는", "수반하는", "보유하는", "구성된" 및 그와 유사한 것과 같은 모든 전이 어구들은 개방형으로, 즉 포함하지만 그 에 제한되지 않는 것을 의미하는 것으로 이해되어야 한다. 전이 어구들 "구성되는" 및 "본질적으로 구성되는"만이 각각 폐쇄 또는 반-폐쇄 전이 어구들이어야 한다.

도면

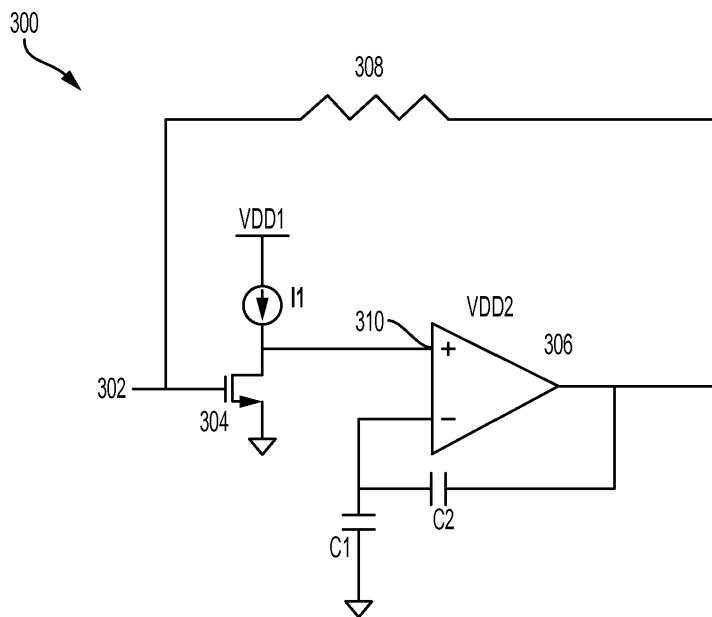
도면1



도면2



도면3



专利名称(译)	超声波设备的多级跨阻放大器 (TIA)		
公开(公告)号	KR1020200020798A	公开(公告)日	2020-02-26
申请号	KR1020207001125	申请日	2018-06-19
[标]申请(专利权)人(译)	蝶形网络的大		
申请(专利权)人(译)	蝶形网络公司		
发明人	싱, 아만딕 첸, 카일리앙 랄스톤, 타일러, 에스.		
IPC分类号	A61B8/08 A61B8/00 H03F3/45 H03F3/50		
CPC分类号	A61B8/5207 A61B8/4483 A61B8/5269 A61B8/54 A61B8/56 H03F3/45475 H03F3/50 H03F2200/411 H03F2200/516 H03F2203/45512		
代理人(译)	Yangyoungjun Gimyeonsong Baekmangi		
优先权	62/522597 2017-06-20 US		
外部链接	Espacenet		

摘要(译)

描述了包括多级跨阻放大器 (TIA) 的超声电路。TIA耦合到超声换能器，以响应于接收到超声信号而放大由超声换能器产生的电信号。TIA可以包括多个阶段，其中至少两个阶段以不同的电源电压工作。在TIA之后可以是进一步的处理电路，其被配置为对TIA产生的信号进行滤波，放大和数字化。

