



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0089465
(43) 공개일자 2018년08월08일

- (51) 국제특허분류(Int. Cl.)
H03F 3/16 (2006.01) A61B 8/08 (2006.01)
H03F 1/08 (2006.01) H03F 3/45 (2006.01)
- (52) CPC특허분류
H03F 3/16 (2013.01)
A61B 5/6801 (2013.01)
- (21) 출원번호 10-2018-7018520
- (22) 출원일자(국제) 2016년12월01일
심사청구일자 없음
- (85) 번역문제출일자 2017년06월28일
- (86) 국제출원번호 PCT/US2016/064314
- (87) 국제공개번호 WO 2017/095981
국제공개일자 2017년06월08일
- (30) 우선권주장
14/957,395 2015년12월02일 미국(US)

- (71) 출원인
버터플라이 네트워크, 인크.
미국 06437 코네티컷주 길포드 올드 윗필드 스트리트 530
- (72) 발명자
첸, 카이리양
미국 06437 코네티컷주 길포드 리버 콜로니 7
피프, 키쓰, 지.
미국 94306 캘리포니아주 팔로 알토 마타데로 애비뉴 635
(뒷면에 계속)
- (74) 대리인
양영준, 김연송, 백만기

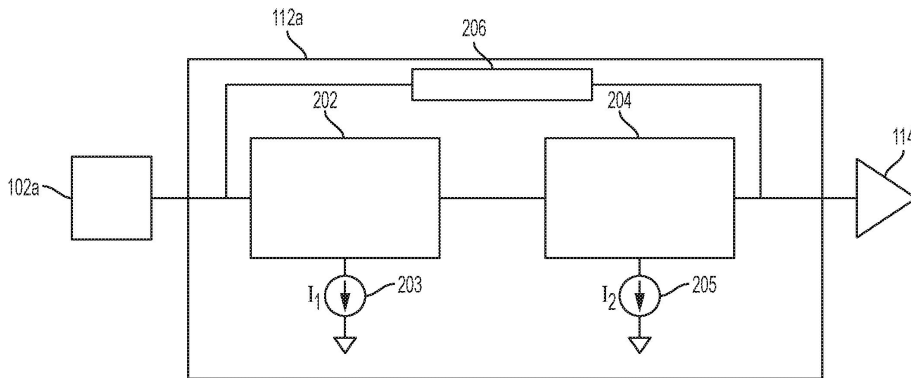
전체 청구항 수 : 총 16 항

(54) 발명의 명칭 **초음파 디바이스를 위한 트랜스임피던스 증폭기 및 관련 장치 및 방법들**

(57) 요약

초음파 디바이스를 위한 가변 전류 트랜스임피던스 증폭기(trans-impedance amplifier(TIA))가 기술된다. TIA는 초음파 트랜스듀서에 의해 수신되는 초음파 신호를 나타내는 초음파 트랜스듀서의 출력 신호를 증폭하기 위해 초음파 트랜스듀서에 결합될 수 있다. 초음파 트랜스듀서에 의한 초음파 신호의 취득 동안, TIA 내의 하나 이상의 전류원이 변화될 수 있다.

대표도



(52) CPC특허분류

A61B 8/4444 (2013.01)
A61B 8/5207 (2013.01)
G01S 7/52025 (2013.01)
H03F 1/086 (2013.01)
H03F 3/45183 (2013.01)
H03F 2200/408 (2013.01)
H03F 2200/555 (2013.01)
H03F 2203/45471 (2013.01)
H03F 2203/45504 (2013.01)

(72) 발명자

산체스, 네바다, 제이.

미국 06437 코네티컷주 길포드 리틀 메도우 로드
1280

캐스퍼, 앤드류, 제이.

미국 06413 코네티컷주 클린턴 유닛 205 이스트 메
인 스트리트 161

렐스턴, 타일러, 에스.

미국 06413 코네티컷주 클린턴 비치 파크 로드 56

명세서

청구범위

청구항 1

초음파 장치로서,

초음파 센서; 및

상기 초음파 센서에 결합되고 상기 초음파 센서로부터 출력 신호를 수신하고 증폭하도록 구성되는 가변 전류 트랜스임피던스 증폭기(trans-impedance amplifier(TIA)) - 상기 가변 전류 TIA는 가변 전류원을 가짐 -

를 포함하는, 초음파 장치.

청구항 2

제1항에 있어서, 상기 가변 전류 TIA는 제1 스테이지 및 제2 스테이지를 갖는 2-스테이지 연산 증폭기이고, 상기 가변 전류원은 상기 제1 스테이지에 결합되는 제1 가변 전류원, 및 상기 제2 스테이지에 결합되는 제2 가변 전류원을 포함하는, 초음파 장치.

청구항 3

제2항에 있어서, 상기 제1 가변 전류원 및 상기 제2 가변 전류원은 독립적으로 제어 가능한, 초음파 장치.

청구항 4

제2항에 있어서, 상기 제1 가변 전류원 및 상기 제2 가변 전류원은 디지털 방식으로 프로그래밍가능(digitally programmable)한, 초음파 장치.

청구항 5

제2항에 있어서, 상기 제1 스테이지는 상기 초음파 센서로부터 상기 출력 신호를 수신하도록 되어 있고, 상기 제2 스테이지는 상기 가변 전류 TIA의 출력 신호를 제공하도록 되어 있는, 초음파 장치.

청구항 6

제2항에 있어서, 상기 가변 전류 TIA는 상기 가변 전류 TIA의 출력 단자와 상기 제2 스테이지로의 입력을 나타내는 노드 사이에 결합되는 가변 피드백 RC 회로를 더 포함하는, 초음파 장치.

청구항 7

제1항에 있어서, 상기 가변 전류원에 결합되고 상기 가변 전류원을 통해 전류의 양을 제어하도록 구성되는 제어 회로를 더 포함하는, 초음파 장치.

청구항 8

제1항에 있어서, 상기 초음파 센서 및 상기 가변 전류 TIA는 반도체 칩 상에 모놀리식 집적되는(monolithically integrated), 초음파 장치.

청구항 9

제1항에 있어서, 상기 가변 전류 TIA는 제1 스테이지 및 마지막 스테이지를 갖는 다중-스테이지 연산 증폭기이고, 상기 가변 전류원은 상기 제1 스테이지에 결합되는 제1 가변 전류원, 및 상기 마지막 스테이지에 결합되는 제2 가변 전류원을 포함하는, 초음파 장치.

청구항 10

방법으로서,

취득 기간(acquisition period) 동안 초음파 센서로 초음파 신호를 취득하고, 상기 초음파 센서로부터, 상기 초음파 신호를 나타내는 아날로그 전기적 신호를 출력하는 단계; 및

상기 취득 기간 동안 가변 전류 트랜스임피던스 증폭기(trans-impedance amplifier(TIA))의 전류를 변화시키는 것을 포함하는, 상기 가변 전류 TIA로 상기 전기적 신호를 증폭하는 단계

를 포함하는, 방법.

청구항 11

제10항에 있어서, 상기 가변 전류 TIA는 제1 스테이지 및 제2 스테이지를 갖는 2-스테이지 연산 증폭기이고, 상기 취득 기간 동안 상기 가변 전류 TIA의 전류를 변화시키는 것은 상기 제1 스테이지의 전류 및 상기 제2 스테이지의 전류를 독립적으로 변화시키는 것을 포함하는, 방법.

청구항 12

제11항에 있어서, 상기 가변 전류 TIA는 상기 제1 스테이지에 결합되는 제1 가변 전류원, 및 상기 제2 스테이지에 결합되는 제2 가변 전류원을 더 포함하고, 상기 제1 스테이지의 전류 및 상기 제2 스테이지의 전류를 독립적으로 변화시키는 것은 상기 제1 가변 전류원 및 상기 제2 가변 전류원을 디지털 방식으로 프로그램하는 것을 포함하는, 방법.

청구항 13

제11항에 있어서, 상기 제1 스테이지의 전류 및 상기 제2 스테이지의 전류를 독립적으로 변화시키는 것은 상기 취득 기간 동안 상기 제1 스테이지의 상기 전류를 증가시키고 상기 취득 기간 동안 상기 제2 스테이지의 상기 전류를 감소시키는 것을 더 포함하는, 방법.

청구항 14

제10항에 있어서, 상기 취득 기간 동안 상기 가변 전류 TIA의 피드백 캐패시턴스 또는 피드백 저항을 변화시키는 단계를 더 포함하는, 방법.

청구항 15

제14항에 있어서, 상기 피드백 캐패시턴스 또는 피드백 저항을 변화시키는 단계는 상기 전류를 변화시키는 것과 협력하여 상기 피드백 캐패시턴스 또는 피드백 저항을 변화시키는 것을 더 포함하는, 방법.

청구항 16

방법으로서,

취득 기간 동안 초음파 센서로 초음파 신호를 취득하고, 상기 초음파 센서로부터, 상기 초음파 신호를 나타내는 아날로그 전기적 신호를 출력하는 단계; 및

상기 취득 기간 동안 가변 전류 트랜스임피던스 증폭기(trans-impedance amplifier(TIA))의 노이즈 플로어를 감소시키는 것을 포함하는, 상기 가변 전류 TIA로 상기 전기적 신호를 증폭하는 단계

를 포함하는, 방법.

발명의 설명

기술 분야

[0001] 관련 출원에 대한 상호 참조

[0002] 본 출원은 발명의 명칭이 "TRANS-IMPEDANCE AMPLIFIER FOR ULTRASOUND DEVICE AND RELATED APPARATUS AND METHODS"이고 대리인 관리 번호는 B1348.70023US00인, 2015년 12월 2일자로 출원된 미국 특허 출원 일련 번호 제14/957,395호의 35 U.S.C. § 120 하에서의 이익을 주장하는 연속출원이며, 이는 그 전체가 참조로서 본 명세서에 통합된다.

[0003] 기술분야

[0004] 본 출원은 수신된 초음파 신호들을 증폭하기 위한 증폭기를 갖는 초음파 디바이스들에 관한 것이다.

배경 기술

[0005] 초음파 프로브들은 종종 초음파 신호들을 감지하고 상응하는 전기적 신호들을 생성하는 하나 이상의 초음파 센서를 포함한다. 전기적 신호들은 아날로그 또는 디지털 도메인에서 처리된다. 때때로, 초음파 이미지들은 처리된 전기적 신호들로부터 생성된다.

발명의 내용

[0006] 본 출원의 양태에 따르면, 초음파 센서와 가변 전류 트랜스임피던스 증폭기(trans-impedance amplifier)(TIA)를 포함하는 초음파 장치가 제공된다. 가변 전류 TIA는 초음파 센서에 결합되고, 초음파 센서로부터의 출력 신호를 수신하고 증폭하도록 구성된다. 가변 전류 TIA는 가변 전류원을 갖는다.

[0007] 본 출원의 양태에 따르면, 취득 기간 동안 초음파 센서로 초음파 신호를 취득하는 단계, 및 초음파 센서로부터 초음파 신호를 나타내는 아날로그 전기 신호를 출력하는 단계를 포함하는 방법이 제공된다. 방법은 취득 기간 동안 가변 전류 TIA의 전류를 변화시키는 단계를 포함하는, 가변 전류 트랜스임피던스 증폭기(TIA)로 전기 신호를 증폭하는 단계를 더 포함한다.

[0008] 본 출원의 양태에 따르면, 취득 기간 동안 초음파 센서로 초음파 신호를 취득하는 단계, 초음파 센서로부터 초음파 신호를 나타내는 아날로그 전기 신호를 출력하는 단계를 포함하는 방법이 제공된다. 방법은 취득 기간 동안 가변 전류 TIA의 잡음 플로어를 감소시키는 단계를 포함하는, 가변 전류 트랜스임피던스 증폭기(TIA)로 전기 신호를 증폭하는 단계를 더 포함한다.

도면의 간단한 설명

[0009] 본 출원의 다양한 양태들 및 실시예들이 다음의 도면들을 참조하여 기술될 것이다. 도면들은 반드시 일정한 비율로 그려진 것은 아니라는 것을 이해해야 한다. 다수의 도면들에서 나타나는 항목들은 그것들이 나타나는 모든 도면들에서 동일한 참조 번호로 표시된다.

도 1은 본 출원의 제한이 아닌 실시예에 따른 초음파 신호를 증폭하기 위한 증폭기를 포함하는 초음파 디바이스의 블록도이다.

도 2는 본 출원의 제한이 아닌 실시예에 따른, 도 1의 초음파 트랜스듀서 및 평균화 회로(averaging circuit)에 결합되는 도 1의 증폭기를 더 상세히 도시한다.

도 3a는 본 출원의 제한이 아닌 실시예에 따른 도 2의 증폭기의 구현을 도시하는 회로도이다.

도 3b는 본 출원의 제한이 아닌 실시예에 따른 도 3a의 하나의 가변 임피던스 회로의 구현의 회로도이다.

도 3c는 본 출원의 제한이 아닌 실시예에 따른 도 3a의 다른 가변 임피던스 회로의 구현의 회로도이다.

도 4는 본 출원의 제한이 아닌 실시예에 따른, 도 2 및 도 3a의 증폭기에 의해 구현될 수 있는 바와 같이, 취득 기간(acquisition period) 동안 증폭기의 두 가변 전류원들의 동작을 도시하는 그래프이다.

도 5는 본 출원의 제한이 아닌 실시예에 따른 취득 기간 동안의 초음파 신호를 나타내는 전기적 신호, 및 증폭기의 노이즈 플로어(noise floor)를 도시하는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0010] 본 출원의 양태들은 초음파 디바이스를 위한 증폭 회로에 관한 것이다. 초음파 디바이스는 초음파 신호들을 수신하고 전기적 출력 신호들을 생성하도록 구성되는 하나 이상의 초음파 트랜스듀서를 포함할 수 있다. 따라서, 초음파 트랜스듀서들은 초음파 센서들로서 동작될 수 있다. 초음파 디바이스는 전기적 출력 신호들을 증폭하기 위한 하나 이상의 증폭기를 포함할 수 있다. 증폭기에 의해 소비되는 전력, 증폭기에 의해 생성되는 노이즈, 증폭기에 의해 제공되는 선형 신호 증폭 품질은 증폭기에 의해 소비되는 전류의 양에 의존할 수 있다. 일부 실시예들에서, 증폭기는 가변 전류원을 가진다. 가변 전류원은 증폭기의 노이즈 레벨을 신호 레벨 미만으로 유지하고 선형 증폭을 유지하는 한편, 동시에 증폭기에 의해 소비되는 전력의 양을 감소시키기 위해, 초음파 신호의 취득 동안 조정된다. 일부 실시예들에서, 증폭기는 TIA이다.

[0011] 상기 기술한 양태들 및 실시예들뿐만 아니라 추가 양태들 및 실시예들은 아래에 더 기술된다. 이러한 양태들

및/또는 실시예들은 개별적으로, 모두 함께, 또는 둘 이상의 임의의 조합으로 사용될 수 있으며, 이는 본 출원이 이러한 양태에서 제한되지 않기 때문이다.

- [0012] 도 1은 본 출원의 제한이 아닌 실시예에 따른 수신된 초음파 신호들을 처리하기 위한 회로를 도시한다. 회로(100)는 N 개의 초음파 트랜스듀서들(102a...102n)을 포함하며, 여기서 N 은 정수이다. 일부 실시예들에서 초음파 트랜스듀서들은 센서들이며, 수신된 초음파 신호들을 나타내는 전기적 신호들을 생성한다. 일부 실시예들에서 초음파 트랜스듀서들은 또한 초음파 신호들을 전송할 수 있다. 일부 실시예들에서 초음파 트랜스듀서들은 용량성 마이크로머신 초음파 트랜스듀서들(capacitive micromachined ultrasonic transducers)(CMUT들)일 수 있다. 일부 실시예들에서 초음파 트랜스듀서들은 압전 마이크로머신 초음파 트랜스듀서들(piezoelectric micromachined ultrasonic transducers)(PMUT들)일 수 있다. 다른 실시예들에서 초음파 트랜스듀서들의 추가의 대안의 유형들이 사용될 수 있다.
- [0013] 회로(100)는 또한 N 개의 회로 채널들(104a...104n)을 포함한다. 회로 채널들은 각각의 초음파 트랜스듀서(102a...102n)에 상응할 수 있다. 예를 들어, 8개의 초음파 트랜스듀서들(102a...102n) 및 8개의 상응하는 회로 채널들(104a...104n)이 있을 수 있다. 일부 실시예들에서, 초음파 트랜스듀서들(102a...102n)의 수는 회로 채널들의 수보다 클 수 있다.
- [0014] 회로 채널들(104a...104n)은 전송 회로(transmit circuitry), 수신 회로(receive circuitry), 또는 둘 모두를 포함할 수 있다. 전송 회로는 각각의 펄서들(pulsers)(108a...108n)에 결합되는 전송 디코더들(106a...106n)을 포함할 수 있다. 펄서들(108a...108n)은 초음파 신호들을 방출하기 위해 각각의 초음파 트랜스듀서들(102a...102n)을 제어할 수 있다.
- [0015] 회로 채널들(104a...104n)의 수신 회로는 각각의 초음파 트랜스듀서들(102a...102n)로부터 출력되는 전기적 신호들을 수신할 수 있다. 도시된 예시에서, 각각의 회로 채널(104a...104n)은 각각의 수신 스위치(110a...110n) 및 증폭기(112a...112n)를 포함한다. 수신 스위치들(110a...110n)은 주어진 초음파 트랜스듀서(102a...102n)로부터의 전기적 신호의 판독(readout)을 활성화/비활성화하도록 제어될 수 있다. 보다 일반적으로는, 스위치에 대한 대안들이 동일한 기능을 수행하기 위해 사용될 수 있기 때문에, 수신 스위치들(110a...110n)은 수신 회로들일 수 있다. 일부 실시예들에서, 증폭기들(112a...112n)뿐만 아니라 도 3의 증폭기(300)(아래에 기술됨)는 TIA들일 수 있다. 증폭기들(112a...112n) 중 하나 이상은 가변 전류 증폭기들일 수 있다. 아래에 더 설명될 바와 같이, 증폭기들의 전류는 취득 기간 동안 변화될 수 있고, 따라서 증폭기들의 전력 소비, 노이즈 레벨, 및 선형성을 조절할 수 있다. 증폭기들(112a...112n)은 아날로그 신호들을 출력할 수 있다.
- [0016] 회로(100)는 본 명세서에서 합산기(summer) 또는 합산 증폭기(summing amplifier)라고도 지칭되는, 평균화 회로(averaging circuit)(114)를 더 포함한다. 일부 실시예들에서, 평균화 회로(114)는 버퍼(buffer) 또는 증폭기이다. 평균화 회로(114)는 증폭기들(112a...112n) 중 하나 이상으로부터 출력 신호들을 수신할 수 있고, 평균화된 출력 신호를 제공할 수 있다. 평균화된 출력 신호는 다양한 증폭기들(112a...112n)로부터의 신호들을 가산 또는 감산함으로써 부분적으로 형성될 수 있다. 평균화 회로(114)는 가변 피드백 저항(variable feedback resistance)을 포함할 수 있다. 가변 피드백 저항의 값은 평균화 회로가 신호를 수신하는 증폭기들(112a...112n)의 수에 기초하여 동적으로 조절될 수 있다. 일부 실시예들에서, 가변 저항은 N 개의 저항 세팅들(resistance settings)을 포함할 수 있다. 즉, 가변 저항은 회로 채널들(104a...104n)의 수에 상응하는 저항 세팅들의 수를 가질 수 있다. 따라서, 평균 출력 신호는 또한 평균화 회로(114)의 입력들에서 수신되는 결합된 신호에 대한 선택된 저항의 적용에 의해 부분적으로 형성될 수 있다.
- [0017] 평균화 회로(114)는 오토-제로 블록(auto-zero block)(116)에 결합된다. 오토-제로 블록(116)은 감쇠기(120) 및 고정 이득 증폭기(122)를 포함하는 프로그램가능 이득 증폭기(programmable gain amplifier)(118)에 결합된다. 프로그램가능 이득 증폭기(118)는 ADC 드라이버들(124)을 통해 ADC(126)에 결합된다. 도시된 예시에서, ADC 드라이버들(124)은 제1 ADC 드라이버(125a) 및 제2 ADC 드라이버(125b)를 포함한다. ADC(126)는 평균화 회로(114)로부터의 신호(들)를 디지털화한다.
- [0018] 도 1이 초음파 디바이스의 회로의 일부로서 다수의 구성 요소들을 도시하지만, 본 명세서에 기술된 다양한 양태들은 도시된 그대로의 구성 요소들 또는 구성 요소들의 구성에 제한되지 않는다는 것을 이해해야 한다. 예를 들어, 본 출원의 양태들은 증폭기들(112a...112n)에 관한 것이고, 일부 실시예들에서, 회로(100) 내의 그러한 증폭기들의 하류에 도시된 구성 요소들은 선택적(optional)이다.
- [0019] 도 1의 구성 요소들은 단일 기판 상에, 또는 상이한 기판들 상에 위치할 수 있다. 예를 들어, 도시된 바와 같

이, 초음파 트랜스듀서들(102a...102n)은 제1 기관(128a) 상에 있을 수 있고, 나머지 도시된 구성 요소들은 제2 기관(128b) 상에 있을 수 있다. 제1 및/또는 제2 기관들은 실리콘 기관들과 같은 반도체 기관들일 수 있다. 대안의 실시예에서, 도 1의 구성 요소들은 단일 기관 상에 있을 수 있다. 예를 들어, 초음파 트랜스듀서들(102a...102n) 및 도시된 회로는 동일한 반도체 다이(semiconductor die) 상에 모놀리식 집적될(monolithically integrated) 수 있다. 그러한 집적은 초음파 트랜스듀서들로서 CMUT들을 사용함으로써 용이해질 수 있다.

[0020] 실시예에 따르면, 도 1의 구성 요소들은 초음파 프로브(ultrasound probe)의 일부를 형성한다. 초음파 프로브는 핸드헬드일 수 있다. 일부 실시예들에서, 도 1의 구성 요소들은 환자가 착용하도록 구성되는 초음파 패치의 일부를 형성한다.

[0021] 도 2는 도 1의 증폭기(112a)의 제한이 아닌 예시를 더 상세히 도시한다. 동일한 구성이 도 1의 다른 증폭기들(112n)에 대해 사용될 수 있다. 문맥상, 초음파 트랜스듀서(102a) 및 평균화 회로(114)가 또한 도시되지만, 단순함을 위해 수신 스위치(110a)는 생략된다.

[0022] 이 제한이 아닌 실시예에서, 증폭기(112a)는 2-스테이지 연산 증폭기(간략하게 "op-amp")로서 구현된다. 제1 스테이지(202)는 초음파 트랜스듀서(102a)에 결합된다. 제2 스테이지(204)는 제1 스테이지(202)와 평균화 회로(114) 사이에 결합된다. 이 제한이 아닌 예시에서, 제2 스테이지(204)는 증폭기(112a)의 출력 신호를 제공한다.

[0023] 제1 스테이지(202) 및 제2 스테이지(204) 각각은 가변 전류원을 가진다. 가변 전류원(203)은 제1 스테이지(202)에 대해 제공되고, 전류(I1)를 싱크(sink)한다. 가변 전류원(205)은 제2 스테이지(204)에 대해 제공되고, 전류(I2)를 싱크한다. 가변 전류원들(203 및 205)이 각자의 스테이지들(202 및 204)과는 별개의 것으로서 도시되지만, 그것들은 각자의 스테이지들의 일부분으로 간주될 수 있다.

[0024] 도 2에 도시된 바와 같은 2-스테이지 증폭기 구조로, 증폭된 신호의 노이즈 및 선형성이 독립적으로 제어될 수 있다. 증폭기(112a)의 노이즈는 주로 제1 스테이지(202)에 의해 영향을 받는다. 증폭기(112a)의 선형성은 주로 제2 스테이지(204)에 의해 영향을 받는다. 보다 일반적으로, 둘 이상의 스테이지들을 갖는 다중-스테이지 증폭기에 대해서도 동일한 것이 적용될 수 있고, 증폭기의 노이즈는 주로 제1 스테이지에 의해 영향을 받고 증폭기의 선형성은 주로 마지막 스테이지에 의해 영향을 받는다. 본 명세서에서 취득 기간으로서 지칭되는 초음파 신호의 취득 동안 증폭된 신호의 노이즈 및 선형성이 중요하게 변화할 수 있음을 본 출원인은 이해했다. 취득 기간의 초기에 초음파 신호가 처음에 수신될 때, 그리고 초음파 신호가 반사된 신호일 때의 얕은 깊이들(shallow depths)에 상응하여, 연관된 노이즈는 수신된 신호 진폭과 비교하여 상대적으로 작을 것이지만, 증폭된 신호의 선형성은 상대적으로 매우 중요할 수 있다. 그러나, 취득 기간의 후기에(later during the acquisition period), 초음파 신호가 반사된 신호일 때의 더 깊은 깊이들에 상응하여, 초음파 신호는 더 작아지기 쉽고, 따라서 신호의 노이즈의 중요도가 증가한다. 따라서, 도 2의 증폭기(112a)는 노이즈 및 선형성의 독립적이고 가변적인 제어를 허용하도록 설계된다. 제어는 가변 전류원들(203 및 205)을 통해 제공될 수 있다.

[0025] 취득 기간 초기에, 가변 전류원(203)은 상대적으로 적은 양의 전류를 싱크하도록 제어될 수 있지만, 전류원(205)은 상대적으로 많은 양의 전류를 싱크하도록 제어될 수 있다. 그러한 시나리오에서, 제2 스테이지(204)는 증폭기(112a)에 의해 생성되는 증폭된 신호의 선형성을 제어하도록 동작할 수 있는 한편, 제1 스테이지(202)는 증폭된 신호(202)의 노이즈를 가능한 것보다 적은 범위로(to a lesser extent than that to which it is capable) 제어할 수 있다. 취득 기간의 후기에, 가변 전류원(203)에 의해 싱크된 전류는 증가될 수 있지만, 가변 전류원(205)에 의해 싱크된 전류는 감소될 수 있다. 가변 전류원(203)에 의해 싱크된 전류가 증가함에 따라, 제1 스테이지(202)는 증폭기(112a)의 노이즈를 더 많은 범위로 제어하도록 동작할 수 있다. 가변 전류원(205)에 의해 싱크된 전류가 감소됨에 따라, 제2 스테이지(204)는 증폭기(112a)의 선형성을 더 적은 범위로 제어하도록 동작할 수 있다. 따라서, 보다 구체적으로, 증폭기(112a), 및 제1 스테이지(202), 및 제2 스테이지(204)의 동적 전류 바이어싱(dynamic current biasing)은 취득 기간 동안 증폭기의 전력, 노이즈, 및 선형 특성들을 제어하도록 구현될 수 있다.

[0026] 전류원들(203 및 205)의 동적 제어는 디지털 제어기를 사용하여 달성될 수 있으며, 예시는 도 3a에 도시된다. 가변 전류원들(203 및 205)은 각각 둘 이상의 프로그램가능 전류 세팅들을 포함할 수 있다. 세팅들의 수가 클수록, 전류원들(203 및 205)에 의해 싱크되는 전류에 대한 제어가 커진다.

[0027] 증폭기(112a)는 또한 가변 피드백 임피던스(206)를 포함한다. 일부 실시예들에서, 가변 피드백 임피던스는 가

변 RC 피드백 회로이다. 가변 RC 피드백 회로의 예시는 도 3a에 도시되며, 그 도면과 관련하여 설명된다. 피드백 임피던스는 트랜스임피던스 증폭기의 트랜스임피던스 이득을 결정하여, 입력 전류 신호가 다양한 진폭의 출력 전압으로 변환될 수 있게 한다.

- [0028] 도 2 및 전술한 설명으로부터, 본 출원의 실시예가 가변 피드백 임피던스를 갖는 둘 이상의 독립적으로 제어 가능한 가변 전류원들을 갖는 다중-스테이지 TIA를 제공한다는 것이 이해될 수 있다. 가변 전류원들은 예를 들어 취득 기간 동안, TIA의 동적 전류 바이어싱을 허용할 수 있다. 따라서, 증폭기의 전력 소비, 노이즈, 및 선형성이 취득 기간 동안 조정될 수 있다.
- [0029] 도 3a는 본 출원의 제한이 아닌 실시예에 따른 도 2의 증폭기(112a)의 구현을 도시하는 회로도이다. 증폭기(300)는 입력(302) 및 출력(304)을 갖는다. 입력(302)은 도 1 및 도 2와 관련하여 이전에 설명된 바와 같이 초음파 트랜스듀서 또는 수신 스위치에 결합될 수 있고, 초음파 트랜스듀서에 의해 수신되는 초음파 신호를 나타내는 전기적 신호를 수신할 수 있다. 출력(304)은 증폭기(112a)의 증폭된 출력 신호를 제공할 수 있고, 증폭된 출력 신호를 제공하기를 원하는 평균화 회로 또는 다른 구성 요소에 결합될 수 있다.
- [0030] 증폭기(300)는 제1 스테이지(306) 및 제2 스테이지(308)를 포함하고, 이들은 각자 도 2의 제1 스테이지(202) 및 제2 스테이지(204)의 구현들일 수 있다. 제1 스테이지(306)는 입력(302)에서 신호를 수신하도록 구성되는 게이트를 갖는 NMOS 트랜지스터(310)를 포함한다. PMOS 트랜지스터(312) 및 PMOS 트랜지스터(314)는 그것들의 게이트들을 결합시키며, PMOS 트랜지스터(312)의 드레인은 NMOS 트랜지스터(310)의 드레인에 결합된다. 트랜지스터(312)의 게이트는 그것의 드레인에 결합된다. 트랜지스터들(312 및 314)은 또한 전원 전압(VDDA)을 수신하도록 구성된다. 제1 스테이지(306)는 RC 회로에 의해 제공되는 바이어스 전압을 수신하도록 구성되는 게이트를 갖는 NMOS 트랜지스터(316)를 더 포함한다. RC 회로는 R 값을 갖는 2개의 저항들을 포함하며, 저항들 중 하나와 병렬로 결합되는 캐패시터 C_b를 갖는다. 다른 저항은 전원 전압(VDDA)을 수신한다. PMOS 트랜지스터(314)의 드레인은 NMOS 트랜지스터(316)의 드레인에 결합된다. R의 예시 값은 50kOhm이고, C_b의 예시 값은 10pF이지만, 그러한 나열된 값의 +/- 20%, 또는 그러한 범위들 내의 임의의 값 또는 값들의 범위와 같은, 둘 모두에 대한 대안들이 가능하다.
- [0031] 제2 스테이지(308)는 제1 스테이지(306)의 출력을 수신하도록 구성되는 PMOS 트랜지스터(318)를 포함한다. 특히, PMOS 트랜지스터(318)의 게이트는 제1 스테이지(306)의 트랜지스터들(314 및 316) 사이의 노드에 결합된다. PMOS 트랜지스터(318)의 소스는 VDDA를 수신한다. 가변 임피던스 회로(320)는 또한 제2 스테이지(308)에서 제공된다. 가변 임피던스 회로(320)는 가변 저항(R_Z)과 직렬인 가변 캐패시터(C_C)를 포함하고, 따라서 이 실시예에서 가변 RC 회로이다. 가변 임피던스 회로(320)는 증폭기의 이득, 또는 전류원들의 전류들이 변화될 때 증폭기(300)의 안정적인 동작을 제공할 수 있다. 따라서, 가변 임피던스 회로는 가변 전류원들(321 및 325)에 의해 싱크되는 모든 전류 크기들에 대해 증폭기(300)의 안정적인 동작을 유지하기 위해 제공될 수 있다. 즉, C_C 및 R_Z의 값들은 디지털 제어기(330)에 의해 프로그램되는 상이한 전류 세팅들을 처리하기 위해 증폭기(300)의 동작 동안 조정될 수 있다.
- [0032] 가변 전류원은 각각의 스테이지들(306 및 308)에 대해 제공된다. 제1 스테이지(306)에 대한 가변 전류원(321)은 3개의 병렬 연결된 전류원들(322a, 322b, 및 322c)을 포함한다. 전류원(322a)은 전류(I_A)를 싱크하고, 전류원(322b)은 전류(2I_A)를 싱크하며, 전류원(322c)은 전류(4I_A)를 싱크한다. 전류원들(322a 내지 322c)은 전류의 제어의 3개의 비트들(8개의 상태들)을 효과적으로 제공하는 각자의 스위치들(324a, 324b, 및 324c)에 의해 제1 스테이지(306)에 결합된다. 전류(I_A)는 예로서, 100마이크로암페어 또는 그 값의 +/-20%, 또는 그러한 범위들 내의 임의의 값 또는 값들의 범위와 동일할 수 있다.
- [0033] 제2 스테이지(308)에 대한 가변 전류원(325)은 3개의 병렬 연결된 전류원들(326a, 326b, 및 326c)을 포함한다. 전류원(326a)은 전류(I_B)를 싱크하고, 전류원(326b)은 전류(2I_B)를 싱크하며, 전류원(326c)은 전류(4I_B)를 싱크한다. 전류원들(326a 내지 326c)은 전류의 제어의 3개의 비트들(8개의 상태들)을 효과적으로 제공하는 각자의 스위치들(328a, 328b, 및 328c)에 의해 제2 스테이지(308)에 결합된다. 전류(I_B)는 예로서, 50마이크로암페어 또는 그 값의 +/-20%, 또는 그러한 범위들 내의 임의의 값 또는 값들의 범위와 동일할 수 있다.
- [0034] 도 3a가 각각 3개의 병렬 결합된 전류원들을 포함하는 가변 전류원들을 도시하지만, 본 출원의 모든 양태들이 이러한 방식으로 제한되는 것은 아니라는 것을 이해해야 한다. 즉, 가변 전류원들은 도시된 것들에 대한 대안

적인 방식들을 포함하여, 다양한 방식으로 구현될 수 있다. 예를 들어, 3개의 전류원들보다 더 많거나 적은 전류원들이 가변 전류원을 생성하기 위해 병렬로 결합될 수 있다. 또한, 전류원들의 크기들은 도 3a에 도시된 크기들과 상이할 수 있다. 요구되는 전류들의 범위에서의 동작을 허용하도록, 임의의 적합한 크기들이 제공될 수 있다.

[0035] 가변 전류원들(321 및 325)의 동작을 제어하기 위해 디지털 제어기(330)가 제공된다. 디지털 제어기는 가변 전류원들의 전류들을 (디지털 방식으로) 프로그램하기 위해 제어 신호들을 제공한다. 도시된 예시에서, 디지털 제어기(330)는 스위치들(324a 내지 324c)의 동작을 제어하기 위한 하나보다 많은 스위칭 신호(S1), 및 스위치들(328a 내지 328c)의 동작을 제어하기 위한 하나 이상의 스위칭 신호(S2)를 제공한다. 이러한 방식으로, 가변 전류원들에 의해 싱크되는 전류의 양은 증폭기(300)의 동작 동안, 예를 들어 취득 기간 동안 독립적으로 변화될 수 있다. 제한이 아닌 예시에 따르면, 디지털 제어기(330)는 스위칭 신호들(S1 및 S2)의 적합한 동작을 통해서 취득 기간 동안 가변 전류원(325)에 의해 싱크되는 전류를 감소시키고, 취득 기간 동안 가변 전류원(321)에 의해 싱크되는 전류를 증가시킨다.

[0036] 디지털 제어기(330)는 임의의 적합한 유형의 제어기일 수 있다. 디지털 제어기는 집적 회로를 포함할 수 있다. 일부 실시예들에서, 디지털 제어기(330)는 응용 주문형 집적 회로(application specific integrated circuit(ASIC))를 포함하거나 그것의 일부일 수 있다. 일부 실시예들에서, 디지털 제어기(330)는 증폭기(300)에 특유하지 않을 수 있다. 예를 들어, 디지털 제어기는 도 1의 회로의 하나보다 많은 구성 요소를 제어하기 위해 제공될 수 있고, 그들 중 하나는 증폭기들(112a...112n)일 수 있다.

[0037] 증폭기(300)는 가변 캐패시터(C_f) 및 가변 저항(R_f)에 의해 형성되는 가변 피드백 임피던스(332)를 더 포함한다. 캐패시터(C_f) 및 저항(R_f)은 출력(304)과 입력(302) 사이에 결합될 수 있고, 서로 병렬일 수 있다. 가변 피드백 임피던스(332)는 증폭기(300)의 이득을 제어할 수 있다. 따라서, C_f 및 R_f 의 값들은 증폭기의 이득을 변화시키도록 조정될 수 있다.

[0038] 가변 피드백 임피던스(332) 및 가변 임피던스 회로(320)는 임의의 적합한 방식으로 제어될 수 있다. 일 실시예에서, 디지털 제어기(330)는 피드백 임피던스들의 값들을 세팅할 수 있다. 그러나, 제어의 대안적인 방식들이 사용될 수 있다.

[0039] 도 3a와 관련하여 설명되는 구성 요소들의 그룹들은 제한이 아니라는 것을 이해해야 한다. 예를 들어, 그 도면에 도시되는 특정 구성 요소들은 제1 스테이지 또는 제2 스테이지의 일부로 기술되지만, 제1 및 제2 스테이지들의 식별(identification)은 제한이 아니다. 제1 및 제2 스테이지들은 도시된 것들보다 많거나, 적거나, 또는 그것들과 상이한 구성 요소들을 포함할 수 있다.

[0040] 도 3b는 본 출원의 제한이 아닌 실시예에 따른 도 3a의 가변 임피던스 회로(320)의 구현의 회로도이다. 가변 임피던스 회로(320)는 병렬로 구성되고 각자의 제어 신호들(SW_a...SW_n)을 수신하도록 구성되는 다수의 스위치들(340a...340n)을 포함한다. 일부 실시예들에서, 디지털 제어기(330)는 제어 신호들(SW_a...SW_n)을 제공할 수 있지만, 대안들이 사용될 수 있다. 각각의 스위치는 각자의 캐패시터(C_c) 및 저항(R_z)에 직렬로 결합된다. 가변 임피던스 회로(320)의 임피던스는 취득 기간 동안 제어 신호들(SW_a...SW_n)의 적합한 제어를 통해 조정될 수 있다. 임의의 적합한 수의 병렬 신호 경로들이 제공될 수 있으므로, 도시된 2개의 병렬 신호 경로들의 예시는 제한이 아니다. 병렬 신호 경로들의 수 및 제공된 캐패시턴스 및 저항 값들은 가변 전류원들의 편차로부터 초래되는 동작 시나리오들의 범위에 걸친 증폭기의 가변 동작을 처리하기 위해 피드백 임피던스의 충분한 제어를 제공하기 위해 선택될 수 있다. 예를 들어, 가변 피드백 임피던스(332)에 의해 지시되는 주어진 증폭기 이득에 대해, 가변 임피던스 회로(320)의 적합한 세팅들이 선택될 수 있다. 일부 실시예들에서, 가변 피드백 임피던스(332)에 의해 세팅되는 주어진 이득에 기초하여 가변 임피던스 회로(320)의 적절한 세팅들을 결정하기 위해 룩업 테이블이 이용될 수 있다.

[0041] 도 3a 및 도 3b 둘 모두에서, C_c 및 R_z 의 값들은 바람직한 동작 특성들을 제공하기 위해 선택될 수 있다. 예시들로서, 일부 실시예들에서 R_z 는 3kOhms와 동일할 수 있고, C_c 는 300fF와 동일할 수 있다. 둘 모두에 대해 대안들이 가능하다. 예를 들어, 그것들은 나열된 그러한 값들의 +/- 20% 내의 값들, 또는 그러한 범위들 내의 임의의 값 또는 값들의 범위를 취할 수 있다.

[0042] 도 3c는 본 출원의 제한이 아닌 실시예에 따른 도 3a의 가변 임피던스 회로(332)의 구현의 회로도이다. 가변 임피던스 회로(332)는 다수의 상보형 스위치들(350a, 350b...350n)을 포함한다. 각각의 스위치는 각자의 제어

신호들(SL_a, SL_b...SL_n 및 SH_a, SH_b...SH_n)을 수신한다. 일부 실시예들에서, 비록 대안들이 사용될 수 있지만, 제어 신호들은 디지털 제어기(330)에 의해 제공될 수 있다. 상보형 스위치들은 각자의 평행 연결된 RC 회로들(C_r, R_f)에 결합된다. 3개의 상보형 스위치들이 도 3c에 도시되지만, 증폭기(300)의 이득의 충분한 제어를 허용하는 임의의 적합한 수가 제공될 수 있다.

[0043] 도 3a 및 도 3c 둘 모두에서, C_r 및 R_f의 값들이 바람직한 동작 특성들을 제공하기 위해 선택될 수 있다. 예시들로서, 일부 실시예들에서 R_f는 180kOhms와 동일할 수 있고, C_r는 84fF와 동일할 수 있다. 둘 모두에 대해 대안들이 가능하다. 예를 들어, 그것들은 나열된 그러한 값들의 +/- 20% 내의 값들, 또는 그러한 범위들 내의 임의의 값 또는 값들의 범위를 취할 수 있다.

[0044] 도 4는 다시 TIA일 수 있는 도 2 및 도 3a의 증폭기에 의해 구현될 수 있는 바와 같이, 취득 기간 동안 가변 전류 증폭기의 2개의 가변 전류원들의 행동을 도시하는 그래프이다. 예를 들어, 도시된 행동은 도 2의 가변 전류원들(203 및 205)에 의해 구현될 수 있다. x축은 t₀로부터 t₈까지의 범위인 취득 기간 동안의 시간을 나타낸다. y축은 I₀로부터 I₈까지의 범위인 값들을 갖는 전류원의 전류를 나타낸다. 본 명세서에 기술된 다양한 양태들은 임의의 특정 시간 또는 전류 값들의 구현에 제한되지 않기 때문에, t₀-t₈ 및 I₀-I₈의 값들은 주어진 초음파 시스템의 동작에 대한 임의의 적합한 값들일 수 있다. 또한, 취득 기간 동안의 시간 간격들의 수는 더 많이 또는 더 적게 구현될 수 있기 때문에 비제한적이다. 구현될 수 있는 전류 값들의 수는 더 많이 또는 더 적게 구현될 수 있기 때문에 비제한적이다.

[0045] 곡선(402)은 가변 전류 증폭기의 제2 스테이지의 가변 전류원의 전류를 나타낸다. 따라서, 곡선(402)은 도 2의 전류원(205)의 전류를 나타낼 수 있다. 곡선(404)은 가변 전류 증폭기의 제1 스테이지의 가변 전류원의 전류를 나타낸다. 따라서, 곡선(404)은 도 2의 전류원(203)의 전류를 나타낼 수 있다.

[0046] 도 4는 취득 기간 동안 가변 전류 증폭기의 제1 및 제2 스테이지들의 전류들이 반대 방향으로 이동하는 것을 예시한다. 즉, 곡선(402)은 시간 t₀로부터 시간 t₈로 이동하는 동안 감소하고, 곡선(404)은 동일한 시간 동안 증가한다. 도 2와 관련하여 앞에 기술된 바와 같이, 가변 전류 증폭기의 제1 및 제2 스테이지들은 잡음 및 선형성과 같은 가변 전류 증폭기 행동의 상이한 특성들에 영향을 줄 수 있다. 따라서, 도 4에 예시된 방식으로 동작할 때, 가변 전류 증폭기의 2개 스테이지의 영향은 취득 기간 동안 변할 수 있다. 즉, 처음에 시간 t₄까지는 제2 스테이지의 영향이 더 클 수 있는 한편, 그 후에 시간 t₄로부터 t₈까지 제1 스테이지의 영향이 더 클 수 있다.

[0047] 도 3a와 관련하여 이전에 기술된 바와 같이, 가변 전류 증폭기를 구현하는 데 사용되는 2-스테이지 연산 증폭기의 2개 스테이지의 전류들은 디지털 코드들에 의해 제어될 수 있다. 따라서, 도 4의 전류 값들 I₀-I₇은, 도 3a의 디지털 제어기(330)와 같은 디지털 제어기에 의해 설정되는 상이한 디지털 코드들에 상응할 수 있다.

[0048] 도 4는 증폭기 스위치의 제1 및 제2 스테이지들에서의 전류들이 동시에 스위칭되는 것을 예시하지만, 모든 실시예들이 이 점에 있어서 제한되는 것은 아니다. 예를 들어, 제2 스테이지에서의 전류는 제1 스테이지에서의 전류가 조정되는 시간들로부터 오프셋된 시간들(times offset)에서 조정될 수 있다. 마찬가지로, 2개 스테이지의 전류들은 취득 기간 동안 동일한 횟수로 조정될 필요가 없다.

[0049] 전에 기술된 바와 같이, 본 출원의 양태는 취득 기간 동안 증폭기의 잡음을 조정하도록 제어되는 가변 전류원을 갖는 증폭기를 제공한다. 도 5는 이러한 동작의 예를 예시한다.

[0050] 도 5에서, 초음파 트랜스듀서에 의해 출력되고, 그에 따라 검출된 초음파 신호를 나타내는 전기 신호(502)의 전압이 시간의 함수로서 예시된다. 파선(504)은 전기 신호(502)를 증폭시키는 데 사용되는 증폭기의 잡음 플로어를 나타내며, 증폭기(112a)와 같은 본 명세서에 기술된 유형들의 증폭기의 잡음 플로어에 상응할 수 있다. 취득 기간 동안 전기 신호의 크기가 감소하는 것이 보여질 수 있다. 마찬가지로, 증폭기의 잡음 플로어가 감소된다. 잡음 플로어의 이러한 감소는 이전에 본 명세서에 기술된 방식으로 증폭기의 가변 전류원에 의해 싱크된(sunk) 전류를 제어함으로써 달성될 수 있다. 예를 들어, 도 2를 참조하여, 가변 전류원(203)은 증폭기(112a)의 잡음 플로어를 감소시키기 위해 취득 기간 동안 증가될 수 있다. 잡음 플로어는 수용 가능한 신호 대 잡음비(signal-to-noise ratio)(SNR)를 제공하는 레벨로 조정될 수 있다.

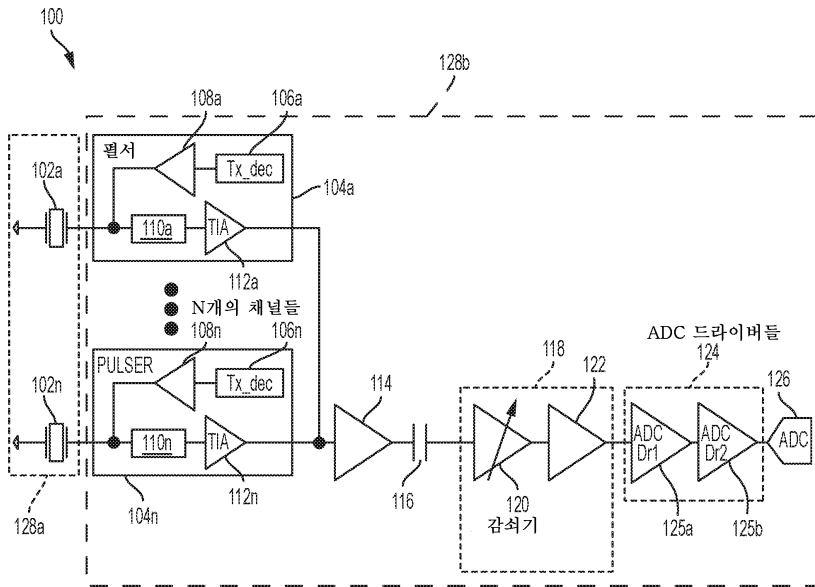
[0051] 도 5는 또한 일정 잡음 플로어(constant noise floor)(506)를 예시한다. 일정 잡음 플로어(506)가 취득 기간의 끝 가까이에서는 파선(504)과 동일한 레벨에 있는 한편, 일정 잡음 플로어(506)가 그 지점까지는 파선(504)의 값보다 더 낮다는 것이 보여질 수 있다. 본 명세서에 기술된 바와 같이, 증폭기의 잡음 레벨은 증폭기에 의

해 소비되는 전류에 의존할 수 있고, 이러한 상황들에서, 일정 잡음 플로어(506)로 동작하는 것은 파선(504)에 따른 동작보다 상당히 더 많은 전류(및 그에 따른 더 많은 전력)을 필요로 한다는 것이 이해되어야 한다. 따라서, 초음파 신호들을 증폭하기 위한 가변 전류 증폭기를 제공하는 본 출원의 양태들은 일정 잡음 레벨로 동작하는 증폭기와 비교하여 상당한 전력 절감들을 제공할 수 있다.

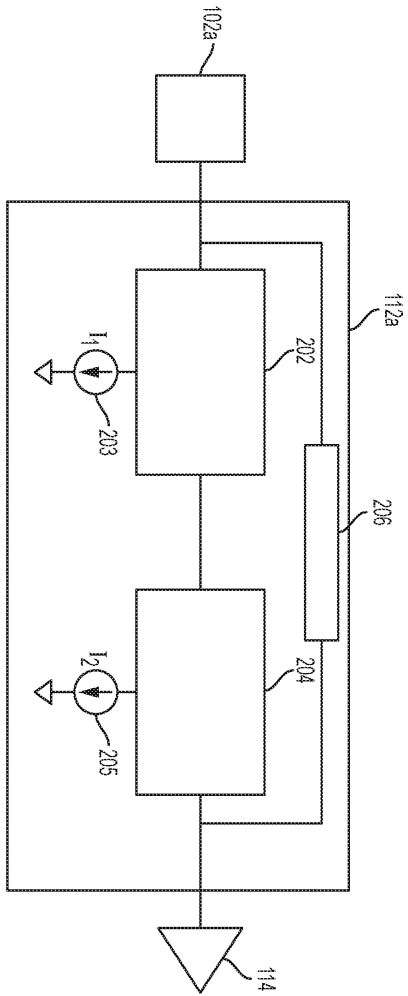
- [0052] 전력 절감들의 양은 상당할 수 있다. 예를 들어, 회로(100)에서, 증폭기들(112a...112n)은 상당한 양의 전력을 소비할 수 있다. 일부 실시예들에서, 증폭기들(112a...112n)은 회로(100)의 임의의 다른 구성 요소들보다 더 많은 전력을 소비할 수 있다. 따라서, 증폭기들(112a...112n)의 전력 소비를 감소시키는 것은 회로(100)의 전력의 상당한 감소를 제공할 수 있다. 일부 실시예들에서, 본 명세서에 기술된 유형들의 가변 전류 증폭기들을 이용하는 것은, 증폭기의 동작의 관점에서 최대 25%의 전력 감소, 최대 40%의 전력 감소, 최대 50%의 전력 감소, 또는 그러한 범위들 내의 임의의 범위 또는 값을 제공할 수 있다. 회로(100)에 대한 결과적인 전력 감소는 최대 10%, 최대 20%, 최대 25%, 또는 이러한 범위들 내의 임의의 범위 또는 값일 수 있다.
- [0053] 이와 같이 본 출원의 기술의 여러 양태들 및 실시예들이 설명되었고, 본 기술분야의 통상의 기술자에게 다양한 변경들, 수정들, 및 개선들이 쉽게 떠올릴 수 있다는 것을 이해할 것이다. 그러한 변경들, 수정들, 및 개선들은 본 출원에 설명된 기술의 사상 및 범주 내에 있는 것으로 의도된다. 따라서, 전술한 실시예들은 단지 예로서 제시되고, 첨부된 청구범위 및 그 등가물의 범주 내에서 발명의 실시예들은 구체적으로 설명된 것과 달리 실시될 수 있음이 이해될 것이다.
- [0054] 예시로서, 본 명세서에 설명된 특정 실시예들은 2-스테이지 증폭기들에 초점을 맞추었다. 하지만, 본 명세서에 설명된 기술들은 둘 이상의 스테이지들을 갖는 다중-스테이지 증폭기들에 적용될 수 있다. 둘보다 많은 스테이지들이 사용되는 경우, 제1 스테이지는 주로 증폭기의 노이즈를 제어할 수 있는 반면, 마지막 스테이지는 주로 증폭기의 선형성을 제어할 수 있다.
- [0055] 기술된 바와 같이, 일부 양태들이 하나 이상의 방법으로서 구현될 수 있다. 방법(들)의 일부로서 수행되는 액트들은 임의의 적합한 방식으로 순서가 정해질 수 있다. 따라서, 예시된 실시예들에서 순차적인 액트들로 도시되어 있지만, 일부 액트들을 동시에 수행하는 것을 포함할 수 있는, 도시된 것과 상이한 순서로 액트들이 수행되는 실시예들이 구성될 수 있다.
- [0056] 본 명세서에서 정의되고 사용된 바와 같이, 모든 정의들은 사전적 정의들, 참조로 통합된 문헌들 내의 정의들, 및/또는 정의된 용어들의 통상적 의미들을 제어하는 것으로 이해되어야 한다.
- [0057] 본 명세서 및 청구범위에서 사용되는 바와 같은 문구 "및/또는(and/or)"은 이와 같이 결합된 요소들, 즉 일부 경우들에서 결합적으로 존재하고 다른 경우들에서는 분리적으로 존재하는 요소들의 "어느 하나 또는 둘 모두(either or both)"를 의미하는 것으로 이해되어야 한다.
- [0058] 본 명세서 및 청구범위에서 사용되는 바와 같이, 하나 이상의 요소들의 리스트와 관련하여 문구 "적어도 하나(at least one)"는 요소들의 리스트 내의 임의의 하나 이상의 요소로부터 선택되는 적어도 하나의 요소를 의미하지만, 요소들의 리스트 내의 구체적으로 나열된 각각의 모든 요소 중 적어도 하나를 반드시 포함하지 않으며, 요소들의 리스트 내의 요소들의 임의의 조합을 반드시 제외하지 않는다는 점이 이해되어야 한다.
- [0059] 본 명세서에서 사용된 바와 같이, 수치적 맥락에서 사용되는 용어 "사이(between)"는 달리 지시되지 않는 한 포괄적이다. 예를 들어, "A와 B 사이"는 달리 지시되지 않는 한 A 및 B를 포함한다.
- [0060] 청구항에서는 물론 위의 명세서에서, "포함하는(comprising)", "포함하는(including)", "반송하는", "가지는", "함유하는", "수반하는", "보유하는", "~로 구성된" 등과 같은 모든 과도적 구문(transitional phrases)들은 개방형인 것으로, 즉, 이를 포함하지만 이에 제한되지 않음을 의미하는 것으로 이해될 것이다. 과도적 구문들 "~로 구성된" 및 "본질적으로 ~로 구성된"만이, 각자 폐쇄형 또는 반-폐쇄형(semi-closed) 과도적 구문들일 것이다.

도면

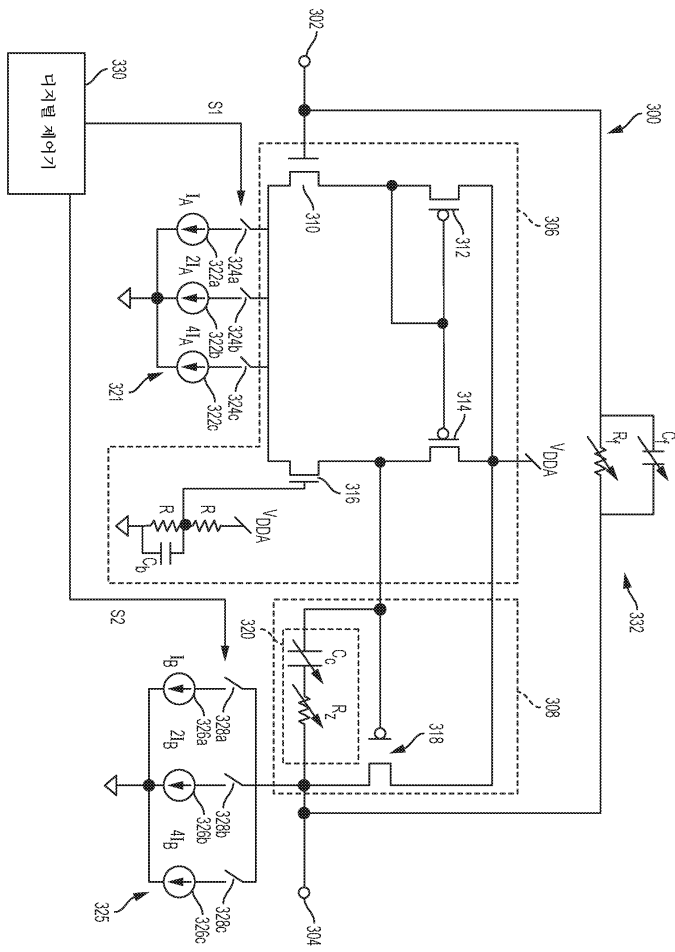
도면1



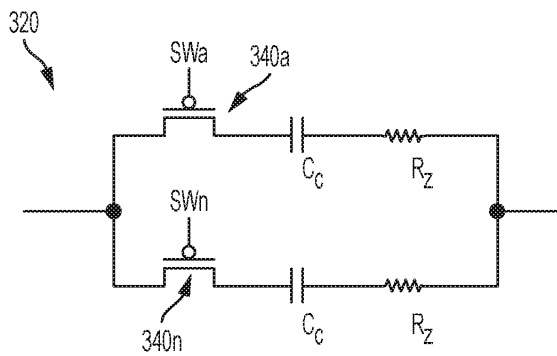
도면2



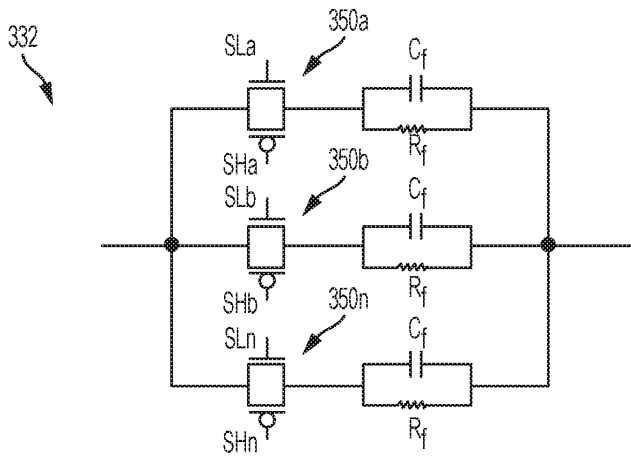
도면3a



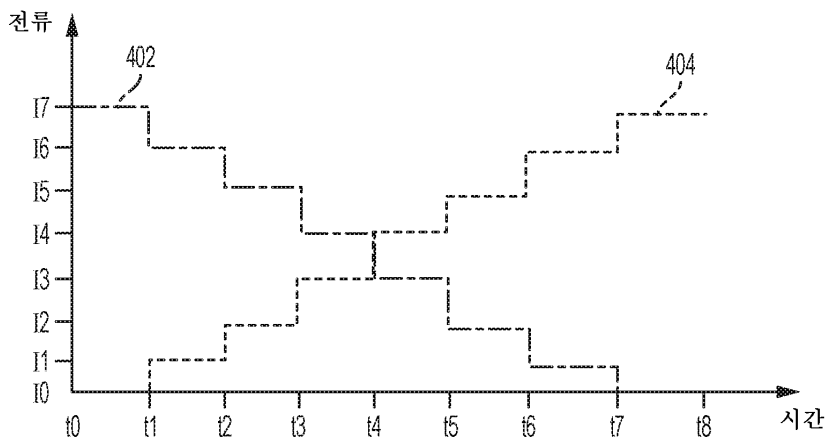
도면3b



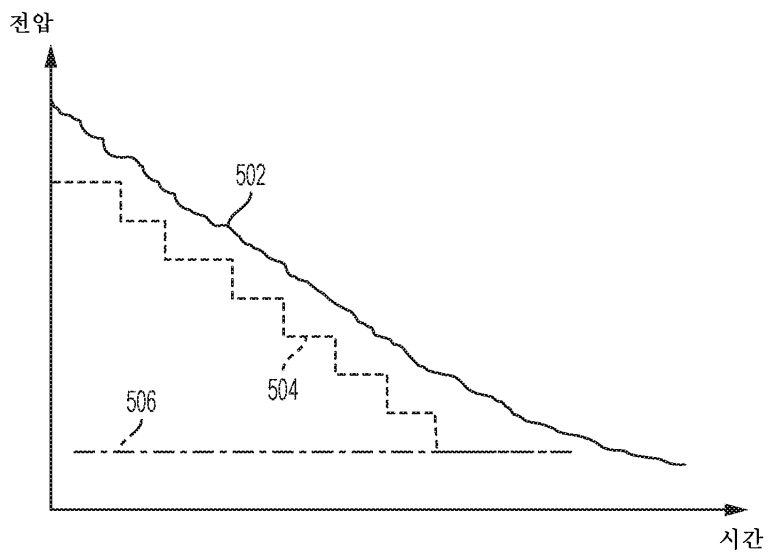
도면3c



도면4



도면5



专利名称(译)	用于超声波装置的跨阻抗放大器和相关装置和方法		
公开(公告)号	KR1020180089465A	公开(公告)日	2018-08-08
申请号	KR1020187018520	申请日	2016-12-01
[标]申请(专利权)人(译)	蝴蝶网络有限公司 蝶形网络的大		
申请(专利权)人(译)	蝶形网络公司		
[标]发明人	CHEN KAILIANG 첸카이리양 FIFE KEITH G 피프키쓰지 SANCHEZ NEVADA J 산체스네바다제이 CASPER ANDREW J 캐스퍼앤드류제이 RALSTON TYLER S 랄스턴타일러에스		
发明人	첸,카이리양 피프,키쓰,지. 산체스,네바다,제이. 캐스퍼,앤드류,제이. 랄스턴,타일러,에스.		
IPC分类号	H03F3/16 A61B8/08 H03F1/08 H03F3/45		
CPC分类号	H03F3/16 H03F3/45183 H03F1/086 A61B5/6801 A61B8/4444 G01S7/52025 A61B8/5207 H03F2200/408 H03F2200/555 H03F2203/45471 H03F2203/45504 H03F2203/45631 H03F2203/45634 H03F2203/45646 H03F2203/45648 H03F2203/45674 H03F2203/45686 H03F2203/45692 H03F2203/45726		
代理人(译)	Yangyoungjun Gimyeonsong Baekmangi		
优先权	14/957395 2015-12-02 US		
外部链接	Espacenet		

摘要(译)

描述了用于超声装置的可变电流跨阻抗放大器（跨阻抗放大器（TIA））。为了放大超声换能器的输出信号，该超声换能器示出了利用超声换能器接收TIA的超声信号，输出信号可以组合在超声换能器中。可以通过超声换能器改变TIA内的至少一个电流源以捕获超声信号。

