(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2018년04월24일
(11) 등록번호 10-1851569
(24) 등록일자 2018년04월18일

(51) 국제특허분류(Int. Cl.)
H04R 19/00 (2006.01) *A61B 8/00* (2006.01)
G01N 29/24 (2006.01)
(21) 출원번호 10-2012-0136553
(22) 출원일자 2012년11월28일
심사청구일자 2017년03월24일
(65) 공개번호 10-2014-0068717
(43) 공개일자 2014년06월09일
(56) 선행기술조사문헌
KR1020130022083 A
KR1020130070197 A
US08503702 B2

(73) 특허권자
삼성전자주식회사
경기도 수원시 영통구 삼성로 129 (매탄동)
(72) 발명자
홍석우
경기 용인시 수지구 성복1로 157, 105동 1602호 (성복동, 버들치마을경남아너스빌1차)
(74) 대리인
리앤목특허법인

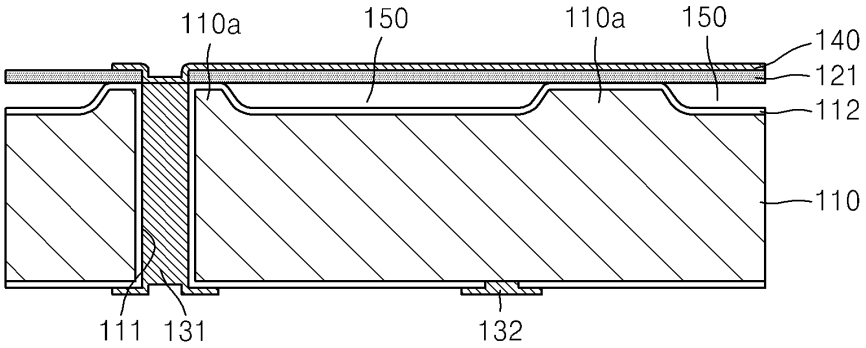
전체 청구항 수 : 총 22 항 심사관 : 송근배

(54) 발명의 명칭 **초음파 변환기 및 그 제조방법**

(57) 요 약

초음파 변환기 및 그 제조방법이 개시된다. 개시된 초음파 변환기는, 도전성 기판 상에 이격되게 마련되는 복수의 돌출부와, 상기 돌출부들 중 적어도 하나 및 상기 도전성 기판을 관통하도록 형성되는 비아홀과, 상기 비아홀을 채우도록 마련되는 것으로, 금속을 포함하는 제1 전극과, 상기 도전성 기판의 하면에 마련되는 제2 전극과, 상기 돌출부들 상에 마련되어 상기 도전성 기판과의 사이에 복수의 캐비티를 형성하는 멤브레인과, 상기 멤브레인 상에 상기 제1 전극과 접촉하도록 마련되는 상부 전극을 포함한다.

대 표 도 - 도1



명 세 서

청구범위

청구항 1

도전성 기판;

상기 도전성 기판 상에 돌출되게 마련되어 그 내측에 캐비티를 형성하는 돌출부;

상기 돌출부 및 상기 도전성 기판을 관통하도록 형성되는 비아홀;

상기 비아홀을 채우도록 마련되는 것으로, 금속을 포함하는 제1 전극;

상기 도전성 기판의 하면에 마련되는 제2 전극;

상기 돌출부 상에 상기 캐비티를 덮도록 마련되는 멤브레인; 및

상기 멤브레인 상에 상기 제1 전극과 접촉하도록 마련되는 상부 전극;을 포함하는 초음파 변환기.

청구항 2

제 1 항에 있어서,

상기 돌출부는 상기 도전성 기판과 일체로 형성되는 초음파 변환기.

청구항 3

제 2 항에 있어서,

상기 도전성 기판의 표면에는 산화물층이 마련되는 초음파 변환기.

청구항 4

제 3 항에 있어서,

상기 제2 전극은 상기 산화물층에 의해 노출된 상기 도전성 기판의 하면에 접촉하도록 마련되는 초음파 변환기.

청구항 5

제 1 항에 있어서,

상기 돌출부는 상기 도전성 기판이 산화된 물질로 이루어진 초음파 변환기.

청구항 6

제 5 항에 있어서,

상기 돌출부 내측의 상기 도전성 기판 상에는 산화 방지층(oxidation blocking layer)이 마련되는 초음파 변환기.

청구항 7

제 6 항에 있어서,

상기 도전성 기판의 표면에는 산화물층이 마련되는 초음파 변환기.

청구항 8

제 7 항에 있어서,

상기 제2 전극은 상기 산화물층에 의해 노출된 상기 도전성 기판의 하면에 접촉하도록 마련되는 초음파 변환기.

청구항 9

제 1 항에 있어서,

상기 제1 전극은 상기 도전성 기판의 하면 쪽으로 연장되게 마련되는 초음파 변환기.

청구항 10

제 1 항에 있어서,

상기 제1 전극은 전해 도금 방법에 의해 상기 비아홀을 채우도록 마련되는 초음파 변환기.

청구항 11

도전성 기판에 비아홀을 관통 형성하는 단계;

상기 도전성 기판 상에 마련된 돌출부 상에 제1 기판, 절연층 및 제2 기판을 포함하는 웨이퍼를 본딩하는 단계;

상기 비아홀의 내벽에 제1 전극층을 형성하고, 상기 도전성 기판의 하면에 제2 전극을 형성하는 단계;

상기 절연층 및 상기 제2 기판을 제거한 다음, 상기 제1 기판 상에 상기 제1 전극층과 연결되는 금속 시드층(metal seed layer)을 형성하는 단계;

상기 금속 시드층에 도금을 위한 전기신호를 인가하여 상기 비아홀 내부를 금속으로 도금함으로써 제1 전극을 형성하는 단계;

상기 제1 기판 상에 상기 제1 전극과 접촉하는 상부 전극을 형성하는 단계;를 포함하는 초음파 변환기의 제조방법.

청구항 12

제 11 항에 있어서,

상기 도전성 기판에 상기 비아홀을 형성하는 단계는,

상기 도전성 기판을 산화시켜 제1 산화물층을 형성한 다음, 이를 패터닝하는 단계;

상기 도전성 기판을 다시 산화시켜 제2 산화물층을 형성함으로써 상기 돌출부를 형성하는 단계; 및

상기 제2 산화물층을 제거한 다음, 상기 돌출부가 위치하는 상기 기판에 상기 비아홀을 형성하는 단계;를 포함하는 초음파 변환기의 제조방법.

청구항 13

제 12 항에 있어서,

상기 비아홀을 형성한 다음, 상기 도전성 기판의 표면에 제3 산화물층을 형성하는 단계를 포함하는 초음파 변환기의 제조방법.

청구항 14

제 11 항에 있어서,

상기 도전성 기판에 상기 비아홀을 형성하는 단계는,

상기 도전성 기판 상에 산화 방지층을 형성한 다음, 이를 패터닝하는 단계;

상기 산화 방지층을 통해 노출된 상기 도전성 기판에 상기 비아홀을 관통 형성하는 단계; 및

상기 도전성 기판을 산화시켜 상기 돌출부를 형성하는 단계;를 포함하는 초음파 변환기의 제조방법.

청구항 15

제 14 항에 있어서,

상기 산화 방지층을 형성하기 전에 상기 도전성 기판 상에 산화물층을 형성하는 단계를 더 포함하는 초음파 변환기의 제조방법.

청구항 16

제 14 항에 있어서,

상기 산화 방지층은 실리콘 질화물을 포함하는 초음파 변환기의 제조방법.

청구항 17

제 11 항에 있어서,

상기 웨이퍼는 SOI(silicon on insulator) 웨이퍼를 포함하는 초음파 변환기의 제조방법.

청구항 18

제 11 항에 있어서,

상기 금속 시드층을 형성하는 단계는, 상기 제1 기판에 상기 비아홀과 연통하는 관통공을 형성하는 단계와, 상기 관통공을 통해 노출된 상기 제1 전극층과 접촉하도록 상기 제1 기판 상에 상기 금속 시드층을 증착하는 단계를 포함하는 초음파 변환기의 제조방법.

청구항 19

제 11 항에 있어서,

상기 금속 시드층을 형성한 다음, 상기 금속 시드층 상에 보호층(passivation layer)를 형성하는 단계를 더 포함하는 초음파 변환기의 제조방법.

청구항 20

제 19 항에 있어서,

상기 상부 전극은 상기 보호층을 제거한 다음, 상기 금속 시드층을 패터닝함으로써 형성되는 초음파 변환기의 제조방법.

청구항 21

제 19 항에 있어서,

상기 상부 전극은 상기 보호층 및 상기 금속 시드층을 제거한 다음, 상기 제1 기판 상에 상기 제1 전극과 접촉하도록 형성되는 초음파 변환기의 제조방법.

청구항 22

제 11 항에 있어서,

상기 제1 전극은 상기 비아홀 내부를 채우고, 상기 도전성 기판의 하면 쪽으로 연장되게 형성되는 초음파 변환기의 제조방법.

발명의 설명

기 술 분 야

[0001] 초음파 변환기 및 그 제조방법에 관한 것으로, 상세하게는 정전용량형 미세가공 초음파 변환기 및 그 제조방법에 관한 것이다.

배 경 기 술

[0002] 미세가공 초음파 변환기(MUT; Micromachined Ultrasonic Transducer)는 전기적 신호를 초음파 신호로 변환하거나, 반대로 초음파 신호를 전기적 신호로 변환할 수 있는 장치이다. 이러한 미세가공 초음파 변환기는 그 변환 방식에 따라서, 압전형 미세가공 초음파 변환기(PUMT; Piezoelectric Micromachined Ultrasonic Transducer), 정전용량형 미세가공 초음파 변환기(CMUT; Capacitive Micromachined Ultrasonic Transducer), 자기형 미세가

공 초음파 변환기(MMUT; Magnetic Micromachined Ultrasonic Transducer) 등으로 구분될 수 있다. 이 중에서 정전용량형 미세가공 초음파 변환기가 의료 영상 진단 기기나 센서 등과 같은 분야에서 각광을 받고 있다.

발명의 내용

해결하려는 과제

[0003] 정전용량형 미세가공 초음파 변환기 및 그 제조방법을 제공한다.

과제의 해결 수단

[0004] 일 측면에 있어서,

[0005] 도전성 기판;

[0006] 상기 도전성 기판 상에 돌출되게 마련되어 그 내측에 캐비티를 형성하는 돌출부;

[0007] 상기 돌출부 및 상기 도전성 기판을 관통하도록 형성되는 비아홀;

[0008] 상기 비아홀을 채우도록 마련되는 것으로, 금속을 포함하는 제1 전극;

[0009] 상기 도전성 기판의 하면에 마련되는 제2 전극;

[0010] 상기 돌출부 상에 상기 캐비티를 덮도록 마련되는 멤브레인; 및

[0011] 상기 멤브레인 상에 상기 제1 전극과 접촉하도록 마련되는 상부 전극;을 포함하는 초음파 변환기가 제공된다.

[0012] 상기 돌출부들은 상기 도전성 기판과 일체로 형성될 수 있다. 그리고, 상기 도전성 기판의 표면에는 산화물층이 마련될 수 있다. 여기서, 상기 제2 전극은 상기 산화물층에 의해 노출된 상기 도전성 기판의 하면에 접촉하도록 마련될 수 있다.

[0013] 상기 돌출부는 상기 도전성 기판의 산화물을 포함할 수도 있다. 이 경우, 상기 돌출부 내측의 상기 도전성 기판 상에는 산화 방지층(oxidation blocking layer)이 마련될 수 있다. 그리고, 상기 기판의 표면에는 산화물층이 마련될 수 있다. 여기서, 상기 제2 전극은 상기 산화물층에 의해 노출된 상기 도전성 기판의 하면에 접촉하도록 마련될 수 있다.

[0014] 상기 제1 전극은 상기 도전성 기판의 하면 쪽으로 연장되게 마련될 수 있다.

[0015] 상기 제1 전극은 전해 도금 방법에 의해 상기 비아홀을 채우도록 마련될 수 있다.

[0016] 다른 측면에 있어서,

[0017] 도전성 기판에 비아홀을 관통 형성하는 단계;

[0018] 상기 도전성 기판 상에 마련된 돌출부 상에 제1 기판, 절연층 및 제2 기판을 포함하는 웨이퍼를 본딩하는 단계;

[0019] 상기 비아홀의 내벽 및 상기 도전성 기판의 하면에 제1 전극층 및 제2 전극을 형성하는 단계;

[0020] 상기 절연층 및 상기 제2 기판을 제거한 다음, 상기 제1 기판 상에 상기 제1 전극층과 연결되는 금속 시드층(metal seed layer)을 형성하는 단계;

[0021] 상기 금속 시드층에 도금을 위한 전기신호를 인가하여 상기 비아홀 내부를 금속으로 도금함으로써 제1 전극을 형성하는 단계;

[0022] 상기 제1 기판 상에 상기 제1 전극과 접촉하는 상부 전극을 형성하는 단계;를 포함하는 초음파 변환기의 제조방법이 제공된다.

[0023] 상기 도전성 기판에 상기 비아홀을 형성하는 단계는, 상기 도전성 기판을 산화시켜 제1 산화물층을 형성한 다음, 이를 패터닝하는 단계; 상기 도전성 기판을 다시 산화시켜 제2 산화물층을 형성함으로써 상기 돌출부를 형성하는 단계; 및 상기 제2 산화물층을 제거한 다음, 상기 돌출부가 위치하는 상기 기판에 상기 비아홀을 형성하는 단계;를 포함할 수 있다. 상기 비아홀을 형성한 다음, 상기 도전성 기판의 표면에 제3 산화물층을 형성하는 단계가 포함될 수 있다.

[0024] 또한, 상기 도전성 기판에 상기 비아홀을 형성하는 단계는, 상기 도전성 기판 상에 산화 방지층을 형성한 다음,

이를 패터닝하는 단계; 상기 산화 방지층을 통해 노출된 상기 도전성 기판에 상기 비아홀을 관통 형성하는 단계; 및 상기 도전성 기판을 산화시켜 상기 돌출부를 형성하는 단계;를 포함할 수도 있다. 여기서, 상기 산화 방지층을 형성하기 전에 상기 도전성 기판 상에 산화물층을 형성하는 단계가 더 포함될 수 있다. 상기 산화 방지층은 실리콘 질화물을 포함할 수 있다.

[0025] 상기 웨이퍼는 SOI(silicon on insulator) 웨이퍼를 포함할 수 있다.

[0026] 상기 금속 시드층을 형성하는 단계는, 상기 제1 기판에 상기 비아홀과 연통하는 관통공을 형성하는 단계와, 상기 관통공을 통해 노출된 상기 제1 전극층과 접촉하도록 상기 제1 기판 상에 상기 금속 시드층을 증착하는 단계를 포함할 수 있다. 상기 금속 시드층을 형성한 다음, 상기 금속 시드층 상에 보호층(passivation layer)를 형성하는 단계가 더 포함될 수 있다.

[0027] 상기 상부 전극은 상기 보호층을 제거한 다음, 상기 금속 시드층을 패터닝함으로써 형성될 수 있다. 또한, 상기 상부 전극은 상기 보호층 및 상기 금속 시드층을 제거한 다음, 상기 제1 기판 상에 상기 제1 전극과 접촉하도록 형성될 수도 있다.

발명의 효과

[0028] 실시예에 따른 초음파 변환기는, 금속으로 이루어진 제1 전극이 도전성 기판을 관통하는 비아홀 내부를 채움으로써 도전성 기판에 구동 신호를 전달하기 위한 관통전극 기판이 요구되지 않아 제조 비용을 절감할 수 있다. 그리고, 비아홀 내부가 비어있는 경우나 또는 도전성 기판이 관통전극 기판과 접합되어 있는 경우에는 불필요한 빈 공간들이 존재하게 되고, 이러한 불필요한 빈 공간들은 고주파 영역에서 출력 신호의 왜곡을 발생시킬 수 있다. 하지만, 본 실시예에서는 도전성 기판을 관통하는 비아홀 내부가 제1 전극으로 채워져 있으며, 도전성 기판과 접합되는 관통전극 기판도 필요없게 되므로, 불필요한 빈 공간이 형성되지 않는다. 따라서, 고주파 영역에서 출력 특성이 향상될 수 있다. 또한, 실시예에 따른 초음파 변환기의 제조방법은, 도전성 기판 상에 웨이퍼를 본딩하기 전에 미리 도전성 기판에 비아홀을 형성함으로써 상부 전극과 제1 전극 사이에 전기적 단선 문제가 발생하는 것을 방지할 수 있다.

도면의 간단한 설명

[0029] 도 1은 예시적인 실시예에 따른 초음파 변환기를 도시한 것이다.

도 2는 다른 예시적인 실시예에 따른 초음파 변환기를 도시한 것이다.

도 3 내지 도 14는 예시적인 실시예에 따른 초음파 변환기의 제조방법을 도시한 것이다.

도 15 내지 도 24는 다른 예시적인 실시예에 따른 초음파 변환기의 제조방법을 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

[0030] 이하, 첨부된 도면을 참조하여 실시예들을 상세히 설명한다. 아래에 예시되는 실시예는 본 발명의 범위를 한정하는 것은 아니며, 본 발명을 이 기술 분야에서 통상의 지식을 가진 자에게 설명하기 위해서 제공되는 것이다. 도면에서 동일한 참조부호는 동일한 구성요소를 지칭하며, 각 구성요소의 크기나 두께는 설명의 명료성을 위하여 과장되어 있을 수 있다. 또한, 소정의 물질층 기판이나 다른 층 상에 존재한다고 설명될 때, 그 물질층은 기판이나 다른 층에 직접 접하면서 존재할 수도 있고, 그 사이에 다른 제3의 층이 존재할 수도 있다. 그리고, 아래의 실시예에서 각 층을 이루는 물질은 예시적인 것이므로, 이외에 다른 물질이 사용될 수도 있다.

[0031] 도 1은 예시적인 실시예에 따른 초음파 변환기를 도시한 것이다.

[0032] 도 1을 참조하면, 초음파 변환기는 2차원적으로 배열된 복수의 요소(elements)를 포함하고, 상기 요소들 각각은 적어도 하나의 캐비티(150)를 포함할 수 있다. 도 1에는 하나의 요소가 복수의 캐비티(150)를 포함하는 경우가 예시적으로 도시되어 있으며, 하나의 요소가 하나의 캐비티(150)를 포함하는 것도 가능하다. 상기 초음파 변환기는 도전성 기판(110)과, 상기 도전성 기판 상에 마련되는 멤브레인(121)을 포함한다.

[0033] 상기 도전성 기판(110) 상에는 돌출부(110a)가 마련되어 있으며, 이러한 돌출부(110a)의 내측에는 캐비티들(150)이 형성되어 있다. 상기 돌출부(110a)는 캐비티들(150)을 형성하는 동시에 그 위에 마련되는 멤브레인(121)을 지지하는 역할을 한다. 이러한 돌출부(110a)는 도전성 기판(110)과 일체로 형성될 수 있다. 상기 도전성 기판(110)은 하부 전극으로서의 역할을 하는 것으로, 예를 들면, 저저항 실리콘 기판을 포함할 수 있다. 하

지만 이에 한정되지는 않는다. 상기 돌출부(110a)가 형성된 부분의 도전성 기판(110)에는 비아홀(via hole,111)이 관통 형성되어 있다. 상기 도전성 기판(110)의 표면에는 절연층(112)이 마련될 수 있다. 구체적으로, 상기 절연층(112)은 도전성 기판(110)의 상면 및 하면, 그리고, 상기 비아홀(111)의 내벽 상에 형성될 수 있다. 상기 절연층(112)은 예를 들면, 상기 도전성 기판(110)의 표면을 산화시켜 형성된 실리콘 산화물층이 될 수 있다. 하지만, 이에 한정되는 것은 아니다.

[0034] 상기 비아홀(111)의 내부에는 금속으로 이루어진 제1 전극(131)이 채워져 있다. 상기 제1 전극(131)은 후술하는 바와 같이, 비아홀(111) 내부를 전해 도금 방법에 의해 금속으로 채움으로써 형성될 수 있다. 상기 제1 전극(131)은 도전성 기판(110)의 하면 쪽에 연장되어 형성될 수 있다. 그리고, 상기 제2 전극(132)은 절연층(112)을 통해 노출된 도전성 기판(110)의 하면과 접촉하도록 형성되어 있다. 상기 제1 및 제2 전극(131,132)은 예를 들면, Au 및 Cu 중 적어도 하나의 금속을 포함할 수 있다. 하지만, 이에 한정되는 것은 아니며, 이외에도 다양한 금속 물질을 포함할 수 있다.

[0035] 상기 도전성 기판(110)의 돌출부(110a) 상에는 멤브레인(membrane,121)이 마련되어 있다. 상기 멤브레인(121)은 캐비티들(150)을 덮도록 마련되며, 상기 돌출부(110a)에 의해 지지될 수 있다. 상기 멤브레인(121)은 예를 들면 실리콘을 포함할 수 있지만, 이에 한정되는 것은 아니다. 상기 멤브레인(121)에는 비아홀(111)과 연결되는 관통공이 형성될 수 있으며, 이러한 관통공을 통해 상기 제1 전극(131)의 상면이 노출될 수 있다. 상기 멤브레인(121) 상에는 상부 전극(140)이 마련되어 있다. 상기 상부 전극(140)은 상기 관통공을 통해 노출된 제1 전극(131)과 접촉하도록 마련되어 있다. 상기와 같은 구조에서, 제1 전극(131)을 통해 상부 전극(140)에 소정 전압이 인가되고, 제2 전극(132)을 통해 도전성 기판(110)에 소정 전압이 인가됨으로써 초음파 변환기의 각 요소(element)가 구동된다.

[0036] 본 실시예에 따른 초음파 변환기에서는, 금속으로 이루어진 제1 전극(131)이 도전성 기판(110)을 관통하는 비아홀(111) 내부를 채우도록 마련되어 있으므로, 상기 도전성 기판(110)에 구동 신호를 전달하기 위한 관통전극 기판이 별도로 요구되지 않는다. 또한, 비아홀의 내부가 비어 있거나 또는 도전성 기판에 관통전극 기판이 접합되어 있는 경우에는 불필요한 빈 공간들이 존재하게 되고, 이러한 빈 공간들은 고주파 영역에서 출력 신호의 왜곡을 발생시킬 수 있다. 그러나, 본 실시예에서는 도전성 기판(110)을 관통하는 비아홀(111)의 내부가 제1 전극(131)으로 채워져 있고, 도전성 기판과 접합되는 관통전극 기판도 없으므로, 고주파 영역에서 출력 특성이 향상될 수 있다.

[0037] 도 2는 다른 예시적인 실시예에 따른 초음파 변환기를 도시한 것이다.

[0038] 도 2를 참조하면, 초음파 변환기는 2차원적으로 배열된 복수의 요소를 포함하고, 상기 요소들 각각은 적어도 하나의 캐비티(250)를 포함할 수 있다. 상기 초음파 변환기는 도전성 기판(210)과, 상기 도전성 기판(210) 상에 마련되는 멤브레인(221)을 포함한다. 상기 도전성 기판(210) 상에는 돌출부(213)가 마련되어 있으며, 이러한 돌출부(213)의 내측에는 캐비티들(250)이 형성되어 있다. 상기 도전성 기판(210)은 예를 들면, 저저항 실리콘 기판을 포함할 수 있지만, 이에 한정되지는 않는다. 상기 돌출부(213)는 캐비티들(250)을 형성하는 동시에 그 위에 마련되는 멤브레인(221)을 지지하는 역할을 한다. 상기 돌출부(213)는 상기 도전성 기판(210)의 산화물을 포함할 수 있다. 예를 들면, 상기 돌출부(213)는 저저항 실리콘 기판을 산화시켜 형성된 실리콘 산화물을 포함할 수 있다. 상기 돌출부(213) 내측의 도전성 기판(210) 상에는 산화 방지층(oxidation blocking layer,214)이 마련되어 있다. 이러한 산화 방지층(214)은 예를 들면, 실리콘 질화물을 포함할 수 있지만, 이에 한정되는 것은 아니다. 한편, 도전성 기판(210)과 산화 방지층(214) 사이에는 제1 산화물층(212)이 더 마련될 수 있다. 이러한 제1 산화물층(212)은 예를 들면 실리콘 산화물층이 될 수 있지만 이에 한정되지는 않는다.

[0039] 상기 돌출부(213) 및 상기 도전성 기판(210)에는 비아홀(211)이 관통 형성되어 있다. 그리고, 상기 비아홀(211)의 내벽 및 상기 도전성 기판(210)의 하면에는 실리콘 산화물층과 같은 제2 산화물층(213')이 형성되어 있다. 상기 비아홀(211) 내부에는 금속으로 이루어진 제1 전극(231)이 마련되어 있다. 상기 제1 전극(231)은 비아홀(211) 내부를 전해 도금 방법에 의해 금속으로 채움으로써 형성될 수 있다. 상기 제1 전극(231)은 도전성 기판(210)의 하면 쪽에 연장되어 형성될 수 있다. 그리고, 상기 제2 전극(232)은 제2 산화물층(213')을 통해 노출된 도전성 기판(210)의 하면과 접촉하도록 형성되어 있다. 상기 제1 및 제2 전극(231,232)은 예를 들면, Au 및 Cu 중 적어도 하나의 금속을 포함할 수 있다. 하지만, 이에 한정되는 것은 아니며, 이외에도 다양한 금속 물질을 포함할 수 있다.

[0040] 상기 돌출부(213) 상에는 멤브레인(221)이 마련되어 있다. 상기 멤브레인(221)은 캐비티들(250)을 덮도록 마련되어 있으며, 돌출부(213)에 의해 지지될 수 있다. 상기 멤브레인(221)은 예를 들면 실리콘을 포함할 수

있지만, 이에 한정되는 것은 아니다. 상기 멤브레인(221)에는 비아홀(211)과 연결되는 관통공이 형성될 수 있으며, 이러한 관통공을 통해 제1 전극(231)의 상면이 노출될 수 있다. 상기 멤브레인(221) 상에는 상부 전극(240)이 마련되어 있으며, 이러한 상부 전극(240)은 관통공을 통해 노출된 제1 전극(231)과 접촉하도록 마련되어 있다. 이상과 같이, 금속으로 이루어진 제1 전극(231)이 도전성 기판(210)을 관통하는 비아홀(211) 내부를 채우도록 마련되어 있으므로, 상기 도전성 기판(210)에 접합되는 위한 관통전극 기판은 필요없으며, 또한 고주파 영역에서의 출력 특성도 향상될 수 있다.

[0041] 도 3 내지 도 도 14는 도 1에 도시된 예시적인 실시예에 따른 초음파 변환기의 제조방법을 도시한 것이다.

[0042] 도 3을 참조하면, 도전성 기판(310)을 준비한 다음, 상기 도전성 기판(310) 상에 제1 산화물층(315')을 형성한다. 상기 도전성 기판(310)은 하부 전극으로서의 역할을 하는 것으로, 예를 들면 저저항 실리콘 기판을 포함할 수 있다. 하지만, 이에 한정되는 것은 아니다. 상기 제1 산화물층(315')은 도전성 기판(310)의 상면을 열 산화시켜 산화물을 형성한 다음, 이를 패터닝함으로써 형성될 수 있다. 이어서, 도 4를 참조하면, 제1 산화물층(315')이 형성된 도전성 기판(310)의 상면을 열 산화시켜 제2 산화물층(315")을 형성한다. 이러한 제2 산화물층(315")의 형성에 따라, 도전성 기판(310) 상에는 돌출부(310a)가 형성될 수 있다. 다음으로, 도 5를 참조하면, 도전성 기판(310)의 상면에 형성된 제2 산화물층(315")을 제거한다. 이에 따라, 상기 도전성 기판(310)의 돌출부(310a) 내측에는 캐비티들(350)이 형성될 수 있다.

[0043] 도 6을 참조하면, 상기 돌출부(310a)가 형성된 부분의 도전성 기판(310)을 관통하도록 비아홀(311)을 형성한다. 상기 비아홀(311)은 도전성 기판(310)을 예를 들면, ICP-RIE(Inductively Coupled Plasma Reactive Ion Etching)에 의해 식각함으로써 형성될 수 있다. 여기서, 상기 비아홀(311)은 대략 40㎛ 정도의 직경을 가지도록 형성될 수 있지만, 이는 단지 예시적인 것이다. 이어서, 도 7을 참조하면, 비아홀(311)이 관통 형성된 도전성 기판(310)의 표면을 산화시켜 제3 산화물층(312)을 형성한다. 이에 따라서, 상기 제3 산화물층(312)은 도전성 기판(310)의 상면 및 하면, 그리고 상기 비아홀(311)의 내벽 상에 형성될 수 있다.

[0044] 도 8을 참조하면, 상기 비아홀(311)이 형성된 도전성 기판(310)의 상면, 구체적으로, 돌출부(310a)의 상면에 웨이퍼(320)를 본딩한다. 여기서, 상기 웨이퍼(320)는 제1 기판(321), 절연층(322) 및 제2 기판(323)이 순차적으로 적층된 구조를 가질 수 있다. 예를 들면, 상기 웨이퍼(320)는 제1 실리콘 기판, 절연층 및 제2 실리콘 기판이 순차적으로 적층된 SOI(silicon on insulator) 웨이퍼가 될 수 있다. 상기 돌출부(310a)의 상면과 상기 웨이퍼(320)의 제1 기판(321) 사이의 접합은 예를 들면 실리콘 다이렉트 본딩(SDB: Silicon Direct Bonding)에 의해 수행될 수 있다. 하지만, 이에 한정되지는 않는다. 이에 따라, 상기 웨이퍼(320)는 도전성 기판(310) 상에 형성된 캐비티들(350)을 덮게 되고, 상기 제1 기판(321)은 초음파 변환기의 멤브레인을 구성하게 된다. 그리고, 상기 돌출부(310a)는 캐비티들(350)을 형성하는 동시에 제1 기판(321)을 지지하게 된다.

[0045] 도 9를 참조하면, 상기 비아홀(311)의 내벽에 제1 전극층(331')을 형성하고, 상기 도전성 기판(310)의 하면 상에 제2 전극(332)을 형성한다. 구체적으로, 상기 도전성 기판(310)의 하면에 형성된 제3 산화물층(312)을 패터닝하여 도전성 기판(310)의 하면 일부를 노출시킨다. 이어서, 상기 비아홀(311)의 내벽 및 도전성 기판(310)의 하면에 전극 물질층(미도시)을 증착한 다음, 이를 패터닝하여 제1 전극층(331') 및 제2 전극(332)을 형성한다. 이에 따라, 상기 제1 전극층(331')은 비아홀(111)의 측벽 및 상부벽 상에 형성되고, 상기 제2 전극(332)은 도전성 기판(310)의 하면에 접촉하도록 제3 산화물층(312) 상에 형성된다. 상기 제1 전극층(331')은 도전성 기판(310)의 하면 쪽에 연장되도록 형성될 수 있다. 상기 도전성 기판(310)은 일반적으로 비아홀(311)의 직경에 비하여 매우 두꺼운 두께(예를 들면, 대략 400㎛)를 가지므로, 상기 제1 전극층(331')은 도 13에 도시된 바와 같이 상기 비아홀(311)의 내벽에 불균일하게 증착될 수 있다. 이러한 제1 전극층(331') 및 제2 전극(332)은 예를 들면, Au 및 Cu 중 적어도 하나의 금속을 포함할 수 있다. 하지만, 이에 한정되는 것은 아니며, 이외에도 다양한 금속 물질을 포함할 수 있다.

[0046] 도 10을 참조하면, 상기 제2 기판(323) 및 상기 절연층(322)을 제거한 다음, 제1 기판(321)을 패터닝하여 비아홀(311)과 연통하는 관통공(321a)을 형성한다. 이러한 관통공(321a)을 통해 비아홀(311)의 상부벽에 형성된 제1 전극층(331')이 노출될 수 있다. 이어서, 도 11을 참조하면, 금속 시드층(metal seed layer,340')을 제1 전극층(331')과 접촉하도록 제1 기판(321) 상에 형성한다. 여기서, 상기 금속 시드층(340')은 후술하는 바와 같이 전해 도금을 위한 전기 신호가 인가되는 전극으로서의 역할을 하게 된다. 그리고, 상기 금속 시드층(340')을 덮도록 보호층(345)을 형성한다. 상기 보호층(345)은 전해 도금 과정에서 금속 시드층(340')의 상면 쪽에 도금이 진행되는 것을 방지하기 위한 것으로, 예를 들면, 절연 물질을 포함할 수 있다.

[0047] 도 12를 참조하면, 전해 도금 공정에 의해 비아홀(311) 내부를 금속으로 도금함으로써 제1 전극(331)을 형성한

다. 상기 제1 전극(331)은 비아홀(311) 내부를 채우도록 형성된다. 도 13은 전해 도금 공정에 의해 비아홀(311) 내부에 제1 전극(331)이 형성되는 과정을 보여주는 도면이다. 도 13을 참조하면, 전해 도금을 위한 전기 신호를 금속 시드층(340')에 인가하게 되면, 상기 비아홀(311) 상부벽에 형성된 제1 전극층(331')으로부터 도금이 진행되면서 비아홀(311) 내부가 순차적으로 금속으로 채워지게 된다. 이러한 전해 도금 공정이 완료되면 비아홀(311) 내부에는 금속으로 이루어진 제1 전극(331)이 형성된다. 상기 제1 전극(331)은 제1 전극층(331')과 마찬가지로, Au 및 Cu 중 적어도 하나의 금속을 포함할 수 있지만, 이에 한정되는 것은 아니다. 상기 제1 전극(331)은 도전성 기판(310)의 하면 쪽에 연장되게 형성될 수 있다.

[0048] 도 14를 참조하면, 상기 보호층(345)을 금속 시드층(340')으로부터 제거한 다음, 상기 금속 시드층(340')을 패터닝함으로써 상부 전극(340)을 형성한다. 여기서, 상기 상부 전극(340)은 제1 기판(321) 상에서 제1 전극(331)과 연결되도록 형성된다. 한편, 상기 상부 전극(340)은 보호층(345) 및 금속 시드층(340')을 제거한 다음, 상기 제1 기판(321) 상에 전극 물질층(미도시)을 형성하고 이를 패터닝함으로써 형성될 수도 있다.

[0049] 이상과 같이, 본 실시예에 따른 초음파 변환기의 제조방법에 따르면, 도전성 기판(310) 상에 웨이퍼(320)를 본딩하기 전에 미리 도전성 기판(310)에 비아홀(311)을 형성한다. 이에 따라, 식각에 따른 노치(notch)가 형성되지 않으므로, 상부 전극(340)과 제1 전극(331) 사이에 전기적 단선 문제가 발생되는 것을 방지할 수 있다. 또한, 도전성 기판(310)에 형성된 비아홀(311)의 내부를 도금 공정을 통해 제1 전극(331)으로 채움으로써 도전성 기판(310)에 구동 신호를 전달하기 위한 관통전극 기판이 별도로 요구되지 않아 제조 비용을 절감할 수 있다.

[0050] 도 15 내지 도 24는 다른 예시적인 실시예에 따른 초음파 변환기의 제조방법을 도시한 것이다. 이하에서는 전술한 실시예와 다른 점을 중심으로 설명하기로 한다.

[0051] 도 15를 참조하면, 도전성 기판(410)을 준비한 다음, 상기 도전성 기판(410) 상에 제1 산화물층(412) 및 산화 방지층(414)을 순차적으로 형성한다. 상기 도전성 기판(410)은 예를 들면 저저항 실리콘 기판을 포함할 수 있지만, 이에 한정되는 것은 아니다. 상기 제1 산화물층(412)은 예를 들면 실리콘 산화물을 포함할 수 있고, 상기 산화 방지층(414)은 예를 들면 실리콘 질화물을 포함할 수 있지만, 이에 한정되는 것은 아니다. 도 16을 참조하면, 상기 산화 방지층(414) 및 상기 제1 산화물층(412)을 패터닝하여 도전성 기판(410)의 상면 일부를 노출시킨다.

[0052] 도 17을 참조하면, 상면이 노출된 부분의 도전성 기판(410)을 관통하도록 비아홀(411)을 형성한다. 이어서, 도 18을 참조하면, 상기 도전성 기판(410)의 노출된 표면을 열 산화시킴으로서 돌출부(413)를 형성한다. 상기 돌출부(413)는 도전성 기판(410)의 산화물, 예를 들면 실리콘 산화물을 포함할 수 있다. 그리고, 상기 비아홀(411)은 돌출부(413) 및 도전성 기판(410)를 관통하도록 형성되며, 상기 비아홀(411)의 내벽 및 상기 도전성 기판(410)의 하면 상에는 제2 산화물층(413')이 형성된다. 여기서, 상기 돌출부(413) 및 상기 제2 산화물층(413')은 예를 들면 실리콘 산화물을 포함할 수 있다. 이상에서는 도전성 기판(410) 상에 제1 산화물층(412) 및 산화 방지층(414)을 순차적으로 형성한 다음, 산화 방지층(414) 및 제1 산화물층(412)을 패터닝하고, 도전성 기판(410)을 열 산화 시키는 경우가 설명되었다. 한편, 도면에는 도시되어 있지 않으나, 도전성 기판(410) 상에 산화 방지층(414)을 형성한 다음, 상기 산화 방지층(414)을 패터닝하고, 상기 도전성 기판(410)을 열 산화시키는 것도 가능하다. 이 경우, 상기 돌출부(413) 내측의 도전성 기판(410) 상에는 산화 방지층(414)만 형성되게 된다.

[0053] 도 19를 참조하면, 상기 도전성 기판(410) 상에 형성된 돌출부(413)의 상면에 웨이퍼(420)를 본딩한다. 여기서, 상기 웨이퍼(420)는 제1 기판(421), 절연층(422) 및 제2 기판(423)이 순차적으로 적층된 구조를 가질 수 있다. 예를 들면, 상기 웨이퍼(420)는 제1 실리콘 기판, 절연층 및 제2 실리콘 기판이 순차적으로 적층된 SOI 웨이퍼가 될 수 있다. 여기서, 상기 돌출부(413)의 상면과 상기 웨이퍼(420)의 제1 기판(421) 사이의 접합은 예를 들면 실리콘 다이렉트 본딩(SDB)에 의해 수행될 수 있지만, 이에 한정되는 것은 아니다. 이에 따라, 상기 웨이퍼(420)는 도전성 기판(410) 상에 형성된 캐비티들(450)을 덮게 되고, 상기 제1 기판(421)은 초음파 변환기의 멤브레인을 구성하게 된다. 그리고, 상기 돌출부(413)는 캐비티들(450)을 형성하는 동시에 제1 기판(421)을 지지하게 된다.

[0054] 도 20을 참조하면, 상기 비아홀(411)의 내벽에 제1 전극층(431')을 형성하고, 상기 도전성 기판(410)의 하면에 제2 전극(432)을 형성한다. 구체적으로, 상기 도전성 기판(410)의 하면에 형성된 제2 산화물층(413')을 패터닝하여 도전성 기판(410)의 하면 일부를 노출시킨다. 이어서, 상기 비아홀(411)의 내벽 및 도전성 기판(410)의 하면에 전극 물질층(미도시)을 증착한 다음, 이를 패터닝하여 제1 전극층(431') 및 제2 전극(432)을 형성한다. 이

에 따라, 상기 제1 전극층(431')은 비아홀(411)의 측벽 및 상부벽 상에 형성되고, 상기 제2 전극(432)은 도전성 기판(410)의 하면에 접촉하도록 제2 산화물층(413') 상에 형성된다. 상기 제1 전극층(431')은 도전성 기판(410)의 하면 쪽에 연장되도록 형성될 수 있다. 상기 제1 전극층(431') 및 제2 전극(432)은 예를 들면, Au 및 Cu 중 적어도 하나의 금속을 포함할 수 있지만 이에 한정되는 것은 아니다.

[0055] 도 21을 참조하면, 제2 기판(433) 및 절연층(432)을 제거하고, 제1 기판(431)을 패터닝하여 비아홀(411)과 연통하는 관통공(421a)을 형성한다. 이러한 관통공(421a)을 통해 비아홀(411)의 상부벽 상에 형성된 제1 전극층(431')이 노출될 수 있다. 이어서, 도 22를 참조하면, 금속 시드층(440')을 제1 전극층(431')과 접촉하도록 제1 기판(421) 상에 형성한 다음, 상기 금속 시드층(440')을 덮도록 보호층(445)을 형성한다. 상기 보호층(445)은 전해 도금 과정에서 금속 시드층(440')의 상면이 도금되는 것을 방지하기 위한 것으로, 예를 들면 절연 물질을 포함할 수 있다.

[0056] 도 23를 참조하면, 전해 도금 공정에 의해 금속 시드층(440') 및 제1 전극층(431')을 통해 비아홀(411)의 내부를 금속으로 도금함으로써 제1 전극(431)을 형성한다. 여기서, 상기 제1 전극(431)은 비아홀(411)의 내부를 채우도록 형성된다. 구체적으로, 상기 금속 시드층(440')에 전해 도금을 위한 전기 신호를 인가하게 되면, 상기 비아홀(411)의 상부벽에 형성된 제1 전극층(431')으로부터 도금이 진행되면서 비아홀(411)의 내부를 순차적으로 금속으로 채우게 된다. 이러한 전해 도금 공정이 완료되면 비아홀(411) 내부에는 금속으로 도금된 제1 전극(431)이 형성된다. 상기 제1 전극(431)은 제1 전극층(431')과 마찬가지로, Au 및 Cu 중 적어도 하나의 금속을 포함할 수 있지만, 이에 한정되는 것은 아니다. 상기 제1 전극(431)은 도전성 기판(410)의 하면 쪽에 연장되게 형성될 수 있다.

[0057] 도 24를 참조하면, 보호층(445)을 금속 시드층(440')으로부터 제거한 다음, 상기 금속 시드층(440')을 패터닝함으로써 상부 전극(440)을 형성한다. 상기 상부 전극(440)은 제1 기판(421) 상에서 제1 전극(431)과 연결되도록 형성될 수 있다. 한편, 상기 상부 전극(440)은 보호층(445) 및 금속 시드층(440')을 제거한 다음, 상기 제1 기판(421) 상에 전극 물질층(미도시)을 형성하고 이를 패터닝함으로써 형성될 수도 있다.

[0058] 본 실시예에 따른 초음파 변환기의 제조방법은 전술한 실시예에서와 같이, 도전성 기판(410) 상에 웨이퍼(420)를 본딩하기 전에 미리 도전성 기판(410)에 비아홀(411)을 형성함으로써 상부 전극(440)과 제1 전극(431) 사이에 발생될 수 있는 전기적 단선 문제를 해결할 수 있다. 또한, 도전성 기판(410)을 관통하는 비아홀(411)의 내부를 도금 공정을 통해 제1 전극(431)으로 채움으로써 관통전극 기판이 별도로 요구되지 않아 제조 비용을 절감할 수 있다.

[0059] 이상에서 예시적인 실시예들을 통하여 기술적 내용을 설명하였으나, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 타 실시예가 가능하다는 점을 이해할 것이다.

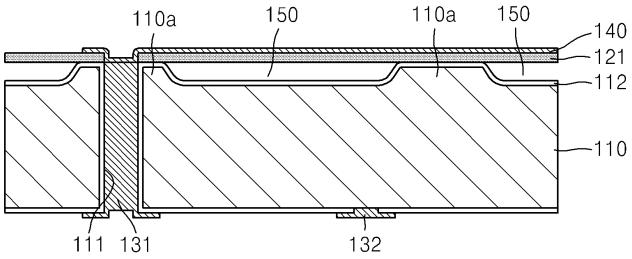
부호의 설명

[0060]

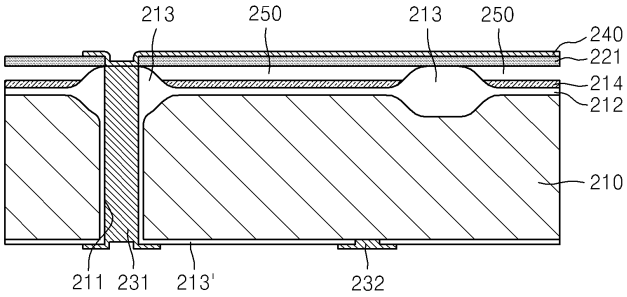
110,210,310,410... 도전성 기판	110a,213,310a,413... 돌출부
111,211,311,411... 비아홀	
112,212,213',315',315",312,412,413'... 산화물층	
121,221... 멤브레인	131,231,331,431... 제1 전극
132,232,332,432... 제2 전극	140,240,340,440... 상부전극
150,250,350,450... 캐비티	320,420... 웨이퍼
321,421... 제1 기판	321a,421a... 관통공
322.422... 절연층	323,423... 제2 기판
331',431'... 제1 전극층	340',440'... 금속 시드층
345,445... 보호층	414... 산화 방지층

도면

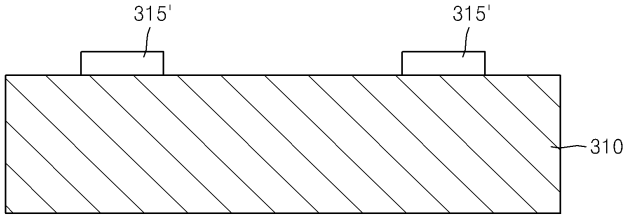
도면1



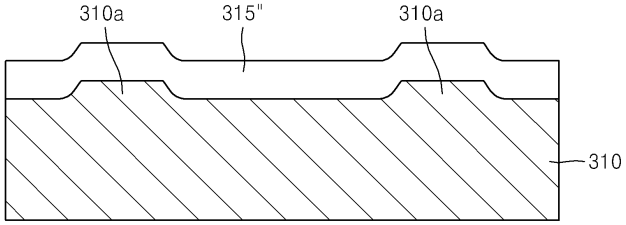
도면2



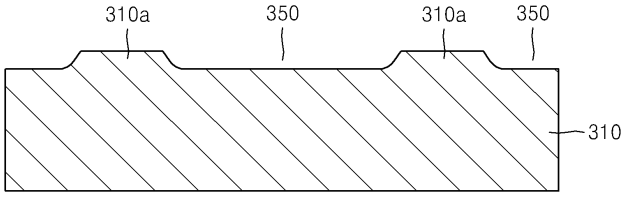
도면3



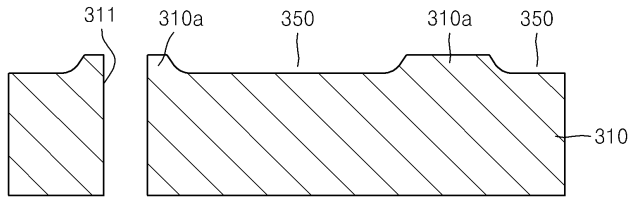
도면4



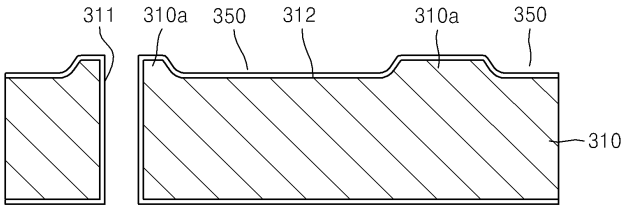
도면5



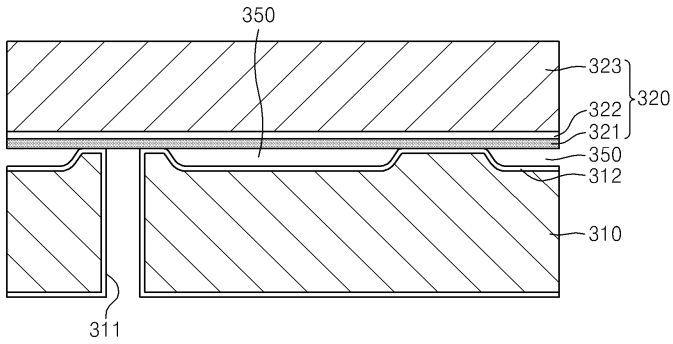
도면6



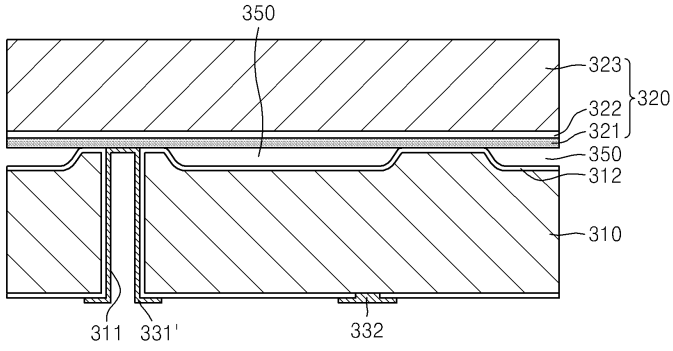
도면7



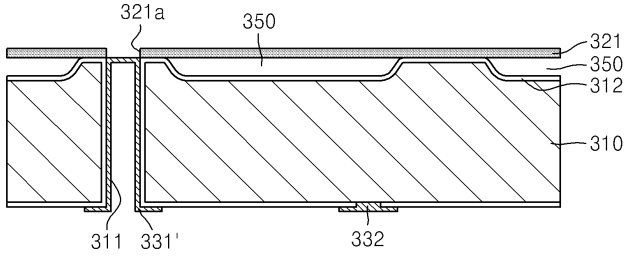
도면8



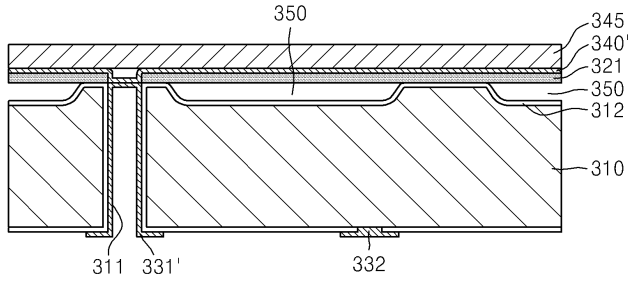
도면9



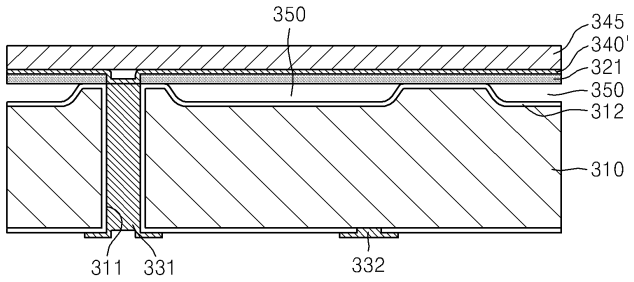
도면10



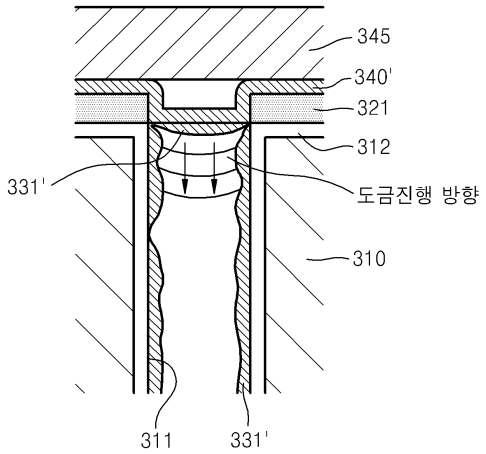
도면11



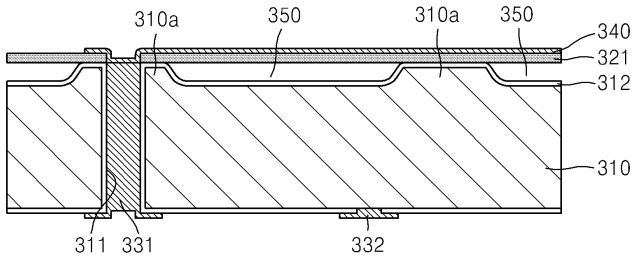
도면12



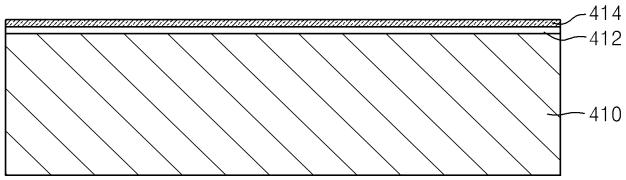
도면13



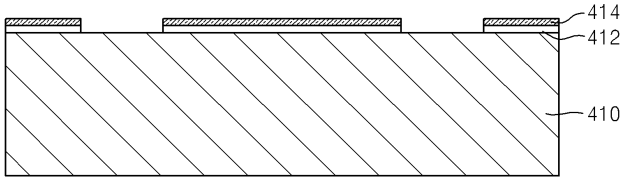
도면14



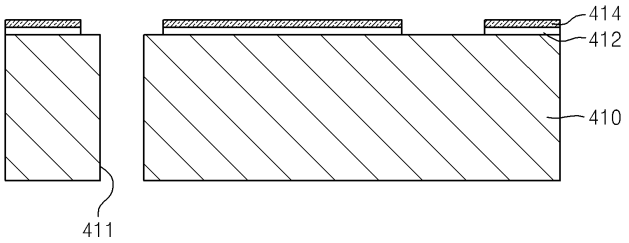
도면15



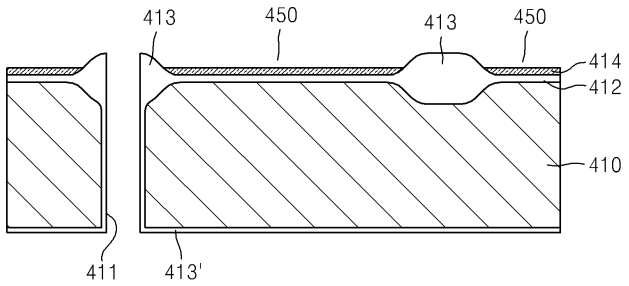
도면16



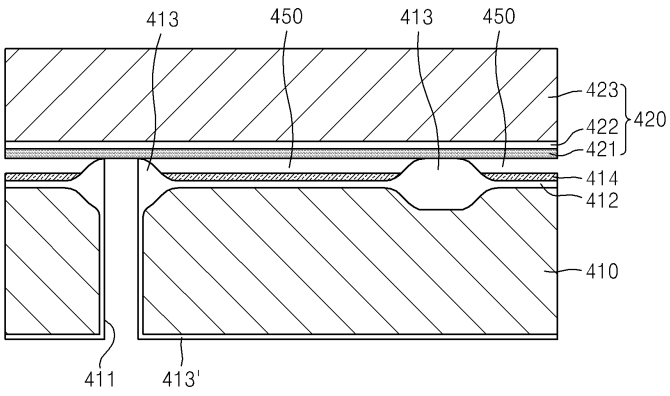
도면17



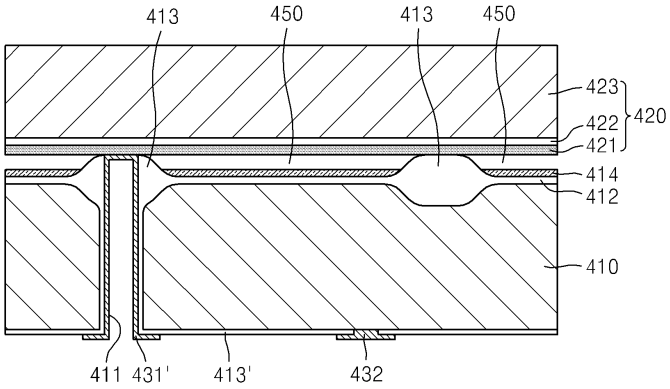
도면18



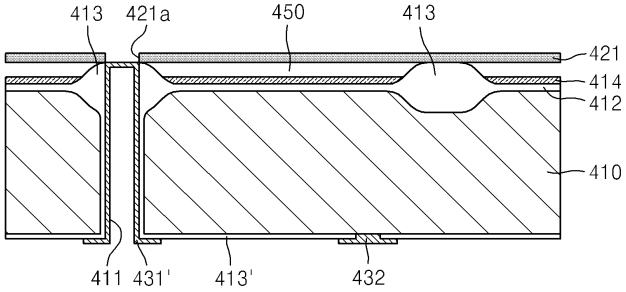
도면19



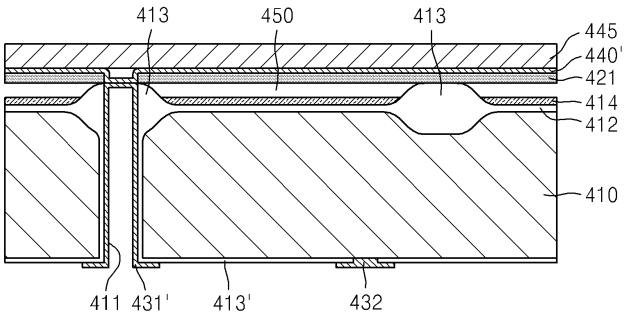
도면20



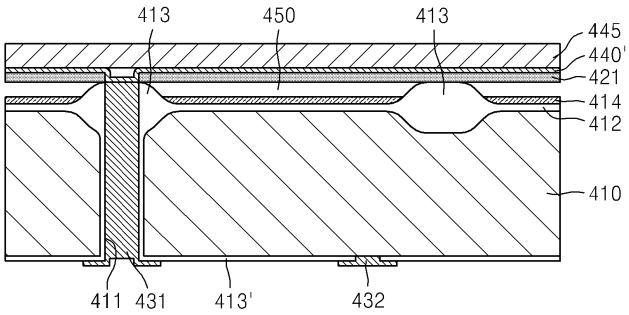
도면21



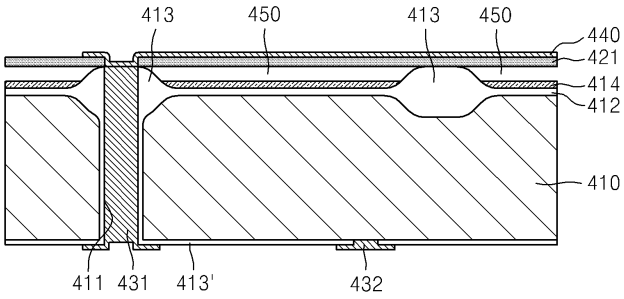
도면22



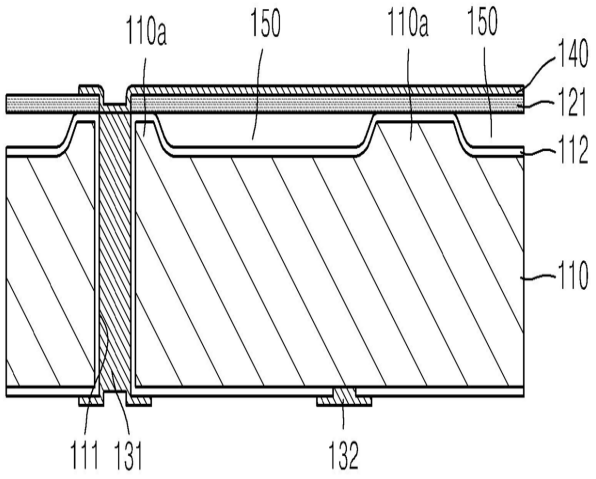
도면23



도면24



专利名称(译)	超声换能器及其制造方法		
公开(公告)号	KR101851569B1	公开(公告)日	2018-04-24
申请号	KR1020120136553	申请日	2012-11-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	HONG SEOG WOO 홍석우		
发明人	홍석우		
IPC分类号	H04R19/00 A61B8/00 G01N29/24		
CPC分类号	B81C1/00158 B06B1/0292 B81B2201/0271 B81B2207/096 B81C1/00095 G01N29/2406		
其他公开文献	KR1020140068717A		
外部链接	Espacenet		

摘要(译)

公开了一种超声换能器及其制造方法。所公开的超声换能器包括：多个突起，设置成在导电基板上彼此间隔开;通孔，形成为穿透突起和导电基板中的至少一个;以及通孔，填充有通孔，第一电极，设置在导电基板的下表面上;膜，设置在突起上，以在导电基板和第一电极之间形成多个空腔;并提供上电极。专利号10-1851569