



(19) 대한민국특허청(KR)

(12) 등록특허공보(B1)

(45) 공고일자 2018년09월04일

(11) 등록번호 10-1894393

(24) 등록일자 2018년08월28일

(51) 국제특허분류(Int. Cl.)

A61B 8/00 (2006.01) *G01N 29/00* (2006.01)

(21) 출원번호 10-2011-0145157

(22) 출원일자 2011년12월28일

심사청구일자 2016년12월28일

(65) 공개번호 10-2013-0076530

(43) 공개일자 2013년07월08일

(56) 선행기술조사문헌

US20090122651 A1*

(뒷면에 계속)

(73) 특허권자

삼성전자주식회사

경기도 수원시 영통구 삼성로 129 (매탄동)

(72) 발명자

정병길

경기도 안양시 동안구 귀인로 237 204동 904호 (평촌동, 초원대림아파트)

홍석우

경기도 용인시 수지구 성북1로 157 105동 1602호
(성북동, 버들치마을경남아너스빌1차아파트)

(뒷면에 계속)

(74) 대리인

리앤목특허법인

전체 청구항 수 : 총 16 항

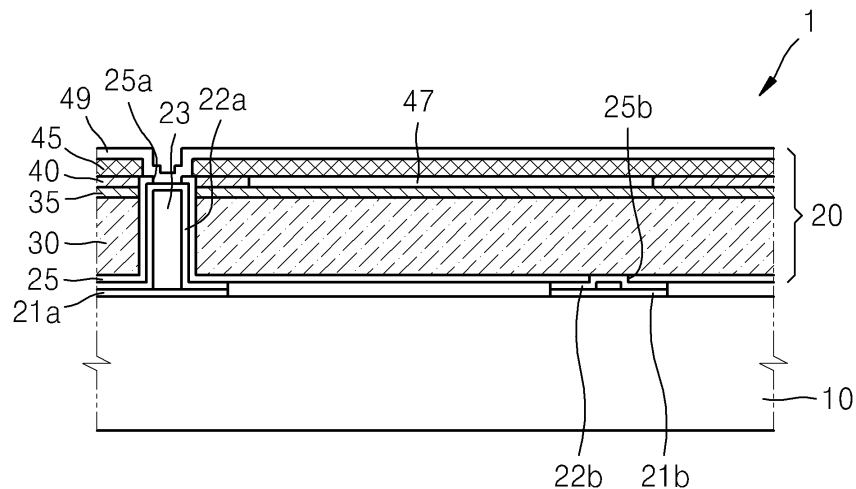
심사관 : 한재균

(54) 발명의 명칭 초음파 변환기 구조물, 초음파 변환기 및 초음파 변환기의 제조 방법

(57) 요약

초음파 변환기 구조물, 초음파 변환기 및 초음파 변환기의 제조 방법이 개시된다. 개시된 초음파 변환기 구조물은 구동 회로를 포함하는 구동 웨이퍼와, 상기 구동 웨이퍼 상에 구비되고, 비아홀이 형성된 제1웨이퍼와, 상기 제1웨이퍼로부터 이격되게 배치된 제2 웨이퍼를 포함하는 초음파 변환기 웨이퍼를 포함한다.

대표도 - 도1



(72) 발명자

김동균

경기도 수원시 장안구 경수대로976번길 22 131동
2005호 (조원동, 한일타운아파트)

정석환

경기도 수원시 영통구 봉영로1517번길 30 615동
1902호 (영통동, 신나무실6단지아파트)

신형재

경기도 성남시 분당구 중앙공원로 53 125동 703호
(서현동, 시범단지삼성. 한신아파트)

(56) 선행기술조사문헌

US20080296708 A1

US20080048211 A1

JP2007229328 A

US6441481 B1

*는 심사관에 의하여 인용된 문헌

명세서

청구범위

청구항 1

삭제

청구항 2

삭제

청구항 3

삭제

청구항 4

삭제

청구항 5

삭제

청구항 6

삭제

청구항 7

삭제

청구항 8

삭제

청구항 9

구동 회로를 포함하는 제1기관; 및

상기 제1기관 상에 구비된 제1절연층;

상기 제1절연층 상에 구비되고, 비아홀을 가진 제2기관;

상기 제2기관 상에 서로 이격되게 구비된 지지부;

상기 지지부에 의해 지지되고, 상기 제2기관으로부터 이격되게 배치된 박막; 및

상기 제2기관과 박막 사이에 형성된 캐비티;를 포함하고,

상기 제1기관과 제2기관이 상기 제1절연층을 사이에 두고 직접 결합되는 초음파 변환기.

청구항 10

제9항에 있어서,

상기 제1기관은 ASIC(Application Specific Integrated Circuits) 기관인 초음파 변환기.

청구항 11

제9항에 있어서,

상기 제2기관은 저저항 실리콘 기관인 초음파 변환기.

청구항 12

제9항에 있어서,
상기 제2기관은 실리콘 기관인 초음파 변환기.

청구항 13

제9항 내지 제12항 중 어느 한 항에 있어서,
상기 제1기관과 제2기관은 공용 접합 또는 폴리머 접합되는 초음파 변환기.

청구항 14

제9항 내지 제12항 중 어느 한 항에 있어서,
상기 제1기관과 제2기관은 각각 복수 개의 연결부를 포함하고, 상기 연결부는 Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 으로 이루어진 그룹으로부터 선택된 적어도 하나의 물질로 형성된 초음파 변환기.

청구항 15

제1웨이퍼 상에 제1절연층을 증착하는 단계;
상기 제1절연층을 패터닝하여 갭을 형성하는 단계;
제2웨이퍼 상에 제2절연층을 증착하는 단계;
상기 제1웨이퍼와 제2웨이퍼를 상기 제1절연층과 제2절연층이 마주보도록 하여 결합하는 단계;
상기 제2웨이퍼에 비아홀을 형성하는 단계;
상기 제2웨이퍼의 노출면에 제3절연층을 증착하는 단계;
상기 제3절연층 상에 금속층을 형성하는 단계;
상기 금속층을 패터닝하여 제1연결부와 제2연결부를 형성하는 단계; 및
상기 제1연결부와 제2연결부에 각각 대응되는 제3연결부와 제4연결부와, 구동회로를 포함하는 제3웨이퍼를 준비하는 단계;
상기 제3웨이퍼를 제2웨이퍼에 결합하는 단계;를 포함하는 초음파 변환기 제조 방법.

청구항 16

제15항에 있어서,
상기 제1웨이퍼는 제1실리콘층, 절연층, 및 제2실리콘층을 포함하는SOI(Silicon On Insulator) 웨이퍼인 초음파 변환기 제조 방법.

청구항 17

제16항에 있어서,
상기 제2웨이퍼와 제3웨이퍼를 결합한 후, 상기 SOI(Silicon On Insulator) 웨이퍼의 절연층과 제2실리콘층을 제거하는 단계를 더 포함하는 초음파 변환기 제조 방법.

청구항 18

제15항에 있어서,
상기 제1절연층은 SiO₂로 형성되는 초음파 변환기 제조 방법.

청구항 19

제15항에 있어서,

상기 제2웨이퍼는 저저항 실리콘 웨이퍼로 형성되는 초음파 변환기 제조 방법.

청구항 20

제15항에 있어서,

상기 비아홀을 형성하기 전에 제2웨이퍼를 폴리싱하는 단계를 더 포함하는 초음파 변환기 제조 방법.

청구항 21

제15항에 있어서,

제1웨이퍼와 제2웨이퍼를 실리콘 직접 본딩(Silicon Direct Bonding) 방법에 의해 결합하는 초음파 변환기 제조 방법.

청구항 22

제15항 내지 제21항 중 어느 한 항에 있어서,

상기 제2웨이퍼와 제3웨이퍼를 공융 접합(eutectic bonding) 또는 폴리머 접합(polymer bonding)에 의해 결합하는 초음파 변환기 제조 방법.

청구항 23

제15항 내지 제21항 중 어느 한 항에 있어서,

상기 제3웨이퍼는 ASIC(Application Specific Integrated Circuits) 웨이퍼인 초음파 변환기 제조 방법.

청구항 24

제15항 내지 제21항 중 어느 한 항에 있어서,

상기 제1웨이퍼, 제2웨이퍼 및 제3웨이퍼가 결합된 상태에서 칩 단위로 절단하는 단계를 더 포함하는 초음파 변환기 제조 방법.

발명의 설명

기술 분야

[0001] 본 발명의 실시예는 초음파 변환기 구조물, 초음파 변환기 및 초음파 변환기의 제조 방법에 관한 것이다.

배경 기술

[0002] 초음파 변환기(ultrasonic transducer, MUT)는 전기적 신호를 초음파 신호로 변환하거나, 반대로 초음파 신호를 전기적 신호로 변환할 수 있는 장치이다. 초음파 변환기는 예를 들어, 의료 영상 진단 기기에 사용되는데, 비침습적(non-invasive)으로 신체의 조직이나 기관의 사진이나 영상을 얻을 수 있다. 초음파 변환기는 그 변환 방식에 따라서, 압전형 초음파 변환기(piezoelectric micromachined ultrasonic transducer, pMUT), 정전 용량형 초음파 변환기(capacitive micromachined ultrasonic transducer, cMUT), 자기형 초음파 변환기(magnetic micromachined ultrasonic transducer, mMUT) 등으로 나눌 수 있다. 그 중에 정전 용량형 초음파 변환기가 많이 사용된다.

발명의 내용

해결하려는 과제

[0003] 본 발명의 실시예는 구조가 단순화된 초음파 변환기 구조물을 제공한다.

[0004] 본 발명의 실시예는 구조가 단순화된 초음파 변환기를 제공한다.

[0005] 본 발명의 실시예는 공정이 간단하게 된 초음파 변환기의 제조 방법을 제공한다.

과제의 해결 수단

- [0006] 본 발명의 실시예에 따른 초음파 변환기 구조물은, 구동 회로를 포함하는 구동 웨이퍼; 및 상기 구동 웨이퍼 상에 구비된 것으로, 비아홀이 형성된 제1웨이퍼와, 상기 제1웨이퍼 상에 형성된 제1절연층 및 상기 제1절연층으로부터 이격되게 배치된 제2 웨이퍼, 상기 제1절연층과 제2 웨이퍼 사이의 캐비티를 포함하는 초음파 변환기 웨이퍼;를 포함한다.
- [0007] 상기 구동 웨이퍼는 ASIC(Application Specific Integrated Circuits) 웨이퍼일 수 있다.
- [0008] 상기 제1웨이퍼는 저저항 실리콘 웨이퍼일 수 있다.
- [0009] 상기 제2웨이퍼는 실리콘 웨이퍼일 수 있다.
- [0010] 상기 제2웨이퍼는 SOI 웨이퍼일 수 있다.
- [0011] 상기 초음파 변환기 웨이퍼가 상기 구동 웨이퍼 상에 직접 결합될 수 있다.
- [0012] 상기 구동 웨이퍼와 초음파 변환기 웨이퍼는 공용 접합 또는 폴리머 접합될 수 있다.
- [0013] 상기 구동 웨이퍼와 초음파 변환기 웨이퍼는 각각 복수 개의 연결부를 포함하고, 상기 연결부는 Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 으로 이루어진 그룹으로부터 선택된 적어도 하나 이상의 물질 조합으로 형성될 수 있다.
- [0014] 본 발명의 일 실시예에 따른 초음파 변환기는, 구동 회로를 포함하는 제1기판; 및 상기 제1기판 상에 구비된 제1절연층; 상기 제1절연층 상에 구비되고, 비아홀을 가진 제2기판; 상기 제2기판 상에 서로 이격되게 구비된 지지부; 상기 지지부에 의해 지지되고, 상기 제2기판으로부터 이격되게 배치된 박막; 및 상기 제2기판과 박막 사이에 형성된 캐비티;를 포함하고, 상기 제1기판과 제2기판이 상기 제1절연층을 사이에 두고 직접 결합될 수 있다.
- [0015] 상기 제1기판은 ASIC(Application Specific Integrated Circuits) 기판일 수 있다.
- [0016] 상기 제2기판은 저저항 실리콘 기판일 수 있다.
- [0017] 상기 제2기판은 실리콘 기판일 수 있다.
- [0018] 상기 제1기판과 제2기판은 공용 접합 또는 폴리머 접합될 수 있다.
- [0019] 본 발명의 일 실시예에 따른 초음파 변환기 제조 방법은, 제1웨이퍼 상에 제1절연층을 증착하는 단계; 상기 제1절연층을 패터닝하여 갭을 형성하는 단계; 제2웨이퍼 상에 제2절연층을 증착하는 단계; 상기 제1웨이퍼와 제2웨이퍼를 상기 제1절연층과 제2절연층이 마주보도록 하여 결합하는 단계; 상기 제2웨이퍼에 비아홀을 형성하는 단계; 상기 제2웨이퍼의 노출면에 제3절연층을 증착하는 단계; 상기 제3절연층 상에 금속층을 형성하는 단계; 상기 금속층을 패터닝하여 제1연결부와 제2연결부를 형성하는 단계; 및 상기 제1연결부와 제2연결부에 각각 대응되는 제3연결부와 제4연결부와, 구동회로를 포함하는 제3웨이퍼를 준비하는 단계; 상기 제3웨이퍼를 제2웨이퍼에 결합하는 단계;를 포함할 수 있다.
- [0020] 상기 제1웨이퍼는 제1실리콘층, 절연층, 및 제2실리콘층을 포함하는 SOI(Silicon On Insulator) 웨이퍼일 수 있다.
- [0021] 상기 제2웨이퍼와 제3웨이퍼를 결합한 후, 상기 SOI(Silicon On Insulator) 웨이퍼의 제2실리콘층과 절연층을 제거하는 단계를 더 포함할 수 있다.
- [0022] 상기 제1절연층은 SiO₂로 형성될 수 있다.
- [0023] 상기 제2웨이퍼는 저저항 실리콘 웨이퍼로 형성될 수 있다.
- [0024] 상기 비아홀을 형성하기 전에 제2웨이퍼를 폴리싱하는 단계를 더 포함할 수 있다.
- [0025] 제1웨이퍼와 제2웨이퍼를 실리콘 직접 본딩(Silicon Direct Bonding) 방법에 의해 결합할 수 있다.
- [0026] 상기 제2웨이퍼와 제3웨이퍼를 공용 접합(eutectic bonding) 또는 폴리머 접합(polymer bonding)에 의해 결합할 수 있다.
- [0027] 상기 제3웨이퍼는 ASIC(Application Specific Integrated Circuits) 웨이퍼일 수 있다.
- [0028] 상기 제1웨이퍼, 제2웨이퍼 및 제3웨이퍼가 결합된 상태에서 칩 단위로 절단할 수 있다.

도면의 간단한 설명

- [0029] 도 1은 본 발명의 일 실시예에 따른 초음파 변환기 구조물의 단면도를 도시한 것이다.
- 도 2는 본 발명의 일 실시예에 따른 초음파 변환기의 단면도를 도시한 것이다.
- 도 3a 내지 도 3f는 본 발명의 실시예에 따른 초음파 변환기 제조 방법을 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0030] 이하, 본 발명의 실시예에 따른 초음파 변환기 및 초음파 변환기의 제조 방법에 대해 첨부된 도면을 참조하여 상세히 설명한다. 도면에서 동일한 참조번호는 동일한 구성 요소를 지칭하며, 각 구성 요소의 크기나 두께는 설명의 편의를 위해 과장되어 있을 수 있다. 한편, 이하에 설명되는 실시예는 단지 예시적인 것에 불과하며, 이러한 실시예들로부터 다양한 변형이 가능하다. 예를 들면, 한 층이 기판이나 다른 층의 "위", "상부" 또는 "상"에 구비된다고 설명될 때, 그 층은 기판이나 다른 층에 직접 접하면서 위에 존재할 수도 있고, 그 사이에 또 다른 층이 존재할 수도 있다.
- [0031] 도 1을 참조하면, 초음파 변환기 구조체(1)는 구동 웨이퍼(10)와 상기 구동 웨이퍼(10)에 결합된 초음파 변환기 웨이퍼(20)를 포함할 수 있다. 상기 초음파 변환기 웨이퍼(20)는 상기 구동 웨이퍼(10) 상에 결합될 수 있다. 상기 구동 웨이퍼(10) 및 초음파 변환기 웨이퍼(20)는 공융 접합(eutectic bonding) 또는 전도성 폴리머를 사용하는 폴리머 접합에 의해 서로 결합될 수 있다. 예를 들어, 상기 초음파 변환기 웨이퍼(20)는 상기 구동 웨이퍼(10) 상에 직접 접촉되어 결합될 수 있다.
- [0032] 상기 구동 웨이퍼(10)는 예를 들어, ASIC(Application Specific Integrated Circuits) 웨이퍼로 형성될 수 있으며, 예를 들어 HV Pulser(High Voltage Pulser), Preamp, 트랜지스터 스위치 등과 같은 회로 소자들을 포함할 수 있다.
- [0033] 상기 초음파 변환기 웨이퍼(20)는 제1웨이퍼(30)와, 상기 제1웨이퍼와 마주보게 배치되고 서로 이격되게 배치된 제2웨이퍼(45)를 포함할 수 있다. 상기 제1웨이퍼(30) 상에 상기 제2웨이퍼(45)가 지지부(40)에 의해 지지되고, 제1웨이퍼(30) 상에 제1절연층(35)이 구비될 수 있다. 상기 제1절연층(35)과 제2웨이퍼(45) 사이에 캐비티(47)가 형성될 수 있다. 상기 지지부(40)에 의해 캐비티(47)의 간극이 결정될 수 있다. 상기 캐비티(47) 내부는 진공 상태를 유지할 수 있다.
- [0034] 상기 제1웨이퍼(30)는 도전성 재질로 형성될 수 있으며, 예를 들어 실리콘으로 이루어지고, 그 두께는 수십 μm 일 수 있다. 예를 들어 제1웨이퍼(30)의 두께는 10 μm 내지 90 μm 일 수 있다. 예를 들어, 제1웨이퍼(30)는 10 μm 내지 50 μm 일 수 있다. 제1웨이퍼(30)는 저저항 실리콘으로 형성될 수 있으며, 예를 들어 고농도로 도핑되어 저저항을 가질 수 있다. 제1웨이퍼(30)는 이와 같이 저저항을 가지도록 형성되어 하부 전극으로 사용될 수 있다.
- [0035] 상기 제2웨이퍼(45)는 박막으로 형성될 수 있으며, 제2웨이퍼(45) 상에 전극층(49)이 형성될 수 있다. 상기 전극층(49)이 상부 전극으로 사용될 수 있다. 상기 전극층(49)은 전도성 재료로 이루어질 수 있으며, 예를 들어, Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 또는 이들의 혼합물 등으로 이루어질 수 있다.
- [0036] 제2웨이퍼(45)를 지지하는 상기 지지부(40)는 절연체로 형성될 수 있다. 지지부(40)는 예를 들어, 산화물, 질화물 등을 포함할 수 있으며, 예를 들어 실리콘 산화물로 이루어질 수 있다. 상기 제1절연층(35)은 예를 들어, 산화물, 질화물 등을 포함할 수 있으며, 예를 들어 실리콘 질화물로 형성될 수 있다. 제1절연층(35)은 하부 전극으로 사용되는 제1웨이퍼(30)와 상부 전극으로 사용되는 전극층(49)이 서로 쇼트되는 것을 방지할 수 있다.
- [0037] 한편, 상기 제1웨이퍼(30)에는 비아홀(23)이 형성될 수 있다. 상기 비아홀(23)과 제1웨이퍼(30) 하부에 제2절연층(25)이 구비될 수 있다. 상기 제2절연층(25)에는 적어도 하나 이상의 관통홀이 형성될 수 있다. 예를 들어, 상기 비아홀(23)로부터 상기 전극층(49)으로 통하는 위치에 제1관통홀(25a)이 형성되고, 상기 제2웨이퍼(30)로 통하는 위치에 제2관통홀(25b)이 형성될 수 있다.
- [0038] 상기 비아홀(23)에 제1관통홀(25a)을 통해 전극층(49)과 구동 웨이퍼(10)가 전기적으로 연결되도록 하는 제1연결부(22a)가 구비되고, 상기 제2관통홀(25b)에 제1웨이퍼(30)와 구동 웨이퍼(10)가 전기적으로 연결되도록 하는 제2연결부(22b)가 구비될 수 있다. 그리고, 구동 웨이퍼(10) 상에 상기 제1연결부(22a)와 대응되는 제3연결부(21a)가 구비되고, 제2연결부(22b)와 대응되는 제4연결부(21b)가 구비될 수 있다. 상기 제1연결부 내지 제4연결부는 전극 패드로 사용될 수 있다. 상기 제1연결부 내지 제4연결부는 공융 접합용 금속으로 이루어질 수

있으며, 예를 들어, Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 또는 이들의 혼합물 등으로 이루어질 수 있다. 또는, 제1연결부 내지 제4연결부는 전도성 폴리머로 형성되어 폴리머 접합될 수 있다. 한편, 비아홀(23)은 전도성 재료 예를 들어, Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 또는 이들의 혼합물로 채워질 수도 있다.

[0039] 도 1은 웨이퍼 단위의 초음파 변환기 구조체를 도시한 것으로, 이러한 웨이퍼 단위의 초음파 변환기 구조체를 칩 단위로 절단하여 초음파 변환기를 얻을 수 있다.

[0040] 도 2는 칩 단위로 절단된 초음파 변환기(50)를 도시한 것이다.

[0041] 초음파 변환기(50)는 구동 회로를 포함하는 제1기판(52)과, 상기 제1기판(52) 상의 제2기판(60)과, 상기 제2기판(60)으로부터 이격되게 배치되고, 지지부(62)에 의해 지지된 박막(65)을 포함할 수 있다. 상기 지지부(62)는 절연체로 형성될 수 있다. 예를 들어, 지지부(62)는 질화물 또는 산화물로 형성될 수 있으며, 예를 들어, SiO_2 로 형성될 수 있다.

[0042] 상기 제2기판(60)은 도전성 재료로 형성될 수 있으며, 예를 들어 실리콘으로 형성될 수 있다. 제2기판(60)은 저저항 실리콘으로 형성될 수 있으며, 예를 들어 고농도로 도핑되어 저저항을 가질 수 있다. 제2기판(60)은 이와 같이 저저항을 가지도록 형성되어 하부 전극으로 사용될 수 있다. 그리고, 상기 박막(65) 상에 상부 전극으로 사용되는 전극층(67)이 형성될 수 있다. 한편, 상기 제2기판(60)을 관통하는 비아홀(64)이 형성될 수 있다.

[0043] 상기 제1기판(52)과 제2기판(60) 사이에 제1절연층(55)이 구비될 수 있다. 상기 제1절연층(55)은 상기 비아홀(64)과 상기 제2기판(60)의 하면을 따라 배치될 수 있다. 상기 제1기판(52), 제1절연층(55) 및 제2기판(60)은 다른 층의 삽입 없이 순서대로 적층될 수 있다. 여기서, 제1기판(52)과 제2기판(60)의 전기적 접속을 위해, 제1기판(52)에 접촉된 제1연결부(53a)가 구비되고, 제2기판(60)에 접촉된 제2연결부(53b)가 구비될 수 있다. 상기 제2연결부(53b)는 제2기판(60)에 접촉되도록, 제1절연층(55)에 형성된 제1관통홀(55a)에 구비될 수 있다. 제1연결부(53a)와 접촉되는 제2연결부(53b)가 구비될 수 있다. 또한, 상기 제2기판(60) 상에 제2절연층(61)이 구비될 수 있다. 제1절연층(55)과 제2절연층(61)은 산화물 또는 질화물로 형성될 수 있으며, 예를 들어 SiO_2 로 형성될 수 있다. 상기 제2절연층(61)과 박막(65) 사이에 캐비티(63)가 형성되고, 상기 캐비티(63)의 간극은 지지부(62)의 두께에 의해 결정될 수 있다.

[0044] 상기 비아홀(64)에 제3연결부(70a)가 구비되고, 상기 제3연결부(70a)는 상기 제1절연층(55)의 하면으로까지 연장될 수 있다. 상기 비아홀(64) 쪽에 있는 제1절연층(55)에 제2관통홀(55b)이 형성되고, 상기 제2관통홀(55b)을 통해 제3연결부(70a)와 전극층(67)이 전기적으로 접속될 수 있다. 상기 제1기판(52)에는 제4연결부(70b)가 구비되고, 제4연결부(70b)가 상기 제3연결부(70a)와 결합될 수 있다.

[0045] 제1연결부 내지 제4연결부(53a)(53b)(70a)(70b)는 공용 접합용 금속으로 이루어질 수 있으며, 예를 들어, Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 또는 이들의 혼합물 등으로 이루어질 수 있다. 또는, 제1연결부 내지 제4연결부(53a)(53b)(70a)(70b)는 전도성 폴리머로 형성될 수 있다. 전극층(67)은 전도성 재료로 이루어질 수 있으며, 예를 들어, Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 또는 이들의 혼합물 등으로 이루어질 수 있다. 제1 및 2절연층은 산화물 또는 질화물 등으로 이루어질 수 있으며, 예를 들어, 실리콘 산화물 또는 실리콘 질화물로 이루어질 수 있다. 한편, 비아홀(64)은 전도성 재료 예를 들어, Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 또는 이들의 혼합물로 채워질 수도 있다.

[0046] 도 2에 도시된 초음파 변환기(50)의 동작에 대해 설명하면 다음과 같다. 먼저, 초음파 변환기(50)의 송신 동작에 대해 설명한다. 하부 전극인 제2기판(60)과 상부 전극인 전극층(67)에 DC 전압(미도시)이 인가되면, 박막(65)은 제2기판(60)과 전극층(67) 사이의 정전력과 박막(65)에 미치는 중력이 평형을 이루는 높이에 위치할 수 있다. 제2기판(60)과 전극층(67)에 DC 전압(미도시)이 인가된 상태에서, 제2기판(60)과 전극층(67)에 AC 전압을 인가하면 제2기판(60)과 전극층(67) 사이의 정전력 변화에 의해서 박막(65)이 진동할 수 있다. 그리고, 이 진동에 의해서 박막(65)으로부터 초음파 신호가 송신될 수 있다. 다음, 초음파 변환기의 수신 동작에 대해 설명한다. 제2기판(60)과 전극층(67)에 DC 전압(미도시)이 인가되면, 박막(65)은 제2기판(60)과 전극층(67) 사이의 정전력과 박막(65)에 미치는 중력이 평형을 이루는 높이에 위치할 수 있다. 제2기판(60)과 전극층(67)에 DC 전압(미도시)이 인가된 상태에서, 외부로부터 물리적 신호, 예를 들어, 음향 신호가 박막(65)에 입력되면, 제2기판(60)과 전극층(67) 사이의 정전력이 변할 수 있다. 이 변화된 정전력을 감지하여 외부로부터의 음향 신호를 수신할 수 있다.

[0047] 본 실시예에 따른 초음파 변환기(50)는 제1기판(52)과 제2기판(60)이 연결부를 통해 직접적으로 연결되고, 전기

적 경로가 최소화되므로 기생 성분 감소에 따라 수신 감도가 향상될 수 있다. 또한, 제1기판(52)과 제2기판(60)의 전기적 연결 부분들이 적으므로 장기 구동에 따른 신뢰성이 높아질 수 있다.

[0048] 다음은 본 발명의 실시예에 따른 초음파 변환기의 제조 방법에 대해 설명한다.

[0049] 도 3a를 참조하면, 제1웨이퍼(101) 상에 제1절연층(125)을 증착하고, 상기 제1절연층(125)을 패터닝하여 겹(127)을 형성한다. 상기 제1절연층(125)은 예를 들어, 산화물 또는 질화물로 형성될 수 있다. 산화물로는 예를 들어, SiO_2 가 사용될 수 있다. 제1절연층(125)이 패터닝되고 남은 구조물은 지지부로서 사용될 수 있으며, 상기 제1절연층(125)의 두께에 의해 겹(127)의 두께가 한정될 수 있다. 상기 제1웨이퍼(101)로는 예를 들어 SOI(Silicon On Insulator) 웨이퍼가 사용될 수 있다. SOI 웨이퍼는 제1실리콘층(110), 절연층(121), 제2실리콘층(123)을 포함할 수 있다.

[0050] 도 3b를 참조하면, 제2웨이퍼(130) 상에 제2절연층(132)을 증착하고, 도 3a에 도시된 구조물을 뒤집어 제1절연층(125)과 제2절연층(132)이 마주보도록 하여 본딩할 수 있다. 상기 제2웨이퍼(130)는 전도성 재질로 형성될 수 있으며, 하부 전극으로 사용될 수 있다. 상기 제2웨이퍼(130)는, 예를 들어, 전극으로의 사용을 위해 저저항 실리콘으로 형성될 수 있다. 도 3c를 참조하면, 상기 제1웨이퍼(101)와 제2웨이퍼(130)를 실리콘 직접 본딩(SDB: Silicon Direct Bonding) 공정을 이용하여 웨이퍼-투-웨이퍼(wafer-to-wafer) 본딩을 할 수 있다. 제1웨이퍼(101)와 제2웨이퍼(130)를 본딩함으로써 겹(127)이 캐비티(127a)로 전환될 수 있다.

[0051] 도 3c에 도시된 바와 같이, 제2웨이퍼(130)의 전기적 연결을 위해 제2웨이퍼(130)의 두께를 줄이도록 폴리싱을 할 수 있다. 두께가 줄어든 제2웨이퍼(130a)에 비아홀(140)을 형성한다. 도 3d를 참조하면, 상기 비아홀(140)은 제2실리콘층(121)까지 관통될 수 있다. 다음, 두께가 줄어든 제2웨이퍼(130a) 상에 제3절연층(142)을 증착한다. 상기 제3절연층(142)에 금속층을 증착하고 패터닝하여 제1연결부(145a)와 제2연결부(145b)를 형성할 수 있다. 도 3d에 도시된 구조물이 초음파 변환기 웨이퍼(148)가 될 수 있다.

[0052] 도 3e를 참조하면, 제3웨이퍼(150)가 준비될 수 있다. 제3웨이퍼(150)는 구동 회로를 포함하는 것으로, 예를 들어 ASIC(Application Specific Integrated Circuits) 웨이퍼로 형성될 수 있다. 구동 회로를 포함하는 웨이퍼를 제조하는 방법은 공지되어 있으므로 여기서는 상세한 설명을 생략한다. 상기 제3웨이퍼(150) 상에 제3연결부(151)와 제4연결부(152)를 형성할 수 있다. 상기 제1연결부 내지 제4연결부는 공용 접합용 금속으로 이루어질 수 있으며, 예를 들어, Au, Cu, Sn, Ag, Al, Pt, Ti, Ni, Cr 또는 이들의 혼합물 등으로 이루어질 수 있다. 또는, 상기 제1연결부 내지 제4연결부는 전도성 폴리머로 형성될 수 있다. 제3웨이퍼(150)와 초음파 변환기 웨이퍼(148)를 웨이퍼 레벨로 결합할 수 있다. 예를 들어, 제3웨이퍼(150)와 초음파 변환기 웨이퍼(148)를 공용 접합(Eutectic bonding) 또는 폴리머 접합에 의해 결합할 수 있다. 공용 접합은 예를 들어, Au/Sn 또는 Ag/Sn/Cu 접합에 의해 이루어질 수 있다. 이때, 상기 제1연결부(145a)와 제3연결부(151)가 결합되고, 제2연결부(145b)와 제4연결부(152)가 결합될 수 있다. 공용 접합은 금속과 금속을 공용 온도까지 가열 압착한 다음, 공용 온도 이하의 온도에서 경화시켜서 접합층을 형성하는 금속과 금속간의 접합 방법으로서, 매우 견고하고 신뢰성이 매우 높은 접합 방법 중의 하나이다.

[0053] 도 3f를 참조하면, 상기 제1웨이퍼(101)를 박막으로 만들어 줌으로써 제1웨이퍼(101) 박막이 진동하게 될 수 있다. 예를 들어, 상기 제1웨이퍼(101)가 SOI 웨이퍼일 때, 제1실리콘 웨이퍼(110)와 절연층(121)을 제거하여 제1웨이퍼를 박막으로 만들 수 있다. 그리고, 패터닝을 하여 비아홀에 있는 제1연결부(145a)가 노출되도록 할 수 있다. 그런 다음, 상기 제2실리콘 웨이퍼(123) 위에 전극층(160)을 증착할 수 있다. 전극층(160)을 증착시 상기 제1연결부(145a)와 전극층(160)이 접촉될 수 있다.

[0054] 도 3f에 도시된 웨이퍼 단위의 초음파 변환기 구조물을 칩 단위로 절단하여 초음파 변환기를 형성할 수 있다. 본 실시예에 따른 초음파 변환기 제조 방법은 구동 회로를 포함하는 제3웨이퍼(150)와 초음파 변환기 웨이퍼(101)를 웨이퍼 투 웨이퍼 결합 방식에 의해 결합함으로써, 칩단위로 결합하는 공정에 비해 공정을 간소화할 수 있다. 예를 들어, 칩단위로 결합하는 공정에서는 기계적인 강성을 유지해주고 전기적 신호의 원활한 흐름을 위해 TSV(Through Silicon Via) 웨이퍼가 필요했으며, 구동 회로 칩에, TSV 웨이퍼를 포함한 초음파 변환기 칩을 플립칩 본딩 했다. 하지만, 본 실시예에서는 이러한 공정을 생략할 수 있으므로 공정을 단순화할 수 있으며, 제조 비용을 절감할 수 있고, 수율을 향상할 수 있다.

[0055] 상기한 초음파 변환기 구조물, 초음파 변환기 및 그 제조 방법은 이해를 돕기 위하여 도면에 도시된 실시예를 참고로 설명되었으나, 이는 예시적인 것에 불과하며, 당해 분야에서 통상적 지식을 가진 자라면 이로부터 다양한 변형 및 균등한 다른 실시예가 가능하다는 점을 이해할 것이다. 따라서, 본 발명의 진정한 기술적 보호 범위

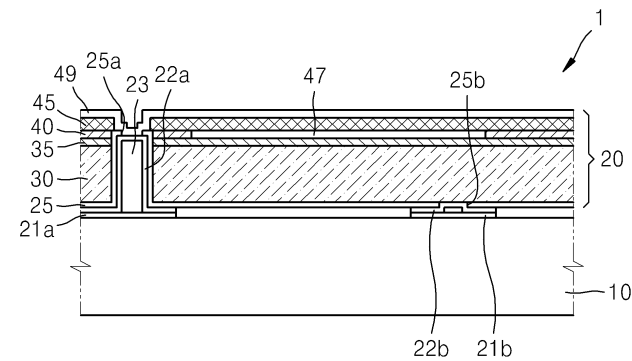
는 첨부된 특허청구범위에 의해서 정해져야 할 것이다.

부호의 설명

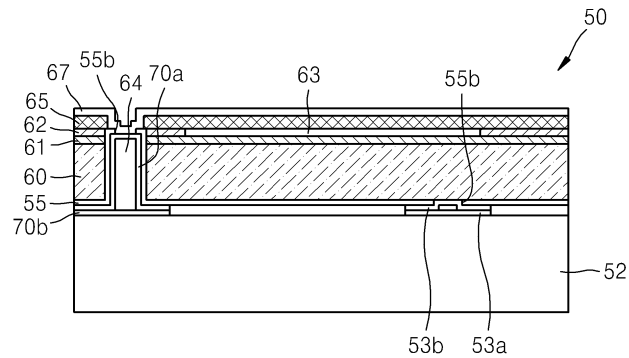
- [0056]
- | | |
|-----------------------|------------------|
| 10...구동 웨이퍼, | 20...초음파 변환기 웨이퍼 |
| 21a,21b,22a,22b...연결부 | 25,35...절연층 |
| 30...제1웨이퍼, | 40...지지부 |
| 49...전극층, | 50...초음파 변환기 |
| 52...제1기판, | 60...제2기판 |
| 63...캐비티 | 65...박막 |
| 101...제1웨이퍼, | 130...제2웨이퍼 |
| 140...비아홀 | 150...제3웨이퍼 |

도면

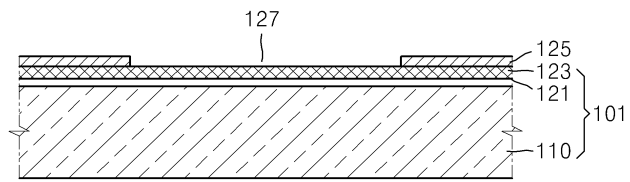
도면1



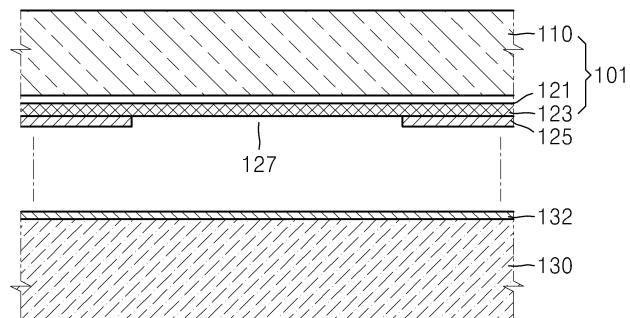
도면2



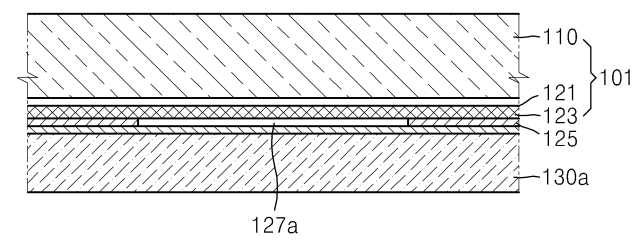
도면3a



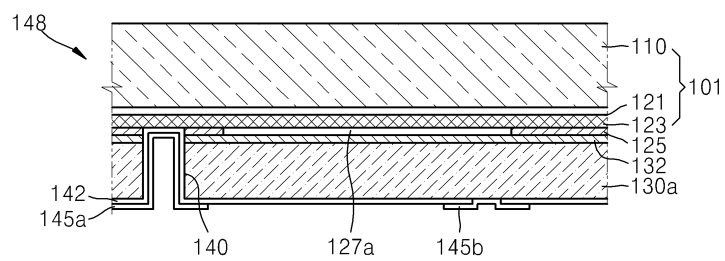
도면3b



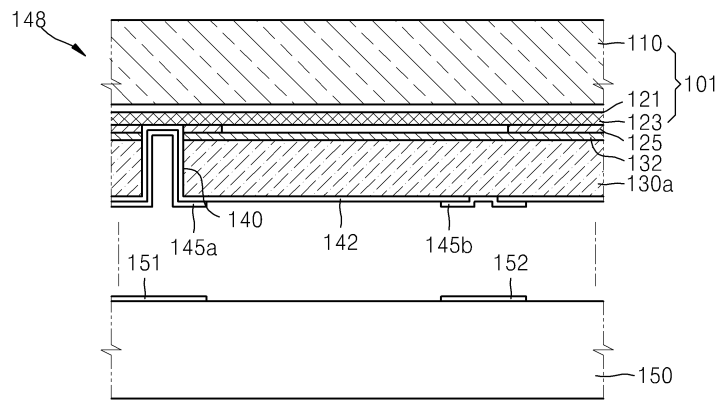
도면3c



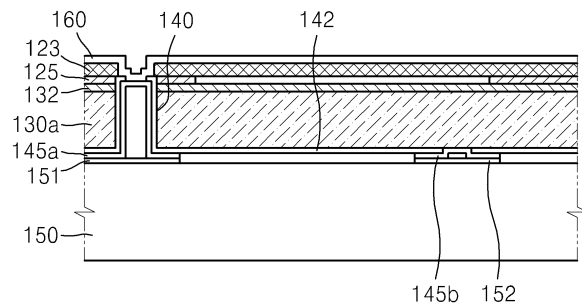
도면3d



도면3e



도면3f



专利名称(译)	超声换能器结构，超声换能器和超声换能器制造方法		
公开(公告)号	KR101894393B1	公开(公告)日	2018-09-04
申请号	KR1020110145157	申请日	2011-12-28
[标]申请(专利权)人(译)	三星电子株式会社		
申请(专利权)人(译)	三星电子有限公司		
当前申请(专利权)人(译)	三星电子有限公司		
[标]发明人	JEONG BYUNG GIL 정병길 HONG SEOG WOO 홍석우 KIM DONG KYUN 김동균 CHUNG SEOK WHAN 정석환 SHIN HYUNG JAE 신형재		
发明人	정병길 홍석우 김동균 정석환 신형재		
IPC分类号	A61B8/00 G01N29/00		
CPC分类号	B06B1/0292 Y10T29/49005		
其他公开文献	KR1020130076530A		
外部链接	Espacenet		

摘要(译)

公开了一种制造超声换能器结构的方法，超声换能器和超声换能器。所公开的超声换能器结构包括：驱动晶片，包括驱动电路；第一晶片，设置在驱动晶片上并具有通孔；以及超声换能器晶片，包括与第一晶片间隔开的第二晶片的。专利号10-1894393

