



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0103968
(43) 공개일자 2018년09월19일

- (51) 국제특허분류(Int. Cl.)
A61B 8/08 (2006.01) A61B 8/00 (2006.01)
G01S 15/89 (2006.01) G01S 7/52 (2006.01)
- (52) CPC특허분류
A61B 8/5207 (2013.01)
A61B 8/4494 (2013.01)
- (21) 출원번호 10-2018-7023097
- (22) 출원일자(국제) 2016년10월21일
심사청구일자 없음
- (85) 번역문제출일자 2017년08월10일
- (86) 국제출원번호 PCT/US2016/058033
- (87) 국제공개번호 WO 2017/123303
국제공개일자 2017년07월20일
- (30) 우선권주장
14/997,381 2016년01월15일 미국(US)

- (71) 출원인
버터플라이 네트워크, 인크.
미국 06437 코네티컷주 길포드 올드 윗필드 스트리트 530
- (72) 발명자
렐스턴, 타일러, 에스.
미국 06413 코네티컷주 클린턴 비치 파크 로드 56
- (74) 대리인
양영준, 김연송, 백만기

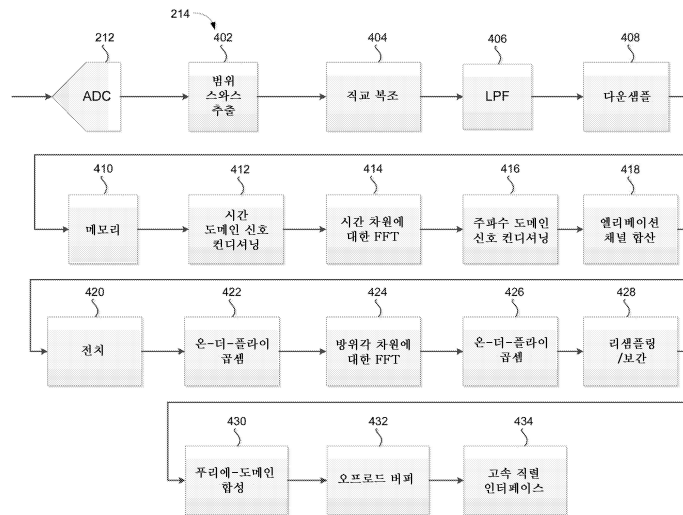
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 **초음파 신호 처리 회로와 관련 장치 및 방법**

(57) 요약

초음파 신호 처리 회로와 관련 장치 및 방법이 설명된다. 초음파 변환기 어레이에 의해 수행된 각자의 획득들에 대응하는 신호 샘플 그룹들이 푸리에 도메인으로 변환되는 것에 의해 그리고 하나 이상의 가중 함수의 적용을 통해 처리될 수 있다. 변환된 신호 그룹들은 이미지 형성에 사용될 수 있는 푸리에-합성된 신호 세트를 획득하기 위해 푸리에 도메인에서 서로 결합될 수 있다.

대표도



(52) CPC특허분류

G01S 15/8915 (2013.01)

G01S 15/8977 (2013.01)

G01S 7/52034 (2013.01)

G01S 7/5208 (2013.01)

명세서

청구범위

청구항 1

초음파 디바이스로서,

반도체 다이;

상기 반도체 다이 상에 통합되고 초음파 신호들의 검출에 응답하여 전기 신호들을 출력하도록 구성된 복수의 미세가공된 초음파 변환기 요소; 및

상기 복수의 미세가공된 초음파 변환기 요소에 결합된 수신 회로를 포함하고, 상기 수신 회로는:

상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제1 전기 신호들에 기초하여, 제1 획득을 나타내는 제1 신호 샘플 세트를 획득하고;

상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제2 전기 신호들에 기초하여, 제2 획득을 나타내는 제2 신호 샘플 세트를 획득하고;

푸리에 변환을 상기 제1 신호 샘플 세트에 적용하여 제1 푸리에-변환된 신호 세트를 생성하고 상기 제2 신호 샘플 세트에 적용하여 제2 푸리에-변환된 신호 세트를 생성하고;

적어도 부분적으로 상기 제1 및 제2 푸리에-변환된 신호 세트들을 결합하는 것에 의해 푸리에-합성된 신호 세트를 생성하도록 구성되는, 초음파 디바이스.

청구항 2

제1항에 있어서, 상기 수신 회로는:

상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제3 전기 신호들에 기초하여, 제3 획득을 나타내는 제3 신호 샘플 세트를 획득하고;

상기 푸리에 변환을 상기 제3 신호 샘플 세트에 적용하여 제3 푸리에-변환된 신호 세트를 생성하고;

적어도 부분적으로 상기 제1, 제2, 및 제3 푸리에-변환된 신호 세트들을 결합하는 것에 의해 상기 푸리에-합성된 신호 세트를 생성하도록 추가로 구성되는, 초음파 디바이스.

청구항 3

제1항에 있어서, 상기 제1 신호 샘플 세트는 복수의 신호 샘플 그룹을 포함하고, 상기 복수의 신호 샘플 그룹 각각은 복수의 채널 내의 각자의 채널과 연관되는, 초음파 디바이스.

청구항 4

제3항에 있어서, 상기 수신 회로는 적어도 부분적으로:

제1 1-차원 고속 푸리에 변환(FFT)을 시간에 관하여 상기 제1 신호 샘플 세트에 적용하여 복소수-값 데이터를 획득하는 것에 의해 상기 푸리에 변환을 상기 제1 신호 샘플 세트에 적용하도록 구성되고, 상기 적용하는 것은 상기 제1 1-차원 FFT를 시간에 관하여 상기 복수의 신호 샘플 그룹 각각에 적용하는 것을 포함하는, 초음파 디바이스.

청구항 5

제4항에 있어서, 상기 수신 회로는:

상기 제1 1-차원 FFT를 상기 제1 신호 샘플 세트에 적용하기 전에 시간-도메인 가중을 상기 제1 신호 샘플 세트에 적용하도록 추가로 구성되는, 초음파 디바이스.

청구항 6

제4항에 있어서,

상기 복소수-값 데이터는 복수의 복소수 값 그룹을 포함하고, 상기 복수의 복소수 값 그룹 각각은 복수의 주파수 빈 내의 각자의 주파수 빈과 연관되고,

상기 수신 회로는 적어도 부분적으로 제2 1-차원 FFT를 상기 복소수-값 데이터에 크로스-레인지에 관하여 적용하는 것에 의해 상기 푸리에 변환을 상기 제1 신호 샘플 세트에 적용하도록 구성되고, 상기 적용하는 것은 상기 제2 1-차원 FFT를 상기 복수의 복소수 값 그룹 각각에 적용하는 것을 포함하는, 초음파 디바이스.

청구항 7

제6항에 있어서, 상기 수신 회로는:

상기 제2 1-차원 FFT를 상기 복소수-값 데이터에 적용하기 전에 주파수-도메인 가중을 상기 복소수-값 데이터에 적용하도록 추가로 구성되는, 초음파 디바이스.

청구항 8

제1항에 있어서, 상기 제1 푸리에-변환된 신호 세트는 제1 복수의 복소수 값을 포함하고, 상기 제2 푸리에-변환된 신호 세트는 제2 복수의 복소수 값을 포함하고, 상기 제1 및 제2 푸리에-변환된 신호 세트들을 결합하는 것은 상기 제1 복수의 복소수 값 내의 복소수 값들과 상기 제2 복수의 복소수 값 내의 각자의 복소수 값들을 합산하는 것을 포함하는, 초음파 디바이스.

청구항 9

제1항에 있어서, 상기 푸리에-합성된 신호 세트는 이미지 형성에 사용하기 위해 다른 디바이스에 제공되는, 초음파 디바이스.

청구항 10

제9항에 있어서, 상기 푸리에-합성된 신호 세트는 고속 디지털 인터페이스를 통해 상기 다른 디바이스에 제공되는, 초음파 디바이스.

청구항 11

초음파 디바이스에 의해 수행되는 방법으로서, 상기 초음파 디바이스는 반도체 다이, 상기 반도체 다이 상에 통합되고 초음파 신호들의 검출에 응답하여 전기 신호들을 출력하도록 구성된 복수의 미세가공된 초음파 변환기 요소, 및 상기 복수의 미세가공된 초음파 변환기 요소에 결합된 수신 회로를 포함하고, 상기 방법은 상기 수신 회로를 사용하여:

상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제1 전기 신호들에 기초하여, 제1 획득을 나타내는 제1 신호 샘플 세트를 획득하는 단계;

상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제2 전기 신호들에 기초하여, 제2 획득을 나타내는 제2 신호 샘플 세트를 획득하는 단계;

푸리에 변환을 상기 제1 신호 샘플 세트에 적용하여 제1 푸리에-변환된 신호 세트를 생성하고 상기 제2 신호 샘플 세트에 적용하여 제2 푸리에-변환된 신호 세트를 생성하는 단계; 및

적어도 부분적으로 상기 제1 및 제2 푸리에-변환된 신호 세트들을 결합하는 것에 의해 푸리에-합성된 신호 세트를 생성하는 단계를 수행하는 것을 포함하는, 방법.

청구항 12

제11항에 있어서, 상기 수신 회로를 사용하여:

상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제3 전기 신호들에 기초하여, 제3 획득을 나타내는 제3 신호 샘플 세트를 획득하는 단계;

상기 푸리에 변환을 상기 제3 신호 샘플 세트에 적용하여 제3 푸리에-변환된 신호 세트를 생성하는 단계; 및

적어도 부분적으로 상기 제1, 제2, 및 제3 푸리에-변환된 신호 세트들을 결합하는 것에 의해 상기 푸리에-합성

된 신호 세트를 생성하는 단계를 수행하는 것을 추가로 포함하는, 방법.

청구항 13

제11항에 있어서, 상기 제1 신호 샘플 세트는 복수의 신호 샘플 그룹을 포함하고, 상기 복수의 신호 샘플 그룹 각각은 복수의 채널 내의 각자의 채널과 연관되는, 방법.

청구항 14

제13항에 있어서, 상기 푸리에 변환을 상기 제1 신호 샘플 세트에 적용하는 것은:

제1 1-차원 고속 푸리에 변환(FFT)을 시간에 관하여 상기 제1 신호 샘플 세트에 적용하여 복소수-값 데이터를 획득하는 것을 추가로 포함하고, 상기 적용하는 것은 상기 제1 1-차원 FFT를 시간에 관하여 상기 복수의 신호 샘플 그룹 각각에 적용하는 것을 포함하는, 방법.

청구항 15

제14항에 있어서,

상기 제1 1-차원 FFT를 상기 제1 신호 샘플 세트에 적용하기 전에 시간-도메인 가중을 상기 제1 신호 샘플 세트에 적용하는 것을 추가로 구성되는, 방법.

청구항 16

제14항에 있어서, 상기 복소수-값 데이터는 복수의 복소수 값 그룹을 포함하고, 상기 복수의 복소수 값 그룹 각각은 복수의 주파수 빈 내의 각자의 주파수 빈과 연관되고, 상기 푸리에 변환을 상기 제1 신호 샘플 세트에 적용하는 것은 제2 1-차원 FFT를 상기 복소수-값 데이터에 크로스-레인지에 관하여 적용하는 것을 추가로 포함하고, 상기 적용하는 것은 상기 제2 1-차원 FFT를 상기 복수의 복소수 값 그룹 각각에 적용하는 것을 포함하는, 방법.

청구항 17

제16항에 있어서,

상기 제2 1-차원 FFT를 상기 복소수-값 데이터에 적용하기 전에 주파수-도메인 가중을 상기 복소수-값 데이터에 적용하는 것을 추가로 포함하는, 방법.

청구항 18

제11항에 있어서, 상기 제1 및 제2 푸리에-변환된 데이터 세트들을 결합하기 전에 상기 제1 푸리에-변환된 신호 세트 및 상기 제2 푸리에-변환된 신호 세트를 리샘플링하는 것을 추가로 포함하는, 방법.

발명의 설명

기술 분야

- [0001] 관련 출원에 대한 상호 참조
- [0002] 본 출원은 2016년 1월 15일자로 출원된 미국 출원 제14/997,381호의 이익을 주장하며, 해당 출원은 그 전체가 참조에 의해 본 명세서에 포함된다.
- [0003] 분야
- [0004] 본 개시의 양태들은 초음파 신호 처리 회로와, 관련 초음파 장치 및 방법에 관한 것이다.

배경 기술

- [0005] 의료용 애플리케이션에 사용되는 초음파 변환기 어레이는 일반적으로 의료 애플리케이션용 초음파 이미지를 생성하는 데 필요한 만큼의 다량의 데이터를 생성한다. 원하는 이미지의 품질 및 복잡도가 높을수록, 일반적으로 더 많은 데이터가 필요하다.
- [0006] 초음파 변환기 어레이로부터 초음파 시스템의 제어 및 처리 일렉트로닉스로 아날로그 신호들의 다수의 채널을

전달하는 문제는, 초음파 이미징의 해상도를 개선하고 고품질 3D 용적 이미징을 가능하게 하는 데 필요한 변환기들의 더 크고 더 조밀한 어레이들의 유용성을 제한하였다.

발명의 내용

[0007] 본 개시는 신호들을 처리하는 데 사용되는 디지털 및 아날로그 회로를 포함하는, 초음파 변환기 기반의 이미징 시스템에서 초음파 변환기 어레이로부터 수신된 신호들을 처리하는 양태를 설명한다. 상기 디지털 회로는 상기 초음파 변환기 어레이에 의해 수행된 데이터의 상이한 획득들에 대응하는 초음파 신호들의 푸리에-도메인 합성 (Fourier-domain compounding)을 수행하도록 구성된 수신 회로를 포함한다.

[0008] 일부 실시예들은 초음파 디바이스에 관한 것이다. 상기 초음파 디바이스는 반도체 다이, 상기 반도체 다이 상에 통합되고 초음파 신호들의 검출에 응답하여 전기 신호들을 출력하도록 구성된 복수의 미세가공된 초음파 변환기 요소, 및 상기 복수의 미세가공된 초음파 변환기 요소에 결합된 수신 회로를 포함한다. 상기 수신 회로는: 상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제1 전기 신호들에 기초하여, 제1 획득을 나타내는 제1 신호 샘플 세트를 획득하고; 상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제2 전기 신호들에 기초하여, 제2 획득을 나타내는 제2 신호 샘플 세트를 획득하고; 푸리에 변환을 상기 제1 신호 샘플 세트에 적용하여 제1 푸리에-변환된 신호 세트를 생성하고 상기 제2 신호 샘플 세트에 적용하여 제2 푸리에-변환된 신호 세트를 생성하고; 적어도 부분적으로 상기 제1 및 제2 푸리에-변환된 신호 세트들을 결합하는 것에 의해 푸리에-합성된 신호 세트를 생성하도록 구성된다.

[0009] 일부 실시예들은 반도체 다이, 상기 반도체 다이 상에 통합되고 초음파 신호들의 검출에 응답하여 전기 신호들을 출력하도록 구성된 복수의 미세가공된 초음파 변환기 요소, 및 상기 복수의 미세가공된 초음파 변환기 요소에 결합된 수신 회로를 포함하는 초음파 디바이스에 의해 수행되는 방법을 제공한다. 상기 방법은 상기 수신 회로를 사용하여: 상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제1 전기 신호들에 기초하여, 제1 획득을 나타내는 제1 신호 샘플 세트를 획득하는 단계; 상기 복수의 미세가공된 초음파 변환기 요소에 의해 제공된 제2 전기 신호들에 기초하여, 제2 획득을 나타내는 제2 신호 샘플 세트를 획득하는 단계; 푸리에 변환을 상기 제1 신호 샘플 세트에 적용하여 제1 푸리에-변환된 신호 세트를 생성하고 상기 제2 신호 샘플 세트에 적용하여 제2 푸리에-변환된 신호 세트를 생성하는 단계; 및 적어도 부분적으로 상기 제1 및 제2 푸리에-변환된 신호 세트들을 결합하는 것에 의해 푸리에-합성된 신호 세트를 생성하는 단계를 수행하는 것을 포함한다.

도면의 간단한 설명

[0010] 개시된 기술의 다양한 양태들과 실시예들은 다음의 도면들을 참조하여 설명될 것이다. 도면들은 반드시 일정한 비율로 그려진 것은 아니라는 것을 알아야 한다. 다수의 도면에 나타나는 항목들은 그들이 나타나는 모든 도면들에서 동일한 참조 번호에 의해 지시된다.

도 1은 개시된 기술의 다양한 양태들을 구현하는 모놀리식 초음파 디바이스의 예시적인 예의 블록 다이어그램이다.

도 2는 일부 실시예들에서, 주어진 변환기 요소에 대한 송신(TX) 회로와 수신(RX) 회로가 초음파 펄스를 방출하는 요소에 에너지를 공급하거나, 또는 변환기 요소에 의해 감지된 초음파 펄스를 나타내는 요소로부터의 신호를 수신 및 처리하는 데 어떻게 사용될 수 있는지를 예시하는 블록 다이어그램이다.

도 3은 본 명세서에 설명된 기술의 일부 실시예들에 따른, 단일 기관 초음파 디바이스의 기관과 통합된 초음파 변환기들의 예시적인 배열을 예시한다.

도 4는 본 명세서에 설명된 기술의 일부 실시예들에 따른, RX 회로의 디지털 처리 블록의 블록 다이어그램이다.

도 5a 내지 도 5f는 본 명세서에 설명된 기술의 일부 실시예들에 따른, RX 회로의 디지털 처리 블록에 의해 수행되는 처리를 예시한다.

도 6은 본 명세서에 설명된 기술의 일부 실시예들에 따른, 푸리에-도메인 합성을 수행하는 신호 처리 방법의 예에 대한 흐름도이다.

발명을 실시하기 위한 구체적인 내용

[0011] 본 개시의 양태들은 초음파 변환기 어레이로부터 수신된 신호들의 디지털 신호 처리에 관한 것이다. 일부 실시예들에서, 초음파 변환기 어레이 및 회로는 단일 상보형 금속 산화물 반도체(CMOS) 칩, 또는 기관 상에 통합될

수 있거나, 초음파 프로브 내의 다수의 칩 상에 있을 수 있다. 본 개시는 초음파 변환기 요소들 또는 초음파 변환기 요소 그룹들로부터의 신호들을 처리하고 진보된 고품질 이미징 애플리케이션들을 위해 충분히 강건한 데이터를 제공하기 위한 독창적이고, 비용-효율적이며, 스케일링가능한 통합된 신호 처리 아키텍처를 제공한다. 따라서, 본 개시의 양태들은 통합된 초음파 변환기들(예를 들어, CMOS 초음파 변환기들) 및 디지털 회로를 갖는 단일 기관 초음파 디바이스와 함께 사용될 수 있는 아키텍처를 제공한다.

[0012] 본 개시는 초음파 변환기 기반의 이미징 시스템에서 초음파 변환기 어레이로부터 수신된 신호들을 처리하는 양태들을 설명한다. 특히, 본 개시는 초음파 변환기 어레이에 의해 수행된 각자의 획득들에 대응하는 신호 그룹들을 처리하는 양태를 설명한다. 초음파 변환기 어레이에 의해 수행된 각자의 획득들에 대응하는 전기 신호 그룹들은 아날로그 회로를 사용하여 처리되고 샘플링되어 디지털 신호 샘플 그룹들을 획득할 수 있다. 차례로, 디지털 신호 샘플 그룹들은 적어도 부분적으로 푸리에 도메인으로 변환되는 것에 의해, 그리고 선택적으로, 하나 이상의 가중 함수의 적용을 통해 디지털 회로에 의해 처리될 수 있다. 변환된 신호 그룹들은 이미징 형성에 사용될 수 있는 푸리에-합성된 신호 세트를 획득하기 위해 푸리에 도메인에서 서로 결합될 수 있다.

[0013] 다수의 획득에 걸쳐 획득된 데이터를 사용한 초음파 이미징 형성에 대한 종래의 접근법들은 시간 도메인에서 데이터를 합성한다. 대조적으로, 본 명세서에 설명된 푸리에-도메인 합성 기법들은 신호들을 합성하기 전에 푸리에 도메인에서 획득된 신호들의 컨디셔닝을 가능하게 하고, 그 결과 더 높은 품질의 초음파 이미지가 생성된다.

[0014] 따라서, 일부 실시예들에서, 다수의 각자의 획득 동안 초음파 변환기들에 의해 수집된 전기 신호들로부터 다수의 신호 샘플 세트가 획득된다. 선택적 데이터 축소 및 시간-도메인 컨디셔닝 후에, 다수의 신호 샘플 세트 각각은 푸리에 도메인으로 변환될 수 있으며, 여기서 주파수-도메인 컨디셔닝의 적용 후에, 변환된 신호 샘플 세트들은 푸리에 도메인에서 합성되어 초음파 이미징 형성에 사용하기 위한 푸리에-합성된 데이터를 획득할 수 있다.

[0015] 일부 실시예들에서, 획득에 대응하는 신호 샘플 세트는 2개의 스테이지에서 푸리에 도메인으로 변환될 수 있다. 2개의 스테이지 각각에서 신호 샘플 세트에 1-차원 고속 푸리에 변환(FFT)이 적용된다. 신호 샘플 세트는 다수의 신호 샘플 그룹을 포함하고 이 다수의 그룹 각각은 채널에 대응한다. 제1 스테이지에서는, 시간에 관하여 다수의 신호 샘플 그룹 각각에 1-차원 FFT가 적용된다. 제1 스테이지에 의해 수행된 처리의 결과로서 획득된 복소수-값 데이터는 다수의 복소수 값 그룹을 포함하고, 이 다수의 복소수 값 그룹 각각은 복수의 주파수 빈에서 각자의 주파수 빈에 대응한다. 제2 스테이지에서는, 다수의 복소수 값 그룹 각각에 1-차원 FFT가 적용된다.

[0016] 위에 설명된 양태들 및 실시예들뿐만 아니라, 추가의 양태들 및 실시예들이 아래에서 더 설명된다. 이들 양태 및/또는 실시예는 개별적으로, 모두 함께, 또는 2개 이상의 임의의 조합으로 사용될 수 있는데, 이는 본 명세서에 설명된 기술이 이러한 점에 있어서 제한되지 않기 때문이다.

[0017] 도 1은 본 명세서에 설명된 기술의 다양한 양태들을 구현하는 모놀리식 초음파 디바이스(100)의 예시적인 예를 나타낸다. 도시된 바와 같이, 디바이스(100)는 하나 이상의 변환기 배열(예를 들어, 어레이)(102), 송신(TX) 회로(104), 수신(RX) 회로(106), 타이밍 및 제어 회로(108), 신호 컨디셔닝/처리 회로(110), 전력 관리 회로(118) 및/또는 HIFU(high-intensity focused ultrasound) 제어기(120)를 포함할 수 있다. 도시된 실시예에서, 모든 예시된 요소들은 단일 반도체 다이(112) 상에 형성된다. 그러나, 대안적인 실시예들에서, 예시된 요소들 중 하나 이상은 그 대신에 오프-칩에(off-chip) 위치할 수 있다는 점을 알아야 한다. 또한, 예시된 예가 TX 회로(104) 및 RX 회로(106) 양측 모두를 도시하고 있지만, 대안적인 실시예들에서는 TX 회로만이 또는 RX 회로만이 이용될 수도 있다. 예를 들어, 그러한 실시예들은 하나 이상의 송신 전용 디바이스(100)가 음향 신호들을 송신하는 데 사용되고 하나 이상의 수신 전용 디바이스(100)가 초음파적으로 이미징되는 대상에서 반사되거나 이를 통해 송신된 음향 신호들을 수신하는 데 사용되는 상황에서 이용될 수 있다.

[0018] 예시된 컴포넌트들 중 하나 이상의 컴포넌트 사이의 통신은 다수의 방식들 중 임의의 방식으로 수행될 수 있다는 것을 알아야 한다. 일부 실시예들에서, 예를 들어, 통합된 노스브리지(Northbridge)에 의해 이용되는 것과 같은, 하나 이상의 고속 버스(도시되지 않음)를 사용하여 고속의 칩 내 통신 또는 하나 이상의 오프-칩 컴포넌트와의 통신을 가능하게 할 수 있다.

[0019] 하나 이상의 변환기 어레이(102)는 다수의 형태 중 임의의 형태를 지닐 수 있으며, 본 기술의 양태들은 반드시 임의의 특정 타입 또는 배열의 변환기 셀들 또는 변환기 요소들의 사용을 요구하는 것은 아니다. 사실상, 이 설명에서는 용어 "어레이"가 사용되고 있지만, 일부 실시예들에서는 변환기 요소들이 어레이로 조직되지 않을 수 있으며 그 대신에 일부 비-어레이 방식으로 배열될 수 있다는 것을 알아야 한다. 다양한 실시예들에서, 어

레이(102) 내의 변환기 요소들 각각은, 예를 들어, 하나 이상의 용량성 미세가공된 초음파 변환기(CMUT), 하나 이상의 CMOS 초음파 변환기(CUT), 하나 이상의 압전 미세가공된 초음파 변환기(PMUT), 및/또는 하나 이상의 다른 적합한 초음파 변환기 셀을 포함할 수 있다. 일부 실시예들에서, 변환기 어레이(102)의 변환기 요소들은 TX 회로(104) 및/또는 RX 회로(106)의 일렉트로닉스와 동일한 칩 상에 형성될 수 있다. 변환기 요소들(102), TX 회로(104), 및 RX 회로(106)는, 일부 실시예들에서, 단일 초음파 프로브에 통합될 수 있다. 일부 실시예들에서, 단일 초음파 프로브는 핸드-헬드 프로브일 수 있다. 다른 실시예들에서, 단일 초음파 프로브는 환자에게 결합될 수 있는 패치로 구현될 수 있다. 패치는 패치에 의해 수집된 데이터를 추가 처리를 위해 하나 이상의 외부 디바이스로 무선으로 송신하도록 구성될 수 있다.

[0020] CUT는, 예를 들어, CMOS 웨이퍼 내에 형성된 캐비티를 포함할 수 있는데, 멤브레인이 캐비티 위에 놓이고, 일부 실시예들에서는 캐비티를 밀봉한다. 커버된 캐비티 구조로부터 변환기 셀을 생성하기 위해 전극들이 제공될 수 있다. CMOS 웨이퍼는 변환기 셀이 접속될 수 있는 집적 회로를 포함할 수 있다. 변환기 셀과 CMOS 웨이퍼는 모듈리식으로 통합될 수 있으며, 따라서 단일 기판(CMOS 웨이퍼) 상에 통합된 초음파 변환기 셀과 집적 회로를 형성할 수 있다.

[0021] TX 회로(104)(포함되는 경우)는, 예를 들어, 이미징에 사용될 음향 신호들을 생성하기 위해, 변환기 어레이(들)(102)의 개별 요소들, 또는 변환기 어레이(들) 내의 하나 이상의 요소 그룹을 구동하는 펄스들을 생성할 수 있다. 다른 한편으로, RX 회로(106)(포함되는 경우)는 음향 신호들이 변환기 어레이(들)(102)의 개별 요소들에 충돌할 때 그러한 요소들에 의해 생성된 전자 신호들을 수신하고 처리할 수 있다.

[0022] 일부 실시예들에서, 타이밍 및 제어 회로(108)는, 예를 들어, 디바이스(100) 내의 다른 요소들의 동작을 동기화하고 조정하는 데 사용되는 모든 타이밍 및 제어 신호들을 생성하는 책임이 있을 수 있다. 도시된 예에서, 타이밍 및 제어 회로(108)는 입력 포트(116)에 공급된 단일 클럭 신호 CLK에 의해 구동된다. 클럭 신호 CLK는, 예를 들어, 하나 이상의 온-칩 회로 컴포넌트를 구동하는 데 사용되는 고주파수 클럭일 수 있다. 일부 실시예들에서, 클럭 신호 CLK는, 예를 들어, 신호 컨디셔닝/처리 회로(110) 내의 고속 직렬 출력 디바이스(도 1에는 도시되어 있지 않음)를 구동하는 데 사용되는 1.5625GHz 또는 2.5GHz 클럭, 또는 다이(112) 상의 다른 디지털 컴포넌트들을 구동하는 데 사용되는 20MHz 또는 40MHz 클럭일 수 있으며, 타이밍 및 제어 회로(108)는 다이(112) 상의 다른 컴포넌트들을 구동하기 위해, 필요에 따라, 클럭 CLK를 나누거나 곱할 수 있다. 다른 실시예들에서, (위에 언급된 것들과 같은) 상이한 주파수들의 2개 이상의 클럭이 개별적으로 오프-칩 소스로부터 타이밍 및 제어 회로(108)에 공급될 수 있다.

[0023] 전력 관리 회로(118)는, 예를 들어, 오프-칩 소스로부터의 하나 이상의 입력 전압 VIN을 칩의 동작을 수행하는 데 필요한 전압으로 변환하고, 달리 디바이스(100) 내의 전력 소비를 관리하는 책임이 있을 수 있다. 일부 실시예들에서, 예를 들어, 단일 전압(예를 들어, 12V, 80V, 100V, 120V 등)이 칩에 공급될 수 있고 전력 관리 회로(118)는 충전 펌프 회로를 사용하여 또는 일부 다른 DC-DC 전압 변환 메커니즘을 통해, 필요에 따라, 해당 전압을 승압 또는 감압시킬 수 있다. 다른 실시예들에서, 다수의 상이한 전압들이 다른 온-칩 컴포넌트들에 대한 분배 및/또는 처리를 위해 전력 관리 회로(118)에 개별적으로 공급될 수 있다.

[0024] 도 1에 도시된 바와 같이, 일부 실시예들에서, HIFU 제어기(120)는 변환기 어레이(들)(102)의 하나 이상의 요소를 통해 HIFU 신호들의 생성을 가능하게 하기 위해 다이(112) 상에 통합될 수 있다. 다른 실시예들에서, 변환기 어레이(들)(102)를 구동하기 위한 HIFU 제어기는 오프-칩에, 또는 심지어 디바이스(100)와 별개의 디바이스 내에 위치할 수 있다. 즉, 본 개시의 양태들은 초음파 이미징 능력이 있는 그리고 초음파 이미징 능력이 없는, 초음파-온-칩 HIFU 시스템들을 제공하는 것에 관한 것이다. 그러나, 일부 실시예들은 어떠한 HIFU 능력도 가지고 있지 않을 수 있고, 따라서 HIFU 제어기(120)를 포함하지 않을 수 있다는 것을 알아야 한다.

[0025] 더욱이, HIFU 제어기(120)는 HIFU 기능성을 제공하는 그들 실시예에서 별개의 회로를 나타내지 않을 수 있다는 것을 알아야 한다. 예를 들어, 일부 실시예들에서, 도 1의 나머지 회로(HIFU 제어기(120) 이외)는 초음파 이미징 기능성 및/또는 HIFU를 제공하는 데 적합할 수 있는데, 즉 일부 실시예들에서, 동일한 공유 회로가 이미징 시스템으로서 및/또는 HIFU를 위해 동작될 수 있다. 이미징 또는 HIFU 기능성이 전시되는지의 여부는 시스템에 제공되는 전력에 의존할 수 있다. HIFU는 일반적으로 초음파 이미징보다 더 높은 전력들에서 동작한다. 따라서, 이미징 애플리케이션들에 적절한 제1 전력 레벨(또는 전압 레벨)을 시스템에 제공하는 것은 시스템이 이미징 시스템으로서 동작하게 할 수 있는 반면, 더 높은 전력 레벨(또는 전압 레벨)을 제공하는 것은 시스템이 HIFU를 위해 동작하게 할 수 있다. 그러한 전력 관리는 일부 실시예들에서 오프-칩 제어 회로에 의해 제공될 수 있다.

- [0026] 상이한 전력 레벨들을 사용하는 것에 추가적으로, 이미징 및 HIFU 애플리케이션들은 상이한 파형들을 이용할 수 있다. 따라서, 시스템을 이미징 시스템 또는 HIFU 시스템으로서 동작시키기에 적합한 파형들을 제공하기 위해 파형 생성 회로가 사용될 수 있다.
- [0027] 일부 실시예들에서, 시스템은 이미징 시스템과 HIFU 시스템(예를 들어, 이미지-가이드 HIFU를 제공할 수 있는) 양측 모두로서 동작할 수 있다. 일부 그러한 실시예들에서, 동일한 온-칩 회로는, 2개의 양상 사이의 동작을 제어하기 위해 적합한 타이밍 시퀀스들을 사용하여, 양측 모두의 기능들을 제공하는 데 이용될 수 있다.
- [0028] 도시된 예에서, 하나 이상의 출력 포트(114)가 신호 컨디셔닝/처리 회로(110)의 하나 이상의 컴포넌트에 의해 생성된 고속 직렬 데이터 스트림을 출력할 수 있다. 그러한 데이터 스트림들은, 예를 들어, 다이(112) 상에 통합된, 하나 이상의 USB 3.0 모듈, 및/또는 하나 이상의 10GB, 40GB 또는 100GB 이더넷 모듈에 의해 생성될 수 있다. 일부 실시예들에서, 출력 포트(114) 상에 생성된 신호 스트림은 2-차원, 3-차원 및/또는 단층촬영 이미지들의 생성 및/또는 디스플레이를 위해 컴퓨터, 태블릿, 또는 스마트폰에 공급될 수 있다. 이미지 형성 능력들이 신호 컨디셔닝/처리 회로(110)에 포함되는 실시예들에서, 애플리케이션 실행에 이용가능한 제한된 양의 처리 능력 및 메모리만을 갖는 스마트폰 또는 태블릿과 같은, 비교적 저-전력 디바이스들조차도 출력 포트(114)로부터의 직렬 데이터 스트림만을 사용하여 이미지들을 디스플레이할 수 있다. 위에 언급된 바와 같이, 디지털 데이터 스트림을 오프로드하기 위한 온-칩 아날로그-디지털 변환 및 고속 직렬 데이터 링크의 사용은, 본 명세서에 설명된 기술의 일부 실시예들에 따른 "초음파 온 칩" 해결책을 용이하게 하는 것을 돕는 특징들 중 하나이다.
- [0029] 도 1에 도시된 것과 같은 디바이스들(100)은 다수의 이미징 및/또는 처리(예를 들어, HIFU) 애플리케이션들 중 임의의 것에 사용될 수 있으며, 본 명세서에서 논의되는 특정 예들은 제한적인 것으로 간주되어서는 안 된다. 하나의 예시적인 구현에서, 예를 들어, CMUT 요소들의 $N \times M$ 평면 또는 실질적으로 평면 어레이를 포함하는 이미징 디바이스는, 하나 이상의 송신 단계 동안 (함께 또는 개별적으로) 어레이(들)(102) 내의 일부 또는 모든 요소들에 에너지를 공급하고, 각각의 수신 단계 동안 CMUT 요소들이 대상에 의해 반사된 음향 신호들을 감지하도록, 하나 이상의 수신 단계 동안 어레이(들)(102) 내의 일부 또는 모든 요소들에 의해 생성된 신호들을 수신 및 처리함으로써, 대상, 예를 들어, 사람의 복부의 초음파 이미지를 획득하기 위해 자체가 사용될 수 있다. 다른 구현들에서, 어레이(들)(102)의 요소들 중 일부는 음향 신호들을 송신하는 데에만 사용될 수 있고, 동일한 어레이(들)(102) 내의 다른 요소들은 음향 신호들을 수신하는 데에만 동시에 사용될 수 있다. 더욱이, 일부 구현들에서, 단일 이미징 디바이스는 CMUT 요소들의 개별 $N \times M$ 평면 어레이들의 $P \times Q$ 어레이 또는 개별 디바이스들의 $P \times Q$ 어레이를 포함할 수 있는데, 그의 컴포넌트들은 단일 디바이스(100) 내에 또는 단일 다이(112) 상에 구현될 수 있는 더 많은 수의 CMUT 요소들로부터 데이터가 축적될 수 있도록 하기 위해 병렬로, 순차적으로, 또는 일부 다른 타이밍 스킴에 따라 동작될 수 있다.
- [0030] 또 다른 구현들에서, 한 쌍의 이미징 디바이스들이 대상에 걸쳐 있도록(straddle) 위치될 수 있으며, 그러한 펄스들이 대상에 의해 실질적으로 감쇠되지 않는 정도까지, 대상의 한 측면 상의 이미징 디바이스의 디바이스(들)(100) 내의 하나 이상의 CMUT 요소가 대상의 다른 측면 상의 이미징 디바이스의 디바이스(들)(100) 내의 하나 이상의 CMUT 요소들에 의해 생성된 음향 신호들을 감지할 수 있도록 한다. 더욱이, 일부 구현들에서, 동일한 디바이스(100)는 그 자신의 CMUT 요소들 중 하나 이상으로부터의 음향 신호들의 산란(scattering)뿐만 아니라 대상의 대향 측면 상의 이미징 디바이스에 배치된 하나 이상의 CMUT 요소로부터의 음향 신호들의 송신 양측 모두를 측정하는 데 사용될 수 있다.
- [0031] 도 2는 일부 실시예들에서, 주어진 변환기 요소(204)에 대한 TX 회로(104)와 RX 회로(106)가 초음파 펄스를 방출하기 위해 변환기 요소(204)에 에너지를 공급하거나, 또는 그것에 의해 감지된 초음파 펄스를 나타내는 변환기 요소(204)로부터의 신호를 수신하고 처리하기 위해 어떻게 사용될 수 있는지를 예시하는 블록 다이어그램이다. 일부 구현들에서, TX 회로(104)는 "송신" 단계 동안 사용될 수 있고, RX 회로는 송신 단계와 비-중첩하는 "수신" 단계 동안 사용될 수 있다. 다른 구현들에서, TX 회로(104)와 RX 회로(106) 중 하나는, 한 쌍의 초음파 유닛들이 투과성 이미징(transmissive imaging)에만 사용되는 경우와 같이, 주어진 디바이스(100)에서 단순히 사용되지 않을 수 있다. 위에 언급된 바와 같이, 일부 실시예들에서, 디바이스(100)는 TX 회로(104)만 또는 RX 회로(106)만을 대안적으로 이용할 수 있고, 본 기술의 양태들은 반드시 그러한 회로 타입들 양측 모두의 존재를 요구하는 것은 아니다. 다양한 실시예들에서, TX 회로(104) 및/또는 RX 회로(106)는 단일의 변환기 셀(예를 들어, CUT 또는 CMUT), 단일의 변환기 요소(204) 내의 2개 이상의 변환기 셀의 그룹, 변환기 셀들의 그룹을 포함하는 단일 변환기 요소(204), 어레이(102) 내의 2개 이상의 변환기 요소(204)의 그룹, 또는 변환기 요소들(20

4)의 전체 어레이(102)와 연관된 TX 회로 및/또는 RX 회로를 포함할 수 있다.

[0032] 도 2에 도시된 예에서, TX 회로(104)/RX 회로(106)는 어레이(들)(102) 내의 각각의 변환기 요소(204)에 대해 개별 TX 회로 및 개별 RX 회로를 포함하고 있지만, 타이밍 및 제어 회로(108)와 신호 컨디셔닝/처리 회로(110) 각각의 하나의 인스턴스만이 존재한다. 따라서, 그러한 구현에서, 타이밍 및 제어 회로(108)는 다이(112) 상의 모든 TX 회로(104)/RX 회로(106) 조합들의 동작을 동기화하고 조정하는 책임이 있을 수 있으며, 신호 컨디셔닝/처리 회로(110)는 다이(112) 상의 모든 RX 회로(106)로부터의 입력들을 핸들링하는 책임이 있을 수 있다. 다른 실시예들에서, 타이밍 및 제어 회로(108)는 각각의 변환기 요소(204) 또는 변환기 요소 그룹(204)에 대해 복제될 수 있다.

[0033] 도 2에 도시된 바와 같이, 디바이스(100) 내의 다양한 디지털 컴포넌트들을 구동하기 위해 클록 신호들을 생성하고 및/또는 분배하는 것에 추가적으로, 타이밍 및 제어 회로(108)는 TX 회로(104)의 각각의 TX 회로의 동작을 인에이블하기 위한 "TX enable" 신호, 또는 RX 회로(106)의 각각의 RX 회로의 동작을 인에이블하기 위한 "RX enable" 신호를 출력할 수 있다. 도시된 예에서, RX 회로(106) 내의 스위치(202)는 TX 회로(104)가 인에이블되기 전에 항상 오픈(open)될 수 있는데, 이는 TX 회로(104)의 출력이 RX 회로(106)를 구동하는 것을 방지하기 위한 것이다. 스위치(202)는 RX 회로(106)의 동작이 인에이블될 때 클로즈(close)될 수 있는데, 이는 RX 회로(106)가 변환기 요소(204)에 의해 생성된 신호를 수신하고 처리할 수 있게 하기 위한 것이다.

[0034] 도시된 바와 같이, 각자의 변환기 요소(204)에 대한 TX 회로(104)는 파형 생성기(206)와 펄서(208) 양측 모두를 포함할 수 있다. 파형 생성기(206)는, 예를 들어, 펄서(208)가 생성된 파형에 대응하는 변환기 요소(204)에 구동 신호를 출력하게 하기 위해, 펄서(208)에 인가되는 파형을 생성하는 책임이 있을 수 있다.

[0035] 도 2에 도시된 예에서, 각자의 변환기 요소(204)에 대한 RX 회로(106)는 아날로그 처리 블록(210), 아날로그-디지털 변환기(ADC)(212), 및 디지털 처리 블록(214)을 포함한다. ADC(212)는, 예를 들어, 10 비트 또는 12 비트, 20Msps, 25Msps, 40Msps, 50Msps, 또는 80Msps ADC를 포함할 수 있다.

[0036] 디지털 처리 블록(214)에서 처리를 겪은 후에, 다이(112) 상의 모든 RX 회로들의 출력들(그 수는, 이 예에서, 칩 상의 변환기 요소(204)의 수와 동일하다)은 신호 컨디셔닝/처리 회로(110) 내의 멀티플렉서(MUX)(216)에 공급된다. 다른 실시예들에서, 변환기 요소의 수는 RX 회로의 수보다 크고, 수 개의 변환기 요소가 단일 RX 회로에 신호를 제공한다. MUX(216)는 RX 회로들로부터의 디지털 데이터를 다중화하고, MUX(216)의 출력은, 예를 들어, 하나 이상의 고속 직렬 출력 포트(114)를 통해, 다이(112)로부터 데이터가 출력되기 전에 최종 처리를 위해, 신호 컨디셔닝/처리 회로(110) 내의 다중화된 디지털 처리 블록(218)에 공급된다. MUX(216)는 선택적이며, 일부 실시예들에서는 병렬 신호 처리가 수행된다. 고속 직렬 데이터 포트는 블록들 사이의 또는 블록들 내의 임의의 인터페이스, 칩들 사이의 임의의 인터페이스 및/또는 호스트에 대한 임의의 인터페이스에서 제공될 수 있다. 아날로그 처리 블록(210) 및/또는 디지털 처리 블록(214) 내의 다양한 컴포넌트들은 고속 직렬 데이터 링크 또는 다른 것을 통해 다이(112)로부터 출력될 필요가 있는 데이터의 양을 감소시킬 수 있다. 일부 실시예들에서, 예를 들어, 아날로그 처리 블록(210) 및/또는 디지털 처리 블록(214) 내의 하나 이상의 컴포넌트는 따라서 RX 회로(106)가 개선된 신호-대-잡음 비(SNR)로 그리고 다양한 파형들과 호환가능한 방식으로 송신된 및/또는 산란된 초음파 압력 파들을 수신할 수 있게 하는 데 역할을 할 수 있다. 따라서, 그러한 요소들을 포함 시킴으로써, 일부 실시예들에서 개시된 "초음파 온 칩" 해결책이 더욱 용이하게 되고 및/또는 강화될 수 있다.

[0037] 아날로그 처리 블록(210)에 선택적으로 포함될 수 있는 특정 컴포넌트들이 아래에 설명되기는 하지만, 그러한 아날로그 컴포넌트들에 대한 디지털 대응 부분들이 디지털 처리 블록(214)에서 추가적으로 또는 대안적으로 이용될 수 있다는 것을 알아야 한다. 반대로 적용된다. 디지털 처리 블록(214)에 선택적으로 포함될 수 있는 특정 컴포넌트들이 아래에 설명되기는 하지만, 그러한 디지털 컴포넌트들에 대한 아날로그 대응 부분들이 아날로그 처리 블록(210)에서 추가적으로 또는 대안적으로 이용될 수 있다는 것을 알아야 한다.

[0038] 초음파 변환기들의 레이아웃

[0039] 도 3은 그 위에 형성된 다수의 초음파 회로 모듈(304)을 갖는 초음파 디바이스의 기관(302)(예를 들어, 반도체 기관)을 나타낸다. 도시된 바와 같이, 초음파 회로 모듈(304)은 다수의 초음파 요소(306)를 포함할 수 있다. 초음파 요소(306)는 다수의 초음파 변환기(308)를 포함할 수 있다.

[0040] 예시된 실시예에서, 기관(302)은 2개의 행과 72개의 열을 갖는 어레이로서 배열된 144개의 모듈을 포함한다. 그러나, 단일 기관 초음파 디바이스의 기관은 임의의 적합한 수의 행 및 열을 갖는 2-차원 어레이로서 또는 임의의 다른 적합한 방식으로 배열될 수 있는 임의의 적합한 수의 초음파 회로 모듈(예를 들어, 적어도 2개의 모

들, 적어도 10개의 모듈, 적어도 100개의 모듈, 적어도 1000개의 모듈, 적어도 5000개의 모듈, 적어도 10,000개의 모듈, 적어도 25,000개의 모듈, 적어도 50,000개의 모듈, 적어도 100,000개의 모듈, 적어도 250,000개의 모듈, 적어도 500,000개의 모듈, 2개 내지 백만 개의 모듈 등)을 포함할 수 있는 것을 알아야 한다.

[0041] 예시된 실시예에서, 각각의 초음파 회로 모듈(304)은 32개의 행과 2개의 열을 갖는 어레이로서 배열된 64개의 초음파 요소를 포함한다. 그러나, 초음파 회로 모듈은 임의의 적합한 수의 행 및 열을 갖는 초음파 요소들의 2-차원 어레이로서 또는 임의의 다른 적합한 방식으로 배열될 수 있는 임의의 적합한 수의 초음파 요소(예를 들어, 하나의 초음파 요소, 적어도 2개의 초음파 요소, 적어도 4개의 초음파 요소, 적어도 8개의 초음파 요소, 적어도 16개의 초음파 요소, 적어도 32개의 초음파 요소, 적어도 64개의 초음파 요소, 적어도 128개의 초음파 요소, 적어도 256개의 초음파 요소, 적어도 512개의 초음파 요소, 2개 내지 1024개의 요소, 적어도 2500개의 요소, 적어도 5,000개의 요소, 적어도 10,000개의 요소, 적어도 20,000개의 요소, 1000 내지 20,000개의 요소 등)를 포함할 수 있다는 것을 알아야 한다.

[0042] 예시된 실시예에서, 각각의 초음파 요소(306)는 4개의 행과 4개의 열을 갖는 2-차원 어레이로서 배열된 16개의 초음파 변환기를 포함한다. 그러나, 초음파 요소는 임의의 적합한 수의 행 및 열을 갖는 2차원 어레이(정사각형 또는 직사각형)로서 또는 임의의 다른 적합한 방식으로 배열될 수 있는 임의의 적합한 수의 초음파 변환기(예를 들어, 하나, 적어도 2개, 적어도 4개, 적어도 16개, 적어도 25개, 적어도 36개, 적어도 49개, 적어도 64개, 적어도 81개, 적어도 100개, 1개 내지 200개 등)를 포함할 수 있다는 것을 알아야 한다.

[0043] 위에 설명된 컴포넌트들(예를 들어, 초음파 송신 유닛들, 초음파 요소들, 초음파 변환기들) 중 어떤 것이든 1-차원 어레이로서, 2-차원 어레이로서, 또는 임의의 다른 적합한 방식으로 배열될 수 있음을 알아야 한다.

[0044] 일부 실시예들에서, 초음파 회로 모듈은 하나 이상의 초음파 요소에 추가적으로 회로를 포함할 수 있다. 예를 들어, 초음파 회로 모듈은 하나 이상의 파형 생성기 및/또는 임의의 다른 적합한 회로를 포함할 수 있다.

[0045] 일부 실시예들에서, 모듈 상호접속 회로가 기관(302)과 통합되고 초음파 회로 모듈들 사이에 데이터가 흐를 수 있도록 초음파 회로 모듈들을 서로 접속하도록 구성될 수 있다. 예를 들어, 디바이스 모듈 상호접속 회로는 인접한 초음파 회로 모듈들 사이의 접속성을 제공할 수 있다. 이러한 방식으로, 초음파 회로 모듈은 디바이스 상의 하나 이상의 다른 초음파 회로 모듈로 데이터를 제공하고/하거나 그로부터 데이터를 수신하도록 구성될 수 있다.

[0046] 디지털 신호 처리 회로

[0047] 도 4는 본 명세서에 설명된 기술의 일부 실시예들에 따른, RX 회로(106)의 디지털 처리 블록(214)의 블록 다이어그램이다. 디지털 처리 블록(214)은 ADC(212)로부터 디지털 신호 샘플들을 수신하고, 신호 샘플들을 처리하고, 처리된 신호 샘플들을 이미지 형성 처리에서의 후속 사용을 위해 고속 직렬 인터페이스에 제공하는 신호 처리 회로로서 구성된다. 블록 214에 의해 수행되는 신호 처리는 데이터 축소, 데이터 압축 및/또는 다운샘플링을 위한 처리, 다양한 물리적 및 회로 효과들의 보상을 위한 처리, 및 다수의 상이한 획득들에 걸쳐 획득된 데이터의 푸리에-도메인 합성을 수행하는 것을 포함할 수 있지만, 이들로 제한되지는 않는다.

[0048] 도 4에 도시된 바와 같이, 신호 처리 회로는 범위 스와스 추출 블록(extract range swath block)(402), 직교 복조 블록(404), 저역 통과 필터(LPF)로 도시된 필터 블록(406), 다운샘플 블록(408), 메모리(410), 시간 도메인 신호 컨디셔닝 블록(412), 고속 푸리에 변환(FFT) 블록(414), 주파수 도메인 신호 컨디셔닝 블록(416), 엘리베이션 채널 합산 블록(sum elevation channels block)(418), 전치 블록(420), 제1 곱셈 블록(422), 제2 FFT 블록(424), 제2 곱셈 블록(426), 리샘플링/보간 블록(428), 푸리에-도메인 합성 블록(430), 오프로드 버퍼 블록(432), 및 신호 처리 체인의 출력이 공급될 수 있는 고속 직렬 인터페이스 블록(434)을 포함한다. 차례로, 고속 직렬 인터페이스(434)를 통해 오프로딩된 데이터는 임의의 적합한 이미지 형성 기법을 사용하여 하나 이상의 이미지를 형성하는 데 사용될 수 있는데, 이는 본 명세서에 설명된 기술의 양태들이 이러한 점에 있어서 제한되지 않기 때문이다.

[0049] 도 4의 신호 처리 회로는 단일 초음파 변환기 요소 또는 초음파 변환기 요소들의 그룹으로부터 ADC(212)를 통해 수신된 신호들을 처리한다. 따라서, 신호 처리 체인의 적어도 일부는 각각의 초음파 변환기 요소 또는 초음파 변환기 요소들의 그룹에 대해 반복된다. 예를 들어, 일부 실시예들에서, 블록들(402-410)이 각각의 초음파 변환기 요소 또는 초음파 변환기 요소들의 그룹에 대해 반복되고 그 결과 처리된 초음파 데이터가 메모리(410)에 저장될 수 있고, 그 후 블록들(412-434)이 메모리(410)에 저장된 초음파 데이터를 처리할 수 있다. 블록들(412-434)은 메모리(410)에 저장된 모든 처리된 초음파 데이터에 또는 메모리(410)에 저장된 처리된 데이터의

부분들에 반복적으로 적용되어, 메모리(410)에 저장된 처리된 초음파 데이터가 시간 다중화 방식으로 청크들로 처리되도록 할 수 있다. 하나의 비-제한적 예로서, 블록들(402-410)은 초음파 디바이스에 의해 수행된 다수의 획득을 나타내는 데이터가 메모리(410)에 저장될 때까지 반복될 수 있다. 그 후 블록들(412-434)은 아래에서 더 상세히 설명되는 바와 같이, 예를 들어, 푸리에-도메인 합성을 수행함으로써, 다수의 획득 동안에 (한 번에 또는 청크들로) 획득된 데이터를 처리할 수 있다.

[0050] 전술한 내용으로부터 알 수 있는 바와 같이, 일부 실시예들에서, 신호 처리 체인의 일부는 감소된 수의 채널을 이용하고 시간 다중화 방식으로 수 개의 채널에 대해 신호들을 처리한다. 신호 처리를 위해 감소된 수의 채널을 이용함으로써, 각각의 초음파 변환기 요소 또는 초음파 변환기 요소들의 그룹에 대해 하나의 신호 처리 채널을 이용하는 구성과 비교하여 칩 면적 및 전력 소비가 감소될 수 있다. 단지 예로서, 초음파 변환기 어레이는 1000개의 초음파 변환기 요소를 포함할 수 있으며, 그에 따라 1000개의 신호 처리 채널을 필요로 한다. 일부 실시예들에서, 메모리(410) 다음의 처리 채널의 수는 메모리(410) 이전의 처리 채널의 수와 비교하여 감소된다. 예를 들어, 4, 8 또는 16개의 채널이 메모리(410) 다음에 사용될 수 있지만, 아키텍처는 채널의 수에 관하여 제한되지 않는다. 지시된 바와 같이, 메모리(410)는 시간 다중화를 통해 유효 레이트 변화를 이루기 위해 신호 처리 회로 내의 임의의 지점에 위치할 수 있다. 또한, 일부 실시예들에서, 도 4의 신호 처리 회로는 다수의 상이한 채널에 걸쳐 데이터의 병렬 처리에 병렬 처리 하드웨어가 사용되는 완전 스트리밍 아키텍처를 사용함으로써 메모리(410) 없이 구현될 수 있다는 것을 알아야 한다(일부 경우들에서는, 시간 다중화의 사용 없이).

[0051] 도 4의 신호 처리 회로는 특정 초음파 시스템의 요건에 따라 일부 블록들이 바이패스되거나 생략되는 다양한 구성을 가질 수 있다. 예를 들어, 직교 복조 블록(404), 필터 블록(406) 및 다운샘플 블록(408)은 데이터 축소를 수행하며, 데이터 축소가 요구되지 않는 시스템에서는 바이패스되거나 생략될 수 있다. 다른 예로서, 시간-도메인 컨디셔닝 블록(412)은 바이패스되거나 생략될 수 있다. 다른 예로서, 주파수-도메인 신호 컨디셔닝 블록은 바이패스되거나 생략될 수 있다. 다른 예로서, 곱셈 블록들(422 및 426) 블록들 중 하나 또는 양측 모두가 바이패스되거나 생략될 수 있다. 다른 예로서, 오프로드 버퍼(432)가 바이패스되거나 생략될 수 있다. 일부 실시예들에서, 이 단락에서 위에 열거된 블록들의 임의의 조합이 바이패스되거나 생략될 수 있다.

[0052] 범위 스와스 추출 블록(402)

[0053] 범위 스와스 추출 블록(402)은 이미지에 기여하는 입력 샘플을 선택하고 이미지에 기여하지 않는 입력 샘플들을 폐기한다. 그 픽셀들이 애퍼처와 관련하여 주어진 범위 및 위치를 갖고, 주어진 펄스 길이를 갖는 파형이 사용되는 이미지를 처리하기 위해, 주어진 수신기/여기 조합에 대한 이미지 픽셀들에 기여할 시간 샘플의 세트가 존재하고; 이 세트 외부의 시간 샘플은 폐기될 수 있다. 일부 실시예들에서, 범위 스와스 추출 블록(402)은 ADC(212)로부터의 데이터의 스트리밍에 의해 구현될 수 있으며, 선택된 데이터의 범위는 데이터가 디지털화되고 /되거나 신호 처리 회로에 주입되는 시작 및 종료 시간들에 의해 정의된다.

[0054] 수신 스와스의 기여 부분을 추출하면, 데이터 전송 요건(온-보드 수행시), 데이터 저장 요건(메모리 내 또는 디스크에의 기입 여부) 및 처리 부담이 감소될 수 있다. 이는 데이터 축소의 중요성에 따라 다양한 정도의 압축성으로 수행될 수 있다. 기본적인 구현은 모든 수신기와 모든 여기에 걸쳐 일정한 시작 시간과 함께, 모든 수신기와 모든 여기에 걸쳐 일정한 시간 범위를 포함한다. 다른 구현들은 각각의 수신기 및 각각의 여기에 대해 개별 시작 시간 및 시간 범위를 사용할 수 있다. 데이터 전송 후에, 처리에 어떠한 형태가 필요하든, 그러한 형태로 데이터가 정렬되고 배열된다.

[0055] 시스템이 송신중인 동안 또는 그 직후의 시간들에 보통 0이 아닌 수신 A/D 샘플들이 존재하고, 결과적으로, 임의의 수신기 보호기 회로 또는 스위칭에도 불구하고, 포화 또는 다른 비선형성으로부터 크게 왜곡된 A/D 값들이 야기된다. 이들 샘플은 사용가능한 이미지에 기여하지 않고 이미지에 많은 문제와 아티팩트를 유발할 수 있고, 이는 기본 진단을 수행하는 것을 일반적으로 어렵게 만든다. 임의의 종류의 디컨볼루션(deconvolution) 또는 다른 시간 주파수 도메인 처리(종종 심지어 단지 처리 대역까지 절단하는 것)를 수행할 때, 연장된 시간 도메인 내의 에너지는 전체 이미지를 오염시킬 수 있다. 이들 샘플이 존재하는 (진단 또는 교정을 위한) 스펙트럼을 추정하는 것은 문제가 될 수 있는데, 그 이유는 이들 샘플 내의 에너지가 전체 수신 채널 내의 에너지를 지배하기 때문이다. 따라서, 일부 실시예들에서, 이들 샘플은 블록(402)에서 폐기될 수 있다.

[0056] 데이터 축소 블록들(404-408)

[0057] 도 4에 예시된 신호 처리 체인(214)의 실시예에서, 범위 스와스 추출 블록(402)에 의해 선택된 샘플들에 대해, 블록들(404-408)에서, 데이터 축소가 수행된다. 위에 설명된 바와 같이, 데이터 축소가 사용되지 않는 일부 구

성들에서는, 블록들(404-408)이 바이패스되거나 생략될 수 있다. 구현될 때, 블록(404)에서 직교 복조, 블록(406)에서 필터링, 및 블록(408)에서 다운샘플링을 수행함으로써 데이터 축소가 수행될 수 있다.

[0058] 일부 실시예들에서, 직교 복조 블록(404)은 복소 입력 신호 $x[n]$ 의 허수 ($I[n]$) 및 직교 ($Q[n]$) 부분들에 대한 2개의 별개의 데이터 스트림으로서 구현될 수 있다. QDM 블록(404)은 $\cos(2\pi f_c t)$ 및 $\sin(2\pi f_c t)$ 를 생성하는 데 사용될 수 있는 수치 제어 발진기, 또는 임의의 다른 적합한 컴포넌트를 포함할 수 있고, 여기서 중심 주파수 f_c 는 특정 양의 복조를 제공하기 위해 선택된다. 복조는 신호를 위상 변조하여 0Hz에 중심을 두거나 또는 필터링을 위해 어떤 원하는 주파수 범위에 의해 바운딩되도록 할 수 있다. 일부 실시예들에서, 어레이(들)(102)에서 사용되는 변환기들의 관심 주파수와 f_c 를 매칭시키는 것이 바람직할 수 있다. QDM 블록(404)으로부터의 허수 및 직교 데이터 스트림들은 필터 블록(406) 및 다운샘플 블록(408)에 의해 추가 처리된다.

[0059] 도 4에 예시된 실시예에서, 필터 블록(406)은 저역-통과 필터링(LPF)을 수행하는 것으로 예시되어 있다. 그러나, 대역-통과 필터링(BPF) 및 고역-통과 필터링(HPF)과 같은 다른 타입의 필터링이 대안적으로 필터 블록(406)에서 사용될 수 있다는 것을 알아야 한다.

[0060] 일부 실시예들에서, (예를 들어, 필터 블록(406)에 대한) 필터링 및 (예를 들어, 다운샘플 블록(408)에 대한) 데시메이션을 수행하기 위해 캐스캐이드 통합 콤(cascade integrating comb, CIC) 필터 아키텍처가 사용될 수 있다. 예를 들어, 그러한 CIC 필터 아키텍처는 정확한 지연 시간 인텍스를 사용하여 범위 값을 정확하게 계산하는 데 사용될 수 있다. CIC 필터는 복수(N)의 스테이지를 포함할 수 있고, 출력 데이터 스트림 $y[n]$ 을 생성하기 위해 입력 데이터 스트림 $x[n]$ 을 데시메이팅하면서, 저역-통과 필터로서 동작할 수 있다. 스테이지 수를 증가시키면 결과적으로 통과대역에서 더 많이 드롭(droop)이 야기될 수 있는 반면, 스테이지의 수를 증가시키면 결과적으로 더 나은 이미지 제거가 야기된다. 일부 경우들, 구현들에서, 통과대역 드롭(passband droop)은 CIC 필터가 데이터에 적용된 후에 적용되는 보상 필터를 사용하여 적어도 부분적으로 어드레싱될 수 있다.

[0061] 메모리(410)

[0062] 도 4를 다시 참조하면, 메모리(410)는 수신된 신호 샘플들이 범위 스위스 추출 블록(402), 직교 복조 블록(404), 저역 통과 필터(406), 및 다운샘플 블록(408)에 의해 처리된 후에 신호 샘플들을 저장한다. 메모리(410)에 저장된 신호 샘플들은 시간에 따라 인덱싱될 수 있다. 따라서, 신호 샘플들은 초음파 변환기 어레이로부터의 수신시에 그리고 초기 처리(예를 들어, 블록들(402, 404, 406 및 408)에 의한) 후에 메모리(410)에 기입될 수 있다. 신호 샘플들은 메모리(410) 다음의 처리 블록들(예를 들어, 이 블록을 포함하는 구현들에서 시간-도메인 신호 컨디셔닝 블록(412))에 의해 요구될 때 메모리(410)로부터 판독될 수 있다.

[0063] 일부 실시예들에서, 다수의 획득 각각 동안 획득된 신호 샘플들은 메모리(410)에 저장될 수 있다. 예를 들어, 도 5a에 도시된 바와 같이, 메모리(410)는 초음파 변환기 어레이에 의해 수행된 M개의 각자의 획득에 대응하는 M개의 신호 샘플 세트(즉, 신호 샘플 세트들(502-1, 502-2, ..., 502-M))를 저장할 수 있고, 여기서 M은 1 이상의 임의의 양의 정수이다. 도 5a에 도시된 예시적인 예에서, 각각의 신호 샘플 세트는 288개의 채널 각각에 대해 시간에 걸쳐 획득된 1024개의 신호 샘플을 포함한다. 288개의 채널 각각의 데이터는, 예를 들어, 초음파 요소들의 그룹에 의해 획득된 데이터를 결합하는 것에 의해 획득될 수 있다. 예를 들어, 288개의 채널 각각은 각자의 초음파 모듈(304) 내의 단일 열의 초음파 요소들에 대응할 수 있다(기판(302)은 각각 2개의 열의 초음파 요소들을 갖는 총 144개의 초음파 모듈을 포함함). 288개의 채널 각각의 데이터는, 예를 들어, 각자의 초음파 모듈의 대응하는 열 내의 초음파 요소들에 의해 획득된 신호 샘플들을 가산하거나 평균화함으로써 획득될 수 있다.

[0064] 각각의 신호 샘플 세트는 임의의 적합한 수의 채널 각각에 대해 획득된 임의의 적합한 수의 신호 샘플을 포함할 수 있기 때문에, 도 5a의 예는 예시적이고 비-제한적이라는 것을 알아야 한다. 각각의 채널은 초음파 변환기 어레이의 임의의 적합한 초음파 요소 세트에 대응할 수 있는데, 이는 본 명세서에 설명된 기술의 양태들이 이러한 점에 있어서 제한되지 않기 때문이다. 추가적으로, 일부 실시예들에서, 메모리(410) 내의 신호 샘플들은 획득, 시간, 및 채널에 따라 인덱싱될 수 있다. 그러나, 다른 실시예들에서, 신호 샘플들은 임의의 다른 적합한 방식으로 인덱싱될 수 있다. 추가적으로, 각각의 신호 샘플 세트가 도 5a에서는 2-차원 어레이로서 조직되어 있는 것으로서 도시되어 있지만, 이는 제한으로서가 아니라 명확한 프레젠테이션을 위한 것인데, 이는 각각의 신호 샘플 세트가 임의의 다른 적합한 방식으로 조직(예를 들어, 저장)될 수 있기 때문이다.

[0065] 위에 설명된 바와 같이, 신호 샘플들은 메모리(410) 다음의 처리 블록들에 의해 요구될 때 메모리(410)로부터 판독될 수 있다. 일부 실시예들에서, 각자의 획득들에 대응하는 신호 샘플 세트들은 메모리(410)로부터 판독되

어 메모리(410) 다음의 처리 블록들에 의해 처리될 수 있다. 아래에서 더 상세히 설명되는 바와 같이, 처리 블록들(412-428)은 신호 샘플 세트들 각각에서의 신호 샘플들을 서로 독립적으로 처리할 수 있다(예를 들어, 블록들(412-428) 각각은 신호 샘플 세트(502-1)를 신호 샘플 세트(502-2)와 독립적으로 처리할 수 있다). 각자의 획득들에 대응하는 신호 샘플 세트들은 푸리에-도메인 합성을 수행하기 위해, 처리 블록(430)을 참조하여 아래에서 설명되는 바와 같이, 결합될 수 있다.

[0066] 도 4에 예시된 실시예에서, 메모리(410)는 블록들(408 및 412) 사이에 제공된다. 그러나, 본 명세서에 설명된 기술의 양태들은 이러한 점에 있어서 제한되지 않는데, 이는 다른 실시예들에서는, 메모리(410)가 임의의 쌍의 블록들 또는 심지어 서브-블록들(블록들 내의 블록들) 사이에 제공될 수 있기 때문이다. 처리 회로 내의 임의의 지점에서, 메모리 블록은 스트리밍된 처리의 레이트의 감소를 용이하게 할 수 있고, 따라서 처리에 필요한 병렬 리소스의 수를 감소시킬 수 있다(예를 들어, 동시에 처리되는 1152개의 채널이 메모리에 저장될 수 있고, 그 후 메모리 이후에, 스트리밍 처리는 한 번에 4개의 채널로만 구성될 수도 있다). 스트리밍 레이트를 감소시키는 하나의 이유는 데이터 레이트 인터페이스(예를 들어, 범용 직렬 버스(USB), 파이어와이어 Firewire, LVDS(low voltage differential signaling), 선더볼트(Thunderbolt) 등)를 매칭시킴으로써 속도와 리소스들 사이를 최적화하기 위한 것이다.

[0067] 시간 도메인 신호 컨디셔닝 블록(412)

[0068] 도 4에 도시된 시간 도메인 신호 컨디셔닝 블록(412)은 시간 도메인에서 신호 샘플들의 신호 컨디셔닝을 수행한다. 신호 컨디셔닝은 다양한 효과들을 보상하기 위해 시간 도메인 신호들의 가중을 포함할 수 있다. 가중은 가중 함수 또는 마스크를 사용하여 수행될 수 있다. 가중 함수는 송신 이벤트와 같은 기준 시간 다음의 시간들의 범위에 대응하는, 계수들 또는 가중 값들을 포함할 수 있다. 따라서, 예를 들어, 신호 샘플은 기준 시간 이후의 시간들 $t_0, t_1, t_2, \dots, t_n$ 에서의 샘플들을 포함할 수 있고, 가중 함수는 기준 시간 이후의 각각의 신호 샘플에 대응하는 계수, 또는 가중 값을 포함할 수 있다. 각각의 신호 샘플에 대응하는 계수를 곱하여 가중된 신호 샘플을 제공할 수 있다. 시간 도메인 신호 컨디셔닝 블록(412)은 하나 이상의 가중 함수의 계수들을 저장하기 위한 메모리를 포함할 수 있다. 가중 함수는 고정될 수 있거나, 유연성을 제공하기 위해 호스트 컴퓨터로부터 다운로드될 수 있다. 가중 함수는 채널 종속적 또는 채널 독립적일 수 있다. 신호 샘플들과 가중 값들의 곱셈은 복소 곱셈일 수 있다.

[0069] 시간 도메인 신호 컨디셔닝 블록(412)은 메모리(410)로부터 신호 샘플들을 판독하고 판독된 신호 샘플들에 하나 이상의 가중 함수를 적용하도록 구성될 수 있다. 예를 들어, 블록(412)은 획득에 대응하는 신호 샘플 세트(예를 들어, 신호 샘플 세트(502-2)의 세트)에 액세스하고, 신호 샘플 세트 내의 샘플들에 하나 이상의 가중 함수를 적용할 수 있다. 블록(412)에서, 가중 함수는 특정 채널에 대해 시간에 걸쳐 획득된 신호 샘플들의 시퀀스에(예를 들어, 도 5a에 도시된 신호 샘플 세트(502-1)의 특정 행 내의 신호 샘플들에) 적용될 수 있다. 추가적으로 또는 대안적으로, 가중 함수는 상이한 채널들에 걸쳐 동일한 시간에 획득된 샘플 세트에(예를 들어, 도 5a에 도시된 신호 샘플 세트(502-1)의 특정 열 내의 신호 샘플들에) 적용될 수 있다.

[0070] 일부 실시예들에서, 블록(412)은 메모리(410)로부터 액세스되는 신호 샘플들의 채널-독립적(예를 들어, 수신기 및 여기 독립적) 가중을 수행할 수 있다. 시간에 걸쳐 적용되는 유일한 가중이 채널-독립적이면, 메모리의 절약 및 인텔링의 단순화가 존재할 수 있다. 임의의 다른 형태의 시간-도메인 가중(수신기-종속적, 여기-종속적, 또는 채널-종속적)이 사용될 때, 이 채널-독립적 가중은 다른 시간-도메인 가중에 흡수될 수 있다. 채널-독립적 시간 도메인 가중의 비-제한적 예들은: (1) 캐리어 주파수 조정; (2) 샘플들에 선형 위상을 적용하는 것; 및 (3) 일부 경우들에서, 모든 수신기 및 모든 여기에 대해 동일한 TGC 프로파일을 사용하여 수행될 수 있는 시간-이득 보상(time-gain compensation, TGC)을 포함한다.

[0071] 일부 실시예들에서, 블록(412)은 메모리(410)로부터 액세스된 신호 샘플들의 채널-종속적 가중을 수행할 수 있다. 채널-종속적 가중을 적용하는 것은 신호 샘플들을 획득하는 데 사용된 여기에 의존하지 않는 수신기-종속적 가중 함수를 적용하는 것을 포함할 수 있다. 예를 들어, 시간-이득 보상은 각각의 수신기에 대해 상이한 가중 함수를 사용하여 수행될 수 있다(예를 들어, 수신기 증폭기 이득들의 변동이 충분히 커서 그것들이 개별적으로 처리될 필요가 있는 경우). 추가적으로 또는 대안적으로, 채널-종속적 가중을 적용하는 것은 여기-종속적 가중 함수를 적용하는 것을 포함할 수 있다(예를 들어, 모든 여기들에 걸쳐 신호를 최상으로 양자화하기 위해 상이한 시간-이득 보상 설정들이 의도적으로 사용되는 경우).

[0072] 결과 이미지의 품질은 블록(412)에서 수행되는 가중이 채널, 여기, 및/또는 하나 이상의 다른 팩터에 의존할 때 개선될 수 있지만, 그러한 가중을 구현하기 위해서는 추가적인 전력, 처리, 및/또는 메모리 리소스들이 필요할

수 있다. 초음파 프로브를 구현할 때 한편으로 이미지 품질과 다른 한편으로 하드웨어 크기 및 전력 소비 사이의 이러한 트레이드오프가 고려될 수 있다. 일부 실시예들에서, 프로브는 (예를 들어, 채널에 대한, 여기에 대한, 등) 종속성이 있는 또는 종속성이 없는 가중 양측 모두를 구현하도록 구성될 수 있고 어떤 타입의 가중을 사용할지에 대한 결정은, 프로브의 동작 동안, 이용가능한 전력, 처리, 및/또는 메모리 리소스들에 기초하여 이루어질 수 있다.

[0073] 고속 푸리에 변환 블록(414)

[0074] 도 4에 예시된 실시예에서, FFT 블록(414)은 시간 도메인 신호 컨디셔닝 블록(414)에 의해 수행된 가중 후에, 신호 샘플들을 수신하고, 수신된 신호 샘플들에 대해 FFT 처리를 수행한다. FFT 블록(414)은, 각각의 채널에 대해, 해당 채널을 통해 시간에 걸쳐 획득된 신호 샘플들에 FFT를 적용함으로써 시간에 관하여 신호 샘플들에 1-차원 고속 푸리에 변환을 적용할 수 있다. 예를 들어, 블록(414)은 획득에 대응하는 신호 샘플 세트(예를 들어, 신호 샘플 세트(504-1))에 액세스할 수 있고, 채널들 각각에 대한 세트 내의 신호 샘플들에 대해 FFT를 수행할 수 있다(예를 들어, 신호 샘플 세트(504-1)의 각각의 행, 예를 들어 행(505-1)에 FFT를 적용).

[0075] 따라서, 일부 실시예들에서, 블록(414)에서 수신된 신호 샘플들은 다수의 신호 샘플 그룹을 포함할 수 있는데 이 다수의 그룹 각각은 복수의 각자의 채널들 내의 각자의 채널에 대응한다. 따라서, 다수의 그룹 각각은 각자의 채널을 통해 획득된 데이터로부터 획득된 신호 샘플들로 구성된다. FFT 블록(414)은 다수의 그룹 각각에 1-차원 FFT를 적용함으로써 신호 샘플들에 1-차원 FFT를 적용할 수 있다. 신호 샘플들에 1-차원 FFT를 적용한 결과로서 획득된 복소수-값 데이터는 다수의 복소수 값 그룹을 포함하는데 각각의 복소수 값 그룹은 각자의 채널을 통해 획득된 데이터의 주파수/위상 정보에 대응한다.

[0076] 일부 실시예들에서, 블록(414)은 각각의 채널에 대해 그리고 각각의 획득에 대해 시간에 관하여 신호 샘플들에 1-차원 FFT를 적용할 수 있다. 예를 들어, 도 5b에 예시된 바와 같이, 블록(414)은 신호 샘플 세트(504-1)의 샘플들의 각각의 행(예를 들어, 행(505-1)을 포함)에 FFT를, 신호 샘플 세트(504-2)의 샘플들의 각각의 행(예를 들어, 행(505-2)을 포함)에 FFT를, ..., 그리고 신호 샘플 세트(504-M)의 샘플들의 각각의 행(예를 들어, 행(505-M)을 포함)에 적용할 수 있다. 이 예에서, 샘플 세트들(504-1, 504-2, 및 504-M)은 시간-도메인 신호 컨디셔닝 블록(412)에 의해 수행된 처리의 결과로서 샘플 세트들(502-1, 502-2, 및 502-M)로부터 획득되었을 수 있다. FFT가 수행된 후에, 세트들(504-1, 504-2, ..., 504-M)의 각각의 행은 고속 푸리에 변환의 적용을 통해 획득된 주파수 및 위상 값들을 나타낸다. 도 5a 내지 도 5f의 예에 도시된 신호 샘플들의 각각의 행은 각자의 채널에 대해 시간에 걸쳐 획득된 신호 샘플들에 대응하고, 도 5a 내지 도 5f에 도시된 신호 샘플들의 조직은 도 3에 도시된 레이아웃과 같은 초음파 변환기 어레이 내의 초음파 요소들의 레이아웃을 대표하지 않고 이 레이아웃과 상이할 수 있다는 것을 알아야 한다.

[0077] 블록(414)에 의해 수행되는 임의의 FFT는 변환될 신호 샘플들을 제로 패딩함으로써 수행될 수 있다는 것을 알아야 한다. 신호 샘플들은 더 큰 미리 결정된 크기의 제로-충전된 어레이의 FFT-중심에 시간 도메인 데이터를 배치함으로써 제로 패딩될 수 있다. 예를 들어, 도 5b에 예시된 실시예에서는, 1024개의 신호 샘플을 갖는 데이터의 각각의 행에 1024 포인트 FFT가 적용되지만, 다른 실시예들에서는 1024개의 신호 샘플을 갖는 데이터의 각각의 행에 2048-포인트 또는 4096-포인트 FFT가 적용될 수 있다. 또한, 제로-패딩은 채널 독립적(즉, 각각의 채널의 데이터에 대해 동일한 양의 제로 패딩이 사용됨) 또는 채널 종속적(즉, 상이한 채널들의 데이터에 대해 상이한 양의 제로 패딩이 사용됨)일 수 있다.

[0078] 추가적으로, 일부 실시예들에서, 신호 샘플들의 시퀀스에 FFT가 적용된 후에, 결과 스펙트럼의 선택된 부분만이 이미지를 형성하는 데 사용되도록 결과는 (주파수 도메인에서) 절단될 수 있다. 결과적 스펙트럼의 임의의 부분이 선택될 수 있다(예를 들어, 특정 대역에 대해, 고주파수들을 제거함으로써, 등).

[0079] 주파수 도메인 신호 컨디셔닝 블록(416)

[0080] 주파수 도메인 신호 컨디셔닝 블록(416)은 FFT 블록(414)에 의해 수행된 처리의 결과로서 획득된 주파수 도메인 값들을 수신하고, 주파수 도메인에서 신호 컨디셔닝을 수행한다. 특히, 주파수 도메인 신호 컨디셔닝 블록(416)은 하나 이상의 효과를 보상하기 위해 주파수 도메인 값들의 가중을 수행하고 가중된 주파수 도메인 값들을 제공한다. 블록(416)은 특정 채널에 대해 시간에 걸쳐 획득된 신호 샘플들의 시퀀스에 가중 함수를 적용하도록 구성될 수 있다. 예를 들어, 블록(416)은 FFT 블록(414)에서 도 5b에 도시된 신호 샘플 세트(504-1)의 특정 행에 FFT가 적용된 후에 그 특정 행 내의 신호 샘플들에 가중 함수를 적용하도록 구성될 수 있다. 아래에서 더 상세히 논의되는 바와 같이, 동일한 또는 상이한 가중 함수들이 상이한 채널들에 대응하는 신호 샘플들에 적

용될 수 있다.

- [0081] 블록(416)에 의해 수행되는 처리는 효과들 각각을 각자의 전달 함수로 모델링하고 그 전달 함수들을 사용하여 효과들을 상쇄시킴으로써 다수의 상이한 물리적 효과를 고려하기 위해 사용될 수 있다. 블록(416)은 또한 모션 보상/위상 조정을 수행하는 데 사용될 수 있다.
- [0082] 블록(416)은 주파수-도메인 가중을 수행하기 위해 임의의 적합한 가중(들)을 사용하도록 구성될 수 있다. 예를 들어, 블록(416)은 채널 독립적 가중(들), 채널 종속적 가중(들), 또는 이들의 임의의 적합한 조합을 사용하도록 구성될 수 있다. 채널 종속적 가중들의 예들은 수신기-종속적 가중들 및 여기-종속적 가중들을 포함한다. 채널-독립적 및 채널-종속적 가중들을 결합하기 위한 다수의 옵션 및 조합이 존재한다. 이들 옵션 및 조합 중 일부가 아래에 설명된다.
- [0083] 채널-독립적 주파수 도메인 가중은 예를 들어 다음과 같은 수 개의 효과를 고려하기 위해 사용될 수 있다: (1) 이미지에 특정 사이드로브 구조를 부과하도록 선택된, 시간 주파수 선형 애퍼처 가중; (2) 모든 채널에 걸쳐 적용되는 일정한 "마스터 파형"; 및 (3) 공통 변환기 전달 함수.
- [0084] 적어도 하나의 수신기/여기/채널-종속적 주파수 도메인 가중이 전처리(preprocessing) 내에서 적용되는 일부 실시예들에서, 채널-독립적 주파수 도메인 가중은 거기에 흡수될 수 있다. 하나의 가능한 예외는 수신기/여기/채널-종속적 주파수 도메인 가중이 위상 전용인 경우일 수 있으며, 여기서 위상은 저-차 다항식에 의해 기술된다(예컨대 선형 위상 또는 2차 위상 함수를 사용하는 다른 위상 조정을 사용하는 모션 보상). 이 경우, 위상 전용 함수는 온-더-플라이로 효율적으로 계산될 수 있으며, 채널-독립적 가중은 개별 곱셈 단계로서 적용된다. 이는 더 많은 전체 곱셈을 발생시키지만 미리-계산된 가중을 저장하는 데 사용되는 다량의 메모리를 절약한다(특히, 완전 채널-종속적 가중의 경우).
- [0085] 일부 경우들에서는 수신기-종속적 주파수 도메인 가중이 적용될 수 있다. 이는 각각의 결합된 송신기/변환기/수신기의 전달 함수들이 그들을 개별적으로 고려하는 것을 보장하기에 충분할 정도로 상이한 경우들에서 수행될 수 있다.
- [0086] 여기-종속적 주파수 도메인 가중은 수신기-독립적인 데이터에 적용될 수 있다. 관련된 예는 평면파 여기들에 대한 것이고, 여기서는 평면파 각도의 함수인 중간 수신기에서의 위상 기준에 관련된 오프셋 지연이 종종 존재한다. 이는 시간 도메인 보간 또는 완전 채널-종속적 주파수 도메인 가중에 흡수될 수 있지만, 가중들의 전체 세트에 대한 메모리 저장의 양은 여기-종속적 가중을 매력적으로 만들 수 있다.
- [0087] 채널-종속적 주파수 도메인 가중이 또한 이용될 수 있다. 가장 일반적인 가중은 채널이 고유한 수신기/여기 조합에 대응하는, 모든 데이터 채널에서 잠재적으로 상이한 것이다. 임의의 채널-독립적 가중들은 채널-종속적, 수신기-종속적, 또는 여기-종속적 가중들에 흡수될 수 있다.
- [0088] 수신기-종속적 가중 및 여기-종속적 가중을 사용하는 경우, 단일 채널-종속적 가중에 양측 모두의 가중을 흡수하는 데 필요한 추가의 저장소와 2개의 별개의 곱셈을 이용함으로써 더 적은 저장소를 사용하는 것 사이의 트레이드오프가 있을 수 있다. 또한, 곱셈의 계수들을 저장하기 위한 메모리의 양과 온-더-플라이로 이들 파라미터들을 생성하는 데 필요한 로직 사이의 트레이드오프가 있을 수 있다. 온-더-플라이 계수 생성 접근 방식을 통해 상당한 메모리의 절감이 달성될 수 있어, 저-비용 하드웨어로 품질 처리를 가능하게 한다.
- [0089] 주파수-독립적, 시간/범위 독립적이지만, 채널-종속적 가중을 제공할 필요가 있을 수 있다. 이 가중의 가장 일반적인 형태는 수신기마다 상이하지만, 여기에 걸쳐 일정한 스칼라 이득이다. 이들 가중들은 계수의 수가 가장 적을 공간이 있지만(빠른 시간 A/D 샘플들이 수신기의 수보다 우세하기 때문에), 모든 복소 곱셈이 비싸면, 이들 타입의 가중들은 어느 것이든 가장 적합한 방식으로 다른 채널-종속적 가중들에 흡수될 수 있다(빠른 시간으로 또는 주파수를 따라, 어느 것이 동일한 수신기/여기/채널-종속성을 갖는 대응하는 가중 세트를 갖는지에 따라). 전처리 내의 어디든 수신기/여기/채널-종속적 정정이 없는 경우, 개별 곱셈 스테이지를 갖는 것과 이들 빠른 시간/주파수-독립적 가중들이 흡수될 수 있는 완전 채널-종속적 가중들의 저장소 사이에 트레이드오프가 이루어질 수 있다.
- [0090] 조직을 통해 전파될 때 국부적인 음향 에너지의 감소가 상당할 수 있다. 이미지를 레벨 아웃하게 하기 위해 미가공 데이터를 추정된 범위-종속적 프로파일을 이용하여 언웨이트(unweight)하는 것이 바람직할 수 있다. 근사 범위 감쇠를 보상하는 것이 유용할 수 있다. 특히, 다수의 2-D 이미징 공식은 무한 라인 소스들 및 무한 라인 변환기 요소들을 가정하며, 이는 결과적으로 원통형 과 감쇠를 야기한다. 이들 공식 중 다수가 실제로 올바른 원통형 과 거동을 미가공 데이터에 부과한다(포워드 센스에서 사용될 때, 그리고 "역" 센스에서 사용될 때 정확

하게 제거된다). 그러나, 실제 변환기들이 점 광원들처럼 거동하고 볼륨이 점 산란체들로 구성되기 때문에, 구형파들은 기본 전파 손실을 설명하는데 더 적절하다.

[0091] 조직을 통한 신호 감쇠 특성은 일반적으로 사전에 알려지지 않는다. 그러나, 감쇠를 추정된 파라미터들을 사용하여 동종의 프로세스로서 근사화하면, 다운레인지의 함수로서 이미지 밝기를 레벨 아웃하는 데 도움이 될 수 있다. 가정된 동종의 감쇠 파라미터들을 사용하더라도, 감쇠는 다항식 또는 다른 기본 확장, 멀티레이트를 통해, 또는 다른 수단에 의해 주파수의 함수로서 부과/제거되어야 한다. 너무 계산적으로 부담이 되면, 그것은 단일 주파수에서 파라미터들을 사용하여 근사화될 수 있다.

[0092] 엘리베이션 채널 합산 블록(418)

[0093] 주파수 도메인 신호 컨디셔닝 블록(416)에 의해 처리된 데이터는 주파수 도메인에서 엘리베이션 채널 데이터를 합산하는 엘리베이션 채널 합산 블록(418)에 제공된다. 합계는 가중 또는 비가중일 수 있다. 블록(418)은 각각의 획득에 대한 엘리베이션 채널 데이터를 합산할 수 있다. 일부 실시예들에서, 블록(418)은 생략될 수 있고, 각각의 획득에 대한 채널 데이터는 엘리베이션에 걸쳐 합산되지 않을 수 있다. 추가적으로, 일부 실시예들에서, 이전에 설명된 블록들 중 임의의 블록이 주파수-도메인에서 주파수 변조 곱셈을 통해 또는 시간-도메인에서 신호에 시간-도메인 지연을 적용할 수 있다. 그러한 시간-도메인 지연들은 합산될 때 엘리베이션에서 수신 빔 패턴을 생성할 수 있으며, 이는 예를 들어 포커싱된 빔일 수 있다.

[0094] 엘리베이션 채널 합산 블록(418)에 의해 처리가 수행되는 방식은 도 5b 및 도 5c를 참조하여 알 수 있다. 신호 샘플 세트들(504-1, 504-2, ..., 504-M)(도 5b에 도시됨)에 대해 블록들(414 및 416)에 의해 FFT 및 주파수 도메인 신호 컨디셔닝이 수행된 후에, 각각의 결과 신호 샘플 세트는 288x1024개의 복소수 값(각각의 채널에 대한 주파수 및 위상을 나타내는 1024개의 복소수 값을 갖는 288개의 채널)을 포함할 수 있다. 처음 144개의 채널은 도 3에 도시된 기관(302)의 상부 부분 내의 초음파 요소들의 열들(즉, 기관 내의 제1 행의 초음파 모듈들)을 나타낼 수 있다. 두 번째 144개의 채널은 도 3에 도시된 기관(302)의 하부 부분 내의 열들(즉, 기관 내의 제2 행의 초음파 모듈들)을 나타낼 수 있다. 이 예에서, 블록(418)은 처음 144개의 채널에 대한 주파수 데이터와 두 번째 144개의 채널에 대한 주파수 데이터를 합산하여 144x1024개의 복소수 값(각각의 채널에 대한 주파수 및 위상을 나타내는 1024개의 복소수 값을 갖는 144개의 채널)을 획득할 수 있다. 이것은 도 5c에 예시되어 있는데, (블록 418에서) 처음 144개의 채널에 대한 주파수 데이터와 두 번째 144개의 채널에 대한 주파수 데이터를 합산함으로써 복소수 값 세트들(506-1, 506-2, ..., 506-M)(각각 144x1024개의 복소수 값을 포함함)이 획득된다.

[0095] 전치 블록(420)

[0096] 각자의 획득들에 대응하는 신호 샘플 세트들이 어레이들(또는 복소수 값들의 2-차원 인덱싱을 가져오는 임의의 적합한 데이터 구조)에 저장되는 실시예들에서, 전치 블록(420)은 신호 샘플 세트를 재구성하여 이들을 전치시킬 수 있다. 따라서, 획득에 대응하는 신호 샘플 세트가, 전치 후에, 복소수 값들의 144x1024 어레이로 조직되면(예를 들어, 그에 저장, 그를 통해 인덱싱, 등), 신호 샘플 세트는 복소수 값들의 1024x144 어레이로 조직된다. 이 처리는 FFT가 신호 샘플들을 저장하는 데 사용되는 데이터 구조의 행들에 효율적으로 적용될 수 있도록 블록(424)(아래 설명됨)에서 크로스-레인지(cross-range) FFT를 수행하는 계산 부하를 감소시킬 수 있다. 일부 실시예들에서, 이 스테이지에서 수행되는 처리는 조직된 판독 및 버퍼로의 기입을 통해 페널티 없이 그리고 스트리밍으로 완수될 수 있다.

[0097] 곱셈 블록들(422 및 426)

[0098] 곱셈 블록들(422 및 426)은, 아래 설명되는 바와 같이, 블록(424)에서 데이터의 크로스-레인지 또는 방위각 FFT 처리를 수행하기 전에(블록(422)에서) 그리고 수행한 후에(블록(426)에서) 데이터에 주파수 도메인에서의 가중들을 효율적으로 적용하기 위해 사용될 수 있다. 곱셈 블록들(422 및 426)은 일부 실시예들에서 온-더-플라이 곱셈 아키텍처를 사용하여 구현될 수 있다. 이들 가중은 그 예들이 위에 제공된 다수의 효과 중 임의의 것을 보상하는 데 사용될 수 있다. 곱셈 블록들(422 및 426)은 채널, 주파수, 여기 및/또는 임의의 다른 적합한 팩터들의 함수로서 결정된 가중들을 신호 샘플들에 곱하기 위해 사용될 수 있다.

[0099] 일부 실시예들에서, 제1 곱셈 블록(422)은 전체 스탠드-오프 또는 역전파 거리들, 시간 주파수 도메인 필터링, 크로스-레인지 아포다이제이션(cross-range apodization), 및/또는 임의의 적합한 팩터들을 파라미터들의 함수로서 조정하는 데 사용될 수 있다. 제1 곱셈 블록(422)은 전치 방향으로 계수 계산들을 수행함으로써 더 적은 리소스들을 사용하여 추가의 계수들을 적용하는 데 사용될 수 있다(예를 들어, 계산된 값들은 다른 방향에서보다 하나의 방향에서 더 많이 재사용될 수 있음).

- [0100] 일부 실시예들에서, 제2 곱셈 블록(426)은 크로스-레인지 주파수-도메인 필터링, 회절 커널 곱셈(주파수-기반 회절 전파), 소멸 파 필터링, 또는 임의의 적합한 팩터들을 파라미터들의 함수로서 조정하는 데 사용될 수 있다.
- [0101] 고속 푸리에 변환 블록(424)
- [0102] 도 4에 예시된 실시예에서, FFT 블록(424)은 블록(422)에 의해 수행된 임의의 가중 후에, 데이터를 수신하고, 수신된 데이터에 대해 FFT 처리를 수행한다. 특히, FFT 블록(424)은 크로스-레인지 또는 방위각 방향에 관하여 복소수-값 데이터에 1-차원 고속 푸리에 변환을 적용한다.
- [0103] 전술한 내용으로부터 알 수 있는 바와 같이, 일부 실시예들에서, 블록(424)에서 수신된 데이터는 다수의 획득 각각에 대한 데이터를 포함할 수 있다. 각각의 획득에 대한 데이터는 다수의 채널 각각에 대한(예를 들어, 144개의 채널 각각에 대한) 복소수 값 세트(예를 들어, 1024개의 대응하는 주파수 빈에 대한 위상 및 주파수를 나타내는 1024개의 복소수 값)를 포함할 수 있다. 그러한 실시예들에서, FFT 블록(424)은 각각의 주파수 빈에 대해 채널들을 가로질러 1-차원 FFT를 적용할 수 있고 그에 의해 크로스-레인지 또는 방위각 방향에 관하여 데이터의 1-차원 고속 푸리에 변환을 가져올 수 있다. 위에 논의된 바와 같이, 144개의 채널 각각은 도 3에 도시된 기관(302) 상의 각자의 열에 배열된 초음파 요소들에 대응할 수 있다. 기관이 이미징을 수행하는 데 사용되는 초음파 프로브의 면에 평행하게 배치되는 경우, 열들은 크로스-레인지 또는 방위각 방향에 대응하는 초음파 프로브의 면의 좌측에서 우측으로 이어진다. 이러한 이유로, 각각의 주파수 빈에 대해 채널들을 가로질러 1-차원 FFT를 수행하는 것은 본 명세서에서 크로스-레인지 또는 방위각 FFT를 수행하는 것으로 지칭된다.
- [0104] 예를 들어, 도 5d에 도시된 바와 같이, FFT 블록(424)은 획득에 대응하는 데이터(예를 들어, 획득에 대응하는 데이터(508-1))를 획득하고, 다수의 채널을 가로질러 단일 주파수 빈에 대한 복소수 값들을 포함하는 복소수 값들의 열(507-1)에 대해 1-차원 FFT를 수행할 수 있다. 도 5d는 열로 조직되어 있는 것으로서 다수의 채널을 가로질러 단일 주파수 빈에 대한 복소수 값들을 나타내지만, 전치 블록(420)이 포함될 때, 이들 복소수 값은 행으로 조직될 수도 있다는 것을 알아야 한다.
- [0105] 따라서, FFT 블록(424)에 제공된 복소수-값 데이터는 다수의 복소수 값 그룹을 포함할 수 있으며, 다수의 복소수 값 그룹 각각은 복수의 주파수 빈 내의 각자의 주파수 빈에 대응한다. FFT 블록(424)은 아래 논의되는 바와 같이 푸리에 합성 블록에 의해 사용될 변환된 복소수 값들을 획득하기 위해 다수의 복소수 값 그룹 각각에 1-차원 FFT를 적용함으로써 복소수-값 데이터를 처리할 수 있다.
- [0106] 일부 실시예들에서, FFT 블록(424)은 각각의 주파수 빈에 대해 그리고 각각의 획득에 대해 채널들에 관하여 신호 샘플들에 1-차원 FFT를 적용할 수 있다. 예를 들어, 도 5d에 예시된 바와 같이, 블록(424)은 복소수 값 세트(508-1)의 복소수 값들의 각각의 열(열(507-1)을 포함)에 1-차원 FFT를, 복소수 값 세트(508-2)의 복소수 값들의 각각의 열(열(507-2)을 포함)에 FFT를, ..., 그리고 복소수 값 세트(508-M)의 샘플들의 각각의 열(열(507-M)을 포함)에 적용할 수 있다. 이 예에서, 복소수 값 세트들(508-1, 508-2, 및 508-M)은 곱셈 블록(422)에 의해 수행된 처리의 결과로서 복소수 값 세트들(506-1, 506-2, 및 506-M)로부터 획득되었을 수 있다.
- [0107] FFT 블록(424)에 의해 수행된 임의의 FFT는 변환될 데이터를 제로 패딩함으로써 수행될 수 있다는 것을 알아야 한다. 데이터는 더 큰 미리 결정된 크기의 제로-충전된 어레이의 FFT-중심에 데이터를 배치함으로써 제로 패딩될 수 있다. 예를 들어, 도 5d에 예시된 실시예에서는, 데이터의 각각의 열이 144개의 복소수 값을 포함하지만, 데이터의 각각의 열에 2048-포인트 FFT가 적용될 수 있다. 도 5e에 도시된 바와 같이, 이는 결과적으로 각각이 2048x1024개의 복소수 값을 갖는 복소수 값 세트들(510-1, 510-2, ..., 510-M)을 생성한다. 이들 복소수 값 세트들 각각은 각자의 획득 동안에 수집된 데이터에서 획득된다.
- [0108] 또한, 제로-패딩은 채널 독립적(즉, 각각의 채널의 데이터에 대해 동일한 양의 제로 패딩이 사용됨) 또는 채널 종속적(즉, 상이한 채널들의 데이터에 대해 상이한 양의 제로 패딩이 사용됨)일 수 있다.
- [0109] 리샘플/보간 블록(428)
- [0110] 일부 시나리오들에서, FFT 블록(424), 그리고 선택적으로 블록(426)에서 곱셈을 수행한 후에, 결과 데이터를 리샘플링하는 것이 필요할 수 있다. 리샘플링은 센서로부터 수집된 데이터의 푸리에 공간으로부터 이미징되는 대상의 푸리에 공간으로 리샘플링 맵을 구현하는 데 사용될 수 있다. 이 리샘플링 맵은 분산 관계로부터 획득될 수 있다. 따라서, 리샘플링/보간 블록(428)은 시간- 및 크로스-레인지 주파수를 공간 종방향 주파수들 및 공간 횡방향 주파수들로 매핑하는 데 사용될 수 있다. 결과 샘플들은 이미징되는 대상의 공간에서 균등하게 이격될

수 있다. 이와 같이, 일부 경우들에서, 블록(428)에 의해 수행된 리샘플링 동작은 짝수 샘플 간격을 고르지 않은 샘플 세트를 갖는 새로운 샘플 간격으로 변환할 수 있다.

[0111] 푸리에 합성 블록(430)

[0112] 푸리에 합성 블록(430)에서는, 다수의 상이한 획득들에 대응하는 데이터가 푸리에 도메인에서 결합된다(때때로 합성된다라고 지칭됨). 특히, 각자의 획득 동안 수집된 데이터로부터 각각 획득된 복소수 값 세트들이 결합되어 단일 푸리에 합성 값 세트를 생성한다. 복소수 값 세트들은 임의의 적합한 방식으로 결합될 수 있고, 예를 들어, 비가중 합산 또는 가중 합산(예를 들어, 평균)을 통해 결합될 수 있다. 따라서, 푸리에 합성 값 세트는 각자의 획득에 각각 대응하는 다수의 복소수 값 세트의 (가중 또는 비가중) 선형 조합으로서 획득될 수 있다. 차례로, 푸리에 합성 값 세트는 임의의 적합한 이미지 형성 기법(예를 들어, 역 푸리에 변환)을 사용하여 초음파 이미지를 형성하는 데 사용될 수 있다.

[0113] 예를 들어, 도 5e에 도시되고 각각이 2048x1024개의 복소수 값을 포함하는 복소수 값 세트들(510-1, 510-2, ..., 510-M)이 결합되어 2048x1024개의 복소수 값을 포함하는 단일 복소수 값 세트(512)를 획득할 수 있다. 이와 같이, 복소수 값 세트(512)가 각자의 획득으로부터 획득된 신호 샘플들로부터 각각 획득되는 M개의 복소수 값 세트의 가중 또는 비가중 선형 조합으로서 획득될 수 있다.

[0114] 이 예시적인 예에서는, 단일 복소수 값 세트를 획득하기 위해 M개의 상이한 획득에 대응하는 M개의 복소수 값 세트가 푸리에 도메인에서 합성되었지만, 다른 실시예들에서는, 단일 합성 데이터 세트를 생성하기 위해 모든 획득이 합성되지는 않는다. 예를 들어, 일부 실시예들에서, 각자의 획득들의 하나의 그룹에 대응하는 데이터 세트가 합성되어 하나의 초음파 이미지를 생성하기 위해 후속하여 사용될 수 있는 하나의 합성 데이터 세트를 획득할 수 있고, 각자의 획득들의 다른 그룹에 대응하는 데이터 세트가 합성되어 다른 초음파 이미지를 생성하기 위해 후속하여 사용될 수 있는 다른 합성 데이터 세트를 획득할 수 있다.

[0115] 오프로드 버퍼(432) 및 고속 인터페이스(434)

[0116] 블록(430)에서 푸리에 도메인 합성이 수행된 후에, 결과 합성 데이터가 이미지 형성을 촉진하기 위한 후속 처리를 위해 오프로드 버퍼(432) 및 고속 인터페이스(434)를 통해 다른 디바이스에 제공된다. 오프로드 버퍼(432)는 선택적이지만, 사용될 때 고속 인터페이스(434)를 통해 데이터를 오프로딩하기 위한 대역폭 요건을 감소시킬 수 있다. 고속 인터페이스는 디지털 데이터를 오프로딩하기 위한 임의의 적합한 고속 디지털 인터페이스일 수 있으며, 예를 들어, USB 3.0 인터페이스 또는 선더볼트 인터페이스일 수 있다. 위에 언급된 바와 같이, 디지털 데이터 스트림을 오프로딩하기 위한 고속 직렬 데이터 링크의 사용은 본 명세서에 설명된 기술의 일부 실시예들에 따른 "초음파 온 칩" 해결책을 용이하게 하는 데 도움이 되는 특징들 중 하나이다.

[0117] 디지털 신호 처리 방법

[0118] 도 4의 디지털 신호 처리 회로에 의해 수행되는 방법의 예인 예시적인 프로세스(600)의 흐름도가 도 6에 도시되어 있다. 스테이지(602)에서, 디지털 신호 처리 회로는 ADC(212)로부터 신호 샘플들을 수신한다. 스테이지(604)에서, 이미지에 기여하지 않는 신호 샘플들은 범위 스와스 추출 블록(402)을 사용하여 폐기될 수 있다. 비-선형 신호 샘플들도 폐기될 수 있다. 스테이지(606)에서, 직교 복조를 수행하는 직교 복조 블록(404), 저역 통과 필터링을 수행하는 필터링 블록(406), 및 다운샘플링을 수행하는 다운샘플 블록(408)을 사용하여 데이터 축소가 수행될 수 있다. 그 후 부분적으로 처리된 신호 샘플은 스테이지(608)에서 메모리(410)에 저장될 수 있다.

[0119] 스테이지(610)에서, 메모리(410)로부터 데이터 값들이 판독되고, 시간 도메인 신호 컨디셔닝 블록(412)에 의해 시간 도메인 신호 컨디셔닝이 수행된다. 위에 설명된 바와 같이, 시간 도메인 신호 컨디셔닝은 하나 이상의 가중 함수를 시간 도메인 신호들에 적용하는 것을 포함할 수 있다. 스테이지(612)에서, FFT 블록(414)을 사용하여 시간에 관하여 신호 샘플들에 1-차원 고속 푸리에 변환이 적용된다. 신호 샘플들은 다수의 신호 샘플 그룹을 포함할 수 있으며, 다수의 그룹 각각은 각자의 채널과 연관되고 신호 샘플들에 1-차원 FFT를 적용하는 것은 시간에 관하여 다수의 신호 샘플 그룹 각각에 1-차원 FFT를 적용하는 것을 포함할 수 있다. 스테이지(614)에서, 1-차원 FFT의 적용을 통해 스테이지(612)에서 획득된 복소수-값 데이터에 대해 주파수 도메인 신호 컨디셔닝을 수행하기 위해 주파수 도메인 컨디셔닝 블록(416)이 사용된다. 위에 설명된 바와 같이, 주파수 도메인 신호 컨디셔닝은 주파수 도메인 데이터에 하나 이상의 주파수 도메인 가중 함수를 적용하는 것을 포함할 수 있다. 스테이지(616)에서, 엘리베이션 채널들이 엘리베이션 채널 합산 블록(418)에 의해 합산되고, 그에 의해 이미지 형성 처리를 위해 공급되는 데이터의 양을 감소시킨다.

- [0120] 스테이지(618)에서, 복소수-값 데이터는 전치 블록(420)을 사용하여 전치될 수 있고, 곱셈 블록(422)을 사용하여 스테이지(620)에서 온-더-플라이 곱셈이 수행될 수 있다. 스테이지(622)에서, 크로스-레인지 또는 방위각 방향에 관하여 복소수-값 데이터에 1-차원 FFT를 적용하기 위해 FFT 블록(424)이 사용될 수 있다. 복소수-값 데이터는 다수의 복소수 값 그룹을 포함할 수 있으며, 다수의 그룹 각각은 복수의 주파수 빈 내의 각자의 주파수 빈과 연관된다. 스테이지(622)에서 1-차원 FFT를 적용하는 것은 다수의 복소수 값 그룹 각각에 1-차원 FFT를 적용하는 것을 포함할 수 있다. 스테이지(624)에서, 곱셈 블록(426)을 사용하여 곱셈이 수행될 수 있고, 스테이지(428)에서, 리샘플링/보간 블록(428)에 의해 리샘플링/보간이 수행될 수 있다. 스테이지(626)에서, 푸리에 도메인 합성 블록(626)에 의해 푸리에 도메인 합성이 수행된다. 위에 설명된 바와 같이, 푸리에 도메인 합성은, 푸리에 도메인에서, 다수의 상이한 획득들로부터 획득된 데이터를 결합하는 것을 포함할 수 있다. 스테이지(628)에서, 푸리에 합성 데이터는 이미지 형성 처리에 이용된다.
- [0121] 도 6의 프로세스(600)에서, 선택적 기능들이 생략될 수 있다. 예를 들어, 스테이지(606)에서 수행되는 데이터 축소 동작들이 생략될 수 있다. 추가적으로 또는 대안적으로, 스테이지들(610, 614, 616, 618, 620, 및 624) 중 하나 이상이 생략될 수 있다. 더욱이, 추가의 단계들이 도 6에 예시된 프로세스(600) 내에 포함될 수 있다.
- [0122] 이와 같이 본 개시에서 제시된 기술의 수 개의 양태들 및 실시예들을 설명하였으므로, 본 기술분야의 통상의 기술자들이라면, 다양한 변경, 수정, 및 개선을 쉽게 생각해낼 것임을 알아야 한다. 그러한 변경, 수정, 및 개선은 본 명세서에 설명된 기술의 진의 및 범위 내에 속하는 것으로 의도된다. 예를 들어, 본 기술분야의 통상의 기술자들은 기능을 수행하고/하거나 결과들 및/또는 본 명세서에 설명된 이점들 중 하나 이상을 획득하기 위한 다양한 다른 수단들 및/또는 구조들을 쉽게 상상할 것이며, 그러한 변경들 및/또는 수정들 각각은 본 명세서에 설명된 실시예들의 범위 내에 있는 것으로 간주된다. 본 기술분야의 통상의 기술자들은 단지 통상적 실험을 사용하여 본 명세서에 설명된 특정 실시예들에 대한 다수의 균등물을 인식하거나 확인할 수 있을 것이다. 따라서, 전술한 실시예들은 예로서만 제공되고, 부가된 청구항 및 그들의 균등물의 범위 내에서, 발명의 실시예들이 구체적으로 설명된 것과는 달리 실시될 수 있다는 것을 이해해야 한다. 또한, 본 명세서에 설명된 2개 이상의 특징, 시스템, 물품, 재료, 키트, 및/또는 방법의 임의의 조합은, 그러한 특징들, 시스템들, 물품들, 재료들, 키트들, 및/또는 방법들이 상호 모순되지 않는 경우에, 본 개시의 범위 내에 포함된다.
- [0123] 위에 설명된 실시예들은 다수의 방식들 중 임의의 방식으로 구현될 수 있다. 프로세스들 또는 방법들의 수행을 포함하는 본 개시의 하나 이상의 양태와 실시예는 프로세스들 또는 방법들을 수행하거나, 그 수행을 제어하기 위해 디바이스(예를 들어, 컴퓨터, 프로세서, 또는 다른 디바이스)에 의해 실행가능한 프로그램 명령어들을 이용할 수 있다. 이러한 점에 있어서, 다양한 발명 개념들은, 하나 이상의 컴퓨터 또는 다른 프로세서에서 실행될 때, 위에 설명된 다양한 실시예들 중 하나 이상을 구현하는 방법들을 수행하는 하나 이상의 프로그램으로 인코딩된 컴퓨터 판독가능 저장 매체(또는 다수의 컴퓨터 판독가능 저장 매체)(예를 들어, 컴퓨터 메모리, 하나 이상의 플로피 디스크, 콤팩트 디스크, 광학 디스크, 자기 테이프, 플래시 메모리, 필드 프로그램가능 게이트 어레이(Field Programmable Gate Array) 또는 다른 반도체 디바이스 내의 회로 구성들, 또는 다른 유형의 컴퓨터 저장 매체)로서 구현될 수 있다. 컴퓨터 판독가능 매체 또는 매체들은, 그 위에 저장된 프로그램 또는 프로그램들이 하나 이상의 상이한 컴퓨터 또는 다른 프로세서 상으로 로딩되어 위에 설명된 양태들 중 다양한 것들을 구현할 수 있도록, 운송가능할 수 있다. 일부 실시예들에서, 컴퓨터 판독가능 매체는 비-일시적 매체일 수 있다.
- [0124] 용어 "프로그램" 또는 "소프트웨어"는, 본 명세서에서, 위에 설명된 바와 같은 다양한 양태들을 구현하도록 컴퓨터 또는 다른 프로세서를 프로그램하는 데 이용될 수 있는 임의의 타입의 컴퓨터 코드 또는 컴퓨터-실행가능 명령어들의 세트를 지칭하기 위해 일반적인 의미로 사용된다. 추가적으로, 일 양태에 따라, 실행될 때 본 개시의 방법들을 수행하는 하나 이상의 컴퓨터 프로그램이 단일 컴퓨터 또는 프로세서 상에 상주할 필요는 없지만, 본 개시의 다양한 양태들을 구현하기 위해 다수의 상이한 컴퓨터 또는 프로세서 사이에서 모듈러 방식으로 분산될 수 있다는 점을 알아야 한다.
- [0125] 컴퓨터-실행가능 명령어들은 하나 이상의 컴퓨터 또는 다른 디바이스에 의해 실행되는, 프로그램 모듈들과 같은, 다수의 형태일 수 있다. 일반적으로, 프로그램 모듈들은 특정 태스크들을 수행하는 또는 특정 추상 데이터 타입들을 구현하는 루틴, 프로그램, 객체, 컴포넌트, 데이터 구조, 등을 포함한다. 일반적으로 프로그램 모듈들의 기능은 다양한 실시예들에서 원하는 대로 결합되거나 분산될 수 있다.
- [0126] 또한, 데이터 구조들은 임의의 적합한 형태로 컴퓨터-판독가능 매체에 저장될 수 있다. 예시의 단순성을 위해, 데이터 구조들은 데이터 구조 내의 위치를 통해 관련되는 필드들을 가지도록 나타내어질 수 있다. 그러한 관계

들은 필드들 사이의 관계를 가지고 있는 컴퓨터-판독가능 매체 내의 위치들을 필드들에 대한 저장소에 할당함으로써 비슷하게 달성될 수 있다. 그러나, 데이터 구조의 필드들 내의 정보 사이의 관계를 설정하기 위해서, 포인터들, 태그들 또는 데이터 요소들 사이의 관계를 설정하는 다른 메커니즘들의 사용을 통하는 것을 포함하여, 임의의 적합한 메커니즘이 사용될 수 있다.

- [0127] 소프트웨어에서 실행되는 경우, 단일 컴퓨터에서 제공되든 또는 다수의 컴퓨터 중에 분산되든 임의의 적합한 프로세서 또는 프로세서들의 컬렉션 상에서 소프트웨어 코드가 실행될 수 있다.
- [0128] 게다가, 컴퓨터가 비-제한적 예들로서, 랙-장착 컴퓨터(rack-mounted computer), 데스크톱 컴퓨터, 랩톱 컴퓨터, 또는 태블릿 컴퓨터와 같은 다수의 형태 중 임의의 형태로 구현될 수 있다는 점을 알아야 한다. 추가적으로, 컴퓨터는 개인용 디지털 단말기(Personal Digital Assistant, PDA), 스마트폰 또는 임의의 다른 적합한 포터블 또는 고정 전자 디바이스를 포함하여, 일반적으로 컴퓨터로서 간주되지는 않지만 적합한 처리 능력을 가지는 디바이스에 내장될 수 있다.
- [0129] 또한, 컴퓨터는 하나 이상의 입력 및 출력 디바이스를 포함할 수 있다. 이들 디바이스들은, 다른 무엇보다도, 사용자 인터페이스를 제시하기 위해 사용될 수 있다. 사용자 인터페이스를 제공하기 위해 사용될 수 있는 출력 디바이스의 예들은 출력의 시각적 프레젠테이션을 위한 디스플레이 스크린 또는 프린터, 및 출력의 청각적 프레젠테이션을 위한 스피커 또는 다른 사운드 생성 디바이스를 포함한다. 사용자 인터페이스를 제공하기 위해 사용될 수 있는 입력 디바이스의 예들은 키보드, 및 마우스, 터치 패드, 디지털화 타블렛(digitizing tablets)과 같은 포인팅 디바이스를 포함한다. 다른 예로서, 컴퓨터는 음성 인식을 통해 또는 다른 가청 포맷들로 입력 정보를 수신할 수 있다.
- [0130] 그러한 컴퓨터들은 로컬 영역 네트워크, 또는 엔터프라이즈 네트워크, 지능형 네트워크(intelligent network, IN) 또는 인터넷과 같은 광역 네트워크를 포함하여, 임의의 적합한 형태로 하나 이상의 네트워크에 의해 상호접속될 수 있다. 그러한 네트워크들은 임의의 적합한 기술에 기초할 수 있고, 임의의 적합한 프로토콜에 따라 동작할 수 있으며, 무선 네트워크, 유선 네트워크 또는 광섬유 네트워크를 포함할 수 있다.
- [0131] 또한, 설명된 바와 같이, 일부 양태들은 하나 이상의 방법으로서 구현될 수 있다. 방법의 부분으로서 수행되는 동작들은 임의의 적합한 방식으로 순서화될 수 있다. 따라서, 동작들이 예시된 것과 상이한 순서로 수행되는 실시예들이 구성될 수 있으며, 예시적 실시예들에서 순차적 동작들로서 제시됨에도 불구하고, 일부 동작들을 동시에 수행하는 것을 포함할 수 있다.
- [0132] 본 명세서에서 정의되고 사용된 바와 같은 모든 정의들은 사전적 정의, 참조로 포함된 문헌들에서의 정의, 및/또는 정의된 용어의 통상적인 의미에 대해 우선하는 것으로 이해되어야 한다.
- [0133] 명세서에서 그리고 청구범위에서 사용된 부정관사 "a" 및 "an"은, 명확히 반대로 지시되지 않으면, "적어도 하나"를 의미하는 것으로 이해되어야 한다.
- [0134] 명세서에서 그리고 청구범위에서 사용된 "및/또는"이라는 구는 그렇게 등위접속된 요소들의 어느 하나 또는 양측 모두, 즉 일부 경우들에서는 접속적으로(conjunctively) 존재하고 다른 경우들에서는 이접적으로(disjunctively) 존재하는 요소들을 의미하는 것으로 이해되어야 한다. "및/또는"으로 열거된 다수의 요소들은 동일한 방식으로 즉, 그렇게 등위접속된 요소들의 "하나 이상"으로 해석되어야 한다. "및/또는" 구에 의해 특정하게 식별되는 것 외에 다른 요소들이, 특정하게 식별되는 그 요소들에 관련되든 관련되지 않든 간에, 선택적으로 존재할 수 있다. 따라서, 비-제한적 예로서, "A 및/또는 B"에 대한 참조는, "포함한다"와 같은 개방형 언어와 함께 사용될 때, 일 실시예에서는, 단지 A(선택적으로 B 외의 다른 요소들을 포함함)를 참조하고; 다른 실시예에서는, 단지 B(선택적으로 A 외의 요소들을 포함함)를 참조하고; 또 다른 실시예에서는, A와 B 양측 모두(선택적으로 다른 요소들을 포함함)를 참조하고; 기타 등등을 참조할 수 있다.
- [0135] 명세서에서 그리고 청구범위에서 사용된, 하나 이상의 요소의 리스트에 관련하여, "적어도 하나"라는 구는 요소들의 리스트에서 요소들 중의 임의의 하나 이상으로부터 선택된 적어도 하나의 요소를 의미하지만, 요소들의 리스트 내에 특정하게 열거된 각각의 그리고 모든 요소 중 적어도 하나를 반드시 포함하는 것은 아니며 요소들의 리스트 내의 요소들의 임의의 조합들을 배제하는 것은 아닌 것으로 이해되어야 한다. 이 정의는 또한 "적어도 하나"라는 구가 참조하는 요소들의 리스트 내에 특정하게 식별되는 요소들 외의 요소들이, 특정하게 식별되는 그 요소들에 관련되든 관련되지 않든 간에, 선택적으로 존재할 수 있다는 것도 허용한다. 따라서, 비-제한적 예로서, "A 및 B 중 적어도 하나"(또는 동등하게 "A 또는 B 중 적어도 하나", 또는 동등하게 "A 및/또는 B 중 적어도 하나")는, 일 실시예에서는, B가 존재하지 않으면서(그리고 선택적으로 B 외의 다른 요소들을 포함함)

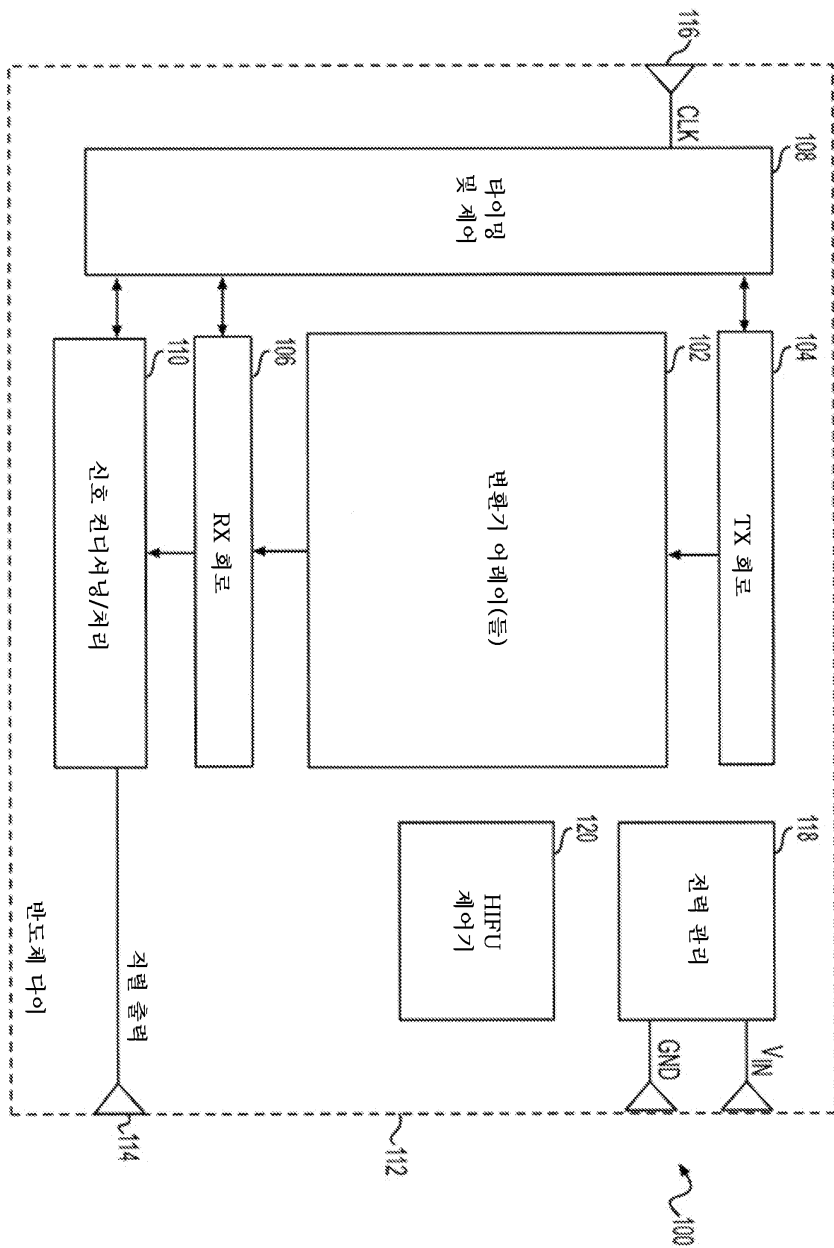
적어도 하나, 선택적으로 하나보다 많은 A를 참조하고; 다른 실시예에서는, A가 존재하지 않으면서(그리고 선택적으로 A 외의 다른 요소들을 포함함) 적어도 하나, 선택적으로 하나보다 많은 B를 참조하고; 또 다른 실시예에서는, 적어도 하나, 선택적으로 하나보다 많은 A, 및 적어도 하나, 선택적으로 하나보다 많은 B(그리고 선택적으로 다른 요소들을 포함함)를 참조하고; 기타 등등을 참조할 수 있다.

[0136] 또한, 본 명세서에서 사용된 어구 및 용어는 설명을 위한 것이고, 제한하는 것으로서 간주되어서는 안 된다. 본 명세서에서 "비롯한", "포함하는", 또는 "갖는", "함유하는", "수반하는", 및 그의 변형의 사용은 그 이후에 열거되는 항목들 및 그의 균등물은 물론 추가의 항목들을 포함하기 위한 것이다.

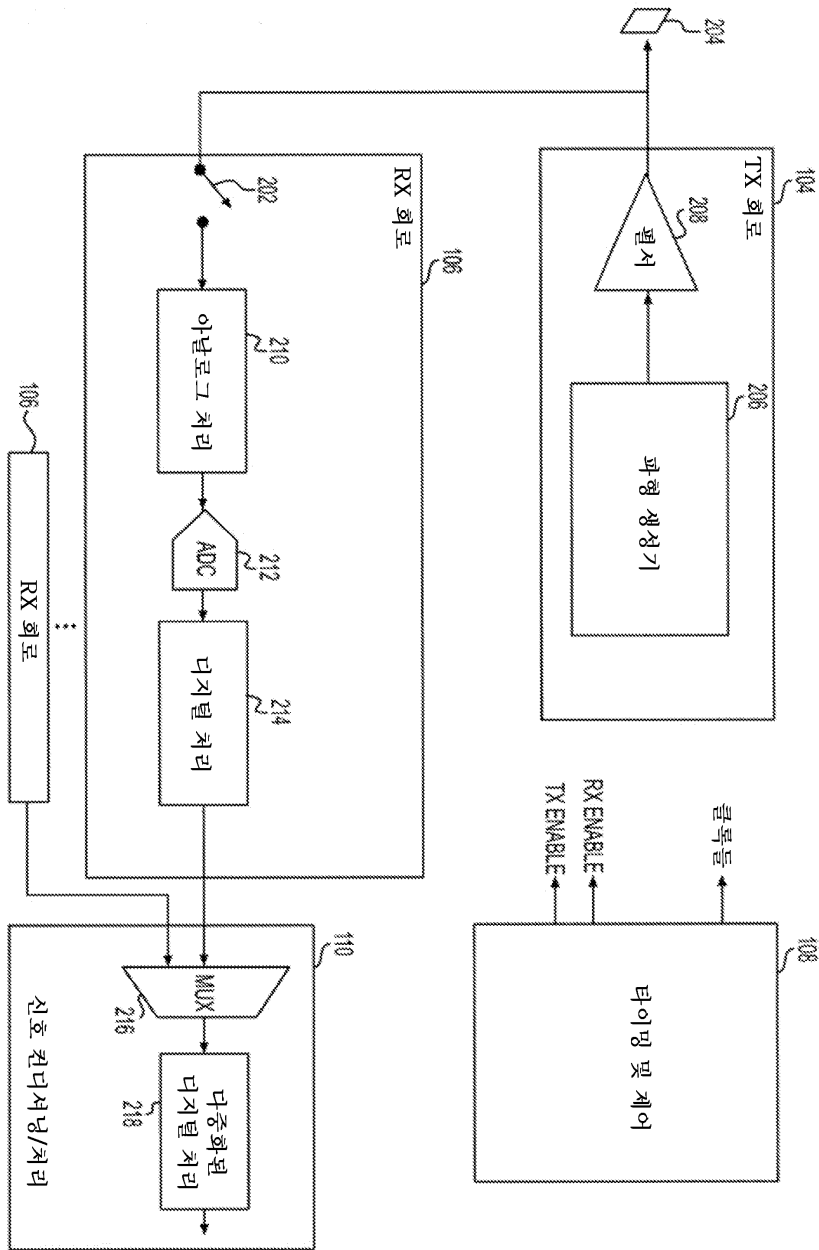
[0137] 위의 명세서에서뿐만 아니라, 청구범위에서, "포함하는", "비롯한", "보유하는", "갖는", "함유하는", "수반하는", "유지하는", "로 구성된" 및 기타 등등과 같은 모든 전이적 구(transitional phrase)들은 개방형으로, 즉, 포함하지만 이에 제한되는 것은 아님을 의미하는 것으로 이해되어야 한다. "구성되는(consisting of)" 및 "본질적으로 구성되는(consisting essentially of)"이라는 전이적 구들만이 각각 폐쇄형, 또는 반-폐쇄형 전이적 구들일 것이다.

도면

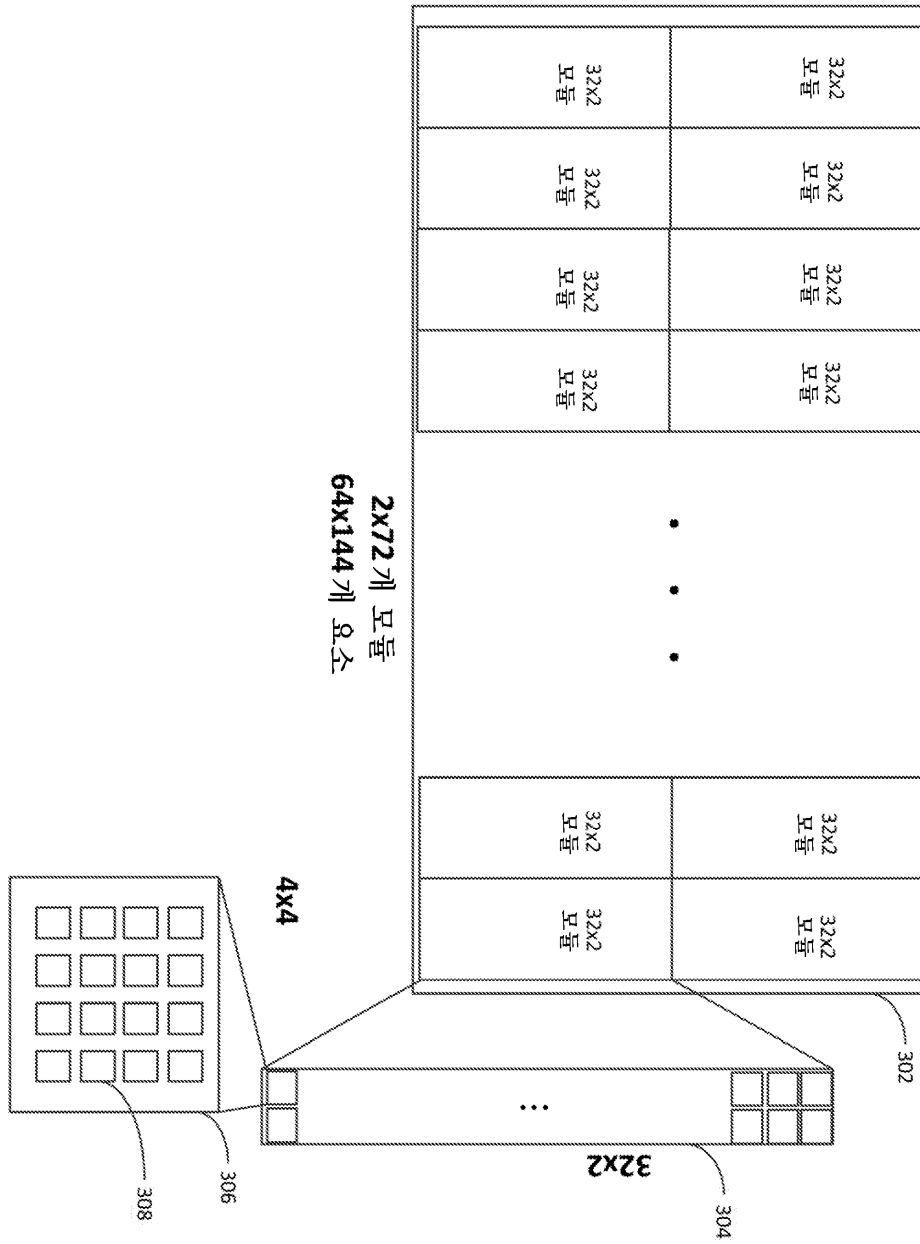
도면1



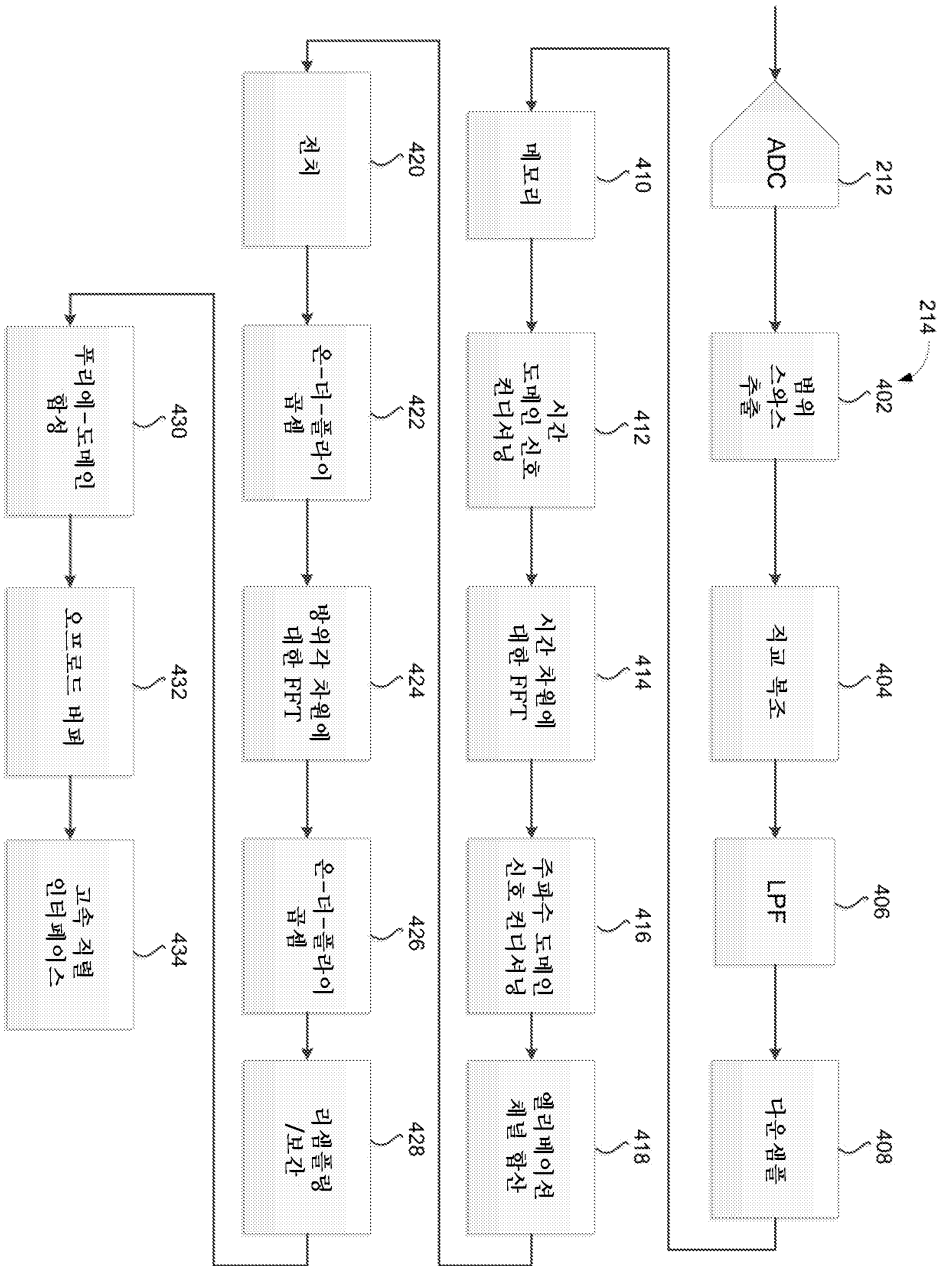
도면2



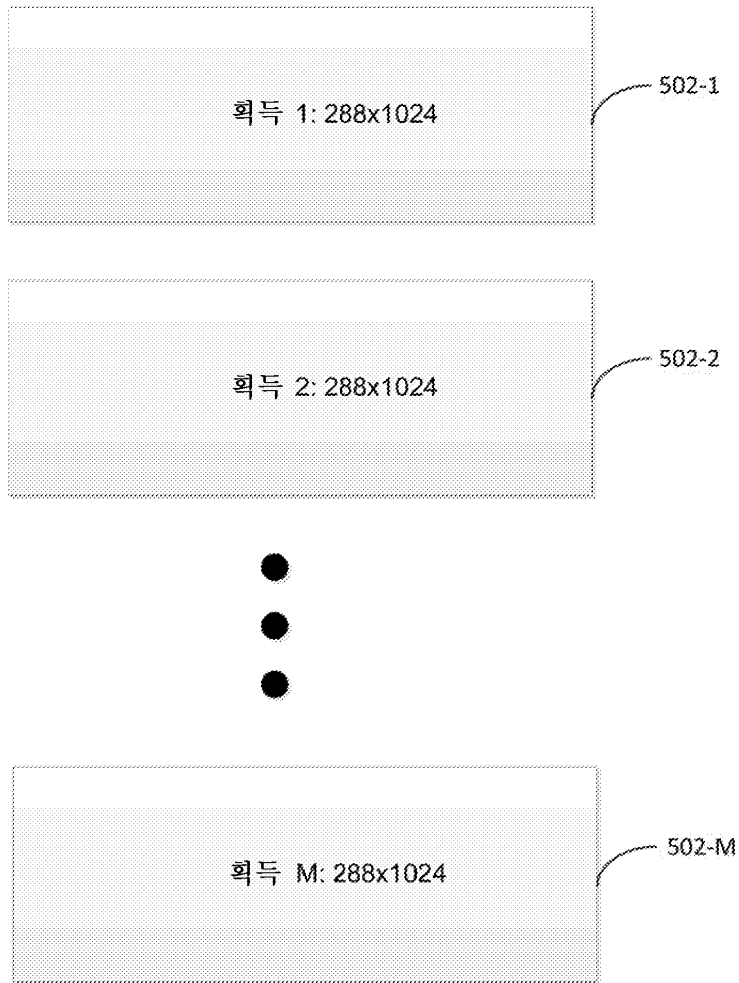
도면3



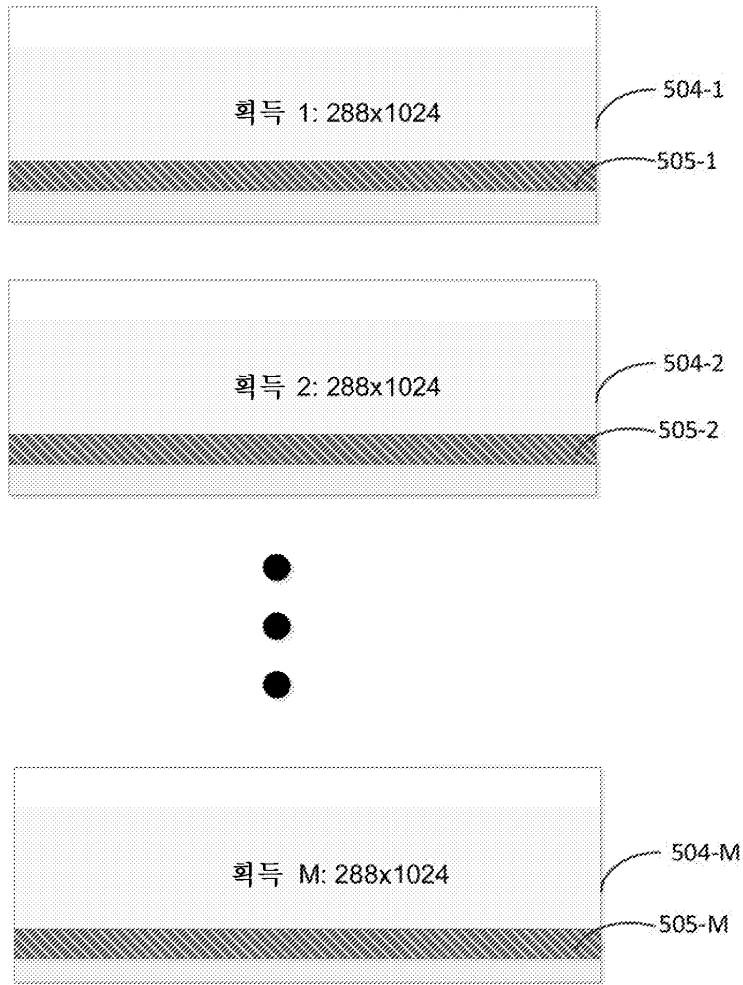
도면4



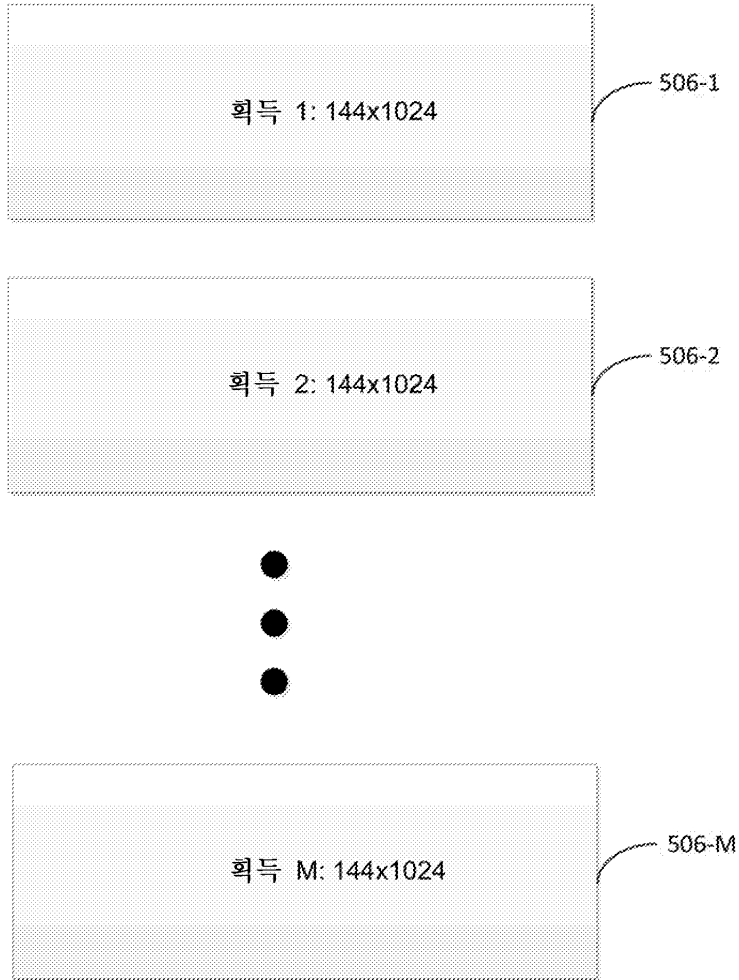
도면5a



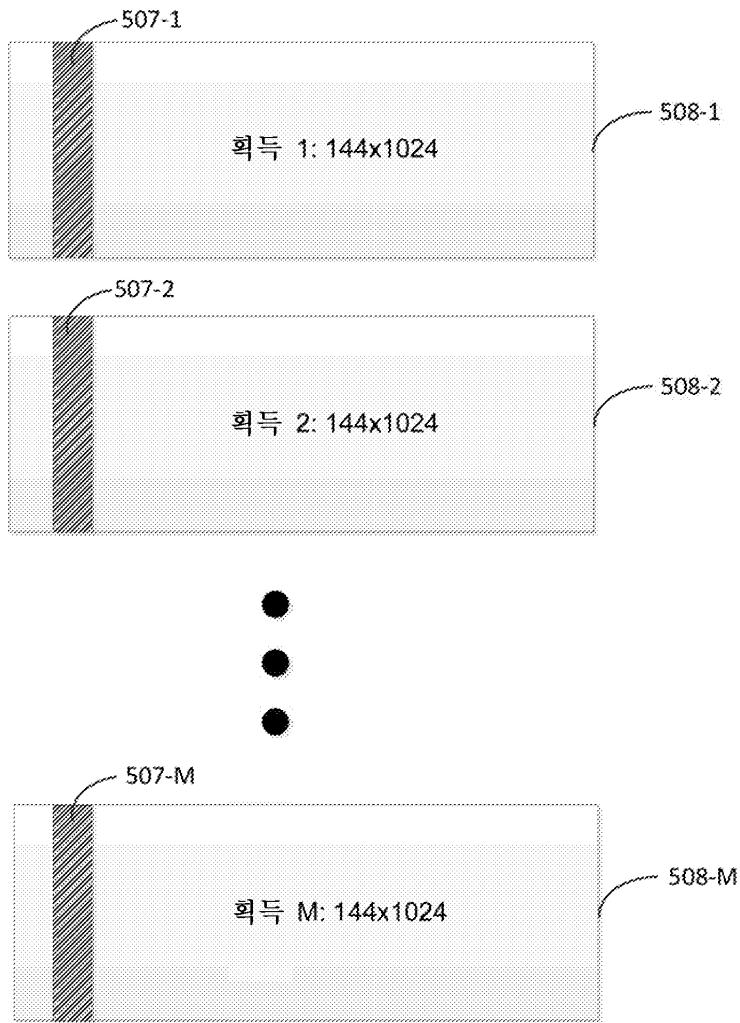
도면5b



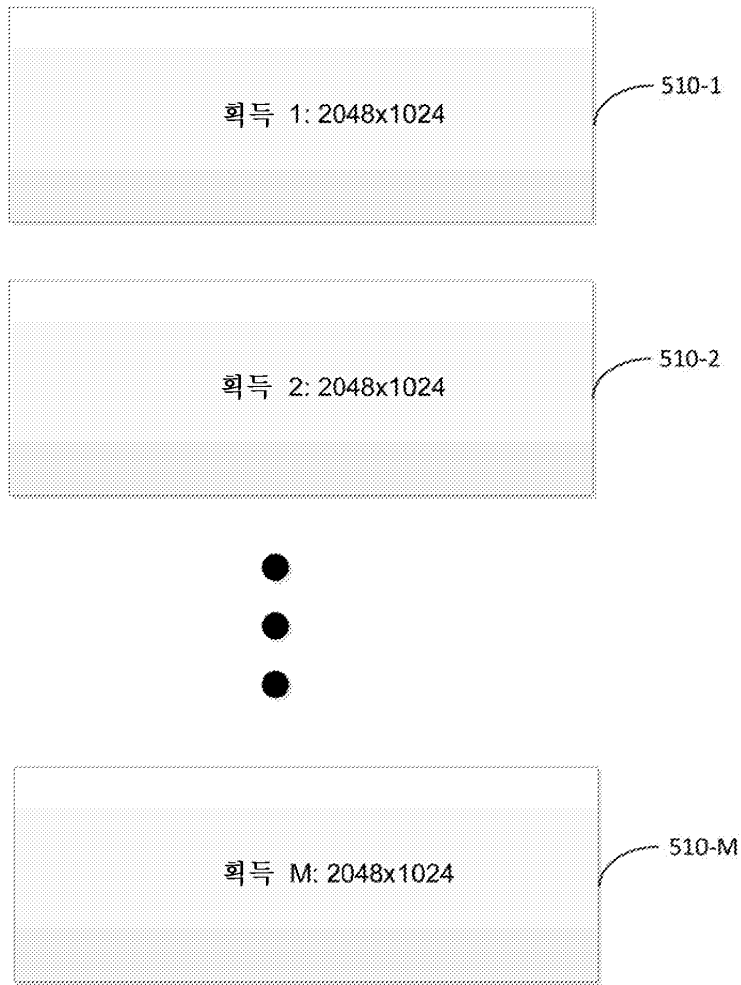
도면5c



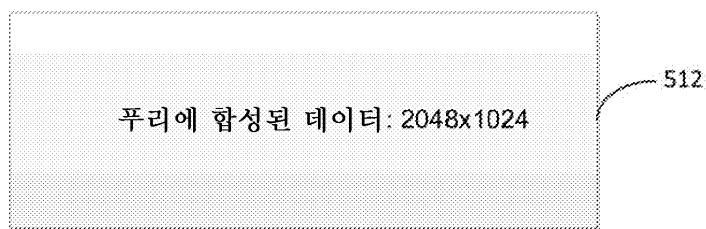
도면5d



도면5e



도면5f



도면6

600



专利名称(译)	超声信号处理电路和相关装置和方法		
公开(公告)号	KR1020180103968A	公开(公告)日	2018-09-19
申请号	KR1020187023097	申请日	2016-10-21
[标]申请(专利权)人(译)	蝴蝶网络有限公司		
申请(专利权)人(译)	蝶形网络INC.		
当前申请(专利权)人(译)	蝶形网络INC.		
[标]发明人	RALSTON TYLER S		
发明人	RALSTON TYLER S.		
IPC分类号	A61B8/08 A61B8/00 G01S7/52 G01S15/89		
CPC分类号	A61B8/4494 A61B8/5207 G01S7/52034 G01S7/5208 G01S15/8915 G01S15/8977		
外部链接	Espacenet		

摘要(译)

描述了超声信号处理电路和相关的装置和方法。可以通过变换到傅里叶域并通过应用一个或多个权重函数来处理与超声换能器阵列执行的相应采集相对应的信号样本组。变换后的信号组可以在傅立叶域中相互组合，以获得一组可用于图像形成的傅立叶合成信号。

