

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-507581

(P2005-507581A)

(43) 公表日 平成17年3月17日(2005.3.17)

(51) Int.Cl.⁷

H04R 17/00

A61B 8/00

B06B 1/06

G01N 29/24

H01L 41/08

F I

H04R 17/00 332B

H04R 17/00 330J

A61B 8/00

B06B 1/06 Z

G01N 29/24 502

テーマコード (参考)

2G047

4C601

5D019

5D107

審査請求 未請求 予備審査請求 未請求 (全 49 頁) 最終頁に続く

(21) 出願番号 特願2003-518221 (P2003-518221)
 (86) (22) 出願日 平成14年7月26日 (2002. 7. 26)
 (85) 翻訳文提出日 平成15年11月21日 (2003. 11. 21)
 (86) 国際出願番号 PCT/IB2002/003145
 (87) 国際公開番号 W02003/013181
 (87) 国際公開日 平成15年2月13日 (2003. 2. 13)
 (31) 優先権主張番号 09/919, 470
 (32) 優先日 平成13年7月31日 (2001. 7. 31)
 (33) 優先権主張国 米国 (US)
 (81) 指定国 EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), CN, JP, KR

(71) 出願人 590000248
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 Koninklijke Philips Electronics N. V.
 オランダ国 5621 ペーアー アイン
 ドーフェン フルーネヴァウツウェッハ
 1
 Groenewoudseweg 1, 5
 621 BA Eindhoven, The Netherlands

(74) 代理人 100087789

弁理士 津軽 進

(74) 代理人 100114753

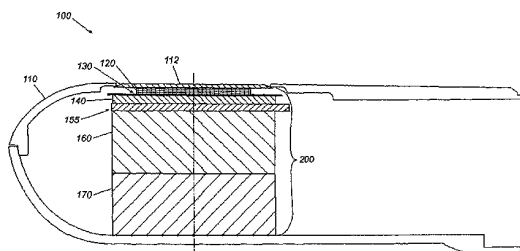
弁理士 宮崎 昭彦

最終頁に続く

(54) 【発明の名称】 音響素子を集積回路に取り付けるシステム

(57) 【要約】

音響素子を集積回路に取り付けるためのシステムは、圧電セラミック又は微細機械加工された超音波トランスデューサ (MUT) 素子を集積回路 (IC) に接続するための様々な方法を含み、これによって、ICにおける信号を組み合わせることにより前記音響素子を当該ICに接続するのに必要とされる導体の数を減少させる。本発明の他の態様において、トランスデューサ素子は、バッキング層及び／又はICに接続される不整合層を有する導電音響層を含んでいる。



【特許請求の範囲】

【請求項 1】

ープローブハウジング、
ー前記プローブハウジングに置かれ、複数の素子を有する超音波センサ、
ー前記プローブハウジングに置かれる集積回路、及び
ー前記超音波センサと前記集積回路との間に置かれる再分布層であって、前記集積回路に対応する回路を含む第 1 表面と前記超音波センサの前記複数の素子に対応する回路を含む第 2 表面とを有する再分布層、
を有する超音波トランスデューサプローブ。

【請求項 2】

10

請求項 1 に記載のトランスデューサプローブにおいて、前記超音波センサ及び前記再分布層は、一次元アレイ又は二次元アレイとして構成されるトランスデューサプローブ。

【請求項 3】

請求項 1 に記載のトランスデューサプローブにおいて、前記超音波センサは微細機械機械加工された超音波トランスデューサ (MUT) を有し、前記再分布層は、はんだバンプ、金バンプ、導電性接合ポリマーバンプ及び接合ポリマーの細線接合の中で選択される手段を用いて前記超音波センサに結合するトランスデューサプローブ。

【請求項 4】

請求項 3 に記載のトランスデューサプローブにおいて、前記超音波センサは微細機械機械加工された超音波トランスデューサ (MUT) を有し、前記 MUT は更に複数の MUT 素子の各々に関連する導電バイアを含み、前記導電バイアは前記 MUT 素子と前記再分布層の前記第 2 表面との間に電気接続を供給するように構成されるトランスデューサプローブ。

20

【請求項 5】

請求項 1 に記載のトランスデューサプローブにおいて、前記超音波センサと前記再分布層との間に置かれる接着剤を更に有し、前記接着剤は、不整合層であるトランスデューサプローブ。

【請求項 6】

ー複数の素子を有し、前記素子の各々は導電音響層を含む超音波センサ、
ー集積回路、及び
ー前記超音波センサと前記集積回路との間の再分布層であり、前記集積回路に対応する回路を有する第 1 表面と、前記複数の超音波センサ素子に対応する回路を有する第 2 表面とを有する再分布層
を有する超音波トランスデューサプローブ。

30

【請求項 7】

前記導電音響層はバッキング層である請求項 6 に記載のトランスデューサプローブ。

【請求項 8】

前記導電音響層は不整合層である請求項 6 に記載のトランスデューサプローブ。

【請求項 9】

ープローブハウジング、
ー前記プローブハウジングに置かれ、複数の素子を持つ超音波センサ、及び
ー前記プローブハウジングに置かれる集積回路であって、前記超音波センサ及び前記集積回路が細線接合を用いて接合される集積回路
を有する超音波トランスデューサプローブ。

40

【請求項 10】

ー前記集積回路と関連し、前記超音波センサの前記複数の素子の各々の位置に対応するように配されるパッド、及び
ー前記パッドと、前記超音波センサの前記素子の各々とに関連する導体、
を更に有する請求項 9 に記載のトランスデューサプローブにおいて
前記導体各々は接合ポリマーの細線接合を用いて前記超音波センサの前記複数の素子の各

50

々に接合されているトランスデューサプローブ。

【請求項 1 1】

前記導体の上に設けられ、露出されるパッシベーション層を更に有する請求項 1 0 に記載のトランスデューサプローブにおいて、前記パッシベーション層及び前記導体は前記集積回路の表面を平らにするように平坦化されるトランスデューサプローブ。

【請求項 1 2】

ープローブハウジング、
ー前記プローブハウジングに置かれ、複数の素子を持つ超音波センサ、
ー前記プローブハウジングに置かれる集積回路であって、前記複数の素子の各々の位置に対応する複数の電気パッドを含む集積回路、及び
ー前記電気パッドに対応する複数の電気接点であって、前記複数のトランスデューサ素子に電氣的に取り付けられる電気接点を有するトランスデューサプローブ。

10

【請求項 1 3】

請求項 1 2 に記載のトランスデューサプローブにおいて、前記電気接点の各々は、はんだバンプ、金バンプ及び導電接合ポリマーバンプの中から選択される手段を用いて前記複数のトランスデューサ素子の各々を結合するトランスデューサプローブ。

【請求項 1 4】

超音波トランスデューサプローブを構築する方法において、
ープローブハウジングを供給するステップ、
ー前記プローブハウジングにおける超音波センサを供給し、前記超音波センサが複数の素子を持つステップ、
ー集積回路を前記プローブハウジングに供給するステップ、及び
ー前記超音波センサと前記集積回路との間に再分布層を供給し、前記再分布層は前記集積回路に対応する回路を含む第 1 表面及び前記超音波センサの前記複数の素子に対応する回路を含む第 2 表面と持つステップを有する方法。

20

【発明の詳細な説明】

【技術分野】

【0 0 0 1】

本発明は一般的に超音波トランスデューサ、特にこの超音波トランスデューサの音響素子を集積回路に取り付けるシステムに関する。

30

【背景技術】

【0 0 0 2】

超音波トランスデューサは、かなり長い間利用可能であって、非侵襲(non-invasive)の医療診断撮像に特に有用である。超音波トランスデューサは通例、圧電素子又は微細機械加工された(micro-machined)超音波トランスデューサ(MUT)素子の一方から形成される。圧電素子は通例、複数の素子がトランスデューサのアセンブリを形成するように配された状態である、例えば(普通は P Z T と呼ばれる)チタン酸ジルコン酸鉛(lead zirconate titanate)のような圧電セラミックからなる。MUT は既知の半導体製造技術を用いて形成され、結果的に容量性超音波トランスデューサセルとなり、このセルは本質的にシリコン基板上にセルの端部の周りで支えられる柔軟な薄膜を有する。電極の形態である接点材料を前記薄膜又は薄膜の一部及びシリコン基板内の空隙の底面(ベース)に与え、その後これら電極に適切な電圧信号を印加することにより、適切な超音波が生成されるように MUT を動作させることができる。同様に、電氣的にバイアスされる場合、MUT の薄膜は、反射される超音波エネルギーを捕捉(キャプチャー)し、そのエネルギーを電氣的にバイアスされた薄膜の運動に変換することにより超音波信号を入力するのに使用してよく、上記運動は次いで入力信号を発生する。

40

【0 0 0 3】

トランスデューサのアセンブリを形成するトランスデューサ素子は、制御回路と組み合わ

50

されてよく、これは更に組み立てられ追加の制御電子機器を電子回路基板の形態でおそらくは含むハウジングを形成し、これらを組み合わせたものが超音波プローブを形成する。様々な音響整合層(acoustic matching layer)、バックング層(backing layer)及び不整合層(dematching layer)を含む超音波プローブは身体の組織を通り超音波信号を送信及び受信するのに用いられる。

【発明の開示】

【発明が解決しようとする課題】

【0004】

従来は、例えば圧電セラミックトランスデューサ素子又はMUT素子のような音響センサを電子制御回路に結合する場合、トランスデューサアレイの各素子を制御回路に接続するために多くの個別のワイヤを使用する必要があるがあった。数百又は数千の素子を持つ大きなトランスデューサアレイの場合、大きなワイヤリングハーネスが必要とされていた。困ったことに、大きなワイヤリングハーネスが超音波プローブの大きさ及び費用を増大させてしまう。人間の体内で用いられるように設計される超音波プローブにとって、超音波プローブ及びケーブルの全体の大きさを減少させることが望ましい。このプローブの大きさを減少させる1つの方法は、集積回路(IC)のアセンブリにトランスデューサ素子制御電子機器を供給することである。トランスデューサアレイの近くのICが多数の小さなトランスデューサ素子から送信及び受信するのに用いられてもよいし、信号を組み合わせるのに用いられてもよい。これにより通例はこれら超音波プローブ素子を制御電気機器に接続している大きくて且つ高価なケーブルを減少又は削除する。

【0005】

トランスデューサアレイを前記IC上に取り付けることは高いパッケージ効率となる。残念なことに、圧電セラミック又はMUTトランスデューサ素子を制御電子機器に接続するための便利な方法はない。

【0006】

従って、超音波トランスデューサアレイの圧電セラミック及びMUT素子の両方を直接ICに接続する方法を持つことが望ましい。

【課題を解決するための手段】

【0007】

本発明は、音響素子を集積回路(IC)に取り付けるためのシステムである。このシステムは圧電セラミック又はMUTトランスデューサ素子をICに接続する様々な方法を提供し、これにより、前記トランスデューサアレイの各素子を前記ICに接続するのに必要とされる導体の数をこのICにおいて信号を組み合わせるにより減少させる。本発明の他の態様において、トランスデューサ素子は、バックング層及び／又は非整合層を持つ導電な音響層を含み、これがICに接続されている。

【0008】

本発明の他のシステム、方法、特性及び利点は、以下の図面及び詳細な説明の実施例において当業者には明らかである。このような追加のシステム、方法、特性及び利点の全ては本明細書内に含まれ、本発明の範囲内であり及び添付される特許請求の範囲により守られている。

【0009】

特許請求の範囲に規定されるような本発明は、以下の図面を参照してより良く理解されることができる。これら図面内の部品は必ずしも互いに一定の縮尺である必要は無く、代わりに本発明の原理を明瞭に説明するのに強調してもよい。

【発明を実施するための最良の形態】

【0010】

以下に記載される本発明は、集積回路(IC)に接続される圧電セラミック及び微細機械加工された超音波トランスデューサ(MUT)素子に適用可能である。

【0011】

図1は、経食道心(transesophageal)(TEE)超音波プローブ100の断面図である。

10

20

30

40

50

この超音波プローブ100は、超音波トランスデューサを収容するプローブハウジング110を含んでいる。この超音波トランスデューサは（以下に詳細に記載される）多数のトランスデューサアレイ素子を通例は有する音響センサ120を含む。これらのトランスデューサ素子は、圧電セラミック又は微細機械加工された超音波トランスデューサ（MUT）素子でよい。これを通り超音波エネルギーが超音波プローブ100から送信、及びこのプローブにより受信される音響ウィンドウ112がプローブハウジング110の表面に沿い、且つ音響センサ120の前に置かれる。

【0012】

前記音響センサ120は、インタフェース130を介して集積回路（IC）140に結合される。このインタフェース130は、前記集積回路140の能動回路の上に設けられる再分布層（redistribution layer）145（図2に図示及び説明される）を含んでいる。前記IC140の能動回路は、適切な基板（図2の150）の表面上に形成されることができ、通例はシリコン（Si）基板上に製造される。しかしながら、他の半導体基板の材料が前記IC140を製造するのに使用されてもよい。このIC基板は、当該IC基板の音響インピーダンスと整合する音響インピーダンスを持つ回路基板155に接合される。この回路基板155は接合面からの音響反射を防ぐために薄い接合剤によりバッキング材料160に接合される。

10

【0013】

音響センサ120は通例数百又は数千のトランスデューサ素子を含み、好ましくは2500個の超音波素子を含んでいる。これら素子の各々は、超音波プローブ100と関連する電子制御回路（図示せず）への電気接続を必要とする。IC140は多数の上記電気接続を組み合わせることが可能であり、それによって超音波プローブ100内の個々の接続数を減少させる。

20

【0014】

通例、音響バッキング160は、回路基板155を通り移動する如何なる超音波エネルギーを吸収するために、回路基板155の背後に設けられる。ヒートシンク170は、音響センサ120及びIC140から熱を取り除くために音響バッキング160の背後に設けられる。超音波トランスデューサ200は、音響センサ120、インタフェース130、IC140、回路基板155、音響バッキング160及びヒートシンク170を含む。

【0015】

図2は図1の超音波トランスデューサ200の一部を説明する断面図である。図2の超音波トランスデューサ200からは省略されているが、通常は、超音波トランスデューサ200と関連する回路基板（図1の155）、音響バッキング160及びヒートシンク170（図1に図示）である。更に、整合層及び不整合層は明瞭性のために省略される。

30

【0016】

超音波トランスデューサ200は、本実施例では複数の圧電セラミックトランスデューサ素子を有する音響センサ220を含み、そのうちの例示的な1つが参照番号210を用いて説明される。複数の圧電セラミックトランスデューサ素子210はアレイ状に配置され、これは通例数百又は数千の個別のトランスデューサ素子を含み、好ましい実施例では2500個の素子を含んでいる。各圧電セラミックトランスデューサ素子210は、示されるような上面に設けられる素子金属被覆層212aを含む。この素子金属被覆層212aは電氣的接地を各素子210に供給する。この接地は通例、各素子210を適切な電氣的接地に接続する導体（図示せず）を含んでいる。本発明の態様によれば、各圧電セラミックトランスデューサ素子210は、再分布層145を介してIC140と関連する能動回路218に接合される。この再分布層145は、能動回路218、そのうちの例示的な1つが参照番号224を用いて説明される模範的なICパッド、及びIC140上に置かれるダイ・パッシベーション層（die passivation layer）214の上に設けられている。このIC140はIC基板150及び能動回路218を含んでいる。ダイ・パッシベーション層214は、能動回路218及びICパッド224の上に設けられ、このICパッド224を露出させておく。

40

50

【0017】

再分布層145は、ICパッド224を介して能動回路218の一部と接している、そのうちの例示的な1つが参照番号222を用いて示される多数の模範的な再分布導体を含んでいる。この再分布層145は、再分布導体222及びダイ・パッシベーション層214の上に設けられる二次パッシベーション層216も含んでいる。再分布導体222は、ICパッド224を介する能動回路218の接続を各圧電セラミックトランスデューサ素子210に対応する適切な場所に再分布する。この再分布導体222は、各ICパッド224を個々の金属接点232に接続する導電材料であり、綺麗にトレースするIC技術を用いて形成されることができる。各金属接点232は、圧電セラミックトランスデューサ素子21に対応している。

10

【0018】

ダイ・パッシベーション層214及び二次パッシベーション層216は、例えば酸化シリコン又はシリコンポリマーから形成されるが、これらに限定されない。再分布層145は、能動回路218とトランスデューサ素子210との間の容量性結合を減少させるのに役立つ。追加のパッシベーション層（図示せず）は、能動回路218とトランスデューサ素子210との間の容量性結合を更に減少させるために、ダイ・パッシベーション層214と再分布導体222との間に設けられることができ、説明される他の実施例にも適用可能である。その上、二次パッシベーション層216はIC基板150の上に能動回路218を形成することにより生じるでこぼこした表面を平らにするのに役立つ。

【0019】

ある実施例において、各圧電セラミックトランスデューサ素子210は、導電素子228を用いて個々の金属接点232に結合される。この導電素子228は、金属接点232と、各圧電セラミックトランスデューサ素子210の下部に設けられる素子金属被覆層212bとの間に電気接触を形成するようなはんだボール又はバンプとすることができる。このようにして、圧電セラミックトランスデューサ素子210と能動回路218との間の電気接触が達成される。はんだボールを導電素子228として用いて図2で説明されたとしても、様々な他の技術が、金属接点232を各圧電セラミックトランスデューサ素子210の素子金属被覆層212bに電気接続するのに利用可能である。例えば、はんだボールの代わりに、金のバンプを使用することができる。更に、導電性接着剤又は導電性ポリマーバンプが前記金属接点232を前記素子金属被覆層212bに接続するのに用いられることができる。更に、図4に関して以下に説明されるように、“細線接合(thin-line bonding)”として知られる技術が、前記素子金属被覆層212bを直接的なオーム接続となる金属接点232に直接接続するのに用いられることができる。このような実施例において、二次パッシベーション層216と金属接点232との表面は、素子金属被覆層212bを金属接点232に細線接合する前に、再分布層145及び集積回路140の表面を平らにするように任意に平らに研磨又は平坦化されることができる。

20

30

【0020】

接着剤226は、各導電素子228間のギャップ及び各圧電セラミックトランスデューサ素子210と二次パッシベーション層216との間の空間を満たしている。この接着剤226は通例不導体であり、例えばエポキシのような様々な接着剤とすることができるが、これらに限定はされない。接着剤226は不整合材料としても機能することができ、これは音響反射部として働く。

40

【0021】

超音波トランスデューサ200は通例IC140の能動回路218の上に二次パッシベーション層216及び金属接点232を形成することにより構築される。導電素子228は次いで金属接点232の上に堆積される。前記接着剤226が次いで堆積され、トランスデューサ210を形成する材料が二次パッシベーション層216に接合され、素子金属被覆層212bと導電素子228との間に電気接続が結果的に生じる。前記トランスデューサ素子210は次いでこのトランスデューサ素子210と素子金属被覆層212a及び212bとを形成する材料の一部を取り除くことにより形成される。例えば、トランスデ

50

ーサ素子 210 は、ダイシングソー(dicing saw)を用いて切ることができ、このダイシングソーは前記金属被覆層 212b に接する前に止める。トランスデューサ素子 210 及び前記金属被覆層素子 212b の残りの材料は、例えばレーザを用いて焼損させることにより取り除かれることができる。結果生じる鋸の切り溝 215 は、別個のトランスデューサ素子 210 を作り出し、トランスデューサ素子 210 の間の電気接続を除去する。

【0022】

図 3 は図 2 の超音波トランスデューサ 200 の他の実施例の断面図である。図 3 の超音波トランスデューサ 300 は、複数の MUT 素子 310 を有する音響センサ 320 を含んでいる。これら MUT 素子 310 は MUT 基板 330 上に形成される。各 MUT 素子 310 は 1 つ以上の MUT セル（図示せず）を含んでいる。MUT 素子 310 を形成するために 1 つ以上の MUT セルが使用される場合、この MUT 素子を形成する MUT セルは通例接続されている。当業者には知られているように、MUT 素子 310 は、半導体装置処理技術を用いて、シリコンのような基板 330 上に製造されることができる。各 MUT 素子 310 は電氣的接地（図示せず）を含み、これは通例各 MUT 素子 310 の表面上を延在する。この接地は通例各 MUT 素子 310 を適切な電氣的接地に接続する導体（図示せず）を含んでいる。

10

【0023】

本発明の態様によれば、各 MUT 素子 310 は、そのうちの例示的な 1 つが参照番号 325 を用いて説明され、バイアと呼ばれる小さな径の孔(hole)を 1 つ以上含んでいる。バイア 325 は MUT 基板 330 を通り延在し、各 MUT 素子 310 と接している。各バイア 325 は、導電体となるようにドーピングされ、これによって各 MUT 素子 310 に電気接続を供給する。本発明のこの態様によれば、各 MUT 素子 310 はバイア 325 に隣接して置かれる。各バイア 325 は MUT 基板 330 を通り延在し、導電素子 328 の 1 つと接触する。このようにして、導電バイア 325 は MUT 素子 310 を導電素子 328 に電気結合させる。図 2 において説明された他の導電素子の全てが図 3 に適応することに注意すべきである。各導電素子 328 は、個々の金属接点 332 と接し、これは順に個々の IC パッド 324 と接する。各 IC パッド 324 は能動回路 318 の一部と接している。このようにして、IC 340 上に置かれる能動回路 318 は、再分布導体 322 を介して導電素子 328 及び各 MUT 素子 310 と電気接触を行う。接着剤 326 は、各導電素子 328 の間のギャップ及び MUT 基板 330 と二次パッシベーション層 316 との間の空間を満たす。前記接着剤 326 は通例不導体であり、上述した接着剤 226 と類似である。

20

30

【0024】

図 4 は、図 2 の超音波トランスデューサ 200 の他の実施例を説明する断面図である。図 4 の超音波トランスデューサ 400 は音響センサ 420 を含み、このセンサは本実施例においてそのうちの例示的な 1 つが参照番号 410 を用いて説明される、複数の圧電セラミックトランスデューサ素子を含む。各圧電セラミックトランスデューサ素子 410 は、示されるような上面に設けられる素子金属被覆層 212a を含んでいる。この素子金属被覆層 212a は電氣的接地を各素子 410 に供給する。この接地は通例、各素子 410 を適切な接地に接続する導体（図示せず）を含んでいる。各圧電セラミックトランスデューサ素子 410 は示されるような下面に設けられる素子金属被覆層 412b も含んでいる。素子金属被覆層 412b は、圧電セラミックトランスデューサ素子 410 と金属接点 432 との間に直接的な電気接触を行うことを可能にする。上述されるように、上記接続は通例“細線接合”と呼ばれている。この細線接合は素子金属被覆層 412b 及び金属接点 432 の露出した面上にある微細な表面の粗さにより達成される。この微細な表面の粗さが金属接点 432 と素子金属被覆層 412b との間に直接的なオーム接続を供給する。前記金属接点 432 は再分布導体 422 を介して IC パッド 424 に接続される。IC パッド 424 は前記 IC 440 上に置かれる能動回路 418 に接続している。再分布層 445 は再分布導体 422 及び上述される前記二次パッシベーション層 216 と同じ二次パッシベーション層 416 を含む。

40

【0025】

50

図 2 の超音波トランスデューサ 200 と同じく、超音波トランスデューサ 400 は通例、IC 440 の能動回路 418 及び IC パッド 424 の上に二次パッシベーション層 416 及び金属接点 432 を形成することにより構築される。二次パッシベーション層 416 の露出した面及び金属接点 432 の一部が次いで平らに研磨又は平坦化されることができ

。

【0026】

接着剤 426 が次いで堆積され、トランスデューサ素子 410 を形成する材料が前記二次パッシベーション層 416 に接合され、素子金属被覆層 412b と金属接点との間に細線接合の電気接続が結果的に生じる。トランスデューサ素子 410 は次いでこのトランスデューサ素子 410 及び素子金属被覆層 412a 及び 412b を形成する材料の一部を取り除くことにより形成される。上述されるように、トランスデューサ素子 410 はダイシングソーを用いて切ることができ、このダイシングソーは前記金属被覆層 412b に接する前に止める。トランスデューサ素子 410 及び前記金属被覆層 412b の残りの材料は、例えばレーザを用いて取り除かれることができる。結果的に生じる鋸の切り溝 415 は、別個のトランスデューサ素子 410 を作り出し、トランスデューサ素子 410 の間の電気接続を除去する。

10

【0027】

図 5A は図 2 の IC 140 を説明する平面図である。この IC 140 は、そのうちの例示的な 1 つが参照番号 224 を用いて説明される、複数の IC パッド 224 を含む。この IC パッド 224 は能動回路 218 に接続し、図 2 の IC パッド 224 に対応している。

20

【0028】

図 5B は二次元 (2D) の音響センサ 500 のフットプリント (footprint) を説明する平面図である。簡略化のために、トランスデューサアレイのフットプリント 500 は、そのうちの例示的な 1 つが参照番号 510 を用いて説明され、4×4 のアレイで配置される 16 個のトランスデューサ素子を説明する。しかしながら、典型的なトランスデューサアレイは数百又は数千のトランスデューサ素子を含んでいる。

【0029】

図 5C は破線を用いて示される図 5B のトランスデューサアレイのフットプリント 500 を含む図 2 の再分布層 145 を説明する平面図である。各再分布導体 222 は、IC パッド 224 の 1 つをトランスデューサアレイのフットプリント 500 のパッド 510 の 1 つに接続する。再分布層 145 における再分布導体 222 は、IC パッド 224 と個々のトランスデューサアレイ素子 510 の各々との間に電気接続を起こす。従って、トランスデューサアレイのフットプリント 500 及び能動回路 518 の設計は共に独立して最適化されることができ、各トランスデューサアレイ 510 は、能動回路 218 の適切な部分に接続される。

30

【0030】

図 6A は図 5A の IC の他の実施例を説明する平面図である。IC 640 は、そのうちの例示的な 1 つが参照番号 624 を用いて説明される、複数の IC パッドを含んでいる。この IC パッド 624 は能動回路 618 に接続している。

【0031】

図 6B は一次元 (1D) の音響センサ 605 のフットプリントを説明する平面図である。トランスデューサアレイのフットプリント 605 は、そのうちの例示的な 1 つが参照番号 610 を用いて説明され、1×8 のアレイで配置される複数のトランスデューサ素子を含む。

40

【0032】

図 6C は図 5A の再分布層 145 の他の実施例を説明する平面図である。再分布層 645 は図 6B のトランスデューサアレイのフットプリント 605 を含んでいる。各再分布導体 622 は、IC パッド 624 の 1 つをトランスデューサアレイのフットプリント 605 のパッド 610 の 1 つに接続する。更に、図 6C において、破線は図 6B に示されるトランスデューサアレイのフットプリント 605 の輪郭を説明している。このようにして、再分布

50

層 6 4 5 における再分布導体 6 2 2 は、I C パッド 6 2 4 と個々のトランスデューサアレイ素子 6 1 0 の各々との間に電気接続を起こす。従って、トランスデューサアレイのフットプリント 6 0 0 及び能動回路 6 1 8 の設計は共に独立して最適化されることができ、各トランスデューサアレイ素子 6 1 0 は、能動回路 6 1 8 の適切な部分に接続される。

【0033】

図 7 は図 2 の超音波トランスデューサ 2 0 0 の他の実施例を説明する断面図である。超音波トランスデューサ 7 0 0 はそのうちの例示的な 1 つが参照番号 7 1 0 を用いて説明される複数の圧電セラミックトランスデューサ素子を有する音響センサ 7 2 0 を含んでいる。各圧電セラミックトランスデューサ素子 7 1 0 は示されるような上面に設けられる素子金属被覆層 7 1 2 a を含む。この素子金属被覆層 7 1 2 a は電氣的接地を各素子 7 1 0 に供給する。この接地は通例、各素子 7 1 0 を適切な電氣的接地に接続する導体（図示せず）を含んでいる。各圧電セラミックトランスデューサ素子 7 1 0 は、示されるような各圧電セラミックトランスデューサ素子 7 1 0 の下面に設けられる素子金属被覆層 7 1 2 b も含んでいる。図 7 に示される実施例において、各導電素子 7 2 8 は、説明されるような平らに研磨又は平坦化される導電性ポリマーバンプであり、その後、金属被覆層 7 1 9 を用いて金属被覆される。接着層 7 2 6 も平坦化され、金属被覆される。各導電素子 7 2 8 は、個々の金属接点 7 3 2 の上に置かれる。各圧電セラミックトランスデューサ素子 7 1 0 の下面上の素子金属被覆層 7 1 2 b は、各導電素子 7 2 8 の上に設けられる金属被覆層 7 1 9 に細線接合される。

10

【0034】

再分布層 7 4 5 は、再分布導体 7 2 2 及び上述された二次パッシベーション層 2 1 6 と同じである二次パッシベーション層 7 1 6 を含む。

20

【0035】

各金属接点 7 2 3 は個々の再分布導体 7 2 2 を介して個々の I C パッド 7 2 4 に接続される。この I C パッド 7 2 4 は I C 7 4 0 上に置かれる能動回路 7 1 8 に接続している。二次パッシベーション層 7 1 6 と圧電セラミックトランスデューサ素子 7 1 0 上の素子金属被覆層 7 1 2 a の露出される面との間のギャップは接着剤 7 2 6 の層で満たされる。この接着剤 7 2 6 は、上述される接着剤 2 2 6 と同じである。上述されるように、トランスデューサ素子 7 1 0 はダイシングソーを用いて切断されることができ、このダイシングソーが金属被覆層に接する前に止める。トランスデューサ素子 7 1 0 及び金属被覆層 7 1 2 b の残りの材料は、例えばレーザを用いて取り除かれることができる。結果的に生じる鋸の切り溝 7 1 5 は、別個のトランスデューサ素子 7 1 0 を作り出し、トランスデューサ素子 7 1 0 の間の電気接続を取り除く。

30

【0036】

図 8 A は、図 2 の圧電セラミックトランスデューサ素子の 1 つを説明する断面図である。この圧電セラミックトランスデューサ素子 8 0 0 は、圧電セラミック素子 8 0 6 の上に置かれる第 1 の整合層 8 0 2 及び第 2 の整合層 8 0 4 を含んでいる。これら整合層 8 0 2 及び 8 0 4 は、導電であり、一般的に前記整合層 8 0 2 の上に設けられる金属被覆層 8 0 1 を含んでいる。これら整合層 8 0 2 及び 8 0 4 は、圧電セラミック素子 8 0 6 の音響インピーダンス（約 30 megarayls (MRayls)）を患者の音響インピーダンス（約 1.5 MRayls）と整合するのに役立つ。この MRayls は、音響インピーダンスの測定の単位である。

40

【0037】

例えば、前記整合層 8 0 2 及び 8 0 4 を用いることにより、1 / 4 波の配列で患者の 1.5 M Rayl の音響インピーダンスが圧電セラミック素子 8 0 6 の 30 M Rayl 音響インピーダンスにぴったりと整合することができる。代わりに、純粋な圧電セラミック素子を用いる代わりに、圧電セラミック素子 8 0 6 の音響インピーダンスは、複合圧電セラミック材料を用いて前記素子 8 0 6 を製造することにより変えることが可能である。

【0038】

本発明の他の態様によれば、導電音響材料の層は、整合層 8 0 4 の表面の反対側にある圧電セラミック素子 8 0 6 の表面に接合される。ある実施例において、前記導電音響材料は

50

示されるような圧電セラミック素子806に接合される不整合(dematching)層808である。この不整合層808は音響反射部として働き、例えばタングステンカーバイド(tungsten carbide)からなり、コバルト又はニッケルの結合剤を持ち、約80-100MRaylの音響インピーダンスを持つような高インピーダンスの不整合層でもよい。代わりに、約3MRaylの音響インピーダンスを持つエポキシ及び約4.5MRaylの音響インピーダンスを持つ銀エポキシのような金属エポキシ混合物のようなポリマー又はポリマー混合物から構成される低インピーダンスの不整合層である。例えば、約80-100MRaylの音響インピーダンスを持つ導電不整合層808はタングステンカーバイドでもよい。このようにして、高インピーダンスの不整合層808は音響エネルギーを反射して、圧電セラミック素子806に戻し、これは約33MRaylの音響インピーダンスを持つ。不整合層808はIC840に接合され、これは約19MRaylの音響インピーダンスを持つ。不整合層の両面は、当業者には知られているように、波を反射する。不整合層808を通過する少量のエネルギーはIC基板850、回路基板855及びバックキング860に伝送され、吸収される。回路基板855及びバックキング860は共にIC基板850の音響インピーダンスと整合している。

10

【0039】

当業者には知られているように、上述されるインタフェース130と同等のインタフェース830以外、図8Aにおける全ての素子は音響接合を用いて取り付けられる。IC840は、上述されるIC140と同等であり、上述されるインタフェース130と同等であるインタフェース830を介して不整合層808に結合されることができる。

【0040】

代わりに、導電不整合層808が約4.5MRaylの音響インピーダンスを持つ銀エポキシの層でもよい。本実施例において、低インピーダンスの不整合層808は、音響エネルギーを反射して、約33MRaylの音響インピーダンスを持つ圧電セラミック素子806へ戻す。この不整合層808はIC840に接合され、これは約19MRaylの音響インピーダンスを持つ。前記不整合層の両面は、当業者に知られているように波を反射する。不整合層808を通過する少量のエネルギーはIC基板850、回路基板855、及びバックキング860に伝送され、吸収される。回路基板855及びバックキング860は共にIC基板850の音響インピーダンスと整合している。当業者に知られるように、追加の不整合層は、IC840及び回路基板855を通りバックキング860へ伝送される音響エネルギーを減少させるために、代わりの音響インピーダンスに加えられることができる。

20

30

【0041】

図8Bは図8Aの圧電セラミックトランスデューサ素子800の他の実施例を説明する断面図である。トランスデューサ素子810は1つの整合層812を含み、その上に金属被覆層811を設ける。この整合層812は、圧電セラミック素子814の上に設けられ、これは33MRaylの音響インピーダンスを持つ。圧電セラミック素子814の音響インピーダンスは、IC基板850の音響インピーダンスにぴったりと整合している。この構成がより広域な動作帯域幅を提供することができるので、幾つかの場合において望ましいものとなる。トランスデューサ素子810は複合ポリマー及び圧電セラミック素子814を用いて構成されることもでき、これはIC基板850音響インピーダンスに整合する音響インピーダンスを持つ。

40

【0042】

他の構成は、前記IC基板上にある再分布層の上に導体を持つバックキング上にトランスデューサ素子を置くことである。導体を含む上記バックキングは、"BACKING FOR ACOUSTIC TRANSDUCER ARRAY"とタイトルが付けられたMiller他に付与された米国特許番号5,267,221に一般に記載されている。

【0043】

当業者に知られるように、上述されるインタフェース130に同等なインタフェース830以外、図8Bにおける全ての素子は音響接合を用いて取り付けられている。

【0044】

本実施例において、回路基板855に設けられる導電音響層は、バックキング層816であ

50

る。このバッキング層 816 は音響吸収材料として働き、これにより IC 840 及び回路基板 855 を通り伝わる如何なる音響エネルギーも吸収する。その上、図 8A の不整合層 808 は、圧電セラミックトランスデューサ素子 800 の所望の音響性能を達成するために、前記バッキング層 816 と結合されてもよい。

【0045】

図 9 は図 2 の超音波トランスデューサ 200 の他の実施例 900 を説明する断面図である。この超音波トランスデューサ 900 は、本実施例においてそのうちの例示的な 1 つが参照番号 910 を用いて説明される、複数の圧電セラミックトランスデューサ素子を有する音響センサ 920 を含んでいる。複数の圧電セラミックトランスデューサ素子 910 は、アレイ状態で配され、これは通例数百又は数千の別個のトランスデューサ素子を含み、好ましい実施例では 2500 個の素子を含んでいる。各圧電セラミックトランスデューサ素子 910 は、示されるような上面に設けられる素子金属被覆層 912a を含む。この素子金属被覆層 912a は、各素子 910 に電氣的接地を供給する。この接地は通例各素子 910 を適切な電氣的接地に接続する導体（図示せず）を含んでいる。本発明の態様によれば、各圧電セラミックトランスデューサ素子 910 は、ダイ・パッシベーション層 914 を通り IC 940 と関連する能動回路 918 に結合される。ここで金属接点 932 は IC パッド 924 に直接接続され、これにより上述される再分布導体を削除する。このダイ・パッシベーション層 914 は、能動回路 918 とそのうちの例示的な 1 つが参照番号 924 を用いて説明される IC パッドとの上に設けられることができる。前記ダイ・パッシベーション層 914 は例えば酸化シリコン又シリコンはポリマーを用いて形成されることが
10
20

【0046】

各 IC パッド 924 は、能動回路 918 の対応する部分と金属接点 932 の下面と電気接触している。図 9 に説明されるように、再分布層及び上述される二次パッシベーション層は、トランスデューサ素子 910 が対応する IC パッド 924 の上に各々並べられるために、省略される。

【0047】

ある実施例において、各圧電セラミックトランスデューサ素子 910 は、導電素子 928 を用いて個々の金属接点 932 に結合される。この導電素子 928 は、前記金属接点 932 と各圧電セラミックトランスデューサ素子 910 の下面に設けられる素子金属被覆層 912b との間に電気接触を形成する例えばはんだバンプとすることができる。このようにして、圧電セラミックトランスデューサ素子 910 と能動回路 918 との間の電気接触が達成される。はんだバンプを導電素子 928 として用いて図 9 に説明されているが、図 2 に関して上述される様々な他の技術が前記金属接点 932 を各圧電セラミックトランスデューサ素子 910 の素子金属被覆層 912b に電気接続するのに利用可能である。
30

【0048】

接着剤 926 は各導電素子 928 のギャップ、及び各圧電セラミックトランスデューサ素子 910 とダイ・パッシベーション層 914 との間の空間を埋める。この接着剤 926 は通例不導体であり、例えば限定はしないが、エポキシのような様々な接着剤が可能である。
40

【0049】

超音波トランスデューサ 900 は、通例 IC 940 の能動回路 918 の上にダイ・パッシベーション層 914 及び金属接点 932 を形成することにより構築される。導電素子 928 は次いでこの金属接点 932 の上に堆積される。接着剤 926 が次いで堆積され、トランスデューサ素子 910 を形成する材料が前記ダイ・パッシベーション層 914 に接合され、素子金属被覆層 912b と導電素子 928 との間に電気接続が結果的に生じる。トランスデューサ素子 910 は次いで上述されるように切断及びレーザ照射によりトランスデューサ素子 910 及び素子金属被覆層 912a 及び 912b を形成する前記材料の一部を取り除くことにより形成される。

【0050】

図10は図4の超音波トランスデューサ400の他の実施例1000を説明する断面図である。図10の超音波トランスデューサ1000は、本実施例においてそのうちの例示的な1つが参照番号1010を用いて説明される、複数の圧電セラミックトランスデューサ素子を含む音響センサ1020を含んでいる。各圧電セラミックトランスデューサ素子1010は、示されるような上面に設けられる素子金属被覆層1012aを含んでいる。この素子金属被覆層1012aは電氣的接地を各素子1010に供給する。この接地は通例、各素子1010を適切な電氣的接地に接続する導体（図示せず）を含んでいる。各圧電セラミックトランスデューサ素子1010は示されるような下面に設けられる素子金属被覆層1012bも含んでいる。この素子金属被覆層1012bは、圧電セラミックトランスデューサ素子1010と金属接点1032との間に直接的な電氣接触を行うことを可能にする。上述されるように、このような接続は通例“細線接合”と呼ばれている。この細線接合は、接合ポリマーを通常は用いることで、前記金属接点を圧電セラミックトランスデューサ素子1010の素子金属被覆層1012bの露出している表面に直接電氣接続する。前記細線接合は、前記素子金属被覆層1012bの露出している表面と金属接点1032とに存在する微細な表面の粗さにより接着される。この微細な表面の粗さが金属接点1032と素子金属被覆層1012bとの間に直接的なオーム接続を供給する。

10

【0051】

金属接点1032は、上述される再分布導体を使わずにIC接合パッド1024に直接接続する。このICパッド1024はIC1040上に置かれる能動回路1018に接続している。二次パッシベーション層1016の表面と金属接点1032の一部とが研磨又は平坦化され、IC1040の表面を平らにし、トランスデューサ素子1010を取り付けるため、その上に平坦面を備えるために金属被覆される。

20

【0052】

超音波トランスデューサ1000は通例、能動回路1018の部分上に直接IC接合パッド1024を形成することにより構築される。金属接点1032がIC接合パッド1024の上に形成され、ダイ・パッシベーション層1014及び二次パッシベーション層1016は次いで能動回路1018及びIC1040のICパッド1024の上に形成される。前記二次パッシベーション層1016の露出される表面と金属接点1032の一部は次いで研磨又は平坦化され、平らに及び金属被覆される。素子金属被覆層1012bは次いで二次パッシベーション層1016の平坦化された表面に細線接合され、素子金属被覆層1012bと金属接点1032との間に細線接合による電氣接続を結果的に生じる。トランスデューサ素子1010は次いで、例えば上述されるように切断及びレーザ照射によりトランスデューサ素子1010及び素子金属被覆層1012a、1012bを形成する材料の一部を取り除くことにより形成される。

30

【0053】

本発明の原理から実質的に逸脱することなく、上述されるような本発明に対する多くの改良及び変更が行われることが当業者には明白である。例えば、本発明は圧電セラミック及びMUTトランスデューサ素子と共に使用されることができる。このような改良及び変更の全てがここに含まれるとする。

【図面の簡単な説明】

【0054】

【図1】経食道心（TEE）超音波プローブの断面図。

40

【図2】図1の超音波トランスデューサの一部を説明する断面図。

【図3】図2の超音波トランスデューサの他の実施例の断面図

【図4】図2の超音波トランスデューサの更に他の実施例の断面図。

【図5A】図2の超音波トランスデューサにおけるICを説明する平面図。

【図5B】二次元（2D）の音響センサのフットプリントを説明する平面図。

【図5C】図5Bのトランスデューサアレイのフットプリントを含む図2の再分布層を説明する平面図。

【図6A】図5AのICの他の実施例を説明する平面図。

【図6B】一次元（1D）の音響センサのフットプリントを説明する平面図。

【図6C】図6Bのトランスデューサアレイのフットプリントを含む再分布層を説明する

50

平面図。

【図 7】図 2 の超音波トランスデューサの他の実施例を説明する断面図。

【図 8 A】図 2 の圧電セラミックトランスデューサ素子の 1 つを説明する断面図。

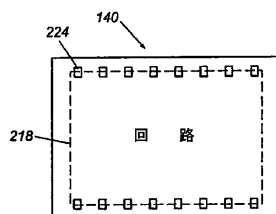
【図 8 B】図 8 A の圧電セラミックトランスデューサ素子の他の実施例を説明する断面図

。

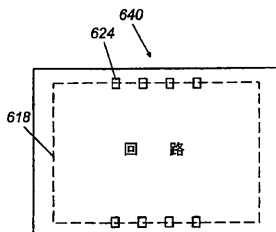
【図 9】図 2 の超音波トランスデューサの更に他の実施例を説明する断面図。

【図 10】図 4 の超音波トランスデューサの他の実施例を説明する断面図。

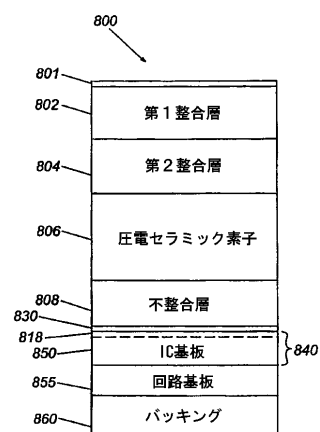
【図 5 A】



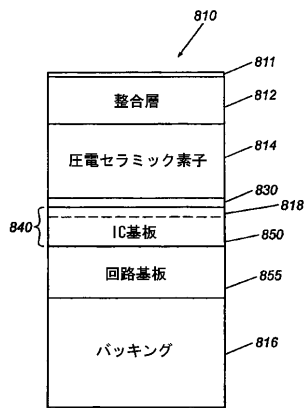
【図 6 A】



【図 8 A】



【図 8 B】



【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

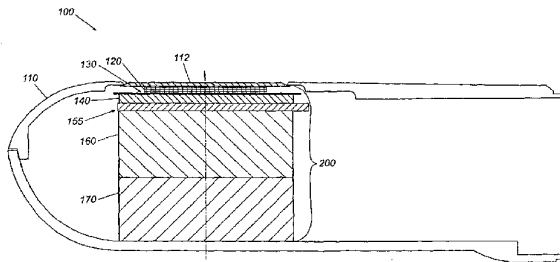
(19) World Intellectual Property Organization
International Bureau(43) International Publication Date
13 February 2003 (13.02.2003)

PCT

(10) International Publication Number
WO 03/013181 A2

- (51) International Patent Classification: H04R
(21) International Application Number: PCT/IB02/03145
(22) International Filing Date: 26 July 2002 (26.07.2002)
(25) Filing Language: English
(26) Publication Language: English
(30) Priority Data: 09/919,470 31 July 2001 (31.07.2001) US
(71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. (NL/NL); Groenewoudsweg 1, NL-5621 BA Eindhoven (NL).
(72) Inventor: MILLER, David, G.; Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
- (74) Agent: CHARPAIL, François; Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
(81) Designated States (national): CN, JP, KR.
(84) Designated States (regional): European patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).
Published: without international search report and to be republished upon receipt of that report
For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(54) Title: SYSTEM FOR ATTACHING AN ACOUSTIC ELEMENT TO AN INTEGRATED CIRCUIT



(57) Abstract: A system for attaching an acoustic element to an integrated circuit includes various ways in which to connect piezo-electric ceramic or micro-machined ultrasonic transducer (MUT) elements to an integrated circuit (IC), thus reducing the number of conductors required to connect the acoustic element to the IC by combining the signals in the IC. In another aspect of the invention, the transducer elements include an electrically conductive acoustic layer comprising a backing layer and/or a de-matching layer that is connected to an IC.

WO 03/013181 A2

WO 03/013181

PCT/IB02/03145

System for attaching an acoustic element to an integrated circuit

TECHNICAL FIELD

The present invention relates generally to ultrasonic transducers, and, more particularly, to a system for attaching the acoustic element of an ultrasonic transducer to an integrated circuit.

5

BACKGROUND OF THE INVENTION

Ultrasonic transducers have been available for quite some time and are particularly useful for non-invasive medical diagnostic imaging. Ultrasonic transducers are typically formed of either piezoelectric elements or micro-machined ultrasonic transducer (MUT) elements. The piezoelectric elements typically are made of a piezoelectric ceramic such as lead zirconate titanate (commonly referred to as PZT), with a plurality of elements being arranged to form a transducer assembly. A MUT is formed using known semiconductor manufacturing techniques resulting in a capacitive ultrasonic transducer cell that comprises, in essence, a flexible membrane supported around its edges over a silicon substrate. By applying contact material, in the form of electrodes, to the membrane, or a portion of the membrane, and to the base of the cavity in the silicon substrate, and then by applying appropriate voltage signals to the electrodes, the MUT may be energized such that an appropriate ultrasonic wave is produced. Similarly, when electrically biased, the membrane of the MUT may be used to receive ultrasonic signals by capturing reflected ultrasonic energy and transforming that energy into movement of the electrically biased membrane, which then generates a receive signal.

20

The transducer elements can be combined with control circuitry forming a transducer assembly, which is then further assembled into a housing possibly including additional control electronics, in the form of electronic circuit boards, the combination of which forms an ultrasonic probe. This ultrasonic probe, which may include various acoustic matching layers, backing layers, and dematching layers, may then be used to send and receive ultrasonic signals through body tissue.

25

In the past, joining an acoustic sensor, such as a piezoelectric ceramic transducer element or a MUT element, to the electrical control circuitry required the use of many individual wires to connect each element of the transducer array to the control circuitry. In the case of large

WO 03/013181

PCT/IB02/03145

2

transducer arrays having many hundreds or thousands of elements, large wiring harnesses were required. Unfortunately, a large wiring harness increases the bulk and cost of the ultrasonic probe. For ultrasonic probes designed to be used inside the human body, it is desirable to reduce the overall size of the ultrasonic probe and cable. One manner of reducing the size of the probe is to provide the transducer element control electronics on an integrated circuit (IC) assembly. An IC in proximity to the transducer array may be used to transmit and receive from many small transducer elements and may also be used to combine the signals, thereby reducing or eliminating the bulky and expensive cables that typically connect the ultrasonic probe elements to the control electronics.

Placing the transducer array over the IC results in greater packaging efficiency. Unfortunately, there is no convenient way to connect the piezoelectric ceramic or MUT transducer elements to the control electronics.

Therefore, it would be desirable to have a way in which to connect both the piezoelectric ceramic and MUT elements of an ultrasonic transducer array directly to an IC.

SUMMARY

The invention is a system for attaching an acoustic element to an integrated circuit (IC). The system provides various ways to connect piezoelectric ceramic or MUT transducer elements to an IC, thus reducing the number of conductors required to connect each element of the transducer array to the IC by combining the signals in the IC. In another aspect of the invention, the transducer elements include an electrically conductive acoustic layer having a backing layer and/or a dematching layer that is connected to an IC.

Other systems, methods, features, and advantages of the invention will be or will become apparent to one with skill in the art upon examination of the following drawings and detailed description. It is intended that all such additional systems, methods, features, and advantages be included within this description, be within the scope of the present invention, and be protected by the accompanying claims.

BRIEF DESCRIPTION OF THE DRAWINGS

The present invention, as defined in the claims, can be better understood with reference to the following drawings. The components within the drawings are not necessarily to scale relative to each other, emphasis instead being placed upon clearly illustrating the principles of the present invention.

WO 03/013181

PCT/IB02/03145

3

FIG. 1 is a cross-sectional schematic view of a transesophageal (TEE) ultrasonic probe.

FIG. 2 is a cross-sectional schematic view illustrating a portion of the ultrasonic transducer of FIG. 1.

5 FIG. 3 is a cross-sectional schematic view of an alternative embodiment of the ultrasonic transducer of FIG. 2.

FIG. 4 is a cross-sectional schematic view illustrating another alternative embodiment of the ultrasonic transducer of FIG. 2.

FIG. 5A is a plan view illustrating the IC in the ultrasonic transducer of FIG. 2.

10 FIG. 5B is a plan view illustrating a footprint of a two-dimensional (2D) acoustic sensor.

FIG. 5C is a plan view illustrating the redistribution layer of FIG. 2 including the transducer array footprint of FIG. 5B.

FIG. 6A is a plan view illustrating an alternative embodiment of the IC of FIG.

15 5A.

FIG. 6B is a plan view illustrating a footprint of a one-dimensional (1D) acoustic sensor.

FIG. 6C is a plan view illustrating a redistribution layer including the transducer array footprint of FIG. 6B.

20 FIG. 7 is a cross-sectional schematic view illustrating an alternative embodiment of the ultrasonic transducer of FIG. 2.

FIG. 8A is a cross-sectional schematic view illustrating one of the piezoelectric ceramic transducer elements of FIG. 2.

25 FIG. 8B is a cross-sectional schematic view illustrating an alternative embodiment of the piezoelectric ceramic transducer element of FIG. 8A.

FIG. 9 is a cross-sectional schematic view illustrating another alternative embodiment of the ultrasonic transducer of FIG. 2.

FIG. 10 is a cross-sectional schematic view illustrating an alternative embodiment of the ultrasonic transducer of FIG. 4.

30

DETAILED DESCRIPTION OF THE INVENTION

The invention to be described hereafter is applicable to piezoelectric ceramic and micro-machined ultrasonic transducer (MUT) elements connected to an integrated circuit (IC).

WO 03/013181

4

PCT/IB02/03145

FIG. 1 is a cross-sectional schematic view of a transesophageal (TEE) ultrasonic probe 100. The ultrasonic probe 100 includes a probe housing 110 that contains an ultrasonic transducer. The ultrasonic transducer includes an acoustic sensor 120 commonly comprising a number of transducer array elements (to be described in further detail below). The transducer elements may be piezoelectric ceramic or micro-machined ultrasonic transducer (MUT) elements. An acoustic window 112, through which ultrasonic energy is both transmitted from and received by the ultrasonic probe 100, is located along a surface of the probe housing 110 and in front of the acoustic sensor 120.

The acoustic sensor 120 is joined to an integrated circuit (IC) 140 through an interface 130. The interface 130 includes a redistribution layer 145 (shown and described in FIG. 2) applied over the active circuitry of the integrated circuit 140. The active circuitry of the IC 140 can be formed on the surface of a suitable substrate (150 of FIG. 2) and is typically fabricated over a silicon (Si) substrate. However, other semiconductor substrate materials may be used to fabricate the IC 140. The IC substrate is bonded to a circuit board 155 having acoustic impedance that matches the acoustic impedance of the IC substrate. The circuit board 155 is bonded to a backing material 160 by thin bonds to prevent acoustic reflections from the bonded surfaces.

The acoustic sensor 120 typically includes many hundreds or thousands of transducer elements, and preferably includes 2500 ultrasonic elements. Each of the elements requires an electrical connection to the electronic control circuitry (not shown) associated with the ultrasonic probe 100. The IC 140 allows many such electrical connections to be combined, thereby reducing the number of individual connections within the ultrasonic probe 100.

Typically, an acoustic backing 160 is applied behind the circuit board 155 in order to absorb any ultrasonic energy that migrates through the circuit board 155. A heat sink 170 is applied behind the acoustic backing 160 in order to remove heat from the acoustic sensor 120 and the IC 140. The acoustic sensor 120, interface 130, IC 140, circuit board 155, acoustic backing 160 and heat sink 170 comprise an ultrasonic transducer 200.

FIG. 2 is a cross-sectional schematic view illustrating a portion of the ultrasonic transducer 200 of FIG. 1. Although omitted from the ultrasonic transducer 200 of FIG. 2, there is commonly a circuit board (155 of FIG. 1), an acoustic backing 160 and heat sink 170 (as shown in FIG. 1) associated with the ultrasonic transducer 200. Furthermore, matching and dematching layers are omitted for clarity.

The ultrasonic transducer 200 includes an acoustic sensor 220 that, in this embodiment, comprises a plurality of piezoelectric ceramic transducer elements, an exemplar

WO 03/013181

PCT/IB02/03145

5

one of which is illustrated using reference numeral 210. A plurality of piezoelectric ceramic transducer elements 210 are arranged in an array, which typically includes many hundreds or thousands of individual transducer elements, and in a preferred embodiment, includes 2500 elements. Each piezoelectric ceramic transducer element 210 includes an element metalization layer 212a applied to the upper surface as shown. The element metalization layer 212a provides an electrical ground connection for each element 210. The ground connection typically includes a conductor (not shown) connecting each element 210 to a suitable electrical ground. In accordance with an aspect of the invention, each piezoelectric ceramic transducer element 210 is joined to the active circuitry 218 associated with IC 140 through a redistribution layer 145. The redistribution layer 145 can be applied over the active circuitry 218, the IC pads, an exemplar one of which is illustrated using reference numeral 224, and the die passivation layer 214 located on the IC 140. The IC substrate 150 and the active circuitry 218 comprise the IC 140. The die passivation layer 214 is applied over the active circuitry 218 and the IC pads 224, leaving the IC pads 224 exposed.

The redistribution layer 145 includes a number of redistribution conductors, an exemplar one of which is shown using reference numeral 222, in contact with portions of the active circuitry 218 through the IC pads 224. The redistribution layer 145 also includes a secondary passivation layer 216 applied over the redistribution conductors 222 and the die passivation layer 214. The redistribution conductors 222 redistribute the connections of the active circuitry 218, through the IC pads 224, to appropriate locations corresponding to each piezoelectric ceramic transducer element 210. The redistribution conductor 222 is a conductive material that connects each IC pad 224 to a respective metal contact 232, and can be formed using fine trace IC technology. Each metal contact 232 corresponds to a piezoelectric ceramic transducer element 210.

The die passivation layer 214 and the secondary passivation layer 216 can be formed of, for example, but not limited to, silicon dioxide or polymer. The redistribution layer 145 aids in reducing capacitive coupling between the active circuitry 218 and the transducer elements 210. An additional passivation layer (not shown) can be applied between the die passivation layer 214 and the redistribution conductors 222 to further reduce capacitive coupling between the active circuitry 218 and the transducer elements 210, and is applicable to the other embodiments discussed. Furthermore, the secondary passivation layer 216 aids in leveling the uneven surface resulting from the formation of the active circuitry 218 over the IC substrate 150.

WO 03/013181

PCT/IB02/03145

6

In one embodiment, each piezoelectric ceramic transducer element 210 is joined to a respective metal contact 232 using a conductive element 228. The conductive element 228 can be, for example, a solder ball, or bump, that forms an electrical contact between the metal contact 232 and an element metalization layer 212b applied to the underside of each

5 piezoelectric ceramic transducer element 210. In this manner, electrical contact between the piezoelectric ceramic transducer element 210 and the active circuitry 218 is achieved. Although illustrated in FIG. 2 using solder bumps as the conductive element 228, a variety of other techniques are available for electrically connecting the metal contact 232 to the element metalization layer 212b of each piezoelectric ceramic transducer element 210. For example,

10 instead of solder bumps, gold bumps can be used. Further, conductive adhesive or conductive polymer bumps can be used to connect the metal contact 232 to the element metalization layer 212b. Further still, as will be described below with respect to FIG. 4, a technique known as "thin-line bonding" can be used to connect the element metalization layer 212b directly to the metal contact 232 resulting in a direct ohmic connection. In such an embodiment, the surface of

15 the secondary passivation layer 216 and the metal contact 232 can optionally be lapped flat, or planarized, to level the surface of the redistribution layer 145 and of the integrated circuit 140, prior to thin-line bonding the element metalization layer 212b to the metal contact 232.

Adhesive material 226 fills the gaps between each conductive element 228 and the space between each piezoelectric ceramic transducer element 210 and the secondary

20 passivation layer 216. The adhesive 226 is typically non-conductive and can be a variety of adhesives such as, for example but not limited to, epoxy. The adhesive 226 can also function as a dematching material, which acts as an acoustic reflector.

The ultrasonic transducer 200 is typically constructed by forming the secondary passivation layer 216 and the metal contacts 232 over the active circuitry 218 of the IC 140. The

25 conductive elements 228 are then deposited over the metal contacts 232. The adhesive 226 is then deposited and the material from which the transducer elements 210 are formed is bonded to the secondary passivation layer 216, resulting in an electrical connection between the element metalization layer 212b and the conductive elements 228. The transducer elements 210 are then formed by removing a portion of the material that forms the transducer elements 210 and the

30 element metalization layers 212a and 212b. For example, the transducer elements 210 can be cut using a dicing saw stopping before the saw contacts the metalization layer 212b. The remaining material of the transducer elements 210 and the metalization layer 212b can then be removed by, for example, burning with a laser. The resulting saw kerf 215 creates the independent transducer elements 210 and removes the electrical connection between transducer elements 210.

WO 03/013181

PCT/IB02/03145

7

FIG. 3 is a cross-sectional schematic view of an alternative embodiment of the ultrasonic transducer 200 of FIG. 2. The ultrasonic transducer 300 of FIG. 3 includes an acoustic sensor 320 comprising a plurality of MUT elements 310. The MUT elements 310 are formed on a MUT substrate 330. Each MUT element 310 includes one or more MUT cells (not shown). If more than one MUT cell is used to form the MUT element 310, the MUT cells forming the MUT element typically are commonly connected. As known to those having ordinary skill in the art, MUT elements 310 can be fabricated on a substrate 330, such as silicon, using semiconductor device processing technology. Each MUT element 310 includes an electrical ground connection (not shown) typically extending over the surface of each MUT element 310. The ground connection typically includes a conductor (not shown) connecting each MUT element 310 to a suitable electrical ground.

In accordance with an aspect of the invention, each MUT element 310 includes one or more small diameter holes, referred to as vias, an exemplar one of which is illustrated using reference numeral 325. The via 325 extends through the MUT substrate 330 and makes contact with each MUT element 310. Each via 325 is doped so as to be electrically conductive, thereby providing an electrical connection to each MUT element 310. In accordance with this aspect of the invention, each MUT element 310 is located adjacent to a via 325. Each via 325 extends through the MUT substrate 330 and contacts one of the conductive elements 328. In this manner, the conductive via 325 electrically couples the MUT element 310 to the conductive element 328. It should be noted that all the alternative conductive elements mentioned above in FIG. 2 apply to FIG. 3. Each conductive element 328 makes contact with a respective metal contact 332. Each metal contact 332 makes electrical contact with a respective redistribution conductor 322, which in turn makes electrical contact with a respective IC pad 324. Each IC pad 324 contacts a portion of the active circuitry 318. In this manner, the active circuitry 318 located on the IC 340 makes electrical contact, through the redistribution conductors 322, to the conductive elements 328 and to each MUT element 310. Adhesive material 326 fills the gaps between each conductive element 328 and the space between the MUT substrate 330 and the secondary passivation layer 316. The adhesive 326 is typically non-conductive and similar to the adhesive 226 described above.

FIG. 4 is a cross-sectional schematic view illustrating another alternative embodiment of the ultrasonic transducer 200 of FIG. 2. The ultrasonic transducer 400 of FIG. 4 includes acoustic sensor 420, which in this example includes a plurality of piezoelectric ceramic transducer elements, an exemplar one of which is illustrated using reference numeral 410. Each piezoelectric ceramic transducer element 410 includes an element metalization layer 212a

WO 03/013181

PCT/IB02/03145

8

applied to the upper surface as shown. The element metalization layer 212a provides an electrical ground connection for each element 410. The ground connection typically includes a conductor (not shown) connecting each element 410 to a suitable electrical ground. Each piezoelectric ceramic transducer element 410 also includes an element metalization layer 412b applied to the underside as shown. The element metalization layer 412b allows direct electrical contact to be made between the piezoelectric ceramic transducer element 410 and the metal contact 432. As mentioned above, such a connection is typically referred to as a "thin-line bond." The thin-line bond uses an adhesive polymer material to mechanically connect the metal contact 432 directly to the exposed surface of the element metalization layer 412b of the piezoelectric ceramic transducer element 410. The thin-line bond is achieved because of the microscopic surface roughness that exists on the exposed surface of the element metalization layer 412b and the metal contact 432. This microscopic surface roughness provides a direct ohmic connection between the metal contact 432 and the element metalization layer 412b. The metal contact 432 is connected through the redistribution conductor 422 to the IC pad 424. The IC pad 424 connects to the active circuitry 418 located on the IC 440. The redistribution layer 445 includes the redistribution conductors 422 and a secondary passivation layer 416, which is similar to the secondary passivation layer 216, described above.

Similar to the ultrasonic transducer 200 of FIG. 2, the ultrasonic transducer 400 is typically constructed by forming the secondary passivation layer 416 and the metal contacts 432 over the active circuitry 418 and IC pads 424 of the IC 440. The exposed surface of the secondary passivation layer 416 and portions of the metal contacts 432 can then be lapped, or planarized, flat.

The adhesive 426 is then deposited and the material from which the transducer elements 410 are formed is bonded to the secondary passivation layer 416, resulting in a thin-line bond electrical connection between the element metalization layer 412b and the metal contacts 432. The transducer elements 410 are then formed by removing a portion of the material that forms the transducer elements 410 and the element metalization layers 412a and 412b. As described above, the transducer elements 410 can be cut using a dicing saw stopping before the saw contacts the metalization layer 412b. The remaining material of the transducer elements 410 and the metalization layer 412b can then be removed using, for example, a laser. The resulting saw kerf 415 creates the independent transducer elements 410 and removes the electrical connection between transducer elements 410.

WO 03/013181

PCT/IB02/03145

9

FIG. 5A is a plan view illustrating the IC 140 of FIG. 2. The IC 140 includes a plurality of IC pads, an exemplar one of which is illustrated using reference numeral 224. The IC pad 224 connects to the active circuitry 218 and corresponds to the IC pad 224 of FIG. 2.

FIG. 5B is a plan view illustrating a footprint of a two-dimensional (2D) acoustic sensor 500. For simplicity, the transducer array footprint 500 illustrates 16 transducer elements, an exemplar one of which is illustrated using reference numeral 510, arranged in a 4x4 array. However, a typical transducer array includes many hundreds or thousands of transducer elements.

FIG. 5C is a plan view illustrating the redistribution layer 145 of FIG. 2 including the transducer array footprint 510 of FIG. 5B shown using a dashed line. Each redistribution conductor 222 connects one of the IC pads 224 to one of the pads 510 of the transducer array footprint 500. The redistribution conductors 222 in the redistribution layer 145 make electrical connections between the IC pads 224 and each respective transducer array element 510. Accordingly, both the transducer array footprint 500 and the design of the active circuitry 218 can be independently optimized and each transducer array element 510 connected to the appropriate portion of the active circuitry 218.

FIG. 6A is a plan view illustrating an alternative embodiment of the IC of FIG. 5A. The IC 640 includes a plurality of IC pads, an exemplar one of which is illustrated using reference numeral 624. The IC pad 624 connects to the active circuitry 618.

FIG. 6B is a plan view illustrating a footprint of a one-dimensional (1D) acoustic sensor 605. The transducer array footprint 605 includes a plurality of transducer elements, an exemplar one of which is illustrated using reference numeral 610, arranged in a 1 x 8 array.

FIG. 6C is a plan view illustrating an alternative embodiment of the redistribution layer 145 of FIG. 5A. The redistribution layer 645 includes the transducer array footprint 605 of FIG. 6B. Each redistribution conductor 622 connects one of the IC pads 624 to one of the pads 610 of the transducer array footprint 605. Further, in FIG. 6C, the dotted lines illustrate the outline of the transducer array footprint 605 shown in FIG. 6B. In this manner, the redistribution conductors 622 in the redistribution layer 645 make electrical connections between the IC pads 624 and each respective transducer array element 610. Accordingly, both the transducer array footprint 600 and the design of the active circuitry 618 can be independently optimized and each transducer array element 610 connected to the appropriate portion of the active circuitry 618.

FIG. 7 is a cross-sectional schematic view illustrating an alternative embodiment of the ultrasonic transducer 200 of FIG. 2. The ultrasonic transducer 700 includes an acoustic

WO 03/013181

PCT/IB02/03145

10

sensor 720, which comprises a plurality of piezoelectric ceramic transducer elements, an exemplar one of which is illustrated using reference numeral 710. Each piezoelectric ceramic transducer element 710 includes an element metalization layer 712a applied to the upper surface as shown. The element metalization layer 712a provides an electrical ground connection for each element 710. The ground connection typically includes a conductor (not shown) connecting each element 710 to a suitable electrical ground. Each piezoelectric ceramic transducer element 710 also includes an element metalization layer 712b applied to the underside of each piezoelectric ceramic transducer element 710 as shown. In the embodiment shown in FIG. 7, each conductive element 728 is a conductive polymer bump that is lapped flat, or planarized, as illustrated, and then metalized with a metalization layer 719. The adhesive layer 726 is also planarized and metalized. Each conductive element 728 is located over a respective metal contact 732. The element metalization layer 712b on the underside of each piezoelectric ceramic transducer element 710 is thin-line bonded to the metalization layer 719 applied over each conductive element 728.

The redistribution layer 745 includes the redistribution conductors 722 and a secondary passivation layer 716, which is similar to the secondary passivation layer 216 described above.

Each metal contact 732 is connected through a respective redistribution conductor 722 to a respective IC pad 724. The IC pad 724 connects to the active circuitry 718 located on the IC 740. The gap between the secondary passivation layer 716 and the exposed surface of the element metalization layer 712 on the piezoelectric ceramic transducer element 710 is filled with a layer of adhesive 726. The adhesive 726 is similar to the adhesive 226 described above. As described above, the transducer elements 710 can be cut using a dicing saw stopping before the saw contacts the metalization layer 712b. The remaining material of the transducer elements 710 and the metalization layer 712b can then be removed using, for example, a laser. The resulting saw kerf 715 creates the independent transducer elements 710 and removes the electrical connection between transducer elements 710.

FIG. 8A is a cross-sectional schematic view illustrating one of the piezoelectric ceramic transducer elements of FIG. 2. The piezoelectric ceramic transducer element 800 includes a first matching layer 802 and a second matching layer 804 located over piezoelectric ceramic element 806. The matching layers 802 and 804 are electrically conductive and generally include a metalization layer 811 applied over the matching layer 802. The matching layers 802 and 804 help to match the acoustic impedance of the piezoelectric ceramic element 806

WO 03/013181

PCT/IB02/03145

11

(approximately 30 megarayls (MRayls)) to the acoustic impedance of the patient (approximately 1.5 MRayls). The MRayl is a unit of measure of acoustic impedance.

For example, by using the matching layers 802 and 804, in a $\frac{1}{4}$ wave arrangement, the 1.5 MRayl acoustic impedance of the patient can be closely matched to the 30 MRayl acoustic impedance of the piezoelectric ceramic element 806. Alternatively, instead of using a pure piezoelectric ceramic element, the acoustic impedance of the piezoelectric ceramic element 806 can be altered by fabricating the element 806 using a composite piezoelectric ceramic material.

In accordance with another aspect of the invention, a layer of an electrically conductive acoustic material is bonded to the surface of the piezoelectric ceramic element 806 opposite that of the matching layer 804. In one embodiment, the electrically conductive acoustic material is a dematching layer 808 bonded to the piezoelectric ceramic element 806 as shown. The dematching layer 808 acts as an acoustic reflector and may be a high impedance dematching layer, constructed of, for example, tungsten-carbide, having a cobalt or nickel binder and having an acoustic impedance of approximately 80-100 MRayls. Alternatively, a low impedance dematching layer, constructed of, for example a polymer or polymer mixtures, such as, for example, epoxy having an acoustic impedance of approximately 3 MRayls and epoxy-metal mixtures such as epoxy-silver having an acoustic impedance of approximately 4.5 MRayls. For example, the electrically conductive dematching layer 808 might be tungsten-carbide, having acoustic impedance on the order of 80-100 MRayls. In this manner, the high impedance dematching layer 808 reflects acoustic energy back towards the piezoelectric ceramic element 806, which has an acoustic impedance of approximately 33 MRayls. The dematching layer 808 is bonded to the IC 840, which has acoustic impedance on the order of 19 MRayls. Both surfaces of the dematching layer reflect waves, as known to those having ordinary skill in the art. The small amount of energy that passes through the dematching layer 808 is transmitted into the IC substrate 850, circuit board 855 and into the backing 860 and absorbed. Both the circuit board 855 and the backing 860 match the acoustic impedance of the IC substrate 850.

As known to those having ordinary skill in the art, other than the interface 830, which is similar to the interface 130 described above, all elements in FIG. 8A are attached using acoustic bonds. The IC 840 is similar to the IC 140 described above and can be joined to the dematching layer 808 through interface 830, which is similar to interface 130 described above.

Alternatively, the electrically conductive dematching layer 808 might be a layer of epoxy-silver having acoustic impedance on the order of 4.5 MRayls. In this

WO 03/013181

PCT/IB02/03145

12

embodiment, the low impedance dematching layer 808 reflects acoustic energy back towards the piezoelectric ceramic element 806 that has an acoustic impedance of approximately 33 MRayls. The dematching layer 808 is bonded to the IC 840, which has acoustic impedance on the order of 19 MRayls. Both surfaces of the dematching layer reflect waves as known to those skilled in the art. The small amount of energy that passes through the dematching layer 808 is transmitted into the IC substrate 850, circuit board 855 and into the backing 860 and absorbed. Both the circuit board 855 and the backing 860 match the acoustic impedance of the IC substrate 850. As known to those having ordinary skill in the art, additional dematching layers can be added in alternating acoustic impedances to decrease the acoustic energy transmitted through the IC 840, circuit board 855 and into the backing 860.

FIG. 8B is a cross-sectional schematic view illustrating an alternative embodiment of the piezoelectric ceramic transducer element 800 of FIG. 8A. The transducer element 810 includes one matching layer 812, over which is applied metalization layer 811. The matching layer 812 is applied over the piezoelectric ceramic element 814, which has acoustic impedance of approximately 33 MRayls. The acoustic impedance of the piezoelectric ceramic element 814 is closely matched to the acoustic impedance of the IC substrate 850. This configuration may be desirable in some cases because it can provide a larger operating bandwidth. The transducer element 810 could also be constructed using a composite polymer and piezoelectric ceramic element 814, which has acoustic impedance matched to the acoustic impedance of the IC substrate 850.

Another configuration is to place the transducer element on a backing having conductors over the redistribution layer on the IC. Such a backing including conductors is described in commonly assigned U.S. Patent No. 5,267,221, entitled "BACKING FOR ACOUSTIC TRANSDUCER ARRAY" to Miller *et al.*

As known to those having ordinary skill in the art, other than the interface 830, which is similar to the interface 130 described above, all elements in FIG. 8B are attached using acoustic bonds.

In this embodiment, the electrically conductive acoustic layer applied to the circuit board 855 is a backing layer 816. The backing layer 816 acts as an acoustic absorption material, thereby absorbing any acoustic energy that travels through the IC 840 and the circuit board 855. Furthermore, the dematching layer 808 of FIG. 8A may be combined with the backing layer 816 of FIG. 8B to achieve the desired acoustic performance of the piezoelectric ceramic transducer element 800.

WO 03/013181

PCT/IB02/03145

13

FIG. 9 is a cross-sectional schematic view illustrating another alternative embodiment 900 of the ultrasonic transducer 200 of FIG. 2. The ultrasonic transducer 900 includes an acoustic sensor 920 that, in this embodiment, comprises a plurality of piezoelectric ceramic transducer elements, an exemplar one of which is illustrated using reference numeral 5 910. A plurality of piezoelectric ceramic transducer elements 910 are arranged in an array, which typically includes many hundreds or thousands of individual transducer elements, and in a preferred embodiment, includes 2500 elements. Each piezoelectric ceramic transducer element 910 includes an element metalization layer 912a applied to the upper surface as shown. The element metalization layer 912a provides an electrical ground connection for each element 910. 10 The ground connection typically includes a conductor (not shown) connecting each element 910 to a suitable electrical ground. In accordance with an aspect of the invention, each piezoelectric ceramic transducer element 910 is joined to the active circuitry 918 associated with IC 940 through a die passivation layer 914 in which the metal contacts 932 are connected directly to the IC pads 924, thereby eliminating the redistribution conductors referred to above. The die 15 passivation layer 914 can be applied over the active circuitry 918 and IC pads, an exemplar one of which is illustrated using reference numeral 924. The die passivation layer 914, can be formed using, for example, silicon dioxide or polymer.

Each IC pad 924 is in electrical contact with a corresponding portion of the active circuitry 918 and the underside of metal contact 932. As illustrated in FIG. 9, the 20 redistribution conductors and the secondary passivation layer referred to above are omitted because the transducer elements 910 are each aligned over corresponding IC pads 924.

In one embodiment, each piezoelectric ceramic transducer element 910 is joined to a respective metal contact 932 using a conductive element 928. The conductive element 928 can be, for example, a solder bump that forms an electrical contact between the metal contact 25 932 and an element metalization layer 912b applied to the underside of each piezoelectric ceramic transducer element 910. In this manner, electrical contact between the piezoelectric ceramic transducer element 910 and the active circuitry 918 is achieved. Although illustrated in FIG. 9 using solder bumps as the conductive element 928, the variety of other techniques mentioned above with respect to FIG. 2 are available for electrically connecting the metal 30 contact 932 to the element metalization layer 912b of each piezoelectric ceramic transducer element 910.

Adhesive material 926 fills the gaps between each conductive element 928 and the space between each piezoelectric ceramic transducer element 910 and the die passivation

WO 03/013181

PCT/IB02/03145

14

layer 914. The adhesive 926 is typically non-conductive and can be a variety of adhesives such as, for example but not limited to, epoxy.

The ultrasonic transducer 900 is typically constructed by forming the die passivation layer 914 and the metal contacts 932 over the active circuitry 918 of the IC 940. The conductive elements 928 are then deposited over the metal contacts 932. The adhesive 926 is then deposited and the material from which the transducer elements 910 are formed is bonded to the die passivation layer 914, resulting in an electrical connection between the element metalization layer 912b and the conductive elements 928. The transducer elements 910 are then formed by removing a portion of the material that forms the transducer elements 910 and the element metalization layers 912a and 912b by, for example, cutting and lasing as described above.

FIG. 10 is a cross-sectional schematic view illustrating an alternative embodiment 1000 of the ultrasonic transducer 400 of FIG. 4. The ultrasonic transducer 1000 of FIG. 10 includes acoustic sensor 1020, which in this example includes a plurality of piezoelectric ceramic transducer elements, an exemplar one of which is illustrated using reference numeral 1010. Each piezoelectric ceramic transducer element 1010 includes an element metalization layer 1012a applied to the upper surface as shown. The element metalization layer 1012a provides an electrical ground connection for each element 1010. The ground connection typically includes a conductor (not shown) connecting each element 1010 to a suitable electrical ground. Each piezoelectric ceramic transducer element 1010 also includes an element metalization layer 1012b applied to the underside as shown. The element metalization layer 1012b allows direct electrical contact to be made between the piezoelectric ceramic transducer element 1010 and the metal contact 1032. As mentioned above, such a connection is typically referred to as a "thin-line bond." The thin-line bond electrically connects the metal contact 1032 directly to the exposed surface of the element metalization layer 1012b of the piezoelectric ceramic transducer element 1010, typically using an adhesive polymer. The thin-line bond is achieved because of the microscopic surface roughness that exists on the exposed surface of the element metalization layer 1012b and the metal contact 1032. This microscopic surface roughness provides a direct ohmic connection between the metal contact 1032 and the element metalization layer 1012b.

The metal contact 1032 connects directly to the IC bond pad 1024 without the use of the redistribution conductor described above. The IC pad 1024 connects to the active circuitry 1018 located on the IC 1040. The surface of the secondary passivation layer 1016 and a

WO 03/013181

PCT/IB02/03145

15

portion of the metal contact 1032 is lapped, or planarized, and metalized to level the surface of the IC 1040 and to provide an even surface over which to attach the transducer elements 1010.

The ultrasonic transducer 1000 is typically constructed by forming the IC bond pads 1024 directly over portions of the active circuitry 1018. The metal contacts 1032 are then formed over the IC bond pads 1024, and the die passivation layer 1014 and the secondary passivation layer 1016 are then formed over the active circuitry 1018 and the IC pads 1024 of the IC 1040. The exposed surface of the secondary passivation layer 1016 and portions of the metal contacts 1032 are then lapped, or planarized, flat and metalized. The element metalization layer 1012b is then thin-line bonded to the planarized surface of the secondary passivation layer 1016, resulting in a thin-line bond electrical connection between the element metalization layer 1012b and the metal contacts 1032. The transducer elements 1010 are then formed by removing a portion of the material that forms the transducer elements 1010 and the element metalization layers 1012a and 1012b by, for example, cutting and lasing as described above.

It will be apparent to those skilled in the art that many modifications and variations may be made to the present invention, as set forth above, without departing substantially from the principles of the present invention. For example, the present invention can be used with piezoelectric ceramic and MUT transducer elements. All such modifications and variations are intended to be included herein.

WO 03/013181

16

PCT/IB02/03145

CLAIMS:

1. An ultrasonic transducer probe, comprising:
a probe housing;
an ultrasonic sensor located in the probe housing and having a plurality of
elements;
5 an integrated circuit located in the probe housing; and
a redistribution layer between the ultrasonic sensor and the integrated circuit,
the redistribution layer having a first surface including circuitry corresponding to the
integrated circuit and a second surface including circuitry corresponding to the plurality of
elements of the ultrasonic sensor.
10
2. The transducer probe of claim 1, wherein the ultrasonic sensor and the
redistribution layer are configured as a one-dimensional array or a two-dimensional array
3. The transducer probe of claim 1, wherein the ultrasonic sensor comprises a
15 micro-machined ultrasonic transducer (NVT) and wherein the redistribution layer joins to the
ultrasonic sensor using means chosen among solder bumps, gold bumps, conductive adhesive
polymer bumps and adhesive polymer thin-line bonding.
4. The transducer probe of claim 3, wherein the ultrasonic sensor comprises a
20 micro-machined ultrasonic transducer (MUT) and wherein the MUT further includes an
electrically conductive via associated with each of a plurality of MUT elements, the
electrically conductive via configured to provide an electrical connection between the MUT
element and the second surface of the redistribution layer.
- 25 5. The transducer probe of claim 1, further comprising an adhesive material
located between the ultrasonic sensor and the redistribution layer, where the adhesive
material is a dematching layer.
6. An ultrasonic transducer probe, comprising:

WO 03/013181

PCT/IB02/03145

17

- an ultrasonic sensor having a plurality of elements, each element including an electrically conductive acoustic layer;
an integrated circuit; and
redistribution layer between the ultrasonic sensor and the integrated circuit, the
- 5 redistribution layer having a first surface having circuitry corresponding to the integrated circuit and a second surface having circuitry corresponding to the plurality of ultrasonic sensor elements.
7. The transducer probe of claim 6, wherein the electrically conductive acoustic
- 10 layer is a backing layer.
8. The transducer probe of claim 6, wherein the electrically conductive acoustic layer is a dematching layer.
- 15 9. An ultrasonic transducer probe, comprising:
a probe housing;
an ultrasonic sensor located in the probe housing and having a plurality of elements; and
an integrated circuit located in the probe housing, wherein the ultrasonic
- 20 sensor and the integrated circuit are joined using a thin-line bond.
10. The transducer probe of claim 9, further comprising:
a pad associated with the integrated circuit and arranged to correspond with the location of each of the plurality of elements of the ultrasonic sensor;
- 25 a conductor associated with the pad and with each of the elements of the ultrasonic sensor; and
where each conductor is joined to each of the plurality of elements of the ultrasonic sensor using an adhesive polymer thin-line bond.
- 30 11. The transducer probe of claim 10, further comprising a passivation layer applied over and exposing the conductor, where the passivation layer and the conductor are planarized to level the surface of the integrated circuit.
12. Comprising:

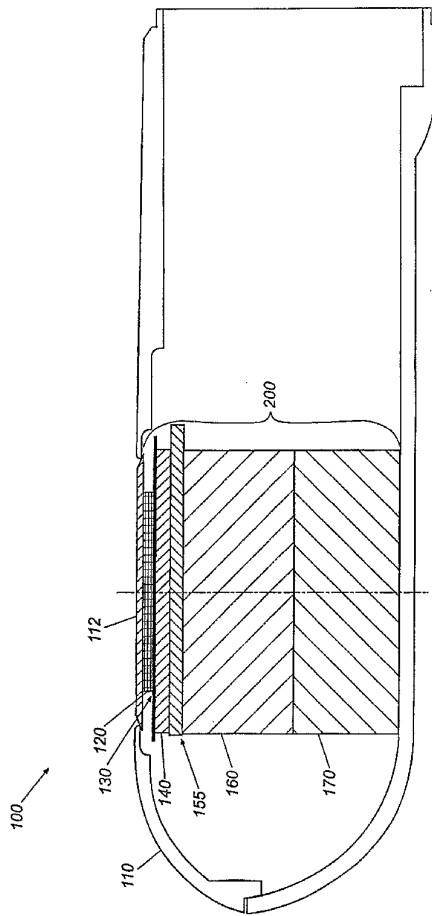
WO 03/013181

PCT/IB02/03145

18

- a probe housing;
an ultrasonic sensor located in the probe housing and having a plurality of elements;
an integrated circuit located in the probe housing, the integrated circuit
- 5 including a plurality of electrical pads corresponding to the locations of each of the plurality of elements; and
a plurality of electrical contacts corresponding to the electrical pads, the electrical contacts being electrically attached to each of the plurality of transducer elements.
- 10 13. The transducer probe of claim 12, wherein each of the electrical contacts joins each of the plurality of transducer elements using means chosen among solder bumps, gold bumps and conductive adhesive polymer bumps.
14. A method for constructing an ultrasonic transducer probe, the method
- 15 comprising the steps of:
providing a probe housing;
providing an ultrasonic sensor in the probe housing, the ultrasonic sensor having a plurality of elements;
providing an integrated circuit in the probe housing; and
- 20 providing a redistribution layer between the ultrasonic sensor and the integrated circuit, the redistribution layer having a first surface including circuitry corresponding to the integrated circuit and a second surface including circuitry corresponding to the plurality of elements of the ultrasonic sensor.

FIG. 1



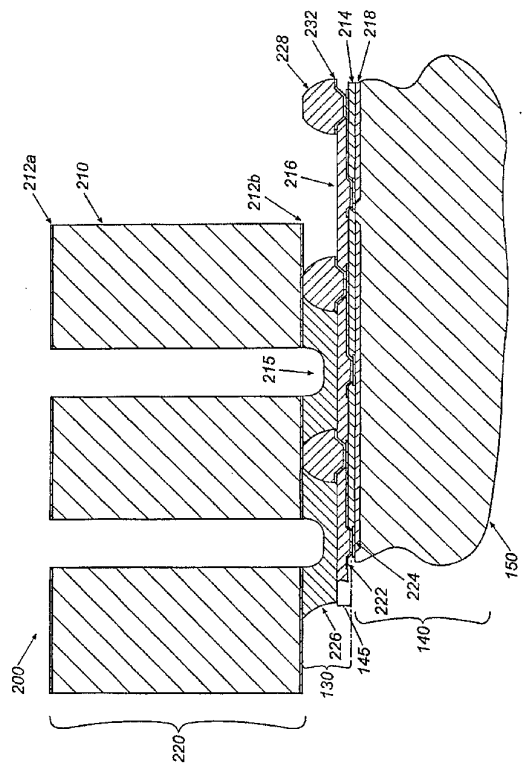


FIG.2



WO 03/013181

PCT/IB02/03145

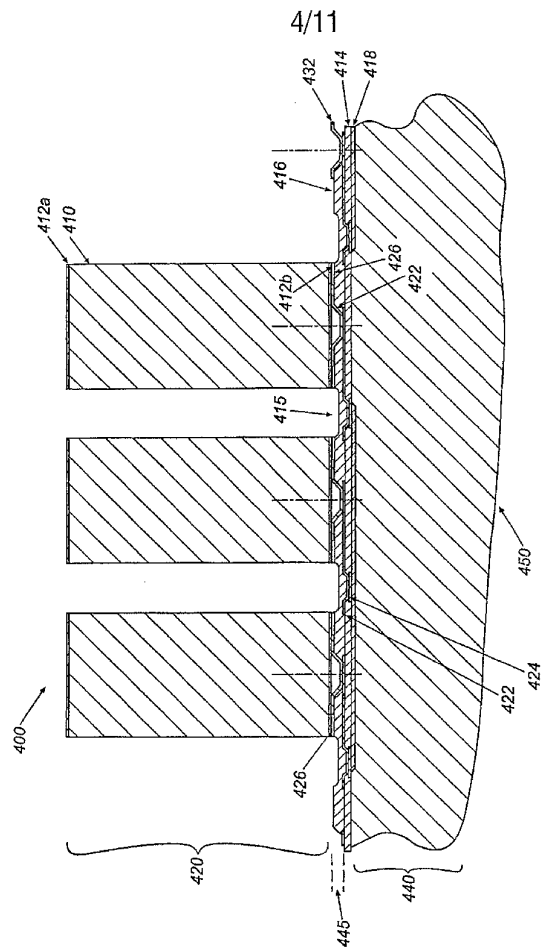


FIG. 4

WO 03/013181

PCT/IB02/03145

5/11

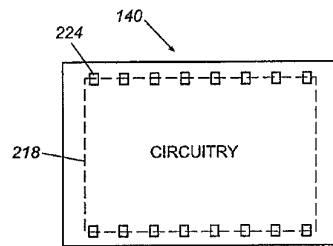


FIG. 5A

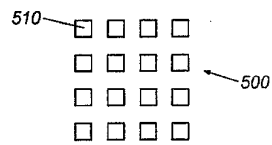


FIG. 5B

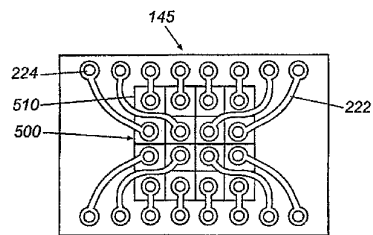


FIG. 5C

WO 03/013181

PCT/IB02/03145

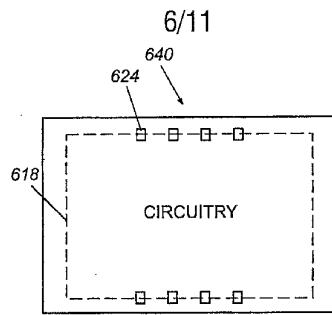


FIG. 6A

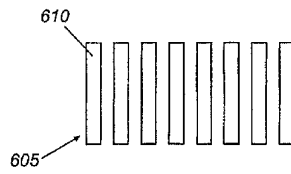


FIG. 6B

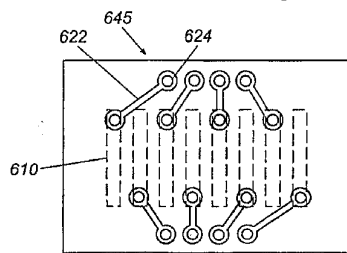
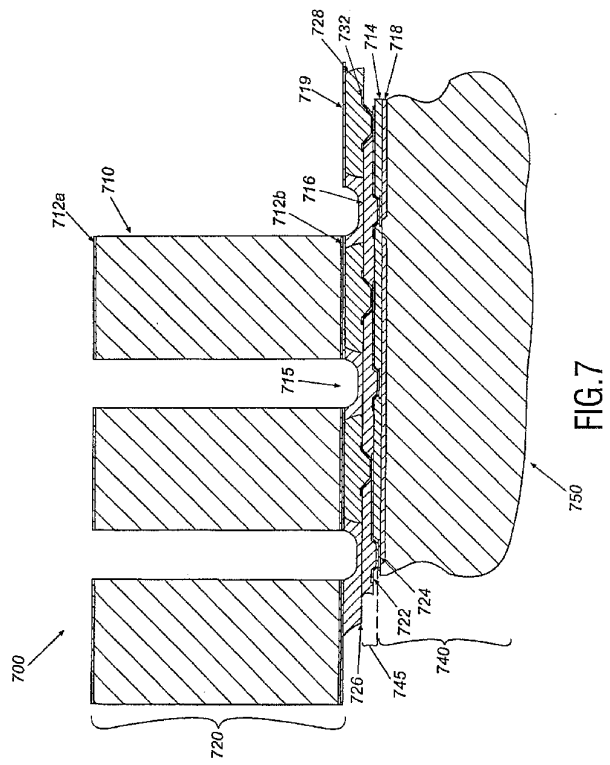


FIG. 6C

WO 03/013181

PCT/IB02/03145

7/11



WO 03/013181

PCT/IB02/03145

8/11

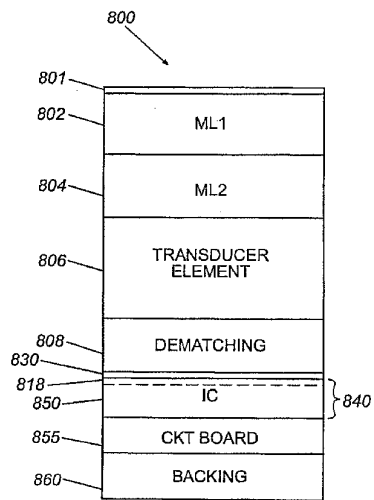


FIG.8A

WO 03/013181

PCT/IB02/03145

9/11

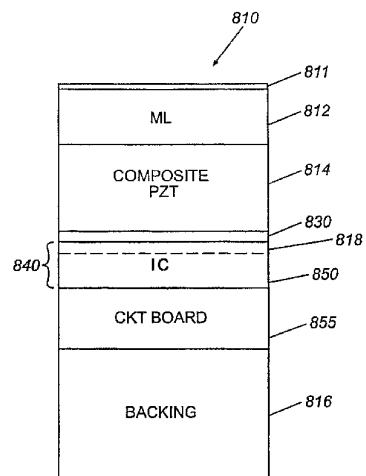


FIG.8B

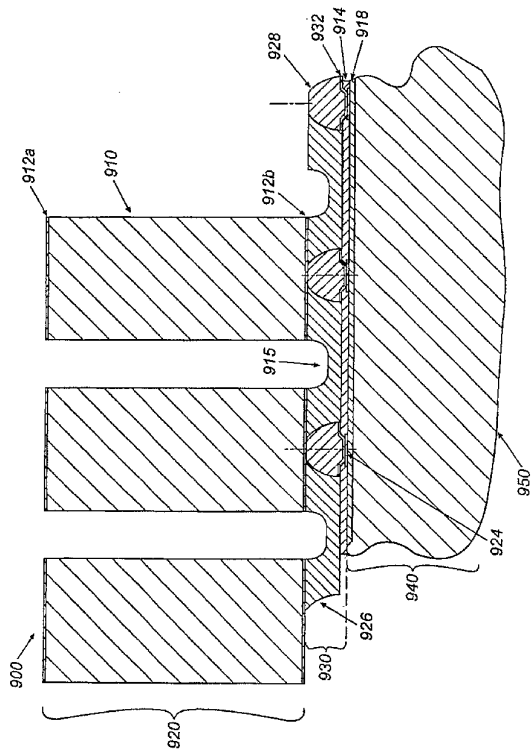


FIG.9

FIG. 10

【国際公開パンフレット（コレクトバージョン）】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property
Organization
International Bureau



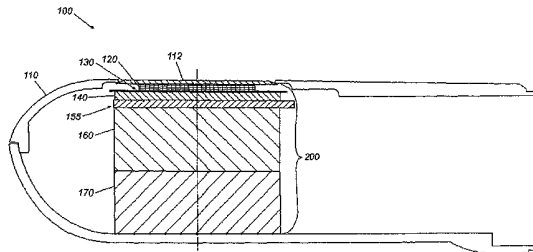
(43) International Publication Date
13 February 2003 (13.02.2003)

PCT

(10) International Publication Number
WO 2003/013181 A3

- (51) International Patent Classification: **B06B 1/06**, H01L 27/20
(74) Agent: CHARPAILL, François, Internationaal Octrooibureau B.V., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
- (21) International Application Number: PCT/IB2002/003145
(81) Designated States (national): CN, JP, KR.
- (22) International Filing Date: 26 July 2002 (26.07.2002)
(84) Designated States (regional): European patent (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR).
- (25) Filing Language: English
(26) Publication Language: English
- (30) Priority Data: 09/919,470 31 July 2001 (31.07.2001) US
Published: — with international search report
- (71) Applicant: KONINKLIJKE PHILIPS ELECTRONICS N.V. [NL/NL]; Groenewoudseweg 1, NL-5621 BA Eindhoven (NL).
(88) Date of publication of the international search report: 6 May 2004
- (72) Inventor: MILLER, David, G., Prof. Holstlaan 6, NL-5656 AA Eindhoven (NL).
For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.

(54) Title: SYSTEM FOR ATTACHING AN ACOUSTIC ELEMENT TO AN INTEGRATED CIRCUIT



(57) Abstract: A system for attaching an acoustic element to an integrated circuit includes various ways in which to connect piezo-electric ceramic or micro-machined ultrasonic transducer (MUT) elements to an integrated circuit (IC), thus reducing the number of conductors required to connect the acoustic element to the IC by combining the signals in the IC. In another aspect of the invention, the transducer elements include an electrically conductive acoustic layer comprising a backing layer and/or a de-matching layer that is connected to an IC.

WO 2003/013181 A3

【国際調査報告】

INTERNATIONAL SEARCH REPORT		Inter: Application No PCT/IB 02/03145
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 806B1/06 H01L27/20		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 806B H01L		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, INSPEC		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 744 898 A (SMITH STEPHEN W ET AL) 28 April 1998 (1998-04-28) column 13, line 1 - line 67 column 14, line 64 - column 16, line 17	1,2,5,6, 8-10, 12-14
Y	---	3,4,6,7
Y	US 4 432 007 A (CADDY WILLIAM R) 14 February 1984 (1984-02-14) column 4, line 21 - column 6, line 3	3,4
Y	US 5 855 049 A (CORBETT III SCOTT S ET AL) 5 January 1999 (1999-01-05) column 5, line 45 - column 6, line 10	6,7
A	EP 0 607 443 A (YOKOGAWA MEDICAL SYST) 27 July 1994 (1994-07-27) figure 2A ---	1,6,7,13
-/-		
☒ Further documents are listed in the continuation of box C. ☒ Patent family members are listed in annex.		
* Special categories of cited documents: *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubt on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art *Z* document member of the same patent family		
Date of the actual completion of the international search 19 May 2003		Date of mailing of the international search report 27/05/2003
Name and mailing address of the ISA European Patent Office, P.B. 5818 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-2040, Tx: 31 651 epo nl, Fax: (+31-70) 340-3018		Authorized officer Swartjes, H

Form PCT/ISA/210 (second sheet) (July 1992)

INTERNATIONAL SEARCH REPORT

Inter-
national Application No
PCT/IB 02/03145

C. (Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT

Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	SMITH S W ET AL: "TWO-DIMENSIONAL ARRAY TRANSDUCERS USING THICK FILM CONNECTION TECHNOLOGY" IEEE TRANSACTIONS ON ULTRASONICS, FERROELECTRICS AND FREQUENCY CONTROL, IEEE INC. NEW YORK, US, vol. 40, no. 6, 1 November 1993 (1993-11-01), pages 727-734, XP000415587 ISSN: 0885-3010 -----	

INTERNATIONAL SEARCH REPORT

In
al Application No
PCT/IB 02/03145

Patent document cited in search report		Publication date	Patent family member(s)	Publication date
US 5744898	A	28-04-1998	US 5329496 A US 5311095 A AU 5321494 A WO 9409605 A1 US 5548564 A	12-07-1994 10-05-1994 09-05-1994 28-04-1994 20-08-1996
US 4432007	A	14-02-1984	US 4262399 A	21-04-1981
US 5855049	A	05-01-1999	US 6087762 A	11-07-2000
EP 0607443	A	27-07-1994	JP 3040554 B2 JP 5103397 A DE 69228820 D1 DE 69228820 T2 EP 0607443 A1 KR 263403 B1 US 5435313 A WO 9307728 A1	15-05-2000 23-04-1993 06-05-1999 07-10-1999 27-07-1994 01-08-2000 25-07-1995 15-04-1993

フロントページの続き

(51)Int.Cl. ⁷	F I	テーマコード (参考)
H O 1 L 41/09	H O 1 L 41/08	J
H O 1 L 41/187	H O 1 L 41/08	Z
	H O 1 L 41/08	D
	H O 1 L 41/18	1 O 1 D

(74)代理人 100122769

弁理士 笛田 秀仙

(72)発明者 ミラー ディビッド ジー

オランダ国 5 6 5 6 アーアー アインドーフェン プロフ ホルストラーン 6

Fターム(参考) 2G047 AC13 CA01 DB02 EA15 EA16 GA02 GB02 GB17 GB21 GB23
GB28 GB32
4C601 EE13 EE14 FE10 GA03 GB04 GB06 GB18 GB19 GB20 GB26
GB30 GB41
5D019 BB02 BB17 FF04 GG01 GG06
5D107 AA12 BB07 CC01 CC11

专利名称(译)	一种用于将声学元件附接到集成电路的系统		
公开(公告)号	JP2005507581A	公开(公告)日	2005-03-17
申请号	JP2003518221	申请日	2002-07-26
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ミラーディビッドジー		
发明人	ミラー ディビッド ジー		
IPC分类号	G01N29/24 A61B8/00 A61B8/12 B06B1/06 H01L27/20 H01L41/08 H01L41/09 H01L41/187 H04R17/00		
CPC分类号	B06B1/0622 A61B8/12 A61B8/445 A61B8/4483 Y10T29/42		
FI分类号	H04R17/00.332.B H04R17/00.330.J A61B8/00 B06B1/06.Z G01N29/24.502 H01L41/08.J H01L41/08.Z H01L41/08.D H01L41/18.101.D		
F-TERM分类号	2G047/AC13 2G047/CA01 2G047/DB02 2G047/EA15 2G047/EA16 2G047/GA02 2G047/GB02 2G047/GB17 2G047/GB21 2G047/GB23 2G047/GB28 2G047/GB32 4C601/EE13 4C601/EE14 4C601/FE10 4C601/GA03 4C601/GB04 4C601/GB06 4C601/GB18 4C601/GB19 4C601/GB20 4C601/GB26 4C601/GB30 4C601/GB41 5D019/BB02 5D019/BB17 5D019/FF04 5D019/GG01 5D019/GG06 5D107/AA12 5D107/BB07 5D107/CC01 5D107/CC11		
代理人(译)	宫崎明彦		
优先权	09/919470 2001-07-31 US		
外部链接	Espacenet		

摘要(译)

用于将声学元件附接到集成电路的系统包括用于将压电陶瓷或微机械加工超声波换能器 (MUT) 元件连接到集成电路 (IC) 的各种方法, 由此 IC组合由此减少将声学元件连接到IC所需的导体的数量。在本发明的另一方面, 换能器元件包括具有连接到IC的背衬层和/或不匹配层的导电声学层。

