

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4087762号  
(P4087762)

(45) 発行日 平成20年5月21日(2008.5.21)

(24) 登録日 平成20年2月29日(2008.2.29)

(51) Int.Cl. F 1  
A 6 1 B 8/00 (2006.01) A 6 1 B 8/00

請求項の数 5 (全 10 頁)

(21) 出願番号 特願2003-278939 (P2003-278939)  
(22) 出願日 平成15年7月24日(2003.7.24)  
(65) 公開番号 特開2005-40418 (P2005-40418A)  
(43) 公開日 平成17年2月17日(2005.2.17)  
審査請求日 平成17年3月24日(2005.3.24)

(73) 特許権者 390029791  
アロカ株式会社  
東京都三鷹市牟礼6丁目2番1号  
(74) 代理人 100075258  
弁理士 吉田 研二  
(74) 代理人 100096976  
弁理士 石田 純  
(72) 発明者 笠原 英司  
東京都三鷹市牟礼6丁目2番1号 アロ  
カ株式会社内  
  
審査官 樋口 宗彦

最終頁に続く

(54) 【発明の名称】 超音波診断装置

(57) 【特許請求の範囲】

【請求項1】

プローブヘッドと、それがプローブケーブルを介して接続される装置本体と、を有する超音波診断装置において、

前記プローブヘッドは、

複数の振動素子からなるアレイ振動子と、

前記アレイ振動子からの複数のアナログ受信信号を複数のデジタル受信信号に変換する整相加算用 A / D 変換部と、

前記複数のデジタル受信信号に対して整相加算処理を行ってデジタル整相加算信号を生成する整相加算部と、

前記デジタル整相加算信号をアナログ整相加算信号に変換する伝送用 D / A 変換部と、を含み、

前記装置本体は、

前記アナログ整相加算信号をデジタル整相加算信号に変換する伝送用 A / D 変換部と、

前記伝送用 A / D 変換部から出力されたデジタル整相加算信号に基づいて超音波画像を形成する画像形成部と、

を含むことを特徴とする超音波診断装置。

【請求項2】

請求項1記載の装置において、

前記アレイ振動子は、前記複数の振動素子が m (但し、m は 2 以上の整数) 個のサブア

レイに区分される2Dアレイ振動子であり、

前記整相加算部は、前記m個のサブアレイに対応して設けられた回路であって、前記複数のデジタル受信信号に対してサブ整相加算処理を行ってm個のサブデジタル整相加算信号を生成するm個のサブ整相加算回路で構成され、

前記伝送用D/A変換部は、前記m個のサブデジタル整相加算信号をm個のサブアナログ整相加算信号に変換するm個の伝送用D/A変換器で構成され、

前記伝送用A/D変換部は、前記m個のサブアナログ整相加算信号をm個のサブデジタル整相加算信号に変換するm個の伝送用A/D変換器で構成され、

前記装置本体は、更に、前記m個のサブデジタル整相加算信号に対してメイン整相加算処理を行ってメイン整相加算信号を生成する少なくとも1つのメイン整相加算部を含むことを特徴とする超音波診断装置。

10

【請求項3】

請求項2記載の装置において、

前記装置本体には、1回の超音波の送受波でn（但し、nは2以上の整数）個の受信ビームを形成するために、n個のメイン整相加算部が並列的に設けられたことを特徴とする超音波診断装置。

【請求項4】

請求項1記載の装置において、

1回の超音波の送受信ごとにn（但し、nは2以上の整数）個の受信ビームが形成され、

20

前記整相加算部として、前記複数のデジタル受信信号に対して並列的にn個の整相加算処理を行ってn個のデジタル整相加算信号を生成するn個の整相加算部が設けられ、

前記伝送用D/A変換部として、前記n個のデジタル整相加算信号をn個のアナログ整相加算信号に変換するn個の伝送用A/D変換部が設けられ、

前記伝送用A/D変換部として、前記n個のアナログ整相加算信号をn個のデジタル整相加算信号に変換するn個の伝送用D/A変換部が設けられた、

ことを特徴とする超音波診断装置。

【請求項5】

請求項1記載の装置において、

前記プローブヘッドは、前記アレイ振動子に対して複数の送信信号を供給する送信部を有することを特徴とする超音波診断装置。

30

【発明の詳細な説明】

【技術分野】

【0001】

本発明は超音波診断装置に関し、特にプローブヘッドと装置本体との間における信号伝送に関する。

【背景技術】

【0002】

近年、アレイ振動子が多素子化している。特に二次元的に超音波ビームを電子走査可能な2Dアレイ振動子は多数の振動素子で構成される。よって、プローブケーブル内にはそれらの振動素子に対応する多数の信号線を挿通させる必要があり、プローブケーブルが著しく太くなり、プローブの操作性を低下させる。

40

【0003】

以下の特許文献1には、プローブヘッド内にCCDを設け、それによってプローブヘッド内で整相加算を実行し、整相加算後の受信信号を装置本体へ伝送するものが示されている。しかし、この方式によると、確かに信号線の本数を削減できるものの、アナログ整相加算処理のために様々な制約があり、信号品質面でも問題があるものと思われる。特に、1回の送受信で複数の受信ビームを同時形成する方式などには対応困難であるという点を指摘できる。

【0004】

50

また、下記の特許文献2には、プローブヘッド内において複数のアナログ受信信号を複数のデジタル受信信号に変換し、それらを時分割処理してシリアル信号に変換し、それを装置本体へ伝送するものが開示されている。しかし、時分割処理ゆえに転送レートに制約があり、特に多数の振動素子からの受信信号を処理することは實際上極めて困難である。

【0005】

【特許文献1】特開2000-33087号公報

【特許文献2】特開2003-10187号公報

【発明の開示】

【発明が解決しようとする課題】

【0006】

本発明の目的は、プローブヘッド内に多数の振動素子が設けられる場合において、プローブケーブルを細くできるようにすることにある。

【0007】

本発明の他の目的は、プローブ内でデジタル整相加算処理を行っても信号線の本数を削減できるようにすることにある。

【課題を解決するための手段】

【0008】

本発明は、プローブヘッドと、それがプローブケーブルを介して接続される装置本体と、を有する超音波診断装置において、前記プローブヘッドは、複数の振動素子からなるアレイ振動子と、前記アレイ振動子からの複数のアナログ受信信号を複数のデジタル受信信号に変換する整相加算用A/D変換部と、前記複数のデジタル受信信号に対して整相加算処理を行ってデジタル整相加算信号を生成する整相加算部と、前記デジタル整相加算信号をアナログ整相加算信号に変換する伝送用D/A変換部と、を含み、前記装置本体は、前記アナログ整相加算信号をデジタル整相加算信号に変換する伝送用A/D変換部と、前記伝送用A/D変換部から出力されたデジタル整相加算信号に基づいて超音波画像を形成する画像形成部と、を含むことを特徴とする。

【0009】

上記構成によれば、プローブヘッド内でデジタル整相加算処理を行えるので、デジタル処理ゆえの様々な利点を得ることができ、特に良好な信号品質を得ることができる。その上で、プローブヘッドから装置本体への信号伝送はアナログ信号として行われており、複数ビットでパラレル伝送する場合のように、1つの信号当たり多数の信号線は不要である。つまり、整相加算後の1つの信号につき基本的には1本の信号線を設ければよい。装置本体側では、アナログ整相加算信号からデジタル整相加算信号を再生し、そのデジタル整相加算信号が処理される。

【0010】

以上のように、プローブヘッド内で複数の信号がデジタル整相加算処理され、しかもそれにより生成されたデジタル信号がアナログ伝送されるために、デジタル信号処理による高精度あるいは多様な処理の利点とアナログ伝送の簡便さという両方の利点を享受できる。なお、上記の装置本体は、ケーブルコネクタを含んでもよく、そのケーブルコネクタ内に伝送用A/D変換部などの電子回路を設けるようにしてもよい。

【0011】

望ましくは、前記アレイ振動子は、複数の振動素子が $m$ （但し、 $m$ は2以上の整数）個のサブアレイに区分される2Dアレイ振動子であり、前記整相加算部は、前記 $m$ 個のサブアレイに対応して設けられた回路であって、前記複数のデジタル受信信号に対してサブ整相加算処理を行って $m$ 個のサブデジタル整相加算信号を生成する $m$ 個のサブ整相加算回路で構成され、前記伝送用D/A変換部は、前記 $m$ 個のサブデジタル整相加算信号を $m$ 個のサブアナログ整相加算信号に変換する $m$ 個の伝送用D/A変換器で構成され、前記伝送用A/D変換部は、前記 $m$ 個のサブアナログ整相加算信号を $m$ 個のサブデジタル整相加算信号に変換する $m$ 個の伝送用A/D変換器で構成され、前記装置本体は、更に、前記 $m$ 個のサブデジタル整相加算信号に対してメイン整相加算処理を行ってメイン整相加算信号を生

10

20

30

40

50

成するメイン整相加算部を含む。

【0012】

上記構成によれば、プローブヘッド内でサブアレイごとにサブ整相加算処理が実行され、それにより生成された $m$ 個のサブデジタル整相加算信号がそれぞれアナログ信号として装置本体側へ伝送される。装置本体側では、 $m$ 個のサブアナログ整相加算信号をデジタル信号に変換した後にメイン整相加算処理し、これによってメインデジタル整相加算信号が得られている。このように数段階にわたる整相加算処理によって受信ビームを形成するようにしてもよい。

【0013】

望ましくは、前記装置本体には、1回の超音波の送受波で $n$ （但し、 $n$ は2以上の整数）個の受信ビームを形成するために、 $n$ 個のメイン整相加算部が並列的に設けられる。

10

【0014】

望ましくは、1回の超音波の送受信ごとに $n$ （但し、 $n$ は2以上の整数）個の受信ビームが形成され、前記整相加算部として、前記複数のデジタル受信信号に対して並列的に $n$ 個の整相加算処理を行って $n$ 個のデジタル整相加算信号を生成する $n$ 個の整相加算部が設けられ、前記伝送用 $D/A$ 変換部として、前記 $n$ 個のデジタル整相加算信号を $n$ 個のアナログ整相加算信号に変換する $n$ 個の伝送用 $A/D$ 変換部が設けられ、前記伝送用 $A/D$ 変換部として、前記 $n$ 個のアナログ整相加算信号を $n$ 個のデジタル整相加算信号に変換する $n$ 個の伝送用 $D/A$ 変換部が設けられる。

【0015】

20

上記構成によれば、複数のデジタル受信信号に基づいて $n$ 個のデジタル整相加算信号が生成され、それらがアナログ信号として装置本体側へ伝送される。1回の超音波の送受波で $n$ 個の音線情報が得られるので、フレームレートあるいはポリウムレートを向上でききる。

【0016】

望ましくは、前記プローブヘッドは、前記アレイ振動子に対して複数の送信信号を供給する送信部を有する。このように送信部をプローブヘッド内に設ければ、各チャンネルの送信信号を装置本体側からプローブヘッドへ供給する必要がなくなり、プローブケーブルを細径化できる。

【0017】

30

なお、上記の各構成において、並列配置される複数の回路に代えて時分割動作する単一の回路を設けるようにしてもよい。特に、デジタル整相加算回路などの場合には、その原理上、容易に時分割動作させることが可能である。

【発明の効果】

【0018】

以上説明したように、本発明によれば、プローブヘッド内でデジタル整相加算を行えると共に、プローブケーブルを細くできるという利点がある。

【発明を実施するための最良の形態】

【0019】

以下、本発明の好適な実施形態を図面に基づいて説明する。

40

【0020】

図1には、本発明に係る超音波診断装置の全体構成が概念図として示されている。

【0021】

この超音波診断装置は、大別してプローブユニットと装置本体12とで構成され、プローブユニットは、プローブヘッド10、プローブケーブル14及び図示されていないケーブルコネクタによって構成される。

【0022】

プローブヘッド10は例えば体表面上に当接して用いられる。本実施形態においては、プローブヘッドにおけるプローブケース内に図1に示されるような各種の電子回路が収容されている。プローブケースはユーザーによって把持される外形を有し、その先端面には

50

以下に説明する2Dアレイ振動子16が配置されている。2Dアレイ振動子16は、複数の振動素子16aを二次元配列してなるものである。この2Dアレイ振動子16によって超音波ビームが形成され、その超音波ビームが電子的に走査される。その電子走査方式としては電子セクタ走査などをあげることができる。2Dアレイ振動子16は、本実施形態において例えば384個の振動素子16aで構成され、それらの複数の振動素子16aが後述するように96個のサブアレイに区分されているが、2Dアレイ振動子16の構成としては当然に他のものを採用することができる。例えば、2000個あるいは3000個にも及ぶ振動素子によって2Dアレイ振動子16を構成するようにしてもよい。また、2Dアレイ振動子16がいわゆるスパース型の2Dアレイ振動子であってもよい。

#### 【0023】

プローブヘッド10内には、送受信制御部20が設けられている。この送受信制御部20は、装置本体12内における後述するシステム制御部36からの制御信号を受けて、それにしたがってプローブヘッド10内に設けられた各電子回路の動作制御を行っている。特に、送受信制御部20は、以下に説明する送信遅延制御及び受信遅延制御などを行っている。

#### 【0024】

送信ディレイ部24は、複数の送信チャンネルに対応した複数の送信器によって構成される。各送信器は所望の送信波形を生成する回路として構成されてもよいし、単に送信パルスを生成する回路として構成されてもよい。パルサー部26は、送信ディレイ部24によって一定の遅延関係をもって生成された複数の送信信号をそれぞれドライブし、これによって複数の送信駆動信号をアレイ振動子16に対して供給する。このような複数の送信駆動信号が2Dアレイ振動子16を構成する複数の振動素子16aに供給されると、その2Dアレイ振動子16から生体内へ超音波が放射され、これによって送信ビームが形成される。

#### 【0025】

一方、生体内からの反射波は2Dアレイ振動子16によって受波される。これにより、複数の振動素子16aからアナログ信号としての受信信号がA/D変換部28へ出力される。

#### 【0026】

A/D変換部28は、複数の受信チャンネルに対応した複数のA/D変換器によって構成されており、入力される受信信号をアナログ信号からデジタル信号へ変換する。ちなみに、2Dアレイ振動子16とA/D変換部28との間にプリアンプ群などを設けるようにしてもよい。

#### 【0027】

整相加算部30は、デジタルビームフォーマーとして構成され、すなわち複数のデジタル受信信号に対して整相加算処理を実行し、これによって整相加算後の信号(デジタル整相加算信号)を生成する回路である。本実施形態においては、後に図2に示すように、整相加算部30が複数のサブ整相加算回路によって構成されており、それらは並列的に配置されている。上述したように、2Dアレイ振動子16が例えば384個の振動素子16aによって構成される場合、それらが96個のサブアレイに区分され、各サブアレイごとにサブ整相加算回路が設けられる。各サブ整相加算回路は4チャンネル分の受信信号についてのサブ整相加算処理を実行する。

#### 【0028】

D/A変換部32は、整相加算部30から出力されるデジタル整相加算信号をアナログ整相加算信号に変換するモジュールである。整相加算部30から複数のデジタル整相加算信号が出力される場合、それらに対応して、D/A変換部32が、複数のD/A変換器によって構成される。例えば、A/D変換部28から出力されるデジタル受信信号が12bitで構成され、整相加算部30から出力されるデジタル整相加算信号が20bitで構成される場合、そのままのビット数でデジタル整相加算信号を装置本体に平行に供給すると1つの信号あたり極めて多数の信号線が必要となってしまう。あるいは、時分割伝

10

20

30

40

50

送を行うにしても、極めて高速の処理が必要とされ、チャンネル数が極めて増大する場合にはそのような時分割による伝送も不可能となる。

【 0 0 2 9 】

その一方において、本実施形態によれば、そのような多ビットからなる信号が1つのアナログ信号に変換されて出力されるため、プローブケーブル14を構成する信号線の本数を著しく削減することが可能となる。

【 0 0 3 0 】

プローブケーブル14は、図1に示されるように、1又は複数の信号伝送用の信号線34と、制御信号、クロック信号、電力ラインなどからなる複数の制御線22などで構成されるものである。制御線22は例えば10～20本のラインによって構成することができ、プローブケーブル14全体として数十本程度のラインすなわち信号線のみを設ければよいので、プローブケーブル14の直径を細くでき、その結果として三次元エコーデータの取込を行う場合におけるプローブヘッド10の操作性を極めて良好にでき、またユーザーへの負担を軽減することが可能となる。

10

【 0 0 3 1 】

次に、装置本体12について説明する。システム制御部36は、中央制御部として機能し、装置本体12内における各構成の動作制御を行っている。

【 0 0 3 2 】

受信処理部38は、本実施形態においてA/D変換部39を有している。このA/D変換部39は、入力されるアナログ整相加算信号の個数に対応した個数のA/D変換器からなるものである。例えば、96個のアナログ整相加算信号が入力される場合、それに対応して96個のA/D変換器が設けられる。これによって、それぞれのアナログ整相加算信号はデジタル整相加算信号に復元される。

20

【 0 0 3 3 】

受信処理部38は、A/D変換部39の他に、必要に応じてメイン整相加算部などを有する。これについては後に図3などを用いて説明する。

【 0 0 3 4 】

いずれにしても、受信処理部38からデジタル信号に変換された整相加算信号が出力されることになり、ビーム処理部40はそのような信号に対して必要な信号処理を実行する。例えばエコー信号の処理であればゲイン調整、対数圧縮などの処理が施される。

30

【 0 0 3 5 】

画像構成部42は、例えばデジタルスキャンコンバータ(DSC)などによって構成され、入力される各ビームごとの情報に基づいて断層画像や三次元画像などを構築する。それにより形成された超音波画像は表示部44に表示される。ちなみに、入力部46はキーボードやトラックボールなどを有する操作パネルによって構成され、それによって入力されたデータあるいは条件がシステム制御部36へ渡される。

【 0 0 3 6 】

ちなみに、以上のように多数のチャンネルが例えば96チャンネルにリダクションされるような場合、従来の超音波診断装置の構成をそのまま利用してメイン整相加算処理を行うことも可能である。ただし、その場合においてもシステム制御部36におけるプログラム変更及び制御信号の出力を付加する必要がある。

40

【 0 0 3 7 】

図2には、図1に示したプローブヘッド10内における特に受信系の具体的な構成が例示されている。

【 0 0 3 8 】

上述したように、2Dアレイ振動子は複数の振動素子16aによって構成され、それらは複数のサブアレイ16bに区分される。このサブアレイ16bは例えば4つの振動素子16aからなるものであり、その4つの振動素子は例えば正方形を構成する。

【 0 0 3 9 】

プリアンプ群50は各振動素子16aごとに設けられたプリアンプ50aによって構成

50

され、これと同様に、A/D変換部28は各振動素子16aごとに設けられたA/D変換器28aによって構成される。

【0040】

整相加算部30は、各サブアレイ16aごとに設けられた複数のサブ整相加算回路51によって構成される。すなわち、サブアレイ16a内における4つの受信信号に対して第1段階目の整相加算を実行するものである。サブ整相加算回路51は図2に示されるように複数のディレイ回路52とその出力を加算する加算回路54とで構成されている。ディレイ回路52は後に図4を用いて例示するように入力される信号に対して遅延時間を付与する回路である。D/A変換部32は、各サブアレイ16aごとに設けられたD/A変換器32aによって構成される。

10

【0041】

一方、図2に示されるような回路構成が採用される場合、装置本体12における受信処理部38は図3に示すような構成となる。すなわち、A/D変換部39は各サブアレイごとに設けられた複数のA/D変換器39aによって構成され、それらの後段には1つのメイン整相加算回路56が設けられる。このメイン整相加算回路56は、各サブアレイごとに出力されるデジタル整相加算信号に対して遅延処理を行う複数のディレイ回路58とそれらのディレイ回路の出力を加算する加算回路60とによって構成される。その加算回路60から、メイン整相加算信号がデジタル信号として出力されることになる。

【0042】

図4には、図2に示したディレイ回路52及び図3に示したディレイ回路58の構成例が示されている。入力される信号はローパスフィルタ(LPF)62を介してラインメモリ64へ入力される。ラインメモリ64におけるデータの書き込み及び読み出しはディレイ制御器66によって制御されている。このディレイ制御器66は特にデータの読み出し時においてディレイメモリ68にセットされた遅延時間にしたがってラインメモリ64から所定のタイミングで信号を読み出す。その読み出された信号は補間回路70に出力される。補間回路70は入力される信号に対して微量(小数部)の遅延時間の調整を行うために補間処理を実行し、これによってディレイメモリ68にセットされたディレイデータに相当する分の遅延時間だけ遅れた信号が出力されることになる。

20

【0043】

ちなみに、図4に示す回路構成を時分割動作させることによって1つの回路で複数の信号に対して遅延処理を行うことも可能である。これはデジタルビームフォーマーの利点でもある。

30

【0044】

図5及び図6には、上記構成に関する変形例が示されている。

【0045】

図5に示す例においては、プローブヘッド内におけるA/D変換部28の後段に、複数の整相加算部30が並列的に設けられている。それぞれの整相加算部30は、1送受信あたり複数の受信ビームを同時に形成するために、複数の整相加算処理を並列的に実行するものである。それらの整相加算部30の後段には複数のD/A変換器32aが設けられる。よって、図5に示す構成によれば、プローブヘッド10内において複数の受信ビームを電子的に形成する処理を行うことができ、その結果として得られる複数の整相加算信号をアナログ信号として装置本体12へ伝送することが可能となる。

40

【0046】

図6に示す例においては、図2に示した構成が採用されることを前提として、装置本体に複数のメイン整相加算回路56が並列的に設けられている。すなわち、A/D変換部38の後段には、互いに並列に複数のメイン整相加算回路56が設けられており、各メイン整相加算回路56は複数のサブアレイに対応して得られた複数のサブ整相加算信号に対して2段階目の整相加算処理を実行してそれによりメイン整相加算信号を生成する。これによって、1回の送受信あたり複数の受信ビームを電子的に形成することが可能となる。この場合において、プローブヘッド内における複数のサブ整相加算回路は各受信ビームで共

50

用されることになる。

【0047】

なお、上記実施形態において、プローブヘッド10内にクロック発生器を設ければ、装置本体側からクロック信号を供給する必要がなくなる。また、一般に、装置本体側から供給する同期信号及び制御信号はステート信号となるため、受信信号に対してのノイズといった問題は解消あるいは低減される。上記実施形態においては様々な数値が登場したが、それらは一例であって、各種の数値を採用することが可能である。

【0048】

プローブヘッド10から装置本体12へアナログ信号を伝送する場合において、そのアナログ信号は電圧信号としてもよいし、電流信号とするようにしてもよい。

10

【図面の簡単な説明】

【0049】

- 【図1】本発明に係る超音波診断装置の全体構成を示す概念図である。
- 【図2】図1に示すプローブヘッド内における受信系の具体例を示す回路図である。
- 【図3】図1に示す装置本体における受信処理部の構成例を示すブロック図である。
- 【図4】図2及び図3に示すディレイ回路の構成例を示すブロック図である。
- 【図5】複数の受信ビームを同時形成するための回路構成例を示す図である。
- 【図6】複数の受信ビームを同時形成するための他の回路構成例を示す図である。

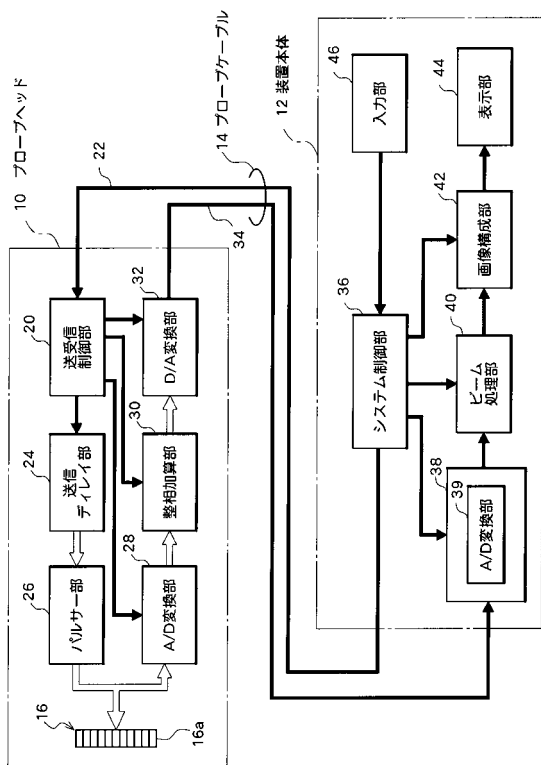
【符号の説明】

【0050】

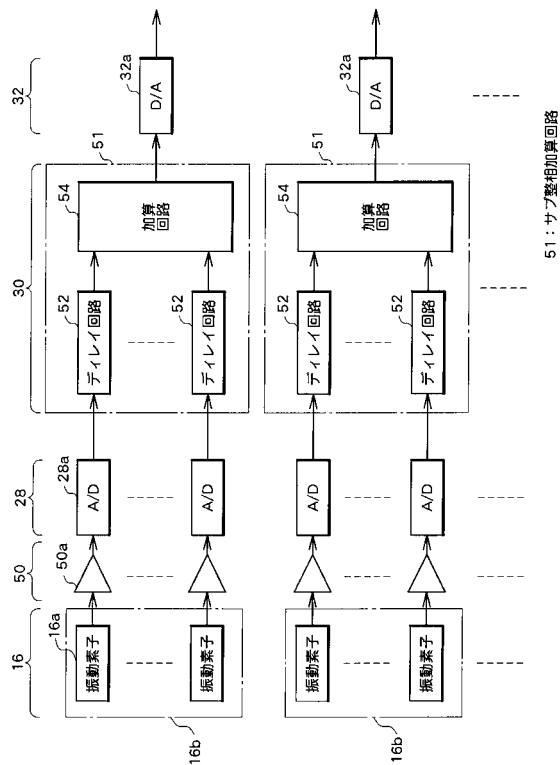
10 プローブヘッド、12 装置本体、14 プローブケーブル、16 2Dアレイ振動子、28 A/D変換部、30 整相加算部、32 D/A変換部、38 受信処理部、39 A/D変換部。

20

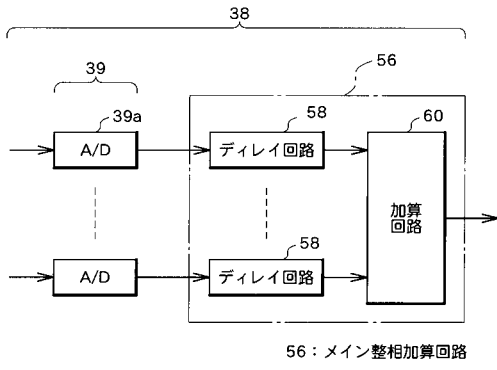
【図1】



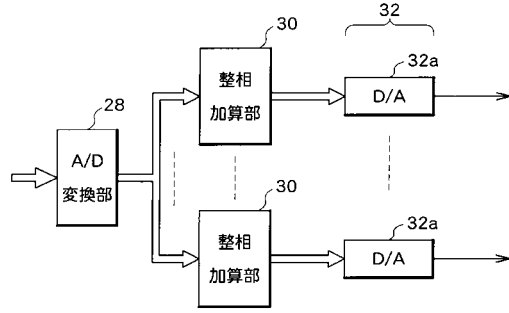
【図2】



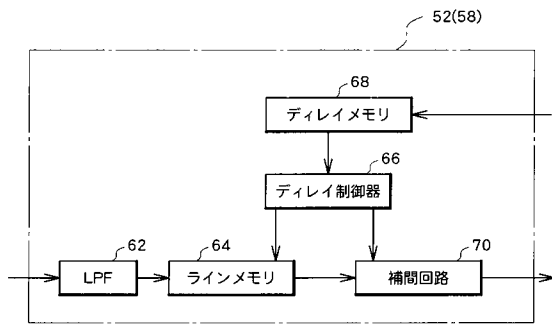
【図3】



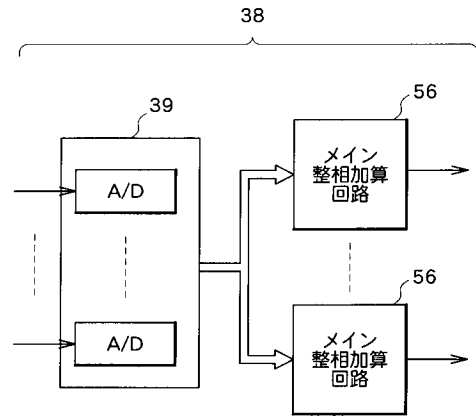
【図5】



【図4】



【図6】



---

フロントページの続き

- (56)参考文献 特開平1 - 139045 (JP, A)  
特開昭63 - 95037 (JP, A)  
特開2000 - 033087 (JP, A)  
特表2002 - 530175 (JP, A)  
特開平05 - 103397 (JP, A)  
特開2002 - 177266 (JP, A)  
特開平09 - 322896 (JP, A)  
特開2002 - 360570 (JP, A)  
特開2005 - 034634 (JP, A)

(58)調査した分野(Int.Cl., DB名)

- A61B8/00 - 8/15  
A61B1/00 - 1/32  
実用新案ファイル(PATOLIS)  
特許ファイル(PATOLIS)

专利名称(译)	超声诊断设备		
公开(公告)号	<a href="#">JP4087762B2</a>	公开(公告)日	2008-05-21
申请号	JP2003278939	申请日	2003-07-24
[标]申请(专利权)人(译)	日立阿洛卡医疗株式会社		
申请(专利权)人(译)	阿洛卡有限公司		
当前申请(专利权)人(译)	阿洛卡有限公司		
[标]发明人	笠原英司		
发明人	笠原 英司		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C601/BB07 4C601/BB08 4C601/EE11 4C601/EE13 4C601/GA02 4C601/GB03 4C601/GB06 4C601/GB11 4C601/GB18 4C601/GB22 4C601/HH28 4C601/JB03 4C601/JB08 4C601/JB10		
代理人(译)	吉田健治 石田 纯		
审查员(译)	樋口宗彦		
其他公开文献	JP2005040418A		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：在探头内部执行数字相位添加过程并缩小超声诊断设备中的探头电缆，探头连接到设备主体。解决方案：数字定相加法部分30安装在探头10的内部，数字定相加法信号由数字/模拟转换部分32转换成模拟信号。作为模拟信号的定相加法信号被发送到设备主体12并重新转换为数字信号。尽管作为数字信号的传输需要多条信号线，但模拟信号基本上只需要一条信号线。可以在探头内部执行从属定相加法处理，并且可以在装置主体内执行主相位加法处理。 Z

