

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号
特許第5672111号
(P5672111)

(45) 発行日 平成27年2月18日(2015. 2. 18)

(24) 登録日 平成27年1月9日(2015. 1. 9)

(51) Int.Cl.
A 6 1 B 8/14 (2006.01)

F 1
A 6 1 B 8/14

請求項の数 8 (全 11 頁)

(21) 出願番号	特願2011-75022 (P2011-75022)	(73) 特許権者	000001270
(22) 出願日	平成23年3月30日 (2011. 3. 30)		コニカミノルタ株式会社
(65) 公開番号	特開2012-205825 (P2012-205825A)		東京都千代田区丸の内二丁目7番2号
(43) 公開日	平成24年10月25日 (2012. 10. 25)	(74) 代理人	110001900
審査請求日	平成26年2月13日 (2014. 2. 13)		特許業務法人 ナカジマ知的財産総合事務所
		(74) 代理人	100090446
			弁理士 中島 司朗
		(72) 発明者	渡邊 泰仁
			大阪府門真市大字門真1006番地 パナソニック株式会社内
		審査官	富永 昌彦
最終頁に続く			

(54) 【発明の名称】 超音波診断装置

(57) 【特許請求の範囲】

【請求項 1】

複数の受信素子を有する超音波プローブと、
前記超音波プローブから得られた受信信号に対して、所定のサンプリング間隔 ΔT でサンプリングを行い、時系列デジタルデータを生成する A / D 変換器と、
前記 A / D 変換器で生成されたデジタルデータを記憶するメモリと、
前記デジタルデータに対して遅延処理を行うビームフォーム部と、を有し、
前記ビームフォーム部は、
受信フォーカス点と受信素子の位置から遅延時間を算出する遅延算出部と、
前記受信フォーカス点からの受信信号のアドレスであるフォーカス位置アドレスと前記メモリから前記デジタルデータを読み出す読み出し開始アドレスを指定し、前記フォーカス位置アドレスを含むようにデジタルデータのアドレスを選択するアドレスコントローラと、
選択される前記デジタルデータに対応する補正係数を算出する係数算出部を備える遅延制御部と、
前記選択されたアドレスに対応するデジタルデータに対して、オールパスフィルタ処理を行うオールパスフィルタ処理部と、
を備えることを特徴とする超音波診断装置。

【請求項 2】

前記オールパスフィルタ処理部におけるオールパスフィルタが、1 次のオールパスフィル

10

20

タである請求項 1 に記載の超音波診断装置。

【請求項 3】

前記アドレスコントローラは、前記フォーカス位置アドレスに対応するデジタルデータが、前記選択されるデジタルデータの最終アドレスに位置するように、前記アドレスを指定することを特徴とする請求項 1 または 2 に記載の超音波診断装置。

【請求項 4】

前記アドレスコントローラは、前記フォーカス位置アドレスに対応するデジタルデータが、前記選択されるデジタルデータの略中央位置に存在するように前記アドレスを指定することを特徴とする請求項 1 ~ 3 のいずれか 1 項に記載の超音波診断装置。

【請求項 5】

前記アドレスコントローラは、前記フォーカス位置アドレスに対応するデジタルデータが、前記選択されるデジタルデータの中心位置よりも後半に位置するように、前記アドレスを指定することを特徴とする請求項 1 ~ 4 のいずれか 1 項に記載の超音波診断装置。

【請求項 6】

前記アドレスコントローラは、前記遅延時間に基づいて、指定するデジタルデータの長さが変化するように前記アドレスを指定することを特徴とする請求項 1 ~ 5 のいずれか 1 項に記載の超音波診断装置。

【請求項 7】

前記アドレスコントローラは、前記遅延時間の小数部分が第 1 遅延時間の方が第 2 遅延時間よりも大きい場合、前記第 1 遅延時間に対して選択するデジタルデータの長さが、前記第 2 遅延時間に対して選択するデジタルデータの長さよりも長くなるように前記アドレスを指定することを特徴とする請求項 6 に記載の超音波診断装置。

【請求項 8】

前記遅延時間の小数部分が 0 . 9 5 以上の場合に、前記係数算出部は補正係数を 0 とし、前記オールパスフィルタ処理部は整数部の遅延量を + 1 とすることを特徴とする請求項 6 に記載の超音波診断装置。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、超音波を送受信して得られた信号を整相加算するビームフォーマに関するものである。また、ビームフォーマを有する超音波断層像を表示する超音波診断装置、および整相加算された信号をもとに画像生成方法に関するものである。

【背景技術】

【0002】

従来の超音波診断装置のビームフォーマとしては、サンプリング周期を単位とする遅延をメモリからのデータの読み出し時間の制御によって実行し、サンプリング周期内のさらに精密な遅延を補間データにより生成するものがあった（例えば、特許文献 1 参照）。

【0003】

図 2 は、前記特許文献 1 に記載された従来の超音波診断装置を示すものである。

【0004】

図 2 の超音波診断装置は、プローブ 1 で受信した超音波信号を、受信チャンネルごとに A / D 変換器 2 1 ~ 2 n によってアナログ信号からデジタル信号に変換する。そして、デジタル信号に変換された受信信号を、第 1 チャンネル遅延回路 3 1 から第 n チャンネル遅延回路 3 n までの遅延回路で、各々位相を調整し、加算回路 4 で加算することによりビームフォーミングを行って、音線信号を生成している。そして、生成された音線信号を用いて、信号処理部 5 で音線信号から画像への変換処理を行い、表示部 6 で超音波画像を表示する。

【0005】

図 3 に、図 2 における第 1 チャンネル遅延回路 3 1 のブロック図を示す。A / D 変換器 2 1 によってデジタル信号に変換された受信信号は、A / D 変換器のサンプリング間隔 Δ

10

20

30

40

50

Tのデータとしてメモリ7に保存される。そして、ある目的時間T0から、前記サンプリング間隔 ΔT の整数倍の時間T1と、T1よりも小さい τ 1だけずれた時刻の近傍にサンプリング時刻を持つ4つのデジタルデータが、メモリ7より読み出されデータレジスタ91~94に保存される。そして、乗算器101~104は、メモリ7に保存された4つのデジタルデータに、所定の重み係数 $w_1 \sim w_4$ を乗算する。加算器11は、デジタルデータに所定の重みを乗算したものを加算することにより、遅延補間データを算出する。

【0006】

ここで、所定の重み係数 $w_1 \sim w_4$ には混合スプライン補間の補間係数がそれぞれ設定されており、補間係数を適切に設定することにより、仮想時間をT1 + τ 1だけ前の時刻に設定できることが記載されている。

10

【0007】

このように、特許文献1では、混合スプライン補間を用いて、サンプリング時刻のデータのうち、補間点前後の4点のデータを用いて、遅延補間データを算出することが開示されている。

【先行技術文献】

【特許文献】

【0008】

【特許文献1】特許第3283053号公報

【発明の概要】

【発明が解決しようとする課題】

20

【0009】

しかしながら、前記従来の構成では、目的とする時刻 t_k におけるデジタルデータを求める際には、サンプリング時刻 t_k 近傍の4点のデータを用いて補間や混合スプライン補間を用いているため、特に超音波領域のような高い周波数において、隣接する点の値が大きく異なるような場合には、精度が落ちるという課題を有していた。

【0010】

本発明は、前記従来の課題を解決するもので、従来と比べて、演算量を抑制しながらより精度の高い整層加算処理を実行するビームフォーマ、及び前記ビームフォーマを搭載した超音波診断装置を提供することを目的とする。

【課題を解決するための手段】

30

【0011】

前記従来の課題を解決するために、本発明の超音波診断装置は、複数の受信素子を有する超音波プローブと、前記超音波プローブから得られた受信信号に対して、所定のサンプリング間隔 ΔT でサンプリングを行い、時系列デジタルデータを生成するA/D変換器と、前記A/D変換器で生成されたデジタルデータを記憶するメモリと、前記デジタルデータに対して遅延処理を行うビームフォーマ部と、を有し、前記ビームフォーマ部は、受信フォーカス点と受信素子の位置から遅延時間を算出する遅延算出部と、前記受信フォーカス点からの受信信号のアドレスであるフォーカス位置アドレスと前記メモリから前記デジタルデータを読み出す読み出し開始アドレスを指定し、前記フォーカス位置アドレスを含むようにデジタルデータのアドレスを選択するアドレスコントローラと、選択される前記デジタルデータに対応する補正係数を算出する係数算出部を備える遅延制御部と、前記選択されたアドレスに対応するデジタルデータに対して、オールパスフィルタ処理を行うオールパスフィルタ処理部、を備えることを特徴とする。

40

【0012】

本構成によって、正確な遅延処理を行うオールパスフィルタ処理をすることにより、精度の高い整相加算処理を実行することができる。

【0013】

また、本発明の超音波診断装置は、前記オールパスフィルタ処理部におけるオールパスフィルタが1次のオールパスフィルタであるという特徴を有する。

【0014】

50

本構成によって、オールパスフィルタ処理の演算量を少なくすることができる。

【0015】

また、本発明の超音波診断装置は、前記アドレスコントローラは、前記フォーカス位置アドレスに対応するデジタルデータが、前記選択されるデジタルデータの最終アドレスに位置するように、前記アドレスを指定するという特徴を有する。

【0016】

本構成によって、通常のフォーカス点1点で遅延加算を行うような場合にフォーカス点におけるデータの精度が増す。

【0017】

また、本発明の超音波診断装置は、前記アドレスコントローラは、前記フォーカス位置アドレスに対応するデジタルデータが、前記選択されるデジタルデータの略中央位置に存在するようにアドレスを指定するという特徴を有する。

10

【0018】

本構成によって、読み出されるデータを全て使用する場合に最も精度がよくなる。

【0019】

また、本発明の超音波診断装置は、前記アドレスコントローラは、前記フォーカス位置アドレスに対応するデジタルデータが、前記選択されるデジタルデータの中心位置よりも後半に位置するように、前記アドレスを指定するという特徴を有する。

【0020】

本構成によって、フォーカス点近傍の複数の点を使用する場合に精度がよくなる。

20

【0021】

また、本発明の超音波診断装置は、前記アドレスコントローラは、前記遅延時間に基づいて、指定するデジタルデータの長さが変化するようにアドレスを指定するという特徴を有する。

【0022】

本構成によって、オールパスフィルタに使用するデータ数をオールパスフィルタの係数によって変更することが可能となる。

【0023】

また、本発明の超音波診断装置は、前記アドレスコントローラは、前記遅延時間の小数部分が第1遅延時間の方が第2遅延時間よりも大きい場合、前記第1遅延時間に対して選択するデジタルデータの長さが、前記第2遅延時間に対して選択するデジタルデータの長さよりも長くなるように前記アドレスを指定するという特徴を有する。

30

【0024】

本構成によって、オールパスフィルタ処理の演算量を効率的にすることができる。

【0025】

また、本発明の超音波診断装置は、前記遅延時間の小数部分が0.95以上の場合に、前記係数算出部は補正係数を0とし、前記オールパスフィルタ処理部は整数部の遅延量を+1とするという特徴を有する。

【0026】

本構成によって、オールパスフィルタの正確な値を求めるために演算量が必要となる部分において演算量を少なくすることができる。

40

【発明の効果】

【0027】

本発明の精密な遅延制御部を有するビームフォーマによれば、従来に比べて精度の高い整相加算処理をすることができる。そのため、本ビームフォーマを用いて整相加算された信号を用いて画像生成を行う超音波装置において、超音波画像の画質を改善することが可能になる。

【図面の簡単な説明】

【0028】

【図1】本発明の実施の形態1におけるビームフォーマ部のブロック図

50

【図 2】本発明の実施の形態 1 における超音波診断装置のブロック図

【図 3】従来例の遅延回路のブロック図

【図 4】(a) 受信ダイナミックフォーカス処理の概念図、(b) 受信素子 b で得られる受信信号を示す図、(c) 受信素子 c で得られる受信信号を示す図、(d) 受信素子 b で得られる受信信号に遅延処理を行った信号を示す図

【図 5】(a) 受信サンプリングデータを示す図、(b) オールパスフィルタ処理を行った後のサンプリングデータを示す図

【図 6】本発明の実施の形態 1 における遅延制御部のブロック図

【図 7】選択されるデジタルデータと、フォーカス点の位置関係を示す図

【図 8】遅延量の違いによるオールパスフィルタの出力を示す図

10

【図 9】オールパスフィルタの係数による収束するまでのデータ数を示す図

【発明を実施するための形態】

【0029】

以下本発明の実施の形態について、図面を参照しながら説明する。

【0030】

(実施の形態 1)

図 2 は、本発明の実施の形態 1 における超音波診断装置のブロック図である。

【0031】

プローブ 1 から入力されたアナログの超音波信号は、A/D 変換器 21 ~ 2n によって、アナログ信号からデジタル信号に変換される。そして、第 1 チャンネル遅延回路 31 から第 n チャンネル遅延回路 3n までの遅延回路は、デジタル信号に変換された受信信号を位相調整し、加算回路 4 で加算することによりビームフォーミングを行う。このようにして、音線信号を生成し、信号処理部 5 で音線信号から画像への変換処理を行い、表示部 6 で超音波画像を表示する構成になっている。

20

【0032】

超音波診断装置は、フォーカス点を、受信素子の近傍から深部まで走査しながら受信ダイナミックフォーカス処理を行い、超音波診断装置で描画する音線信号の 1 ラインを生成する。

【0033】

ここで、遅延回路で位相調整を行う受信ダイナミックフォーカス処理について図 4 と図 5 を用いて説明する。開口中心から距離 a 離れているフォーカス点を複数の受信素子信号を用いて描画する場合、フォーカス点から各受信素子までの遅延量を求める。例えば開口中心にある受信素子 b が最も早く受信信号を受ける (図 4 右上の (b) 参照)。最も端の受信素子 c では受信素子 b に比べて時間 d だけ遅れて受信信号を受け取る (図 4 右中の (c) 参照)。この場合、受信信号 b を d だけ遅らせて図 4 (d) に示す信号と図 4 (c) に示す信号を加算すると、二つの信号の位相が同相となり、受信信号のレベルを大きくすることができる。遅延処理は、このように、フォーカス点の位置と受信素子の位置関係 (距離) から各受信素子が受信した信号の遅延量を算出し、その遅延量分だけ信号を遅らせて加算することで、小さい反射信号を大きくする。

30

【0034】

ここで受信信号はデジタルデータであるため、遅延量の理論値 d が小数点まで持つような場合、例えば 6.4 サンプルといった場合 (図 5 の白○が遅延量の理論値を示す点、●はサンプリング点を示す) には、通常は 6 サンプル目のデジタル信号を近似して用いる、もしくは、補間処理などを用いて、隣接する 2 点のサンプリング点の値を用いる等をして、6.4 サンプル目の値を補間計算により算出していた。そのため、正確な遅延処理を行うことができなかった。

40

【0035】

本実施の形態では、整相加算処理の精度を向上させるために、受信データに対してオールパスフィルタ処理を行う。オールパスフィルタは、振幅特性はそのまま、位相特性のみを変化させるフィルタである。オールパスフィルタを用いることで、サンプリング周波

50

数の整数倍の点（以下、サンプリング点）から、サンプリング周期以下だけずれた遅延値（以下、小数点部分と呼ぶ）に対応する位相を変化させることによって、より適切に遅延処理を行うことが可能になる。

【0036】

しかし、オールパスフィルタ処理を行うことにより、遅延処理の精度は上がるが、整相加算に要する計算量が増大してしまう。特に、超音波診断装置の場合は、近距離を見るため、信号が球面波領域である。そのためフォーカス点ごとにオールパスフィルタ処理を行うことが必要になる。よって、非常に計算量が増大してしまうという問題が発生する。なおフォーカス点とは超音波診断装置で描画を行う各描画点を意味する。

【0037】

そこで、本発明のビームフォーム部は、フォーカス点のアドレスを利用して、オールパスフィルタ処理を行うデータを決定する。

【0038】

図1は、本発明の実施の形態1におけるビームフォーム部（遅延回路）のブロック図である。ビームフォーム部は、A/D変換器から入力されたデジタル受信信号が格納されるメモリ7と、オールパスフィルタ処理を行うデジタルデータを格納するデータレジスタ13と、データレジスタ13に格納されたデータを受け取り、オールパスフィルタ処理を行うAPF部（もしくはオールパスフィルタ処理部、と呼ぶ）14と、APF部14によって処理されたデータが保存されるデータレジスタ部15を有する構成となっている。

【0039】

ここで、ビームフォーム部は、遅延制御部12を有し、遅延制御部12は受信素子位置及びフォーカス点から、フォーカス点のメモリアドレス値、及び、読み出し開始アドレスを算出する。また、遅延制御部12は、データレジスタに格納されるデータに対して使用されるオールパスフィルタ係数 w_1 を算出する。APF部14は遅延制御部12によって算出されたオールパスフィルタ係数 w_1 を使用してオールパスフィルタ処理が行われる。

【0040】

次に図5、図6、図7を用いて、実際の動作について説明を行う。

【0041】

図6に、遅延制御部12の構成を図示する。

【0042】

遅延制御部12は、遅延算出部121を有し、遅延算出部121は、各受信素子における理論遅延量を、フォーカス点及び受信素子位置の位置関係、具体的にはフォーカス点と受信素子の間の距離に応じてサンプル単位で求める。この時の理論遅延量は、小数点以下の値も持っていることになる。

【0043】

次に、遅延算出部121において算出された遅延量のうち、小数部が、1.0より減算される。例えば小数部が0.4の場合は0.6となる（ $1.0 - 0.4 = 0.6$ ）。次に、この処理遅延量（例では0.6）となるようなオールパスフィルタの係数（ w_1 ）をAPF係数算出部123より算出する。オールパスフィルタの係数は、演算量の余裕により、1次のオールパスフィルタだけでなく2次以上のオールパスフィルタとしてもよい。次数を増やすことで、より高精度の遅延処理が可能となる。また、オールパスフィルタの係数はある精度であらかじめ求めて（例えば0～1の間を256で分割するなど）テーブル化しておき、入力された遅延量に応じてあらかじめ求めた値を設定してもよい。このことにより、係数算出の演算量を削減することができる。

【0044】

APF部14では、オールパスフィルタで処理した遅延量分だけ、入力データを遅らせる。図5(a)はオールパスフィルタ処理をする前のデータ、図5(b)はオールパスフィルタ処理をした後のデータを示す一例である。6.4サンプルの位置にあった値がオールパスフィルタによって7サンプルの位置に配置される。このことにより、小数点以下の遅延がなくなる。

10

20

30

40

50

【 0 0 4 5 】

アドレスコントローラ 1 2 2 は、遅延算出部 1 2 1 で算出された理論遅延量の整数部の値に、オールパスフィルタで増加した遅延量 + 1 を加算して、フォーカス点のデジタルデータに対応するアドレス位置 (a f) を算出する。アドレスコントローラでは、算出されたフォーカス点のアドレス位置 a f からメモリ 7 より受信データを読み出す時の先頭となる、読み出し先頭アドレス位置を算出する。オールパスフィルタに使用するデータ数が n とすると、ビームフォーミングの処理が遅延加算処理である場合は、読み出し先頭アドレス a 1 は、

$$a 1 = a f - n + 1$$

で、算出される。このように、読み出し先頭アドレスを設定すると、図 7 (a) に示すように、フォーカス点に対応するデジタルデータが、データレジスタ 1 3 に格納されたデータのうち最終アドレスに位置する。オールパスフィルタ処理では、最初の点から徐々に収束して真値に近づいていくため、データレジスタの最後の点の位置で最も収束する。そのため、フォーカス点に対応するデジタルデータがオールパスフィルタ処理を行うデータの最後段に配置されることにより、より真値に近づくという特有の効果を奏することができる。

【 0 0 4 6 】

また、図 7 (b) のように、オールパスフィルタ処理を行うデータの略中央にフォーカス点が位置するようにしてもよい。このようにフォーカス点のデジタルデータを配置することで図 7 (a) に比べて収束はしていないが、フォーカス点の前後のデジタルデータ、特にデータレジスタの全データを使用する場合には最も効率的な構成となる。

【 0 0 4 7 】

また、図 7 (c) に示すように、フォーカス点に対応するデジタルデータを、オールパスフィルタ処理を行うデータの中央より後段に配置してもよい。この構成により、収束したフォーカス点の前後のデジタルデータを利用することが可能になる。

【 0 0 4 8 】

なお、前述の形態では、アドレスコントローラ 1 2 2 は、フォーカス点のデジタルデータに対応するアドレスと、読み出しデータのアドレスの両方を指定している。しかし、アドレスコントローラ 1 2 2 は、データ数のみを指定するものであってもよい。いずれにせよ、指定されるデータのアドレスが、フォーカス点に対応するデジタルデータのアドレスを含むものであれば、アドレスコントローラ 1 2 2 の詳細設定はいずれか一つの方式に限られるものではない。

【 0 0 4 9 】

なお、アドレスコントローラ 1 2 2 で選択するデジタルデータ数は、およそ 1 5 ~ 2 0 t a p が好ましい。デジタルデータ数を増加させると、遅延処理の精度は向上するが、計算量が増大する。求められる遅延処理の精度及び計算量の両方を鑑みて、データ数 n を適宜設定することが好ましい。

【 0 0 5 0 】

このようにフォーカス位置のアドレス a f と、読み出し開始アドレス a 1 がアドレスコントローラ 1 2 2 で算出されると、メモリ 7 より上記アドレスに応じてデータがデータレジスタ 1 3 に格納される。また、A P F 係数算出部 1 2 3 より算出された A P F 係数が A P F 1 4 に設定される。A P F 部 1 4 は、データレジスタ 1 3 に設定されたデータと A P F 係数によって A P F 処理を実行し、遅延処理後のデータがデータレジスタ 1 5 に格納される。例えば、図 7 (a) に示すように、オールパスフィルタが行われるデジタルデータの再後段にフォーカス点のデジタルデータが設定されていた場合、最終遅延データはデータレジスタ 1 5 の最終データとして出力される。なお、データレジスタ 1 3 と 1 5 は同じ領域を用いてもよい。

【 0 0 5 1 】

オールパスフィルタの特性として、遅延量が少ない場合は、収束が早く、遅延量が多いと収束が遅くなるという特性がある。図 8 に遅延量の違いによるオールパスフィルタの出力を示す。ただし収束度合いを見やすくするためにディレイ量を合わせている。図 8 を見ると、遅延量が多くなるほど収束が遅くなっており、特に遅延量が 1 . 0 に近づくとき収束

10

20

30

40

50

が遅くなっていくことが分かる。このことから、オールパスフィルタで遅延処理を行うデータ数を遅延量によって変化させてもよい。例えば0.1タップなどでは遅延量が少ないため5サンプル、また0.9などの場合は20サンプルとするというように可変にしてもよい。すなわち、なお、アドレスコントローラは、遅延時間の小数点部分が第1の遅延時間の方が第2の遅延時間（第1の遅延時間とは異なる値）よりも大きい場合、第1の遅延時間に対して選択するデジタルデータの長さを、第2の遅延時間に対して選択するデジタルデータの長さよりも長くなるようにアドレスを指定してもよい。

【0052】

なお、小数点部分の遅延量が大きくなるほど（1に近づくほど）、遅延処理を行うデータサンプル数（データレジスタ13に格納するデータ数）を大きく設定してもよい。

10

【0053】

このように小数点部分の遅延量によって、データサンプル数を変化させることにより、よりオールパスフィルタの収束が終了した状態で遅延データを算出することが可能になる。

【0054】

また、1.0サンプルに非常に近い0.95サンプル以上では、収束までにかかる時間が非常に長くなる。図9に遅延量と収束するために必要なタップ数を示す。特に0.95サンプル以上となると20タップ以上のデータ数が必要となる。そこで、0.95サンプル以上の遅延があった場合は、APF係数算出部123は、係数を0に設定し、整数部分の遅延量を1増加させてもよい。このようにすることで少ない演算量で効率よく演算を行うことができる。

20

【0055】

かかる構成によれば遅延回路をオールパスフィルタで処理することにより、小数以下の遅延処理も行える遅延回路を有するため、従来に比べて精度の高い整相加算ができることから画質の高い超音波診断装置を提供することができる。

【0056】

（その他変形例）

なお、本発明を上記実施の形態に基づいて説明してきたが、本発明は、上記の実施の形態に限定されないのももちろんである。以下のような場合も本発明に含まれる。

【0057】

30

（1）上記の各装置は、具体的には、マイクロプロセッサ、ROM、RAM、ハードディスクユニット、ディスプレイユニット、キーボード、マウスなどから構成されるコンピュータシステムである。前記RAMまたはハードディスクユニットには、コンピュータプログラムが記憶されている。前記マイクロプロセッサが、前記コンピュータプログラムにしたがって動作することにより、各装置は、その機能を達成する。ここでコンピュータプログラムは、所定の機能を達成するために、コンピュータに対する指令を示す命令コードが複数個組み合わせられて構成されたものである。

【0058】

（2）上記の各装置を構成する構成要素の一部または全部は、1個のシステムLSI（Large Scale Integration：大規模集積回路）から構成されているとしてもよい。システムLSIは、複数の構成部を1個のチップ上に集積して製造された超多機能LSIであり、具体的には、マイクロプロセッサ、ROM、RAMなどを含んで構成されるコンピュータシステムである。前記RAMには、コンピュータプログラムが記憶されている。前記マイクロプロセッサが、前記コンピュータプログラムにしたがって動作することにより、システムLSIは、その機能を達成する。

40

【0059】

（3）上記の各装置を構成する構成要素の一部または全部は、各装置に脱着可能なICカードまたは単体のモジュールから構成されているとしてもよい。前記ICカードまたは前記モジュールは、マイクロプロセッサ、ROM、RAMなどから構成されるコンピュータシステムである。前記ICカードまたは前記モジュールは、上記の超多機能LSIを含

50

むとしてもよい。マイクロプロセッサが、コンピュータプログラムにしたがって動作することにより、前記ＩＣカードまたは前記モジュールは、その機能を達成する。このＩＣカードまたはこのモジュールは、耐タンパ性を有するとしてもよい。

【００６０】

(４) 本発明は、上記に示す方法であるとしてもよい。また、これらの方法をコンピュータにより実現するコンピュータプログラムであるとしてもよいし、前記コンピュータプログラムからなるデジタル信号であるとしてもよい。

【００６１】

また、本発明は、前記コンピュータプログラムまたは前記デジタル信号をコンピュータ読み取り可能な記録媒体、例えば、フレキシブルディスク、ハードディスク、ＣＤ－ＲＯＭ、ＭＯ、ＤＶＤ、ＤＶＤ－ＲＯＭ、ＤＶＤ－ＲＡＭ、ＢＤ（Ｂｌｕ－ｒａｙ Ｄｉｓｃ）、半導体メモリなどに記録したものとしてもよい。また、これらの記録媒体に記録されている前記デジタル信号であるとしてもよい。

10

【００６２】

また、本発明は、前記コンピュータプログラムまたは前記デジタル信号を、電気通信回線、無線または有線通信回線、インターネットを代表とするネットワーク、データ放送等を経由して伝送するものとしてもよい。

【００６３】

また、本発明は、マイクロプロセッサとメモリを備えたコンピュータシステムであって、前記メモリは、上記コンピュータプログラムを記憶しており、前記マイクロプロセッサは、前記コンピュータプログラムにしたがって動作するとしてもよい。

20

【００６４】

また、前記プログラムまたは前記デジタル信号を前記記録媒体に記録して移送することにより、または前記プログラムまたは前記デジタル信号を前記ネットワーク等を経由して移送することにより、独立した他のコンピュータシステムにより実施するとしてもよい。

【００６５】

(５) 上記実施の形態及び上記変形例をそれぞれ組み合わせるとしてもよい。

【産業上の利用可能性】

【００６６】

本発明にかかる超音波診断装置は、小数以下の遅延処理も行える遅延回路を有し、精度の高い整相加算ができるため画質向上として有用である。

30

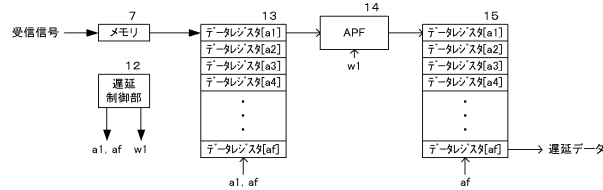
【符号の説明】

【００６７】

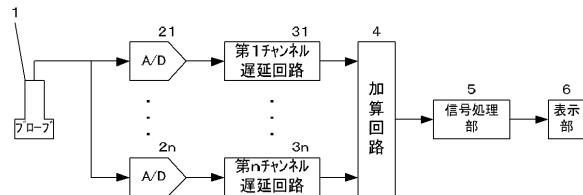
- １ プロープ
- ２１，２ｎ Ａ／Ｄ変換器
- ３１ 第１チャンネル遅延回路
- ３ｎ 第ｎチャンネル遅延回路
- ４ 加算回路
- ５ 信号処理部
- ６ 表示部
- ７ メモリ
- ８ 読出制御手段
- １３，１５，９１，９２，９３，９４ データレジスタ
- １０１，１０２，１０３，１０４ 乗算器
- １１ 加算器
- １２ 遅延制御部
- １２１ 遅延算出部
- １２２ アドレスコントローラ
- １２３ ＡＰＦ係数算出部

40

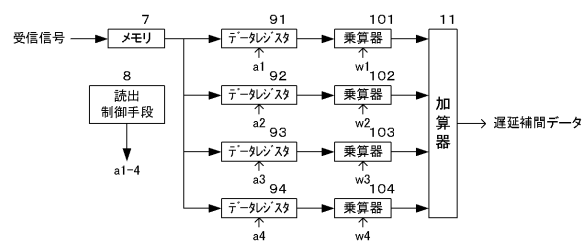
【図 1】



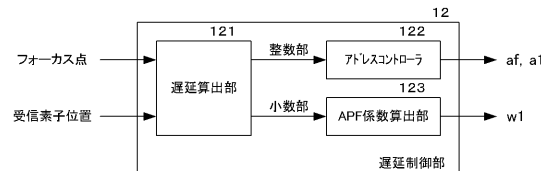
【図 2】



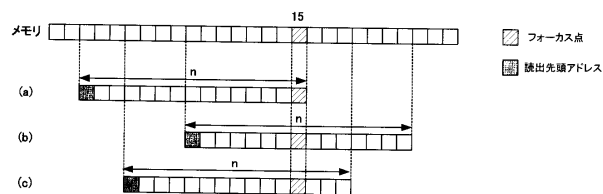
【図 3】



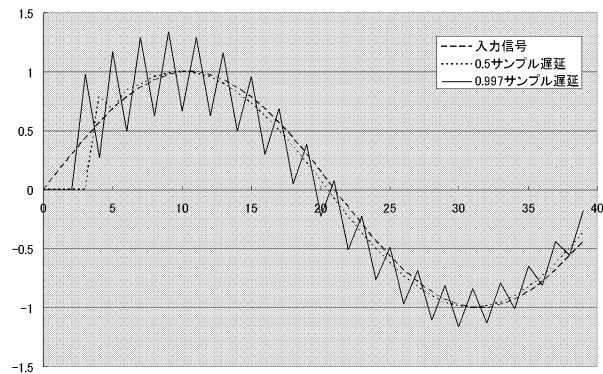
【図 6】



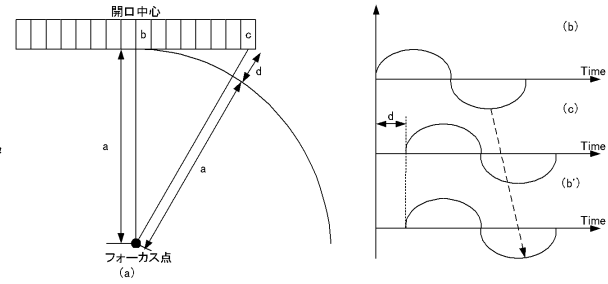
【図 7】



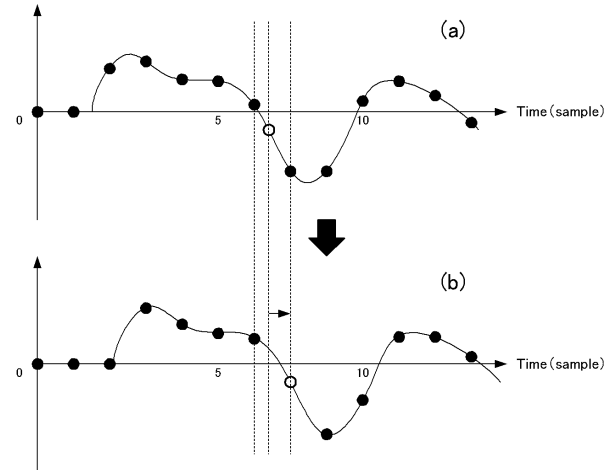
【図 8】



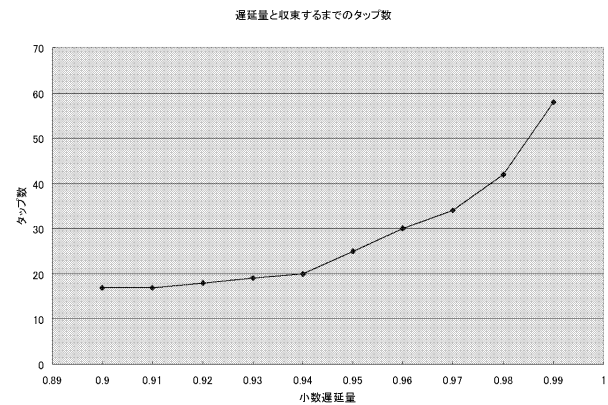
【図 4】



【図 5】



【図 9】



フロントページの続き

(56)参考文献 特開昭 6 3 - 2 2 2 7 4 5 (J P , A)
特開平 1 0 - 2 9 3 1 7 0 (J P , A)

(58)調査した分野(Int.Cl. , D B 名)
A 6 1 B 8 / 0 0 - 8 / 1 5

专利名称(译)	超声诊断设备		
公开(公告)号	JP5672111B2	公开(公告)日	2015-02-18
申请号	JP2011075022	申请日	2011-03-30
申请(专利权)人(译)	松下电器产业株式会社		
当前申请(专利权)人(译)	柯尼卡美能达有限公司		
[标]发明人	渡邊泰仁		
发明人	渡邊 泰仁		
IPC分类号	A61B8/14		
FI分类号	A61B8/14 A61B8/00		
F-TERM分类号	4C601/BB06 4C601/EE09 4C601/JB03 4C601/JB05 4C601/JB33 4C601/LL05		
代理人(译)	中岛四郎		
其他公开文献	JP2012205825A		
外部链接	Espacenet		

摘要(译)

要解决的问题：通过在超声诊断设备中进行高精度相位处理，以比以前更高的精度进行定相加法处理。延迟控制单元包括存储器，延迟控制单元，数据寄存器，APF单元和数据寄存器。延迟控制单元从小于或等于理论延迟量的小数部分的值计算全通滤波器系数，计算来自存储器7的读取开始地址，并根据延迟量的整数部分计算焦点位置地址，将读取开始地址处的数据存储在数据寄存器13中的存储器7上，并将数据寄存器13的数据存储在APF部分中。通过滤波器处理以执行分数或更小的延迟处理，将其存储在数据寄存器15中，并从数据寄存器15的焦点位置地址输出延迟数据。点域1

