

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第5103181号
(P5103181)

(45) 発行日 平成24年12月19日(2012.12.19)

(24) 登録日 平成24年10月5日(2012.10.5)

(51) Int.Cl.	F I
A 6 1 B 8/00 (2006.01)	A 6 1 B 8/00
H O 4 R 17/00 (2006.01)	H O 4 R 17/00 3 3 2 A
H O 1 L 25/00 (2006.01)	H O 1 L 25/00 B
H O 1 L 21/60 (2006.01)	H O 1 L 21/60 3 1 1 Q

請求項の数 33 (全 13 頁)

(21) 出願番号	特願2007-526680 (P2007-526680)	(73) 特許権者	590000248
(86) (22) 出願日	平成17年8月15日 (2005. 8. 15)		コーニンクレッカ フィリップス エレク
(65) 公表番号	特表2008-509775 (P2008-509775A)		トロニクス エヌ ヴィ
(43) 公表日	平成20年4月3日 (2008. 4. 3)		オランダ国 5 6 2 1 ベーアー アイン
(86) 国際出願番号	PCT/IB2005/052687		ドーフエン フルーネヴァウツウェッハ
(87) 国際公開番号	W02006/018806		1
(87) 国際公開日	平成18年2月23日 (2006. 2. 23)	(74) 代理人	100070150
審査請求日	平成20年8月12日 (2008. 8. 12)		弁理士 伊東 忠彦
(31) 優先権主張番号	60/602, 561	(74) 代理人	100091214
(32) 優先日	平成16年8月18日 (2004. 8. 18)		弁理士 大貫 進介
(33) 優先権主張国	米国 (US)	(74) 代理人	100107766
			弁理士 伊東 忠重
		(74) 代理人	100145377
			弁理士 杉山 公一

最終頁に続く

(54) 【発明の名称】 超音波医療用トランスデューサアレイ

(57) 【特許請求の範囲】

【請求項 1】

2次元音響素子アレイへの取り付けに適したピッチのフリップチップパンプのアレイの、横方向の2次元の結合されたフリップチップ搭載面、をもたらしように横方向に隣り合わせてタイル状に配置された第1の集積回路ダイと少なくとも1つの更なる集積回路ダイとを含む、個々のダイが結合された集積回路；及び

前記個々のダイが結合された集積回路に前記フリップチップパンプのアレイを介して縦方向に結合された2次元音響素子アレイであり、前記第1の集積回路ダイと、前記少なくとも1つの更なる集積回路ダイと、当該音響素子アレイとが一緒になってトランスデューサアレイを形成している、音響素子アレイ；

を有し、

前記第1の集積回路ダイの、前記少なくとも1つの更なる集積回路ダイとの整列により、前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイのそれぞれの接合パッド間の前記ピッチの連続性が保持されている、

アレイ超音波トランスデューサ。

【請求項 2】

前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイの各々が、それぞれの集積回路ダイのフリップチップ搭載面に接合パッドを有し、前記接合パッドが隣接接合パッド間のピッチを有する、請求項1に記載の超音波トランスデューサ。

【請求項 3】

前記個々のダイが結合された集積回路が更に、整列基板に搭載された前記第1の集積回路ダイと前記少なくとも1つの更なる集積回路ダイとを有する、請求項1に記載の超音波トランスデューサ。

【請求項4】

前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイが2つの集積回路ダイを有する、請求項3に記載の超音波トランスデューサ。

【請求項5】

前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイが3つの集積回路ダイを有する、請求項3に記載の超音波トランスデューサ。

【請求項6】

前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイが2つの個片化された個々の集積回路ダイを有する、請求項1に記載の超音波トランスデューサ。

【請求項7】

前記2つの個片化された個々の集積回路ダイが互いに整列され、且つ整列基板に搭載されている、請求項6に記載の超音波トランスデューサ。

【請求項8】

前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイが、ウェハ上で互いに整列された2つの個々の集積回路ダイを有する、請求項1に記載の超音波トランスデューサ。

【請求項9】

前記2つの個々の集積回路ダイが、前記個々のダイが結合された集積回路として、前記ウェハからまとめて個片化されている、請求項8に記載の超音波トランスデューサ。

【請求項10】

前記ウェハ上の個々のダイの図柄により、隣接ダイ間の前記フリップチップパンプのレイピッチの連続性が確保されている、請求項9に記載の超音波トランスデューサ。

【請求項11】

前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイが、ウェハ上で互いに連続して整列された3つの個々の集積回路ダイを有する、請求項1に記載の超音波トランスデューサ。

【請求項12】

前記3つの個々の集積回路ダイが、前記個々のダイが結合された集積回路として、前記ウェハからまとめて個片化されている、請求項11に記載の超音波トランスデューサ。

【請求項13】

前記ウェハ上の個々のダイの図柄により、隣接ダイ間の前記フリップチップパンプのレイピッチの連続性が確保されている、請求項12に記載の超音波トランスデューサ。

【請求項14】

前記個々のダイが結合された集積回路が、ウェハから同時に個片化された2つ以上の個々のダイから成るグループを有する、請求項1に記載の超音波トランスデューサ。

【請求項15】

前記ウェハ上の個々のダイの図柄により、前記2つ以上の個々のダイから成るグループの隣接ダイ間の前記フリップチップパンプのレイピッチの連続性が確保されている、請求項14に記載の超音波トランスデューサ。

【請求項16】

前記第1の集積回路ダイが更に、その少なくとも1つの側部に沿って配線を有し、前記少なくとも1つの更なる集積回路ダイが更に、その少なくとも1つの側部に沿って配線を有し、前記第1の集積回路ダイ及び前記少なくとも1つの更なる集積回路ダイの隣接し合うダイが、該第1の集積回路ダイ及び該少なくとも1つの更なる集積回路ダイの隣接するダイの隣接する側部に沿った配線の位置で繋ぎ合わされている、請求項1に記載の超音波トランスデューサ。

【請求項17】

10

20

30

40

50

前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイが 2 つの集積回路ダイを有する、請求項 1 6 に記載の超音波トランスデューサ。

【請求項 1 8】

前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイが 3 つの集積回路ダイを有する、請求項 1 6 に記載の超音波トランスデューサ。

【請求項 1 9】

2 つ以上の個々のダイから成るグループの隣接し合うダイ間で、前記フリップチップパンプのアレイピッチが実質的に一定に保持されている、請求項 1 6 に記載の超音波トランスデューサ。

【請求項 2 0】

横方向に隣り合わせてタイル状に配置された第 1 の集積回路ダイと少なくとも 1 つの更なる集積回路ダイとを含む、個々のダイが結合された集積回路を形成する工程であり、前記個々のダイが結合された集積回路が更に、前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイのそれぞれのダイの整列されたフリップチップ搭載面に所望のピッチのフリップチップパンプのアレイを有する、形成する工程；及び

前記個々のダイが結合された集積回路に前記フリップチップパンプのアレイを介して 2 次元音響素子アレイを縦方向に結合させる工程であり、前記第 1 の集積回路ダイと、前記少なくとも 1 つの更なる集積回路ダイと、前記音響素子アレイとが一緒になってトランスデューサアレイを形成する、結合させる工程；

を有し、

前記第 1 の集積回路ダイの、前記少なくとも 1 つの更なる集積回路ダイとの整列により、前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイのそれぞれの前記フリップチップパンプ間のピッチの連続性が保持される、

アレイ超音波トランスデューサの製造方法。

【請求項 2 1】

個々のダイが結合された集積回路を形成する前記工程が更に、前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイを整列基板に搭載する工程を有する、請求項 2 0 に記載の製造方法。

【請求項 2 2】

前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイが 2 つの集積回路ダイを有する、請求項 2 1 に記載の製造方法。

【請求項 2 3】

前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイが 3 つの集積回路ダイを有する、請求項 2 1 に記載の製造方法。

【請求項 2 4】

個々のダイが結合された集積回路を形成する前記工程が更に、1 枚以上のウェハから前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイの個々のダイを個片化する工程を有する、請求項 2 0 に記載の製造方法。

【請求項 2 5】

前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイが 2 つの個片化された個々の集積回路ダイを有し、当該製造方法が更に：

前記 2 つの個片化された個々の集積回路ダイを互いに整列させ、且つ整列されたダイを整列基板に搭載する工程；

を有する請求項 2 4 に記載の製造方法。

【請求項 2 6】

前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイが、ウェハ上で互いに整列された 2 つの個々の集積回路ダイを有する、請求項 2 0 に記載の製造方法。

【請求項 2 7】

前記 2 つの個々の集積回路ダイが、前記個々のダイが結合された集積回路として、前記ウェハからまとめて個片化される、請求項 2 6 に記載の製造方法。

10

20

30

40

50

【請求項 28】

前記ウェハ上の個々のダイの図柄により、隣接ダイ間の前記フリップチップパンプのアレイピッチの連続性が確保される、請求項 27 に記載の製造方法。

【請求項 29】

前記第 1 の集積回路ダイ及び前記少なくとも 1 つの更なる集積回路ダイが、ウェハ上で互いに連続して整列された 2 つの個々の集積回路ダイを有する、請求項 20 に記載の製造方法。

【請求項 30】

前記 3 つの個々の集積回路ダイが、前記個々のダイが結合された集積回路として、前記ウェハからまとめて個片化される、請求項 29 に記載の製造方法。

10

【請求項 31】

前記ウェハ上の個々のダイの図柄により、隣接ダイ間の前記フリップチップパンプのアレイピッチの連続性が確保される、請求項 30 に記載の製造方法。

【請求項 32】

前記個々のダイが結合された集積回路が、ウェハから同時に個片化された 2 つ以上の個々のダイから成るグループを有する、請求項 20 に記載の製造方法。

【請求項 33】

前記トランスデューサアレイを曲げて湾曲リニアアレイを形成する工程を更に有する請求項 20 に記載の製造方法。

【発明の詳細な説明】

20

【技術分野】

【0001】

本発明は、概して、超音波医療で使用されるトランスデューサアレイに関し、より具体的には、フリップチップ型 2 次元アレイを実現する方法及び装置に関する。

【背景技術】

【0002】

超音波医療では、超音波画像診断中に超音波又は音波を送信及び受信するために、一般的に 2 次元トランスデューサアレイが使用されている。最新の 2 次元アレイは、一般的に、3000 程度のトランスデューサ素子を有する平面アレイを含んでいる。超音波トランスデューサ設計の 1 つの類型では、アレイの全トランスデューサ素子が集積回路 (IC) の表面に搭載され、導電性パンプを用いたフリップチップ技術によって該表面に個々に電気的に接続される。この IC は、例えばビーム形成や信号増幅などのため、素子の電気制御を提供する。

30

【0003】

図 1 は、超音波トランスデューサの典型的な設計の一例を示している。超音波トランスデューサ 10 は、集積回路 14 の表面にフリップチップ導電性パンプ 16 を介して結合された音響素子 12 の平面アレイを含んでいる。導電性パンプ 16 と、集積回路 14 と、音響素子 12 の平面アレイとの間の領域内は、フリップチップのアンダーフィル材料を有している。トランスデューサ 10 は更にトランスデューサ基体 20 及び相互接続ケーブル 22 を含んでいる。相互接続ケーブル 22 は、集積回路 14 と外部ケーブル (図示せず) との間を相互接続するためのものである。集積回路 14 は相互接続ケーブル 22 に、技術的に既知の技術を用いてボンディングワイヤ 24 を介して電気的に結合されている。

40

【0004】

図 2 は、図 1 の従来の超音波トランスデューサ 10 にて使用される集積回路チップ 14 の平面図である。集積回路チップ 14 はチップの中央に配置されたフリップチップ接続のアレイ 16 を含んでおり、アレイ 16 は 2500 から 3000 程度の接続を有している。加えて、集積回路チップ 14 は第 1 及び第 2 の複数の IC - コード間接続 26 及び 28 を含んでおり、接続 26 及び 28 はそれぞれチップ 14 の第 1 及び第 2 の端部 (それぞれ、27 及び 29) に配置されている。第 1 及び第 2 の IC - コード間接続の各々は 100 程度の接続を含み得る。

【0005】

50

フリップチップ組立ては、集積回路（IC）のベアチップを裏返した構成で基板に直接搭載することを可能にする技術である。ICチップはダイとも呼ばれる。フリップチップ組立てにより、ICチップと基板との電気的接続は導電性の“バンプ”を介して達成される。導電性バンプの高さはICチップと基板との距離を定めるものである。従って、フリップチップ技術は、例えば高密度入/出力（I/O）数や短い相互接続距離などの多くの利点をもたらす。

【0006】

集積回路及びフリップチップ技術は、大抵の超音波トランスデューサ用途に適用可能であるが、大きな制約も有している。すなわち、IC製造技術は小型の部品に限られ、故にIC技術の適用を小型のトランスデューサアレイに制限してしまっている。加えて、現在、より大型のトランスデューサアレイに関する大きい応用基盤が存在している。しかしながら、この応用基盤は現行の集積回路及びフリップチップ技術では容易に対処できるものではない。

10

【0007】

大型の集積回路を製造することは難しい問題である。すなわち、大型の集積回路の製造は、製造プロセスにて使用されるレチクルの大きさによって制約されている。換言すれば、IC全体の回路はレチクルサイズ以内に適合されなければならない。典型的なレチクルサイズは2cm×2cmより小さい。

【発明の開示】

【発明が解決しようとする課題】

20

【0008】

本発明は、上記問題を解決した、改善された超音波トランスデューサ、及びその製造方法を提供することを目的とする。

【課題を解決するための手段】

【0009】

本発明の一実施形態に従った超音波トランスデューサは、個々のダイが結合された集積回路と、この個々のダイが結合された集積回路にフリップチップバンプのアレイを介して結合された音響素子アレイとを有する。個々のダイが結合された集積回路は、第1の集積回路ダイと、前記第1の集積回路ダイに整列された少なくとも1つの更なる集積回路ダイとを含んでいる。また、第1の集積回路ダイと、少なくとも1つの更なる集積回路ダイと、音響素子アレイとは一緒になって大口径のトランスデューサアレイを形成している。さらに、この大口径のトランスデューサアレイは1D、1.5D、又は2Dのトランスデューサアレイを含み得る。

30

【発明を実施するための最良の形態】

【0010】

図面において、似通った参照符号は似通った要素を参照するものとする。また、図は縮尺通りには描かれていない。

【0011】

集積回路の製造においては、半導体ウェハは一般的に、個々のデバイスに未だ個片化されていない多数の集積回路ダイを含んでいる。各々の集積回路ダイは一般に、特定の集積回路用途の要求に従って所望の機能を果たす回路を含んでいる。例えば、集積回路は超音波信号処理回路を含み得る。また、超音波トランスデューサ用途には、心臓用途、腹部用途、経食道（transesophageal；TEE）用途、又はその他の診断若しくは治療用途が含まれる。さらに、トランスデューサアレイの形状は平面状にされることができ、あるいは湾曲したりニアアレイを形成するように曲げられることもできる。

40

【0012】

超音波デバイスに関して、簡略化された超音波トランスデューサ構築プロセスシーケンスは以下のステップを含み得る。例えば、プロセスは、例えば特定用途向け集積回路（ASIC）の供給者から、所望の超音波トランスデューサICを含むウェハを得ることから開始する。本発明の一実施形態に従ったウェハバンプ・プロセスがウェハ上で実行される

50

。ウェハにバンプを設けた後、ウェハは標準的な技術を用いて薄化され、個々のダイに分離される。その後、フリップチップ工程が行われる。フリップチップ工程後、ダイシング工程によって、超音波トランスデューサ又はセンサー部品の音響素子が分離される。そして、センサーは特定の超音波トランスデューサIC用途に従ってフレームに取り付けられる。

【0013】

図3は、本発明の一実施形態に従った大口径 (large aperture) の2次元超音波トランスデューサアレイを製造するのに使用される、ウェハ32上の複数の集積回路チップ30を示す平面図である。ウェハ32の個々の集積回路チップ30は、参照符号34で指し示されるダイシングラインに沿って個片化される。図4は、本発明の一実施形態に従って図3の集積回路チップ30を使用して大口径の2次元超音波トランスデューサアレイを形成するときの超音波トランスデューサ40の一部を示す平面図である。

10

【0014】

一実施形態において、超音波トランスデューサ40は、個々のダイが結合された集積回路42と、この個々のダイが結合された集積回路にフリップチップバンプのアレイ (参照符号46によっておおまかに示されている) 及び好適なアンダーフィル材料 (図示せず) を介して結合された音響素子のアレイ (参照符号44によっておおまかに示されている) とを有している。個々のダイが結合された集積回路42は第1の集積回路ダイ48と、それに整列された少なくとも1つの更なる集積回路ダイ50とを含んでいる。さらに、集積回路ダイ48、少なくとも1つの更なる集積回路ダイ50、及び音響素子アレイ44は一緒になって大口径2次元トランスデューサ40を形成している。

20

【0015】

他の一実施形態においては、第1の集積回路ダイ48及び少なくとも1つの更なる集積回路ダイ50の各々は、それぞれの集積回路ダイのフリップチップ搭載面に接合パッドのアレイ (それぞれ、参照符号49及び51によっておおまかに示されている) を有している。接合パッド群は隣接する接合パッド間のピッチを有している。第1の集積回路ダイの少なくとも1つの更なる集積回路ダイとの整列により、それぞれの第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイの接合パッド間のピッチの連続性が保持されている。

【0016】

個々のダイが結合された集積回路42では更に、第1の集積回路ダイ48と少なくとも1つの更なる集積回路ダイ50とが整列基板56上に搭載されている。一実施形態において、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイは2つの集積回路ダイを有する。他の一実施形態においては、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイは3つの集積回路ダイを有する。また、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイは2つの個片化された個々の集積回路ダイを有してもよく、この場合、2つの個片化された個々の集積回路ダイは互いに整列され、整列基板上に搭載される。

30

【0017】

図5は、本発明の他の一実施形態に従った大口径の2次元超音波トランスデューサアレイを製造するのに使用される、ウェハ62上の複数の集積回路チップ60を示す平面図である。ウェハ62の集積回路チップ60の所望の1つが、参照符号64で指し示されるダイシングラインに沿って個片化される。図6は、本発明の他の一実施形態に従って図5の集積回路60を使用して大口径の2次元超音波トランスデューサアレイを形成するときの超音波トランスデューサ70の一部を示す平面図である。超音波トランスデューサ70は、個々のダイが結合された集積回路72と、この個々のダイが結合された集積回路にフリップチップバンプのアレイ (参照符号76によっておおまかに示されている) 及び好適なアンダーフィル材料 (図示せず) を介して結合された音響素子のアレイ (参照符号74によっておおまかに示されている) とを有している。個々のダイが結合された集積回路72は第1の集積回路ダイ78と、それに整列された少なくとも1つの更なる集積回路ダイ80とを含んでいる。すなわち、第1の集積回路ダイ78及び少なくとも1つの更なる集積回路ダイ80は、ウェハ62上で互いに整列された2つの個々の集積回路ダイ60を有する。この場合、2つの個々の集積回路ダ

40

50

イ60はダイシングライン64に沿って、個々のダイが結合された集積回路72としてウェハ62からまとめて個片化される。さらに、特定の超音波トランスデューサ用途の設計部分において、ウェハ上の個々のダイの図柄 (artwork) によって、隣接ダイ間のフリップチップパンプ (それぞれ、参照符号79及び81によっておおまかに示されている) のアレイピッチの連続性が確保される。

【0018】

図7は、本発明の更に他の一実施形態に従った大口径の2次元超音波トランスデューサアレイを製造するのに使用される、ウェハ92上の複数の集積回路チップ90を示す平面図である。ウェハ92の集積回路チップ90の所望の1つが、参照符号94で指し示されるダイシングラインに沿って個片化される。図8は、本発明の更に他の一実施形態に従って図7の集積回路90を使用して大口径の2次元超音波トランスデューサアレイを形成するときの超音波トランスデューサ100の一部を示す平面図である。超音波トランスデューサ100は、個々のダイが結合された集積回路102と、この個々のダイが結合された集積回路にフリップチップパンプのアレイ (参照符号106によっておおまかに示されている) 及び好適なアンダーフィル材料 (図示せず) を介して結合された音響素子のアレイ (参照符号104によっておおまかに示されている) とを有している。個々のダイが結合された集積回路102は、ウェハ92上で互いに連続的に整列された3つの個々の集積回路ダイ90を有している。3つの個々の集積回路ダイ90 (図8のダイ108、110、112に対応している) は、個々のダイが結合された集積回路102としてウェハ92からまとめて個片化される。さらに、特定の超音波トランスデューサ用途の設計部分において、ウェハ上の個々のダイの図柄によって、隣接ダイ間のフリップチップパンプ (それぞれ、参照符号109、111、及び113によっておおまかに示されている) のアレイピッチの連続性が確保される。

【0019】

更に他の実施形態においては、個々のダイが結合された集積回路は更に、ウェハから同時に個片化された2つ以上の個々のダイから成るグループを有する。ウェハ上での個々のダイの図柄により、2つ以上の個々のダイから成るグループの隣接ダイ間で、フリップチップパンプのアレイピッチの連続性が確保される。さらに、フリップチップパンプのアレイピッチは2つ以上の個々のダイから成るグループの隣接ダイ間で実質的に一定に保たれる。

【0020】

図9は、本発明の他の一実施形態に従って大口径の2次元超音波トランスデューサアレイを形成するときの超音波トランスデューサ120の一部を示す平面図である。第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイは2つ以上の集積回路ダイ (参照符号132、134、及び136によっておおまかに示されている) を有し得る。この更なる実施形態においては、第1の集積回路ダイ132は、その少なくとも1つの側部に沿って配線 (trace) 138を有している。さらに、少なくとも1つの更なる集積回路ダイ134は、その少なくとも1つの側部に沿って配線142を有している。第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイの隣接し合うダイが、それらの隣接する側部に沿った配線の位置で繋ぎ合わされる。

【0021】

図10は、本発明の一実施形態に従った超音波トランスデューサを具備する超音波画像診断システム140のブロック図を例示している。超音波画像診断システム140は、超音波トランスデューサプローブ144との使用に適合されたベースユニット142を有している。超音波トランスデューサプローブ144はここで説明されるような超音波トランスデューサ40を有している。ベースユニット142は、特定の超音波診断用途の要求に従って超音波診断イメージングを行うのに適した電子装置を有している。超音波トランスデューサプローブ144は、例えば電子ケーブル、無線接続、又はその他の好適手段などの好適な接続を介してベースユニット142に結合している。超音波画像診断システム140は様々な種類の医療診断超音波イメージングを実行するために使用され得る。さらに、プローブ144の超音波トランスデューサはまた、ここで説明されたトランスデューサ70、100、130を含んでいる。

【 0 0 2 2 】

従って、超音波トランスデューサ40と使用されるように適合された超音波画像診断システムは、個々のダイが結合された集積回路と、この個々のダイが結合された集積回路にフリップチップバンプのアレイを介して結合された音響素子アレイとを有する。個々のダイが結合された集積回路は第1の集積回路ダイと、それに整列された少なくとも1つの更なる集積回路ダイとを含む。さらに、第1の集積回路ダイと第2の集積回路ダイとの集積回路、及び音響素子アレイは一緒になって大口径の2次元トランスデューサアレイを形成する。

【 0 0 2 3 】

超音波トランスデューサの製造方法は、個々のダイが結合された集積回路を形成することと、この個々のダイが結合された集積回路にフリップチップバンプのアレイを介して音響素子アレイを結合させることとを有する。個々のダイが結合された集積回路は第1の集積回路ダイと、それに整列された少なくとも1つの更なる集積回路ダイとを含む。個々のダイが結合された集積回路は更に、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイのそれぞれのダイのフリップチップ搭載面にフリップチップバンプのアレイを含む。さらに、第1の集積回路ダイ、少なくとも1つの更なる集積回路ダイ、及び音響素子アレイは一緒になって大口径の2次元トランスデューサアレイを形成する。

10

【 0 0 2 4 】

他の一実施形態においては、製造方法は更に、第1の集積回路ダイを少なくとも1つの更なる集積回路ダイに整列させ、それぞれの第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイのフリップチップバンプ間のピッチの連続性を保持することを含む。この製造方法は更に、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイを整列基板に搭載することによって、個々のダイが結合された集積回路を形成することを含む。

20

【 0 0 2 5 】

他の一実施形態においては、製造方法は、1つ又は複数のウェハから第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイの個々のダイを個片化することによって、個々のダイが結合された集積回路を形成することを含む。一例において、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイは2つの個片化された個々の集積回路ダイを有し、このとき、この製造方法は更に2つの個片化された個々の集積回路ダイを互いに整列させることと、整列されたダイを整列基板に搭載することとを有する。

30

【 0 0 2 6 】

他の一実施形態においては、個々のダイが結合された集積回路はウェハから同時に個片化された2つ以上の個々のダイから成るグループを有する。例えば、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイは、ウェハ上で互いに整列された2つの個々の集積回路ダイを有し得る。さらに、2つの個々の集積回路ダイは個々のダイが結合された集積回路としてウェハからまとめて個片化される。他の一例において、第1の集積回路ダイ及び少なくとも1つの更なる集積回路ダイは、ウェハ上で互いに連続的に整列された3つの個々の集積回路ダイを有し得る。この場合、3つの個々の集積回路ダイは個々のダイが結合された集積回路としてウェハからまとめて個片化される。さらに、ウェハ上の個々のダイの図柄によって、隣接ダイ間のフリップチップバンプのアレイピッチの連続性が確保される。

40

【 0 0 2 7 】

従って、本発明の実施形態は、およそ2cm×2cmより大きい大型アレイに2次元フリップチップ技術を使用する道を提供するものである。大型ICを実現するアレイ製造プロセスの一実施形態において、2つ以上の個々のICが位置付けられ、整列され、そして平坦な基板に搭載される。個々のダイを整列させることは、隣接ダイのパッド間のピッチの連続性を保持することを含む。整列されて搭載された後は、フリップチップの通常のプロセスが実行され得る。

【 0 0 2 8 】

本発明の他の一実施形態においては、ウェハでの個々のダイの図柄が、隣接し合うダイ

50

のレイピッチの連続性を確保するように構成される。ウェハのダイ分離プロセスにて、2つ以上のダイのグループがまとめて個片化される。大型のICを使用する典型的な用途には、大設置面積腹部レイ、リニアトランスデューサ、及び大型の湾曲リニアレイ (Curved Linear Array; CLA) が含まれる。

【0029】

ここに開示されるように、大きいICサイズのトランスデューサレイを製造する1つの方策は、多数の小型ダイを互いの隣にタイルのように設置することである。さらに、任意の数の隣接ダイを接続することによって大型のダイを作り出すために、繋ぎ合わせ技術が使用され得る。多数の隣接ダイを接続することは、ステップアンドリピートのマスク生成プロセスにおいてダイが重なり合うことを意図的に許す注意深いダイ設計によって達成される。上記繋ぎ合わせ技術の利点には、コード接続に必要な接続数を、この繋ぎ合わせ技術がない場合に必要とされる数より削減することへの要求が含まれる。

10

【0030】

典型的なダイの大きさは縦15mm、横20mm程度である。本発明の実施形態により、2つのダイを並べて用いてリニアレイが形成され、15mm×40mmが作り出される。15mm×60mmの湾曲リニアレイは、様々な実施形態に関してここで説明されたように、3つのダイを用いて形成され得る。

【0031】

ほんの数個の典型的な実施形態について詳細に説明してきたが、当業者が容易に認識するであろうように、ここで開示された実施形態の新規の教示及び利点を有意に逸脱することなく、これらの典型的な実施形態に多数の変更を為すことが可能である。例えば、ここで開示されたレイ構成は湾曲リニアレイ (CLA) の1つ又は複数の形式を含むように変更され得る。湾曲リニアレイは、その所望の曲率を形成するように組立体を曲げることによって形成され得る。さらに、ここで開示された実施形態は大口径の2次元レイのみに限定されるものではなく、大口径の1D及び1.5Dレイにも実施され得るものである。1Dレイは1行のトランスデューサ素子を含むものである。1.5Dレイは幾つかの行のトランスデューサ素子を含み、行間ピッチが行内ピッチよりも大きいものである。従って、このような変更の全ては、請求項にて定められるような、ここで開示された実施形態の範囲内に含まれるものである。

20

【図面の簡単な説明】

30

【0032】

【図1】従来の超音波センサーを示す図である。

【図2】図1に示された従来の超音波センサーに使用される集積回路チップを示す平面図である。

【図3】本発明の一実施形態に従った大口径の2次元超音波トランスデューサレイを製造するのに使用される、ウェハ上の複数の集積回路チップを示す平面図である。

【図4】本発明の一実施形態に従って図3の集積回路を使用して大口径の2次元超音波トランスデューサレイを形成するときの超音波トランスデューサの一部を示す平面図である。

【図5】本発明の他の一実施形態に従った大口径の2次元超音波トランスデューサレイを製造するのに使用される、ウェハ上の複数の集積回路チップを示す平面図である。

40

【図6】本発明の他の一実施形態に従って図5の集積回路を使用して大口径の2次元超音波トランスデューサレイを形成するときの超音波トランスデューサの一部を示す平面図である。

【図7】本発明の更に他の一実施形態に従った大口径の2次元超音波トランスデューサレイを製造するのに使用される、ウェハ上の複数の集積回路チップを示す平面図である。

【図8】本発明の更に他の一実施形態に従って図7の集積回路を使用して大口径の2次元超音波トランスデューサレイを形成するときの超音波トランスデューサの一部を示す平面図である。

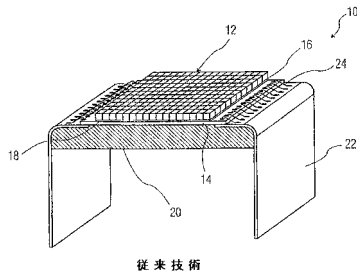
【図9】本発明の他の一実施形態に従って大口径の2次元超音波トランスデューサレイ

50

を形成するときの超音波トランスデューサの一部を示す平面図である。

【図10】本発明の一実施形態に従った超音波トランスデューサを具備する超音波画像診断システムを示すブロック図である。

【図1】



従来技術

【図2】

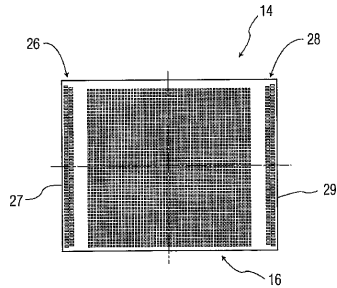


FIG. 2

【図3】

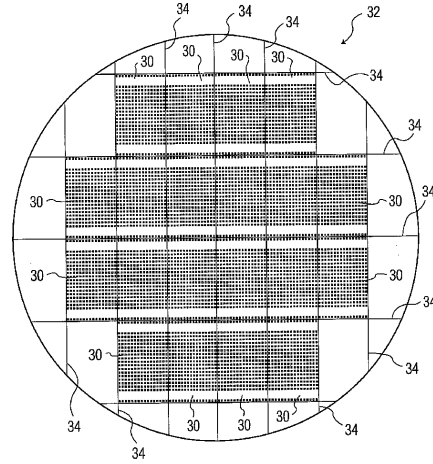


FIG. 3

【 図 4 】

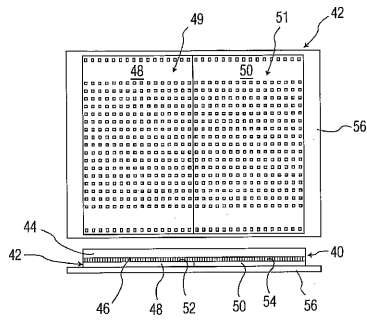


FIG. 4

【 図 5 】

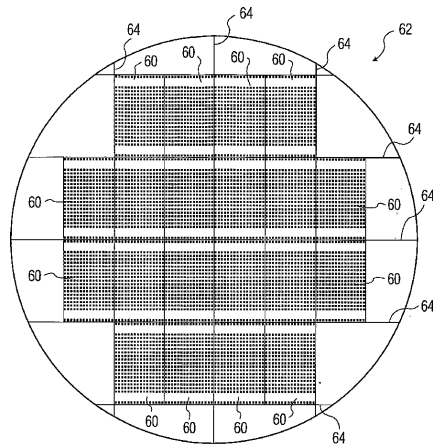


FIG. 5

【 図 6 】

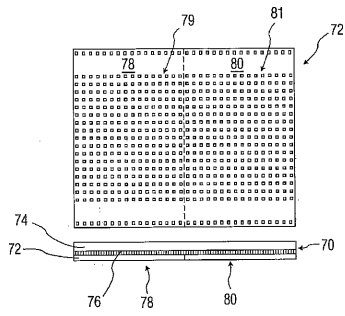


FIG. 6

【 図 7 】

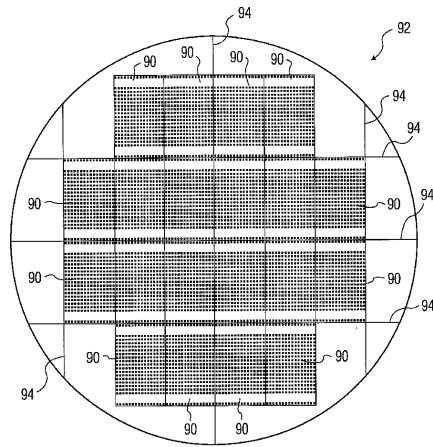


FIG. 7

【 図 8 】

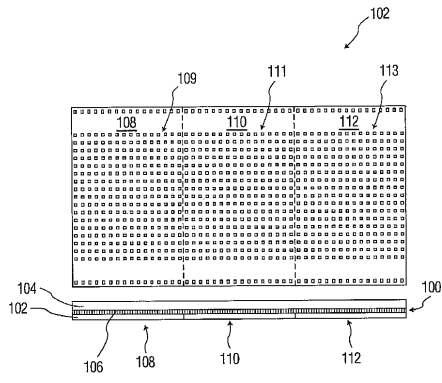


FIG. 8

【 図 9 】

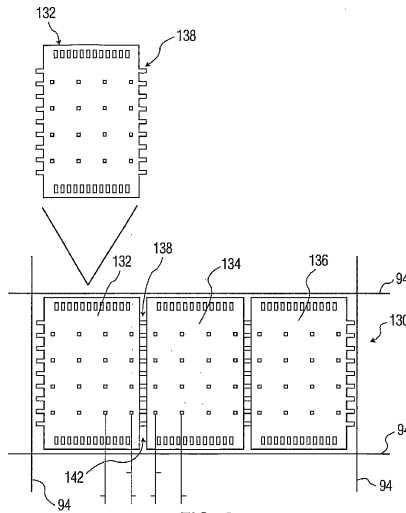


FIG. 9

【 図 10 】

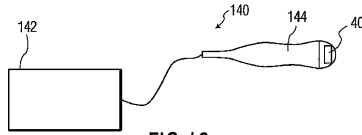


FIG.10

フロントページの続き

- (72)発明者 サヴォード,バーナード ジェイ
アメリカ合衆国 ニューヨーク州 10510-8001 ブライアクリフ・マナー ピー・オー
・ボックス 3001
- (72)発明者 グレーウェ-ウィルソン,マーサ
アメリカ合衆国 ニューヨーク州 10510-8001 ブライアクリフ・マナー ピー・オー
・ボックス 3001
- (72)発明者 スドル,ヴォイテック
アメリカ合衆国 ニューヨーク州 10510-8001 ブライアクリフ・マナー ピー・オー
・ボックス 3001

審査官 樋口 宗彦

- (56)参考文献 米国特許出願公開第2003/0013969(US,A1)
国際公開第2003/008999(WO,A1)
特表2004-536313(JP,A)

- (58)調査した分野(Int.Cl.,DB名)
A61B8/00-8/15

专利名称(译)	超声医疗换能器阵列		
公开(公告)号	JP5103181B2	公开(公告)日	2012-12-19
申请号	JP2007526680	申请日	2005-08-15
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
当前申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	サヴォードバーナードジェイ グレーウェイルソンマーサ スドルヴォイテック		
发明人	サヴォード,バーナード ジェイ グレーウェ-ウィルソン,マーサ スドル,ヴォイテック		
IPC分类号	A61B8/00 H04R17/00 H01L25/00 H01L21/60		
CPC分类号	G01S15/8925 A61B2562/0204 A61B2562/046 B06B1/0629 G01S7/52079 G01S7/5208 Y10T29/49005		
FI分类号	A61B8/00 H04R17/00.332.A H01L25/00.B H01L21/60.311.Q		
代理人(译)	伊藤忠彦 杉山浩一		
审查员(译)	樋口宗彦		
优先权	60/602561 2004-08-18 US		
其他公开文献	JP2008509775A		
外部链接	Espacenet		

摘要(译)

超声换能器 (40,70,100) 包括耦合到单个管芯的集成电路 (42,72,102) 以及耦合到该单独管芯的集成电路上的倒装凸块 (46,76) 的阵列以及经由一对电极 (106,106) 耦合的声学元件阵列 (44,74,104) 。所述个体管芯耦合到的所述集成电路包括第一集成电路管芯 (48,78,108) 和至少一个与所述第一集成电路管芯对齐的另外的集成电路管芯 (50,80,108,108) (110,112)) 。而且,第一集成电路管芯,至少一个另外的集成电路管芯和声学元件阵列一起形成大直径换能器阵列。

【 图 3 】

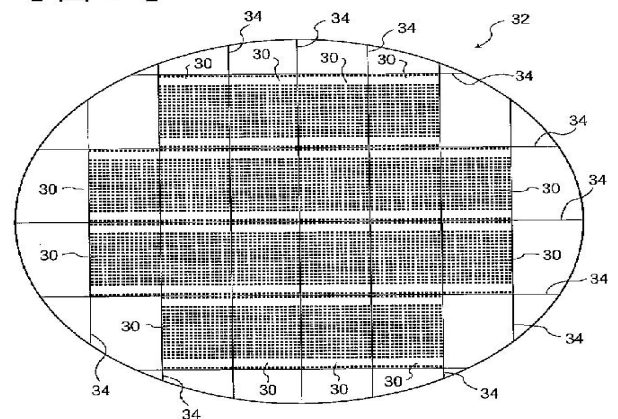


FIG. 3