

(19) 日本国特許庁(JP)

(12) 特 許 公 報(B2)

(11) 特許番号

特許第4969456号  
(P4969456)

(45) 発行日 平成24年7月4日(2012.7.4)

(24) 登録日 平成24年4月13日(2012.4.13)

(51) Int.Cl. F 1  
A 6 1 B 8/00 (2006.01) A 6 1 B 8/00

請求項の数 25 (全 19 頁)

|               |                               |           |                        |
|---------------|-------------------------------|-----------|------------------------|
| (21) 出願番号     | 特願2007-550004 (P2007-550004)  | (73) 特許権者 | 590000248              |
| (86) (22) 出願日 | 平成18年1月9日(2006.1.9)           |           | コーニンクレッカ フィリップス エレク    |
| (65) 公表番号     | 特表2008-526343 (P2008-526343A) |           | トロニクス エヌ ヴィ            |
| (43) 公表日      | 平成20年7月24日(2008.7.24)         |           | オランダ国 5 6 2 1 ベーアー アイン |
| (86) 国際出願番号   | PCT/IB2006/050078             |           | ドーフエン フルーネヴァウツウェッハ     |
| (87) 国際公開番号   | W02006/075283                 |           | 1                      |
| (87) 国際公開日    | 平成18年7月20日(2006.7.20)         | (74) 代理人  | 100087789              |
| 審査請求日         | 平成21年1月8日(2009.1.8)           |           | 弁理士 津軽 進               |
| (31) 優先権主張番号  | 60/642, 911                   | (74) 代理人  | 100114753              |
| (32) 優先日      | 平成17年1月11日(2005.1.11)         |           | 弁理士 宮崎 昭彦              |
| (33) 優先権主張国   | 米国 (US)                       | (74) 代理人  | 100122769              |
|               |                               |           | 弁理士 笛田 秀仙              |

最終頁に続く

(54) 【発明の名称】 マイクロビームフォーマ及び医用超音波システム用再配布相互接続

(57) 【特許請求の範囲】

【請求項 1】

各マイクロビームフォーマ集積回路チップが、アジマス及びエレベーション方向において、第1のピッチセットだけその隣り合うものから隔てられた複数の接合パッドを含む、1又は複数のマイクロビームフォーマ集積回路チップと、

アジマス及びエレベーション方向において、前記第1のピッチセットと異なる第2のピッチセットだけその隣り合うものから隔てられた音響素子の2次元アレイを含む、音響素子のアレイと、

再配布相互接続部の第1の側において、導電素子を介して前記1又は複数のマイクロビームフォーマ集積回路チップに電氣的に結合され、第2の側において、導電素子を介して前記音響素子の前記アレイに電氣的に接続される、該再配布相互接続部であって、前記第1のピッチセットを有する前記1又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドと、前記第2のピッチセットを有する前記アレイの前記音響素子の対応するものとの間の相互接続を提供する、該再配布相互接続部と、  
を有し、前記音響素子の2次元アレイは、音響素子のカーブしたアレイであって、前記再配布相互接続部のカーブした表面に適合するに十分フレキシブルであり、前記再配布相互接続部は、前記音響素子のカーブしたアレイのカーブした表面から、前記1又は複数のマイクロビームフォーマ集積回路チップの平坦な表面への幾何学的な再マッピングを提供する、超音波トランスデューサ。

【請求項 2】

前記再配布相互接続部は、前記音響素子の前記アレイと前記 1 又は複数のマイクロビームフォーマ集積回路チップとの電気的な結合を可能にするように構成され、前記音響素子の前記アレイは、前記 1 又は複数のマイクロビームフォーマ集積回路チップのフットプリントと異なる形状を有する、請求項 1 に記載の超音波トランスデューサ。

【請求項 3】

前記再配布相互接続部は、多層ラミネートされた相互接続ブロックを有する、請求項 1 又は 2 に記載の超音波トランスデューサ。

【請求項 4】

前記ラミネートされた相互接続ブロックは、複数の相互接続層を含み、各相互接続層は、前記 1 又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドの一部と前記音響素子の前記アレイの対応する部分との間の電気信号再配布を提供するようにパターン形成された相互接続トレースを含む、請求項 3 に記載の超音波トランスデューサ。

10

【請求項 5】

更に、前記相互接続層は、フレキシブルな又はリジッドなプリント回路基板を有する、請求項 4 に記載の超音波トランスデューサ。

【請求項 6】

前記再配布相互接続部は、平面相互接続の複数層を含むブロックを有し、前記複数層は、前記複数層の個別の層の間に相互接続を有しない、請求項 1 に記載の超音波トランスデューサ。

【請求項 7】

20

各層が、面内パターン形成された導体を含み、前記面内パターン形成された導体は、前記音響素子及び前記 1 又は複数のマイクロビームフォーマ集積回路チップの特定の組み合わせの所与の信号再配布を提供する、請求項 6 に記載の超音波トランスデューサ。

【請求項 8】

前記再配布相互接続部は、非導電材料内に鑄造される複数の導体を有する、請求項 1 乃至 7 のいずれか 1 項に記載の超音波トランスデューサ。

【請求項 9】

更に、前記複数の導体の各々は、前記 1 又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドの一部と、前記音響素子の前記アレイの対応する部分との間の電気信号再配布を提供する、請求項 8 に記載の超音波トランスデューサ。

30

【請求項 10】

前記再配布相互接続部は、リードフレームを有するエポキシ充填材、プリント回路基板又はフレキシブル回路基板相互接続層を含む面外再配布ブロックを有する、請求項 1 乃至 9 のいずれか 1 項に記載の超音波トランスデューサ。

【請求項 11】

前記再配布相互接続部は、各々の特定のアジマス位置において、エレベーション寸法の中心に関して対称に配置される 2 つの音響素子の対を互いに電気的に接続する行ペア相互接続部を有する、請求項 1 乃至 10 のいずれか 1 項に記載の超音波トランスデューサ。

【請求項 12】

前記 1 又は複数のマイクロビームフォーマ集積回路チップは、2 つの集積回路チップを有する、請求項 1 乃至 11 のいずれか 1 項に記載の超音波トランスデューサ。

40

【請求項 13】

各マイクロビームフォーマ集積回路チップが、アジマス及びエレベーション方向において、第 1 のピッチセットだけその隣り合うものから隔てられた複数の接合パッドを含む、1 又は複数のマイクロビームフォーマ集積回路チップと、

アジマス及びエレベーション方向において、前記第 1 のピッチセットと異なる第 2 のピッチセットだけその隣り合うものから隔てられた音響素子の 2 次元アレイを含む音響素子のアレイであって、該音響素子のカーブしたアレイを有する音響素子のアレイと、

再配布相互接続部の第 1 の側において、導電素子を介して前記 1 又は複数のマイクロビームフォーマ集積回路チップに結合され、第 2 の側において導電素子を介して前記音響素

50

子の前記アレイに結合され、前記第1のピッチセットを有する前記1又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドと、前記第2のピッチセットを有する前記アレイの前記音響素子の対応するものとの間の相互接続を提供する該再配布相互接続部であって、前記音響素子の前記アレイと前記1又は複数のマイクロビームフォーマ集積回路チップとの電気的な結合を可能にするように構成され、前記音響素子のアレイが、前記1又は複数のマイクロビームフォーマ集積回路チップのフットプリントと異なる形状を有する、該再配布相互接続部と、

を有し、前記音響素子のカーブしたアレイは、前記再配布相互接続部のカーブした表面に適合するに十分フレキシブルであり、前記再配布相互接続部は、前記音響素子のカーブしたアレイのカーブした表面から、前記1又は複数のマイクロビームフォーマ集積回路チップの平坦な表面への幾何学的な再マッピングを提供する、超音波トランスデューサ。

10

【請求項14】

前記再配布相互接続部は、多層ラミネートされた相互接続ブロック又は非導電材料内に鑄造される複数の導体を含む、請求項13に記載の超音波トランスデューサ。

【請求項15】

更に、前記ラミネートされた相互接続ブロックは、複数のプリント回路基板を含み、各プリント回路基板が、前記1又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドの一部と、前記音響素子の前記アレイの対応する部分との間の電気信号再配布を提供する、請求項14に記載の超音波トランスデューサ。

20

【請求項16】

更に、前記複数の導体の各々は、前記1又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドの一部と、前記音響素子の前記アレイの対応する部分との間の電気信号再配布を提供する、請求項14に記載の超音波トランスデューサ。

【請求項17】

前記再配布相互接続部が、リードフレームを有するエポキシ充填材、プリント回路基板又はフレキシブル回路基板相互接続層を含む再配布ブロックを有する、請求項13乃至16のいずれか1項に記載の超音波トランスデューサ。

【請求項18】

超音波トランスデューサを製作する方法であって、

各マイクロビームフォーマ集積回路チップが、アジマス及びエレベーション方向において、第1のピッチセットだけその隣り合うものから隔てられた複数の接合パッドを含む、1又は複数のマイクロビームフォーマ集積回路チップを用意するステップと、

30

アジマス及びエレベーション方向において、前記第1のピッチセットと異なる第2のピッチセットだけその隣り合うものから隔てられた音響素子の2次元アレイからなるグループから選択されるものを含む、音響素子のアレイを用意するステップと、

再配布相互接続部の第1の側において、導電素子を介して前記1又は複数のマイクロビームフォーマ集積回路チップに対してフリップチップアタッチメントを使用し、前記第1の側と反対の前記再配布相互接続部の第2の側において、導電素子を介して前記音響素子の前記アレイに対してフリップチップアタッチメントを使用して、前記音響素子の前記アレイを前記1又は複数のマイクロビームフォーマ集積回路チップに結合するステップであって、前記再配布相互接続部が、前記第1のピッチセットを有する前記1又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドと、前記第2のピッチセットを有する前記アレイの前記音響素子の対応するものとの間の相互接続を提供する、ステップと、を含み、前記音響素子の2次元アレイは、音響素子のカーブしたアレイであって、前記再配布相互接続部のカーブした表面に適合するに十分フレキシブルであり、前記再配布相互接続部は、前記音響素子のカーブしたアレイのカーブした表面から、前記1又は複数のマイクロビームフォーマ集積回路チップの平坦な表面への幾何学的な再マッピングを提供する、方法。

40

【請求項19】

前記音響素子の前記アレイは、前記1又は複数のマイクロビームフォーマ集積回路チッ

50

プのフットプリントと異なる形状を有する、請求項 18 に記載の方法。

【請求項 20】

前記再配布相互接続部は、多層ラミネートされた相互接続ブロックを有し、更に、前記ラミネートされた相互接続ブロックは、複数の相互接続層を含み、各相互接続層は、前記 1 又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドの一部と、前記音響素子の前記アレイの対応する部分との間の電気信号再配布を提供するようにパターン形成された相互接続トレースを含み、更に、前記相互接続層が、フレキシブルな又はリジッドなプリント回路基板を有する、請求項 18 又は 19 に記載の方法。

【請求項 21】

前記再配布相互接続を提供する前記ステップが、平面相互接続の複数層を有するブロックを用意するステップを含み、前記複数層は、複数層の個別のものとの間の相互接続を有さず、各層は、面内パターン形成された導体を含み、前記面内パターン形成された導体は、音響素子及び 1 又は複数のマイクロビームフォーマ集積回路チップの特定の組み合わせの所与の信号再配布を提供する、請求項 18 乃至 20 のいずれか 1 項に記載の方法。

10

【請求項 22】

前記再配布相互接続を提供するステップは、非導電材料内に複数の導体を鑄造するステップを含み、更に、前記複数の導体の各々は、前記 1 又は複数のマイクロビームフォーマ集積回路チップの前記接合パッドの一部と、前記音響素子の前記アレイの対応する部分との間の電気信号再配布を提供する、請求項 18 乃至 21 のいずれか 1 項に記載の方法。

【請求項 23】

前記再配布相互接続部は、リードフレームを有するエポキシ充填材、プリント回路基板又はフレキシブル回路基板相互接続層を含む再配布ブロックを有する、請求項 18 乃至 22 のいずれか 1 項に記載の方法。

20

【請求項 24】

前記再配布相互接続部は、各々の特定のアジマス位置において、エレベーション寸法の中心に関して対称に配置される 2 つの音響素子の対を互いに電氣的に接続する行ペア相互接続部を有する、請求項 18 乃至 23 のいずれか 1 項に記載の方法。

【請求項 25】

前記 1 又は複数のマイクロビームフォーマ集積回路チップは、2 つの集積回路チップを有する、請求項 18 乃至 24 のいずれか 1 項に記載の方法。

30

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、概して医用超音波システムに関し、より具体的にはフリップチップマイクロビームフォーマ及び医用超音波システム用の再配布 (redistribution) 相互接続に関する。

【背景技術】

【0002】

医用超音波システムにおいて、概して、トランスデューサアレイが、超音波診断イメージングの間、超音波又は音響波の送受信のために使用される。最近まで、ほとんどのトランスデューサアレイは、実質的に 2 次元の関心領域にインタロゲートするために使用されるトランスデューサ素子の 1 次元 (1D) アレイを有していた。1 次元アレイは、一般に、アレイのアジマス軸に沿って線形に配置される二、三百までの素子を有する。これらの素子に印加され、受信される電気信号のタイミング及び振幅は、アジマス方向のフォーカシング及びステアリングを制御する一方で、直交するエレベーション方向のフォーカシングは、アレイのエレベーション高さ及び機械的レンズの特性によって制御される。

40

【0003】

最近になって、エレベーション方向の改善された制御を通じて改善された画像品質及び/又は新しいイメージングモードを提供するためのトランスデューサアレイが開発されている。この改善された制御は、アジマス方向の各々の位置で、エレベーション方向にアレ

50

イ素子を細分することによって得られる。例えば、2次元の関心領域についての改善された画像品質は、拡大したエレベーション開口、エレベーションフォーカシング及び収差補正の使用によって得られることができる；これらの能力を与えるアレイは、それぞれ1.25D、1.5D及び1.75Dと一般に称される。一般に、これらのアレイの素子は、アジマス方向においてより、エレベーション方向において数倍大きい。

#### 【0004】

ボリュメトリックイメージング、すなわち実質的に3次元の関心領域のインタロゲーションは、2Dアレイの使用によって得られ、エレベーション方向における各素子の高さは、アジマス方向におけるその幅とほぼ同じであり又はその幅より小さくさえある。これらのより新しいタイプのトランスデューサアレイの各々の間には著しい違いがあるが、それらはすべて、トランスデューサ素子の1次元アレイの代わりに、トランスデューサ素子の2次元アレイを物理的に含むことによって通常のアレイと区別される。更に本願明細書に記述されるように、「2次元」及び「2D」なる語は、素子の物理的配列をいうために使用されており、関心領域に音響ビームを送信し、関心領域から音響信号を受信するためにこれらの素子が制御されるいかなるやり方の見地も意味しない。

10

#### 【0005】

最新技術の2次元アレイは、概して、何千ものトランスデューサ素子を有する平坦なアレイを含む。或るタイプの2次元超音波トランスデューサデザインにおいて、アレイのすべてのトランスデューサ素子は、導電バンパを使用して「フリップチップ」技術によって集積回路(IC)の表面に取り付けられるとともに、個別に電氣的に接続される。この「マイクロビームフォーマ」ICは、例えばビーム形成、信号増幅、その他のために、素子の電氣的制御を提供し、何千個というアレイ素子を、多くて何百という信号処理チャネルをもつ超音波システムにインタフェースする手段を提供する。「フリップチップ」なる語は、本願明細書において、例えばはんだボールのような小さい導電バンパを使用する電氣的な相互接続を記述するために使用される。

20

#### 【0006】

超音波トランスデューサの知られているデザインの1つの例が、図1に示されている。超音波トランスデューサ10は、フリップチップ導電バンパ16を介して集積回路14の表面に結合される音響素子12の平坦なアレイを含む。フリップチップのアンダーフィル材料18が、集積回路14と音響素子12の平坦なアレイとの間の領域内に含まれており、フリップチップ導電バンパ16を囲んでいる。トランスデューサ10は、更に、トランスデューサ基部20及び相互接続ケーブル22を含む。相互接続ケーブル22は、集積回路14と外部ケーブル(図示せず)との間を相互接続するためのものである。集積回路14は、例えばワイヤ接合されたワイヤ24を介して、当技術分野において知られている技法を使用して相互接続ケーブル22に電氣的に結合される。

30

#### 【0007】

図2は、当技術分野において知られている図1の超音波トランスデューサ10の一部の概略断面図である。マイクロビームフォーマIC14上の接合パッドのピッチは、トランスデューサアレイ12の素子のピッチと同じである。本願明細書に上述されるように、超音波トランスデューサ10は、フリップチップ導電バンパ16を介して集積回路14の表面に結合される音響素子12の平坦なアレイを含む。フリップチップアンダーフィル材料18が、集積回路14と音響素子12の平坦なアレイとの間の領域内に含まれており、フリップチップ導電バンパ16を囲んでいる。

40

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0008】

マイクロビームフォーマ用のフリップチップ構造は、他の相互接続方法よりも多くの利点を与える。残念ながら、フリップチップ構造単独では、すべてのマイクロビームフォーマアプリケーションに適さないことがある。例えば、高周波の超音波トランスデューサアレイのようなアプリケーションがあり、この場合、単一のトランスデューサ素子の空間的

50

なフットプリント内に、トランスデューサアレイの素子に必要なマイクロビームフォーマ電子素子のすべてを収めることが可能でないことがある。

【0009】

更に、カーブしたアレイは、フリップチップ構造に対して重要な課題を与える。例えば、カーブしたアレイは、フリップチップボンディングに使用するための平坦な表面を与えない。結果として、カーブしたアレイを具えるフリップチップ構造を使用することは、重要な課題を伴う。

【0010】

更に、フリップチップ構造は、トランスデューサアレイ及びマイクロビームフォーマICのピッチが合わせられることを要求する。その結果、各々のトランスデューサアレイは、ユニークなマイクロビームフォーマICを有しなければならない。従って、ユニークなマイクロビームフォーマICの要求は、不所望に再使用の機会を制限し、(複数の)開発コストを増加させ、タイムトゥーマーケットを長くする。

10

【0011】

更に、チップタイリングは、マイクロビームフォーマICの最大サイズより大きいトランスデューサアレイを支持するために使用される方法である。チップタイリングは、IC製作歩留りの付随する増加及びより低いコストを伴って、より小さいICチップの使用を可能にすることができる。しかしながら、周波数が増加する場合、アラインメントの精度及びトレランス要求がより厳しくなる。

【0012】

従って、当技術分野における問題を解決するためにフリップチップ構造を有するマイクロビームフォーマICの改善された方法及び装置が望まれる。

20

【課題を解決するための手段】

【0013】

本開示の実施例は、トランスデューサアレイの空間的制約からマイクロビームフォーマ集積回路チップの空間的制約を切り離すための手段を設けることによって、上述の問題に対処する。本開示の一実施例によれば、超音波トランスデューサは、1又は複数であるマイクロビームフォーマ集積回路チップと、音響素子のアレイと、1又は複数の集積回路チップと音響素子のアレイと間にフリップチップバンプを介して結合される再配布相互接続部と、を有する。1又は複数のマイクロビームフォーマ集積回路チップの各々は、第1のピッチセットだけその隣り合うものから隔てられた複数の接合パッドを含む。アレイの音響素子は、第2のピッチセットだけその隣り合うものから隔てられており、第2のピッチセットは、第1のピッチセットとは異なる。更に、再配布相互接続部は、第1の側において、フリップチップバンプを介して1又は複数のマイクロビームフォーマ集積回路チップに結合する。再配布相互接続部は、第2の側において、フリップチップバンプを介してトランスデューサ素子のアレイに結合する。再配布相互接続部は、第1のピッチセットを有する1又は複数のマイクロビームフォーマ集積回路チップの接合パッドと、第2のピッチセットを有するアレイの音響素子の対応するものとの間の相互接続を提供する。

30

【0014】

本開示の他の実施例によれば、超音波トランスデューサは、1又は複数のマイクロビームフォーマ集積回路チップと、音響素子のカーブしたアレイと、1又は複数の集積回路チップと音響素子のアレイとの間にフリップチップバンプを介して結合される再配布相互接続部と、を有する。本実施例において、再配布相互接続部は、トランスデューサアレイのカーブした表面から1又は複数のマイクロビームフォーマ集積回路チップの平坦な表面への幾何学的な再マッピングを提供する。

40

【発明を実施するための最良の形態】

【0015】

図面において、同様の参照数字は同様の構成要素を指す。更に、図面は一定の縮尺で描かれていないことがある点に留意すべきである。

【0016】

50

一実施例によれば、特定用途向け相互接続再配布レベルが、マイクロビームフォーマICを有する超音波トランスデューサアレイの音響スタックに取り入れられる。相互接続再配布レベルは、相互接続再配布ブロックの1つの表面において、アジマス及びエレベーション方向の双方のピッチがトランスデューサアレイと合致し、相互接続再配布ブロックの第2の表面において、マイクロビームフォーマICとピッチが合致する再配布相互接続部を有する。アジマス及びエレベーション方向におけるトランスデューサアレイのトランスデューサ素子のピッチは、アジマス及びエレベーション方向におけるマイクロビームフォーマICの対応する電氣的接点又は接合パッドのピッチと異なる。言い換えると、相互接続再配布レベルは、相互接続ブロックの上部及び下部に異なるピッチをもつように、相互接続ブロックの相互接続層に相互接続トレースをパターン形成することによって及び/又は相互接続層の金属配線を並べることによって、再配布相互接続ブロックの上部及び下部（又は代替として側部）に異なる相互接続ピッチを提供する。更に、エレベーション及びアジマスピッチは、同じ表面上で異なってもよい。説明を簡単にするため、エレベーションピッチ及びアジマスピッチをあわせて特定の表面についてのピッチセットと呼ぶこともできる。

【0017】

一実施例において、相互接続再配布ブロックは、多層再配布相互接続ブロックを有する。ブロックは、平面相互接続の複数層を使用して構築され、複数層は、複数層の個別のものとの間の相互接続を有しない。各層は、面内(in-plane; インプレイン)パターン形成を含む。面内パターン形成は、トランスデューサアレイと(複数の)マイクロビームフォーマとの特定の組み合わせの所与のピッチによる再配布を提供する。更に、平面相互接続の各層は、例えば通常のプリント回路基板(PCB)及び/又はフレキシブル回路基板の製作技法を使用して、製造されることができる。

【0018】

図3は、本開示の一実施例による再配布相互接続部(又は相互接続ブロック)32を特徴とする超音波トランスデューサ30の平面図である。相互接続ブロック32は、マイクロビームフォーマIC38のフリップチップ接続部36のフットプリントと異なるアレイフットプリントを有する音響素子34のアレイの接続を可能にする。一実施例において、図3の相互接続ブロック32は、更に本願明細書において議論されるように、例えば多くのプリント回路基板を積層し又は同様の別のプロセスを使用することによって、生成される。3次元ワイヤフレームを(例えばステレオリソグラフィーを使用して)を生成し、エポキシのような適切な絶縁材料でワイヤ間の間隙を埋めることによって、実質的に3次元の態様で相互接続ブロック32を形成することも可能である。

【0019】

一実施例において、超音波トランスデューサ30は、相互接続ブロック32及びフリップチップ導電バンブを介してマイクロビームフォーマ集積回路38の表面に結合される音響素子34の平坦なアレイを含む。特に、音響素子34の平坦なアレイのトランスデューサ素子は、例えば図3のドーム様の図に示されるように、フリップチップ導電バンブを介して相互接続ブロック32の第2の表面に結合される。図3のドーム様の図において、トランスデューサ素子35は、フリップチップアンダーフィル材料39を更に含むフリップチップバンブ37を介して相互接続ブロック32の導電トレース52に結合する。更に、マイクロビームフォーマIC38の接合パッドは、フリップチップ導電バンブ36を介して、相互接続ブロック32の第2の表面に結合される。フリップチップアンダーフィル材料40が、集積回路38と相互接続ブロック32の下面との間の領域に含められることができ、フリップチップ導電バンブ36を囲む。トランスデューサ30は、トランスデューサ基部42及び相互接続ケーブル44を更に含む。相互接続ケーブル44は、集積回路38と外部ケーブル(図示せず)との間を相互接続するためにある。集積回路38は、例えばワイヤ接合されたワイヤ46を介して、当技術分野において知られている技法を使用して相互接続ケーブル44に電氣的に結合される。

【0020】

10

20

30

40

50

図4は、本開示の一実施例による図3の再配布相互接続部32の分解平面図32-1である。特に、再配布相互接続部32-1は、多層ラミネートされた相互接続ブロックを有する。ラミネートされた相互接続ブロックは、複数の相互接続層50を含む。各々の相互接続層50は、第1の表面54におけるマイクロビームフォーマ集積回路チップ38の接合パッドと、第2の表面56における音響素子34のアレイの音響素子の対応するものとの間に電気信号再配布を提供するようにパターン形成された相互接続トレース52を含む。相互接続層50は、更に、所与の厚み寸法を有するとともに、個々の表面において相互接続層50の隣り合うもの間に相互接続トレース52の適当な間隔を与えるために、第1及び第2の表面(54, 56)のすぐ近くに位置づけられる領域に(適宜に)間隔を置いて配置される。更に、相互接続層50は、フレキシブルプリント回路基板、リジッドな  
10 プリント回路基板、フレキシブルプリント回路基板及びリジッドなプリント回路基板の組み合わせ、又はパターン形成された相互接続トレースを有する他の平面構造を有しうる。

#### 【0021】

相互接続層の隣り合うもの間の間隔は、例えば適宜に任意の適切なスペーサ材料(図示せず)によって達成されることができ、スペーサ材料は、個々の表面のエレベーション方向において相互接続層の隣り合うもの間に相互接続トレース52の適当な間隔を与えるために、少なくとも第1及び第2の表面(54, 56)のすぐ近くに位置づけられる。例えば、スペーサ材料は、適当な厚みを有する粘着性の又は他の適切な材料を含むことができる。第1の表面54のエレベーション方向における相互接続層の隣り合うもの間の  
20 適当な間隔は、マイクロビームフォーマIC38の接合パッドの対応するものと第1の表面における相互接続トレースとの適当なアラインメントを保証する。更に、第2の表面56のエレベーション方向における相互接続層の隣り合うもの間の適当な間隔は、トランスデューサアレイ34のトランスデューサ素子の対応するものと、第2の表面における相互接続トレースとの適当なアラインメントを保証する。

#### 【0022】

図4に示される実施例において、再配布相互接続部32-1は、多層ラミネートされる相互接続ブロックを有する。それぞれの個別の相互接続層50上の相互接続トレース52が、エレベーション又はアジマス方向のうちの一つにおいて再配布を提供することができることに注意すべきである。上記で議論されたように、相互接続層の間に他の方向の相互接続再配布を提供することも必要でありうる。従って、再配布相互接続部の間隔において  
30 ラミネートされる複数の平面層は、面外の(アウトオブプレーン; out-of-plane)再配布を提供する。上述したようなスペーサ材料の使用に加えて、ラミネートされた多層ブロックは、平面相互接続層の隣り合うもの間に必要な間隙を設けるために、再配布相互接続部の上部及び下部に第1及び第2の間隔を有するプレートをそれぞれ有することができ、更に、上部及び下部のパッキングプレートの間の間隙は、面外の再配布を可能にする。

#### 【0023】

図5は、相互接続層の間の方向における相互接続再配布を達成するための技法を示している。図示されるように、図5は、本開示の一実施例によるエレベーション方向における図3の再配布相互接続部32の平面図32-2である。相互接続層50は、フレーム60に挿入され、これは、フレーム60の一端64の隣り合う相互接続間では第1のピッチを  
40 有し、フレーム60の他端66の隣り合う相互接続間では第2のピッチを有するように、相互接続層50を間隔をあけて配置する。エポキシ又は別の適切な材料が、フレームに与えられ、硬化される。与えられた材料に適した硬化に続いて、フレーム60は、図3の再配布相互接続ブロック32を生成するために機械加工又は適切な別のプロセスによって除去される。

#### 【0024】

代替例として、図5の実施例に関して、再配布相互接続部32-2は、複数層において非導電材料内に鑄造される金属部分を使用して生成されることができ、複数層は、再配布相互接続部を形成するためにラミネートされる。金属部分は、例えば層ごとに複数の金属リードを有するリードフレームを含むことができる。  
50

## 【 0 0 2 5 】

図6は、本開示の更に別の実施例によるエレベーション方向の再配布相互接続部32-3の一部の平面図である。本実施例において、再配布相互接続ブロックは、フレキシブルな相互接続層を積層することによって形成される。相互接続層50の各々における相互接続トレース(図示せず)は、エレベーション又はアジマス方向のうちただ1つの方向における再配布を提供する。本実施例において、他の方向における再配布は、相互接続ブロックの2つの端部において、異なるスペーサ(70, 72)によって相互接続層50を積層することによって提供される。相互接続ブロック32-3の第1の端部74におけるスペーサ70は、マイクロビームフォーマICの接合パッドのピッチと合致するようにピッチを設定し、相互接続ブロック32-3の第2の端部76におけるスペーサ72は、2D

10

## 【 0 0 2 6 】

ここまで示した実施例において、アレイ素子のピッチは、アレイ素子が再配布相互接続部を通じて接続するマイクロビームフォーマIC回路のピッチより大きいと記述された。上述したように、マイクロビームフォーマICのピッチがアレイ素子のピッチより大きい場合があってもよい;例えば、高周波のアレイは小さい素子を有し、他方で、所望の回路機能を支持するのに必要とされるマイクロビームフォーマIC電子素子はアレイ素子より大きい。

## 【 0 0 2 7 】

図4-図6に示される再配布相互接続部の実施例は、アレイピッチがマイクロビームフォーマICピッチより小さいときにも使用されることができる。図7-図9は、本開示の他の実施例によるマイクロビームフォーマICのための再配布相互接続部の一部の概略平面図を示している。図7は、マイクロビームフォーマICピッチが、トランスデューサアレイピッチより大きい再配布相互接続部32-4の一部の平面図を示している。特に、再配布相互接続部32-4は、複数の相互接続層50(説明を簡単にするために1層だけが図示される)を有する多層ラミネートされた相互接続ブロックを有する。各々の相互接続層50は、第1の表面54におけるマイクロビームフォーマ集積回路チップの接合パッドと、第2の表面56における音響素子のアレイの音響素子の対応するものとの間の電気信号再配布を提供するようにパターン形成された相互接続トレース52を含む。図7に示されるように、(マイクロビームフォーマIC138に対応する)第1の表面54のすぐ近くの相互接続トレース52のピッチは、(トランスデューサアレイ134に対応する)第2の表面56のすぐ近くの相互接続トレース52のピッチより大きい。

20

30

## 【 0 0 2 8 】

図8は、図5に関して上記で議論されたと同じような、相互接続層間の方向における相互接続再配布を達成するための技法を示している。図示されるように、図8は、本開示の一実施例による(アジマス方向に垂直な)エレベーション方向における図7の再配布相互接続部32-4の平面図32-5である。相互接続層50はフレーム60に挿入され、このことは、フレーム60の一端64において隣り合う相互接続間に第1のピッチをもち、フレーム60の他端66において隣り合う相互接続間に第2のピッチをもって、相互接続層50を間隔をあけて配置する。エポキシ又は適切な別の材料が、フレームに与えられ、硬化される。与えられる材料に適した硬化に続いて、フレーム60は、機械加工又は適切な別のプロセスによって除去される。図8に示されるように、(マイクロビームフォーマIC138に対応する)第1の表面54のすぐ近くの相互接続層50(及びそれゆえ隣り合う相互接続層間の相互接続トレース)のピッチは、(トランスデューサアレイ134に対応する)第2の表面56のすぐ近くの相互接続層50(及びそれゆえ隣り合う相互接続層間の相互接続トレース)のピッチより大きい。

40

## 【 0 0 2 9 】

図9は、図6に関して上記で議論されたと同じような、本開示の更に別の実施例による(アジマス方向に垂直な)エレベーション方向における再配布相互接続部32-6の一部

50

の平面図である。本実施例において、再配布相互接続ブロックは、フレキシブルな相互接続層を積層することによって形成される。相互接続層50の各々の上の相互接続トレース（図示せず）は、エレベーション又はアジマス方向のうちただ1つにおける再配布を提供する。本実施例において、他の方向における再配布は、相互接続ブロックの2つの端部において異なるスペーサ（70, 72）によって相互接続層50を積層することによって提供される。相互接続ブロック32-6の第1の端部54におけるスペーサ70は、マイクロビームフォーマIC138の接合パッドのピッチと合致するようにピッチを設定し、相互接続ブロック32-6の第2端部56におけるスペーサ72は、2Dトランスデューサアレイ134のトランスデューサ素子のピッチと合致するようにピッチを設定する。図9に示すように、（マイクロビームフォーマIC138に対応する）第1の表面54のすぐ近くの相互接続層50（及びそれゆえ隣り合う相互接続層間の相互接続トレース）のピッチは、（トランスデューサアレイ134に対応する）第2の表面56のすぐ近くの相互接続層50（及びそれゆえ隣り合う相互接続層間の相互接続トレース）のピッチより大きい。

10

**【0030】**

図10は、本開示の更に別の実施例により、トランスデューサアレイ84を2又はそれ以上のマイクロビームフォーマIC（86, 88）に結合するための再配布相互接続部82を特徴とする超音波トランスデューサ80の平面図である。本実施例において、単一のトランスデューサアレイ84及び複数のマイクロビームフォーマIC（86, 88）が、再配布相互接続部（又は相互接続ブロック）82に接続されている。再配布相互接続部82は、図4-図6に関して本願明細書に記述された実施例と同様のものを有することができ、再配布相互接続部82は、第1の側において複数のマイクロビームフォーマIC（86, 88）の接合パッドに必要なピッチマッチングを提供し、第2の側において2Dトランスデューサアレイ84のトランスデューサ素子に必要なピッチマッチングを提供するように構成される。従って、本実施例は、非常に多くの素子数のトランスデューサの製作を可能にする。更に、2より多くのマイクロビームフォーマICが使用されてもよい。

20

**【0031】**

図11-図13は、本開示の他の実施例による、2又はそれ以上のマイクロビームフォーマIC（86, 88）のための再配布相互接続部82-1、82-2及び82-3の一部の概略平面図をそれぞれ示している。図11の実施例は、多層プリント回路基板ラミネートを含む図4の実施例と同様であるが、以下の相違を伴う。本実施例において、トランスデューサアレイ素子のピッチは、2又はそれ以上のタイリングされたマイクロビームフォーマIC（86, 88）の接合パッドのピッチより小さい。

30

**【0032】**

図12の実施例は、非導電材料に鑄造される金属部分のラミネート層を含む図5の実施例と同様であるが、以下の相違を伴う。本実施例において、トランスデューサアレイ素子のピッチは、2又はそれ以上のマイクロビームフォーマIC（86, 88）の接合パッドのピッチより小さい。

**【0033】**

図13の実施例は、ラミネートされた相互接続層50及びスペーサ（70, 72）を有する図6の実施例と同様であるが、以下の相違を伴う。本実施例において、トランスデューサアレイ素子のピッチは、2又はそれ以上のマイクロビームフォーマIC（86, 88）の接合パッドのピッチより小さい。

40

**【0034】**

相互接続ブロックにおけるフレキシブル回路の使用は、更に、2つの相互接続表面が互いに平行でない再配布相互接続部を形成する機会を提供する。このような再配布相互接続部90は、図14に示されており、各々の相互接続層50は、第1の表面92と第2の表面94との間において、例えば参照数字96によって示されるような、直角の曲げを受ける。本実施例において、第1の表面は、第2の表面94に対して垂直に向く2つの表面92-1及び92-2を含む。この方策は、再配布相互接続部を用いても、トランスデュー

50

サアレイの後ろに設けられることができるよりも広い表面積がICにとって必要であるアプリケーションに有利である。

【0035】

図15は、本開示の更に別の実施例による再配布相互接続部102を特徴とするカーブした線形アレイ超音波トランスデューサ100の平面図である。本実施例は、本願明細書において図3 - 図6に関して議論され記述されたものと同様であるが、カーブした2次元のトランスデューサアレイ104に適用されるものである。本実施例において、トランスデューサアレイ104の素子は、カーブした表面を形成し、マイクロビームフォーマIC38の表面は、平坦な表面である。再配布相互接続部102は、カーブしたトランスデューサアレイ104を平坦なマイクロビームフォーマIC38に接続するために必要とされる物理的な再マッピングを提供する。従って、図15の実施例は、カーブしたトランスデューサアレイデザインを可能にする。再配布相互接続部102を構築するために使用される技法は、トランスデューサアレイ104にカーブした表面を与える付加の特徴を伴って、図4 - 図9に示されるものから導き出すことができる。

10

【0036】

図16は、本開示の他の実施例による、カーブした線形アレイ超音波トランスデューサ100-1のための再配布相互接続部102-1の一部の概略平面図を含む。再配布相互接続部102-1は、本願明細書において図3 - 図6に関して信号再配布について上述され議論された実施例と同様の再配布相互接続部を含む。特に、図16に示すように、再配布相互接続部102-1は、カーブしたトランスデューサアレイ104の各々の素子35について、垂直に配置された別個の導電トレース52を与える。カーブしたトランスデューサアレイ104のトランスデューサ素子35は、相互接続ブロック102-1の対応する導電トレース52に結合する。更に、マイクロビームフォーマIC38の接合パッドは、フリップチップ導電バンブ36を介して再配布相互接続部102-1の第2の表面に結合される。フリップチップアンダーフィル材料40が、集積回路38と再配布相互接続ブロック102-1の下部の領域との間に含まれることができ、フリップチップ導電バンブ36を囲む。

20

【0037】

カーブしたアレイに関して、2次元のカーブしたアレイを製作する際の主な課題は、トランスデューサアレイ104の個別の素子35と再配布相互接続部102-1の個別のワイヤ52との間に相互接続を提供することにある。トランスデューサアレイ104は、再配布相互接続部102-1のカーブした表面に適合するに十分フレキシブルである必要がある。一実施例において、これを達成する方法は、トランスデューサアレイ104を形成するために複合材料を使用することによる。複合材料は、従来技術において知られている技法を使用して形成されるとともに、トランスデューサアレイ104が再配布相互接続部102-1の対応するカーブした表面に適合しうるに十分フレキシブルである。トランスデューサアレイ104が再配布相互接続部102-1のカーブした表面に適合され、接合されると、アレイは、個別の素子35にダイシングされる。

30

【0038】

カーブした1次元アレイを構築する共通の方法は、基板、又は十分に薄い場合に所望の曲率半径に適合することができるように同様に十分フレキシブルである材料かならなる「担体」上に、平坦なアレイを構築することである。製造トランスのため、アレイを個別の素子に分けるダイシングカットは、一般に、担体にも入るが、カーブした形状に永久に接合される前の引き続く処理の間、担体のいくらかの厚みが、機械的な支持をアレイ素子に与え続ける必要がある。従って、担体が、導電性があり且つ均質である場合、個別の素子への電氣的接続は、担体を通して導かれることはできず、従って、担体は、アレイのすべての素子にとって共通電極でなければならない。

40

【0039】

引き続き図16を参照して、本開示の更に別の実施例によるカーブしたアレイ超音波トランスデューサは、非均質な導電性を具える担体を提供する。担体は、相互接続の厚みを

50

通してその上面からその後面まで別々の相互接続を提供する。例えば、担体は、各々の表面上の各々の素子35ごとに相互接続パッドに接続する別々のパイア37を有するフレキシブル回路39を有することができる(図16-1)。担体基板は、アレイを所望の曲率半径(図16-2)に適合させ、それを再配布相互接続部(図16-3)に接合するために必要な処理の間、機械的な支持をアレイに与えるに十分な厚さである。

#### 【0040】

場合によって、担体の存在は、担体素子に付加のなんらかの機能を含める機会を与える。例えば、2次元アレイは、エレベーション寸法に関して対称である態様で、作動されることができる；すなわち、各々の特定のアジマス位置において、エレベーション方向の中心から等しく間隔をおいて配置される2つの素子の対は、互いに電氣的に接続される。本願明細書において「行ペアリング」と称されるこの形式は、拡大した開口(1.25D)及びエレベーションフォーカス(1.5D)アプリケーションにおいて一般に使用される。担体に行ペアリングの相互接続を含めることは、再配布相互接続部を通してトランスデューサアレイから導かれなければならない電気信号の数を2分の1に低減する。図17は、本開示の一実施例による行ペアリングの相互接続を含む担体の概略図である。図17において、担体101は、少なくとも2つの相互接続層103(1層だけが図示されている)と、少なくとも2つの相互接続層の間の接続を提供するパイア105と、を備えるフレキシブル回路を有する。最上部の相互接続層は、トランスデューサアレイ(図示せず)に接続するための表面パッド106を有する。下にある(複数の)相互接続層は、行ペア素子の接続107及び再配布相互接続部に接続するためのパッドを有する。最上層以外の相互接続層上に行ペア素子接続を保持することによって、個別のアレイ素子を分けるダイシングカット108は、行ペア素子接続を切断することなく、担体部材にわずかに突き出ることができる。相互接続層の残りの担体材料は、再配布相互接続部へのボンディングを含む引き続き処理の間、機械的な支持をトランスデューサアレイに与える。

#### 【0041】

フレキシブルな担体は、カーブした2次元アレイの本実施例の必要な素子であるが、行ペアリング素子接続を有する担体が、再配布相互接続部を通じてアレイから導かれなければならない電氣的接続の数を低減するために平坦なアレイと共に更に有利に使用されることもできることに注意すべきである。しかしながら、この場合、担体の可撓性は付随的であり、担体は、非可撓性の材料から作られることもできる。

#### 【0042】

更に、特に高周波アレイの場合、素子のアジマスピッチは、行ペアリング素子接続が担体に含まれることを可能にするには小さすぎることがあることに注意されたい。この場合、行ペアリング素子接続は、アレイと反対側の再配布相互接続部の表面上に作られることができ、その場合、相互接続のピッチは、より大きくなりえ、再配布相互接続パッドの位置は、アレイ素子の位置と同じである必要はない。

#### 【0043】

図18は、本開示の更に別の実施例による、トランスデューサアレイ114を2又はそれ以上のマイクロビームフォーマIC(116, 118)に結合するための再配布相互接続部112を特徴とするカーブした線形アレイ超音波トランスデューサ110の平面図である。本実施例において、単一のカーブしたトランスデューサアレイ114及び複数のマイクロビームフォーマIC(116, 118)が、再配布相互接続部(又は相互接続ブロック)112に接続されている。再配布相互接続部は、図15及び図16に関して本願明細書に記述された実施例と同様のものを有することができ、更に2又はそれ以上のマイクロビームフォーマIC(116, 118)に適用されるものである。例えば、再配布相互接続部112は、第1の側において複数のマイクロビームフォーマIC(116, 118)の接合パッドに必要なピッチマッチングを提供し、反対側においてカーブした2Dトランスデューサアレイ114のトランスデューサ素子に必要なピッチマッチングを提供するように構成される。従って、本実施例は、非常に多くの素子数のカーブしたトランスデューサの製作を可能にする。更に、2より多くのマイクロビームフォーマICが使用される

ことができる。再配布相互接続部 112 を構築するために使用される技法は、トランスデューサレイ 114 にカーブした表面を与える付加の特徴と共に、図 11 - 図 13 に示される技法から導き出すことができる。

【0044】

図 19 は、本開示の一実施例による超音波トランスデューサを有する超音波診断イメージングシステム 150 のブロック図である。超音波診断イメージングシステム 150 は、超音波トランスデューサプロブ 154 の用途に適応されるベースユニット 152 を含む。超音波トランスデューサプロブ 154 は、超音波トランスデューサ 156 を含み、超音波トランスデューサ 156 は、図 3 - 図 18 に関して本願明細書に議論されたような実施例の 1 つを含む。ベースユニット 152 は、特定の超音波診断アプリケーションの要求による超音波診断イメージングを実施するための適切な電子素子を含む。例えば、超音波トランスデューサプロブ 154 は、電子ケーブル、ワイヤレス接続又は他の適切な手段のような適切な接続 158 を介して、ベースユニット 152 に結合する。超音波診断イメージングシステム 150 は、様々なタイプの医用超音波診断法イメージングを実施するために使用されることができる。更に、超音波トランスデューサアプリケーションは、心臓アプリケーション、腹部アプリケーション、経食道 (transesophageal ; T E E ) アプリケーション又は他の診断若しくは治療の超音波アプリケーションを含むことができる。

【0045】

更に、再配布相互接続部を含む部材は、超音波トランスデューサの音響デザインの一部として設計されることができることに注意すべきである。例えば、再配布相互接続部は、トランスデューサレイの音響性能に有利に寄与する特定の減衰、音速、音響インピーダンス、その他を有するように設計されることが可能である。

【0046】

本開示の実施例によれば、フリップチップ構造の利点の多くは、特定用途向け相互接続再配布ブロック (又は再配布相互接続部) を音響スタックに取り入れることによってその制限のいくつかに対処しつつ、提供される。本願明細書において使用されるように、本実施例のいくつかにおける音響素子のレイに対する接続は、フリップチップ接続と記述されているが、アタッチメント機構は、フリップチップ接続と異なるものを含むことも可能である。すなわち、「フリップチップ」なる語は、導電パンプ以外のものを使用する電気的相互接続をいうこともできる。更に本実施例は、再配布相互接続ブロックの余分の大きさ及び重みを取り入れることを可能にし又は取り入れるに適したフォームファクタを有するマイクロビームフォーマ IC を有する 2 次元 (2D) レイのための潜在的なアプリケーションを可能にする。更に、音響素子のレイは、1 又は複数のマイクロビームフォーマ集積回路チップのフットプリントと異なる形状を有することができる。

【0047】

本実施例は、平面 2 次元レイジオメトリから別の異なる平面集積回路 (IC) ASIC ジオメトリへのマッピングを有利に提供する。実施例は更に、カーブした 2 次元レイジオメトリから別の異なる平面集積回路 (IC) ジオメトリへのマッピングを提供する。別の実施例において、ASIC は、横に移動されるのではなく、音響トランスデューサの「影」に実質的に存在する。

【0048】

ほんの少数の例示の実施例のみが上記に詳しく説明されているが、当業者であれば、本開示の実施例の新しい教示及び利点から大きく逸脱することなく、多くの変更が、例示の実施例において可能であることが分かるであろう。従って、すべてのこのような変更は、添付の特許請求の範囲に規定されるような本開示の実施例の範囲内に含まれることが意図される。特許請求の範囲において、ミーンズプラスファンクション節は、言及されるファンクションを実施するものとして本願明細書に記述される構造及び構造的に同等のもののみならず同様の構造をカバーすることが意図される。

【図面の簡単な説明】

【0049】

10

20

30

40

50

【図1】マイクロビームフォーマICと音響素子との間のフリップチップ相互接続を使用して製造される2Dアレイを有する当技術分野において知られている超音波トランスデューサの平面図。

【図2】当技術分野において知られている超音波トランスデューサの一部の概略断面図。

【図3】本開示の一実施例による再配布相互接続部を特徴とする超音波トランスデューサの平面図。

【図4】本開示の一実施例によるアジマス方向における図3の再配布相互接続部の分解平面図。

【図5】本開示の一実施例によるエレベーション方向における図3の再配布相互接続部の平面図。

10

【図6】本開示の更に別の実施例によるエレベーション方向における図3の再配布相互接続部の平面図。

【図7】本開示の他の実施例によるマイクロビームフォーマピッチがトランスデューサアレイピッチより大きい再配布相互接続部の一部の概略平面図。

【図8】本開示の一実施例によるエレベーション方向における図7の再配布相互接続部の概略平面図。

【図9】本開示の更に別の実施例によるエレベーション方向における図7の再配布相互接続部の概略平面図。

【図10】本開示の更に別の実施例による2又はそれ以上のマイクロビームフォーマのための再配布相互接続部を特徴とする超音波トランスデューサの平面図。

20

【図11】本開示の他の実施例による2又はそれ以上のマイクロビームフォーマのための再配布相互接続部の一部の概略平面図。

【図12】本開示の他の実施例による2又はそれ以上のマイクロビームフォーマのための再配布相互接続部の一部の概略平面図。

【図13】本開示の他の実施例による2又はそれ以上のマイクロビームフォーマのための再配布相互接続部の一部の概略平面図。

【図14】本開示の他の実施例による再配布相互接続部の平面図。

【図15】本開示の更に別の実施例による再配布相互接続部を特徴とするカーブした線形アレイの超音波トランスデューサの平面図。

【図16】本開示の更に別の実施例によるカーブした線形アレイの超音波トランスデューサのための再配布相互接続部の一部の概略平面図。

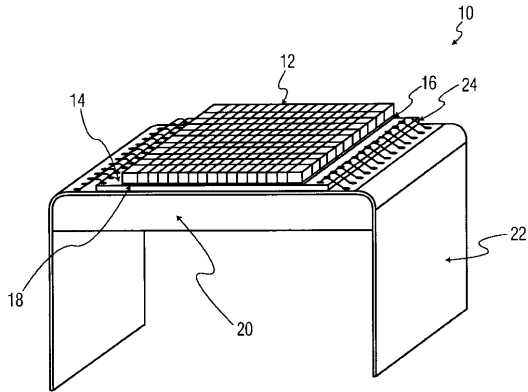
30

【図17】本開示の他の実施例による図16の再配布相互接続部の上面図。

【図18】本開示の他の実施例による2又はそれ以上のマイクロビームフォーマのための再配布相互接続部を特徴とするカーブした線形アレイの超音波トランスデューサの平面図。

【図19】本開示の一実施例による超音波トランスデューサを有する超音波診断イメージングシステムのブロック図。

【図1】



従来技術

【図3】

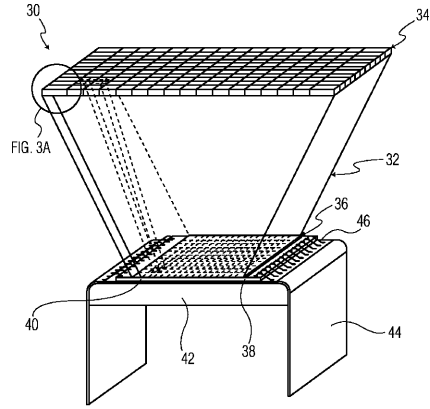
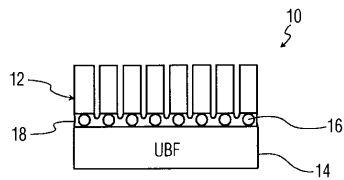


FIG. 3

【図2】



従来技術

【図3A】

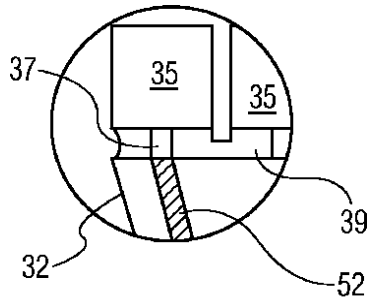


FIG. 3A

【図4】

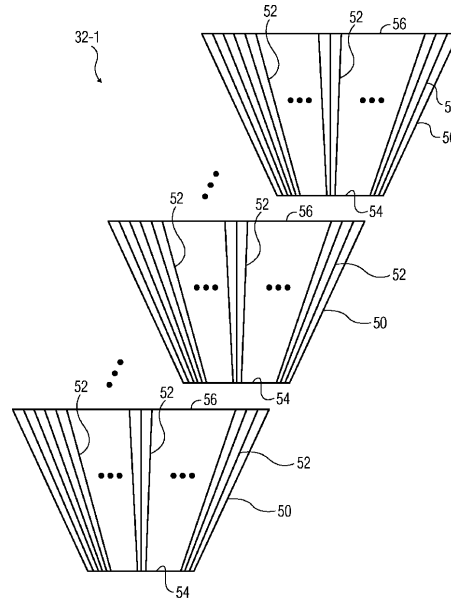


FIG. 4

【 図 5 】

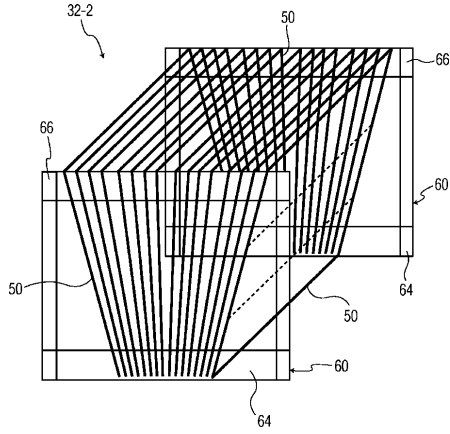


FIG. 5

【 図 6 】

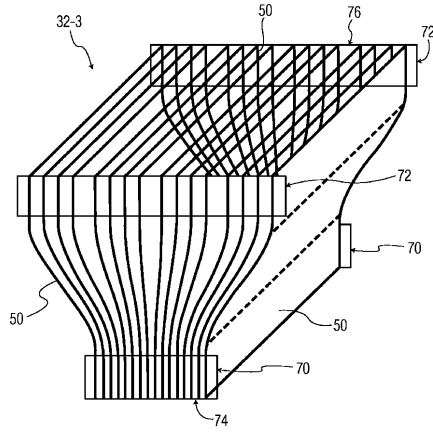


FIG. 6

【 図 7 】

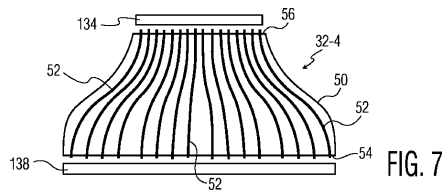


FIG. 7

【 図 8 】

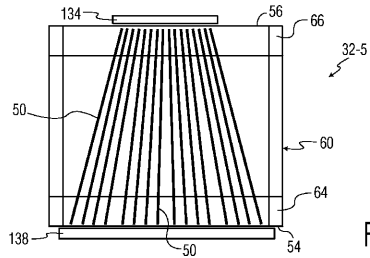


FIG. 8

【 図 9 】

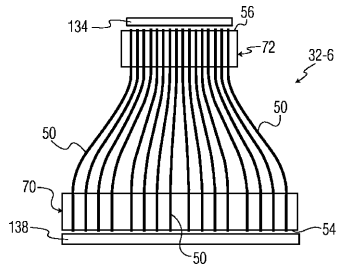


FIG. 9

【 図 10 】

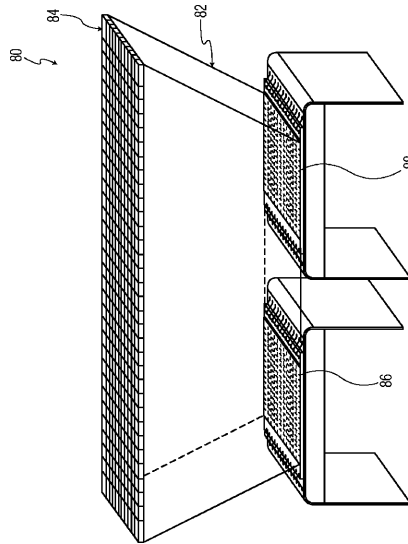


FIG. 10

【 図 11 】

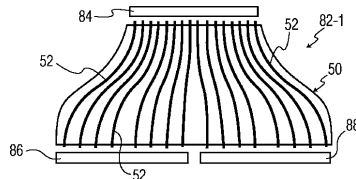


FIG. 11

【 図 1 2 】

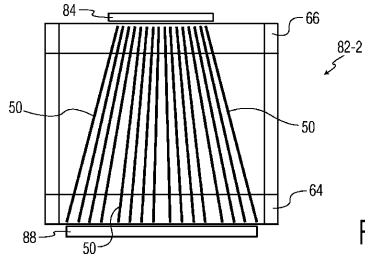


FIG. 12

【 図 1 3 】

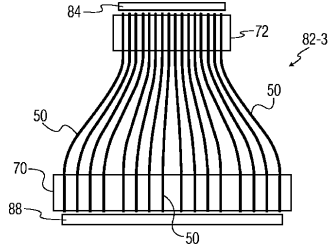


FIG. 13

【 図 1 4 】

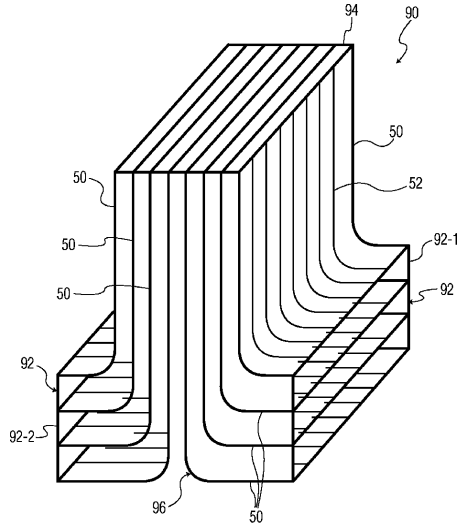


FIG. 14

【 図 1 5 】

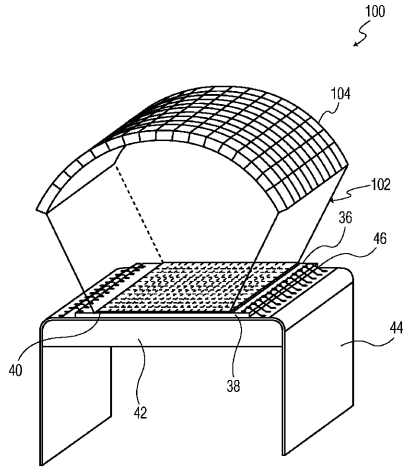


FIG. 15

【 図 1 6 A 】

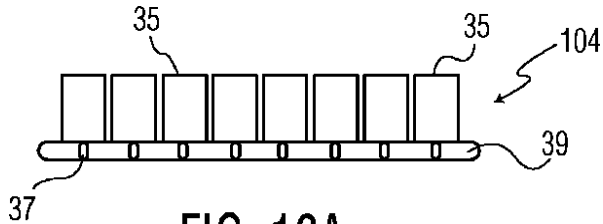


FIG. 16A

【 図 1 6 B 】

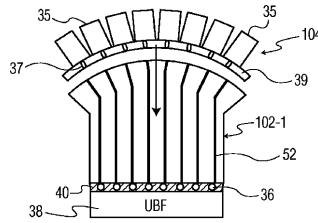


FIG. 16B

【 図 1 6 C 】

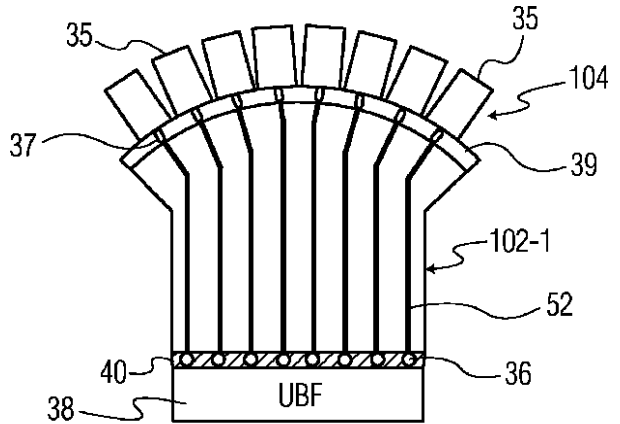
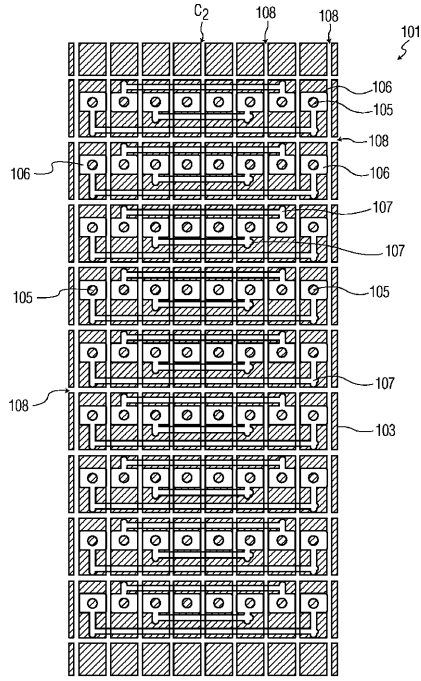
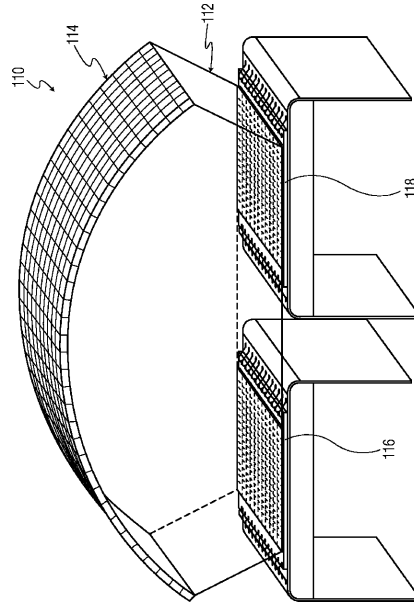


FIG. 16C

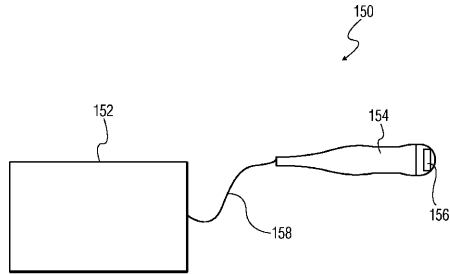
【 17 】



【 18 】



【 19 】



---

フロントページの続き

- (72)発明者 デヴィッドセン リチャード  
アメリカ合衆国 ニューヨーク州 10510-8001 ブリアクリフ マノアー ピーオー  
ボックス 3001
- (72)発明者 ロビンソン アンドリュー エル  
アメリカ合衆国 ニューヨーク州 10510-8001 ブリアクリフ マノアー ピーオー  
ボックス 3001
- (72)発明者 サドル ワジエテック  
アメリカ合衆国 ニューヨーク州 10510-8001 ブリアクリフ マノアー ピーオー  
ボックス 3001

審査官 富永 昌彦

- (56)参考文献 特開2004-282072(JP,A)  
特開2001-292496(JP,A)  
特開2002-345094(JP,A)  
特開2002-028159(JP,A)

- (58)調査した分野(Int.Cl., DB名)  
A61B 8/00

|                |  |         |            |
|----------------|--|---------|------------|
| 专利名称(译)        | 重新分配微波束和医疗超声系统的互连  |         |            |
| 公开(公告)号        | <a href="#">JP4969456B2</a>                              | 公开(公告)日 | 2012-07-04 |
| 申请号            | JP2007550004   | 申请日     | 2006-01-09 |
| [标]申请(专利权)人(译) | 皇家飞利浦电子股份有限公司  |         |            |
| 申请(专利权)人(译)    | 皇家飞利浦电子股份有限公司的Vie  |         |            |
| 当前申请(专利权)人(译)  | 皇家飞利浦电子股份有限公司的Vie  |         |            |
| [标]发明人         | デヴィッドセンリチャード<br>ロビンソンアンドリュウエル<br>サドルワジェテック               |         |            |
| 发明人            | デヴィッドセン リチャード<br>ロビンソン アンドリュウ エル<br>サドル ワジェテック           |         |            |
| IPC分类号         | A61B8/00   |         |            |
| CPC分类号         | H01L41/08 B06B1/0622 G01S7/5208 G01S15/8925 Y10T29/49005 |         |            |
| FI分类号          | A61B8/00   |         |            |
| 代理人(译)         | 宫崎明彦   |         |            |
| 优先权            | 60/642911 2005-01-11 US                                  |         |            |
| 其他公开文献         | JP2008526343A  |         |            |
| 外部链接           | <a href="#">Espacenet</a>                                |         |            |

摘要(译)

超声换能器包括一个或多个微波束形成器集成电路芯片，声学元件阵列，通过一个或多个集成电路芯片与声学元件阵列之间的导电元件相互耦合的再分布和连接部分。每个所述一个或多个微波束集成电路芯片包括多个被从那些相邻只有第一间距设置分离键合焊盘。所述阵列的声学元件是由相邻的由第二间距设置，第二间距集合，从所述第一间距不同集合它们分离。此外，再分布互连，在再分布互连的第一侧经由导电元件耦合到一个或多个微波束集成电路芯片。再分布互连，在所述第二侧被耦合到通过导电元件换能器元件的阵列。再分布互连包括具有第一间距的集合的一个或多个微波束集成电路芯片的键合焊盘，所述阵列的声学元件中的相应一个之间的互连与第二间距设置提供。

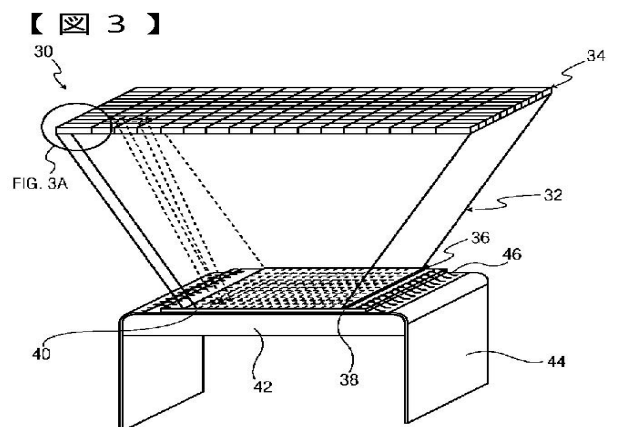


FIG. 3