

(19)日本国特許庁(J P)

(12) 公開特許公報 (A) (11)特許出願公開番号

特開2002 - 125969

(P2002 - 125969A)

(43)公開日 平成14年5月8日(2002.5.8)

(51)Int.Cl<sup>7</sup>

識別記号

F I

テ-マ-ト- (参考)

A 6 1 B 8/00

A 6 1 B 8/00

4 C 3 0 1

審査請求 有 請求項の数 20 O L (全 8 数)

(21)出願番号 特願2001 - 222627(P2001 - 222627)

(71)出願人 597096909

株式会社 メディソン

(22)出願日 平成13年7月24日(2001.7.24)

株式会社 MEDISON

大韓民国 250 - 870 江原道 洪川郡 南  
面陽 徳 院里 114

(31)優先権主張番号 2000 - 59925

(72)発明者 ゾン キ

(32)優先日 平成12年10月12日(2000.10.12)

大韓民国 ソウル トクピョルシ ヨンサ  
ンクイテウォンドン699ボンジ

(33)優先権主張国 韓国(KR)

(74)代理人 100082175

弁理士 高田 守 (外2名)

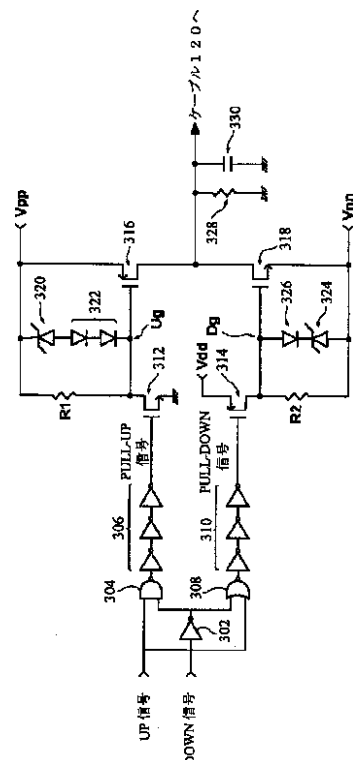
Fターム(参考) 4C301 EE03 EE11 HH01 HH02

(54)【発明の名称】 超音波診断システムにおけるパルス発生回路及び電気信号発生集積回路

(57)【要約】

【課題】 超音波診断システムにおいて高分解能映像を獲得するのに用いられる、無歪曲高電圧コード化励起パルスを発生する集積回路を提供する。

【解決手段】 PULL - UP信号及びPULL - DOWN信号を発生する一連の論理ゲート304及びインバータ306、一連の論理ゲート308及びインバータ310と、これらの信号に応じて第1及び第2電圧レベルのパルスをランダムなシーケンスで発生するCMOSトランジスタ312、314、316及び318を含む。



## 【特許請求の範囲】

【請求項1】 超音波映像の生成の際に用いられるパルス発生回路であって、

駆動信号を発生する少なくとも2つの信号発生手段と、前記駆動信号に応じて、第1及び第2電圧レベルのパルスをランダムなシーケンスで発生するパルス発生手段とを含むことを特徴とするパルス発生回路。

【請求項2】 前記ランダムなシーケンスのパルスが、前記駆動信号に基づいて発生されることを特徴とする請求項1に記載のパルス発生回路。

【請求項3】 前記駆動信号が、高レベル及び低レベルの論理信号であることを特徴とする請求項1に記載のパルス発生回路。

【請求項4】 前記信号発生手段及び前記パルス発生手段が、集積化されることを特徴とする請求項1に記載のパルス発生回路。

【請求項5】 前記第1及び第2電圧レベルが、各々正の電圧及び負の電圧であることを特徴とする請求項1に記載のパルス発生回路。

【請求項6】 前記パルス発生手段が、前記駆動信号に応じて起動される少なくとも2つの切換え手段を備えることを特徴とする請求項4に記載のパルス発生回路。

【請求項7】 前記信号発生手段が、少なくとも一つの論理ゲートと、前記少なくとも一つの論理ゲートに電気的に接続される複数のインバータとを備えることを特徴とする請求項4に記載のパルス発生回路。

【請求項8】 前記論理ゲートが、NANDゲート及びNORゲートのうちのいずれか一つであることを特徴とする請求項7に記載のパルス発生回路。

【請求項9】 前記切換え手段が、CMOSトランジスタであることを特徴とする請求項6に記載のパルス発生回路。

【請求項10】 前記パルス発生手段が、電気的に接続される前記切換え手段を過電圧から保護する少なくとも2つのダイオードを、さらに備えることを特徴とする請求項6に記載のパルス発生回路。

【請求項11】 超音波診断システムにおける超音波信号の発生の際に用いられる電気信号発生集積回路であって、

制御信号を発生する少なくとも2つの第1信号発生手段と、前記制御信号に応じて、第1及び第2信号レベルを有する前記電気信号を発生する第2信号発生手段とを含み、前記電気信号が、前記第1及び第2信号レベルの組合わせで表示されるランダムなコードを有することを特徴とする電気信号発生集積回路。

【請求項12】 前記ランダムなコードが、診断オブジェクトの内部形状を表す診断映像を生成するのに用いられることを特徴とする請求項11に記載の電気信号発生\*50

\*集積回路。

【請求項13】 前記ランダムなコードが、前記制御信号に基づいて発生されることを特徴とする請求項12に記載の電気信号発生集積回路。

【請求項14】 前記電気信号が、パルスシーケンスの形態を有することを特徴とする請求項11に記載の電気信号発生集積回路。

【請求項15】 前記制御信号が、高レベル及び低レベルの論理信号であることを特徴とする請求項11に記載の電気信号発生集積回路。

【請求項16】 前記第2信号発生手段が、前記制御信号に応じて起動される少なくとも2つの切換え手段を備えることを特徴とする請求項11に記載の電気信号発生集積回路。

【請求項17】 前記第1信号発生手段が、少なくとも一つの論理ゲートと、前記論理ゲートに電気的に接続される複数のインバータとを備えることを特徴とする請求項11に記載の電気信号発生集積回路。

【請求項18】 前記論理ゲートが、NANDゲート及びNORゲートのうちのいずれか一つを備えることを特徴とする請求項17に記載の電気信号発生集積回路。

【請求項19】 前記切換え手段が、CMOSトランジスタであることを特徴とする請求項16に記載の電気信号発生集積回路。

【請求項20】 前記第2信号発生手段が、電気的に接続される前記切換え手段を過電圧から保護する少なくとも2つのダイオードを、さらに備えることを特徴とする請求項16に記載の電気信号発生集積回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は超音波診断システムに関し、特に、超音波診断システムにおいて高分解能の診断映像を生成するのに用いられる高電圧コード化励起パルスを発生する集積回路に関する。

【0002】

【従来の技術】超音波診断システムは医療分野において人体内の解剖学的構造に対する診断映像を獲得するのに広く用いられている。超音波はトランスジューサまたはこのようなトランスジューサの列により発生される。このトランスジューサ列は電気的エネルギーを音響エネルギーに変換して診断対象オブジェクトに向けて発射する。また、トランスジューサは該オブジェクトから反射される超音波信号に対する不連続性あるいはインピーダンスの変化を表すエコーを受信する。その後、受信されたエコーはトランスジューサにより電気的信号に変換される。続けて、電気的信号は増幅、復号化されることによって、オブジェクトの映像が生成される。

【0003】通常、超音波信号の発生の際に高電圧パルスが用いられる。これらのパルスは例えば、-80V～

+80V、または0V～200Vの範囲の予め決められたレベルの電圧を有する。このような電圧レベルはオブジェクトに有害でない範囲内で適切に調節できる。電圧レベル調節に対しては図1及び図2を参照して詳記する。

【0004】図1は、超音波送受信部100の概略的なブロック図である。超音波送受信部100はトランスジューサ110、ケーブル120、パルサー130、リミッタ140、前置増幅器150を備える。パルサー130は信号発生器(図示せず)からUP信号及びDOWN信号を受け取る。これらのUP信号及びDOWN信号に応じて、パルサー130は超音波信号の発生の際に用いられる高電圧パルスが発生する。この高電圧パルスはケーブル120を通じてトランスジューサ110に順次的に送られる。トランスジューサ110はパルサー130からの高電圧パルスに応じて、超音波信号を発生して人体内の診断オブジェクト(図示せず)に発射する。トランスジューサ110により発生された超音波信号は、高電圧パルスにより搬送された電気的エネルギーにより決定される共振周波数と音響エネルギーを有する。

【0005】その後、トランスジューサ110はオブジェクトから反射される超音波信号を受け取って、対応する電気的信号に変換する。この電気的信号はケーブル120及びリミッタ140を介して前置増幅器150に供給される。前置増幅器150は電気的信号を予め決められたレベルに増幅して信号処理部(図示せず)に伝送する。

【0006】パルサー130は、トランスジューサ110の容量性負荷を含めて略400ピコファラッド(pf)の容量性負荷を有するケーブル120と、約100の入力インピーダンスを有するリミッタ140とに電気的に接続されているので、高電圧パルスの発生のために2アンペア(A)の電流を供給する必要がある。また、超音波信号発生に適合なパルスの周波数が少なくとも12MHzでなければならないので、高電圧パルスの立上り及び立下り時間が少なくとも20nsでなければならない。即ち、高電圧パルスの幅は40ns以内でなければならない。このような条件を満たすために、従来のパルサーは通常的に昇圧変圧器を用いる。

【0007】図2は従来技術によるパルサー130の回路図である。図2に示すように、パルサー130は昇圧変圧器132を備える。説明の便宜上、図2において昇圧変圧器132の左側(即ち、一次巻線側)は信号入力部と、右側(即ち、二次巻線側)は信号出力部と称し、昇圧変圧器132の動作原理に対する説明は略す。

【0008】UP信号及びDOWN信号は相異なる経路を通じてパルサー130に供給され、これらのUP信号及びDOWN信号は各々例えば、0～5Vの電圧レベルを有するデジタル信号である。UP信号はキャパシタC1を介してトランジスタ134のベースに入力され、DOWN信号はキャパシタC2を介してトランジスタ1

36のベースに入力される。両トランジスタ134及び136のコレクタは昇圧変圧器132の一次巻線に接続されている。UP信号及びDOWN信号が入力されると、昇圧変圧器132はレベルシフターとして働き、昇圧変圧器132の二次巻線に接続されている両CMOSトランジスタ138及び140は高電圧パルスを発生することとなる。

【0009】詳記すると、従来のパルサー130は診断オブジェクトの部位またはそのカラー診断映像によって、図9に示したような単一高電圧パルスまたはバースト高電圧パルスを発生する。単一高電圧パルスまたはバースト高電圧パルスにおいて、高レベル及び低レベルのパルス幅は最大500ns～最小30nsを有する。このような回路構造において、UP信号が低レベルより高レベルへ遷移すると、パルサー130の出力電圧はVppとなり、CMOSトランジスタ138に入力される。この場合、UP信号が所定の時間高レベルを維持しても、出力電圧Vppは維持されず、所定の時間経過後0Vとなる。UP信号が低レベルより高レベルへ遷移すると、抵抗R4の両端電圧はVppより0Vに還元される。抵抗R4はVpp、昇圧変圧器132の二次巻線及びCMOSトランジスタ138のゲートに接続される。DOWN信号が低レベルより高レベルへ遷移する場合にも前述したような結果が得られる。公知のように、そのような結果は変圧器132の起電力によることで、この起電力は昇圧変圧器132の一次巻線に流れる電流変化のみによって生じる。

【0010】最近、高分解能診断映像を得るために、トランスジューサを組み合わせるか、反射された超音波信号をフィルタリングする技法が活発に研究されている。そのような方法以外にも、超音波信号の発生のために高電圧パルスを発生する回路素子に対しても活発な研究が進められている。当業者ならば、高分解能診断映像の生成の際、任意のコードシーケンスを有する高電圧コード化励起パルスが非常に有効に用いられることは自明であろう。

【0011】しかしながら、図2中の抵抗R4両端の高電圧パルスがその高レベルの時間間隔より速く放電されれば、図7の波形Bに示したように高電圧パルスが歪曲される。それで、歪曲のない高電圧コード化励起パルスを生成するためには、従来の単一高電圧パルスまたはバースト高電圧パルスを再構成しなければならない。従って、前述の方法または変圧器組込み回路素子を必要とせず、高電圧コード化励起パルスを発生し得る新規なパルサーを開発する必要がある。

【0012】

【発明が解決しようとする課題】従って、本発明の主な目的は、超音波診断システムにおいて高分解能映像を獲得するのに用いられる、無歪曲高電圧コード化励起パルスを発生する集積回路を提供することにある。

## 【0013】

【課題を解決するための手段】上記の目的を達成するために、本発明の好適な一実施例によれば、超音波映像の生成の際に用いられるパルス発生回路であって、駆動信号を発生する少なくとも2つの信号発生手段と、前記駆動信号に応じて、第1及び第2電圧レベルのパルスをランダムなシーケンスで発生するパルス発生手段とを含むパルス発生回路が提供される。

【0014】本発明の他の好適実施例によれば、超音波診断システムにおける超音波信号の発生の際に用いられる電気信号発生集積回路であって、制御信号を発生する少なくとも2つの第1信号発生手段と、前記制御信号に応じて、第1及び第2信号レベルを有する前記電気信号を発生する第2信号発生手段とを含み、前記電気信号が、前記第1及び第2信号レベルの組合わせで表示されるランダムなコードを有する電気信号発生集積回路が提供される。

## 【0015】

【発明の実施の形態】以下、本発明の好適実施例について、図面を参照しながらより詳しく説明する。

【0016】図3は本発明によるパルサー300の回路図である。UP信号はNANDゲート304及びNORゲート308の入力端に入力され、DOWN信号はインバータ302に入力される。インバータ302の出力端はNANDゲート304及びNORゲート308の他の入力端に共通に接続されている。従来のように、UP信号及びDOWN信号の各々は例えば、0～5Vの電圧レベルを有するデジタル信号である。パルサー300の出力信号はUP信号が高レベルである時、高レベルとなり、DOWN信号が低レベルである時は低レベルとな

る。  
【0017】NANDゲート304の出力信号は一連のインバータ306を経て最終的にPULL-UP信号となる。同様に、NORゲート308の出力信号は一連のインバータ310を経て最終的にPULL-DOWN信号となる。これらのPULL-UP信号及びPULL-DOWN信号は例えば、0～5Vの電圧レベルを有し、各々高電圧n型CMOSトランジスタ312のゲート及び高電圧p型CMOSトランジスタ314のゲートに供給され、各CMOSトランジスタ312及び314を駆

動させる。  
【0018】CMOSトランジスタ312において、ソースは接地され、ドレインは例えば60の抵抗R1の一端、一連のダイオード322のカソード及び高電圧CMOSトランジスタ316のゲートに接続されている。抵抗R1の他端はVpp及びツェナーダイオード320のカソードに接続され、ダイオード322のアノードはツェナーダイオード320のアノードに接続される。ツェナーダイオード322のカソードはVppに接続される。Vppは例えば、+80Vの電圧レベルを有する。

高電圧p型CMOSトランジスタ314において、ソースは例えば、+5Vの電圧レベルを有するVddに接続され、ドレインは抵抗R2の一端、ダイオード326のアノード及び高電圧CMOSトランジスタ318のゲートに接続される。ダイオード326のカソードはツェナーダイオード324のカソードに接続される。ツェナーダイオード324のアノード及び抵抗R2の他端は、例えば-80Vの電圧レベルを有するVnnに接続される。ここで、「高電圧」との用語は0～5V範囲より大きい絶対電圧値を意味することで、+80V～-80V範囲の電圧に限定されないことに注目されたい。

【0019】以下、本発明のパルサー300に対して図4～図9を参照して詳記する。

【0020】図4において、UP信号が高レベルであり、DOWN信号が低レベルである時、PULL-UP信号及びPULL-DOWN信号は低レベルより高レベルへ遷移する。PULL-UP信号に応じて、CMOSトランジスタ312はオン状態となり、電流I<sub>R1</sub>が抵抗R1を通じて流れ、電流I<sub>O3</sub>がツェナーダイオード320及びダイオード322を通じて流れることとなる。その後、Vppとトランジスタ316のゲート側のノードUgとの間にはツェナーダイオード320の破壊電圧とダイオード322のターンオン電圧との和、即ち、略8Vの電圧が掛けられる。この電圧はCMOSトランジスタ316を駆動させるのに充分の電圧である。一方、高レベルのPULL-DOWN信号に応じて、CMOSトランジスタ314はオフ状態となり、トランジスタ318のゲート側のノードDg上の寄生キャパシタCdが放電されることによって、電流I<sub>OD</sub>が抵抗R2を通じてVnnに流れることとなる。この時、ノードDgにおける電圧レベルはVnnとなる。従って、CMOSトランジスタ318はオフ状態となる。その結果、電流I<sub>M3</sub>はCMOSトランジスタ316を通じてVppから負荷キャパシタ330に流れることとなる。この負荷キャパシタ330は電流I<sub>M3</sub>により充電され、図6及び図7の波形Aの如くパルサー300の出力電圧は+80VのVppに上昇する。ここで、ツェナーダイオード320とダイオード322はCMOSトランジスタ316のゲートに望ましくない高電圧が印加されることによって、該トランジスタ316が破壊されることを防止する働きを果たすことに注目されたい。

【0021】UP信号が低レベルであり、DOWN信号が高レベルである時、図5の如くPULL-UP信号及びPULL-DOWN信号が高レベルより低レベルへ遷移する。低レベルのPULL-UP信号に応じて、CMOSトランジスタ312はオフ状態となり、抵抗R1を流れる電流I<sub>OU</sub>によりノードUg上の寄生キャパシタCuが充電される。この時、ノードUgにおける電圧はVppとなる。こうして、CMOSトランジスタ316をオン状態にする充分な電圧差が存在しなくて、CMO

Sトランジスタ316はオフ状態となる。一方、低レベルのPULL-DOWN信号に応じて、CMOSトランジスタ314はオン状態となり、電流 $I_{M4}$ はCMOSトランジスタ314のソースからドレインの方に流れることとなる。この電流 $I_{M4}$ は抵抗 $R2$ を通じて流れる電流 $I_{R2}$ と、ダイオード326及びツェナーダイオード324を通じて $V_{nn}$ の方に流れる電流 $I_{D4}$ と両分される。その結果、ノードDgにおける電圧は $V_{nn}$ から略6.5Vまで上昇する。この電圧はCMOSトランジスタ318のゲートとソースとの間に存在するので、CMOSトランジスタ318は導電状態となる。

【0022】前述のように、CMOSトランジスタ316がオフ状態となりCMOSトランジスタ318がオン状態となる時、負荷キャパシタ330の放電開始によって、電流 $I_{M2}$ はCMOSトランジスタ318を通じて $V_{nn}$ の方に流れることとなる。その結果、図6及び図7の波形Aの如く、パルサー300の出力電圧は-80Vの $V_{nn}$ に下がる。ここで、ツェナーダイオード324及びダイオード326はCMOSトランジスタ318のゲートに望ましくない過電圧が印加されることを防止する働きを果たす。

【0023】UP信号及びDOWN信号の両方が低レベルである時、PULL-UP信号は低レベルとなりPULL-DOWN信号は高レベルとなる。その結果、ノードUgにおける電圧は $V_{pp}$ となり、ノードDgにおける電圧は $V_{nn}$ となる。こうして、CMOSトランジスタ316及び318が全てオフ状態となり、図7中の波形Aの如く負荷抵抗328の両端に掛けられる電圧は0Vに下がる。そのため、パルサー300の出力電圧は0Vとなる。

【0024】予め決められた時間の間、UP信号及びDOWN信号が高レベルまたは低レベルである場合、パルサー300の出力電圧は図8中の波形Cの如く、これらの両信号が他のレベルに遷移するまで、現在のレベル値を維持する。従って、本発明によるパルサー300は歪曲のない高電圧コード化励起パルスが発生することができ、超音波診断システムにおける高分解能診断映像を獲得することが可能である。パルサー300により発生された高電圧コード化励起パルスはトランスジューサに供\*

\*給されて超音波信号を発生するに用いられる。

【0025】上記において、本発明の好適な実施の形態について説明したが、本発明の請求範囲を逸脱することなく、当業者は種々の改変をなし得るであろう。

【0026】

【発明の効果】従って、本発明によれば、従来のパルス変換回路を必要せずに、高電圧コード化励起パルスが発生することができ、超音波診断システムにおける高分解能診断映像を効果的に獲得することができる。この高電圧コード化励起パルスは任意のコードシーケンスを含み得、本発明のパルサーは通常の変圧器を使用せずCMOSトランジスタ、ダイオード、ツェナーダイオード、抵抗などの素子を用いて具現されることができる。これらの各素子は公知の200V級高電圧半導体製造工程を用いて集積化でき、小型、高性能の超音波診断システムを具現することができる。

【図面の簡単な説明】

【図1】超音波送受信部の概略的なブロック図である。

【図2】従来技術によるパルサーの回路図である。

【図3】本発明によるパルサーの回路図である。

【図4】図3中のパルサーの動作を説明するための図面である。

【図5】同じく、図3中のパルサーの動作を説明するための図面である。

【図6】本発明のパルサーによって発生された単一パルスの波形図である。

【図7】図2及び図3中のパルサーから発生された両単一パルスの波形比較図である。

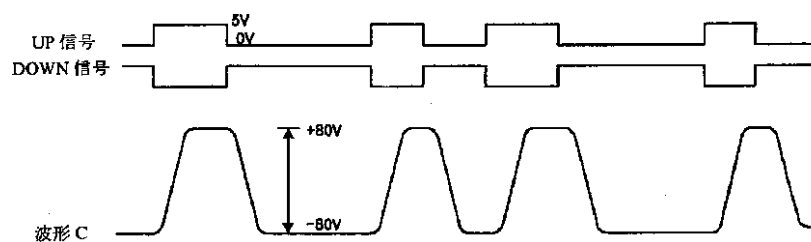
【図8】本発明のパルサーから発生された高電圧コード化励起パルスの波形図である。

【図9】単一パルス、バーストパルス及び高電圧コード化励起パルスの波形図である。

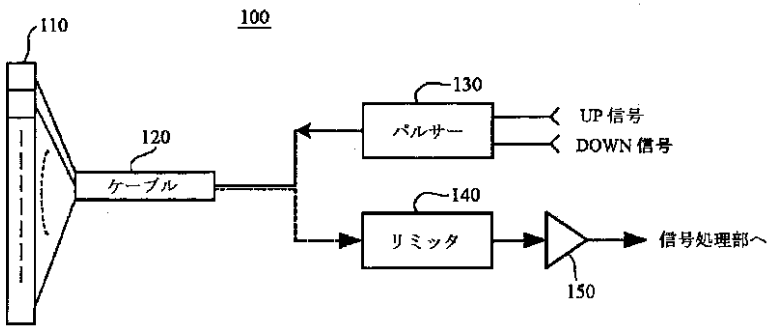
【符号の説明】

- 100 超音波送受信部
- 110 トランスジューサ
- 120 ケーブル
- 130、300 パルサー
- 140 リミッタ
- 150 前置増幅器

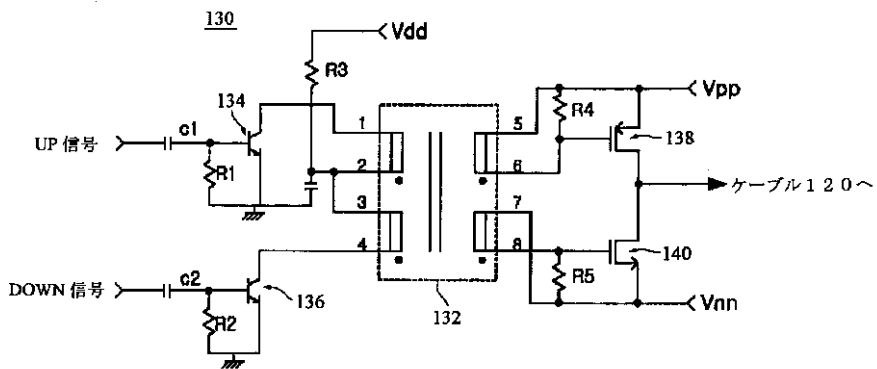
【図8】



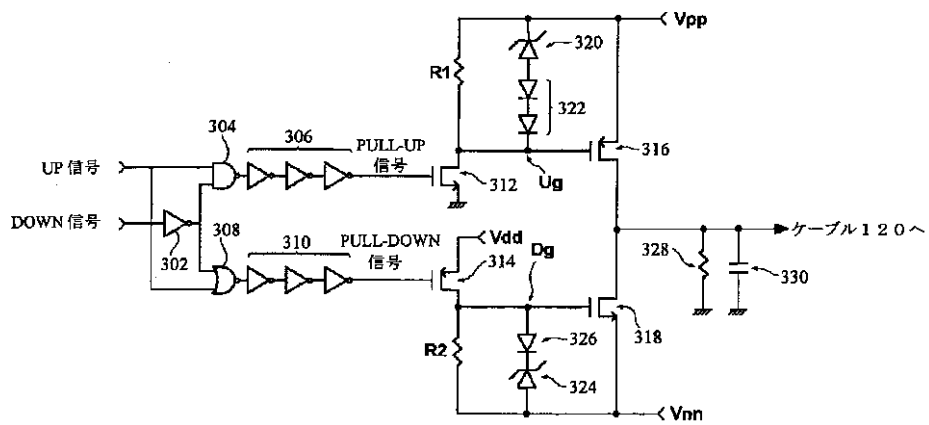
【図1】



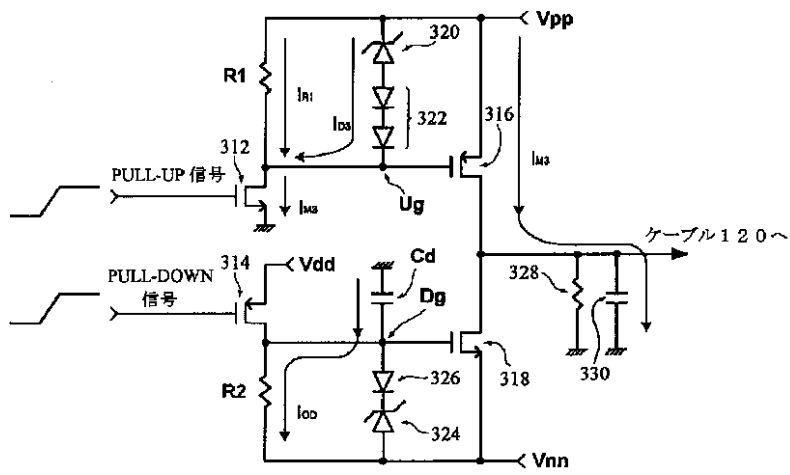
【図2】



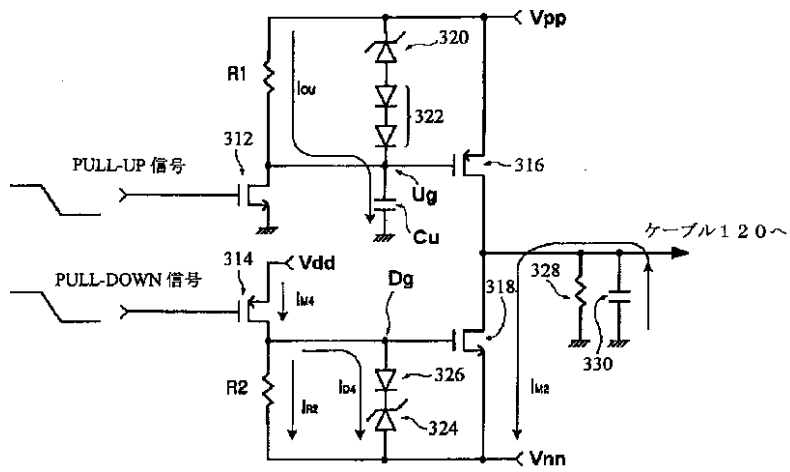
【図3】



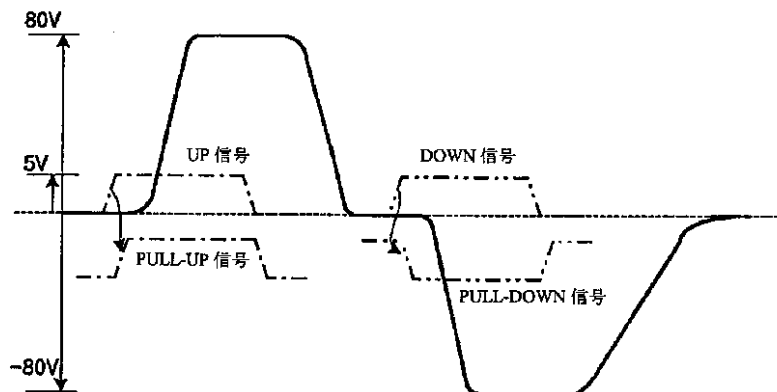
【図4】



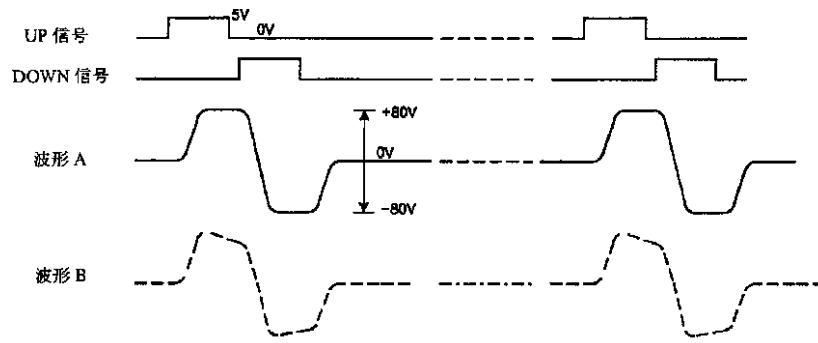
【図5】



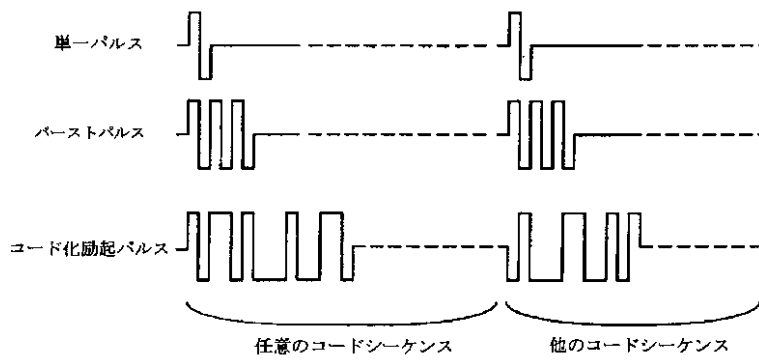
【図6】



【図7】



【図9】



专利名称(译)	超声诊断系统中的脉冲发生电路和电信号产生集成电路		
公开(公告)号	<a href="#">JP2002125969A</a>	公开(公告)日	2002-05-08
申请号	JP2001222627	申请日	2001-07-24
[标]申请(专利权)人(译)	三星麦迪森株式会社 株式会社MEDISON		
申请(专利权)人(译)	株式会社 メディソン 株式会社MEDISON		
[标]发明人	ゾンキ		
发明人	ゾンキ		
IPC分类号	A61B8/00 B06B1/02		
CPC分类号	B06B1/0215 B06B2201/76		
FI分类号	A61B8/00		
F-TERM分类号	4C301/EE03 4C301/EE11 4C301/HH01 4C301/HH02 4C601/EE01 4C601/EE09 4C601/HH04 4C601/HH05 4C601/HH11		
优先权	1020000059925 2000-10-12 KR		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

一种用于生成无畸变的高压编码激励脉冲的集成电路，用于在超声诊断系统中获取高分辨率图像。 解决方案：一系列逻辑门304和反相器306，用于产生上拉信号和下拉信号，串联逻辑门308和反相器310，以及响应于这些信号的第一和第二电压电平的脉冲。 包括用于产生随机序列的CMOS晶体管312、314、316和318。

