

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-103566

(P2019-103566A)

(43) 公開日 令和1年6月27日(2019.6.27)

(51) Int.Cl.	F I	テーマコード (参考)
A 6 1 B 8/14 (2006.01)	A 6 1 B 8/14	4 C 6 0 1
H 0 4 R 17/00 (2006.01)	H 0 4 R 17/00	3 3 2 B
H 0 4 R 1/06 (2006.01)	H 0 4 R 17/00	3 3 0 H
H 0 4 R 1/40 (2006.01)	H 0 4 R 1/06	3 3 0
	H 0 4 R 1/40	3 3 0
審査請求 未請求 請求項の数 12 O L (全 14 頁)		

(21) 出願番号 特願2017-236907 (P2017-236907)
 (22) 出願日 平成29年12月11日 (2017.12.11)

(71) 出願人 594164542
 キヤノンメディカルシステムズ株式会社
 栃木県大田原市下石上1385番地
 (74) 代理人 110001380
 特許業務法人東京国際特許事務所
 (72) 発明者 佐藤 友広
 栃木県大田原市下石上1385番地 東芝
 メディカルシステムズ株式会社内
 (72) 発明者 四方 浩之
 栃木県大田原市下石上1385番地 東芝
 メディカルシステムズ株式会社内
 (72) 発明者 尾名 康裕
 栃木県大田原市下石上1385番地 東芝
 メディカルシステムズ株式会社内

最終頁に続く

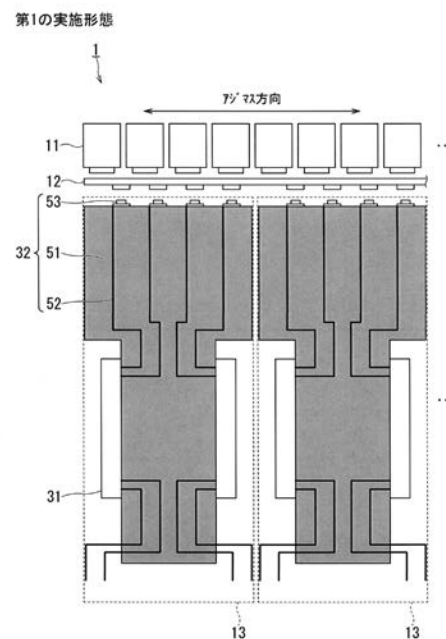
(54) 【発明の名称】 超音波プローブ

(57) 【要約】 (修正有)

【課題】 グレーティングローブ (G L) 等の音響特性を向上させる。

【解決手段】 超音波プローブ1は、電子回路モジュール13を備える。電子回路モジュール13は、少なくとも1つの端面が面一となるように配列された多層絶縁板51、多層絶縁板5のそれぞれにパターン形成された配線52、及び、多層絶縁板5の面一の端面側に設けられ音響アレイ11に接続するための電極53を含む多層基板32と、多層基板32の側面に実装された集積回路チップ31とを含む。複数の電子回路モジュール13を配列して一塊として備え、複数の電子回路モジュール13の面一の端面側に音響アレイ11が接続される。

【選択図】 図3



【特許請求の範囲】

【請求項 1】

少なくとも 1 つの端面が面一となるように配列された多層絶縁板、前記多層絶縁板のそれぞれにパターン形成された配線、及び、前記多層絶縁板の前記面一の端面側に設けられ音響アレイに接続するための電極を含む多層基板と、前記多層基板の側面に実装された集積回路チップとを含む電子回路モジュールを備えた超音波プローブであって、

複数の前記電子回路モジュールを配列して一塊として備え、前記複数の電子回路モジュールの前記面一の端面側に音響アレイが接続された、
超音波プローブ。

【請求項 2】

10

前記多層基板の前記側面に、前記集積回路チップの実装空間を備えた、
請求項 1 に記載の超音波プローブ。

【請求項 3】

前記多層基板の両側の側面にそれぞれ、前記集積回路チップの実装空間を備え、前記両側の実装空間において前記多層基板に実装された状態の前記集積回路チップが前記多層基板からはみ出さない構成とする、

請求項 2 に記載の超音波プローブ。

【請求項 4】

前記多層基板の両側の側面にそれぞれ、前記集積回路チップの実装空間を備え、前記両側の実装空間において前記多層基板に実装された状態の前記集積回路チップが前記多層基板からはみ出す構成とし、前記両側に実装された状態の前記集積回路チップが両側で上下方向に互い違いに設けられる、

20

請求項 2 に記載の超音波プローブ。

【請求項 5】

前記多層基板の片側の側面に、前記集積回路チップの実装空間を備え、前記片側の実装空間において前記多層基板に実装された状態の前記集積回路チップが前記多層基板からはみ出さない構成とする、

請求項 2 に記載の超音波プローブ。

【請求項 6】

前記多層基板に、前記集積回路チップが埋め込まれた構成とする、

30

請求項 1 に記載の超音波プローブ。

【請求項 7】

前記音響アレイが接続される第 2 の基板を更に備え、前記第 2 の基板を介して前記電子回路モジュールと前記音響アレイとを電氣的に接続する、

請求項 1 乃至 6 のうちいずれか一項に記載の超音波プローブ。

【請求項 8】

前記第 2 の基板は、前記音響アレイと前記電極との位置を調整するように設けられる、

請求項 7 に記載の超音波プローブ。

【請求項 9】

前記電子回路モジュールへの入出力信号の接続は、少なくとも 1 つのターミネーション基板で接続される構成とする、

40

請求項 1 乃至 8 のうちいずれか一項に記載の超音波プローブ。

【請求項 10】

前記多層基板の各基板の縁部に音響減衰材を更に備えた、

請求項 1 乃至 9 のうちいずれか一項に記載の超音波プローブ。

【請求項 11】

前記多層基板と前記集積回路チップと間に、充填材を更に備えた、

請求項 1 乃至 10 のうちいずれか一項に記載の超音波プローブ。

【請求項 12】

前記集積回路チップに、放熱材を備えた、

50

請求項 1 乃至 11 のうちいずれか一項に記載の超音波プローブ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明の実施形態は、超音波プローブに関する。

【背景技術】

【0002】

医用分野では、超音波プローブの複数の振動子（圧電振動子）を用いて発生させた超音波を利用して、被検体内部を画像化する超音波診断装置が使用されている。超音波診断装置は、超音波診断装置に接続された超音波プローブから被検体内に超音波を送信させ、反射波に基づくエコー信号を生成し、画像処理によって所望の超音波画像を得る。

10

【0003】

超音波プローブには、格子状に複数の振動子を配置する 2D アレイプローブが存在する。2D アレイプローブでは、振動子の数が膨大になるため、いくつかの振動子のセット毎の背面側に電子回路モジュールを備える構造をもつ。各電子回路モジュールは、超音波の送受信の制御及び遅延加算を行う集積回路チップ（IC：Integrated Circuit）と、それを実装する、複数の基板が配列された多層基板と、基板と各電子回路モジュールに対応する複数の振動子とを配線接続する FPC（Flexible Printed Circuit）等を備える。

【先行技術文献】

【特許文献】

20

【0004】

【特許文献 1】特開 2011-223468 号公報

【発明の概要】

【発明が解決しようとする課題】

【0005】

本発明が解決しようとする課題は、グレーティングローブ（GL）等の音響特性を向上させることである。

【課題を解決するための手段】

【0006】

実施形態に係る超音波プローブは、電子回路モジュールを備える。電子回路モジュールは、少なくとも 1 つの端面が面一となるように配列された多層絶縁板、多層絶縁板のそれぞれにパターン形成された配線、及び、多層絶縁板の面一の端面側に設けられ音響アレイに接続するための電極を含む多層基板と、多層基板の側面に実装された集積回路チップとを含む。複数の電子回路モジュールを配列して一塊として備え、複数の電子回路モジュールの面一の端面側に音響アレイが接続される。

30

【図面の簡単な説明】

【0007】

【図 1】図 1 は、第 1 の実施形態に係る超音波プローブ及び超音波診断装置の構成を示す概略図。

【図 2】図 2 は、比較例に係る超音波プローブを示す側面図。

40

【図 3】図 3 は、第 1 の実施形態に係る超音波プローブを示す側面図。

【図 4】図 4 は、第 1 の実施形態に係る超音波プローブの電子回路モジュールを示す斜視図。

【図 5】図 5 は、第 2 の実施形態に係る超音波プローブを示す側面図。

【図 6】図 6 は、第 3 の実施形態に係る超音波プローブを示す側面図。

【図 7】図 7 は、第 4 の実施形態に係る超音波プローブを示す側面図。

【図 8】図 8 は、第 1 の実施形態に係る超音波プローブの第 1 の変形例を示す側面図。

【図 9】図 9 は、第 1 の実施形態に係る超音波プローブの第 2 の変形例を示す側面図。

【図 10】図 10 は、第 1 の実施形態に係る超音波プローブの第 3 の変形例を示す側面図

50

【発明を実施するための形態】

【0008】

以下、図面を参照しながら、超音波プローブの実施形態について詳細に説明する。

【0009】

(第1の実施形態)

図1は、第1の実施形態に係る超音波プローブ及び超音波診断装置の構成を示す概略図である。

【0010】

図1は、本実施形態に係る超音波プローブ1及び超音波診断装置Uを示す。なお、超音波診断装置Uに、超音波プローブ1を加えた装置を超音波診断装置と称する場合もある。以下の説明では、超音波診断装置Uの外部に、超音波プローブ1が備えられる場合について説明する。

【0011】

超音波プローブ1は、被検体（例えば、患者）に対して超音波の送受波を行う。超音波プローブ1は、被検体の表面に対してその前面を接触させ超音波の送受波を行うものであり、2次元（2D）に配列された複数の微小な振動子（圧電素子）をその先端部に有している。この振動子は電気音響変換素子であり、送信時には電気パルスを超音波パルスに変換し、又、受信時には反射波を電気信号（受信信号）に変換する機能を有している。

【0012】

超音波プローブ1は小型、軽量に構成されており、有線通信又は無線通信を介して超音波診断装置Uに接続される。超音波プローブ1の種類としては、2Dアレイプローブ等が挙げられる。2Dアレイプローブは、複数の振動子が2次元的に配列された構成を有する。なお、超音波プローブ1の詳細構成については、図3～図10を用いて後述する。

【0013】

超音波診断装置Uは、図示しないが、送受信回路、Bモード処理回路、ドプラ処理回路、画像生成回路、画像メモリ、表示制御回路、処理回路、及び記憶回路等を備える。

【0014】

超音波診断装置Uの送受信回路は、パルス発生器、送信遅延回路、及びパルサ回路等を有し、超音波プローブ1の振動子に駆動信号を供給する。また、送受信回路は、アンプ回路、A/D（Analog to Digital）変換器、及び加算器等を有し、超音波プローブ1の振動子が受信したエコー信号に対して各種処理を行ってエコーデータを生成する。

【0015】

超音波診断装置UのBモード処理回路は、処理回路による制御の下、送受信回路からエコーデータを受信し、対数増幅、及び包絡線検波処理等を行って、信号強度が輝度の明るさで表現されるデータ（2次元又は3次元データ）を生成する。超音波診断装置Uのドプラ処理回路は、処理回路による制御の下、送受信回路から受信したエコーデータから速度情報を周波数解析し、ドプラ効果による血流や組織、造影剤エコー成分を抽出し、平均速度、分散、パワー等の移動態情報を多点について抽出したデータ（2次元又は3次元データ）を生成する。

【0016】

超音波診断装置Uの画像生成回路は、処理回路による制御の下、Bモード処理後のデータ、又は、ドプラ処理後のデータに基づいて、所定の輝度レンジで表現されたBモード画像、又は、ドプラ画像を画像データとして生成する。

【0017】

超音波診断装置Uの画像メモリは、1フレーム当たり2軸方向に複数のメモリセルを備え、それを複数フレーム分備えたメモリである。又は、画像メモリは、3軸方向（X軸、Y軸、及びZ軸方向）に複数のメモリセルを備えたメモリである。画像メモリは、処理回路の制御による制御の下、画像生成回路によって生成された超音波画像を2次元画像データ、又は、3次元画像データとして記憶する。

【0018】

超音波診断装置Uの表示制御回路は、G P U (Graphics Processing Unit) 及びV R A M (Video RAM) 等を含む。表示制御回路は、処理回路の制御による制御の下、処理回路から表示出力要求のあった超音波画像（例えば、ライブ画像）等をディスプレイに表示させる。

【0019】

超音波診断装置Uの処理回路は、専用又は汎用のC P U (central processing unit)、M P U (micro processor unit)、又はG P U (Graphics Processing Unit) の他、特定用途向け集積回路 (A S I C : application specific integrated circuit)、及び、プログラマブル論理デバイス等を意味する。プログラマブル論理デバイスとしては、例えば、単純プログラマブル論理デバイス (S P L D : simple programmable logic device)、複合プログラマブル論理デバイス (C P L D : complex programmable logic device)、及び、フィールドプログラマブルゲートアレイ (F P G A : field programmable gate array) 等が挙げられる。

【0020】

超音波診断装置Uの記憶回路は、R A M (random access memory)、フラッシュメモリ (flash memory) 等の半導体メモリ素子、ハードディスク、光ディスク等によって構成される。記憶回路は、U S B (universal serial bus) メモリ及びD V D (digital video disk) 等の可搬型メディアによって構成されてもよい。記憶回路は、処理回路において用いられる各種処理プログラム (アプリケーションプログラムの他、O S (operating system) 等も含まれる) や、プログラムの実行に必要なデータを記憶する。

【0021】

超音波診断装置Uの入力回路は、操作者によって操作が可能な入力デバイスからの信号を入力する回路と、入力デバイスとを含む。入力デバイスは、トラックボール、スイッチ、マウス、キーボード、走査面に触れることで入力操作を行うタッチパッド、表示画面とタッチパッドとが一化されたタッチスクリーン、光学センサを用いた非接触入力回路、及び音声入力回路等によって実現される。操作者により入力デバイスが操作されると、入力部はその操作に応じた入力信号を生成して処理回路に出力する。

【0022】

なお、図1において、送受信回路及び処理回路が超音波診断装置Uに設けられる場合の例について示すが、その場合に限定されるものではない。送受信回路及び処理回路は、超音波プローブ1に設けられてもよいし、超音波診断装置U及び超音波プローブ1の両方に設けられてもよい。

【0023】

続いて、超音波プローブ1の詳細構成について説明する。

【0024】

図2は、比較例に係る超音波プローブを示す側面図である。

【0025】

図2は、比較例に係る超音波プローブ101を示す。超音波プローブ101は、第1の方向及びそれに直交する第2の方向（アジマス方向及びエレベーション方向）に2次元配列された音響アレイ111と、アジマス方向に配列された複数の電子回路モジュール113とを備える。各音響アレイ111は、図示しないが、音響レンズ、音響整合層、及び振動子を設ける。各電子回路モジュール113は、集積回路チップ (I C : Integrated Circuit) 131、複数の基板 (多層基板) 132、音響減衰材 (バッキング) 133、及びF P C (Flexible Printed Circuit) 134を設ける。

【0026】

集積回路チップ131は、多層基板132に実装され、超音波の送受信の制御及び遅延加算を行う。多層基板132は、隣り合う基板の表面と裏面とが対向するようにエレベーション方向に配列 (積層) された複数の基板を備える。各基板は、集積回路チップ131とF P C 134とを電気的に接続するためにパターン形成された配線を設ける。音響減衰材133は、振動子の後方に向かう超音波を吸収して不要振動を抑える機能を有する。F

P C 1 3 4 は、多層基板 1 3 2 の基板と各電子回路モジュール 1 1 3 に対応する複数の音響アレイ 1 1 1 とを配線接続する。

【0027】

図 2 において、隣り合う 2 個の電子回路モジュール 1 1 3 の間に、互いの F P C 1 3 4 が介在する。そのため、隣り合う 2 個の電子回路モジュール 1 1 3 の間隔を拡げて製造しなくてはならず、その場合、境界で隣り合う 2 個の音響アレイ 1 1 1 の間隔も拡がってしまう。そうすると、超音波ビームの音圧分布において中心軸の側面に拡散する疑似成分、つまり、グレーティングローブ (G L) が発生してしまうという問題がある。

【0028】

そこで、後述の超音波プローブでは、隣り合う 2 個の電子回路モジュール 1 1 3 の間に電子回路モジュール 1 1 3 の厚みによる音響的なギャップを減らすことで、G L 等の音響特性を向上させる。

【0029】

図 3 は、第 1 の実施形態に係る超音波プローブを示す側面図である。図 4 は、第 1 の実施形態に係る超音波プローブの電子回路モジュールを示す斜視図である。

【0030】

図 3 及び図 4 は、第 1 の実施形態に係る超音波プローブ 1 を示す。超音波プローブ 1 は、アジマス方向及びエレベーション方向に 2 次元配列された音響アレイ 1 1 と、F P C 1 2 と、アジマス方向に配列された複数の電子回路モジュール 1 3 とを備える。つまり、超音波プローブ 1 は、複数の電子回路モジュール 1 3 を配列して複数の電子回路モジュール 1 3 を一塊として備える。各音響アレイ 1 1 は、図示しないが、音響レンズ、音響整合層、及び振動子を設ける。また、図 3 (図 5 ~ 図 1 0 についても同様) において、便宜上、各電子回路モジュール 1 3 が 4 個の音響アレイ 1 1 に対応するものとして図示するが、その場合に限定されるものではない。各電子回路モジュール 1 3 は、1 0 個 ~ 2 0 個の音響アレイ 1 1 に対応する場合が好適である。

【0031】

なお、音響アレイ 1 1 と F P C 1 2 との間に音響減衰材が設けられてもよい。また、図 3 において電子回路モジュール 1 3 がアジマス方向に 2 個、図 4 において電子回路モジュール 1 3 がアジマス方向に 3 個配列される場合について図示するが、その場合に限定されるものではない。

【0032】

F P C 1 2 は、音響アレイ 1 1 と電子回路モジュール 1 3 との間に設けられ、音響アレイ 1 1 と電子回路モジュール 1 3 とを電気的に接続する。F P C 1 2 は、音響アレイ 1 1 と電極 5 3 との位置を調整するように設けられる。

【0033】

各電子回路モジュール 1 3 は、集積回路チップ (I C : Integrated Circuit) 3 1 及び複数の基板 (多層基板) 3 2 を設ける。I C 3 1 は、多層基板 3 2 に実装され、超音波の送受信の制御及び遅延加算を行う。各電子回路モジュール 1 3 への入出力信号の接続は、少なくとも 1 つのターミネーション基板で接続される構成とする。なお、図 4 において基板がエレベーション方向に 7 層配列されて多層基板 3 2 を構成し、多層基板 3 2 がアジマス方向に 3 個配列される場合について図示するが、その場合に限定されるものではない。

【0034】

多層基板 3 2 は、エレベーション方向に複数の絶縁板が配列された多層絶縁板 5 1 と、各絶縁板に設けられ I C 3 1 と電極 5 3 とを電気的に接続するためにパターン形成された配線 5 2 と、多層絶縁板 5 1 の超音波送受信側に設けられ F P C 1 2 を介して音響アレイ 1 1 に接続するための電極 5 3 とを設ける。

【0035】

多層基板 3 2 は、隣り合う基板の表面と裏面とが対向するようにエレベーション方向に配列された複数の基板を備える。各基板は、主としてアルミナ、セラミック等の材料によって構成される。各基板の材料として、音響減衰材として機能させる材料が選択されても

10

20

30

40

50

よい。多層基板 3 2 の端面、つまり、超音波送受信側の面は面一となるように構成される。また、多層基板 3 2 の側面には、実装された状態で I C 3 1 が多層基板 3 2 からみ出さないように凹部が成形され、その凹部を実施空間として I C 3 1 が実装される。例えば、多層基板 3 2 の各基板は、T 字の形状を有し、多層基板 3 2 の両側の凹部のそれぞれに I C 3 1 が実装される。

【0036】

音響アレイ 1 1 と電子回路モジュール 1 3 とは、それぞれに設けられた電極同士が電氣的に接続されることで結線される。この場合、隣り合う 2 個の電子回路モジュール 1 3 の間には F P C 1 3 4 (図 2 に図示) のように介在するものがない。そのため、隣り合う 2 個の電子回路モジュール 1 3 の間の寸法誤差は、多層基板 3 2 の寸法公差で決定される。多層基板 3 2 の寸法公差は、例えば 0.1 [mm] 程度であり、音響アレイ 1 1 の電極ピッチは、例えば 0.2 [mm] 程度であることから、音響アレイ 1 1 と電子回路モジュール 1 3 の接続を、寸法精度上問題なく行うことができる。

【0037】

以上のように、超音波プローブ 1 によれば、隣り合う 2 個の電子回路モジュール 1 3 の間に電子回路モジュール 1 3 の厚みによる音響的なギャップを減らすことで、G L 等の音響特性を向上させることができる。さらに、超音波プローブ 1 によれば、電子回路モジュール 1 3 内の電極 5 3 の位置精度や平面度を向上させることができる。また、超音波プローブ 1 によれば、電極の位置精度の向上により超音波プローブ 1 の製造を容易にすることができる。

【0038】

(第 2 の実施形態)

図 3 及び図 4 に示す超音波プローブ 1 において、実装対象となる I C 3 1 が多層基板 3 2 の設計可能な高さを上回っている場合、音響アレイ 1 1 への接続時に、隣り合う 2 個の電子回路モジュール 1 3 同士が干渉する場合も有り得る。そこで、第 2 の実施形態に係る超音波プローブでは、集積回路チップ 3 1 の実装位置をずらし、隣り合う 2 個の電子回路モジュール 1 3 同士が干渉しないような構成を備える。

【0039】

図 5 は、第 2 の実施形態に係る超音波プローブを示す側面図である。

【0040】

図 5 は、第 2 の実施形態に係る超音波プローブ 1 A を示す。超音波プローブ 1 A は、アジマス方向及びエレベーション方向に 2 次元配列された音響アレイ 1 1 と、F P C 1 2 と、アジマス方向に配列された複数の電子回路モジュール 1 3 A とを備える。つまり、超音波プローブ 1 A は、複数の電子回路モジュール 1 3 A を配列して複数の電子回路モジュール 1 3 A を一塊として備える。なお、図 5 において、図 3 に示す構成と同一構成には同一符号を付して説明を省略する。

【0041】

各電子回路モジュール 1 3 A は、I C 3 1 A 及び複数の基板 (多層基板) 3 2 A を設ける。I C 3 1 A は、多層基板 3 2 A に実装され、超音波の送受信の制御及び遅延加算を行う。各電子回路モジュール 1 3 A への入出力信号の接続は、少なくとも 1 つのターミネーション基板で接続される構成とする。

【0042】

多層基板 3 2 A は、エレベーション方向に複数の絶縁板が配列された多層絶縁板 5 1 A と、各絶縁板に設けられ I C 3 1 A と電極 5 3 とを電氣的に接続するためにパターン形成された配線 5 2 A と、多層絶縁板 5 1 A の超音波送受信側に設けられ F P C 1 2 を介して音響アレイ 1 1 に接続するための電極 5 3 とを設ける。

【0043】

多層基板 3 2 A は、多層基板 3 2 (図 4 に図示) と同様に、エレベーション方向に配列された複数の基板を備える。多層基板 3 2 A の端面、つまり、超音波送受信側の面は面一となるように構成される。また、多層基板 3 2 A の側面には、実装された状態で I C 3 1

Aが多層基板32Aからはみ出すように凹部が成形され、その凹部を実施空間の一部としてIC31Aが実装される。例えば、多層基板32Aの各基板は、T字の形状を有し、多層基板32Aの両側の凹部のそれぞれに、上下に互い違いになるようにIC31Aが実装される。IC31Aのこのような実装位置により、図3に示す多層基板32の凹みの深さと比較して、多層基板32Aの凹みの深さを抑えることができる。

【0044】

以上のように、超音波プローブ1Aによれば、超音波プローブ1と同様の効果がある。

【0045】

(第3の実施形態)

図3及び図4に示す超音波プローブ1において、実装対象となるIC31が多層基板32の設計可能な高さを上回っている場合、音響アレイ11への接続時に、隣り合う2個の電子回路モジュール13同士が干渉する場合も有り得る。そこで、第3の実施形態に係る超音波プローブでは、集積回路チップ31が多層基板32内部に埋め込まれるような構成を備える。

【0046】

図6は、第3の実施形態に係る超音波プローブを示す側面図である。

【0047】

図6は、第3の実施形態に係る超音波プローブ1Bを示す。超音波プローブ1Bは、アジマス方向及びエレベーション方向に2次元配列された音響アレイ11と、FPC12と、アジマス方向に配列された複数の電子回路モジュール13Bとを備える。つまり、超音波プローブ1Bは、複数の電子回路モジュール13Bを配列して複数の電子回路モジュール13Bを一塊として備える。なお、図6において、図3に示す構成と同一構成には同一符号を付して説明を省略する。

【0048】

各電子回路モジュール13Bは、IC31B及び複数の基板(多層基板)32Bを設ける。IC31Bは、多層基板32Bの内部に実装され、超音波の送受信の制御及び遅延加算を行う。各電子回路モジュール13Bへの入出力信号の接続は、少なくとも1つのターミネーション基板で接続される構成とする。

【0049】

多層基板32Bは、エレベーション方向に複数の絶縁板が配列された多層絶縁板51Bと、各絶縁板に設けられIC31Bと電極53とを電氣的に接続するためにパターン形成された配線52Bと、多層絶縁板51Bの超音波送受信側に設けられFPC12を介して音響アレイ11に接続するための電極53とを設ける。また、多層基板32Bの内部には、IC31Cが収容可能なように成形された実装空間が備えられ、その実装空間にIC31Bが実装される。

【0050】

多層基板32Bは、多層基板32(図4に図示)と同様に、エレベーション方向に配列された複数の基板を備える。多層基板32Bの端面、つまり、超音波送受信側の面は面一となるように構成される。

【0051】

以上のように、超音波プローブ1Bによれば、超音波プローブ1と同様の効果がある。

【0052】

(第4の実施形態)

図3及び図4に示す超音波プローブ1において、実装対象となるIC31が多層基板32の設計可能な高さを上回っている場合、音響アレイ11への接続時に、隣り合う2個の電子回路モジュール13同士が干渉する場合も有り得る。そこで、第4の実施形態に係る超音波プローブでは、集積回路チップ31が多層基板32の片面のみに実装されるようにする。

【0053】

図7は、第4の実施形態に係る超音波プローブを示す側面図である。

【0054】

図7は、第4の実施形態に係る超音波プローブ1Cを示す。超音波プローブ1Cは、アジマス方向及びエレベーション方向に2次元配列された音響アレイ11と、FPC12と、アジマス方向に配列された複数の電子回路モジュール13Cとを備える。つまり、超音波プローブ1Cは、複数の電子回路モジュール13Cを配列して複数の電子回路モジュール13Cを一塊として備える。なお、図7において、図3に示す構成と同一構成には同一符号を付して説明を省略する。

【0055】

各電子回路モジュール13Cは、IC31C及び複数の基板（多層基板）32Cを設ける。IC31Cは、多層基板32Cに実装され、超音波の送受信の制御及び遅延加算を行う。各電子回路モジュール13Cへの入出力信号の接続は、少なくとも1つのターミネーション基板で接続される構成とする。

【0056】

多層基板32Cは、エレベーション方向に複数の絶縁板が配列された多層絶縁板51Cと、各絶縁板に設けられIC31Cと電極53とを電気的に接続するためにパターン形成された配線52Cと、多層絶縁板51Cの超音波送受信側に設けられFPC12を介して音響アレイ11に接続するための電極53とを設ける。

【0057】

多層基板32Cは、多層基板32（図4に図示）と同様に、エレベーション方向に配列された複数の基板を備える。多層基板32Cの端面、つまり、超音波送受信側の面は面一となるように構成される。また、多層基板32Cの側面には、実装された状態でIC31Cが多層基板32Cからはみ出さないように凹部が成形され、その凹部を実施空間としてIC31Cが実装される。例えば、多層基板32Cの片側の凹部のみに、IC31Cが実装される。多層基板32Cのこのような実装位置により、図3に示す場合と比較して、多層基板32Cの片側のみが成形されるだけでよい。

【0058】

以上のように、超音波プローブ1Cによれば、超音波プローブ1と同様の効果がある。

【0059】

（第1の変形例）

前述した第1に係る超音波プローブ1（第2～第4の実施形態に係る超音波プローブ1A～1Cについても同様）は、多層基板32の各基板の縁部に音響減衰材（バッキング）を備えてもよい。

【0060】

図8は、第1の実施形態に係る超音波プローブの第1の変形例を示す側面図である。なお、図8では、第1の実施形態のうち第1に係る超音波プローブの第1の変形例を示す。

【0061】

各振動子を駆動した際に生じる超音波は音響レンズ側だけではなく、その背面側にも生じる。一般的には背面側に伝わる超音波は反射して振動子で受信されてノイズとなる。第1の実施例においては電子回路モジュール13内に伝搬するとともに、電子回路モジュール13の表面を横波となって伝搬し、不要振動となりノイズの原因になる。

【0062】

そのため、第1の実施例では、超音波プローブ1は、各基板の表面に音響減衰する音響減衰材Dを設ける。これにより、ノイズ低減を図ることもできる。

【0063】

（第2の変形例）

前述した第1に係る超音波プローブ1（第2～第4の実施形態に係る超音波プローブ1A～1Cについても同様）は、多層基板32とIC31と間に、充填材（アンダーフィル）を備えてもよい。

【0064】

図9は、第1～第4の実施形態に係る超音波プローブの第2の変形例を示す側面図であ

10

20

30

40

50

る。なお、図 9 では、第 1 ～ 第 4 の実施形態のうち第 1 に係る超音波プローブの第 2 の変形例を示す。

【0065】

第 1 の変形例で示したように、背面側に伝搬した超音波は IC 31 にも伝わり、ここで反射しノイズの原因となる。そのため、第 2 の実施例では、超音波プローブ 1 は、多層基板 32 と IC 31 の間に、エポキシ樹脂等からなる充填材 E を設ける。それにより、不要振動を抑制することもできる。

【0066】

(第 3 の変形例)

前述した第 1 に係る超音波プローブ 1 (第 2 ～ 第 4 の実施形態に係る超音波プローブ 1 A ～ 1 C についても同様) は、IC 31 に、放熱材 (例えば、熱伝導材や放熱板 (ヒートスプレッダ)) を備えてもよい。

【0067】

図 10 は、第 1 ～ 第 4 の実施形態に係る超音波プローブの第 3 の変形例を示す側面図である。なお、図 10 では、第 1 ～ 第 4 の実施形態のうち第 1 に係る超音波プローブの第 3 の変形例を示す。

【0068】

超音波プローブ 1 の駆動時における主発熱源の 1 つは IC 31 である。そのため、第 3 の実施例では、超音波プローブ 1 は、IC 31 の放熱のために IC 31 に熱伝導材 F 及び放熱板 G を設けてもよい。この場合においても、実装された状態の熱伝導材 F、放熱板 G、及び IC 31 が多層基板 32 からみ出さない構成とすることが好適である。なお、熱伝導材 F 及び放熱板 G を設けることで多層基板 32 の幅 (アジマス方向の幅) を超えてしまう場合は、図 5 を用いて説明したように、上下方向に互い違いに実装されてもよい。

【0069】

以上説明した少なくとも 1 つの実施形態によれば、GL 等の音響特性を向上させることができる。

【0070】

以上、本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり発明の範囲を限定することは意図していない。これら新規な実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で種々の省略、置き換え、変更を行うことができる。これらの実施形態やその変形は、発明の範囲や要旨に含まれるとともに、特許請求の範囲に記載された発明とその均等の範囲に含まれる。

【符号の説明】

【0071】

1, 1A, 1B, 1C 超音波プローブ
 11 音響アレイ
 12 FPC
 13, 13A, 13B, 13C 電子回路モジュール
 31, 31A, 31B, 31C 集積回路チップ (IC)
 32, 32A, 32B, 32C 多層基板
 51, 51A, 51B, 51C 多層絶縁板
 52, 52A, 52B, 52C 配線
 53 電極

10

20

30

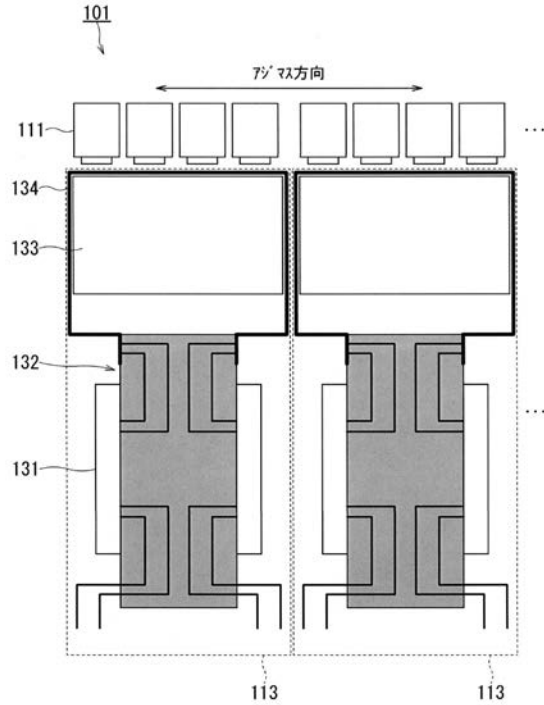
40

【図 1】



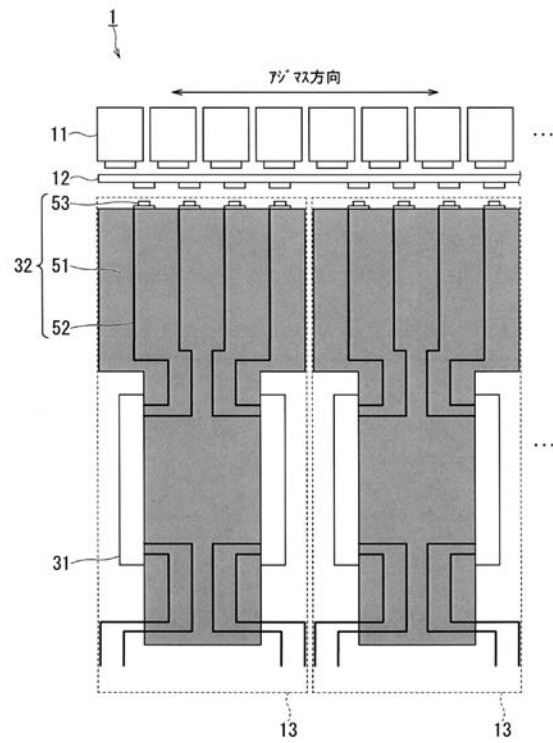
【図 2】

比較例



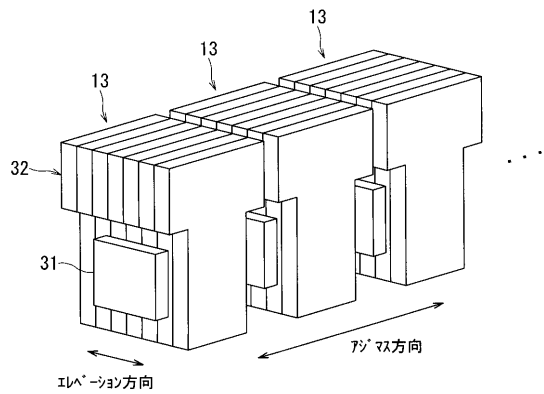
【図 3】

第1の実施形態



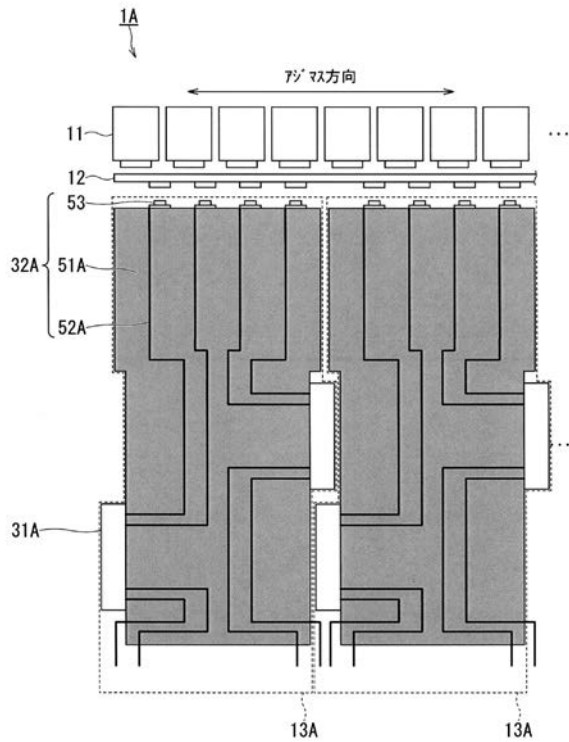
【図 4】

第1の実施形態



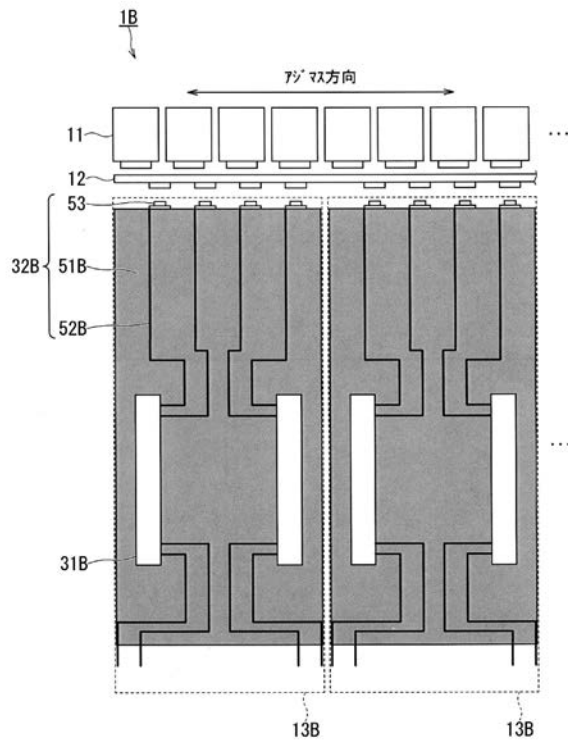
【図 5】

第2の実施形態



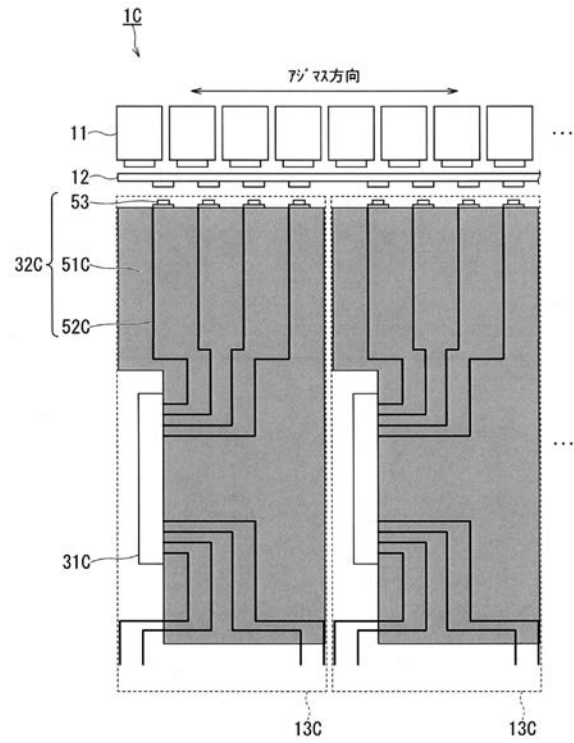
【図 6】

第3の実施形態



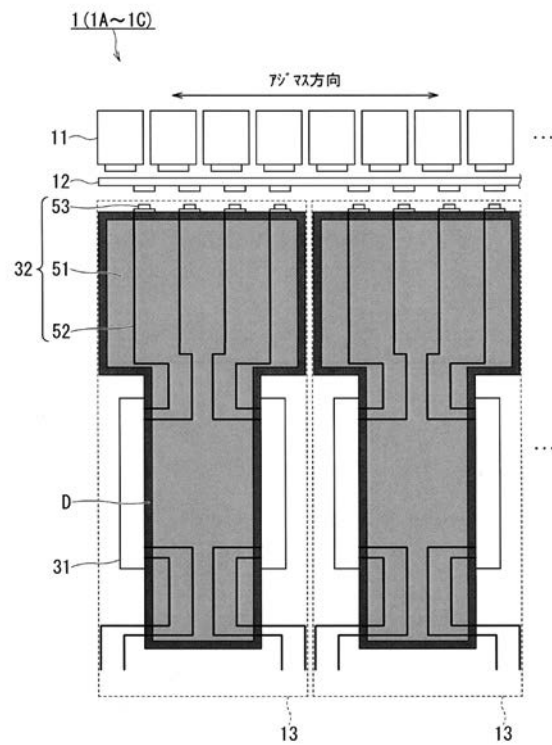
【図 7】

第4の実施形態



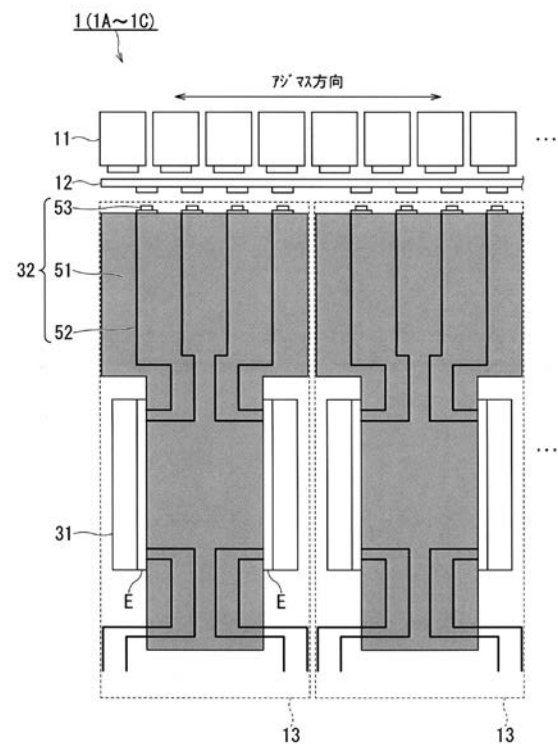
【図 8】

第1の変形例



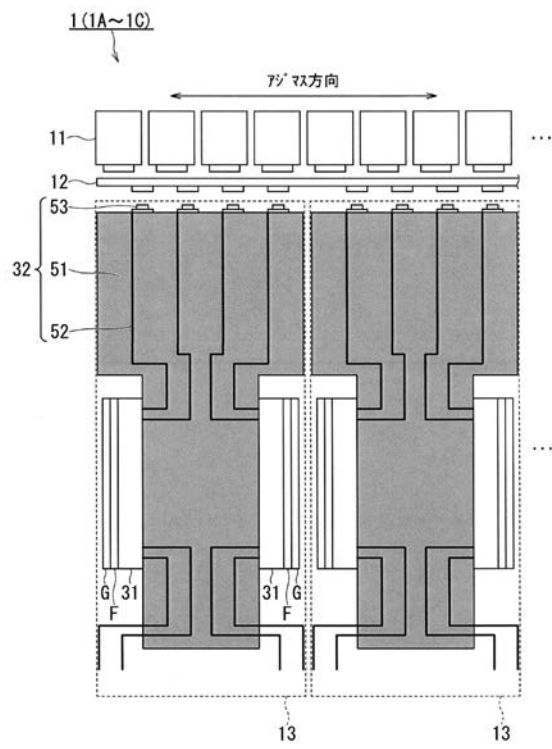
【図 9】

第2の変形例



【図 10】

第3の変形例



フロントページの続き

(72)発明者 岡田 健吾

栃木県大田原市下石上1385番地 東芝メディカルシステムズ株式会社内

Fターム(参考) 4C601 EE04 EE10 EE19 GB06 GB19 GB20

5D019 AA21 AA26 BB19 BB28 FF04

专利名称(译)	超声探头		
公开(公告)号	JP2019103566A	公开(公告)日	2019-06-27
申请号	JP2017236907	申请日	2017-12-11
[标]发明人	佐藤友広 四方浩之 尾名康裕 岡田健吾		
发明人	佐藤 友広 四方 浩之 尾名 康裕 岡田 健吾		
IPC分类号	A61B8/14 H04R17/00 H04R1/06 H04R1/40		
FI分类号	A61B8/14 H04R17/00.332.B H04R17/00.330.H H04R1/06.330 H04R1/40.330		
F-TERM分类号	4C601/EE04 4C601/EE10 4C601/EE19 4C601/GB06 4C601/GB19 4C601/GB20 5D019/AA21 5D019/AA26 5D019/BB19 5D019/BB28 5D019/FF04		
外部链接	Espacenet		

摘要(译)

诸如光栅波瓣 (GL) 的声学特性得到改善。 超声波探头包括电子电路模块。 电子电路模块13具有多层绝缘板51，该多层绝缘板51布置成使得至少一个端面与在多层绝缘板5和多层绝缘板5的齐平端面上形成图案的布线52齐平。它包括设置在侧面并包括用于连接到声学阵列11的电极53的多层基板32，以及安装在多层基板32的侧表面上的集成电路芯片31。多个电子电路模块13排列并设置为一个质量块，并且声学阵列11连接到多个电子电路模块13的齐平端面侧。 [选中图]图3

第1の実施形態

