

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2005-510265
(P2005-510265A)

(43) 公表日 平成17年4月21日(2005.4.21)

(51) Int. Cl. ⁷	F I	テーマコード (参考)
A 6 1 B 8/00	A 6 1 B 8/00	2 G 0 4 7
G 0 1 N 29/06	G 0 1 N 29/06	4 C 6 0 1
G 0 1 N 29/22	G 0 1 N 29/22 5 0 1	5 J 0 8 3
G 0 1 S 7/52	G 0 1 S 15/89 B	
G 0 1 S 15/89	G 0 1 S 7/52 U	
審査請求 未請求 予備審査請求 未請求 (全 16 頁)		

(21) 出願番号 特願2003-517611 (P2003-517611)
 (86) (22) 出願日 平成14年7月26日 (2002. 7. 26)
 (85) 翻訳文提出日 平成16年1月28日 (2004. 1. 28)
 (86) 国際出願番号 PCT/IB2002/003173
 (87) 国際公開番号 W02003/012474
 (87) 国際公開日 平成15年2月13日 (2003. 2. 13)
 (31) 優先権主張番号 09/919, 466
 (32) 優先日 平成13年7月31日 (2001. 7. 31)
 (33) 優先権主張国 米国 (US)
 (81) 指定国 EP (AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, SK, TR), CN, IN, JP

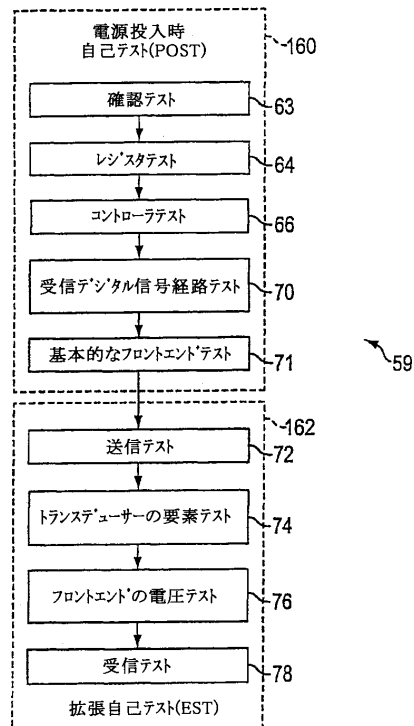
(71) 出願人 590000248
 コーニンクレッカ フィリップス エレクトロニクス エヌ ヴィ
 Koninklijke Philips Electronics N. V.
 オランダ国 5621 ペーアー アインドーフェン フルーネヴァウツウェeg 1
 Groenewoudseweg 1, 5621 BA Eindhoven, The Netherlands
 (74) 代理人 100070150
 弁理士 伊東 忠彦
 (74) 代理人 100091214
 弁理士 大貫 進介

最終頁に続く

(54) 【発明の名称】 超音波画像システムの電源投入時自己テスト (POST) と拡張自己テスト (EST)

(57) 【要約】

電源投入時自己テスト (POST) と拡張自己テスト (EST) を含む超音波画像システムである。POSTは、(a) 確認テストと、(b) レジスタテストと、(c) コントローラテストと、(d) 受信デジタル信号経路テストと、(e) 基本的なフロントエンドテストを含む。電源がオンになってから3秒くらいの短い時間でPOSTが起動され、実行され、完了される。POSTの後にオペレータの指示でESTが実行され、それには送信テストと、トランスデューサーの要素テストと、フロントエンドの電圧テストと、受信テストが含まれる。



【特許請求の範囲】**【請求項 1】**

ランタイムコードを保存する第 1 のオンボードメモリと、
前記第 1 のオンボードメモリより早いアクセス時間を有する第 2 のオンボードメモリであって、前記ランタイムコードが前記第 1 のオンボードメモリから前記第 2 のオンボードメモリにコピーされて、超音波スキニングを実行する第 2 のオンボードメモリと、
前記第 1 のオンボードメモリから前記第 2 のオンボードメモリに前記ランタイムコードをコピーし、前記コピーされたランタイムコードが正確にコピーされたことを確認する確認テストを有する電源投入時自己テスト (POST) を起動し、実行し、完了する手段とを有する超音波画像システム。

10

【請求項 2】

請求項 1 に記載の超音波画像システムであって、
超音波スキニングを実行するレジスタを有するバックエンドの特定用途向け集積回路 (ASIC) を更に有し、
前記 POST が前記レジスタをテストするレジスタテストを有し、
前記確認テストの終了後に、前記レジスタテストが起動され、実行され、完了される超音波画像システム。

【請求項 3】

請求項 2 に記載の超音波画像システムであって、
リアルタイムのクロックを生成し、超音波スキニングの間に入出力動作を制御するコントローラを更に有し、
前記 POST が前記コントローラの動作をテストするコントローラテストを有し、
前記レジスタテストの終了後に、前記コントローラテストが起動され、実行され、完了される超音波画像システム。

20

【請求項 4】

請求項 3 に記載の超音波画像システムであって、
前記 POST が前記超音波画像システムの受信デジタル信号経路をテストする受信デジタル信号経路テストを有し、
前記コントローラテストの終了後に、前記受信デジタル信号経路テストが起動され、実行され、完了される超音波画像システム。

30

【請求項 5】

請求項 3 に記載の超音波画像システムであって、
ビームフォーマー (beamformer) と、
検出装置とを更に有し、
超音波スキニング中に受信デジタル信号経路が前記ビームフォーマー (beamformer) とその後に前記検出装置を通過し、
前記 POST が前記受信デジタル信号経路をテストする受信デジタル信号経路テストを有し、
前記コントローラテストの終了後に、前記受信デジタル信号経路テストが起動され、実行され、完了される超音波画像システム。

40

【請求項 6】

請求項 3 に記載の超音波画像システムであって、
ビームフォーマー (beamformer) と内蔵の擬似乱数 (PRN) 生成装置とを有する第 1 の特定用途向け集積回路 (ASIC) と、
検出装置と内蔵の巡回冗長コード (CRC) 検査装置とを有する第 2 の特定用途向け集積回路 (ASIC) とを有し、
超音波スキニング中に受信デジタル信号経路が前記ビームフォーマー (beamformer) とその後に前記検出装置を通過し、
前記 POST が PRN 生成装置と CRC 検査装置が共に動作して、前記受信デジタル信号経路をテストする受信デジタル信号経路テストを有し、

50

前記コントローラテストの終了後に、前記受信デジタル信号経路テストが起動され、実行され、完了される超音波画像システム。

【請求項 7】

請求項 5 に記載の超音波画像システムであって、

前記 POST が、前記受信デジタル信号経路テストの終了後に起動され、実行され、完了される基本的なフロントエンドテストを有する超音波画像システム。

【請求項 8】

請求項 1 に記載の超音波画像システムであって、

前記 POST の終了後にオペレータの判断で実行される拡張自己テスト (EST) を実行する手段を更に有し、

前記 EST は、送信テストと、トランスデューサーの要素テストと、フロントエンドの電圧テストと、受信テストとを有するグループのうちの少なくとも 1 つを有する超音波画像システム。

【請求項 9】

第 1 のオンボードメモリから第 2 のオンボードメモリにランタイムコードをコピーし、前記コピーされたランタイムコードが正確にコピーされたことを確認する確認テストと、

超音波スキミングを実行する特定用途向け集積回路 (ASIC) に含まれるレジスタをテストするレジスタテストと、

リアルタイムのクロックを生成し、超音波スキミングの間に入出力動作を制御するコントローラの動作をテストするコントローラテストと、

超音波画像システムの受信デジタル信号経路をテストする受信デジタル信号経路テストと、

基本的なフロントエンドテストと

を有する電源投入時自己テスト (POST) を有する超音波画像システム。

【請求項 10】

請求項 9 に記載の超音波画像の方法であって、

前記 POST の終了後にオペレータの判断で実行される拡張自己テスト (EST) を更に有し、

前記 EST は

送信テストと、

前記送信テストの終了後に起動され、実行され、完了されるトランスデューサーの要素テストと、

前記トランスデューサーの要素テストの終了後に起動され、実行され、完了されるフロントエンドの電圧テストと、

前記フロントエンドの電圧テストの終了後に起動され、実行され、完了される受信テストと

を有する超音波画像の方法。

【発明の詳細な説明】

【発明の詳細な説明】

【0001】

本発明は、超音波画像システムの電源投入時自己テスト (POST) と拡張自己テスト (EST) に関し、比較的短い期間 (例えば 3 秒未満) で高い信頼性で超音波画像システムが正確に機能していることを判断する。

【0002】

超音波画像システムは人間の人体の中の画像を作り出すために広く用いられている。

【0003】

図 1 は、超音波画像システムの一般概念を示した図である。図 1 を参照すると、超音波画像システム 18 は一般的に電子機器 20 とトランスデューサー 22 を有する。電子機器 20 はトランスデューサー 22 のための制御信号を作り出す。前記制御信号により、トランスデューサー 22 は例えば人体の組織のような組織 26 に超音波エネルギー 24 を送信

10

20

30

40

50

する。超音波エネルギー 24 により、組織 26 がトランスデューサー 22 により受信される信号 28 を生成する。電子機器 20 は、受信された信号 28 に従って画像を形成する。

【0004】

従来の超音波画像システムは、一般的に埋め込まれた常駐の自己診断テストを使用し、適切な動作を保証する。しかし、従来、診断テストは迅速な方法で実現されていない。

【0005】

本発明は電源がオンになって3秒以内に起動され、実行され、完了される電源投入時自己テスト (POST) を有する超音波画像システムを提供する。

【0006】

本発明はまた、(a)第1のオンボードメモリから第2のオンボードメモリにランタイムコードをコピーし、前記コピーされたランタイムコードが正確にコピーされたことを確認する確認テストと、(b)超音波スキャニングを実行する特定用途向け集積回路 (ASIC) に含まれるレジスタをテストするレジスタテストと、(c)リアルタイムのクロックを生成し、超音波スキャニングの間に入出力動作を制御するコントローラの動作をテストするコントローラテストと、(d)前記超音波画像システムの受信デジタル信号経路をテストする受信デジタル信号経路テストと、(e)基本的なフロントエンドテストとを有する POST を有する超音波画像システムを提供する。

10

【0007】

更に、本発明は電源投入時自己テスト (POST) と拡張自己テスト (EST) を有する超音波画像システムを提供する。前記 POST は、電源がオンになって3秒以内に起動され、実行され、完了される。前記 POST は、確認テストと、レジスタテストと、コントローラテストと、受信デジタル信号経路テストと、基本的なフロントエンドテストとを有するグループのうち少なくとも1つを有する。前記 EST は前記 POST の終了後にオペレータの判断で実行される。前記 EST は、送信テストと、トランスデューサーの要素テストと、フロントエンドの電圧テストと受信テストとを有するグループのうち少なくとも1つを有する。

20

【0008】

本発明の利点は以下の説明においてある程度示され、ある程度は説明から明らかになる、又は、本発明の実施により知り得る。

【0009】

本発明の前記及び他の目的と利点が、添付の図面を考慮に入れて、以下の好ましい実施例の説明から明らかになり、容易にわかる。

30

【0010】

本発明の好ましい実施例についての言及が詳細に行われ、その例が添付の図面に示され、図面において同様の参照番号は全体を通して同様の要素を参照する。

【0011】

図2は、本発明の実施例による超音波画像システム30を示す図である。超音波画像システム30は、トランスデューサー32と、増幅装置34と、アナログ・デジタル (A/D) 変換装置36と、ビームフォーマー (beamformer) 38と、検出装置40と、スキャン変換装置42と、ビデオディスプレイ44とを含む。図2において、説明を簡単にするために単一の増幅装置と単一の A/D 変換装置が示されている。しかし、一般的な実施例において、チャンネル毎に別個の増幅装置と別個の A/D 変換装置が一般的に備えられる。トランスデューサーと増幅装置と A/D 変換装置とビームフォーマー (beamformer) と検出装置とスキャン変換装置とビデオディスプレイは、超音波診断システムの技術において周知の構成要素であり、超音波エネルギーを組織内に送信し、生成された信号を受信する超音波診断装置における前記の構成要素の使用は周知である。従って、前記構成要素の詳細な議論はここでは提示されない。

40

【0012】

図2の実施例において、検出装置40とスキャン変換装置42は同じ特定用途向け集積回路 (ASIC) に含まれる。ASIC46は、超音波エネルギーを生成する場合又は生成された信号を受信する場合に、超音波画像システム30によるデータを保存するレジスタ48を

50

一般的に含む。

【0013】

ビームフォーマー (beamformer) 38 は、テスト刺激として用いる乱数シーケンスを生成するPRN生成装置 (PRN) 50及び62を含む。一般的にPRN生成装置50はPRN生成装置62と異なるワードのサイズを生成するが、本発明はこの例に限定されない。本発明のこの実施例において、ビームフォーマー (beamformer) 38はまた、内蔵の巡回冗長コード (CRC) 検査60を含む。本発明の一般的な実施例において、ビームフォーマー (beamformer) 38は、内蔵のPRN生成装置50及び62とCRC検査装置60を含むASICにより形成される。

【0014】

図2の実施例において、ASIC46はまた、内蔵の冗長巡回コード (CRC) 検査装置52を含む。CRC検査装置52はビームフォーマー (beamformer) 38のPRN生成装置50によって生成されたデータからの所定のデジタル出力パターンのための固有の値を提供する。

【0015】

図2の特定の実施例において、PRN生成装置50とCRC検査装置52は、ビームフォーマー (beamformer) 38の出力とその後を検出装置40を通過する受信デジタル信号経路をテストするために用いられる。一例として、PRN生成装置50は、ビームフォーマー (beamformer) 38からの出力データとしての乱数を生成する。従って、実際の超音波スキャンからのデジタルデータを用いる代わりに、“テスト”データがPRN生成装置50によって生成される。生成されたテストデータがビームフォーマー (beamformer) 38の出力と検出装置40を通過した後、CRC検査装置52がデータの検査を実行する。概して、CRC検査装置52は受信デジタル信号経路からのデータ出力の完全な検査を提供する。

【0016】

PRN生成装置とCRC検査装置は、その技術において周知であり、テスト目的のために一般的に使用される。従って、PRN生成装置50とCRC検査装置52の前述の使用は、その技術に熟練する人により理解される。

【0017】

前述の通り、前記の例において、ASIC46は検出装置40と、スキャン変換装置42と、CRC検査装置52と、レジスタ48とを含む。さらに、ビームフォーマー (beamformer) 38はASIC46に含まれず、その代わりに例えば少なくとも1つの別個のASICによって形成される。しかし、本発明は特定のASICに含まれる前記の特定の構成要素、又は異なるASICの機能の特定の分離に限定されない。その代わりに、異なるASICに含まれ得る構成要素の多数の異なる組み合わせと、使用され得るASICの異なる組み合わせが存在する。更に、特定の構成要素を含むASICの設計する概念は技術的に周知であり、多くの異なるASICが、異なる構成要素を含む異なるASICを備えて、超音波画像システムにおいて一般的に用いられる。本発明において、PRN生成装置とCRC検査装置をASICの中に形成することにより、通常の動作速度でのテストが、例えば3秒未満で行われることを可能にし、更に総合的なテストを提供する。

【0018】

図2において、超音波画像システム30は、例えば第1のオンボードメモリ (第1のメモリ) 54と、第1のオンボードメモリ54より早いアクセス時間を有する第2のオンボードメモリ (第2のメモリ) 56とを含む。第1のオンボードメモリ54は、例えば電源がオフになったときにデータを保持するフラッシュメモリである場合がある。フラッシュメモリの欠点は、比較的遅く、読み取りアクセスのみであることである。従って、第2のオンボードメモリ56は、例えばより早いアクセス速度を有し、読み取り動作と書き込み動作の双方を可能にする非フラッシュメモリである場合がある。例えば、ランタイムコードは第1のオンボードメモリ54に存在する。前記の実施例において、超音波画像を実行するときに、ランタイムコードが第1のオンボードメモリ54から第2のオンボードメモリにコピーされる。従って、ランタイムコードはより早い第2のオンボードメモリ56からアクセスされ得る。

10

20

30

40

50

【0019】

入出力(1/0)コントローラ57は、多様な構成要素へ/多様な構成要素からの入出力(1/0)動作を制御し、リアルタイムのクロックを生成する。コントローラと、超音波画像システムにおける前記のコントローラの使用は周知である。

【0020】

バス58は多様な構成要素を接続する。図2に示す特定のバス構成と多様な構成要素間の接続は、例としてのみ意図され、本発明は前記特定のバス構成と接続構成に限定されない。

【0021】

概して、超音波画像システム30の“フロントエンド”は、A/D変換装置36とA/D変換装置36の前の全ての構成要素を参照する。従って、フロントエンドにはトランスデューサ32からA/D変換装置36への経路が含まれる。特に、フロントエンドには、例えばトランスデューサ32と増幅装置34とA/D変換装置36が含まれ、概してアナログの構成要素を参照する。それに対して、“バックエンド”は、A/D変換装置36の後ろの全ての構成要素を参照する。特に、バックエンドには、例えばビームフォーマー(beamformer)38と検出装置40とスキャン変換装置42とビデオディスプレイ44が含まれ、概してデジタルの構成要素を参照する。

10

【0022】

図3は、本発明の実施例に従って、超音波画像システム30で実行される電源投入時自己テスト(POST)160と拡張自己テスト(EST)162を含む診断システム59を示す図である。

20

【0023】

図3を参照すると、システムの電源がオンになると、POST160が超音波画像システム30によって自動的に実行され、この例においてはシステムの総合的なテストと共に3秒未満で実行する。

【0024】

POST160は、確認テスト63とレジスタテスト64とコントローラテスト66と受信デジタル信号経路テスト70と基本的なフロントエンドテスト71とを含む。

【0025】

確認テスト63は、第1のオンボードメモリ54から第2のオンボードメモリ56にランタイムコードをコピーし、例えば前記コピーされたコードのチェックサムを実行することや、それを所定のチェックサムと比較することによって、前記コピーされたランタイムコードが正確にコピーされたことを確認する。当然ながら、このことは可能性のある確認テストの例にしかすぎず、本発明は前記の特定の例に限定されない。確認テストを実行する多くの異なる方法が存在し、本発明は何らかの特定の方法に限定されない。

30

【0026】

レジスタテスト64は、ASIC46に含まれるレジスタ48の動作をテストする。概して、例えばレジスタテスト64はレジスタ48に書き込み、書き込まれた情報を読み出して、それが正確であることを確認する。レジスタテストの概念は周知である。当然ながら、このことは可能性のあるレジスタテストの例にしかすぎず、本発明は前記の特定の例に限定されない。レジスタテストを実行する多くの異なる方法が存在し、本発明は何らかの特定の方法に限定されない。

40

【0027】

図3の例において、確認テスト63の終了後に、レジスタテスト64が起動され、実行され、完了される。しかし、本発明は前記の実行の順番に限定されない。

【0028】

コントローラテスト66はコントローラ57の動作をテストする。例えば、コントローラテスト66は、コントローラ57のレジスタ(図示なし)に書き込み、その後読み取り、適切なレジスタ動作を確認する。コントローラテスト66はまた、例えばコントローラ57によって生成されたリアルタイムのクロックをテストし、適切な動作を確認する。コ

50

ントローラとリアルタイムのクロックをテストする方法は周知である。更に、このことは可能性のあるコントローラテスト66の例にしかすぎない。本発明は前記の例に限定されない。その代わりに、コントローラテスト66は、POST160の終了に割り当てられた時間内に適切なコントローラのパラメータを単にテストする。

【0029】

図3の例において、レジスタテスト64の終了後に、コントローラテスト66が起動され、実行され、完了される。しかし、本発明は前記の実行の順番に限定されない。

【0030】

受信デジタル信号経路テスト70は、例えば通常のシステム動作周波数で動かされ、最小の時間（例えば100 μ s未満）で広範囲の一連の機能確認テストを提供する。好ましくは、テストは多様なASICの機能ブロックと相互接続に対して階層的な方法で行われる。期待されたCRC値が取得されなければ、不良が検出されて記される。

10

【0031】

特に、前述の通り、超音波スキャンングの間に受信デジタル信号経路がビームフォーマー（beamformer）38と、その後検出装置40と、その後スキャン変換装置42を通過する。本発明の例において、ビームフォーマー（beamformer）38を形成する各ASICは、例えば（PRN生成装置50及び62のような）2つのPRN生成装置と、（CRC検査装置60のような）1つのCRC検査装置を含むが、本発明は前記の特定の例に限定されず、多様な変更が可能である。受信デジタル信号経路テスト70について、PRN生成装置は、例えば異なる幅の擬似乱数であるが予測可能な数値を生成し、提示するデータを提供する。PRN生成装置62は、例えば各チャンネルのA/D変換装置からビームフォーマー（beamformer）38への入力データを表すデータを生成する。PRN生成装置50は、例えば検出装置40への入力データであるビームフォーマー（beamformer）38の出力を表すデータを生成する。PRN生成装置62を使用するビームフォーマー（beamformer）38からの出力データは、例えば真の全幅の乱数を一般的に提供しない。CRC検査装置60は、ビームフォーマー（beamformer）38からの出力を検査し、CRC検査装置52は検出装置40からの出力を検査する。2つのPRN生成装置を使用することにより、平行してビームフォーマー（beamformer）38と検出装置40のテストをすることができ、それによって時間を節約することができる。

20

【0032】

一例として、図2の特定の実施例について前述した通り、受信デジタル信号経路テスト70において、PRN生成装置50はビームフォーマー（beamformer）38からの出力データとしての乱数を生成する。従って、実際の超音波スキャンからのデジタルデータを用いる代わりに、“テスト”データがPRN生成装置50によって生成される。生成されたテストデータがビームフォーマー（beamformer）38と検出装置40の出力を通過した後に、CRC検査装置52がデータの検査を実行する。

30

【0033】

当然ながら、ここで説明されたPRN生成装置の特定の使用とその数は、例であることのみを意図しており、本発明は前記の特定の例に限定されない。その代わりに多様な変更が可能である。

40

【0034】

図3の例において、コントローラテスト66の終了後に、受信デジタル信号経路テスト70が起動され、実行され、完了される。しかし、本発明は前記の実行の順番に限定されない。

【0035】

基本的なフロントエンドテスト71は、フロントエンドを通じた受信経路をテストする。これは、フロントエンドの全てではなく、いくつかのパラメータと構成要素をテストする基本的なフロントエンドテストである。従って、フロントエンドテスト71は、POST160の間に実行される迅速であるが、完全には総合的でないフロントエンドのテストを提供する。例えば、テスト信号は、増幅装置34の全てのチャンネルに挿入され得る。増幅装

50

置 3 4 は、例えば一連のデータを受信する間に線形的に増加するタイム・ゲイン・コントロール (time gain control) (TGC) をフィルタリングして追加する。ビームフォーマー (beamformer) 3 8 から集められたデータは分析され、全チャンネルの受信経路と TGC が正確に機能していることを確認する。この例において、増幅装置 3 4 は前記の動作を実行するための必要なフィルタ等を含む。増幅装置 3 4 は例えば必要な機能を有する ASIC である場合がある。このことは、POST 1 6 0 の間に実行され得る、可能性のある基本的なフロントエンドテスト 7 1 の一例にしかすぎない。本発明はこの例に限定されない。その代わりに、基本的なフロントエンドテスト 7 1 は、POST 1 6 0 の終了に割り当てられた時間内に適切なフロントエンドのパラメータと構成要素のテストをするように単に構成される。

【 0 0 3 6 】

10

図 3 の例において、受信デジタル信号経路テスト 7 0 の終了後に、基本的なフロントエンドテスト 7 1 が起動され、実行され、完了される。しかし、本発明は前記の実行の順番に限定されない。

【 0 0 3 7 】

POST 1 6 0 の多様なテストが実行される前述の順番は、単に例として意図されたものであり、本発明は前記の順番に限定されない。従って、POST 1 6 0 の多様なテストは異なる順番で実行され得る。しかし、POST 1 6 0 の多様なテストが実行される前述の順番は、その後のテストに必要な構成要素が最初にテストされるように構成される。例えば、受信デジタル信号経路テスト 7 0 は、一般的に確認テスト 6 3 とレジスタテスト 6 4 でテストされた構成要素を必要とし、それ故にこれらのテストの後に作動される。

20

【 0 0 3 8 】

POST 1 6 0 の終了時に、超音波画像システム 3 0 は、例えばこのために必要な追加の診断テストをせずに超音波スキニングを実行する準備ができています。

【 0 0 3 9 】

EST 1 6 2 は POST 1 6 0 の後にオペレータの判断で実行される。EST 1 6 2 は、送信テスト 7 2 と、トランスデューサーの要素テスト 7 4 と、フロントエンドの電圧テスト 7 6 と、受信テスト 7 8 とを含む。

【 0 0 4 0 】

送信テスト 7 2 は、超音波エネルギーの送信をテストする。図示されていないが、送信テスト 7 2 によってテストされるフロントエンドの構成要素は、例えば出力パルサーとパルス生成装置と高電圧電源を含む。一例として、前記構成要素について送信テスト 7 2 は、例えばパルス幅やパルス数やパルス振幅のような多様なパラメータを測定する。応答が期待された応答と有意に異なる場合には、要素 / 相互接続の設定が例えば不良としてタグ付けされ、配列の位置が記される。使用され得る多くの異なる送信テストが存在し、本発明は何らかの特定のテストに限定されない。送信テストの概念は周知である。

30

【 0 0 4 1 】

トランスデューサーの要素テスト 7 4 は、トランスデューサーの要素とトランスデューサー 3 2 の相互接続 (例えばケーブルやコネクタ) を検査する。トランスデューサーの要素テスト 7 4 を実行するために、トランスデューサー 3 2 は一般的に関連する電子機器にプラグ接続される必要がある。可能性のあるトランスデューサーのテストの例として、トランスデューサー 3 2 から送出されたパルスで自由空気を受け得る。そして、各要素 / 相互接続の設定の応答が測定される。各要素 / 相互接続の設定が既知の "フィンガープリント (fingerprint)" の応答と比較される。前記応答がフィンガープリント (fingerprint) と類似している場合には、前記要素 / 相互接続の設定が正確に動作していると判断される。前記応答が期待された応答と有意に異なる場合には、前記要素 / 相互接続の設定が例えば不良としてタグ付けされ、配列の位置が記される。当然ながら、このことは可能性のあるトランスデューサーの要素テスト 7 4 の一例にしかすぎず、本発明は前記の特定の例に限定されない。その代わりに、他の適切なトランスデューサーの要素テストが用いられ得る。トランスデューサーの要素テストの概念は周知である。

40

【 0 0 4 2 】

50

フロントエンドの電圧テスト76は、超音波画像システムのフロントエンドの特定の電圧が特定の制限内にあることを確認する。前記電圧は、例えばA/D変換装置に多重送信され、プロセッサにより読み取られて制限内であるかどうかを判断する。フロントエンドの電圧テストの概念は周知であり、本発明は何らかの特定のテストに限定されない。

【0043】

受信テスト78は、フロントエンドのチャンネルの受信経路をテストする。例えば、受信テスト78は、ゲインや位相や高調波ひずみのようなフロントエンドの多様なパラメータを測定する。前記の測定は、例えばオンボードのダイレクトデジタルシンセサイザ（例えば図4のデジタルシンセサイザ98を参照）から各チャンネルにテスト信号を挿入することによって行われる。そして、例えばビームフォーム（beamform）のデータでフーリエ変換（FFT）が実行され、前記のパラメータが計算される。前記応答が期待された応答と有意に異なる場合には、前記要素/相互接続の設定が例えば不良としてタグ付けされ、配列の位置が記される。当然ながら、このことは可能性のある受信テスト78の一例にしかすぎず、本発明は前記の特定の例に限定されない。その代わりに、他の適切な受信テストが用いられ得る。受信テストの概念は周知である。

10

【0044】

EST162における多様なテストの実行の順番の例として、送信テスト72の終了後に、トランスデューサーの要素テスト74が起動され、実行され、完了される。トランスデューサーの要素テスト74の終了後に、フロントエンドの電圧テスト76が起動され、実行され、完了される。フロントエンドの電圧テスト76の終了後に、受信テスト78が起動され、実行され、完了される。しかし、EST162の多様なテストが実行される前記の順番は、単に例として意図されたものであり、本発明は前記の順番に限定されない。従って、EST162の多様なテストが異なる順番で実行され得る。概して、その後のテストに必要な構成要素が最初にテストされるように適切な順番でテストが実行される。

20

【0045】

一例として、EST162の終了時に、可能性のある不良チャンネルを示す送信テスト72と受信テスト78とトランスデューサーの要素テスト74について、ビットパターンが表示される。その結果の更なる分析で、例えば不良がトランスデューサー32、又は他の電子機器にあるかどうか判断され得る。しかし、本発明は前記のビットパターン表示と分析を含むことに限定されない。

30

【0046】

概して、一例としてランタイムのソフトウェアはPOST160とEST162の双方の実行を制御し、例えば、システムパラメータの定期的な監視を制御する。

【0047】

前述の構成で、超音波画像システム30は、通常システム動作の間に多様なシステムパラメータ（例えば、送信パラメータや温度等）の継続的で定期的な監視を提供することができる。

【0048】

図3からわかるとおり、テストがタイミングでグループ化され作動する方法と、重要度及び継続時間による頻度とで、診断テストがまとめられる。例えば、ランタイムコードに埋め込まれるシステム診断は、POST160の間にシステムがオンになる毎に、又はEST162の間にオペレータの便宜で実行される。従って、前記のテスト方法はオペレータの便宜で完全なシステムテストを可能にし、電源がオンの時の縮小されたセットの診断によって適切で迅速なシステムテストを可能にする。

40

【0049】

一例として、オペレータは所定の方法でいくつかのキーを打つことにより、又は特定のボタンもしくはキーを押すことにより、EST162を起動し得る。しかし、本発明はこの例に限定されず、オペレータがEST162を起動する多くの異なる方法が存在する。更に一例として、通常はオペレータが自分でEST162を作動しない場合がある。その代わりに、一例として、オペレータは技術サポートの電話による支援でEST162を作動し得る

50

。当然ながらEST 1 6 2 を作動する前記の方法は、例としてのみ意図されたものであり、本発明は前記の例に限定されない。

【 0 0 5 0 】

電源がオンの時にいくつかの診断テストを実行することが望ましいが、電源がオンの後に超音波画像システム 3 0 が使用できる前に長い遅延を有することは望ましくない。このことは携帯用超音波システムで必須であり、オペレータに満足できる遅延は約 3 秒である。POST 1 6 0 における特定のテストとテストの構成は、3 秒の制限内で超音波画像システム 3 0 の主要機能の構成要素のテスト範囲を遂行し、その一方で、超音波画像システム 3 0 の“満足のいく状態”における高度な確信をオペレータに提供する。ここで説明される特定の例において、より重要でないテストと 3 秒以上要するテストは EST 1 6 2 で実行される。

10

【 0 0 5 1 】

従って、POST 1 6 0 と EST 1 6 2 の多様なテストは、超音波画像システム 3 0 の構成に対応する階層的な方法でまとめられる。

【 0 0 5 2 】

更に、本発明の前述の実施例は、ハードウェアに組み込まれた PRN 生成装置と CRC 検査装置を備えた階層的なテスト構成を提供する。PRN 生成装置と CRC 検査装置の前記の組み込まれた使用は、有意な利点を提供し得る。例えば、従来は超音波画像システムにおいて、デジタル信号分析 (DSA) として技術的に知られる方法を用いるプローブ及び信号分析装置でデジタル回路テストが行われる。プローブは回路基板又は集積チップ (IC) のテスト位置に接し、適切なクロックとゲートで、その出力が信号分析装置の入力であり、前記信号が適切に実行されることを保証する。しかし、プローブテストは遅く、リソース集中的である。前記のプローブテストは通常は工場においてのみ有用であり、システムの電源がオンになる毎に実行され得ない。更に、テストを実行するために、プローブは回路の選択された節점에機械的に設置される必要がある。従って、プローブテストは主要な基板 / チップのテスト位置にアクセスすることを要求する。超音波画像装置が ASIC に統合された複数のシステム構成要素を有する場合、基板自体が非常に密集し、プローブの場所が容易にアクセスできない。加えて、テストされる必要のある多くの実際の節点は、基板に埋め込まれる。それ故に、多くの節点へのテストのアクセスは不可能である。

20

【 0 0 5 3 】

しかし、本発明による超音波画像システムにおいては、(例えば ASIC 4 6 や、ビームフォーマー (beamformer) 3 8 を形成するもののような) 多様なバックエンドの ASIC がプローブテストされる必要がない場合がある。その代わりに、PRN 生成装置 5 0 と CRC 検査装置 6 0 が (ASIC 4 6 や、ビームフォーマー (beamformer) 3 8 を形成するもののような) ASIC に組み込まれ、バックエンドの ASIC の機能と、ASIC 間の相互接続を確認するために用いられる。従って、電源がオンの時の POST 1 6 0 の間に、バックエンドの ASIC は受信デジタル信号経路テスト 7 0 によってテストされ得る。

30

【 0 0 5 4 】

掉尾音波画像システム 3 0 はまた、例えばメモリのログを生成し、POST 1 6 0 と EST 1 6 2 の間に記入されるエラーを保存するマイクロプロセッサを備え得る。前記エラーログがメモリから読み取られ、何が故障したのかオペレータが診断し得るように EST 1 6 2 の間にディスプレイに表示可能である場合がある。しかし、前記のログの生成は超音波画像システム 3 0 によって提供される可能性のある動作の一例にしかすぎず、本発明は前記のログの生成に限定されない。

40

【 0 0 5 5 】

図 4 は、本発明の実施例による超音波画像システム 3 0 の更に詳細な図である。図 4 の多様な構成要素は図 2 の構成要素と対応する。例えば、図 4 において、ビデオディスプレイ 4 4 はカラー-VGAディスプレイとして示され、第 1 のメモリ 5 4 はフラッシュ配列として示され、第 2 のメモリは SDRAM として示される。

【 0 0 5 6 】

50

更に、図4は図2の多様な主要構成要素の更なる詳細を示す。例えば、図4において、増幅装置34は複数の個々の増幅装置34aから34nを含むものとして示される。一例として、増幅装置34aから34nのそれぞれは、トランスデューサー32の異なるチャンネルに増幅を供給する。当然ながら、増幅装置34のこの実施例は例としてのみ意図されたものであり、本発明はこの実施例に限定されない。

【0057】

図4において、ビームフォーマー (beamformer) 38は、ASIC38aと38bと38cを含むものとして示され、合わせてビームフォーマー (beamformer) の機能を提供する。図4に示されていないが、ASIC38aと38bと38cは、図2に示すものと同様にPRN生成装置50及び62とCRC検査装置60を含む。当然ながら、ビームフォーマー (beamformer) 38のこの実施例は例としてのみ意図されており、本発明はこの実施例に限定されない。

10

【0058】

図4において、ASIC46は、検出装置40と、スキャン変換装置42とレジスタ48とCRC検査装置52に加えて、ビームフォーマー (beamformer) 38のASIC38aと38bと38cのための共同作因をダウンロードする共同作因ダウンローダー (COEF DOWNLOAD) と、線形タイマーと、映像グラフィックインタフェース (グラフィックス映像) 90と、フラッシュバス92と、ダイレクトメモリアクセス (DMA) コントローラ (DMAコントロール) と、シリアルバス96とを含む。

【0059】

概して、DMAコントロール94は第2のメモリ (SDRAM) 56と検出装置40とスキャン変換装置42との間のデータの動きを制御する。DMAコントロールは周知である。概して、線形タイマー88はASIC46内のタイミングを制御する。線形タイマーは周知である。

20

【0060】

当然ながら、ASIC46に含まれる特定の構成要素は例としてのみ意図されたものであり、本発明はこの例に限定されない。

【0061】

図4はまた、プログラム可能なダイレクトデジタルシンセサイザ98を示し、それは例えばPOST160の基本的なフロントエンドテスト71と、EST162のトランスデューサーの要素テスト74と受信テスト78とを実行するために用いられ得る。例えば、ダイレクトデジタルシンセサイザ98からのテスト信号が全チャンネルに挿入される。増幅装置34は、一連のデータが受信される間に線形的に増加するタイム・ゲイン・コントロール (time gain control) (TGC) をフィルタリングして追加する。ビームフォーマー (beamformer) 38から集められたデータは分析され、全チャンネルの受信経路とTGCが正確に機能していることを確認する。ダイレクトデジタルシンセサイザは周知である。しかし、本発明は、フロントエンドテストにダイレクトデジタルシンセサイザを用いることに限定されない。

30

【0062】

図4はまた、送信装置100と、バッテリー102と、充電装置104と、プロセッサ110とを示す。図4において、コントローラ57は、例えばSMC超入出力コントローラ (SMC ULTRA I/O CONTROLLER) である場合がある。

40

【0063】

図4におけるそれぞれの多様な構成要素と相互接続は、その技術に熟練した人に周知である。

【0064】

POST160とEST162は、超音波画像システム30に保存されたソフトウェアのコードに存在する。例えば、前記のコードは、例えば第1のオンボードメモリ54に存在し得る。しかし、本発明は前記のコードが何らかの特定の位置に保存されることに限定されない。更に、前記のコードはプロセッサ110のようなプロセッサにより作動される。しかし、本発明は前記のコードが超音波画像システム30の何らかの特定の場所で何らかの特

50

定のプロセッサ上で作動されることに限定されない。

【0065】

図2と図4の特定の構成は例としてのみ意図される。当然ながら、本発明は前記の例に限定されず、多様な変更が可能である。更に、本発明はここで説明される特定の形式のメモリ（例えばフラッシュやSDRAM）に限定されず、他の形式のメモリが用いられ得る。更に、本発明はここで説明される特定の形式のバス（例えばシリアル）に限定されず、他の形式のバス及びバス構成が用いられ得る。

【0066】

一例として、図2と図4において、ビームフォーマー（beamformer）38がASIC46と別個に示される。しかし、一例として、ビームフォーマー（beamformer）38とASIC46の多様な構成要素が同じASICと一緒に含まれ得る。

10

【0067】

多様な本発明の前述の実施例において、POST160とEST162のテストは、超音波画像システム30に組み込まれる。概して、テストを実行するために外部のテスト装置は必要とされない。しかし、本発明はこの方法に限定されない。その代わりに、例えば、ある実施例においては多様なテストが外部のテスト装置を用いて可能になる。

【0068】

いくつかの本発明の好ましい実施例が示され、説明されたが、特許請求の範囲に記載された発明の範囲とその同等のものである本発明の原理と意図を逸脱することなく、前記の実施例に変更が行われ得ることが、その技術に熟練した人によってわかる。

20

【図面の簡単な説明】

【0069】

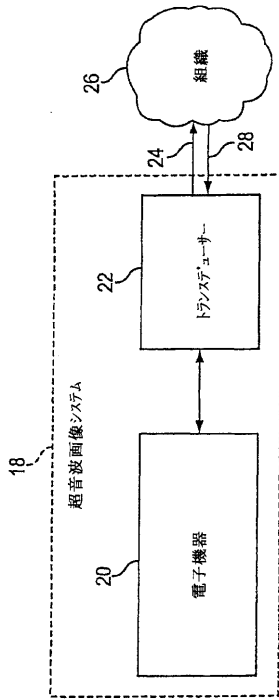
【図1】（先行技術）超音波画像システムの一般概念を示した図である。

【図2】本発明の実施例による超音波画像システムを示す図である。

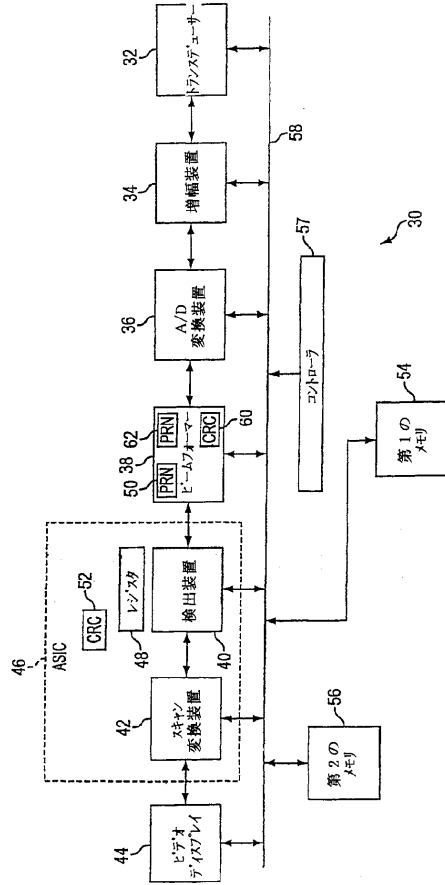
【図3】本発明の実施例に従って、超音波画像システムによって実行される電源投入時自己テスト（POST）と拡張自己テスト（EST）とを有する診断システムを示す図である。

【図4】本発明の実施例による超音波診断装置の詳細な図である。

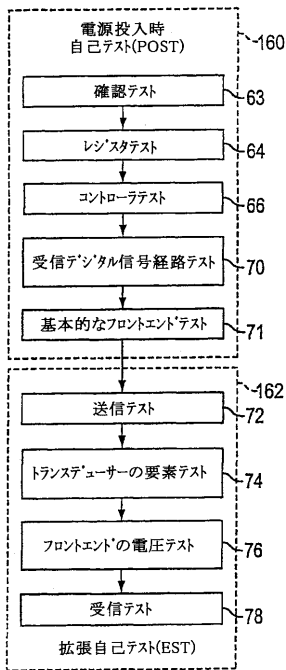
【 図 1 】



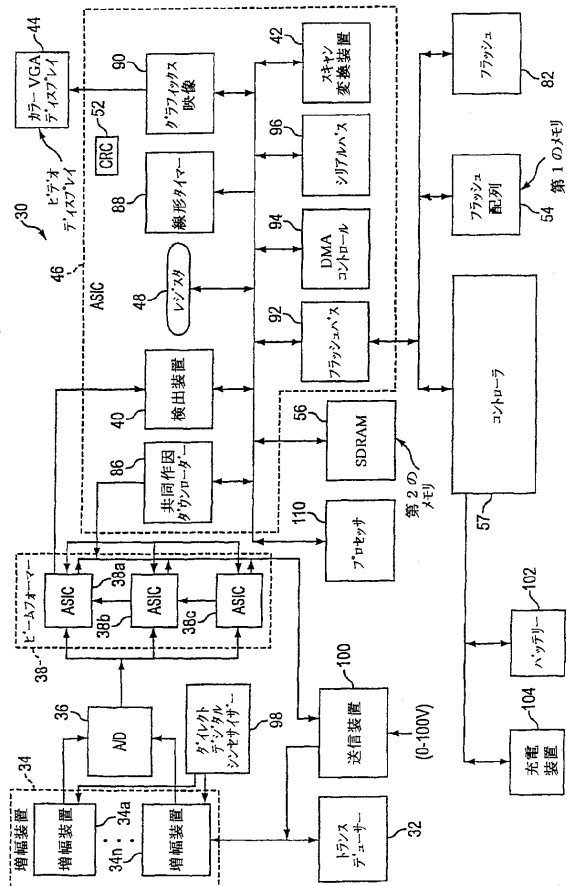
【 図 2 】



【 図 3 】



【 図 4 】



【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International Application No PCT/IB 02/03173
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G01S7/52		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 G01S		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	EP 0 713 102 A (ADVANCED TECH LAB) 22 May 1996 (1996-05-22) abstract column 2, line 34 -column 10, line 1	1-5,7-10
A	US 4 791 915 A (BARSOTTI EDWARD J ET AL) 20 December 1988 (1988-12-20) column 2, line 47 -column 3, line 62 figure 2	1-3,9
A	US 5 428 625 A (DEKKER ROBERTUS W C) 27 June 1995 (1995-06-27)	
<input type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention *X* document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone *Y* document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art. *&* document member of the same patent family		
Date of the actual completion of the international search 28 April 2003		Date of mailing of the international search report 13/05/2003
Name and mailing address of the ISA European Patent Office, P.B. 5618 Patentlaan 2 NL - 2280 HV Rijswijk Tel. (+31-70) 340-2040, Tx. 31 651 epo nl, Fax: (+31-70) 340-3016		Authorized officer Jacobs, P

INTERNATIONAL SEARCH REPORT

 International Application No.
 PCT/IB 02/03173

Patent document cited in search report	Publication date	Patent family member(s)	Publication date	
EP 0713102	A	22-05-1996	US 5517994 A	21-05-1996
			EP 0713102 A1	22-05-1996
			JP 8238243 A	17-09-1996
US 4791915	A	20-12-1988	AU 7752587 A	21-04-1988
			CA 1324817 A1	30-11-1993
			EP 0284613 A1	05-10-1988
			WO 8802250 A1	07-04-1988
US 5428625	A	27-06-1995	NL 9001333 A	02-01-1992
			DE 69114915 D1	11-01-1996
			DE 69114915 T2	20-06-1996
			EP 0461714 A1	18-12-1991
			JP 3209758 B2	17-09-2001
			JP 6318964 A	15-11-1994
			KR 225184 B1	15-10-1999

フロントページの続き

(74)代理人 100107766

弁理士 伊東 忠重

(72)発明者 ファロン, ジョーゼフ アール

オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

(72)発明者 マッカーナン, トマス ピー

オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

(72)発明者 マーティン, ウィリアム アール

オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

(72)発明者 パウエル, メリッサ エイ

オランダ国, 5 6 5 6 アーアー アインドーフエン, プロフ・ホルストラーン 6

F ターム(参考) 2G047 AC13 BA03 BC13 EA11 GJ01

4C601 EE10 EE21 LL17

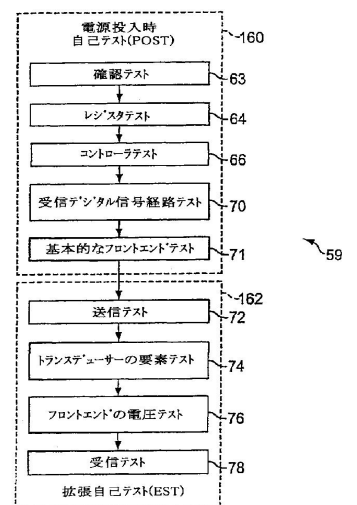
5J083 AB17 AC27 AE08 BA07 BC02 CA01 EC19 FA04

专利名称(译)	超声成像系统的开机自检 (POST) 和扩展自测 (EST)		
公开(公告)号	JP2005510265A	公开(公告)日	2005-04-21
申请号	JP2003517611	申请日	2002-07-26
[标]申请(专利权)人(译)	皇家飞利浦电子股份有限公司		
申请(专利权)人(译)	皇家飞利浦电子股份有限公司的Vie		
[标]发明人	ファロンジョーゼフアール マッカーナントマスピー マーティンウィリアムアール パウエルメリッサエイ		
发明人	ファロン, ジョーゼフ アール マッカーナン, トマス ピー マーティン, ウィリアム アール パウエル, メリッサ エイ		
IPC分类号	G01N29/06 A61B8/00 G01N29/44 G01S7/52 G01S15/89 G01N29/22		
CPC分类号	G01S7/5205 G01S7/52034		
FI分类号	A61B8/00 G01N29/06 G01N29/22.501 G01S15/89.B G01S7/52.U		
F-TERM分类号	2G047/AC13 2G047/BA03 2G047/BC13 2G047/EA11 2G047/GJ01 4C601/EE10 4C601/EE21 4C601/LL17 5J083/AB17 5J083/AC27 5J083/AE08 5J083/BA07 5J083/BC02 5J083/CA01 5J083/EC19 5J083/FA04		
代理人(译)	伊藤忠彦		
优先权	09/919466 2001-07-31 US		
外部链接	Espacenet		

摘要(译)

它是一种超声成像系统，包括通电自检 (POST) 和扩展自检 (EST)。POST包括 (a) 确认测试， (b) 寄存器测试， (c) 控制器测试， (d) 接收的数字信号路径测试，以及 (e) 基本前端测试。电源打开，执行和完成后，在约3秒的短时间内启动POST。在POST之后，EST按照操作员的指令执行，包括传输测试，换能器元件测试，前端电压测试和接收测试。

ST) と拡張自己テスト (EST) である。POSTは、 (a) .タテストと、 (c) コント [デジタル信号経路テストと :ンドテストを含む。電源が の短い時間でPOSTが起動さ POSTの後にオペレータの指 お送信テストと、トランス フロントエンドの電圧テス 。



59