

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2020-62280

(P2020-62280A)

(43) 公開日 令和2年4月23日(2020.4.23)

(51) Int.Cl.

A61B 8/14 (2006.01)

F1

A61B 8/14

テーマコード(参考)

4C601

審査請求 未請求 請求項の数 9 O L (全 28 頁)

(21) 出願番号 特願2018-196623 (P2018-196623)
 (22) 出願日 平成30年10月18日(2018.10.18)

(71) 出願人 000001270
 コニカミノルタ株式会社
 東京都千代田区丸の内二丁目7番2号
 (74) 代理人 110002952
 特許業務法人鷺田国際特許事務所
 (74) 代理人 100155620
 弁理士 木曾 孝
 (72) 発明者 園田 政志
 東京都千代田区丸の内二丁目7番2号 コ
 ニカミノルタ株式会社内
 Fターム(参考) 4C601 EE04 GB04 HH30 JB05 JB32
 JB45

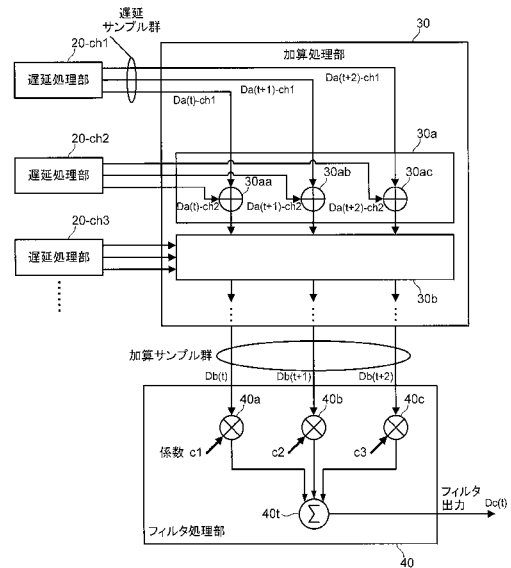
(54) 【発明の名称】 超音波診断装置の受信ビームフォーマ、及び超音波診断装置の受信処理プログラム

(57) 【要約】

【課題】ダイナミック受信ビームフォーミング方式に伴う受信信号の時間的歪を抑制し得る超音波診断装置の受信ビームフォーマを提供すること。

【解決手段】チャンネル毎に設けられた複数のAD変換部10と、チャンネル毎に設けられた複数の遅延処理部20と、複数の遅延処理部20それぞれから出力されるサンプルデータを加算して、整相加算信号を生成する加算処理部30と、を備え、遅延処理部20は、二以上の前記サンプルデータからなるサンプル群を一括して同一遅延時間だけ遅延させて後段に出力し、加算処理部30は、複数の前記遅延処理部20それぞれから出力されるサンプル群を、サンプルデータの位相毎に加算して、位相毎の整相加算信号を、後段の信号処理部に出力する受信ビームフォーマ。

【選択図】図9



【特許請求の範囲】**【請求項 1】**

複数の圧電振動子を有する超音波プローブを用いて被検体内部の情報を画像化する超音波診断装置の受信ビームフォーマであって、

前記圧電振動子が生成した受信信号を A/D 変換して、当該受信信号のサンプルデータを順番に出力する、前記圧電振動子に接続されるチャンネル毎に設けられた複数の A/D 変換部と、

前記 A/D 変換部から出力される前記サンプルデータを時系列に自身のメモリに記憶し、前記サンプルデータを、前記被検体内の受信フォーカス点に応じて設定された遅延時間だけ遅延させて後段に出力する、前記チャンネル毎に設けられた複数の遅延処理部と、

複数の前記遅延処理部それぞれから出力される前記サンプルデータを加算して、整相加算信号を生成する加算処理部と、

を備え、

前記遅延処理部は、二以上の前記サンプルデータからなるサンプル群を一括して前記遅延時間だけ遅延させて後段に出力し、

前記加算処理部は、複数の前記遅延処理部それぞれから出力される前記サンプル群を、前記サンプルデータの位相毎に加算して、位相毎の前記整相加算信号を、後段の信号処理部に出力する、

受信ビームフォーマ。

【請求項 2】

前記信号処理部は、前記加算処理部で生成された位相毎の前記整相加算信号を入力として、一つの出力信号を出力するフィルタ処理部である、

請求項 1 に記載の受信ビームフォーマ。

【請求項 3】

前記サンプル群に含まれる前記サンプルデータのサンプル数は、前記フィルタ処理部が、一つの出力信号を生成する際に必要とする入力サンプル数以下である、

請求項 2 に記載の受信ビームフォーマ。

【請求項 4】

前記フィルタ処理部のフィルタ係数は、前記被検体内の受信フォーカス点の深度に基づいて設定される、

請求項 2 又は 3 に記載の受信ビームフォーマ。

【請求項 5】

前記サンプル群に含まれる前記サンプルデータのサンプル数は、5 以上で且つ 50 以下である、

請求項 1 乃至 4 のいずれか一項に記載の受信ビームフォーマ。

【請求項 6】

前記加算処理部にて生成された位相毎の前記整相加算信号を時系列に記憶し、

互いに異なる第 1 時刻及び第 2 時刻それぞれにおいて取り出された前記サンプル群により生成された前記整相加算信号に基づいて、前記信号処理部に対して、時間的に連続する複数の位相の前記整相加算信号を出力する入力信号選択部を更に備える、

請求項 1 乃至 5 のいずれか一項に記載の受信ビームフォーマ。

【請求項 7】

前記入力信号選択部が前記信号処理部に対して出力する前記整相加算信号のサンプル数は、前記サンプル群に含まれる前記サンプルデータのサンプル数よりも多い、

請求項 6 に記載の受信ビームフォーマ。

【請求項 8】

前記遅延処理部が前記加算処理部に前記サンプル群を出力するレートは、前記遅延処理部が前記サンプルデータを前記メモリに記憶するレートよりも小さい、

請求項 1 乃至 7 のいずれか一項に記載の受信ビームフォーマ。

【請求項 9】

10

20

30

40

50

複数の圧電振動子を有する超音波プローブを用いて被検体内部の情報を画像化する超音波診断装置に処理を実行させる受信処理プログラムであって、

前記圧電振動子に接続されるチャンネル毎に、前記圧電振動子が生成した受信信号をA/D変換して、当該受信信号のサンプルデータを順番に出力するA/D変換処理と、

前記チャンネル毎に、A/D変換された前記サンプルデータを時系列にメモリに記憶し、前記サンプルデータを、前記被検体内の受信フォーカス点に応じて設定された遅延時間だけ遅延させて後段に出力する遅延処理と、

複数の前記チャンネルそれぞれから出力される前記遅延処理後の前記サンプルデータを加算して、整相加算信号を生成する加算処理と、

を備え、

前記遅延処理は、二以上の前記サンプルデータからなるサンプル群を一括して前記遅延時間だけ遅延させて後段に出力し、

前記加算処理は、複数の前記チャンネルそれぞれから出力される前記サンプル群を、前記サンプルデータの位相毎に加算して、位相毎の前記整相加算信号を、後段の信号処理部に出力する、

受信処理プログラム。

【発明の詳細な説明】

【技術分野】

【0001】

本開示は、超音波診断装置の受信ビームフォーマ、及び超音波診断装置の受信処理プログラムに関する。

【背景技術】

【0002】

従来、ダイナミック受信ビームフォーミング方式を利用した超音波診断装置が知られている（例えば、特許文献1、特許文献2を参照）。

【0003】

図1は、従来技術に係る超音波診断装置に適用された受信ビームフォーマの回路構成の一例を示す図である。図2は、ダイナミック受信ビームフォーミング方式における遅延時間の設定方法について、説明する図である。図3は、ダイナミック受信ビームフォーミング方式にて遅延処理が施された受信信号の信号波形の一例を示す図である。

【0004】

尚、図1～図3では、説明の便宜として、超音波プローブ1200が有するアレー状に配列された3つの圧電振動子1210-T1～1210-T3、及び当該圧電振動子1210-T1～1210-T3それぞれに接続された3チャンネルの信号経路のみを示す。

【0005】

この種の超音波診断装置においては、一般に、複数の圧電振動子1210-T1～1210-T3それぞれから、所定の時間差を与えて超音波を送信させることにより、それらの合成により形成される超音波ビームを被検体内の所定位置にフォーカスする。そして、複数の圧電振動子1210-T1～1210-T3それぞれが超音波エコーを受信した際には、被検体内のターゲット位置（以下、「受信フォーカス点」と称する）と各圧電振動子1210-T1～1210-T3との間の距離に応じた伝播時間だけ、各圧電振動子1210-T1～1210-T3が生成した信号（以下、「受信信号」と称する）を遅延させた上で、これらを加算する。これによって、受信フォーカス点から各圧電振動子1210に伝搬してきた超音波エコーを選択的に抽出する。この処理は、一般に、整相加算又は受信ビームフォーミングと称される。

【0006】

従来技術に係る受信ビームフォーマは、チャンネル毎に、A/D変換部1010-ch1～1010-ch3、及び遅延処理部1020-ch1～1020-ch3を有する。そして、各チャンネルの遅延処理部1020-ch1～1020-ch3の後段に、遅延処理が施された受信信号を整相加算する加算処理部1030が設けられている。そして、加

10

20

30

40

50

算処理部 1030 で生成された整相加算信号は、後段のフィルタ処理部 1040 (例えば、FIR フィルタ、又は IRR フィルタ) にて、フィルタ処理が施され、その後、周波数解析処理及び画像変換処理等が施され、超音波画像に変換される。

【0007】

ダイナミック受信ビームフォーミング方式においては、受信ビームフォーマは、超音波を 1 回送信する毎に、動的に、各チャンネルの遅延処理部 1020 - ch1 ~ 1020 - ch3 の遅延時間を制御し、受信フォーカス点をずらしながら受信処理を行う。つまり、この方式においては、受信ビームフォーマは、浅い部位から深い部位まで、細かく受信フォーカス点を設定し、1 回の超音波ビームの送信で得られる受信信号から、複数の受信フォーカス点の状態を検出する。これによって、超音波画像の画質を向上させることができるようになる。

10

【0008】

各チャンネルの遅延処理部 1020 - ch1 ~ 1020 - ch3 に設定される遅延時間は、図 2 に示すように、被検体内の受信フォーカス点と各圧電振動子 1210 - T1 ~ 1210 - T3 との距離に応じて設定される。即ち、被検体内の深い位置の受信フォーカス点 P2 からの超音波エコー (例えば、図 3 の波形 R1) については、受信フォーカス点 P2 と正対する位置の圧電振動子 1210 - T2 とその周辺位置の圧電振動子 1210 - T1、1210 - T3 とで、受信フォーカス点 P2 からの超音波エコーの伝搬時間の時間差が小さいことから、遅延処理部 1020 - ch2 に設定される遅延時間は、小さくなる。

20

【0009】

一方、被検体内の浅い位置の受信フォーカス点 P1 からの超音波エコー (例えば、図 3 の波形 R2) については、受信フォーカス点 P1 と正対する位置の圧電振動子 1210 - T2 とその周辺位置の圧電振動子 1210 - T1、1210 - T3 とで、受信フォーカス点 P1 からの超音波エコーの伝搬時間の時間差が大きいことから、遅延処理部 1020 - ch2 に設定される遅延時間は、大きくなる。

【先行技術文献】

【特許文献】

【0010】

【特許文献 1】特開 2001 - 178716 号公報

【特許文献 2】特表平 8 - 505802 号公報

30

【発明の概要】

【発明が解決しようとする課題】

【0011】

従来技術に係るダイナミック受信ビームフォーミング方式においては、上記したように、送信した超音波ビームの進行にあわせて受信フォーカス点を移動させ、各チャンネルに設定する遅延時間を時間的に変化させることになる。

【0012】

そのため、図 3 の下図に示すように、大きな遅延時間が設定された受信信号 (例えば、チャンネル ch1 の Ra 領域の波形) については、遅延処理部 1020 から加算処理部 1030 に出力される受信信号が、時間方向に非線形に引き伸ばされた波形に変化してしまう (以下、「時間的歪」と称する)。その結果、加算処理部 1030 で加算された整相加算信号も時間的歪を含んだものとなり、後段のフィルタ処理又は周波数解析処理等におけるノイズ要因となるおそれがある。換言すると、ダイナミック受信ビームフォーミング方式に伴う受信信号の時間的歪によって、SN 比が低下したり、分解能が低下することになる。

40

【0013】

本開示は、上記問題点に鑑みてなされたもので、ダイナミック受信ビームフォーミング方式に伴う受信信号の時間的歪を抑制し得る超音波診断装置の受信ビームフォーマ、及び超音波診断装置の受信処理プログラムを提供することを目的とする。

【課題を解決するための手段】

50

【 0 0 1 4 】

前述した課題を解決する主たる本開示は、

複数の圧電振動子を有する超音波プローブを用いて被検体内部の情報を画像化する超音波診断装置の受信ビームフォーマであって、

前記圧電振動子が生成した受信信号を A D 変換して、当該受信信号のサンプルデータを順番に出力する、前記圧電振動子に接続されるチャンネル毎に設けられた複数の A D 変換部と、

前記 A D 変換部から出力される前記サンプルデータを時系列に自身のメモリに記憶し、前記サンプルデータを、前記被検体内の受信フォーカス点に応じて設定された遅延時間だけ遅延させて後段に出力する、前記チャンネル毎に設けられた複数の遅延処理部と、

複数の前記遅延処理部それぞれから出力される前記サンプルデータを加算して、整相加算信号を生成する加算処理部と、

を備え、

前記遅延処理部は、二以上の前記サンプルデータからなるサンプル群を一括して前記遅延時間だけ遅延させて後段に出力し、

前記加算処理部は、複数の前記遅延処理部それぞれから出力される前記サンプル群を、前記サンプルデータの位相毎に加算して、位相毎の前記整相加算信号を、後段の信号処理部に出力する、

受信ビームフォーマである。

【 0 0 1 5 】

又、他の局面では、

複数の圧電振動子を有する超音波プローブを用いて被検体内部の情報を画像化する超音波診断装置に処理を実行させる受信処理プログラムであって、

前記圧電振動子に接続されるチャンネル毎に、前記圧電振動子が生成した受信信号を A D 変換して、当該受信信号のサンプルデータを順番に出力する A D 変換処理と、

前記チャンネル毎に、A D 変換された前記サンプルデータを時系列にメモリに記憶し、前記サンプルデータを、前記被検体内の受信フォーカス点に応じて設定された遅延時間だけ遅延させて後段に出力する遅延処理と、

複数の前記チャンネルそれぞれから出力される前記遅延処理後の前記サンプルデータを加算して、整相加算信号を生成する加算処理と、

を備え、

前記遅延処理は、二以上の前記サンプルデータからなるサンプル群を一括して前記遅延時間だけ遅延させて後段に出力し、

前記加算処理は、複数の前記チャンネルそれぞれから出力される前記サンプル群を、前記サンプルデータの位相毎に加算して、位相毎の前記整相加算信号を、後段の信号処理部に出力する、

受信処理プログラムある。

【 発明の効果 】

【 0 0 1 6 】

本開示に係る超音波診断装置の受信ビームフォーマによれば、ダイナミック受信ビームフォーミング方式に伴う受信信号の時間的歪を抑制することができる。

【 図面の簡単な説明 】

【 0 0 1 7 】

【 図 1 】従来技術に係る超音波診断装置に適用された受信ビームフォーマの回路構成の一例を示す図

【 図 2 】ダイナミック受信ビームフォーミング方式における遅延時間の設定方法について、説明する図

【 図 3 】ダイナミック受信ビームフォーミング方式にて遅延処理が施された受信信号の信号波形の一例を示す図

【 図 4 】第 1 の実施形態に係る超音波診断装置の外観を示す図

10

20

30

40

50

- 【図 5】第 1 の実施形態に係る超音波診断装置の全体構成を示すブロック図
- 【図 6】第 1 の実施形態に係る受信処理部の構成を示す図
- 【図 7】第 1 の実施形態に係る受信処理部における処理を模式的に示す図
- 【図 8 A】第 1 の実施形態に係る遅延処理部の構成を示す図
- 【図 8 B】第 1 の実施形態に係る遅延処理部のメモリ内のデータ構成を示す図
- 【図 9】第 1 の実施形態に係る加算処理部の構成を示す図
- 【図 10 A】変形例 1 に係る遅延処理部の構成を示す図
- 【図 10 B】変形例 1 に係る遅延処理部のメモリ内のデータ構成を示す図
- 【図 11 A】変形例 2 に係る遅延処理部の構成を示す図
- 【図 11 B】変形例 2 に係る遅延処理部のメモリ内のデータ構成を示す図 10
- 【図 12 A】第 1 の実施形態に係る受信処理部の構成を模式的に示す図
- 【図 12 B】第 2 の実施形態に係る受信処理部の構成を模式的に示す図
- 【図 13】第 3 の実施形態に係る受信処理部の構成を示す図
- 【図 14】フィルタ処理部の各乗算器に設定されるフィルタ係数の一例を示す図
- 【図 15】第 4 の実施形態に係る受信処理部の構成を示す図
- 【図 16】第 4 の実施形態に係る受信処理部の構成を示す図
- 【図 17】フィルタ入力選択部がフィルタ処理部に対して並列に出力する加算サンプルを示す図
- 【図 18】第 4 の実施形態に係るフィルタ処理部に設定されるフィルタ係数を示す図
- 【図 19】第 5 の実施形態に係るフィルタ処理部の構成を模式的に示す図 20
- 【図 20】第 6 の実施形態に係る受信処理部の構成を模式的に示す図
- 【図 21】第 6 の実施形態に係る受信処理部の構成を模式的に示す図
- 【図 22】第 7 の実施形態に係る処理装置のハードウェア構成を模式的に示す図
- 【図 23】第 7 の実施形態に係る処理装置が実行する処理を示すフローチャートを示す図
- 【図 24】第 7 の実施形態に係る処理装置が実行する処理を示すフローチャートを示す図
- 【発明を実施するための形態】
- 【0018】
- 以下に添付図面を参照しながら、本開示の好適な実施形態について詳細に説明する。尚、本明細書及び図面において、実質的に同一の機能を有する構成要素については、同一の符号を付することにより重複説明を省略する。 30
- 【0019】
- (第 1 の実施形態)
- [超音波診断装置の全体構成]
- 以下、図 4 ~ 図 5 を参照して、本実施形態に係る超音波診断装置の全体構成の一例について説明する。
- 【0020】
- 図 4 は、本実施形態に係る超音波診断装置 1 の外観を示す図である。図 5 は、本実施形態に係る超音波診断装置 1 の全体構成を示すブロック図である。
- 【0021】
- 本実施形態に係る超音波診断装置 1 は、装置本体 100 に超音波プローブ 200 が取り付けられて構成されている。尚、装置本体 100 と超音波プローブ 200 とは、ケーブルを介して電氣的に接続されている。 40
- 【0022】
- 超音波プローブ 200 は、装置本体 100 が有する送信処理部 110 (図 5 を参照して後述) で発生された電圧パルス超音波ビームに変換して被検体内へ送信し、被検体内で反射した超音波エコーを受信して電気信号に変換し、装置本体 100 が有する受信処理部 120 (図 5 を参照して後述) へ出力する。
- 【0023】
- 超音波プローブ 200 は、アレー状に配列された複数の圧電振動子 210 - T1 ~ 210 - T1024、及び、複数の圧電振動子 210 - T1 ~ 210 - T1024 の駆動状態 50

のオンオフを個別に切替制御するためのチャンネル切替部（図示せず）を有している。そして、これら複数の圧電振動子 210 - T1 ~ 210 - T1024 は、それぞれ、送信処理部 110 から供給される駆動信号（即ち、電圧パルス）に基づき被検体内に超音波を送信し、被検体内からの超音波エコーを受信して受信信号（即ち、電気信号）を生成する。

【0024】

本実施形態に係る超音波プローブ 200 は、1024 個の圧電振動子 210 - T1 ~ 210 - T1024 を有し、チャンネル切替部が切り替え制御されることにより、駆動対象の圧電振動子 210 - T1 ~ 210 - T1024 が 256 チャンネルの信号経路（送信処理部 110 及び受信処理部 120 に接続される信号経路）のいずれかに接続されることになる。尚、以下では、圧電振動子 210 - T1 ~ 210 - T1024 それぞれを区別しない場合には、「圧電振動子 210」と略称する。

10

【0025】

装置本体 100 は、送信処理部 110、受信処理部 120、制御部 130、画像生成部 140、表示部 150、及び操作入力部 160 を備えている。

【0026】

送信処理部 110 は、超音波プローブ 200 の各圧電振動子 210 に対して駆動信号たる電圧パルスを出力する送信回路である。送信処理部 110 は、チャンネル毎にパルス設定部を有しており、チャンネル毎に電圧パルスの電圧振幅、パルス幅、及びタイミングを設定可能になっている。

【0027】

尚、送信処理部 110 は、制御部 130 の指令に基づいて、各圧電振動子 210 から出力される超音波が所定の送信フォーカス点に集束するように、各圧電振動子 210 に対して供給する駆動信号の遅延時間を変化させる。

20

【0028】

受信処理部 120 は、超音波プローブ 200 の各圧電振動子 210 で生成された超音波エコーに係る受信信号を受信処理する受信回路である。受信処理部 120 は、各チャンネルの受信信号を整相加算することで複数チャンネルの受信信号を一つにまとめる（以下、「整相加算信号」と称する）と共に、当該整相加算信号にフィルタ処理を施して、後段の画像生成部 140 に出力する（以下、「受信ビームフォーマ」とも称する）。尚、受信処理部 120 の詳細は後述する。

30

【0029】

制御部 130 は、超音波プローブ 200 または装置本体 100 のチャンネル切替部を制御して、駆動対象の複数の圧電振動子 210 を決定すると共に、送信処理部 110 及び受信処理部 120 を制御して、駆動対象の複数の圧電振動子 210 に対して超音波の送受信を実行させる。制御部 130 は、超音波プローブ 200 内の複数の圧電振動子 210 を順に駆動することにより、被検体内を超音波走査し、二次元状のフレームデータを生成する。

【0030】

この際、制御部 130 は、例えば、超音波ビームの送信時に用いる圧電振動子 210 の数及び位置（即ち、送信開口）を制御することで、超音波ビームの送信位置及び送信方法を決定する。又、制御部 130 は、例えば、超音波エコーの受信時に用いる圧電振動子 210 の数及び位置（即ち、受信開口）を制御することで、超音波プローブ 200 にて受信される超音波エコーの位置を決定する。

40

【0031】

又、制御部 130 は、超音波ビームの送信時には、被検体内に送信フォーカス点を設定して、当該送信フォーカス点に送信超音波が集束するように、送信処理部 110 の各チャンネルにおける遅延時間を制御する。又、制御部 130 は、超音波エコーの受信時には、被検体内に受信フォーカス点を設定して、当該受信フォーカス点からの超音波エコーにより生成される受信信号の位相が揃うように、受信処理部 120 の各チャンネルにおける遅延時間を制御する。

50

【 0 0 3 2 】

画像生成部 1 4 0 は、受信処理部 1 2 0 から出力される受信信号（整相加算信号）に基づいて、超音波画像（例えば、Bモード画像、カラードブラ画像、三次元超音波画像）を生成する。尚、超音波画像を生成する際の処理の内容は、公知の手法と同様であるため、ここでの説明は省略する。画像生成部 1 4 0 は、例えば、対数圧縮処理、検波処理、又は F F T 解析処理等を行った上で、超音波画像を生成してもよい。

【 0 0 3 3 】

表示部 1 5 0 は、例えば、液晶ディスプレイ等であって、画像生成部 1 4 0 が生成した超音波画像を表示する。

【 0 0 3 4 】

操作入力部 1 6 0 は、例えば、キーボード又はマウス等であって、操作者が入力した操作信号を取得する。

【 0 0 3 5 】

[受信処理部の構成]

以下、図 6、図 7、図 8 A、図 8 B、図 9 を参照して、本実施形態に係る受信処理部 1 2 0 の構成の詳細について、説明する。

【 0 0 3 6 】

図 6 は、本実施形態に係る受信処理部 1 2 0 の構成を示す図である。図 7 は、本実施形態に係る受信処理部 1 2 0 における処理を模式的に示す図である。尚、図 7 では、説明の便宜として、互いに隣接する 3 チャンネル（ここでは、c h 1、c h 2 及び c h 3）の受信信号を整相加算する処理を示している。

【 0 0 3 7 】

本実施形態に係る受信処理部 1 2 0 の各構成は、典型的には、A S I C（Application Specific Integrated Circuit）や F P G A（Field-Programmable Gate Array）等で構成されたデジタル演算回路によって実現される。但し、これらの一部又は全部は、D S P（Digital Signal Processor）、C P U（Central Processing Unit）、または G P G P U（General-Purpose Graphics Processing Units）等がプログラムに従って演算処理することによって実現されてもよい（例えば、後述する第 7 の実施形態を参照）。

【 0 0 3 8 】

受信処理部 1 2 0 は、例えば、A D 変換部 1 0 - c h 1 ~ 1 0 - c h 2 5 6、遅延処理部 2 0 - c h 1 ~ 2 0 - c h 2 5 6、加算処理部 3 0、及び、フィルタ処理部 4 0 を備えている。

【 0 0 3 9 】

A D 変換部 1 0 - c h 1 ~ 1 0 - c h 2 5 6 及び遅延処理部 2 0 - c h 1 ~ 2 0 - c h 2 5 6 は、従来技術に係る受信ビームフォーマと同様に、チャンネル毎に設けられており、ここでは、2 5 6 個の A D 変換部 1 0 - c h 1 ~ 1 0 - c h 2 5 6、及び、2 5 6 個の遅延処理部 2 0 - c h 1 ~ 2 0 - c h 2 5 6 が設けられている。尚、A D 変換部 1 0 - c h 1 ~ 1 0 - c h 2 5 6 は、それぞれ、同様の構成を有し、いずれのチャンネルの構成かを特に区別しない場合には、「A D 変換部 1 0」と略称する。又、遅延処理部 2 0 - c h 1 - c h 1 ~ 2 0 - c h 2 5 6 は、それぞれ、同様の構成を有し、いずれのチャンネルの構成かを特に区別しない場合には、「遅延処理部 2 0」と略称する。

【 0 0 4 0 】

A D 変換部 1 0 は、各圧電振動子 2 1 0 が生成した受信信号をアナログ信号からデジタル信号に変換する。そして、A D 変換部 1 0 は、受信信号のサンプルデータ（即ち、デジタル信号）を、順次、遅延処理部 2 0 に出力する。

【 0 0 4 1 】

遅延処理部 2 0 は、前段の A D 変換部 1 0 から入力される受信信号を、時系列に、自身のメモリ（例えば、F I F O メモリ又は S R A M）に記憶する。そして、遅延処理部 2 0 は、自身のメモリに格納した受信信号に、制御部 1 3 0 から指令された遅延時間を施して、後段の加算処理部 3 0 に出力する。

10

20

30

40

50

【 0 0 4 2 】

遅延処理部 20 による遅延処理は、従来公知のダイナミック受信ビームフォーミング方式と同様である。遅延処理部 20 の遅延時間は、チャンネル毎に制御部 130 によって制御されており、その遅延時間は、例えば、受信フォーカス点から各圧電振動子 210 への超音波エコーの伝搬時間に基づいて、各圧電振動子 210 が当該超音波エコーにより生成する受信信号の位相が揃うように、制御される。そして、ダイナミック受信ビームフォーミング方式においては、制御部 130 は、図 2 を参照して説明したように、超音波を一回送信する毎に、被検体内の深度方向に沿って、複数の受信フォーカス点を設定し、当該複数の受信フォーカス点それぞれにあわせて遅延時間を時間的に変化させる。

【 0 0 4 3 】

但し、本実施形態に係る遅延処理部 20 は、自身のメモリに記憶された時間的に連続する二以上のサンプルデータ（以下、「サンプル群」と称する）を一回の遅延処理の単位として、当該サンプル群の二以上のサンプルデータそれぞれを、同一の遅延時間だけ遅延させて加算処理部 30 に出力する。

【 0 0 4 4 】

本実施形態に係る遅延処理部 20 は、図 7 に示すように、超音波エコーの一つの波形が収まる程度の連続するサンプルデータ（例えば、図 7 の区間 L1、区間 L2、又は、区間 L3 のサンプルデータ）を一括して、同一の遅延時間だけ遅延させる。これによって、遅延処理部 20 における遅延処理に起因して、受信信号の波形に時間的歪が生じることを抑制する。

【 0 0 4 5 】

そして、各チャンネルの遅延処理部 20 から出力されるサンプル群（以下、「遅延サンプル群」とも称する）に係る複数のサンプルデータは、それぞれの位相毎に、加算処理部 30 によって加算処理が施され、それぞれの位相毎の整相加算信号として、並列に、フィルタ処理部 40 に出力される。これによって、超音波エコーの一つ一つの波形の形状を保ったまま、フィルタ処理部 40 にて、当該波形毎にフィルタ処理を施すことが可能となる（図 9 を参照して後述）。

【 0 0 4 6 】

遅延処理部 20 が一括して出力する遅延サンプル群のサンプル数は、遅延処理部 20 - ch1 ~ 20 - ch256 のそれぞれで同一のサンプル数に設定され、より好適には、超音波エコーの一つの波形が収まるように、5 ~ 50 に設定される。尚、当該サンプル数は、典型的には、後段のフィルタ処理部 40 が、出力信号を生成する際に必要とする入力サンプル数以下である。

【 0 0 4 7 】

ここでは、説明の便宜として、遅延処理部 20 が出力する遅延サンプル群を、遅延処理部 20 のメモリに格納された時系列のサンプルデータのうち、時間的に連続する $D a(t)$ 、 $D a(t+1)$ 及び $D a(t+2)$ の 3 サンプルとする。ここでは、 $D a(t)$ 、 $D a(t+1)$ 、 $D a(t+2)$ の順に、位相が遅れたデータを表し、以下では、 t を第 1 位相、 $t+1$ を第 2 位相、 $t+2$ を第 3 位相とも称する。

【 0 0 4 8 】

図 8 A は、本実施形態に係る遅延処理部 20 の構成を示す図である。図 8 B は、本実施形態に係る遅延処理部 20 のメモリ 20 a、20 b、20 c 内のデータ構成を示す図である。尚、ここでは、遅延処理部 20 - ch1 ~ 20 - ch256 は、それぞれ、共通の構成であるため、一個の遅延処理部 20 の構成のみを示す。

【 0 0 4 9 】

遅延処理部 20 は、例えば、並列に設けられた複数のメモリ（ここでは、3 つのメモリ）20 a、20 b、20 c を含んで構成される。ここで、メモリ 20 a、20 b、20 c は、いずれも、AD 変換部 10 から入力される受信信号を時系列に記憶するメモリである。

【 0 0 5 0 】

10

20

30

40

50

遅延処理部 20 は、A/D変換部 10 から入力される受信信号と同期するように、メモリ 20 a、20 b、20 c それぞれに対して、書き込みアドレスを付帯した書き込み指令信号 SW を入力し、当該メモリ 20 a、20 b、20 c それぞれに対して、同一の受信信号（例えば、図 8 B のサンプルデータ D1 ~ D7）を記憶する。そして、遅延処理部 20 は、メモリ 20 a、20 b、20 c への受信信号の書き込みと同期するように、メモリ 20 a、20 b、20 c それぞれに対して、読み出しアドレスを付帯した読み出し指令信号 SR1、SR2、SR3 を入力し、順次、メモリ 20 a、20 b、20 c それぞれからの読み出しを行う。このとき、遅延処理部 20 は、メモリ 20 a、20 b、20 c それぞれから、時間的に連続するサンプルデータを読み出すように、メモリ 20 a から遅延サンプル群の第 1 位相に対応するサンプルデータ $D_a(t)$ （図 8 B では、サンプルデータ D1）を読み出し、メモリ 20 b から遅延サンプル群の第 2 位相に対応するサンプルデータ $D_a(t+1)$ （図 8 B では、サンプルデータ D2）を読み出し、メモリ 20 c から遅延サンプル群の第 3 位相に対応するサンプルデータ $D_a(t+2)$ （図 8 B では、サンプルデータ D3）を読み出す。

10

【0051】

これによって、遅延処理部 20 は、A/D変換部 10 から入力される受信信号と同期するように、順次、遅延サンプル群を加算処理部 30 に出力する。遅延処理部 20 は、例えば、第 1 時刻で、サンプルデータ D1 ~ D3 を出力し、第 1 時刻に続く第 2 時刻で、サンプルデータ D2 ~ D4 を出力する。

20

【0052】

尚、遅延処理部 20 による遅延処理は、従来公知の手法と同様であり、例えば、当該遅延処理部 20 から読み出すサンプルデータと他の遅延処理部 20 から読み出すサンプルデータとの間におけるアドレス間隔によって制御される。但し、遅延処理部 20 による遅延処理の手法は、任意であり、受信信号を遅延処理部 20 のメモリへ書き込むタイミングを制御する手法や、デジタルフィルタにより遅延制御する手法が用いられてもよい。又、遅延処理部 20 は、その他、A/D変換部 10 から入力される連続する二つのサンプルデータ間にデータ補間を行った上で、加算処理部 30 にサンプルデータを出力してもよい。

【0053】

図 9 は、本実施形態に係る加算処理部 30 の構成を示す図である。

【0054】

加算処理部 30 には、各チャンネルの遅延処理部 20 から出力された遅延サンプル群が、サンプルデータの位相毎に、並列に入力されている。ここでは、加算処理部 30 には、各チャンネルの遅延サンプル群の第 1 位相に対応するサンプルデータ $D_a(t) - ch1 \sim D_a(t) - ch256$ 、遅延サンプル群の第 2 位相に対応するサンプルデータ $D_a(t+1) - ch1 \sim D_a(t+1) - ch256$ 、及び、遅延サンプル群の第 3 位相に対応するサンプルデータ $D_a(t+2) - ch1 \sim D_a(t+2) - ch256$ が、並列に入力されている（図 9 中では、256 チャンネルの遅延処理部 20 のうち、一部のみを示している）。

30

【0055】

尚、各チャンネルの遅延処理部 20 から出力される遅延サンプル群（及び当該遅延サンプル群に含まれる各サンプルデータ）は、当該遅延処理部 20 の遅延処理により、互いに位相が揃ったものとなっている。

40

【0056】

加算処理部 30 は、各チャンネルの遅延処理部 20 から入力される遅延サンプル群の複数のサンプルデータを、当該複数のサンプルデータの位相毎（ここでは、第 1 位相、第 2 位相、及び第 3 位相毎）に加算する。そして、加算処理部 30 は、位相毎の整相加算信号を、並列に後段のフィルタ処理部 40 に出力する。

【0057】

尚、以下では、加算処理部 30 が生成する位相毎の整相加算信号のうちの一つの整相加算信号を「加算サンプル」と称し、加算処理部 30 が生成する全位相分の加算サンプルを

50

まとめて「加算サンプル群」とも称する。

【0058】

加算処理部30は、例えば、図9に示すように、遅延処理部20 - ch1から入力される遅延サンプル群と遅延処理部20 - ch2から入力される遅延サンプル群とを加算するための構成として、第1位相加算部30aa、第2位相加算部30ab、及び第3位相加算部30acによって構成されるチャンネル加算部30aを有している。そして、チャンネル加算部30aは、第1位相加算部30aaにて、サンプルデータ $D_a(t) - ch1$ とサンプルデータ $D_a(t) - ch2$ とを加算し、第2位相加算部30abにて、サンプルデータ $D_a(t+1) - ch1$ とサンプルデータ $D_a(t+1) - ch2$ とを加算し、第3位相加算部30acにて、サンプルデータ $D_a(t+2) - ch1$ とサンプルデータ $D_a(t+2) - ch2$ とを加算する。

10

【0059】

又、加算処理部30は、チャンネル加算部30aと同様の構成を有するチャンネル加算部を、チャンネル毎に有し、各チャンネルの遅延処理部20から入力される遅延サンプル群のサンプルデータを、位相毎に加算する。

【0060】

加算処理部30は、かかる構成によって、各チャンネルの遅延サンプル群の第1位相に係るサンプルデータ $D_a(t) - ch1 \sim D_a(t) - ch256$ を加算して、第1位相に係る加算サンプル $D_b(t)$ を生成する。又、各チャンネルの遅延サンプル群の第2位相に係るサンプルデータ $D_a(t+1) - ch1 \sim D_a(t+1) - ch256$ を加算して、第2位相に係る加算サンプル $D_b(t+1)$ を生成する。又、各チャンネルの遅延サンプル群の第3位相に係るサンプルデータ $D_a(t+2) - ch1 \sim D_a(t+2) - ch256$ を加算して、第3位相に係る加算サンプル $D_b(t+2)$ を生成する。

20

【0061】

フィルタ処理部40は、例えば、FIR (Finite Impulse Response) フィルタによって構成される。フィルタ処理部40には、加算処理部30にて生成される加算サンプル群の各位相の加算サンプル(ここでは、 $D_b(t)$ 、 $D_b(t+1)$ 、及び $D_b(t+2)$)が並列に入力され、フィルタ処理部40は、これらに基づいて、出力信号 $D_c(t)$ を生成する。そして、フィルタ処理部40は、当該出力信号 $D_c(t)$ を画像生成部140に出力する。

30

【0062】

フィルタ処理部40は、例えば、図9に示すように、加算処理部30が出力する加算サンプル $D_b(t)$ 、 $D_b(t+1)$ 、 $D_b(t+2)$ と所定のフィルタ係数 $c1$ 、 $c2$ 、 $c3$ とを乗算する乗算器40a、40b、40c、及び、乗算器40a、40b、40cそれぞれから出力される値を加算して、出力信号 $D_c(t)$ を生成する加算器40tを含んで構成される。

【0063】

ここでは、乗算器40aは、加算処理部30から入力される加算サンプル $D_b(t)$ とフィルタ係数 $c1$ とを乗算して、加算部40tに出力する。乗算器40bは、加算処理部30から入力される加算サンプル $D_b(t+1)$ とフィルタ係数 $c2$ とを乗算して、加算部40tに出力する。乗算器40cは、加算処理部30から入力される加算サンプル $D_b(t+2)$ とフィルタ係数 $c3$ とを乗算して、加算部40tに出力する。加算部40tは、乗算器40a、乗算器40b、及び乗算器40cそれぞれから出力される値を加算して、一つの出力信号 $D_c(t)$ を生成する。

40

【0064】

尚、フィルタ処理部40の各乗算器40a、40b、40cに設定されるフィルタ係数 $c1$ 、 $c2$ 、 $c3$ は、要求されるフィルタ特性(例えば、超音波エコーの受信信号から抽出する波形の周波数帯域)に応じて決定される。

【0065】

本実施形態に係る受信処理部120は、図7を参照して上記したように、以下のように

50

動作する。

【0066】

各チャンネルの受信信号は、当該チャンネルに接続されたAD変換部10にてデジタル信号に変換され、当該チャンネルに接続された遅延処理部20のメモリに時系列に記憶される。そして、当該受信信号は、遅延処理部20にて、当該チャンネルに設定された遅延時間だけ遅延させられて、加算処理部30に出力される。

【0067】

このとき、当該受信信号は、遅延処理の度に、遅延処理部20のメモリから、時間的に連続する二以上のサンプルデータ（遅延サンプル群）が一括して取り出される。この際、遅延サンプル群に含まれる二以上のサンプルデータは、同一の遅延時間だけ遅延させられた上で、加算処理部30に入力される。そして、各チャンネルの遅延サンプル群は、加算処理部30にて、遅延サンプル群のサンプルデータの位相毎に整相加算され、位相毎の整相加算信号（加算サンプル群）に変換される。そして、位相毎の整相加算信号は、フィルタ処理部40に並列に入力され、一つの出力信号に変換されて、後段の画像生成部140に出力される。

【0068】

本実施形態に係る受信処理部120は、AD変換部10における受信信号のAD変換処理と同期するように、かかる受信処理を連続的に実行する。

【0069】

[効果]

20

以上のように、本実施形態に係る受信ビームフォーマ120は、複数の遅延処理部20それぞれが、自身のメモリに記憶された時間的に連続する二以上のサンプルデータからなる遅延サンプル群を一回の遅延処理の単位として、遅延サンプル群の二以上のサンプルデータそれぞれを、同一の遅延時間だけ遅延させて後段に出力し、加算処理部30が、複数の遅延処理部20それぞれから出力される遅延サンプル群を、サンプルデータの位相毎に加算して、位相毎の整相加算信号を、後段のフィルタ処理部40に出力する。

【0070】

従って、本実施形態に係る受信ビームフォーマ120によれば、ダイナミック受信ビームフォーミング方式における遅延処理によって受信信号（即ち、整相加算信号）に時間的歪が生じることを抑制することができる。これによって、時間的歪が生じていない整相加算信号を用いて、後段の信号処理部（例えば、フィルタ処理部40）にて、フィルタ処理等を行うことができるため、空間分解能の向上、及び超音波画像の画像解像度の向上を図ることができる。

30

【0071】

尚、本実施形態に係る受信ビームフォーマ120は、チャンネル毎に個別の信号処理フィルタを挿入した場合と比較して、少ない回路規模で、時間的歪を抑制した信号処理の実現が可能になる点でも好適である。

【0072】

（変形例1）

上記した遅延処理部20の構成は、種々に変形可能である。

40

【0073】

図10Aは、変形例1に係る遅延処理部20の構成を示す図である。図10Bは、本変形例1に係る遅延処理部20のメモリ20d内のデータ構成を示す図である。

【0074】

変形例1に係る遅延処理部20は、AD変換部10から入力される受信信号を時系列に記憶するメモリ20d、メモリ20dに読み出し指令信号を順番に入力する選択回路20e、及び、メモリ20dから読み出すサンプルデータ $D_a(t)$ 、 $D_a(t+1)$ 、 $D_a(t+2)$ のアドレスを順番に切り替える切替回路20fを含んで構成される。

【0075】

変形例1に係る遅延処理部20においては、選択回路20e及び切替回路20fを動作

50

させるクロック信号としては、AD変換部10から入力される受信信号のクロックよりも、高速な動作クロック信号が用いられている。具体的には、ここでは、AD変換部10から入力される受信信号のクロックの3倍のクロック周波数を有する動作クロック信号が用いられている。

【0076】

遅延処理部20は、AD変換部10から入力される受信信号と同期するように、メモリ20dに書き込み指令信号SWを入力し、当該メモリ20dに対して、時系列に受信信号を記憶させる。そして、遅延処理部20は、選択回路20eに対して、遅延サンプル群の各位相に対応するアドレス(ここでは、 $D a(t)$ 、 $D a(t+1)$ 、 $D a(t+2)$)に対応するアドレス)を指定する読み出し指令信号SR1、SR2、SR3を順次入力し、選択回路20eからは、動作クロック信号に応じて、メモリ20dに対して入力する読み出し指令信号をSR1、SR2、SR3の順に切り替える。これによって、メモリ20dからは、AD変換部10から1つのサンプルデータが入力される間に、3つのサンプルデータ(図10Bでは、サンプルデータD1、サンプルデータD2、及びサンプルデータD3)が読み出されることになる。

10

【0077】

又、遅延処理部20は、切替回路20fに対して、動作クロック信号を入力し、メモリ20dから出力される遅延サンプル群の各位相に対応するサンプルデータ $D a(t)$ 、 $D a(t+1)$ 、 $D a(t+2)$ の出力先を順番に切り替える。これによって、メモリ20dから読み出された3つのサンプルデータ(図10Bでは、サンプルデータD1、サンプルデータD2、及びサンプルデータD3)は、順番に、加算処理部30の第1位相加算部30aa、第2位相加算部30ab、又は第3位相加算部30acのいずれかに順番に切り替えされることになる。

20

【0078】

以上のように、本変形例1に係る遅延処理部20によれば、一つのメモリ20dにて、遅延サンプル群の複数のサンプルデータを、並列に、加算処理部30に対して出力することができる。

【0079】

(変形例2)

図11Aは、変形例2に係る遅延処理部20の構成を示す図である。図11Bは、本変形例2に係る遅延処理部20のメモリ20gとキャッシュメモリ20i内のデータ構成を示す図である。

30

【0080】

変形例2に係る遅延処理部20は、AD変換部10から入力される受信信号を時系列に記憶するメモリ20g、メモリ20gからの出力を一時記憶するキャッシュメモリ20i、メモリ20gとキャッシュメモリ20iとの間に介在する乗算器20h、及び、メモリ20gとキャッシュメモリ20iの読み出し動作を制御する読み出し制御部20jを含んで構成される。

【0081】

ここで、キャッシュメモリ20iは、例えば、遅延サンプル群として加算処理部30に出力するサンプルデータ(ここでは、サンプルデータD1、D2、D3)を一時的に記憶する。変形例2に係る遅延処理部20は、このキャッシュメモリ20iに、遅延サンプル群の各位相に対応するサンプルデータD1、D2、D3を一時的に記憶させ、キャッシュメモリ20iから、当該サンプルデータ $D a(t)$ 、 $D a(t+1)$ 、 $D a(t+2)$ を、並列に、加算処理部30に出力させる。

40

【0082】

遅延処理部20は、AD変換部10から入力される受信信号と同期するように、メモリ20gに書き込み指令信号SWを入力し、当該メモリ20gに対して、時系列に受信信号(サンプルデータ)を記憶させる。そして、遅延処理部20は、読み出し制御部20jに対して、読み出し対象となるアドレスを指定する読み出し指令信号SR1、SR2、SR

50

3を順次入力する。これにより、読み出し制御部20jは、メモリ20gから、指令信号SR1に対応するサンプルデータ(図11Bでは、D1)、指令信号SR2に対応するサンプルデータ(図11Bでは、D2)、及び、指令信号SR3に対応するサンプルデータ(図11Bでは、D3)を順番に読み出し、キャッシュメモリ20iに出力させる。

【0083】

又、読み出し制御部20jは、読み出し指令信号SR1、SR2、SR3それぞれに対応するように、キャッシュメモリ20iの書き込みアドレスを指定して、メモリ20gから出力されるサンプルデータを、キャッシュメモリ20iの複数(ここでは、3つ)の記憶領域のいずれかに各別に記憶させる。この際、読み出し制御部20jは、メモリ20gから入力されるサンプルデータを古いサンプルデータに上書きするように、キャッシュメモリ20iの3つの記憶領域のうち、記憶させる対象の記憶領域を順次切り替える。

10

【0084】

そして、読み出し制御部20jは、キャッシュメモリ20iに記憶された複数(ここでは、3つ)のサンプルデータそれぞれを出力する出力先(例えば、加算処理部30の第1位相加算部30aa、第2位相加算部30ab、又は第3位相加算部30acのいずれか)を、当該サンプルデータの位相に対応するように、順次切り替える。つまり、読み出し制御部20jは、キャッシュメモリ20iから、3つのサンプルデータのうち、位相が最先のサンプルデータをDa(t)として出力させ、位相が2番目のサンプルデータをDa(t+1)として出力させ、位相が最後のサンプルデータをDa(t+2)として出力させる。

20

【0085】

尚、乗算器20hは、メモリ20gからキャッシュメモリ20iに出力されるサンプルデータに対して、Aperture(開口幅)や又はApodization Gainに対応する重み係数を乗じた上で、当該サンプルデータを、キャッシュメモリ20iに格納するための構成である。これによって、後段の処理における演算回数を軽減することができる。

【0086】

(第2の実施形態)

次に、図12A、図12Bを参照して、第2の実施形態に係る受信処理部120の構成について説明する。

30

【0087】

本実施形態に係る受信処理部120は、遅延処理部20が、データを間引きながら、自身のメモリに格納された時系列のサンプルデータから遅延サンプル群を取得する点で、第1の実施形態に係る受信処理部120と相違する。換言すると、本実施形態に係る遅延処理部20は、サンプルデータがメモリに記憶されるレートよりも小さいレートで、加算処理部30に対してサンプルデータを出力する構成とされている。尚、第1の実施形態と共通する構成については、説明を省略する(以下、他の実施形態についても同様)。

【0088】

図12Aは、第1の実施形態に係る受信処理部120の構成を模式的に示す図である。図12Bは、第2の実施形態に係る受信処理部120の構成を模式的に示す図である。尚、図12A、図12Bでは、AD変換部10の図示を省略している。

40

【0089】

第1の実施形態に係る受信処理部120においては、遅延処理部20は、自身のメモリから遅延サンプル群を取得する際、取得対象のサンプルデータを、時系列のサンプルデータから1サンプルデータずつ順番にシフトさせる態様を示した。この際には、遅延処理部20は、例えば、AD変換部10のサンプリング周波数と同じ周波数のクロック信号CLK1で動作する。そのため、遅延処理部20は、例えば、クロック信号CLK1に従って、t=1のクロックタイミングでサンプルデータD1~D3を取得し、t=1のクロックタイミングに続くt=2のクロックタイミングでサンプルデータD2~D4を取得し、t=2のクロックタイミングに続くt=3のクロックタイミングでサンプルデータD3~D

50

5を取得する。

【0090】

そして、第1の実施形態に係る加算処理部30及びフィルタ処理部40は、遅延処理部20と同様に、クロック信号CLK1で動作し、フィルタ処理部40からは、サンプリング周波数と同じ周波数で出力信号Dc(1)、Dc(2)、Dc(3)・・・が順番に出力されることになる。換言すると、第1の実施形態においては、加算処理部30及びフィルタ処理部40は、AD変換部10のサンプリング周波数と同じ周波数で動作するように、構成する必要がある。

【0091】

本実施形態に係る受信処理部120においては、加算処理部30及びフィルタ処理部40の演算負荷の軽減、及び消費電力の低減の観点から、遅延処理部20は、データを間引きながら、自身のメモリに格納された時系列のサンプルデータから遅延サンプル群を取得する。

10

【0092】

本実施形態に係る遅延処理部20は、例えば、AD変換部10のサンプリング周波数に対応するクロック信号CLK1を1/2分周したクロック信号CLK2に従って動作し、サンプルデータを1個ずつ間引きながら、自身のメモリに格納された時系列のサンプルデータから遅延サンプル群を取得する。遅延処理部20は、クロック信号CLK1を基準とすると、例えば、t=1のクロックタイミングでサンプルデータD1~D3を取得し、t=1のクロックタイミングに続くt=2のクロックタイミングではデータを取得せず、t=2のクロックタイミングに続くt=3のクロックタイミングでサンプルデータD3~D5を取得する。

20

【0093】

これにより、本実施形態に係る受信処理部120においては、加算処理部30及びフィルタ処理部40を、サンプリング周波数のクロック信号CLK1を1/2分周したクロック信号CLK2で動作させることができる。そして、フィルタ処理部40からは、クロック信号CLK2に従って、サンプリング周波数の1/2分周の周期で出力信号Dc(1)、Dc(3)・・・を順番に出力することになる。

【0094】

以上のように、本実施形態に係る超音波診断装置1によれば、加算処理部30及びフィルタ処理部40における単位時間当たりの処理の回数を低減することができる。これによって、加算処理部30及びフィルタ処理部40の演算負荷を軽減すると共に、消費電力を低減することが可能である。

30

【0095】

本実施形態に係る超音波診断装置1は、特に、AD変換部10におけるサンプリング周波数が、フィルタ処理部40から出力する出力信号に要求される周波数よりも大きい場合に好適である。

【0096】

尚、上記実施形態では、遅延処理部20がデータを間引く量を、サンプルデータ1つ分としたが、遅延処理部20がサンプルデータを間引く量は、必要とする出力信号の周波数に応じて任意の量に設定し得る。又、遅延処理部20、加算処理部30及びフィルタ処理部40の動作周波数は、必ずしもAD変換部10のサンプリング周波数と同期する周波数でなくともよい。

40

【0097】

(第3の実施形態)

次に、図13、図14を参照して、第3の実施形態に係る受信処理部120の構成について説明する。

【0098】

本実施形態に係る受信処理部120は、フィルタ処理部40のフィルタ係数が小さい位相の演算経路においては、加算処理部30の処理及びフィルタ処理部40の処理を実行し

50

ない構成とする点で、第 1 の実施形態に係る受信処理部 120 と相違する。

【0099】

図 13 は、第 3 の実施形態に係る受信処理部 120 の構成を示す図である。

【0100】

図 13 では、フィルタ処理部 40 に設定されるフィルタ係数 $c_1 \sim c_3$ のうち、加算サンプル群のうち加算サンプル $D_b(t+1)$ が入力される乗算器 40b に設定されたフィルタ係数 c_2 が、ゼロに設定された状態を示している。このように、フィルタ係数が小さい信号経路においては、加算サンプル $D_b(t+1)$ の値がフィルタ処理部 40 の出力信号の値に与える影響は小さく、加算処理部 30 において各チャンネルのサンプルデータ $D_a(t+1) - ch_1 \sim D_a(t+1) - ch_{256}$ を加算する処理、及び、フィルタ処理部 40 において加算サンプル $D_b(t+1)$ とフィルタ係数 c_2 を乗算する処理は、無用である。従って、かかる態様においては、演算負荷の軽減、及び消費電力の軽減の観点から、これらの処理を省略した方が望ましい。

10

【0101】

尚、フィルタ処理部 40 のフィルタ係数は、フィルタ処理部 40 にて抽出する超音波エコーの波形の周波数帯域に応じて変更される。又、当該フィルタ係数は、被検体内の受信フォーカス点の深さ位置に応じて、設定変更される（図 19 を参照して後述）。かかる観点から、加算処理部 30 及びフィルタ処理部 40 は、その時々における各乗算器 40a ~ 40c に設定されるフィルタ係数に基づいて、各位相における演算処理を実行するか否かを決定すればよい。

20

【0102】

図 14 は、フィルタ処理部 40 がローパスフィルタとして用いられた場合における、フィルタ処理部 40 の各乗算器に設定されるフィルタ係数の一例を示す図である。

【0103】

図 14 は、フィルタ次数が「15」の態様（即ち、フィルタ処理部 40 に入力される加算サンプル群のサンプル数が 15 個とされ、フィルタ処理部 40 に 15 個の乗算器が設けられた態様）において、各乗算器に設定されるフィルタ係数を示している。図 14 では、横軸が「15」のフィルタ次数のうちのいずれのフィルタ次数かを表し、縦軸がフィルタ係数の大きさを表している。

【0104】

図 14 では、2 番目、4 番目、6 番目、10 番目、12 番目、及び 14 番目の次数のフィルタ係数は、ゼロと設定されている。加算処理部 30 及びフィルタ処理部 40 は、この場合には、2 番目、4 番目、6 番目、10 番目、12 番目、及び 14 番目のフィルタ次数に対応する位相の加算処理及び乗算処理を実行しないことになる。

30

【0105】

以上のように、本実施形態に係る受信処理部 120 は、フィルタ処理部 40 のフィルタ係数が小さい位相の演算経路においては、加算処理部 30 の処理及びフィルタ処理部 40 の処理を実行しない構成とする。これによって、演算負荷の軽減、及び消費電力の軽減を図ることができる。

【0106】

（第 4 の実施形態）

次に、図 15 ~ 図 18 を参照して、第 4 の実施形態に係る受信処理部 120 の構成について説明する。本実施形態に係る受信処理部 120 は、時間的に連続する第 1 時刻及び第 2 時刻それぞれの遅延処理のときに生成された加算サンプルに基づいて、フィルタ処理部 40 に対して、時間的に連続する複数の位相の加算サンプルを並列に出力するフィルタ入力選択部 50 を備える点で、第 1 の実施形態に係る受信処理部 120 と相違する。

40

【0107】

図 15、図 16 は、第 4 の実施形態に係る受信処理部 120 の構成を示す図である。図 17 は、フィルタ入力選択部 50 がフィルタ処理部 40 に対して並列に出力する加算サンプルを示す図である。図 18 は、第 4 の実施形態に係るフィルタ処理部 40 に設定される

50

フィルタ係数を示す図である。

【0108】

フィルタ入力選択部50（本発明の「入力信号選択部」に相当する）は、加算処理部30にて生成された位相毎の加算サンプルのデータを時系列に記憶するFIFO型メモリを含んで構成される。かかるFIFO型メモリは、例えば、第1位相の加算サンプル $D_b(t)$ を時系列に記憶する第1位相メモリ $A_{1_1} \sim A_{1_5}$ 、第2位相の加算サンプル $D_b(t+1)$ を時系列に記憶する第2位相メモリ $A_{2_3} \sim A_{2_5}$ 、及び、第3位相の加算サンプル $D_b(t+2)$ を時系列に記憶する第3位相メモリ $A_{3_3} \sim A_{3_5}$ を含んで構成される。

【0109】

尚、第1位相メモリ $A_{1_1} \sim A_{1_5}$ には、例えば、 $t = k$ のタイミングに生成された加算サンプル $D_b(t)$ から $t = k + 4$ のタイミングに生成された加算サンプル $D_b(t)$ までが記憶され、第2位相メモリ $A_{2_3} \sim A_{2_5}$ には、 $t = k + 2$ のタイミングに生成された加算サンプル $D_b(t+1)$ から $t = k + 4$ のタイミングに生成された加算サンプル $D_b(t+1)$ までが記憶され、第3位相メモリ $A_{3_3} \sim A_{3_5}$ には、 $t = k + 2$ のタイミングに生成された加算サンプル $D_b(t+2)$ から $t = k + 4$ のタイミングに生成された加算サンプル $D_b(t+2)$ までが記憶されている。

【0110】

フィルタ入力選択部50は、フィルタ処理部40において演算処理を実行する各タイミングにおいて、フィルタ処理部40に対して、メモリ A_{1_1} 、 A_{1_2} 、 A_{1_3} 、 A_{2_3} 、 A_{3_3} 、 A_{3_4} 、及び A_{3_5} それぞれに記憶された加算サンプル $D_b(k) \sim D_b(k+6)$ を出力する。ここで、メモリ A_{1_1} 、 A_{1_2} 、 A_{1_3} 、 A_{2_3} 、 A_{3_3} 、 A_{3_4} 、及び A_{3_5} から出力される加算サンプル $D_b(k) \sim D_b(k+6)$ は、図17に示すように、時間的に連続する7個の位相の加算サンプルに相当する。

【0111】

本実施形態に係るフィルタ処理部40は、例えば、7入力1出力のFIRフィルタを構成する。具体的には、本実施形態に係るフィルタ処理部40は、フィルタ入力選択部50から出力される加算サンプル $D_b(k) \sim D_b(k+6)$ それぞれに対応する7個の乗算器 $40a \sim 40g$ を有し、7個の乗算器 $40a \sim 40g$ それぞれにて、加算サンプル $D_b(k) \sim D_b(k+6)$ とフィルタ係数 $c_1 \sim c_7$ との乗算を行う。そして、加算器40tは、7個の乗算器 $40a \sim 40g$ それぞれの出力値を、加算して、出力信号 $D_c(t)$ を生成する。

【0112】

尚、本実施形態に係るフィルタ処理部40は、異なる遅延時間が設定された加算サンプルを用いることになるため、多少の時間的歪が発生するおそれがある。例えば、図17では、メモリ A_{1_1} 、 A_{1_2} に記憶された加算サンプル、及びメモリ A_{3_4} 、 A_{3_5} に記憶された加算サンプルに時間的歪が含まれることになる。

【0113】

そこで、本実施形態に係るフィルタ入力選択部50は、フィルタ係数の小さい乗算器（例えば、図18の1番目～2番目、及び6番目～7番目のフィルタ次数の乗算器）を、時間的歪が含まれる加算サンプルと乗算する乗算器に当てることにより、その影響を抑える構成としている。

【0114】

以上のように、本実施形態に係る受信処理部120においては、フィルタ入力選択部50により、加算処理部30にて生成される加算サンプル群のサンプル数よりも多くの個数の時間的に連続する加算サンプルを生成することを可能とする。これによって、加算処理部30の個数を増加させることなく、フィルタ処理部40のフィルタ次数（即ち、入力要素数）を大きくすることができる。

【0115】

10

20

30

40

50

(第5の実施形態)

次に、図19を参照して、第5の実施形態に係る受信処理部120の構成について説明する。本実施形態に係る受信処理部120は、フィルタ処理部40のフィルタ係数が、被検体内の受信フォーカス点の深度に応じて設定変化される点で、第1の実施形態に係る受信処理部120と相違する。

【0116】

図19は、第5の実施形態に係るフィルタ処理部40の構成を模式的に示す図である。

【0117】

フィルタ処理部40として好適なフィルタ特性は、被検体内の深さ位置に応じて変化し、典型的には、被検体内の受信フォーカス点が浅い場合には、高周波数帯域側の信号が透過し、被検体内の受信フォーカス点が深い場合には、低周波数帯域側の信号が透過するのが望ましい。

【0118】

かかる観点から、本実施形態に係るフィルタ処理部40の各乗算器40a~40cに設定されるフィルタ係数c1~c3は、受信フォーカス点の深度に基づいて、時間的に設定変更される。当該フィルタ係数c1~c3は、例えば、制御部130からの指令に基づいて設定される。

【0119】

尚、フィルタ処理部40の各乗算器40a~40cに設定するフィルタ係数c1~c3は、例えば、受信フォーカス点の深さ位置と関連付けて、予め制御部130の記憶部(例えば、ROM)に記憶されている。

【0120】

以上のように、本実施形態に係る受信処理部120によれば、被検体内からの超音波エコーを、より効率的に抽出することができる。

【0121】

(第6の実施形態)

次に、図20、図21を参照して、第6の実施形態に係る受信処理部120の構成について説明する。本実施形態に係る受信処理部120は、遅延処理部20のメモリに記憶されたサンプルデータをオーバーサンプリングした上で、加算処理部30にて加算処理を行う点で、第1の実施形態に係る受信処理部120と相違する。

【0122】

図20、図21は、第6の実施形態に係る受信処理部120の構成を模式的に示す図である。尚、図20には、加算処理部30の一つの位相加算部(第1位相加算部)30aaの構成のみを示している。

【0123】

本実施形態に係る受信処理部120は、遅延処理部20から出力する各サンプルデータを、進み位相側のデータと遅れ位相側のデータの2個に複製して、加算処理部30にて、進み位相側のデータと遅れ位相側のデータとで、それぞれ、別個に加算する(図21を参照)。そして、フィルタ処理部40は、2倍に複製された加算サンプル(例えば、 $D_b(t) - 0$ 、 $D_b(t) - 1$ 、 $D_b(t + 1) - 0$ 、 $D_b(t + 1) - 1$ 、 $D_b(t + 2) - 0$ 、及び $D_b(t + 2) - 1$)それぞれを並列な入力として、フィルタ処理を行う。

【0124】

本実施形態に係るオーバーサンプリングの手法は、従来公知のゼロ挿入型のオーバーサンプリング手法と同様である(例えば、特許文献2を参照)。

【0125】

例えば、本実施形態に係る加算処理部30は、一つの位相加算部(図20では、位相加算部30aaのみを示す)毎に、AD変換部10のサンプリング周波数の2倍の周波数のクロック信号(以下、「小数遅延指令信号」と称する)に従って動作する第1選択部31、第2選択部32及び第3選択部33を有している。

【0126】

10

20

30

40

50

第1選択部31は、小数遅延指令信号に基づいて、前のチャンネルからの進み位相側の加算サンプル(図20では、 $D_b(t) - 0$)又は前のチャンネルからの遅れ位相側の加算サンプル(図20では、 $D_b(t) - 1$)のいずれかを選択出力する。又、第2選択部32は、小数遅延指令信号に基づいて、位相加算部30aaから出力される加算結果又は前のチャンネルからの進み位相側の加算サンプル(図20では、 $D_b(t) - 0$)を選択出力する。又、第3選択部33は、小数遅延指令信号に基づいて、位相加算部30aaから出力される加算結果又は前のチャンネルからの遅れ位相側の加算サンプル(図20では、 $D_b(t) - 1$)を選択出力する。

【0127】

小数遅延指令信号が「0」の場合には、第1選択部31は、前のチャンネルからの進み位相側の加算サンプル(例えば、 $D_b(t) - 0$)を選択して、位相加算部30aaに出力する。位相加算部30aaは、当該加算サンプル(例えば、 $D_b(t) - 0$)と遅延処理部20から出力されるサンプルデータ(例えば、 $D_a(t)$)とを加算して、第2選択部32及び第3選択部33に出力する。第2選択部32は、その加算結果を、進み位相側の加算サンプル $D_b(t) - 0$ として、次のチャンネルに出力する。又、この際、第3選択部33は、前のチャンネルからの遅れ位相側の加算サンプル $D_b(t) - 1$ を、そのまま次のチャンネルに出力する。

【0128】

一方、小数遅延指令信号が「1」の場合には、第1選択部31は、前のチャンネルからの遅れ位相側の加算サンプル(例えば、 $D_b(t) - 1$)を選択して、位相加算部30aaに出力する。位相加算部30aaは、当該加算サンプル(例えば、 $D_b(t) - 1$)と遅延処理部20から出力されるサンプルデータ(例えば、 $D_a(t)$)とを加算して、第2選択部32及び第3選択部33に出力する。第3選択部33は、その加算結果を、遅れ位相側の加算サンプル $D_b(t) - 1$ として、次のチャンネルに出力する。又、この際、第2選択部32は、前のチャンネルからの進み位相側の加算サンプル $D_b(t) - 0$ を、そのまま次のチャンネルに出力する。

【0129】

以上のように、本実施形態に係る受信処理部120によれば、フィルタ処理部40に出力する整相加算信号をオーバーサンプリングすることが可能であり、これによって、フィルタ処理部40のフィルタ次数を増加させることができる。

【0130】

(第7の実施形態)

次に、図22、図23、図24を参照して、第7の実施形態に係る超音波診断装置1の構成について説明する。本実施形態に係る超音波診断装置1は、受信処理部120の機能が、処理装置300によるソフトウェアにより実現されている点で、第1の実施形態に係る超音波診断装置1と相違する。

【0131】

図22は、第7の実施形態に係る処理装置300のハードウェア構成を模式的に示す図である。

【0132】

処理装置300は、読み取り回路310、プロセッサ320、メモリ330、及び表示回路340等を備えている。

【0133】

読み取り回路310は、AD変換部10等によって構成され、各圧電振動子210から出力される受信信号をアナログ信号がデジタル信号に変換し、時系列にメモリ330に格納する。

【0134】

プロセッサ320は、受信処理プログラム(例えば、処理装置300が有するROMに格納されている)に従って、メモリ330に記憶された受信信号に係るサンプルデータに対して、整相加算処理及びフィルタ処理等の演算処理を施す。そして、プロセッサ320

10

20

30

40

50

は、これらによって生成された被検体内の各位置における情報（例えば、信号強度）に基づいて、超音波画像を生成し、表示回路 340 を介して、当該超音波画像を表示部 150 に表示させる。

【0135】

図 23 は、本実施形態に係る処理装置 300 が実行する処理を示すフローチャートを示す図である。図 24 は、図 23 のステップ S3 のサブルーチン処理のフローチャートを示す図である。

【0136】

処理装置 300 は、まず、1 回の送信ビームを送信した際に、読み取り回路 310 にて取得される受信信号（サンプルデータ）を、順次、メモリ 330 に順次記憶する（ステップ S1）。

10

【0137】

次に、処理装置 300 は、フィルタ処理後の一つの出力サンプルを出力するため、ステップ SA1 ~ SA2 のサブルーチン処理を行う。このサブルーチン処理内においては、処理装置 300 は、まず、受信フォーカス点を決定する（ステップ S2）。次に、処理装置 300 は、ステップ S2 で決定された受信フォーカス点について、後述する図 24 に示すサブルーチン処理にて、位相毎の整相加算信号（加算サンプル群）を算出する（ステップ S3）。次に、処理装置 300 は、ステップ S3 で算出された位相毎の加算サンプルに基づいて、フィルタ処理（例えば、FIR フィルタの処理）を実行し、これによって、一つの出力サンプルを出力する（ステップ S4）。そして、処理装置 300 は、ステップ SA1 に戻って、次の出力サンプルを出力する処理を実行する。

20

【0138】

ステップ S3 においては、フィルタ処理に inputs する位相毎の整相加算信号（加算サンプル群）を生成するために、チャンネル毎に、ステップ SB1 ~ SB2 のサブルーチン処理を行う。このサブルーチン処理内においては、処理装置 300 は、まず、ステップ S2 で決定された受信フォーカス点に基づいて、対象とするチャンネルの遅延量を算出する（ステップ S3a）。次に、処理装置 300 は、ステップ S3a で算出された遅延量に基づいて、メモリ 330 内における読み出しアドレスを算出する（ステップ S3b）。次に、処理装置 300 は、メモリ 330 内から、ステップ S3b で決定された読み出しアドレスの時間的に連続する二以上のサンプルデータ（遅延サンプル群）を取得する（ステップ S3c）。次に、処理装置 300 は、各チャンネルの遅延サンプル群を、位相毎に蓄積（即ち、加算）する（ステップ S3d）。そして、処理装置 300 は、ステップ SB1 に戻って、次のチャンネルの受信信号についても、同様の処理を行い、位相毎の整相加算信号（加算サンプル）を順次、蓄積（即ち、加算）する。

30

【0139】

以上のように、本実施形態に係る超音波診断装置 1 によれば、ソフトウェアにより、受信処理を実現することが可能である。本実施形態に係る超音波診断装置 1 は、受信処理部 120 の機能を容易に実現することができるため、特に、ソフトウェアの実行速度が十分速い場合に好適である。

【0140】

40

（その他の実施形態）

本発明は、上記実施形態に限らず、種々に変形態様が考えられる。

【0141】

上記実施形態では、加算処理部 30 から出力される加算サンプル群を、フィルタ処理部 40 に並列に入力して、フィルタ処理部 40 にてフィルタ処理を施す態様を示した。しかしながら、これに代えて、加算処理部 30 から出力される加算サンプル群を、周波数解析部に並列に入力する態様とされてもよい。

【0142】

又、上記実施形態では、フィルタ処理部 40 の一例として FIR フィルタを用いる態様を示したが、これに代えて、IIR（Infinite impulse response）フィルタが用いられ

50

てもよい。

【0143】

又、上記実施形態に係る超音波診断装置1は、Bモード画像、カラードブラ画像、三次元超音波画像、又はMモード画像等の任意の超音波画像を生成するものであってよい。

【0144】

又、上記実施形態に係る超音波プローブ200としては、コンベックスプローブ、リニアプローブ、セクタプローブ、又は三次元プローブ等の任意のものを用いることができる。

【0145】

以上、本発明の具体例を詳細に説明したが、これらは例示にすぎず、請求の範囲を限定するものではない。請求の範囲に記載の技術には、以上に例示した具体例を様々に変形、変更したものが含まれる。

10

【産業上の利用可能性】

【0146】

本開示に係る超音波診断装置の受信ビームフォーマによれば、ダイナミック受信ビームフォーミング方式に伴う受信信号の時間的歪を抑制することができる。

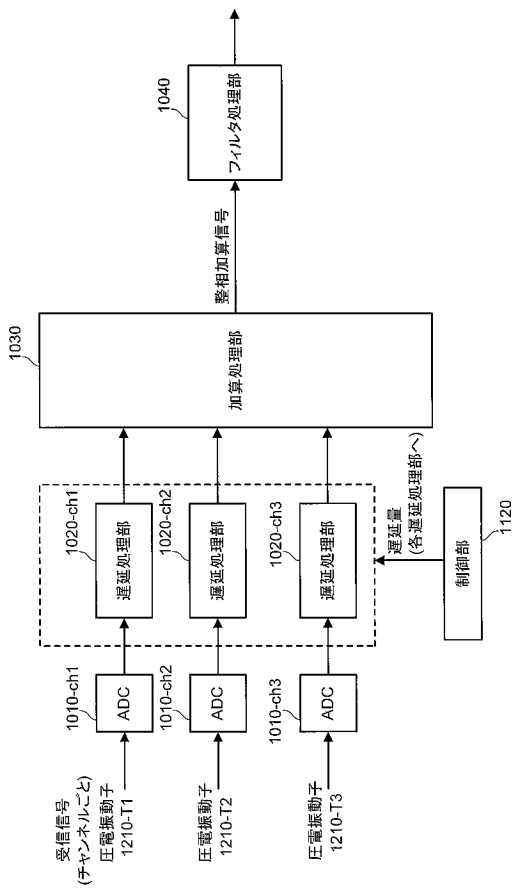
【符号の説明】

【0147】

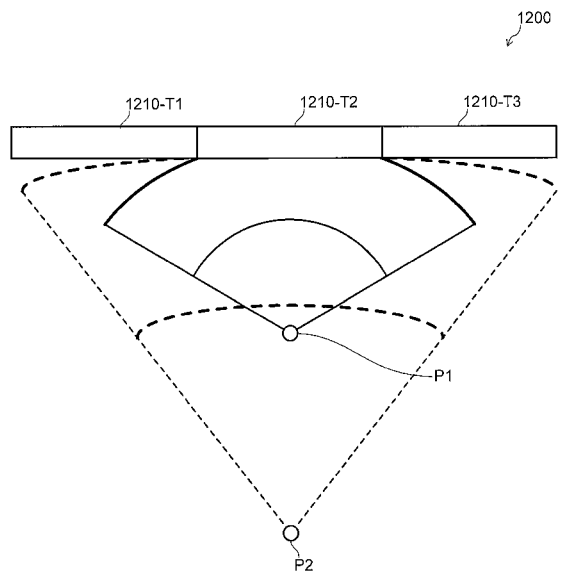
1	超音波診断装置	
10	AD変換部	20
20	遅延処理部	
20a	メモリ	
20b	メモリ	
20c	メモリ	
20d	メモリ	
20e	選択回路	
20f	切替回路	
20g	メモリ	
20h	乗算器	
20i	キャッシュメモリ	30
20j	読み出し制御部	
30	加算処理部	
30a、30b	チャンネル加算部	
30aa	第1位相加算部	
30ab	第2位相加算部	
30ac	第3位相加算部	
40	フィルタ処理部	
40a~40g	乗算器	
40t	加算器	
50	フィルタ入力選択部	40
Da	サンプルデータ	
Db	加算サンプル(整相加算信号)	
Dc	出力信号	
100	装置本体	
110	送信処理部	
120	受信処理部	
130	制御部	
140	画像生成部	
150	表示部	
160	操作入力部	50

- 200 プローブ
- 210 圧電振動子
- 300 処理装置
- 310 読み取り回路
- 320 プロセッサ
- 330 メモリ
- 340 表示回路

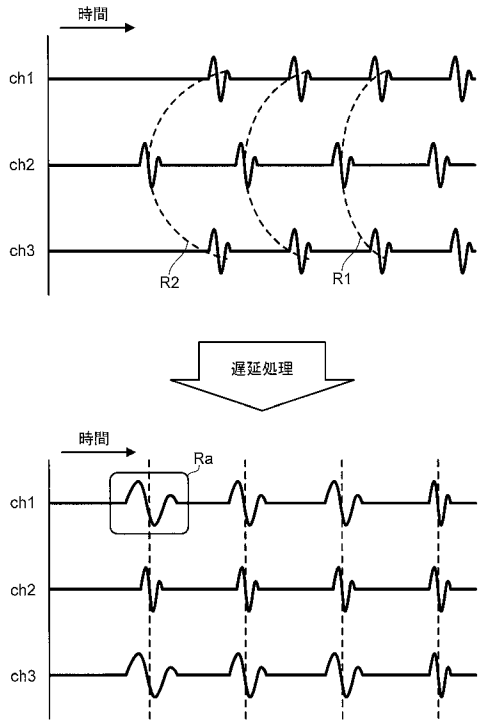
【 図 1 】



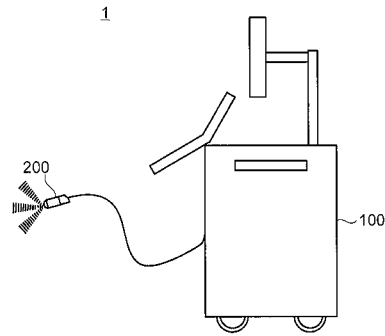
【 図 2 】



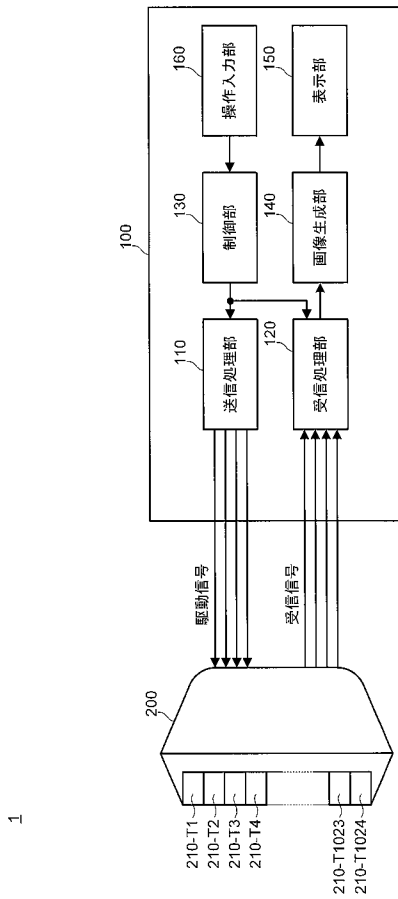
【 図 3 】



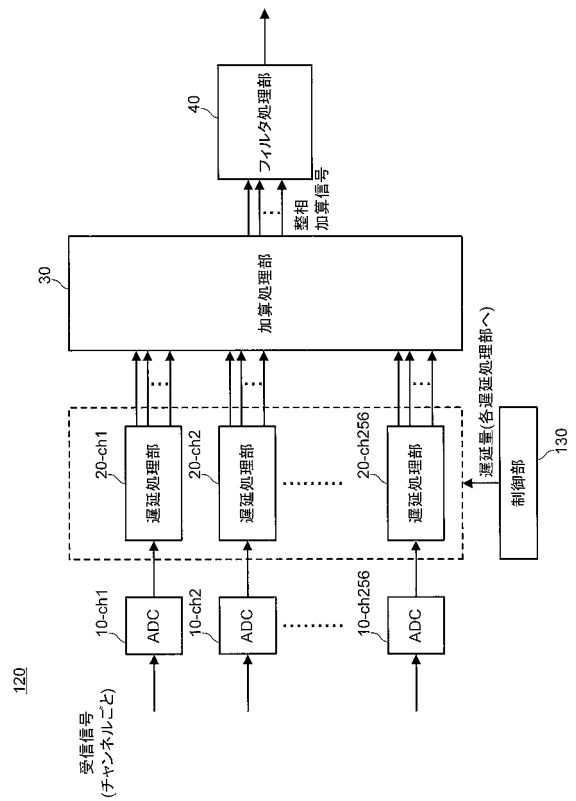
【 図 4 】



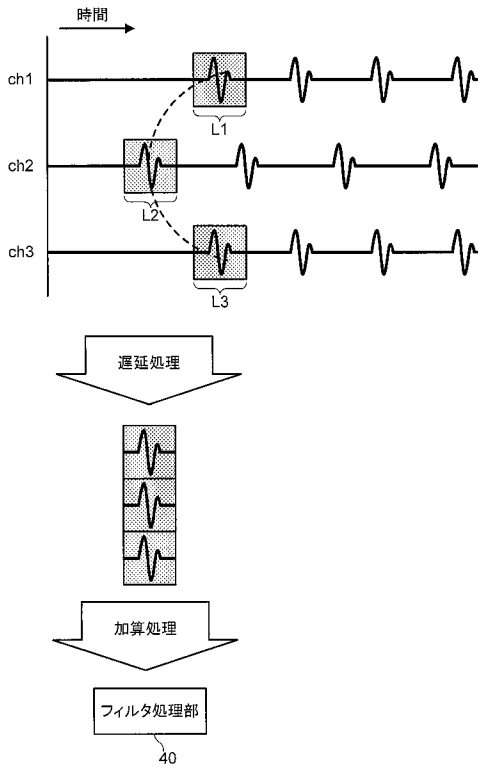
【 図 5 】



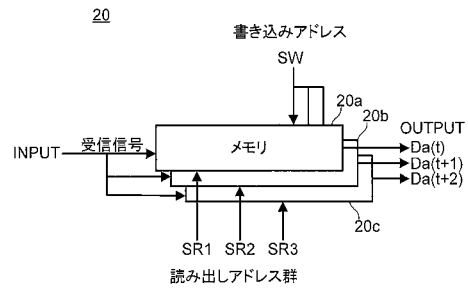
【 図 6 】



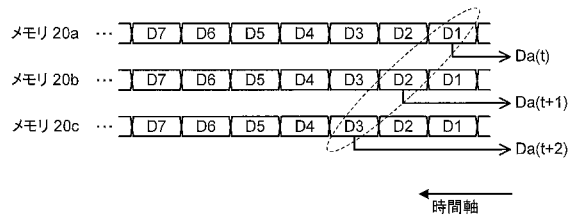
【 図 7 】



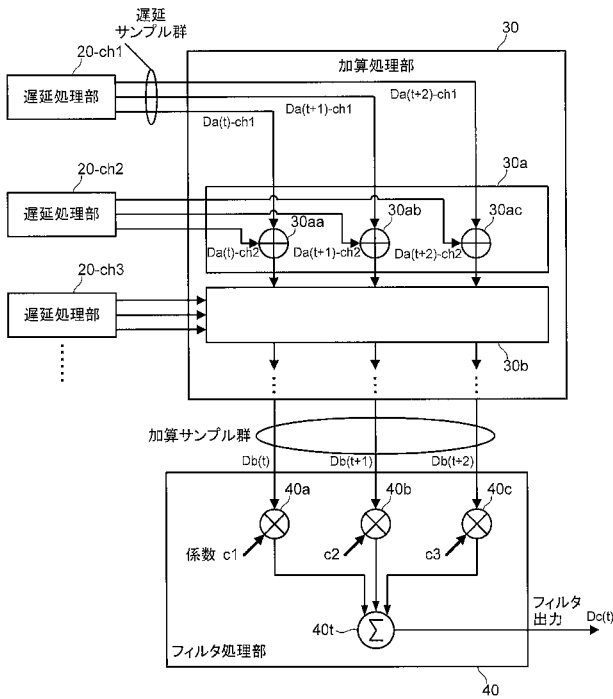
【 図 8 A 】



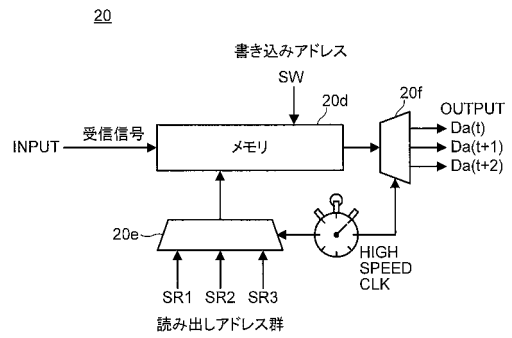
【 図 8 B 】



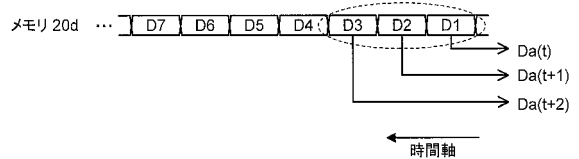
【 図 9 】



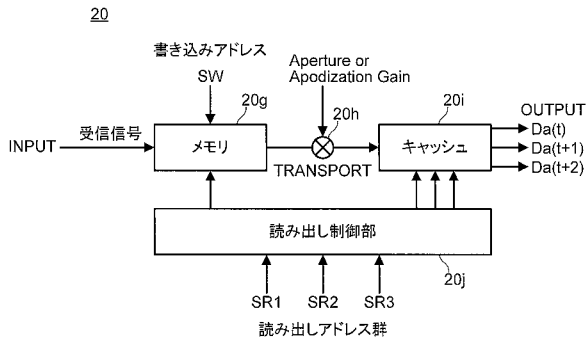
【 図 10 A 】



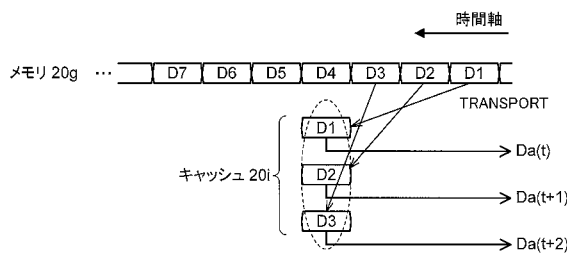
【 図 10 B 】



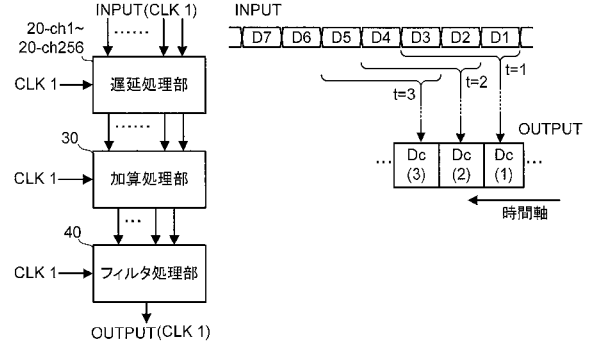
【図11A】



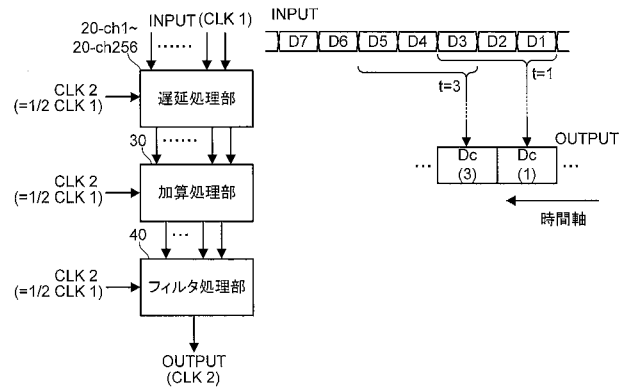
【図11B】



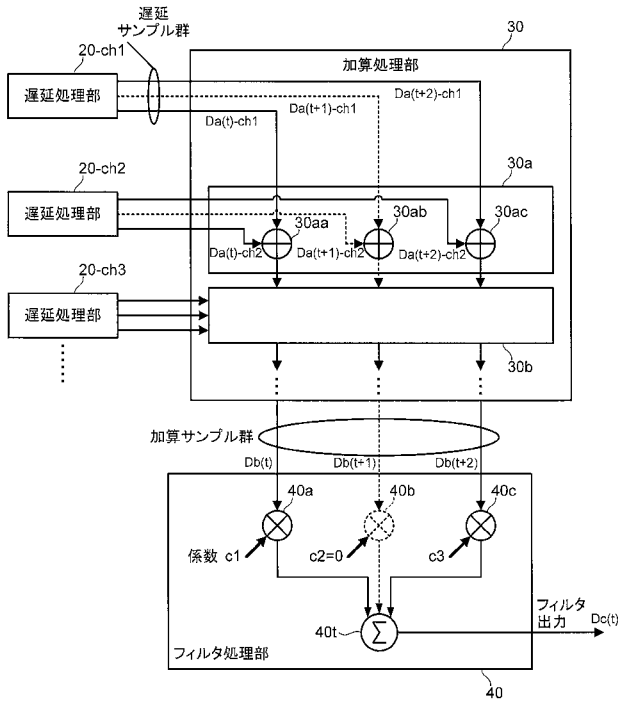
【図12A】



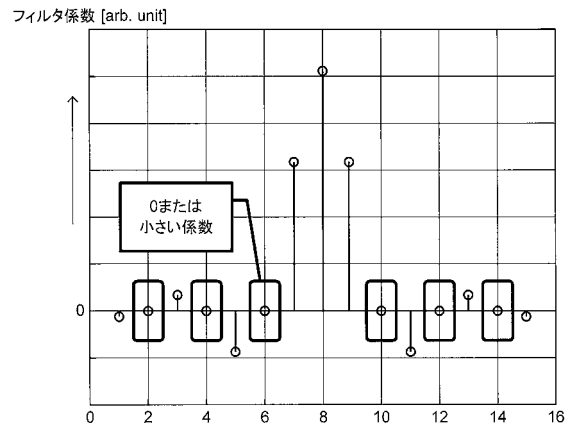
【図12B】



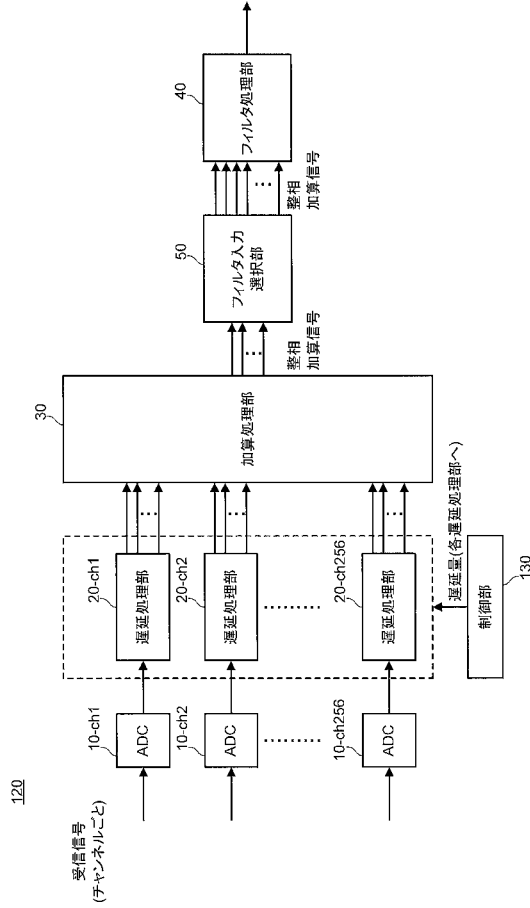
【図13】



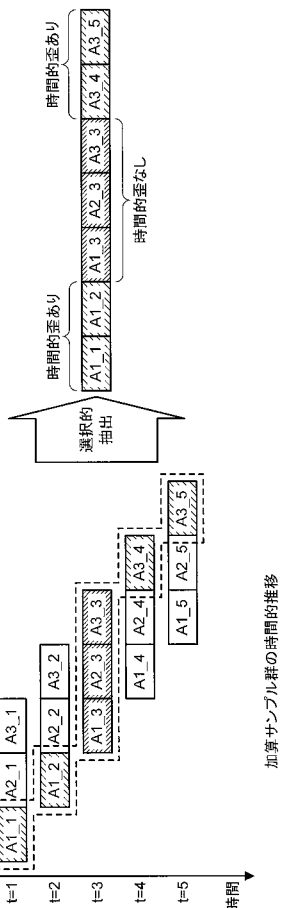
【図14】



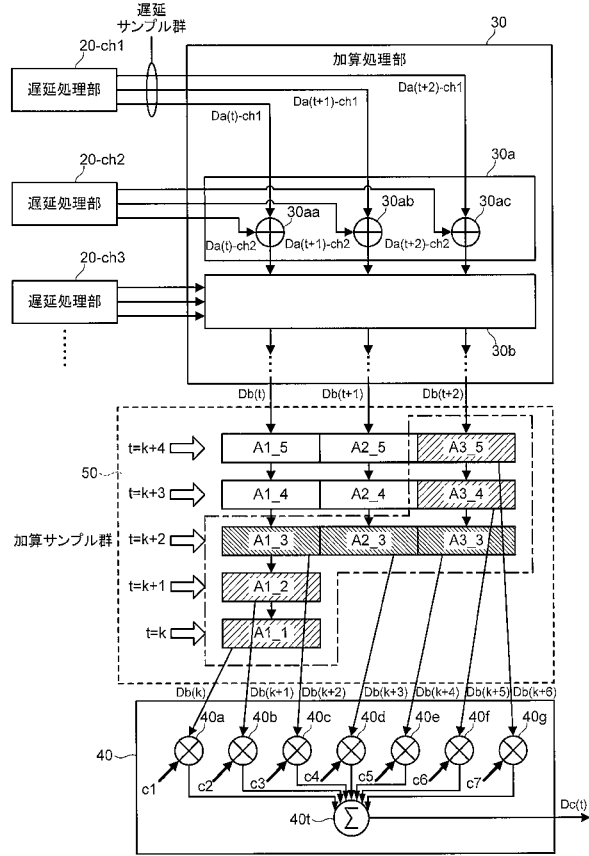
【 図 1 5 】



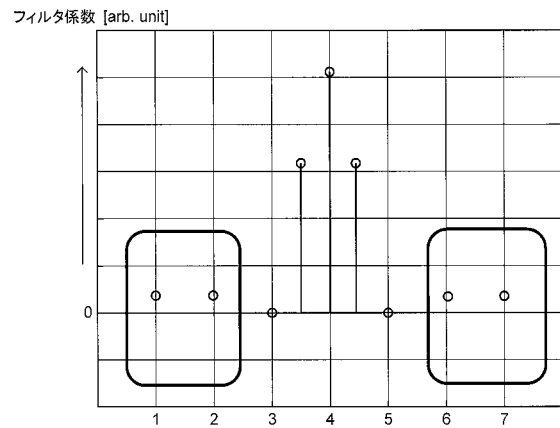
【 図 1 7 】



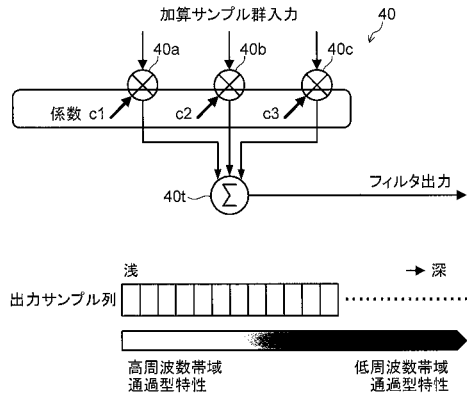
【 図 1 6 】



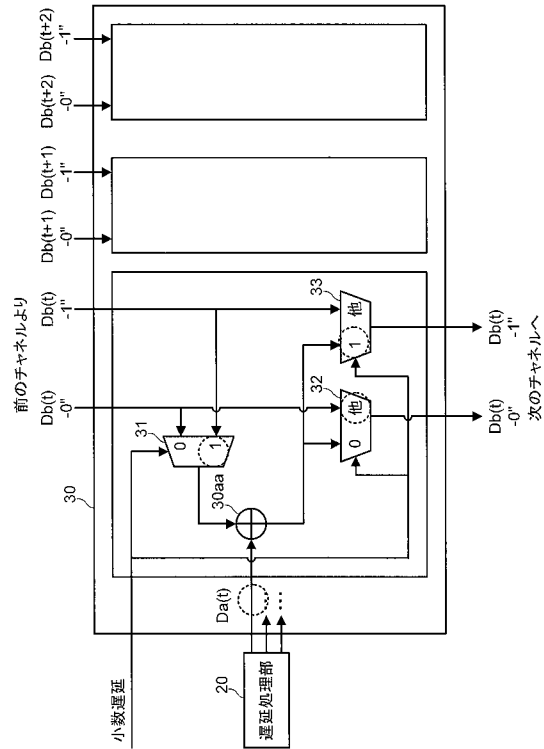
【 図 1 8 】



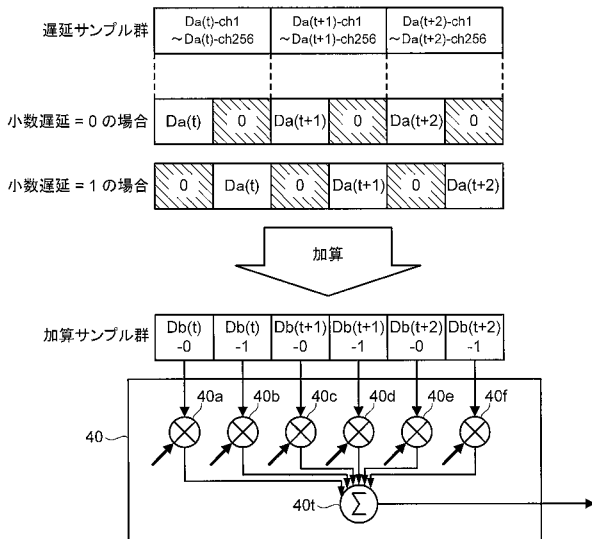
【 図 1 9 】



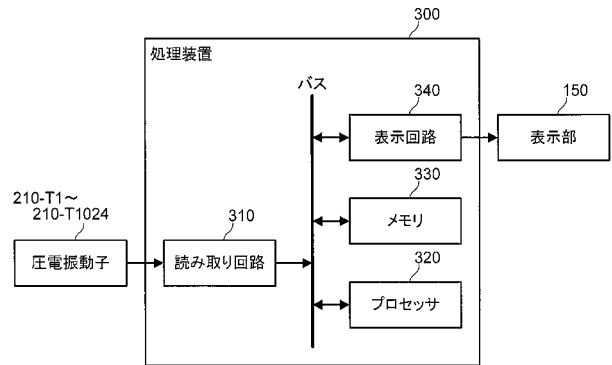
【 図 2 0 】



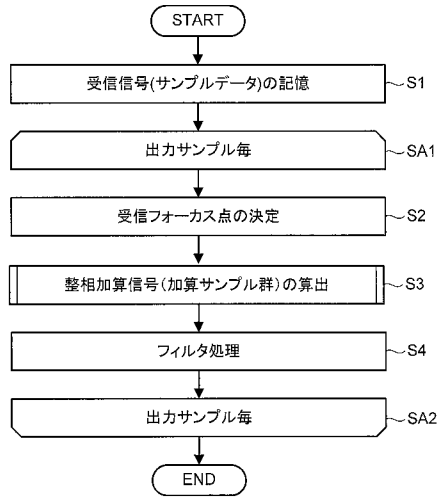
【 図 2 1 】



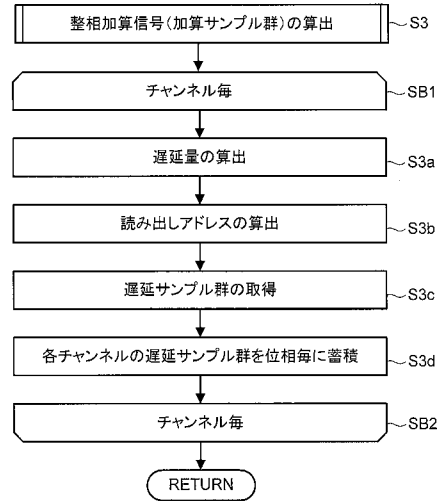
【 図 2 2 】



【 図 2 3 】



【 図 2 4 】



专利名称(译)	超声波诊断装置的接收波束形成器和超声波诊断装置的接收处理程序		
公开(公告)号	JP2020062280A	公开(公告)日	2020-04-23
申请号	JP2018196623	申请日	2018-10-18
[标]申请(专利权)人(译)	柯尼卡株式会社		
申请(专利权)人(译)	柯尼卡美能达有限公司		
[标]发明人	國田政志		
发明人	國田 政志		
IPC分类号	A61B8/14		
FI分类号	A61B8/14		
F-TERM分类号	4C601/EE04 4C601/GB04 4C601/HH30 4C601/JB05 4C601/JB32 4C601/JB45		
代理人(译)	木曾隆		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种超声波诊断设备的接收波束形成器，其能够抑制由于动态接收波束形成系统引起的接收信号的时间失真。解决方案：添加了为每个通道提供的多个AD转换单元10，为每个通道提供的多个延迟处理单元20，以及从多个延迟处理单元20中的每一个输出的采样数据，延迟处理单元20包括用于产生定相加信号的加法处理单元30，并且延迟处理单元20将由两个或更多个样本数据组成的样本组共同地延迟相同的延迟时间，并且将延迟的样本组输出到下一级。单元30将针对样本数据的每个相位从多个延迟处理单元20的每一个输出的样本组相加，并且将针对每个相位的相位加法信号输出至后级的信号处理单元。 [选择图] 图9

