

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2007-195683

(P2007-195683A)

(43) 公開日 平成19年8月9日(2007.8.9)

(51) Int.Cl.

A61B 8/00 (2006.01)

F I

A61B 8/00

テーマコード (参考)

4C601

審査請求 未請求 請求項の数 10 O L (全 11 頁)

(21) 出願番号 特願2006-16631 (P2006-16631)

(22) 出願日 平成18年1月25日 (2006.1.25)

(71) 出願人 000005821

松下電器産業株式会社

大阪府門真市大字門真1006番地

(74) 代理人 100115107

弁理士 高松 猛

(74) 代理人 100108589

弁理士 市川 利光

(74) 代理人 100119552

弁理士 橋本 公秀

(72) 発明者 佐久間 あゆみ

大阪府門真市大字門真1006番地 松下
電器産業株式会社内Fターム(参考) 4C601 EE11 EE12 EE13 JB60 LL05
LL38

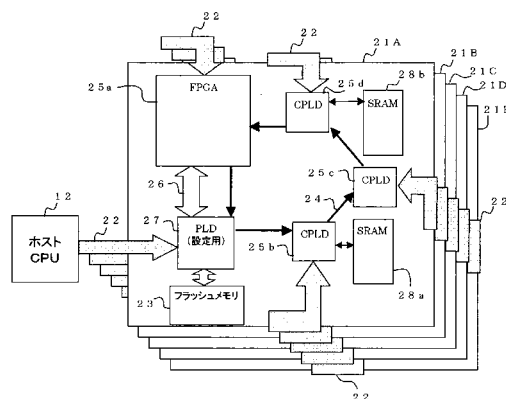
(54) 【発明の名称】 超音波診断装置

(57) 【要約】

【課題】電源を投入してから診断可能な状態になるまでの初期設定時間を短縮できる超音波診断装置を提供する。

【解決手段】LSI集合基板21Aには、FPGA(25a、CPLD25b、25c、25d、PLD27と、SRAM28a、28bと、フラッシュメモリ23が搭載されている。電源が投入されると、ホストCPU12は、ホストCPU自身の初期設定を行う。同時に、初期設定用PLD27は、フラッシュメモリ23から設定データを読み出し、初期設定用PLD自身のレジスタ設定、FPGA25aのコンフィギュレーション、さらにFPGA25a、CPLD25b、25c、25dのレジスタ設定を行う。

【選択図】図2



【特許請求の範囲】

【請求項 1】

被検体からの超音波反射波を利用して、超音波画像データを生成する超音波診断装置であって、

前記被検体内に超音波を送信し前記被検体内で反射した超音波を受信する超音波プローブと、

前記超音波の送受信を制御するとともに、前記超音波画像データの生成処理を行う超音波送受信制御部と、

前記超音波画像データに基づく画像を表示する表示部と、

前記超音波送受信制御部の制御を含む超音波診断装置全体の制御を行うプロセッサと、 10

を備え、
前記超音波送受信制御部は、複数の L S I が搭載された 1 又は複数の L S I 集合基板を含み、

前記 L S I は、読み書き可能な不揮発性記憶媒体に記憶された初期設定データに基づいて、当該 L S I 集合基板に搭載された前記複数の L S I の初期設定を行うための L S I を含み、

前記初期設定を行うための L S I は、超音波診断装置の電源投入時、前記プロセッサの初期設定と並行して、前記複数の L S I の初期設定を行う超音波診断装置。

【請求項 2】

請求項 1 記載の超音波診断装置であって、 20

前記 L S I の初期設定は、前記 L S I のレジスタ設定を含む超音波診断装置。

【請求項 3】

請求項 1 又は 2 記載の超音波診断装置であって、

前記 L S I の初期設定は、前記 L S I のコンフィギュレーションを含む超音波診断装置。

【請求項 4】

請求項 1 ないし 3 のいずれか 1 項記載の超音波診断装置であって、

前記 L S I 集合基板は、その少なくとも 1 つに前記不揮発性記憶媒体を搭載している超音波診断装置。

【請求項 5】

請求項 4 記載の超音波診断装置であって、 30

前記 L S I 集合基板は、搭載された前記 L S I の前記初期設定データを記憶する前記不揮発性記憶媒体をそれぞれ搭載している超音波診断装置。

【請求項 6】

請求項 4 記載の超音波診断装置であって、

前記 L S I 集合基板のいずれか 1 つが、前記不揮発性記憶媒体を搭載している超音波診断装置。

【請求項 7】

請求項 1 ないし 6 のいずれか 1 項記載の超音波診断装置であって、

前記プロセッサは、超音波診断装置の電源遮断に際して、前記 L S I の設定データを取得し、前記不揮発性記憶媒体に前記初期設定データとして記憶する超音波診断装置。 40

【請求項 8】

請求項 1 ないし 7 のいずれか 1 項記載の超音波診断装置であって、

前記 L S I 集合基板は、前記初期設定を行うための L S I と他の L S I とを接続するシリアルバスを備え、

前記不揮発性記憶媒体に記憶された前記初期設定データは、前記シリアルバスを介して前記他の L S I に伝送される超音波診断装置。

【請求項 9】

請求項 1 ないし 7 のいずれか 1 項記載の超音波診断装置であって、

前記 L S I 集合基板は、前記初期設定を行うための L S I と他の L S I とを接続するパ 50

ラレルバスを備え、

前記不揮発性記憶媒体に記憶された前記初期設定データは、前記パラレルバスを介して前記他のLSIに伝送される超音波診断装置。

【請求項10】

請求項1ないし7のいずれか1項記載の超音波診断装置であって、

前記LSIは、コンフィギュレーションを必要とするLSIを含み、

前記LSI集合基板は、前記初期設定を行うためのLSIと前記コンフィギュレーションを必要とするLSIとを接続する専用バスを備え、

前記不揮発性記憶媒体に記憶されたコンフィギュレーションデータは、前記専用バスを介して前記コンフィギュレーションを必要とするLSIに伝送される超音波診断装置。

10

【発明の詳細な説明】

【技術分野】

【0001】

本発明は、被検体からの超音波反射波を利用して、超音波画像データを生成する超音波診断装置であって、複数のLSIが搭載されたLSI集合基板を備える超音波診断装置に関する。

【背景技術】

【0002】

超音波診断装置は、被検体からの超音波反射波を利用して、超音波画像データを生成するものであり、例えば、図1に示す構成を有する。図1の超音波診断装置は、超音波送受信制御部11、ホストCPU12、超音波プローブ13、操作パネル14、表示装置15を含んで構成される。

20

【0003】

超音波送受信制御部11は、超音波プローブ13からの超音波の送受信を制御するとともに、超音波プローブ13から反射超音波に基づく電気信号を受信し、超音波画像データの生成処理を行うものである。超音波送受信制御部11は、複数のLSIが搭載された1又は複数のLSI集合基板を含んで構成される。

【0004】

図7に、超音波送受信制御部11の従来の構成例を示す。図7の超音波送受信制御部11は、複数のLSI集合基板21A、21B、21C、21D、21Eを含んで構成され、それぞれの基板には、複数の下記のLSIが搭載される。LSI集合基板21Aには、プログラマブルデバイスであるFPGA（フィールド・プログラマブル・ゲートアレイ）25a、CPLD（コンプレックスプログラマブルロジックデバイス）25b、25c、25d、PLD（プログラマブル・ロジック・デバイス）27と、SRAM28a、28bが搭載されている。図示は省略してあるが、LSI集合基板21B～21Eにも、同様のプログラマブルデバイスとSRAMが搭載されている。LSI集合基板21A～21Eに搭載されたプログラマブルデバイスは、ホストバス22に接続され、互いに及びホストCPUとの間でデータの送受信が可能となっている。

30

【0005】

CPLD25bは、SRAM28aと基板21A内で接続され、CPLD25dは、SRAM28bと基板21A内で接続されているとともに、必要に応じて、プログラマブルデバイス間も基板21A内で接続されている（接続線は省略）。また、LSI集合基板21B、21C、21D、21Eにも実現しようとする機能に応じたLSIが搭載され、互いに接続されている。

40

【0006】

LSI集合基板21A～21Eに搭載されたプログラマブルデバイスは、初期設定が必要である。すなわち、FPGA25aは、コンフィギュレーションが必要であるとともにレジスタの初期設定が必要である。また、CPLD25b、25c、25d、及びPLD27は、レジスタの初期設定が必要である。PLD27は、FPGA25aのコンフィギュレーションを行う機能を有しており、FPGA25aと基板21A内のパラレルバス2

50

6によって接続されている。

【0007】

このように構成された超音波送受信制御部11は、超音波診断装置の電源投入時に、ホストCPU12によって初期設定される。具体的には、ホストCPU12が図示しない記憶装置から初期設定データを読み出し、ホストバス22を介してプログラマブルデバイスのレジスタ設定を行う。また、FPGA25aのコンフィギュレーションデータは、PLD27に送り、PLD27は、パラレルバス26を介してFPGA25aのコンフィギュレーションを行う。

【0008】

図8に、図7に記載されたホストCPU12の、電源投入時の初期化処理の動作フローを示す。図1に示す構成の超音波診断装置の電源が投入されると、ホストCPU12は、ステップS401で、ホストCPU自身の初期設定を行う。次いで、ステップS402で、LSI集合基板21A～21Eに搭載されたプログラマブルデバイスのレジスタ設定を行う。レジスタ設定に際して、ホストCPU12は、図示しないメモリからプログラマブルデバイスのレジスタに設定すべきデータを読み出し、ホストバス22を介してそれぞれのプログラマブルデバイスに送る。続いて、ステップS403で、FPGA25aのコンフィギュレーションデータを図示しないメモリから読み出し、PLD27に送り、ホストCPUの初期化処理を終了する。 10

【0009】

図9に、図7に示す超音波送受信制御部を有する従来の超音波診断装置における初期化動作のタイムチャートを示す。時刻 t_{10} で超音波診断装置の電源が投入されると、ホストCPU12が起動され、時刻 t_{11} までホストCPU自身の初期設定を行う（時間 T_{10} ）。次いで、ホストCPU12は、時刻 t_{12} までプログラマブルデバイスのレジスタ設定を行う（時間 T_{11} ）。そして、PLD27により、時刻 t_{13} までFPGA25aのコンフィギュレーションを行う（時間 T_{12} ）。したがって、超音波診断装置の電源が投入された後初期化が終了までは、 $T_{10} + T_{11} + T_{12}$ の時間が必要となる。すなわち、従来の超音波診断装置においては、電源投入後の起動処理が直列的であるため、電源を投入してから診断が可能な状態になるまでの時間が長い。 20

【0010】

また、複数の汎用LSIの初期化時に、処理時間の短縮を図るものとして、特許文献1に記載された技術がある。特許文献1に記載されたものは、同一の初期化データを設定する場合に、初期化データを設定すべき複数の汎用LSIのレジスタを同時に指定して処理時間の短縮を図るものである。しかし、この技術は、複数のLSIに同一のデータを設定する場合にしか適用できない。 30

【0011】

【特許文献1】特開平10-333783号公報

【発明の開示】

【発明が解決しようとする課題】

【0012】

本発明は、上記事情に鑑みなされたもので、電源を投入してから診断可能な状態になるまでの初期設定時間を短縮できる超音波診断装置を提供することを目的とする。 40

【課題を解決するための手段】

【0013】

本発明の超音波診断装置は、被検体からの超音波反射波を利用して、超音波画像データを生成する超音波診断装置であって、前記被検体内に超音波を送信し前記被検体内で反射した超音波を受信する超音波プローブと、前記超音波の送受信を制御するとともに、前記超音波画像データの生成処理を行う超音波送受信制御部と、前記超音波画像データに基づく画像を表示する表示部と、前記超音波送受信制御部の制御を含む超音波診断装置全体の制御を行うプロセッサと、を備え、前記超音波送受信制御部は、複数のLSIが搭載された1又は複数のLSI集合基板を含み、前記LSIは、読み書き可能な不揮発性記憶媒体 50

に記憶された初期設定データに基づいて、当該 L S I 集合基板に搭載された前記複数の L S I の初期設定を行うための L S I を含み、前記初期設定を行うための L S I は、超音波診断装置の電源投入時、前記プロセッサの初期設定と並行して、前記複数の L S I の初期設定を行うものである。

【0014】

本発明によれば、電源を投入してから診断可能な状態になるまでの初期設定時間を短縮できる。なお、ここでの電源投入は、スリープ状態からの復帰も含んでおり、超音波診断装置がスリープモードから通常モードに復帰させるまでの時間、初期設定用データを変更した場合に診断可能な状態になるまでの時間を短縮することができる。

【0015】

本発明の超音波診断装置は、前記 L S I の初期設定が、前記 L S I のレジスタ設定を含むものを含む。

【0016】

本発明の超音波診断装置は、前記 L S I の初期設定が、前記 L S I のコンフィギュレーションを含むものを含む。

【0017】

本発明の超音波診断装置は、前記 L S I 集合基板が、その少なくとも 1 つに前記不揮発性記憶媒体を搭載しているものを含む。

【0018】

本発明の超音波診断装置は、前記 L S I 集合基板が、搭載された前記 L S I の前記初期設定データを記憶する前記不揮発性記憶媒体をそれぞれ搭載しているものを含む。本発明によれば、初期設定データの転送を L S I 基板間で行う必要がなくなり、初期化時間の短縮を図ることができる。特に、L S I 集合基板及び超音波送受信制御部の規模が大きくなった場合に効果が大きい。

【0019】

本発明の超音波診断装置は、前記 L S I 集合基板のいずれか 1 つが、記不揮発性記憶媒体を搭載しているものを含む。本発明によれば、不揮発性記憶媒体の数を減少させることができ、前記 L S I 基板の配置スペースの削減が可能となる。

【0020】

本発明の超音波診断装置は、前記プロセッサが、超音波診断装置の電源遮断に際して、前記 L S I の設定データを取得し、前記不揮発性記憶媒体に前記初期設定データとして記憶するものを含む。本発明によれば、超音波診断装置が電源遮断時の設定情報を保持できるので、初期設定用データの変更を保持することができ、超音波診断装置を最適な状態で起動することができる。なお、ここでの電源遮断は、動作状態からスリープ状態への移行も含んでおり、スリープ状態からの復帰時にも、初期設定用データが変更した状態で起動することができる。

【0021】

本発明の超音波診断装置は、前記 L S I 集合基板が、前記初期設定を行うための L S I と他の L S I とを接続するシリアルバスを備え、前記不揮発性記憶媒体に記憶された前記初期設定データが、前記シリアルバスを介して前記他の L S I に伝送されるものを含む。本発明によれば、L S I 集合基板の配置スペースの削減が可能となる。

【0022】

本発明の超音波診断装置は、前記 L S I 集合基板が、前記初期設定を行うための L S I と他の L S I とを接続するパラレルバスを備え、前記不揮発性記憶媒体に記憶された前記初期設定データが、前記パラレルバスを介して前記他の L S I に伝送されるものを含む。本発明によれば、L S I 集合基板への初期設定時間をさらに短縮することができる。

【0023】

本発明の超音波診断装置は、前記 L S I が、コンフィギュレーションを必要とする L S I を含み、前記 L S I 集合基板が、前記初期設定を行うための L S I と前記コンフィギュレーションを必要とする L S I とを接続する専用バスを備え、前記不揮発性記憶媒体に記

10

20

30

40

50

憶されたコンフィギュレーションデータが、前記専用バスを介して前記コンフィギュレーションを必要とするLSIに伝送されるものを含む。本発明によれば、LSI集合基板への初期設定時間をさらに短縮することができる。

【発明の効果】

【0024】

以上のとおり、本発明の超音波診断装置は、電源を投入してから診断可能な状態になるまでの初期設定時間を短縮することができる。

【発明を実施するための最良の形態】

【0025】

以下、本発明の実施の形態について、図面を用いて説明する。

10

【0026】

図1に、本発明の実施の形態の超音波診断装置の概略構成を示す。図1の超音波診断装置は、超音波送受信制御部11、ホストCPU12、超音波プローブ13、操作パネル14、表示装置15を含んで構成される。

【0027】

超音波プローブ13は、超音波送受信制御部11からの送信信号を超音波に変換して被検体内に送信し、被検体内で反射した超音波を受信し、電気信号に変換して超音波送受信制御部11に送るものである。超音波プローブ13内には複数の圧電変換素子（図示せず）が配置され、圧電変換素子によって送信信号から超音波への変換、及び超音波から電気信号への変換が行われる。

20

【0028】

超音波送受信制御部11は、超音波プローブ13からの超音波の送受信を制御するとともに、超音波プローブ13から反射超音波に基づく電気信号を受信し、超音波画像データの生成処理を行うものである。超音波送受信制御部11は、複数のLSIが搭載された1又は複数のLSI集合基板を含んで構成される。

【0029】

表示部15は、超音波送受信制御部11で生成された超音波画像データに基づく画像を含む各種画像を表示するものであり、CRTディスプレイ、LCDディスプレイ等で構成される。

【0030】

ホストCPU12は、図示しない記憶部に記憶されたプログラム及びデータにしたがった処理を行うプロセッサであり、超音波送受信制御部11の制御を含む超音波診断装置全体の制御を行うデータ処理部としての機能を有する。

30

【0031】

操作部14は、多数のキーやパドルスイッチ、ボリューム等の操作部材を有しており、各操作部材の状態がホストCPU12に入力される。なお、超音波診断装置は、超音波画像データを蓄積するファイル装置等他の要素を備えているが、記載を省略している。

【0032】

図2に、本発明の実施の形態の超音波診断装置における超音波送受信制御部11の概略構成を示す。図2の超音波送受信制御部11は、従来のもと同様、複数のLSI集合基板21A、21B、21C、21D、21Eを含んで構成され、それぞれの基板には、複数のLSIが搭載される。LSI集合基板21Aには、プログラマブルデバイスであるFPGA（フィールド・プログラマブル・ゲートアレイ）25a、CPLD（コンプレックスプログラマブルロジックデバイス）25b、25c、25dで示される複数のLSIと、PLD（プログラマブル・ロジック・デバイス）27と、SRAM28a、28bと、読み書き可能な不揮発性記憶媒体であるフラッシュメモリ23が搭載されている。図示は省略してあるが、LSI集合基板21B～21Eにも、同様のプログラマブルデバイスとSRAMとフラッシュメモリが搭載されている。LSI集合基板21A～21Eに搭載された各々のプログラマブルデバイスは、ホストバス22に接続され、互いに及びホストCPU12との間でデータの送受信が可能となっている。

40

50

【0033】

L S I 集合基板 2 1 A ~ 2 1 E に搭載されたプログラマブルデバイスの機能、ホストバス 2 2 との接続関係等は、初期設定に関するものを除いて図 7 に示すものと同様であるので、説明を省略する。

【0034】

これらのプログラマブルデバイスは、初期設定が必要である。すなわち、F P G A 2 5 a は、コンフィギュレーションが必要であるとともにレジスタの初期設定が必要である。また、C P L D 2 5 b、2 5 c、2 5 d、及び P L D 2 7 は、レジスタの初期設定が必要である。P L D 2 7 は、F P G A 2 5 a のコンフィギュレーションを行う機能を有しており、F P G A 2 5 a と基板 2 1 A 内のパラレルバス 2 6 によって接続されている。また、F P G A 2 5 a、C P L D 2 5 b、2 5 c、2 5 d のレジスタ設定を行う機能を有しており、初期設定用バス 2 4 を介して、F P G A 2 5 a、C P L D 2 5 b、2 5 c、2 5 d と接続されている。初期設定用バス 2 4 は、シリアルバスである。フラッシュメモリ 2 3 は、初期設定データを記憶するものであり、P L D 2 7 と接続されている。

10

【0035】

次に、本実施の形態の超音波診断装置の初期化処理について説明する。超音波診断装置の電源投入時、ホスト C P U 1 2 は自身の初期設定を行う。また、L S I 集合基板 2 1 A ~ 2 1 E に搭載された P L D 2 7 は、それぞれの L S I 集合基板 2 1 A ~ 2 1 E に搭載された複数の L S I であるプログラマブルデバイスの初期設定を行うための L S I としての設定用 P L D (以下、「初期設定用 P L D」と記述する)である。初期設定用 P L D 2 7 は、プログラマブルデバイスの初期設定を行うためのデータを、フラッシュメモリ 2 3 から読み出して利用する。

20

【0036】

図 3 に、本実施の形態の超音波診断装置のホスト C P U 1 2 の、電源投入時の初期化処理の動作フローを示し、図 4 に、本実施の形態の超音波診断装置の初期設定用 P L D 2 7 の、電源投入時の初期化処理の動作フローを示す。

【0037】

本実施の形態の超音波診断装置の電源が投入されると、ホスト C P U 1 2 は、ステップ S 1 0 1 で、ホスト C P U 自身の初期設定を行い、初期化処理を終了する。また、初期設定用 P L D 2 7 は、ステップ S 2 0 1 で、フラッシュメモリ 2 3 から設定データを読み出し、初期設定用 P L D 自身のレジスタ設定を行う。次いで、フラッシュメモリ 2 3 から F P G A 2 5 a のコンフィギュレーションデータを図示しないメモリから読み出し、パラレルバス 2 6 を介して F P G A 2 5 a のコンフィギュレーションを行い (ステップ S 2 0 2)、さらに F P G A 2 5 a、C P L D 2 5 b、2 5 c、2 5 d のレジスタ設定データをフラッシュメモリ 2 3 から読み出し、初期設定用バス 2 4 を介して F P G A 2 5 a、C P L D 2 5 b、2 5 c、2 5 d のレジスタ設定を行う (ステップ S 2 0 3)。なお、ステップ S 2 0 2 とステップ S 2 0 3 は、順序が逆でもよい。すなわち、レジスタ設定を先に行い、コンフィギュレーションを後でおこなってもよい。

30

【0038】

図 3 に示す動作、及び図 4 に示す動作は並行して行われる。図 5 に、本実施の形態の超音波診断装置における初期化動作のタイムチャートを示す。時刻 t_0 で超音波診断装置の電源が投入されると、ホスト C P U 1 2 が起動され、時刻 t_3 までホスト C P U 自身の初期設定を行う (時間 T_0)。また、同時に設定用 P L D 2 7 は、時刻 t_0 から時刻 t_1 まで F P G A 2 5 a のコンフィギュレーションを行う (時間 T_1)。次いで、時刻 t_2 までプログラマブルデバイスのレジスタ設定を行う (時間 T_2)。

40

【0039】

図 5 に示すように、 $T_0 > T_1 + T_2$ である場合、超音波診断装置の電源が投入された後 T_0 経過後、初期化が終了する。L S I 集合基板 2 1 A ~ 2 1 E に搭載されたプログラマブルデバイスの数が多く、 $T_0 < T_1 + T_2$ である場合でも、ホスト C P U 1 2 自身の初期設定とプログラマブルデバイスの初期設定が並行して行われるので、超音波診断装置

50

の初期化処理時間は従来のもより短縮でき、診断動作を早く開始できる。

【0040】

本実施の形態の超音波診断装置の初期設定データは、読み書き可能な不揮発性記憶媒体であるフラッシュメモリ23に記憶されるので、超音波診断装置の動作中に初期設定データの変更が可能である。具体的には、本実施の形態の超音波診断装置の電源遮断時に、LSI集合基板21A～21Eに搭載されたプログラマブルデバイスの設定データを取得し、フラッシュメモリ23を書き換える。

【0041】

図6に、本発明の実施の形態の超音波診断装置におけるホストCPU12の、電源遮断時の終了処理の動作フローを示す。操作パネル14の操作等により、超音波診断装置の電源遮断が指示されると、ステップS301で、LSI集合基板21A～21Eに搭載されたプログラマブルデバイスの設定データを読み込む。具体的には、ホストバス22を介してそれぞれのプログラマブルデバイスの設定データを読み込む。

10

【0042】

次いで、ステップS302で、読み込んだ設定データをフラッシュメモリ23に書き込む。フラッシュメモリ23への書き込みは、ホストバス22を介して読み込んだ設定データを設定用PLD27に送り、設定用PLD27によって行う。そして、ステップS303で、超音波診断装置の電源を遮断する。

【0043】

したがって、フラッシュメモリ23には超音波診断装置の電源遮断時の設定データが記憶されるので、初期設定用データを最適な状態に変更した場合等に、そのデータを利用して超音波診断装置を最適な状態で起動することができる。

20

【0044】

なお、以上の説明における電源投入及び電源遮断は、プロセッサのいわゆるスリープ状態からの復帰、及びスリープ状態への移行を含む。スリープ状態のとき、LSI集合基板は電源供給がされていても遮断されていてもよい。

【0045】

以上の説明では、超音波送受信制御部11が、5枚のLSI集合基板21A～21Eを含むものとして説明したが、1枚のLSI集合基板からなるものでもよいし、さらに多くのLSI集合基板を有するものでもよい。また、初期設定用データを記憶するフラッシュメモリ23を全てのLSI集合基板21A～21Eに設けたが、1つの基板又は一部の複数基板にのみ設けてもよい。この場合、フラッシュメモリ23が設けられていない基板の初期設定用PLD27は、ホストバス22を介してフラッシュメモリ23が設けられている基板の初期設定用PLD27から初期設定用データを取得する。

30

【0046】

一部のLSI集合基板にフラッシュメモリ23を設けることにより、LSI集合基板の配置スペースの削減が可能となる。一方、全てのLSI集合基板にフラッシュメモリ23を設けると、初期設定データの転送をLSI基板間で行う必要がなくなり、初期化時間の短縮を図ることができる。特に、LSI集合基板及び超音波送受信制御部の規模が大きくなった場合に効果が大きい。

40

【0047】

また、LSI集合基板21A～21Eの初期設定用バス24として、シリアルバスを利用したがパラレルバスでもよい。パラレルバスを利用することにより、基板内の配置スペースが増加するものの、さらに設定時間の短縮が可能となる。

【0048】

また、初期設定用PLD27とFPGA25aとは、パラレルバス26によって接続され、このパラレルバス26を介してコンフィギュレーションを行うものとしたが、パラレルバス26を省略して、初期設定用バス24を介してコンフィギュレーションデータを転送してもよい。このように専用のパラレルバス26を設けることにより、LSI集合基板への初期設定時間を短縮できるが、省略した場合は、LSI集合基板の配置スペースの削

50

減が可能となる。

【産業上の利用可能性】

【0049】

以上のように、本発明は、超音波診断装置全体の制御を行うプロセッサの初期設定と、L S I 集合基板に搭載された L S I の初期設定を並行して行うものであり、電源を投入してから診断可能な状態になるまでの初期設定時間を短縮できる超音波診断装置等として有用である。

【図面の簡単な説明】

【0050】

【図1】本発明の実施の形態の超音波診断装置の概略構成を示す図

10

【図2】本発明の実施の形態の超音波診断装置における超音波送受信制御部の構成例を示す図

【図3】本発明の実施の形態の超音波診断装置におけるホストCPUの、電源投入時の初期化処理の動作フローを示す図

【図4】本発明の実施の形態の超音波診断装置における設定用PLDの、電源投入時の初期化処理の動作フローを示す図

【図5】本発明の実施の形態の超音波診断装置における初期化動作のタイムチャート

【図6】本発明の実施の形態の超音波診断装置におけるホストCPUの、電源遮断時の終了処理の動作フローを示す図

【図7】従来の超音波診断装置における超音波送受信制御部の構成例を示す図

20

【図8】従来の超音波診断装置におけるホストCPUの、電源投入時の初期化処理の動作フローを示す図

【図9】従来の超音波診断装置における初期化動作のタイムチャート

【符号の説明】

【0051】

11 超音波送受信制御部

12 ホストCPU

13 超音波プローブ

14 操作部

15 表示部

30

21 超音波制御 L S I 集合基板

22 ホストバス

23 フラッシュメモリ

24 初期設定用バス

25 プログラマブルデバイス超音波制御 L S I 群

25a コンフィギュレーションが必要なプログラマブルデバイスである F P G A (フィールド・プログラマブル・ゲートアレイ)

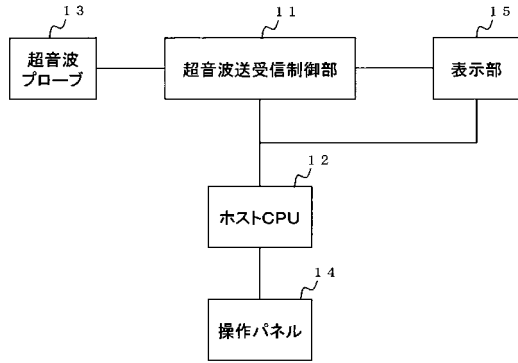
26 パラレルバス

27 初期設定用 P L D

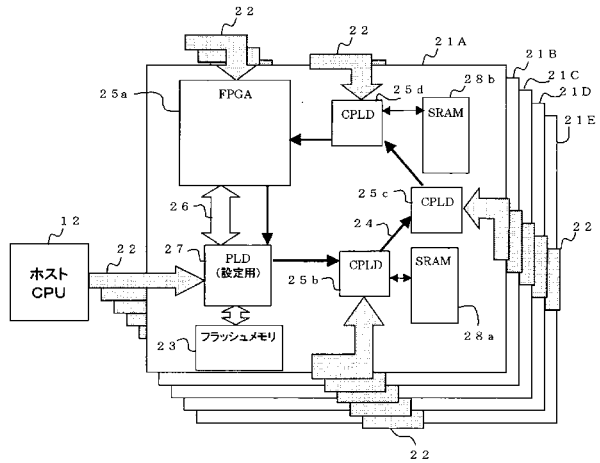
28 S R A M

40

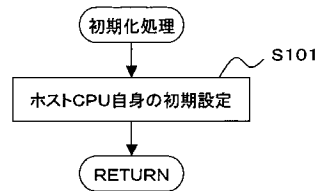
【図 1】



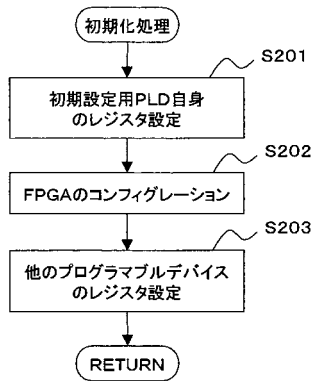
【図 2】



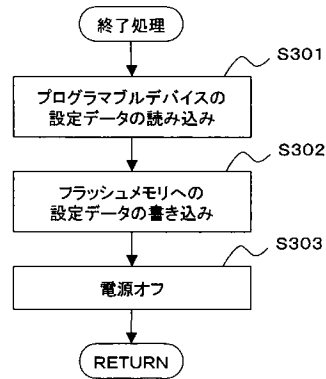
【図 3】



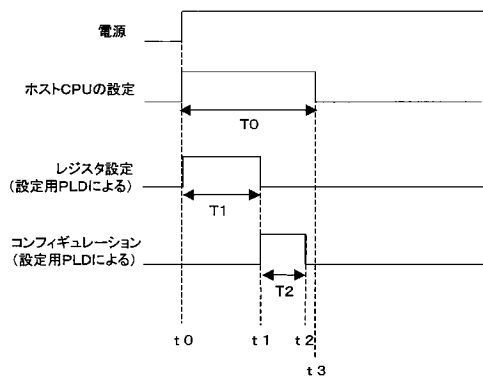
【図 4】



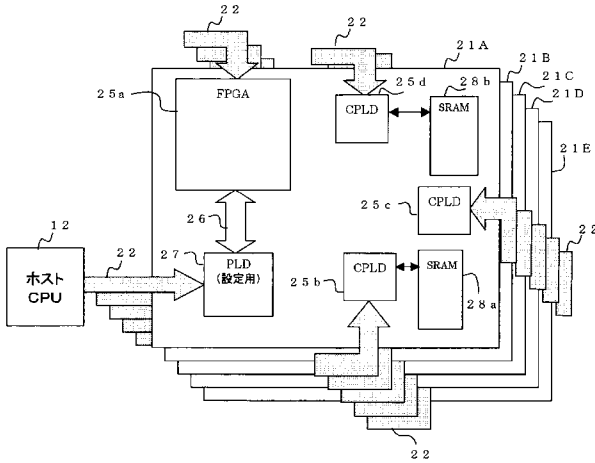
【図 6】



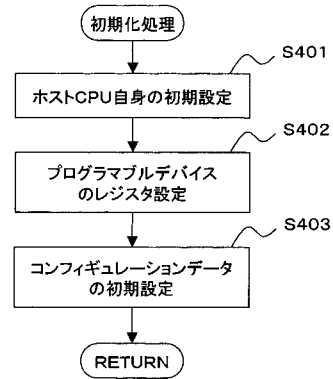
【図 5】



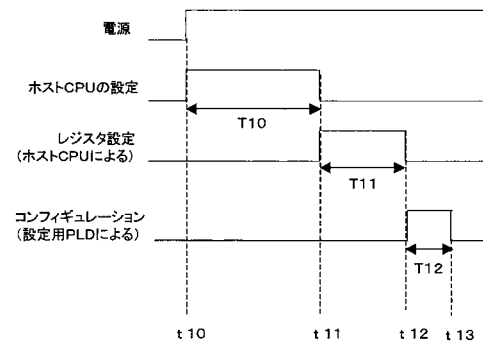
【図 7】



【図 8】



【図 9】



专利名称(译)	超声诊断设备		
公开(公告)号	JP2007195683A	公开(公告)日	2007-08-09
申请号	JP2006016631	申请日	2006-01-25
申请(专利权)人(译)	松下电器产业有限公司		
[标]发明人	佐久間あゆみ		
发明人	佐久間 あゆみ		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C601/EE11 4C601/EE12 4C601/EE13 4C601/JB60 4C601/LL05 4C601/LL38		
代理人(译)	桥本 公秀		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供超声波诊断设备，缩短设备在打开电源后准备好诊断所需的初始设定时间。解决方案：FPGA（现场可编程门阵列）25a，CPLD（复杂可编程逻辑器件）25b，25c和25d，PLD（可编程逻辑器件）27，SRAM 28a和28b以及闪存23安装在集成的LSI上董事会21A。当设备开启时，主CPU 12执行其自身的初始设置。同时，用于初始设置的PLD 27从闪存23读取设置数据，并执行其自身的寄存器设置，FPGA 25a的配置，以及FPGA 25a和CPLD 25b，25c和25d的寄存器设置。Z

