

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-143640

(P2005-143640A)

(43) 公開日 平成17年6月9日(2005.6.9)

(51) Int.Cl.⁷

A 6 1 B 8/00

H 0 3 M 1/12

F I

A 6 1 B 8/00

H 0 3 M 1/12

テーマコード (参考)

4 C 6 0 1

5 J 0 2 2

審査請求 未請求 請求項の数 4 O L (全 9 頁)

(21) 出願番号 特願2003-382578 (P2003-382578)

(22) 出願日 平成15年11月12日 (2003.11.12)

(71) 出願人 594021175

旭化成マイクロシステム株式会社

東京都新宿区西新宿一丁目23番7号

(74) 代理人 100066980

弁理士 森 哲也

(74) 代理人 100075579

弁理士 内藤 嘉昭

(74) 代理人 100103850

弁理士 崔 秀▲てつ▼

(72) 発明者 竹内 誠二

神奈川県厚木市岡田3050番地 旭化成

マイクロシステム株式会社内

Fターム(参考) 4C601 BB07 EE12 EE13 EE14 JB03

JB04 JB05 JB19 JB37

5J022 AA01 BA06 CF01 CF08

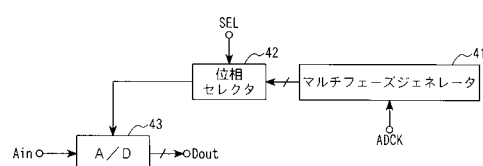
(54) 【発明の名称】 位相調整機能付き A/D コンバータ

(57) 【要約】

【課題】 超音波診断装置に用いた場合に装置の部品点数を削減することのできる位相調整機能付き A/D コンバータを提供する。

【解決手段】 互いに位相の異なる複数のパルスを出力するマルチフェーズジェネレータ41と、マルチフェーズジェネレータ41から出力される複数のパルスについて位相調整のための選択信号SELに応じて1つのパルスを選択して出力する位相セレクタ42と、位相セレクタ42において選択されて出力されたパルスによるタイミングでサンプリング動作し、アナログ信号をデジタル信号に変換するアナログデジタル変換回路(A/D)43と、を1つのチップに収容する。選択信号SELに応じたタイミングでサンプリング動作して、受波素子から入力されるアナログ信号をデジタル信号に変換するので、可変遅延素子やメモリが不要になり、部品点数を削減できる。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

超音波診断装置の探触子から入力されるアナログ信号をディジタル信号に変換する A / D コンバータであって、互いに位相の異なる複数種類のパルス信号を生成するマルチフェーズジェネレータと、前記マルチフェーズジェネレータによって生成される前記複数種類のパルス信号を位相調整信号に応じて選択するセレクタと、前記複数種類のパルス信号のうち前記セレクタによって選択されたパルス信号を用いて前記アナログ信号をディジタル信号に変換する A / D 変換回路と、が 1 チップに形成されてなることを特徴とする位相調整機能付き A / D コンバータ。

【請求項 2】

前記セレクタと前記 A / D 変換回路との組を複数含むことを特徴とする請求項 1 記載の位相調整機能付き A / D コンバータ。

【請求項 3】

超音波診断装置の探触子から入力されるアナログ信号をディジタル信号に変換する A / D コンバータであって、互いに位相の異なる複数種類のパルス信号を生成するマルチフェーズジェネレータと、前記マルチフェーズジェネレータによって生成される前記複数種類のパルス信号を位相調整信号に応じて選択するセレクタと、が 1 チップに形成されてなり、前記複数種類のパルス信号のうち前記セレクタによって選択されたパルス信号を前記探触子から出力し、そのエコーとして前記探触子から入力されるアナログ信号をディジタル信号に変換することを特徴とする位相調整機能付き A / D コンバータ。

【請求項 4】

前記マルチフェーズジェネレータは、互いに位相の異なる複数種類のパルス信号を出力する電圧制御発振器と、この電圧制御発振器の出力の 1 つと基準信号との位相差を検出する位相差検出回路とを含み、前記位相差検出回路によって検出される位相差に応じて前記電圧制御発振器の発振周波数を制御することを特徴とする請求項 1 から 3 のいずれか 1 項に記載の位相調整機能付き A / D コンバータ。

【発明の詳細な説明】

【技術分野】

【0001】

本発明は位相調整機能付き A / D コンバータに関し、特に超音波診断装置に用いて好適な位相調整機能付き A / D コンバータに関する。

【背景技術】

【0002】

一般的な超音波診断装置について、図 6 を参照して説明する。同図に示されている超音波診断装置は、非特許文献 1 に開示されている。同図に示されている超音波診断装置において、送信器 20 から出力されるパルス波は、探触子を介して診断対象に向けて送出される。診断対象からのエコー信号は、同じ探触子によって受信され、受信器 30 に入力される。受信器 30 では、受信信号が増幅され、検波器 40 に送られる。検波器 40 では受信信号についてアナログ信号からディジタル信号への変換が行われる。この検波器 40 から出力されるディジタル信号は、ラインメモリ 50 に記憶される。ラインメモリ 50 に記憶されたデータは、読出されてスキャンコンバージョンメモリ 60 に記憶され、それが読出されてディスプレイ画面 70 等に表示される。

【0003】

ところで、超音波診断装置においては、受信信号について整相加算が行われる。このことについて、図 7 を参照して説明する。同図に示されているように、複数個配列して設けられた受波素子 11 からなる探触子によって、診断対象からのエコーを受信する。診断対象からのエコーの伝搬距離は、その到来方向 θ により、受波素子毎に異なる。したがって、各素子によって受信されるパルスを同じ位相で加算する必要がある。これは整相加算と呼ばれている。この整相加算を実現するには、N 番目から - N 番目までの受波素子のうち、最も初めに到達する N 番目の受波素子でのパルスを最も遅延させ、順にこの遅延量を減

10

20

30

40

50

らす必要がある。

【0004】

つまり、同図に示されている三角形にあたる遅延量を設定する。この遅延量により、すべての受波素子で受信したパルスは同じ位相で加算することができる。いま、 i 番目の受波素子での遅延量を t とすると、幾何学的な関係から、

$$t = \{ (N + i) p \sin \theta \} / c$$

となる。ただし、 p は各素子の間隔、 c は音速である。

【0005】

このような整相加算を実現する方式として、アナログ方式と、ディジタル方式とがある。アナログ方式では、上記のように遅延量を設定した可変遅延素子を介して入力信号を入力しディジタル信号に変換する。例えば、図 8 に示されているように、各受波素子 11 で受波し得られた信号を増幅器 2 で増幅した後に、そのアナログ信号をそのまま遅延線 (DL) 3 に入力する。各遅延線 3 の遅延量を、上記のように設定することにより、適切な遅延時間分、遅れたエコー信号が A/D 変換器 4 でディジタル信号に変換されることになる。こうすることにより、同図中の D1、D2、D3 の各方向から到来する超音波を、C1、C2、C3 それぞれのカーブのように遅延させたディジタル信号に変換することができる。よって、任意の方向から到来する超音波について、整相加算を実現することができる。

【0006】

一方、ディジタル方式では、入力信号をディジタル信号に変換したディジタルデータを順次メモリに記憶しておき、メモリから読出す際に上記のように位相調整する。例えば、図 9 に示されているように、各受波素子で受信した信号を増幅器 2 で増幅し、A/D 変換器 4 でディジタル信号に変換した後、各受波素子に対応するディジタルメモリ 5 に記憶する。そして、各メモリのうち、超音波の到来方向に対応する位置のメモリからデータを読出す。具体的には、同図中の C1 のカーブに対応する位置のメモリからデータを読出し、それらを加算することにより、D1 方向から到来する超音波について、整相加算を実現することができる。同様に、同図中の C2 のカーブに対応する位置のメモリからデータを読出して加算すれば D2 方向から到来する超音波、C3 のカーブに対応する位置のメモリからデータを読出して加算すれば D3 方向から到来する超音波、について整相加算を実現することができる。

【非特許文献 1】伊東正安、望月剛共著「超音波診断装置」コロナ社 2002 年 8 月、p. 76 ~ 80

【発明の開示】

【発明が解決しようとする課題】

【0007】

上述した従来技術では、整相加算を実現する場合に、上述したアナログ方式やディジタル方式を採用している。しかしながら、上述した方式を採用すると、可変遅延素子やメモリが必要になり、超音波診断装置の部品点数が増えるという欠点がある。

本発明は上述した従来技術の欠点を解決するためになされたものであり、その目的は超音波診断装置に用いた場合に上記アナログ方式で用いる可変遅延素子を不要とし、かつ、上記ディジタル方式で用いるメモリを不要とすることで、ハードウェア量を削減することのできる位相調整機能付き A/D コンバータを提供することである。

【課題を解決するための手段】

【0008】

本発明の請求項 1 による位相調整機能付き A/D コンバータは、超音波診断装置の探触子から入力されるアナログ信号をディジタル信号に変換する A/D コンバータであって、互いに位相の異なる複数種類のパルス信号を生成するマルチフェーズジェネレータと、前記マルチフェーズジェネレータによって生成される前記複数種類のパルス信号を位相調整信号に応じて選択するセレクタと、前記複数種類のパルス信号のうち前記セレクタによって選択されたパルス信号を用いて前記アナログ信号をディジタル信号に変換する A/D 変

換回路と、が 1 チップに形成されてなることを特徴とする。このように構成されたチップを用いることにより、超音波診断装置の部品点数を削減することができる。

【 0 0 0 9 】

本発明の請求項 2 による位相調整機能付き A / D コンバータは、請求項 1 において、前記セクタと前記 A / D 変換回路との組を複数含むことを特徴とする。このように構成されたチップを用いることにより、超音波診断装置の部品点数をより削減することができる。

本発明の請求項 3 による位相調整機能付き A / D コンバータは、超音波診断装置の探触子から入力されるアナログ信号をディジタル信号に変換する A / D コンバータであって、互いに位相の異なる複数種類のパルス信号を生成するマルチフェーズジェネレータと、前記マルチフェーズジェネレータによって生成される前記複数種類のパルス信号を位相調整信号に応じて選択するセクタと、が 1 チップに形成されてなり、前記複数種類のパルス信号のうち前記セクタによって選択されたパルス信号を前記探触子から出力し、そのエコーとして前記探触子から入力されるアナログ信号をディジタル信号に変換すること

10

を特徴とする。このように構成すれば、パルス信号の送信の際に位相調整することができる。

【 0 0 1 0 】

本発明の請求項 4 による位相調整機能付き A / D コンバータは、請求項 1 から 3 のいずれか 1 項において、前記マルチフェーズジェネレータは、互いに位相の異なる複数種類のパルス信号を出力する電圧制御発振器と、この電圧制御発振器の出力の 1 つと基準信号との位相差を検出する位相差検出回路とを含み、前記位相差検出回路によって検出される位相差に応じて前記電圧制御発振器の発振周波数を制御すること

20

を特徴とする。このように構成することにより、A / D コンバータを容易に 1 チップに集積できる。

【 発明の効果 】

【 0 0 1 1 】

本発明によれば、マルチフェーズジェネレータやセクタを 1 チップ化したものを超音波診断装置に用いることにより、上記アナログ方式で用いる可変遅延素子や上記ディジタル方式で用いるメモリが不要になるのでハードウェア量を削減できるという効果が得られる。さらに、本発明によれば、位相調整が精度良く制御できるという、高精度なディジタル方式の利点を保つことができるので、高速に動作する A / D コンバータを使用する必要

30

もないという効果がある。

【 発明を実施するための最良の形態 】

【 0 0 1 2 】

以下、本発明の実施の形態を、図面を参照して説明する。なお、以下の説明において参照する各図では、他の図と同等部分は同一符号によって示されている。

(チップ内の回路構成)

図 1 に示されているように、互いに位相の異なる複数のパルス出力するマルチフェーズジェネレータ 4 1 と、このマルチフェーズジェネレータ 4 1 から出力される複数のパルスについて位相調整のための選択信号 S E L に応じて 1 つのパルスを選択して出力する位相セクタ 4 2 と、位相セクタ 4 2 において選択されて出力されたパルスによるタイミングでサンプリング動作し、アナログ信号をディジタル信号に変換するアナログディジタル変換回路 (A / D) 4 3 とを含んで構成されている。そして、これらマルチフェーズジェネレータ 4 1、位相セクタ 4 2、及び、アナログディジタル変換回路 4 3 が 1 つのチップに収容されている。

40

【 0 0 1 3 】

マルチフェーズジェネレータ 4 1 については、その構成例を後述する。このマルチフェーズジェネレータ 4 1 の全ての出力は、位相セクタ 4 2 に入力される。

位相セクタ 4 2 は、周知のマルチプレクサを用いて構成することができる。位相セクタ 4 2 では、マルチフェーズジェネレータ 4 1 から入力される複数のパルスについて、選択信号 S E L の内容に応じて選択して出力する。この選択されたパルスがアナログディジタル変換回路 4 3 に入力され、サンプリングのタイミングが決定される。

50

【 0 0 1 4 】

アナログディジタル変換回路 4 3 は、アナログ信号 A_{in} を入力とし、その信号レベルに応じたディジタル信号 D_{out} を出力する。

ここで、図 1 に示されている回路構成を有するチップは、探触子に含まれている受波素子に対応した数だけ、用意されることになる。そして、探触子の対応する受波素子が受信したアナログ信号を、チップ内のアナログディジタル変換回路 4 3 によってディジタル信号に変換することになる。

このチップを複数個用いた場合でも、各チップには同じ基準信号 $ADCK$ が入力されるので、各チップから出力されるパルスは所望の位相差を有していることになる。したがって、上記チップにおいて、位相セレクタ 4 2 に入力する選択信号 SEL によって適切なパルスを選択すれば、各受波素子によって得られるパルスを適切なタイミングでディジタル信号に変換することができる。

10

【 0 0 1 5 】

(マルチフェーズジェネレータの構成例)

ここで、マルチフェーズジェネレータ 4 1 は、例えば、図 2 に示されているように構成すれば良い。同図において、マルチフェーズジェネレータ 4 1 は、入力信号と基準信号 $ADCK$ との位相を比較して位相差を検出する位相比較器 (PC) 4 1 a と、位相比較器 4 1 a によって検出される位相差に対応する電荷を充放電するチャージポンプ回路 (CP) 4 1 b と、チャージポンプ回路 4 1 b の出力をフィルタリングするループフィルタ (LF) 4 1 c と、ループフィルタ 4 1 c の出力に応じて発振周波数が変わる電圧制御発振器 (VCO) 4 1 d とを含んで構成されている。また、電圧制御発振器 4 1 d の出力の一部は、位相比較器 4 1 a に入力されている。

20

【 0 0 1 6 】

電圧制御発振器 4 1 d は、図 3 に示されているように、 K 段 (K は奇数) 直列に接続したインバータ $INV - 1 \sim INV - K$ を、最終段 (第 K 段目) の出力を第 1 段目の入力に接続した構成になっている。そして、各段からの K 本の出力がマルチフェーズジェネレータ 4 1 の出力となり、位相セレクタ 4 2 に入力される。位相セレクタ 4 2 においては、上記各段の出力のうち 1 つのみが選択されて出力されることになる。

また、第 1 段目の出力は位相比較器 4 1 a に入力され、この位相比較器 4 1 a において、第 1 段目の出力と基準信号 $ADCK$ との位相が比較される。このため、マルチフェーズジェネレータ 4 1 の各出力は、互いに同期したものとなるので、上記チップを複数個用いた場合でも各チップ内のアナログディジタル変換回路 4 3 におけるサンプリング動作が正しいタイミングで行われる。

30

【 0 0 1 7 】

(複数回路構成を 1 チップ化)

ところで、上記の回路構成を複数含んでも良い。すなわち、図 4 に示されているように、 M 個 (M は自然数、以下同じ) の位相セレクタ 4 2 - 1 ~ 4 2 - M と、 M 個のアナログディジタル変換回路 (A/D) 4 3 - 1 ~ 4 3 - M と、単一のマルチフェーズジェネレータ 4 1 とを 1 チップ化しても良い。この場合、位相セレクタ 4 2 - i ($i = 1 \sim M$) とアナログディジタル変換回路 4 3 - i ($i = 1 \sim M$) との組が複数個、1 チップに含まれることになる。

40

そして、探触子を構成する受波素子の数に応じて、図 4 に示されているチップを複数個用意すれば良い。図 4 に示されている回路構成を有するチップを複数個用いた場合でも、各チップには同じ基準信号 $ADCK$ が入力されるので、各チップから出力されるパルスは所望の位相差を有していることになる。よって、このように構成した場合でも、各チップ内のアナログディジタル変換回路 4 3 におけるサンプリング動作が正しいタイミングで行われる。

【 0 0 1 8 】

(送信時の位相調整)

以上は、受信信号についての位相調整を行う場合について説明したが、送信時に位相調

50

整を行っても良い。すなわち、上記の位相調整を、送信する際に行った場合でも、遅延量を正しく設定できることになる。この場合、図5に示されているように、マルチフェーズジェネレータ41の出力を位相セクタ42で選択し、この選択した出力を探触子10から送信する。一方、探触子10によって受信した信号をアナログディジタル変換回路43によってディジタル信号に変換すれば良い。アナログディジタル変換回路43は、基準信号ADCKによるタイミングで動作する。

【0019】

(超音波診断装置)

以上説明した位相調整機能付きA/Dコンバータは、超音波診断装置に用いることができる。このA/Dコンバータを用いた超音波診断装置は、探触子から入力されるアナログ信号をディジタル信号に変換するA/D変換回路を有する超音波診断装置であり、互いに位相の異なる複数種類のパルス信号を生成するマルチフェーズジェネレータと、上記マルチフェーズジェネレータによって生成される上記複数種類のパルス信号を位相調整信号に応じて選択するセクタとを含み、上記複数種類のパルス信号のうち上記セクタによって選択されたパルス信号を用いて、上記探触子から入力されるアナログ信号をディジタル信号に変換する超音波診断装置である。このように構成すれば、上記アナログ方式で用いる可変遅延素子や上記ディジタル方式で用いるメモリが不要になるのでハードウェア量を削減できるので、少ないハードウェア量で、超音波診断装置での整相加算を実現できる。さらに、上記構成によれば、位相調整が精度良く制御できるという、高精度なディジタル方式の利点を保つことができるので、高速に動作するA/Dコンバータを使用する必要はない。

【産業上の利用可能性】

【0020】

以上説明したように本発明では、マルチフェーズジェネレータと位相セクタとA/D変換回路とを1チップに形成しているので、位相調整のための可変遅延素子やメモリが不要となり、少ないハードウェア量で、超音波診断装置での整相加算を実現することができる。

【図面の簡単な説明】

【0021】

【図1】本発明によるの実施の一形態による位相調整機能付きA/Dコンバータの構成を示すブロック図である。

【図2】マルチフェーズジェネレータの構成例を示すブロック図である。

【図3】電圧制御発振器の構成例を示すブロック図である。

【図4】図1の構成を複数設けた位相調整機能付きA/Dコンバータの構成を示すブロック図である。

【図5】本発明による位相調整機能付きA/Dコンバータにおいて送信時に位相調整する実施形態を示すブロック図である。

【図6】一般的な超音波診断装置の構成例を示すブロック図である。

【図7】整相加算を説明するため図である。

【図8】整相加算を実現するための従来の一構成例を示すブロック図である。

【図9】整相加算を実現するための従来他の構成例を示すブロック図である。

【符号の説明】

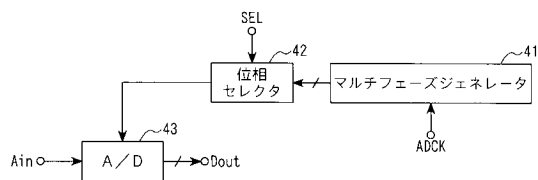
【0022】

- 2 増幅器
- 3 遅延線
- 4 A/D変換器
- 5 デジタルメモリ
- 10 探触子
- 11 受波素子
- 20 送信器

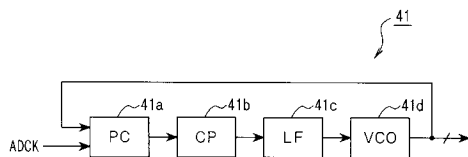
3 0	受信器
4 0	検波器
4 1	マルチフェーズジェネレータ
4 1 a	位相比較器
4 1 b	チャージポンプ回路
4 1 c	ループフィルタ
4 1 d	電圧制御発振器
4 2、4 2 - 1 ~ 4 2 - M	位相セレクタ
4 3、4 3 - 1 ~ 4 3 - M	アナログディジタル変換回路
5 0	ラインメモリ
6 0	スキャンコンバージョンメモリ
7 0	ディスプレイ画面
INV - 1 ~ INV - K	インバータ

10

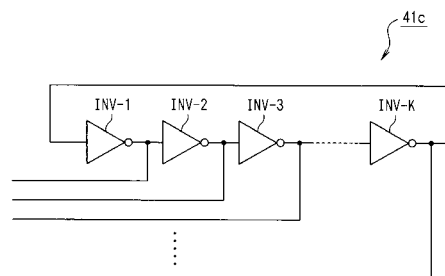
【 図 1 】



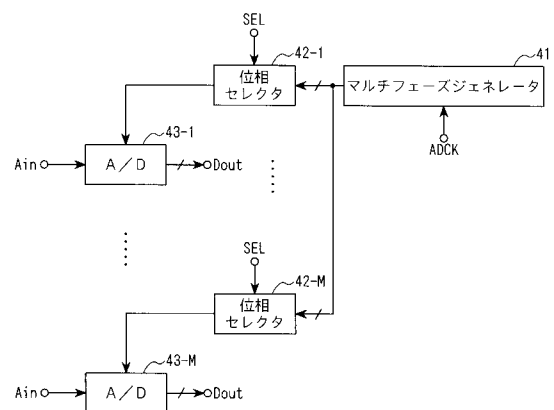
【 図 2 】



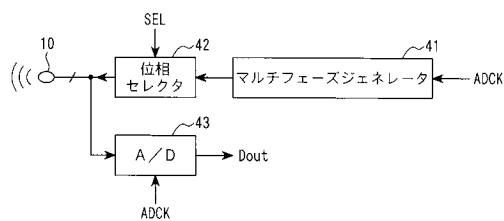
【 図 3 】



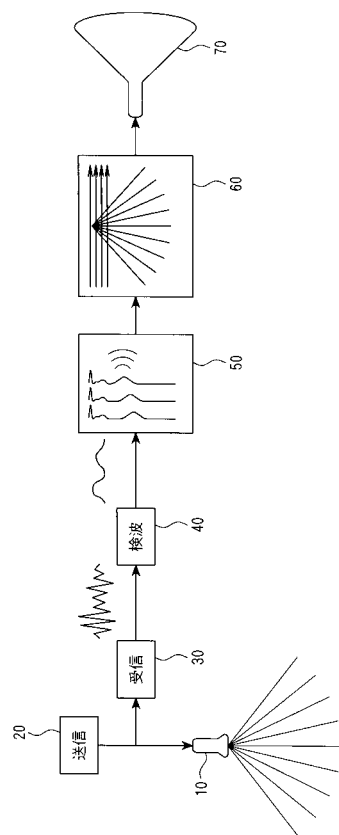
【 図 4 】



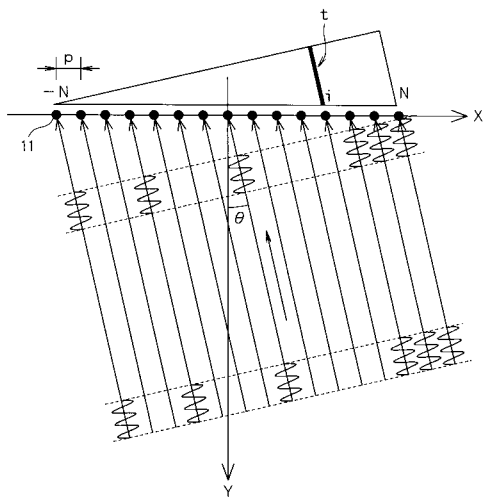
【 図 5 】



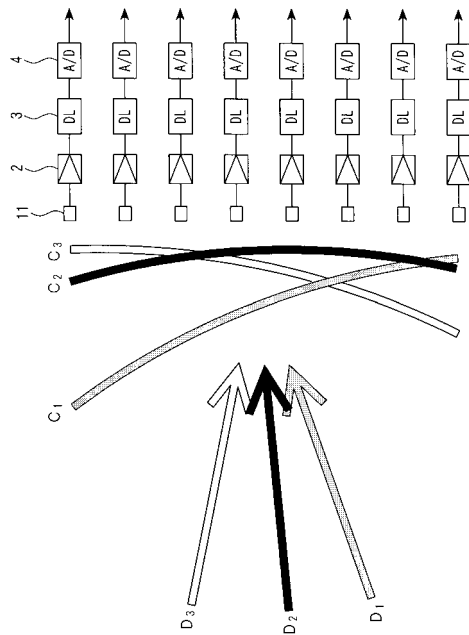
【 図 6 】



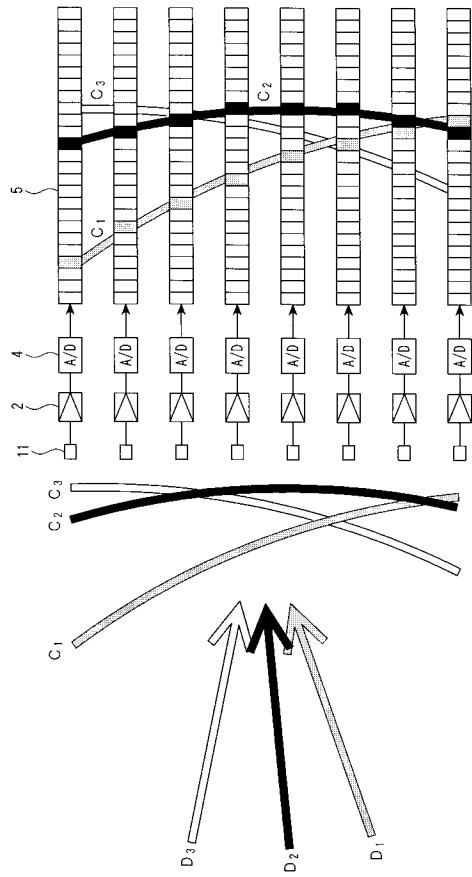
【 図 7 】



【 図 8 】



【図 9】



专利名称(译)	具有相位调整功能的A / D转换器		
公开(公告)号	JP2005143640A	公开(公告)日	2005-06-09
申请号	JP2003382578	申请日	2003-11-12
[标]申请(专利权)人(译)	旭化成电子株式会社		
申请(专利权)人(译)	旭化成微有限公司		
[标]发明人	竹内誠二		
发明人	竹内 誠二		
IPC分类号	A61B8/00 H03M1/12		
FI分类号	A61B8/00 H03M1/12.A		
F-TERM分类号	4C601/BB07 4C601/EE12 4C601/EE13 4C601/EE14 4C601/JB03 4C601/JB04 4C601/JB05 4C601/JB19 4C601/JB37 5J022/AA01 5J022/BA06 5J022/CF01 5J022/CF08		
代理人(译)	森哲也		
其他公开文献	JP4417074B2		
外部链接	Espacenet		

摘要(译)

解决的问题：提供一种具有相位调整功能的A / D转换器，当用于超声诊断设备中时，该A / D转换器能够减少设备的部件数量。 解决方案：多相发生器41输出多个具有互不相同的相位的脉冲，并且根据选择信号SEL选择一个脉冲，以对从多相发生器41输出的多个脉冲进行相位调整。 在一个芯片中包括输出相位选择器42和在由相位选择器42选择并输出的脉冲的定时执行采样操作并将模拟信号转换为数字信号的模数转换电路（A / D）43。 容纳。 在根据选择信号SEL的定时执行采样操作，以将从波接收元件输入的模拟信号转换为数字信号，从而不需要可变延迟元件和存储器，并且可以减少部件的数量。 [选型图]图1

