

(19)日本国特許庁（J P）

(12) **公開特許公報** (A) (11)特許出願公開番号

特開2002－209886

(P2002－209886A)

(43)公開日 平成14年7月30日(2002.7.30)

(51)Int.Cl⁷

識別記号

F I

テマコード^{*} (参考)

A 6 1 B 8/00

A 6 1 B 8/00

4 C 3 0 1

審査請求 未請求 請求項の数 4 O L (全 10数)

(21)出願番号 特願2001－6005(P2001－6005)

(22)出願日 平成13年1月15日(2001.1.15)

(71)出願人 300019238

ジーイー・メディカル・システムズ・グロ
ーバル・テクノロジー・カンパニー・エル
エルシー

アメリカ合衆国・ウィスコンシン州・5318
8・ワウケシャ・ノース・グランドヴュー・
ブルバード・ダブリュー・710・3000

(72)発明者 稲玉 充善

東京都日野市旭ヶ丘4丁目7番地の127 ジー
イー横河メディカルシステム株式会社内

(74)代理人 100095511

弁理士 有近 紳志郎

最終頁に続く

(54)【発明の名称】 超音波診断装置

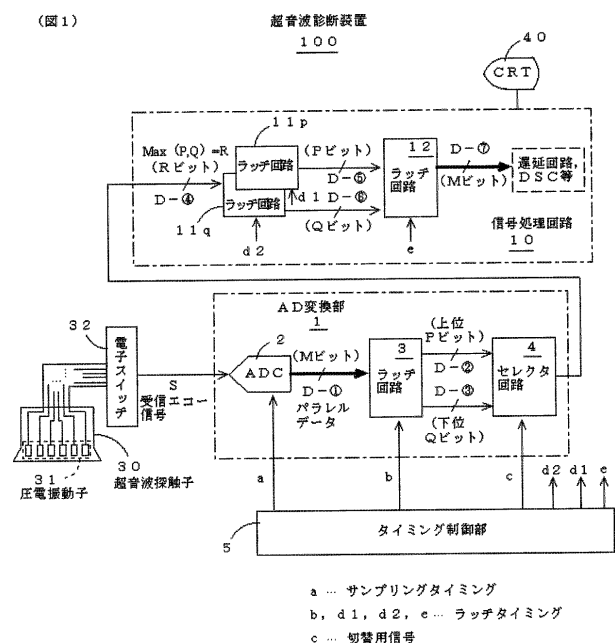
(57)【要約】

【課題】 受信エコー信号をデジタル化したデータを信号処理回路へ伝送する信号線の本数を節減する。

【解決手段】 超音波診断装置100のAD変換部1において、ADC2は超音波探触子30の圧電振動子31で得た受信エコー信号Sをサンプリング周期に合わせたタイミングaでMビットの平行データD-①に変換し、ラッチ回路3およびセクタ回路4は平行データD-①の上位PビットデータD-②および下位QビットデータD-③の一方をサンプリング周期よりも短い周期のタイミングcで時分割的に切り替えたデータD-④を信号処理回路10へ伝送する。信号処理回路10は、データD-④から元の平行データD-①を復元し、後段回路（遅延回路やDSC）へ送る。

【効果】 配線および信号処理手段の小型化・コストダウンを実現できる。

(図1)



【特許請求の範囲】

【請求項1】 被検体内に送信した超音波パルスに対応する超音波エコーを受信して受信エコー信号を生成する圧電振動子を有する超音波探触子と、前記受信エコー信号をサンプリング周期に合わせたタイミングでパラレルデータに変換するA/D変換手段と、前記A/D変換手段から同時刻に出力されたパラレルデータを複数のビット列に分割し各ビット列を前記サンプリング周期よりも短い周期で時分割的に切り替えて出力する時分割出力手段と、前記時分割出力手段の出力ビット列に基づいて元のパラレルデータを復元する信号処理手段とを具備したことを特徴とする超音波診断装置。

【請求項2】 請求項1に記載の超音波診断装置において、前記時分割出力手段は、前記サンプリング周期に合わせたタイミングで前記パラレルデータを一時的に保持して出力するラッチ回路と、前記ラッチ回路の出力ビット列を複数の分割して取り出し各ビット列を前記サンプリング周期より短い周期で切り替えて出力するセレクト回路とを有することを特徴とする超音波診断装置。

【請求項3】 請求項1に記載の超音波診断装置において、前記時分割出力手段は、前記サンプリング周期に合わせたタイミングで前記パラレルデータを書き込まれると共に該パラレルデータのビット列を複数の分割したときの各ビット列を前記サンプリング周期より短い周期で切り替えて読み出されるデュアルポートRAMを有することを特徴とする超音波診断装置。

【請求項4】 被検体内に送信した超音波パルスに対応する超音波エコーを受信して受信エコー信号を生成する圧電振動子を有する超音波探触子と、前記受信エコー信号をサンプリング周期に合わせたタイミングでデジタルデータに変換する複数のA/D変換手段と、各A/D変換手段から出力されたデジタルデータを前記サンプリング周期よりも短い周期で時分割的に切り替えて出力する時分割出力手段と、前記時分割出力手段の出力データに基づいて元のデジタルデータを復元する信号処理手段とを具備したことを特徴とする超音波診断装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、超音波診断装置に関し、さらに詳しくは、受信エコー信号をデジタル化したデータを信号処理回路へ伝送する信号線の本数を節減できるように改良した超音波診断装置に関する。

【0002】

【従来の技術】図6は、従来の超音波診断装置の一例の要部を示す構成図である。この超音波診断装置500は、多数の圧電振動子31が配設された超音波探触子30と、いずれかの圧電振動子31で得た受信エコー信号を選択する電子スイッチ32と、選択された受信エコー信号SをMビットのパラレルデータDに変換するADC(Analog to Digital Converter)2と、遅延回路やD

SC(DigitalScan Converter)を含む信号処理回路510と、CRT(Cathode Ray Tube)40とを具備して構成されている。前記信号処理回路510としては、ASIC(Application-Specific Integrated-Circuit; 特定用途向け集積回路)が採用されることが多い。この場合、前記信号処理回路510の入力ピン数として、パラレルビット数M(例えば8~12程度)が必要である。

【0003】図7は、従来の超音波診断装置の他例の要部を示す構成図である。この超音波診断装置600は、多数の圧電振動子31が配設された超音波探触子30と、複数の圧電振動子31で得た受信エコー信号を同時に選択する電子スイッチ232と、選択された受信エコー信号S1, S2, ..., SjをパラレルデータD1, D2, ..., Djに変換するADC2-1, 2-2, ..., 2-jと、信号処理回路610と、CRT40とを具備して構成されている。この場合、前記信号処理回路610の入力ピン数として、チャンネル数j×パラレルビット数Mが必要である。

【0004】

【発明が解決しようとする課題】上記従来の超音波診断装置500では、A/D変換の高精度化などに伴って、信号処理回路510の入力ピン数をパラレルデータDのパラレルビット数Mに応じて増やすと、信号処理回路510が大型化したり、結線が複雑化する問題点がある。なお、前記問題点を軽減するために、ADC2と信号処理回路510を1ウェハー上に形成することも考えられるが、アナログ回路とデジタル回路とが混在するため、高SNR(Signal to Noise Ratio)と高速動作の両立が難しくなったり、消費電力が増大するなどの不都合を生じてしまう。また、上記従来の超音波診断装置600では、信号処理回路510の入力ピン数として、チャンネル数j×パラレルビット数Mが必要なので、上記問題点がいっそう顕著に生じる。例えば、j=4, M=10の場合、必要な入力ピン数は40にもなってしまう。そこで、本発明の目的は、受信エコー信号をデジタル化したデータを信号処理回路へ伝送する信号線の本数を節減することができる超音波診断装置を提供することにある。

【0005】

【課題を解決するための手段】第1の観点では、本発明は、被検体内に送信した超音波パルスに対応する超音波エコーを受信して受信エコー信号を生成する圧電振動子を有する超音波探触子と、前記受信エコー信号をサンプリング周期に合わせたタイミングでパラレルデータに変換するA/D変換手段と、前記A/D変換手段から同時刻に出力されたパラレルデータを複数のビット列に分割し各ビット列を前記サンプリング周期よりも短い周期で時分割的に切り替えて出力する時分割出力手段と、前記時分割出力手段の出力ビット列に基づいて元のパラレルデータを復元する信号処理手段とを具備したことを特徴とす

る超音波診断装置を提供する。上記第1の観点による超音波診断装置では、時分割出力手段が、AD変換手段から同時刻に出力されたパラレルデータを複数のビット列に分割し、各ビット列をAD変換のサンプリング周期よりも短い周期（一般に、サンプリング周期／分割数の周期）で時分割的に切り替えて信号処理手段へ伝送するので、伝送時間を増大させることなく、信号線の本数を元のパラレルデータの平行ビット数よりも少ない数に節減することが出来る。この結果、小型化や、低コスト化に好都合となる。

【0006】第2の観点では、本発明は、上記構成の超音波診断装置において、前記時分割出力手段は、前記サンプリング周期に合わせたタイミングで前記パラレルデータを一時的に保持して出力するラッチ回路と、前記ラッチ回路の出力ビット列を複数に分割して取り出し各ビット列を前記サンプリング周期より短い周期で切り替えて出力するセクタ回路とを有することを特徴とする超音波診断装置を提供する。上記第2の観点による超音波診断装置では、時分割出力手段をラッチ（latch）回路とセクタ回路とで構成したので、安価に構成できる。

【0007】第3の観点では、本発明は、上記構成の超音波診断装置において、前記時分割出力手段は、前記サンプリング周期に合わせたタイミングで前記パラレルデータを書き込まれると共に該パラレルデータのビット列を複数に分割したときの各ビット列を前記サンプリング周期より短い周期で切り替えて読み出されるデュアルポートRAM（Random Access Memory）を有することを特徴とする超音波診断装置を提供する。上記第3の観点による超音波診断装置では、時分割出力手段の機能を1つのデュアルポートRAMにより実現可能なので、部品数を節減できる。

【0008】第4の観点では、本発明は、被検体内に送信した超音波パルスに対応する超音波エコーを受信して受信エコー信号を生成する圧電振動子を有する超音波探触子と、前記受信エコー信号をサンプリング周期に合わせたタイミングでデジタルデータに変換する複数のAD変換手段と、各AD変換手段から出力されたデジタルデータを前記サンプリング周期よりも短い周期で時分割的に切り替えて出力する時分割出力手段と、前記時分割出力手段の出力データに基づいて元のデジタルデータを復元する信号処理手段とを具備したことを特徴とする超音波診断装置を提供する。上記第4の観点による超音波診断装置では、複数チャンネル分の受信エコー信号をデジタル化した各デジタルデータ（パラレルデータでも、シリアルデータでもよい）をAD変換のサンプリング周期よりも短い周期で時分割的に切り替えて信号処理手段へ伝送するので、伝送時間を増大させることなく、信号線の本数を元のデジタルデータ全体の平行ビット数よりも少ない数に節減することが出来る。この結果、小型化や、低コスト化に好都合となる。

【0009】

【発明の実施の形態】以下、図に示す実施の形態により本発明をさらに詳細に説明する。なお、これにより本発明が限定されるものではない。

【0010】図1は、本発明の第1の実施形態にかかる超音波診断装置の要部を示す構成図である。この超音波診断装置100は、被検体内から超音波パルスに対応する超音波エコーを受信して受信エコー信号を生成する多数の圧電振動子31が配設された超音波探触子30と、いずれかの圧電振動子31で得た受信エコー信号を選択する電子スイッチ32と、選択された受信エコー信号Sをパラレルデータに変換するAD変換部1と、遅延回路やDSCを含む信号処理回路10と、画像を表示するCRT40とを具備して構成されている。前記信号処理回路10としては、ASICが採用されることが多い。

【0011】前記AD変換部1は、前記受信エコー信号SをM（ $M \geq 2$ ）ビットのパラレルデータD-①に変換するADC2と、前記パラレルデータD-①を一時的に保持するラッチ回路3と、前記ラッチ回路3の出力の上位PビットデータD-②および下位QビットデータD-③の一方を選択的に出力するセクタ（selector）回路4とを具備している。ビット数の数値例を示せば、 $M=10$ 、 $P=5$ 、 $Q=5$ である。前記ADC2のサンプリングタイミングaと、前記ラッチ回路3のラッチタイミングbと、前記セクタ回路4の切替用信号cは、タイミング制御部5により与えられる。

【0012】前記信号処理回路10は、前記セクタ回路4の出力データD-④のうち前記上位PビットデータD-②に相当するデータを一時的に保持するラッチ回路11pと、前記下位QビットデータD-③に相当するデータを一時的に保持するラッチ回路11qと、前記ラッチ回路11p、11qの出力データD-⑤、D-⑥を一時的に保持してそれをパラレルデータD-⑦として出力するラッチ回路12とを具備している。前記ラッチ回路11pのラッチタイミングd1と、前記ラッチ回路11qのラッチタイミングd2と、前記ラッチ回路12のラッチタイミングeは、タイミング制御部5により与えられる。

【0013】図2は、前記超音波診断装置100の動作を示すタイミング図である。なお、図示の簡略化のため、各データの遷移時間は無視する。AD変換部1において、ADC2は、サンプリングタイミングaすなわちサンプリングクロックのリーディングエッジ（leading edge）で、前記受信エコー信号SをパラレルデータD-①（ $=\dots, D1_n, D1_{n+1}, D1_{n+2}, \dots$ ）に変換する。なお、本実施形態では、前記リーディングエッジは、立ち上がりエッジなので、以下、立ち上がりエッジと言う。サンプリング周期 τ は、例えば $0.05 \mu s$ である。ラッチ回路3は、前記サンプリングタイミングaと同じラッチタイミングbで、前記パラレルデータD-

①を一時的に保持し、出力する。なお、前記ラッチ回路3は、時刻ごとのビット列を後段の処理で不安定化させないために設けたものなので、省略してもよい。セクタ回路4は、前記サンプリングクロックと同じ波形を有する切替用信号cのレベルが閾値thより大きい期間に前記ラッチ回路3の出力の上位PビットデータD-②(=..., D_{2n-1} , D_{2n} , D_{2n+1} , ...)を選択的に出力すると共に、前記切替用信号cのレベルが閾値th以下の期間に前記ラッチ回路3の下位QビットデータD-③(=..., D_{3n-1} , D_{3n} , D_{3n+1} , ...)を選択的に出力する。

【0014】信号処理回路10において、ラッチ回路11pは、ラッチタイミングd1すなわち前記サンプリングクロックのトレイリングエッジで、前記出力データD-④のうち前記上位PビットデータD-②に相当するデータ(=..., D_{2n-1} , D_{2n} , D_{2n+1} , D_{2n+2} , ...)を一時的に保持し、出力する。なお、本実施形態では、前記トレイリングエッジは、立ち下がりエッジなので、以下、立ち下がりエッジと言う。また、ラッチ回路11qは、ラッチタイミングd2すなわち前記サンプリングクロックの立ち上がりエッジで、前記下位QビットデータD-③に相当するデータ(=..., D_{3n-2} , D_{3n-1} , D_{3n} , D_{3n+1} , D_{3n+2} , ...)を一時的に保持し、出力する。前記出力データD-④の平行ビット数Rは、Max(P, Q)すなわちP, Qのうち大きい方の値に等しい。ラッチ回路12は、ラッチタイミングeすなわち前記サンプリングクロックの立ち下がりエッジで、上位ビット側に前記ラッチ回路11pの出力データD-⑤を保持すると共に下位ビット側に前記ラッチ回路11qの出力データD-⑥を保持し、両データを平行化したMビットの平行データD-⑦(=..., D_{1n-2} , D_{1n-1} , D_{1n} , D_{1n+1} , ...)を、後段回路へ送る。なお、前記平行データD-⑦は、元の平行データD-①を復元したものとなる。

【0015】以上の第1の実施形態にかかる超音波診断装置100によれば、AD変換部1が、受信エコー信号Sをデジタル化した平行データD-①の上位ビット(D-②)と下位ビット(D-③)を、サンプリング周期 $\tau/2$ ごとに時分割的に切り替えて信号処理回路10へ伝送するので、信号処理回路10への信号線の本数を節減することが出来る。上記数値例では、10ビットの平行データを、上位5ビットと下位5ビットに分割して信号処理回路10へ伝送するので、信号処理回路10への信号線を5本に節減することが出来る(これに対し、従来の信号線は10本である)。

【0016】—第2の実施形態—

図3は、本発明の第2の実施形態にかかる超音波診断装置の要部を示す構成図である。この超音波診断装置200は、多数の圧電振動子31が配設された超音波探触子

30と、複数の圧電振動子31で得た受信エコー信号を同時に選択する電子スイッチ232と、jチャンネル分のAD変換部1-1, 1-2, 1-3, ..., 1-jと、信号処理回路210と、CRT40とを具備して構成されている。

【0017】前記AD変換部1-1では、ADC2-1が前記電子スイッチ232から入力された受信エコー信号S1をサンプリング周期 τ に合わせたタイミングでMビットの平行データD1に変換し、その平行データD1を複数のビット列に分割したときの各ビット列を前記サンプリング周期 τ よりも短い周期で時分割的に切り替えて出力する。分割したビット列のビット数rは、元の平行ビット数Mよりも小さい。前記AD変換部1-1の内部構成は、上記第1の実施形態の超音波診断装置100におけるAD変換部1の内部構成と基本的に同じである。なお、前記AD変換部1-2~1-jの動作は、前記AD変換部1-1の動作と同様である。

【0018】前記信号処理回路210では、前記AD変換部1-1, ..., 1-jの出力ビット列に基づいて元の平行データD1, D2, ..., Djを復元し、その復元データを後段回路へ送る。なお、前記信号処理回路210の構成は、前記信号処理回路10と基本的に同じである。

【0019】以上の第2の実施形態にかかる超音波診断装置200によれば、複数の受信エコー信号S1, S2, ..., Sjに対応する平行データを同時に信号処理回路210へ伝送する場合にも、信号処理回路210への信号線の本数を節減することが出来る。例えば、チャンネル数j=4で、1チャンネル分の受信エコー信号に対応する平行ビット数M=10のとき、各チャンネルのデータを4ビット, 3ビット, 3ビットに3分割して時分割的に伝送することで、信号処理回路210への信号線を16(=4×4)本に節減することが出来る(これに対し、従来の信号線は40本である)。

【0020】—第3の実施形態—

図4は、本発明の第3の実施形態にかかる超音波診断装置の要部を示す構成図である。この超音波診断装置300は、上記第1の実施形態にかかる超音波診断装置100(図1参照)のラッチ回路3およびセクタ回路4に代えて、デュアルポートRAM303を具備している。また、前記超音波診断装置100のラッチ回路11p, 11qおよびラッチ回路12に代えて、デュアルポートRAM311を具備している。前記デュアルポートRAM303への書込タイミングb'は、上記第1の実施形態にかかるラッチタイミングb(図2参照)と同じであり、読出タイミングc'は上記第1の実施形態の切替用信号cによる切り替えタイミングと同じである。前記デュアルポートRAM311への書込タイミングd1', d2'は、上記第1の実施形態にかかるラッチタイミングd1, d2と同じであり、読出タイミングe'はラッ

チタイミングeと同じである。以上の第3の実施形態にかかる超音波診断装置300によれば、デュアルポートRAM303, 311を採用することで、部品数を節減できる。

【0021】－第4の実施形態－

図5は、本発明の第4の実施形態にかかる超音波診断装置の要部を示す構成図である。この超音波診断装置400は、多数の圧電振動子31が配設された超音波探触子30と、2つの圧電振動子31で得た受信エコー信号S1, S2を同時に選択する電子スイッチ432と、2チャンネル分のAD変換部401と、信号処理回路410と、CRT40とを具備して構成されている。

【0022】前記AD変換部401は、前記受信エコー信号S1をデジタルデータ（パラレルデータでも、シリアルデータでもよい）D1-①に変換するADC2-1と、前記デジタルデータD1-①を一時的に保持するラッチ回路3-1と、前記受信エコー信号S2をデジタルデータに変換するADC2-2と、前記デジタルデータD2-①を一時的に保持するラッチ回路3-2と、前記ラッチ回路3-1の出力データD1-②および前記ラッチ回路3-2の出力データD2-③の一方を選択的に出力するセクタ回路404とを具備している。前記ADC2-1, 2-2のサンプリングタイミングaと、前記ラッチ回路3-1, 3-2のラッチタイミングbと、前記セクタ回路404の切替用信号cは、上記第1の実施形態にかかる超音波診断装置100のサンプリングタイミングa, ラッチタイミングb, 切替用信号c（図2参照）と同じである。

【0023】前記信号処理回路410は、前記セクタ回路404の出力データD-④のうち前記デジタルデータD1-①に相当するデータを一時的に保持するラッチ回路11-1と、前記デジタルデータD2-①に相当するデータを一時的に保持するラッチ回路11-2と、前記ラッチ回路11-1の出力データD1-⑤および前記ラッチ回路11-2の出力データD2-⑥を一時的に保持してそれぞれD1-⑦, D2-⑦として出力するラッチ回路412とを具備している。前記ラッチ回路11-1のラッチタイミングd1と、前記ラッチ回路11-2のラッチタイミングd2と、前記ラッチ回路412のラッチタイミングeは、上記第1の実施形態にかかる超音波診断装置100のラッチタイミングd1, d2, eと同じである。

【0024】以上の第4の実施形態にかかる超音波診断装置400によれば、ADC2-1, 2-2で変換され

た2チャンネル（ $=2 \times m$ ビット、ただし、 $m \geq 1$ ）分のデジタルデータD1-①, D2-①を、1チャンネル分のビット数（ $=m$ ）で信号処理回路410へ伝送することで、信号処理回路410への信号線の本数を従来の1/2に節減することが出来る。

【0025】

【発明の効果】本発明の超音波診断装置によれば、超音波探触子の圧電振動子で得た受信エコー信号をデジタル化したデータを少ない信号線数で信号処理手段に伝送可能なので、配線および信号処理手段の小型化・コストダウンを実現できるようになる。

【図面の簡単な説明】

【図1】第1の実施形態にかかる超音波診断装置の要部を示す構成図である。

【図2】図1の超音波診断装置の動作を示すタイミング図である。

【図3】第2の実施形態にかかる超音波診断装置の要部を示す構成図である。

【図4】第3の実施形態にかかる超音波診断装置の要部を示す構成図である。

【図5】第4の実施形態にかかる超音波診断装置の要部を示す構成図である。

【図6】従来の超音波診断装置の一例の要部を示す構成図である。

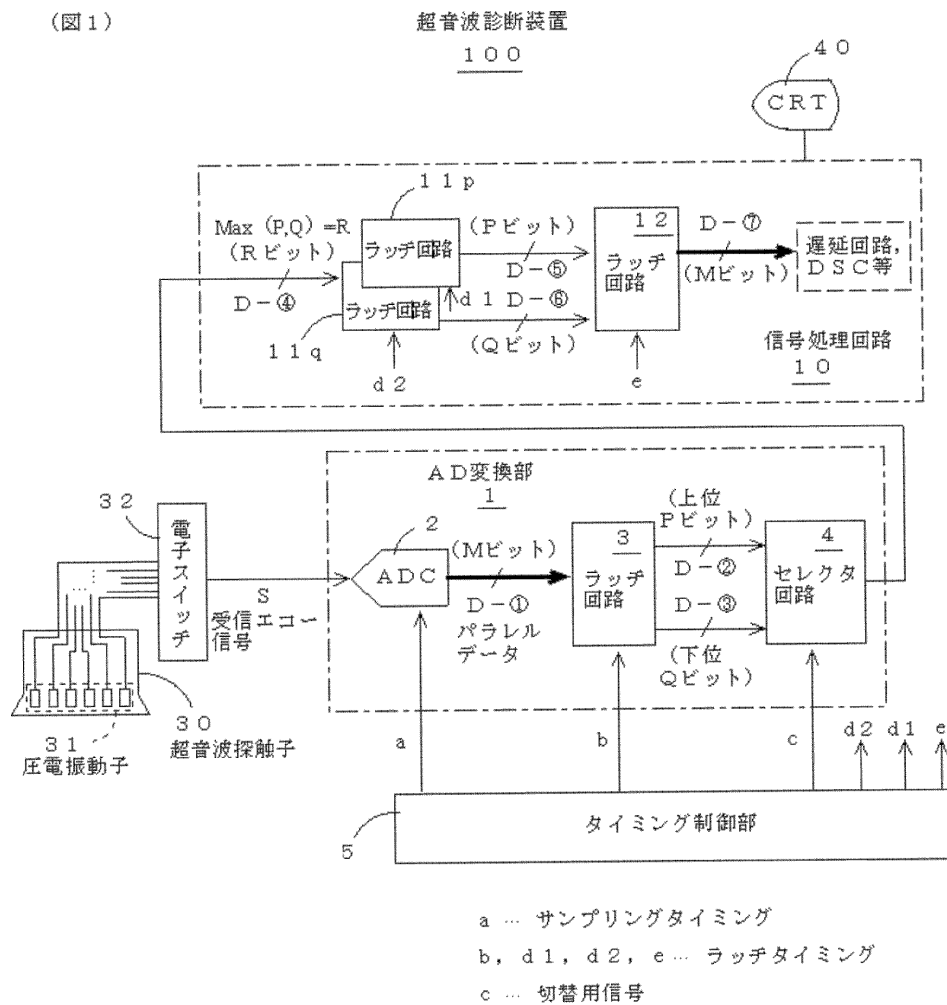
【図7】従来の超音波診断装置の他例の要部を示す構成図である。

【符号の説明】

100, 200, 300, 400	超音波診断装置
1, 1-1, 1-2, … 1-j	AD変換部
301, 401	AD変換部
2, 2-1, 2-2, …, 2-j	ADC
3, 3-1, 3-2, 11p, 11q	ラッチ回路
11-1, 11-2, 12, 412	ラッチ回路
4, 404	セクタ回路
5, 205, 305	タイミング制御部
10, 210, 310, 410	信号処理回路
30	超音波探触子
31	圧電振動子
32, 232, 432	電子スイッチ
40	CRT
303, 311	デュアルポートRAM

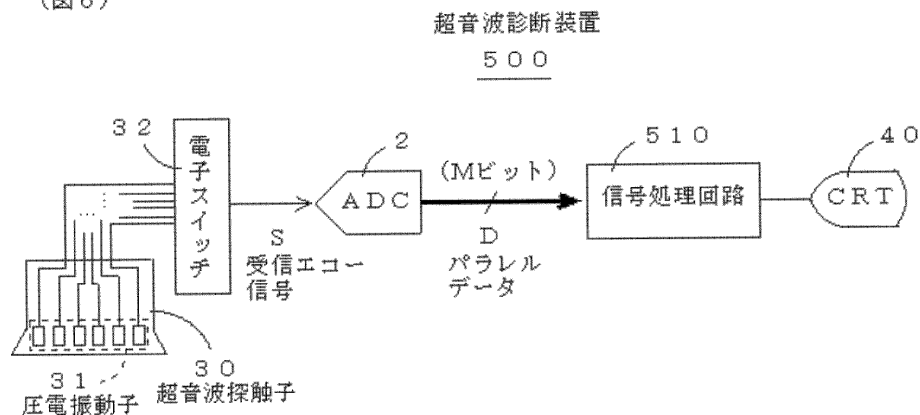
【図1】

(図1)

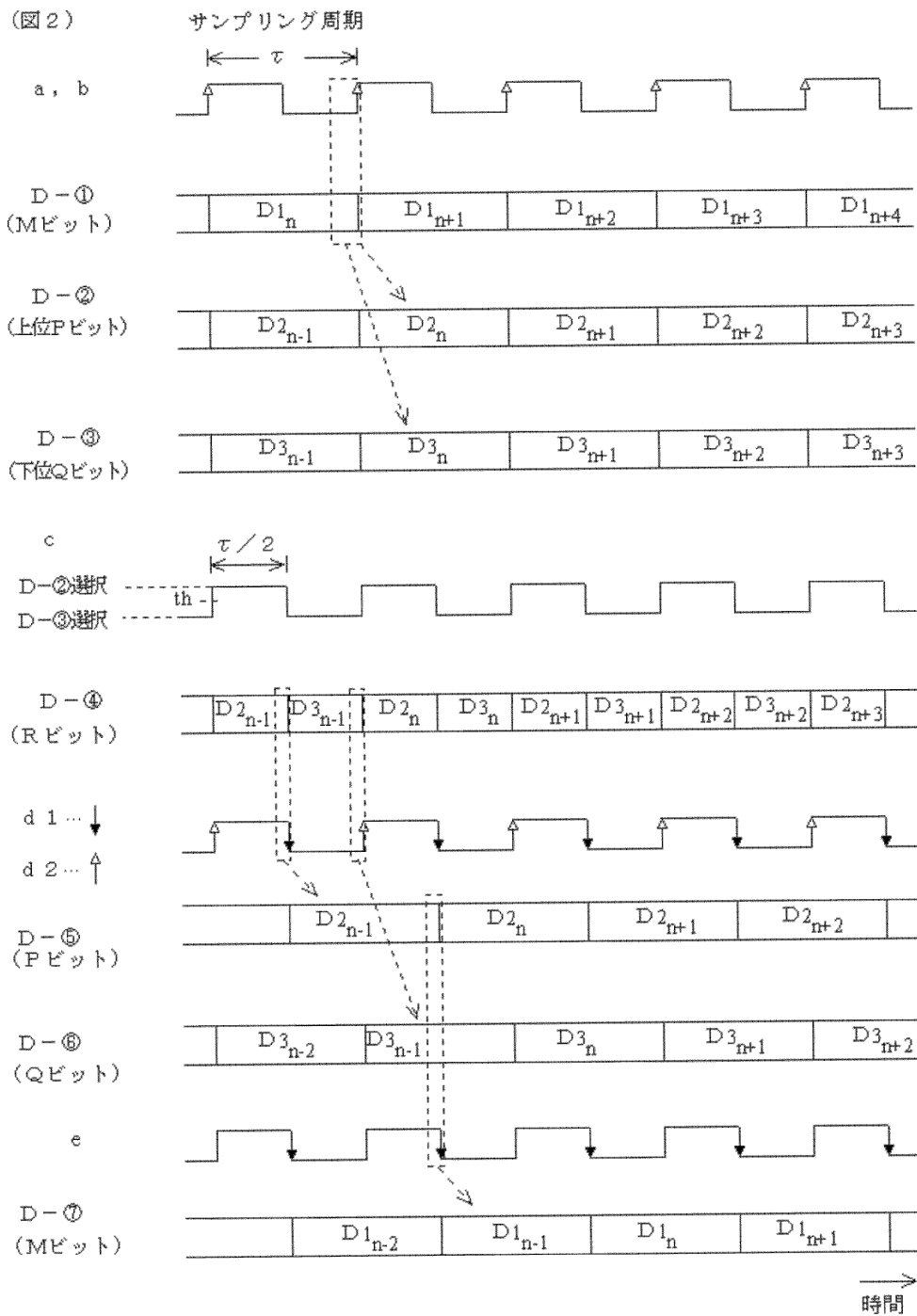


【図6】

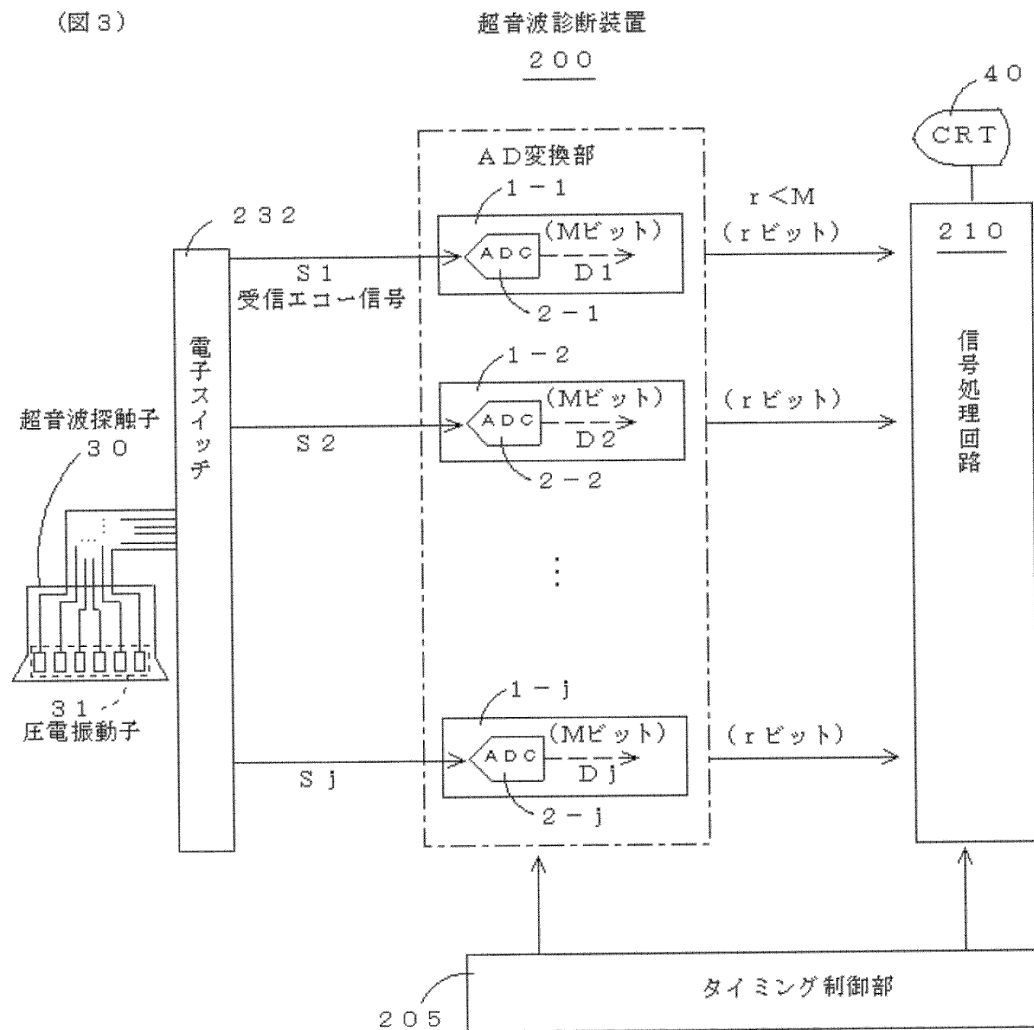
(図6)



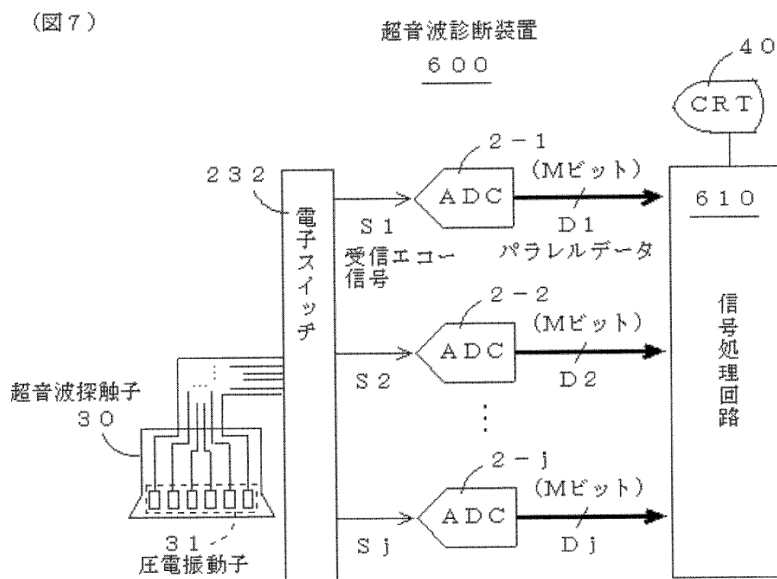
【図2】



【図3】

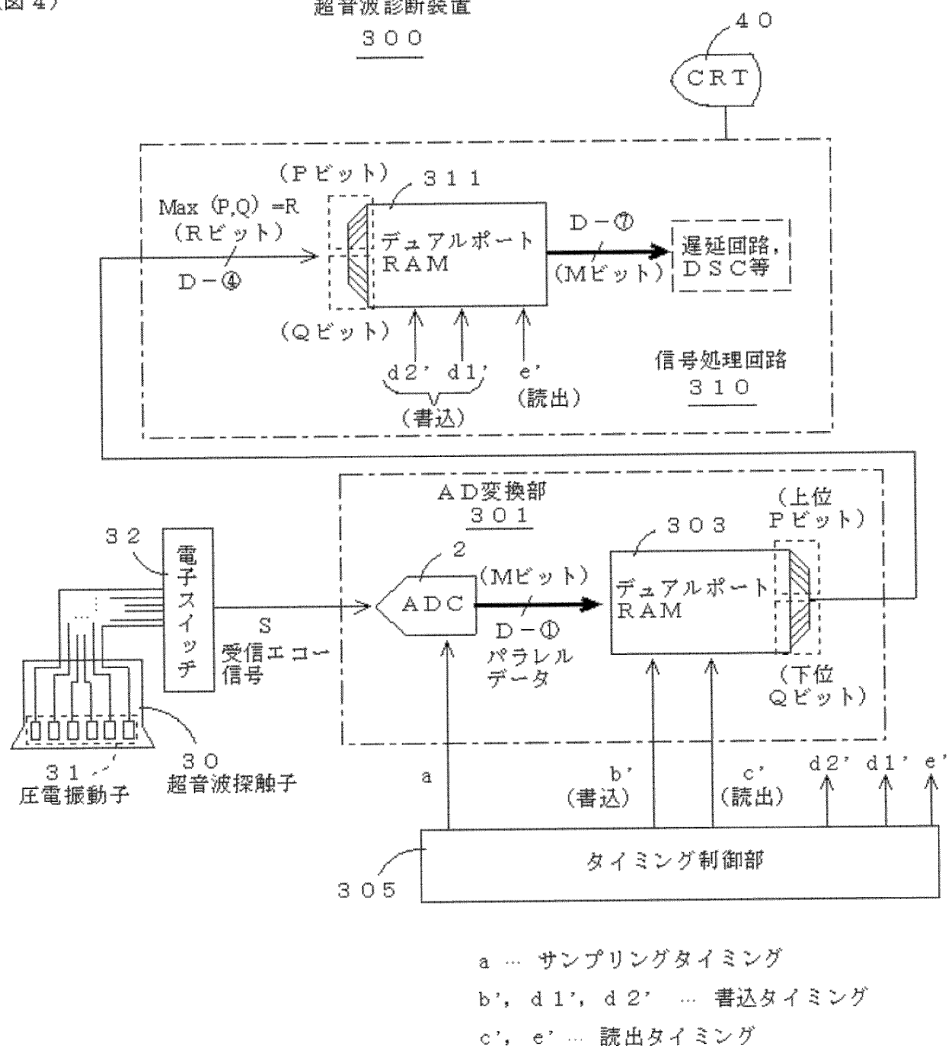


【図7】

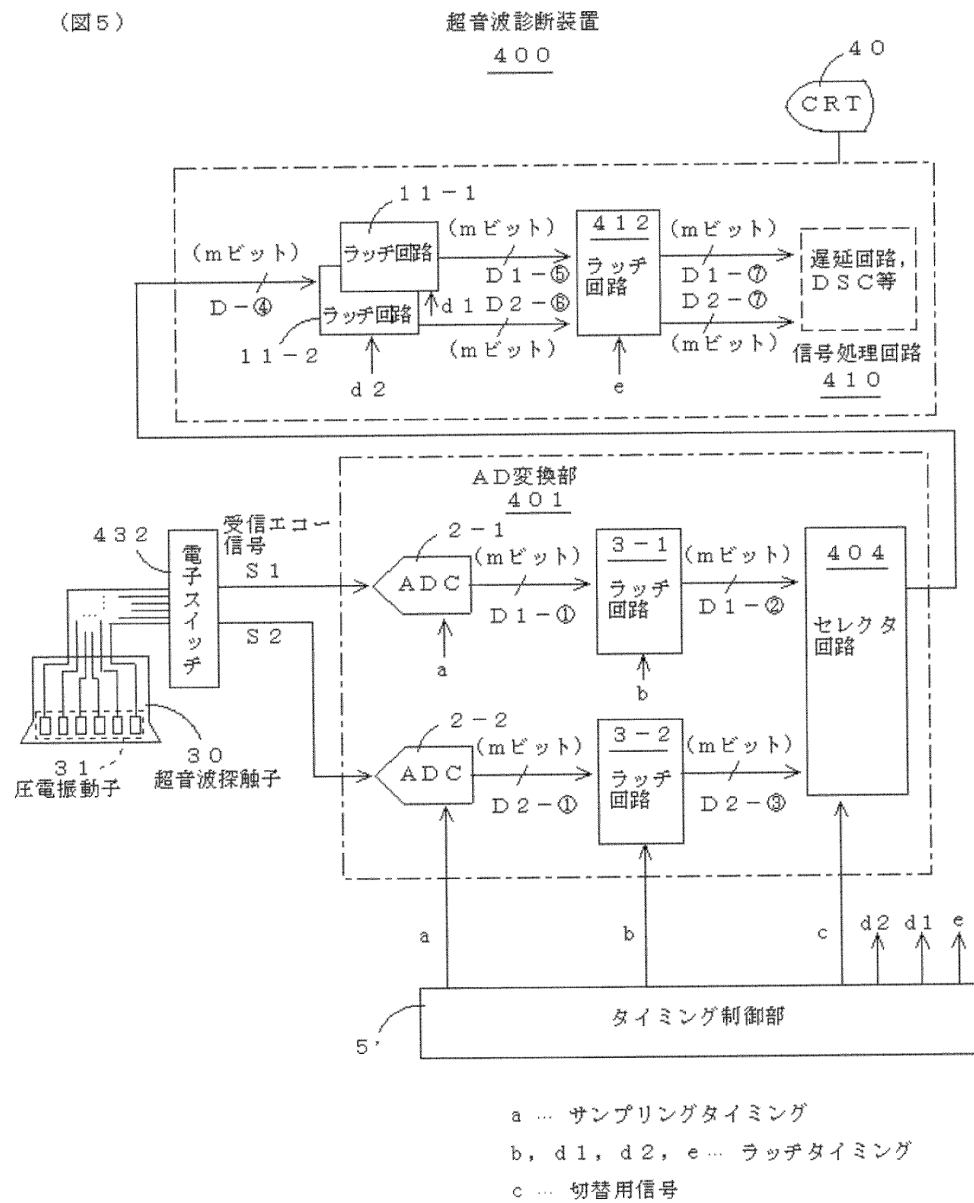


【図4】

(図4)



【図5】



フロントページの続き

(72)発明者 稲玉 充善
 東京都日野市旭ヶ丘4丁目7番地の127
 ジーイー横河メディカルシステム株式会社
 内

Fターム(参考) 4C301 AA02 EE15 GB02 HH33 JA17
 JB03 JB06 JB50 LL04

专利名称(译)	超声诊断设备		
公开(公告)号	JP2002209886A	公开(公告)日	2002-07-30
申请号	JP2001006005	申请日	2001-01-15
申请(专利权)人(译)	GE医疗系统环球技术公司有限责任公司		
[标]发明人	稻玉充善		
发明人	稻玉 充善		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C301/AA02 4C301/EE15 4C301/GB02 4C301/HH33 4C301/JA17 4C301/JB03 4C301/JB06 4C301/JB50 4C301/LL04 4C601/EE12 4C601/GB01 4C601/GB03 4C601/GD11 4C601/GD12 4C601/JB01 4C601/JB03 4C601/JB04 4C601/JB05 4C601/JB19 4C601/JB55 4C601/JB60 4C601/LL01 4C601/LL02		
其他公开文献	JP4583612B2		
外部链接	Espacenet		

摘要(译)

解决的问题：减少用于将通过将接收到的回波信号数字化而获得的数据传输到信号处理电路的信号线的数量。 解决方案：在超声诊断设备100的AD转换单元1中，ADC 2在定时a上具有M位并行数据，其中将由超声探头30的压电振荡器31获得的接收回波信号S调整为采样周期。数据被转换为D-■，锁存电路3和选择器电路4使用并行数据D-■在时序c上输出高P位数据D-■和低Q位数据D-■中的一个，周期c比采样周期短。分割后的数据D-■被发送到信号处理电路10。信号处理电路10从数据D-■恢复原始并行数据D-■，并将其发送到后续电路（延迟电路或DSC）。[效果]可以实现布线和信号处理装置的小型化并降低成本。

