

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号
特開2008-161262
(P2008-161262A)

(43) 公開日 平成20年7月17日(2008.7.17)

(51) Int.Cl.
A 6 1 B 8/00 (2006.01)

F I
A 6 1 B 8/00

テーマコード (参考)
4 C 6 0 1

審査請求 未請求 請求項の数 2 O L (全 14 頁)

(21) 出願番号	特願2006-351301 (P2006-351301)	(71) 出願人	000003078
(22) 出願日	平成18年12月27日 (2006.12.27)		株式会社東芝
			東京都港区芝浦一丁目1番1号
		(71) 出願人	594164542
			東芝メディカルシステムズ株式会社
			栃木県大田原市下石上1385番地
		(74) 代理人	100081411
			弁理士 三澤 正義
		(72) 発明者	石塚 正明
			栃木県大田原市下石上1385番地 東芝
			メディカルシステムズ株式会社内
		Fターム(参考)	4C601 BB03 BB07 EE02 EE14 GB04 GB06 JB04 JB05 JB19

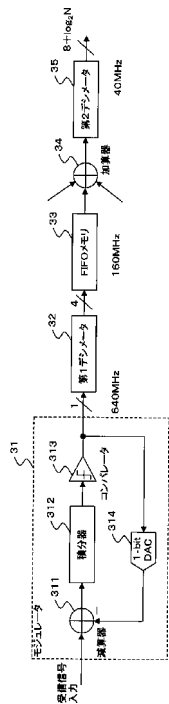
(54) 【発明の名称】 超音波診断装置

(57) 【要約】

【課題】 2Dアレイ超音波プローブを用いたリアルタイム3次元画像構築にも対応できるように、多方向並列同時受信を低コストで実現するデジタル受信ビームフォーマを備えた超音波診断装置を提供する。

【解決手段】 シグマ・デルタ型のAD変換器であるモジュレータ31が、1本の受信信号を第1の周期T1のデジタルデータに変換し、第1デシメータ32が、そのデジタルデータをN倍の第2の周期NT1(=T2)のデータにデシメートし、その後、FIFOメモリ33による遅延処理、加算器34によるチャンネル加算した後、第2デシメータ35が、M倍の第3の周期NMT1(=T3)のデータにデシメートする。

【選択図】 図1



【特許請求の範囲】

【請求項 1】

超音波振動子からの受信信号を第 1 の周期 T_1 のデジタルデータに変換するデルタ・シグマ型の A/D 変換手段と、

前記 A/D 変換手段の出力を第 2 の周期 T_2 ($T_2 > T_1$) のデータにデシメートする第 1 デシメート手段と、

前記第 1 デシメート手段からの出力を記憶し、複数 K 本の受信信号ごとに定められた遅延時間だけずらしたタイミングで、 L 個のデータを出力するデータ処理手段と、

を含む構成を 1 組として前記複数 K 本の受信信号に相当する K 個の組を備え、

さらに、前記データ処理手段から出力されるデータ同士を加算する前記 L 個の加算手段と、

前記加算手段の出力を第 3 の周期 T_3 ($T_3 > T_2$) にデシメートする前記 L 個の第 2 デシメート手段と、

を備え、

受信ビームフォーミングすることの特徴とする超音波診断装置。

【請求項 2】

K 個の超音波振動子と、

所望の距離に焦点を有するように前記 K 個の超音波振動子に超音波を照射させる送信手段と、

前記超音波振動子が取得した複数 K 本の受信信号をそれぞれ第 1 の周期 T_1 のデジタルデータに変換するデルタ・シグマ型の前記 K 個の A/D 変換手段と、

前記各 A/D 変換手段の出力を第 2 の周期 T_2 ($T_2 > T_1$) のデータにデシメートする前記 K 個の第 1 デシメート手段と、

前記 K 個の第 1 デシメート手段のそれぞれから出力されるデータを記憶し、前記 K 本の受信信号ごとに定められた遅延時間だけずらしたタイミングで、 L 個のデータを出力する前記 K 個のデータ処理手段と、

前記データ処理手段から出力されるデータ同士を加算する前記 L 個の加算手段と、

前記加算手段の出力を第 3 の周期 T_3 ($T_3 > T_2$) にデシメートする前記 L 個の第 2 デシメート手段と、

を備え、

前記複数 L 方向の同時受信ビームデータを生成することの特徴とする超音波診断装置。

【発明の詳細な説明】

【技術分野】

【0001】

この発明は、超音波を被検体内に送信し、複数の超音波振動子で受けた反射波をデジタル処理により整相して（受信ビームフォーミングして）、診断画像を構成する超音波診断装置に関する。

【背景技術】

【0002】

超音波診断装置は、複数の超音波振動子を有する超音波プローブと、超音波プローブを駆動制御する送受信部を備えている。送受信部は、超音波振動子に電気信号を供給して、被検体内の所定の焦点にビームフォーム（送信ビームフォーム）した超音波を走査するとともに、被検体内で反射してきた超音波を超音波振動子から受信する。そのとき送受信部は、アナログの受信信号を整相された（受信ビームフォームされた）デジタルの受信データとして変換して出力する。

【0003】

受信ビームフォーマは、対象とする反射体から各超音波振動子までの距離に応じてそれぞれ時間的に異なって受信された受信信号を、その位相（時間）を揃えて加算し、焦点の合った 1 本の受信信号（1 走査線上の画像用信号）を生成するものである。

【0004】

10

20

30

40

50

従来、このようなデジタルの受信ビームフォーマは図6に示すように、A/D変換器であるADC10a、10b、・・・、10n（以下、個々を代表して「ADC10等」と称する場合がある）、粗い遅延を行うためのFIFOメモリ11a、11b、・・・、11n（以下、個々を代表して「FIFOメモリ11等」と称する場合がある）、細かい遅延を付加するためのデジタル遅延回路12a、12b、・・・、12n（以下、個々を代表して「デジタル遅延回路12等」と称する場合がある）、及び加算器13で構成されている。ADC10等は、各超音波振動子から（以下、各超音波振動子からの信号ラインを「チャンネル」と称する場合がある）アナログの受信信号を受けて、ある量子化精度をもってデジタルデータに変換する。デジタルデータになった受信信号は一旦、FIFOメモリ11等に格納される。FIFOメモリ11等から読み出すタイミングを、それぞれの超音波振動子チャンネルの焦点からの距離に応じて位相（遅延時間）制御することにより、各位相合わせが可能になる。ここで制御可能な時間量は、ADC10等のサンプリングレイトで制約されることになるが、多くの場合、それでは精度は不足となる。そこで、FIFOメモリ11等の後のデジタル遅延回路12等で、サンプリングレイトより小さい遅延を付加する。FIFOメモリ11等による遅延は「粗い」遅延を付加するため、“Coarse delay”、デジタル遅延回路12等による遅延は「細かい」遅延を付加するため“Fine delay”と呼ばれることが多い。以上のように、遅延が付加された各チャンネルのデジタルのデータは加算器13によって加算されて、1本の受信信号を構成する。

10

【0005】

20

一方、受信ビームフォーマのデジタル化による恩恵の一つに、いわゆる並列同時受信処理が比較的容易に実現可能になった、ということがある。この並列同時受信技術は、1回の送信から得られる各チャンネルの受信信号から、複数の焦点の異なる受信信号（複数の画像走査線上の受信信号）を得る技術である。

【0006】

例えば、心臓を見る循環器領域の診断では、比較的高速なその動きを正確に再現することが重要になってくる。例えば、＜被検体内の1焦点への1回の超音波の送信＞→＜画像走査線上の1本の信号処理＞の繰り返しでは必要十分な速度（フレームレイト）を確保できない場合がある。そこで、1回の超音波の送信からその送信焦点周辺の複数本の受信信号を得てフレームレイトを稼ぐ方法（以下、「並列同時受信」と称する場合がある）が採用されている。

30

【0007】

受信ビームフォーマがアナログ回路で達成されていたときには、これを実現するには同じ回路を複数用意するしか方法がなく、コストと実装面積に影響するため容易に実現できる技術ではなかった。一方、昨今のデジタルによる受信ビームフォーマでは、デジタル回路特有の時分割動作で遅延パラメータを時々刻々切り替えて処理することにより、単一の回路で複数の受信信号を得ることが可能となる。また、デジタル回路は集積化が可能のため、同じ回路を複数持ったとしても、その数があまり大きくなければコストを上昇させることなく、並列同時受信処理を実現することができる。

【0008】

40

並列同時受信処理を実現するための受信ビームフォーマの1例を図7に示す。図7は、図6の形態を1つの焦点への送信からその焦点周辺の異なる4個の焦点の受信データを取得できるように並列同時受信処理を可能にした回路構成である。図7に示す形態においては、細遅延を行うデジタル遅延回路12a、12b、・・・、12nが各FIFOメモリ11a、11b、・・・、11n当たり4個備えられ、かつ、4個の加算器13a、13b、13c、13dが設けられている。つまり、FIFOメモリ11a、11b、・・・、11nを4本の受信データで共有化し、その後のデジタル遅延回路12aなどの回路を同時受信数分用意し、4個の加算器13a、13b、13c、13dからそれぞれ異なる焦点位置の受信データを得ようとするものである。すべての回路を共有化するという方法もあるが、その場合、FIFOメモリ11a、11b、・・・、11nより後の処理レー

50

トを高速にしないと信号帯域を犠牲にし、高速にすると消費電力が増大するというトレードオフがある。その一方、細遅延 (Fine delay) のためのデジタル遅延回路 12a、12b、・・・、12n は、多くの場合デジタルフィルタであり (例えば特許文献 1)、その回路規模は決して小さくない。従って、この例のように、それを複数持つというのはコストの観点から望ましくないが、従来の超音波診断装置で要求される並列同時受信数はせいぜい 4 であるため、上記トレードオフを鑑み、このような構成になる場合が少なくない。

【0009】

ここで、課題となってくるのが、並列同時受信数増加に対する対応である。超音波振動子の配列が 1 列、すなわち横 (ラテラル) 方向のみ並んでいて縦 (エレベーション) 方向には配列がない従来の超音波プローブの場合、要求される同時受信数は上記のようにせいぜい 4 であったため、回路を同時受信数分持ってもコストへの影響を許容範囲にとどめることは可能であった。しかしながら、最近では直交する 2 方向に配列された超音波振動子を有する 2D アレイ超音波プローブを用いてリアルタイムに 3 次元画像を構築する技術が実用化され始めている。その 2D アレイ超音波プローブでは同時受信数が 8 となり、さらには 16 まで増えることが期待されている。

【0010】

2D アレイ超音波プローブによるリアルタイム 3 次元画像構成のためには、3 次元分の大量のデータを取得して処理する必要がある。従来、平面上に N 本の走査線で構成されていた 2 次元画像を、所定軸を中心に 1 度ずつ回転させた 360 の平面から 3 次元画像に拡張しようとする、走査線の本数は $360 \times N$ になる。そのスキャン時間は単純には従来の 360 倍になる。フレームレートは 360 分の 1 に落ちてしまうが、上述のように循環器領域の診断ではこれは許容できない。そこで、並列同時受信数を増大して、3 次元的に多数の受信データを得ることによってフレームレートの低下を抑制するという策が考えられている。

【0011】

要求される並列同時受信数は、少なくとも 16 といわれている。この回路規模、ひいてはコストへの影響は甚大である。“Fine delay” のためのデジタル遅延回路は、多くの乗算器と加算器で構成されることになり、上述のように回路規模が大きい。これが従来の 4 倍になるということは、従来技術の延長で対応しようするとコストもそれに

【0012】

そこで、オーバサンプリング型の AD 変換器を利用して “Fine delay” 回路 (デジタル遅延回路) を不要にし、コストの増大を抑える方法が考えられる。

【0013】

そもそも、“Fine delay” 回路 (デジタル遅延回路) が必要になるのは、従来の AD 変換器のサンプリング周波数の上限が 40~60 [MHz] であり、その時間量子化精度では受信ビームフォーミングには不十分だったからである。

【0014】

それに対して、オーバサンプリング型の AD 変換器は、内部では出力レートの何倍ものレートで動いている。受信ビームフォーミングに必要な十分なレートの信号が得られれば、“Fine delay” 回路 (デジタル遅延回路) を不要にすることができる。

【0015】

ここで、オーバサンプリング型の AD 変換器の概要を図 8 に示す。図 8 に示す AD 変換器は、デルタ・シグマ AD 変換器と称される変換器の 1 形態である。入力されるアナログの受信信号は 1 ビット DA 変換器である 1 ビット DAC 314 からのフィードバック信号とで減算器 311 で減算された後、積分器 312 に入力される。積分器 312 の出力はコンパレータ 313 に入力され、基準電圧との関係により、図 8 の (A) 点での信号のようにデルタ・シグマ変調された “0” から “1” の 1 ビットデジタル信号のビット列に変換される。その後、デシメータ 100 で不要高調波帯域信号の除去とデシメーションが行わ

10

20

30

40

50

れ、最終的にあるレートであるビット幅を持つデジタル信号が得られる（図 8 中の（B）点）。

【0016】

モジュレータ 31 の出力のレートは、受信ビームフォーミングという観点で十分に小さいため、このデータに対してビームフォーミングを行えば、“Fine delay”回路（デジタル遅延回路）を不要にすることができる。

【0017】

このようにオーバサンプリング型の A/D 変換器を超音波診断装置に応用しようとする提案は、従来からあった（例えば特許文献 2）。図 9 にその提案の概要を示す。図 9 は、オーバサンプリング型の A/D 変換器を用いた従来における受信ビームフォーマの 1 形態である。この受信ビームフォーマは、モジュレータ 31、FIFO メモリ 11、加算器 13、及びデシメータ 100 で達成される。仮に 1 チャンネル当たりの最終レートでの分解能を 8 ビットとし、モジュレータ 31 でのレートを 1.5625 ns （サンプリング周波数が 640 MHz ）、最終レートを 25 ns （サンプリング周波数が 40 MHz ）とする。入力されるアナログ信号はモジュレータ 31 によって処理される。その後、高サンプリング周波数のモジュレータ出力に対して、FIFO メモリ 11 からの読み出し制御によって遅延処理が行われ、加算器 13 によるビームフォーミング加算後に、デシメータ 100 によって最終レートへのデシメーションが行われる。なお、図 9 中の N は加算チャンネル数を表す。

【0018】

【特許文献 1】米国特許第 5, 345, 426 号

【特許文献 2】米国特許第 5, 203, 335 号

【発明の開示】

【発明が解決しようとする課題】

【0019】

しかしながら、図 9 に示す受信ビームフォーマは以下に示す問題がある。すなわち、連続受信遅延制御（いわゆるダイナミックフォーカス）により FIFO メモリ 11 への制御データ（具体的には FIFO メモリ 11 への読み出しアドレス）に不連続点が生じると、許容できないノイズが発生してしまう。これを低減させるような策も提案されているが、モジュレータ 31 に変更を加えるものであり、困難性が非常に高い。アナログ・デジタル混在 IC の開発になるため、莫大な開発コストが要求され、設計段階での効果の検証も難しい。

【0020】

図 9 に示す従来の受信ビームフォーマと、受信ビームフォーマに要求されている性能とを考察すると、従来技術は以下のような点に問題がある。

（1）受信ビームフォーミングに要求される時間精度は、必ずしもモジュレータ出力レートに一致せず、一般にそれより粗くてもよい。

（2）必要以上細かい間隔で遅延処理を行うと、不連続点も相応に含まれることになる。パルスの密度がデシメーション後のデータ値を決定するモジュレータ出力点において、不連続点が多発することは好ましくない。

【0021】

この発明は上記の問題を解決するものであり、2D アレイ超音波プローブを用いたりアルタイム 3 次元画像構築にも対応できるように、多方向並列同時受信を低コストで実現するデジタル受信ビームフォーマを備えた超音波診断装置を提供することを目的とする。

【課題を解決するための手段】

【0022】

請求項 1 に記載の発明は、超音波振動子からの受信信号を第 1 の周期 T_1 のデジタルデータに変換するデルタ・シグマ型の A/D 変換手段と、前記 A/D 変換手段の出力を第 2 の周期 T_2 （ $T_2 > T_1$ ）のデータにデシメートする第 1 デシメート手段と、前記第 1 デシメート手段からの出力を記憶し、複数 K 本の受信信号ごとに定められた遅延時間だけずらし

たタイミングで、 L 個のデータを出力するデータ処理手段と、を含む構成を 1 組として前記複数 K 本の受信信号に相当する K 個の組を備え、さらに、前記データ処理手段から出力されるデータ同士を加算する前記 L 個の加算手段と、前記加算手段の出力を第 3 の周期 T_3 ($T_3 > T_2$) にデシメートする前記 L 個の第 2 デシメート手段と、を備え、受信ビームフォーミングすることの特徴とする超音波診断装置である。

【0023】

請求項 2 に記載の発明は、 K 個の超音波振動子と、所望の距離に焦点を有するように前記 K 個の超音波振動子に超音波を照射させる送信手段と、前記超音波振動子が取得した複数 K 本の受信信号をそれぞれ第 1 の周期 T_1 のデジタルデータに変換するデルタ・シグマ型の前記 K 個の AD 変換手段と、前記各 AD 変換手段の出力を第 2 の周期 T_2 ($T_2 > T_1$) のデータにデシメートする前記 K 個の第 1 デシメート手段と、前記 K 個の第 1 デシメート手段のそれぞれから出力されるデータを記憶し、前記 K 本の受信信号ごとに定められた遅延時間だけずらしたタイミングで、 L 個のデータを出力する前記 K 個のデータ処理手段と、前記データ処理手段から出力されるデータ同士を加算する前記 L 個の加算手段と、前記加算手段の出力を第 3 の周期 T_3 ($T_3 > T_2$) にデシメートする前記 L 個の第 2 デシメート手段と、を備え、前記複数 L 方向の同時受信ビームデータを生成することの特徴とする超音波診断装置である。

【発明の効果】

【0024】

この発明によると、デルタ・シグマ型の AD 変換手段を備え、さらに、第 1 デシメート手段と第 2 デシメート手段を備えて、2 段階に分けてデシメーションを行うことで、ノイズの発生を抑えつつコストを抑えた多方向並列同時受信を実現することが可能となる。

【発明を実施するための最良の形態】

【0025】

〔この発明の実施形態の概要〕

この発明の実施形態は、図 5 に示す超音波診断装置に適用される。超音波診断装置の構成と動作については後述する。この発明の実施形態の主要部は図 5 における受信部 3 であり、特に、オーバサンプリング型の AD 変換器と、2 つのデシメータを用いて受信ビームフォーマを構成したところに特徴がある。

【0026】

〔オーバサンプリング型の AD 変換器を用いた受信ビームフォーマの構成〕

まず、オーバサンプリング型の AD 変換器を用いた受信ビームフォーマの構成について図 1 を参照して説明する。図 1 は、この発明の実施形態に係る受信ビームフォーマの構成を示すブロック図である。

【0027】

この実施形態に係る受信ビームフォーマは、モジュレータ 31、第 1 デシメータ 32、 $FIFO$ メモリ 33、加算器 34、及び第 2 デシメータ 35 によって構成されている。仮に、1 チャンネル当たりの最終レートでの分解能を 8 ビットとし、モジュレータ 31 でのレートを 1.5625 ns (サンプリング周波数が 640 MHz)、最終レートを 25 ns (サンプリング周波数が 40 MHz) とする。

【0028】

入力される受信信号は、1 ビット DA 変換器である 1 ビット DAC 314 からのフィードバック信号とで減算器 311 で減算された後、積分器 312 に入力される。積分器 312 の出力はコンパレータ 313 に入力され、基準電圧との関係により、デルタ・シグマ変調された 0 から 1 の 1 ビットデジタル信号のビット列に変換される。

【0029】

デルタ・シグマ型の AD 変換器は、オーバサンプリングが基本なので内部は 10 倍以上のレートで動いている。例えば 20 MHz をナイキスト周波数とし、オーバサンプリングレイシオを 16 とすると、内部のレートは 1.5625 ns となる。細遅延に必要な精度を信号波長の 16 分の 1 とした場合、希望する超音波信号帯域を 10 MHz までとしたと

10

20

30

40

50

きのレートは 6.25 ns ($\gg 1.5625 \text{ ns}$) であり、上記レート 1.5625 ns は十分なものであるということが分かる。すなわち、広帯域なデルタ・シグマ型の A/D 変換器を応用して、A/D 変換時点で必要時間精度のデジタル受信信号が得られる構成として、従来のデジタル遅延回路 (“Fine delay” 回路) を不要にすることができる。

【0030】

モジュレータ 31 から出力された信号は、第 1 デシメータ 32 によって、ビームフォーミングに必要十分なところまでレートが落とされる。このとき、信号はパルス密度データからあるビット幅を持つものに変化する。図 1 の例では、 6.25 ns のレート (160 MHz のサンプリング周波数) の 4 ビットデータにデシメートされている。

10

【0031】

次に、第 1 デシメータ 32 から出力された信号は、一旦、FIFO メモリ 33 に格納される。FIFO メモリ 33 から読み出すタイミングを、それぞれの超音波振動子チャンネルの焦点からの距離に応じて位相 (遅延時間) 制御することにより、各位相合わせが可能となる。遅延が付加された各チャンネルのデジタルデータは、加算器 34 によって加算された後、第 2 デシメータ 35 によって最終レートのデータに変換される。図 1 の例では、 25 ns (サンプリング周波数が 40 MHz) のデータにデシメートされている。なお、図 1 中の N は加算器 34 における加算チャンネル数を表す。この FIFO メモリ 33 が、この発明の「データ処理手段」の 1 例に相当する。

【0032】

20

つまり、この実施形態に係る受信ビームフォーマは、超音波を走査して取得した 1 本の受信信号を第 1 の周期 T_1 のデジタルデータに変換するデルタ・シグマ型の A/D 変換手段 (図 1 の減算器 311、積分器 312、コンパレータ 313、及び 1 ビット DAC 314 を備えた手段) からの出力を受けた第 1 デシメータ 32 が、N 倍の第 2 の周期 NT_1 ($= T_2$) のデータにデシメートし、その後、遅延処理、チャンネル加算した後、第 2 デシメータ 35 が、M 倍の第 3 の周期 NMT_1 ($= T_3$) のデータにデシメートする。

【0033】

以上の構成とすることで、ダイナミックフォーカスにかかわる不連続点は発生するが、既にある程度帯域制限されたデータに対してであるため、連続するデータ同士での変化は限られてくるはずである。すなわち、不連続点でのノイズ等の望ましくない現象の程度は、従来技術より小さくなると期待できる。

30

【0034】

[受信ビームフォーマのシミュレーション]

次に、この実施形態に係る受信ビームフォーマによる遅延シミュレーションを行った。例えば図 2 に示すように、 0.2 mm ピッチで並んだ超音波振動子 P1、P2、・・・、P48、P49、・・・の、ビームの中心から 48 番目にある超音波振動子 P48 について、仮に連続波が受信されたとしたときの遅延シミュレーションを実施した。深さは 10 mm から 20 mm で、キャリア周波数が 2 MHz についてシミュレーションを行った。

【0035】

このシミュレーションの結果を図 3 に示す。図 3 は、遅延シミュレーションの結果を示すグラフである。図 3 において横軸は深さ [mm] を表している。図 3 (a)、(b)、(c) において縦軸は振幅を表し、図 3 (d) において縦軸は、基準となる理想信号と各方法で得られた信号との差を表している。

40

【0036】

図 3 (a) に示す信号 A は基準となるキャリア信号であり、信号 B は、信号 A を超音波振動子の位置とフォーカス深さで決まる遅延制御データに従って遅延処理を施した結果得られた信号である。ここでは、サンプリング周波数を 160 MHz にした。この信号 B をリサンプルして得られる信号を理想信号とし、比較対象とする。

【0037】

図 3 (b) に示す信号 C は、上記信号 B を、 40 MHz にリサンプルした信号である。

50

この信号Cが理想信号であり、比較対象とする。また、信号Dは、この実施形態に係る受信ビームフォーマによって信号Aに対して処理を施した結果得られた信号である。つまり、信号Dは、第1デシメータ32と第2デシメータ35によって2段階に分けてデシメーションを行った結果得られた信号である。なお、信号Cと信号Dはほぼ一致するため、図3(b)には重なって示されている。

【0038】

図3(c)に示す信号Cは理想信号であり、信号Eは、図9に示す従来技術に係る受信ビームフォーマによって信号Aに対して処理を施した結果得られた信号である。つまり、信号Eは、図9に示す1つのデシメータ100によってデシメーションを行った結果得られた信号である。

10

【0039】

比較対象である理想信号としての信号Cと、信号D、信号Eとの差を求め、それぞれの差を図3(d)に示す。信号Fは、理想信号としての信号Cとこの実施形態の方法で得られた信号Dとの差であり、信号Gは、理想信号としての信号Cと従来技術の方法で得られた信号Eとの差である。図3(c)、(d)に示すように、この実施形態の方法で得られた信号Dは、従来技術の方法で得られた信号Eと比べてノイズが少なく、理想信号に近い信号となることが分かる。

【0040】

以上のように、この実施形態に係る受信ビームフォーマによると、オーバサンプリング型のAD変換器を備えることで、“Fine delay”回路(デジタル遅延回路)を不要にすることができるため、受信ビームフォーミング回路をシンプルで高集積化が可能なものにすることができる。さらに、第1デシメータ32と第2デシメータ35を備えて、2段階に分けてデシメーションを行うことにより、信号の劣化を抑えることが可能となる。

20

【0041】

[受信ビームフォーマの実施形態]

次に、16方向の並列同時受信数の場合の実施形態を図4に示す。図4は、16チャンネルの並列同時受信を行える受信ビームフォーマの実施形態を示すブロック図である。図4に示す受信ビームフォーマは、超音波振動子が2次元的に配置された2Dアレイ超音波プローブに対応してビームフォーミングする1実施形態である。

30

【0042】

モジュレータ31a、31b、・・・、31n(以下、個々を代表して「モジュレータ31等」と称する場合がある)のそれぞれは、図1のモジュレータ31と同じ構成であり、超音波を走査して取得した1本の受信信号を1ビットのデジタル信号のビット列に変換する。この実施形態では、モジュレータ31等は、受信信号を第1の周期T1のデジタルデータに変換する。モジュレータ31等は、受信信号数(チャンネル数K)分、用意されている。

【0043】

第1デシメータ32a、32b、・・・、32n(以下、個々を代表して「第1デシメータ32等」と称する場合がある)のそれぞれは、図1の第1デシメータ32と同じ構成であり、モジュレータ31等から出力されたデータを、N倍の第2の周期NT1(=T2)のデータにデシメートすることで、ビームフォーミングに必要十分なところまでレートを落とす。第1デシメータ32等は、受信信号数(チャンネル数K)分、用意されている。

40

【0044】

FIFOメモリ33a、33b、・・・、33n(以下、個々を代表して「FIFOメモリ33等」と称する場合がある)のそれぞれは、図1のFIFOメモリ33と同じ構成であり、第1デシメータ32等からの出力を格納する。そして、受信データは、制御部から出力される受信遅延制御信号に基づき、各チャンネル受信信号の位相が焦点に関して一致するように読み出される。FIFOメモリ33等は複数ポートの読み出しが可能なタイ

50

プのメモリであり、要求される並列同時受信数に対応した読み出しポートを持つものである。この実施形態では、並列同時受信数を $L = 16$ としているため、 16 のポートを備えている。そして、それぞれのポートには、それが受け持つ受信（焦点）方向（“Beam”）に対応した読み出しアドレス（受信遅延制御信号）を与える。このようにしてFIFOメモリ33等から読み出されたデータは、必要十分な精度で位相合わせが行われたことになる。なお、FIFOメモリ33等は、受信信号数（チャンネル数 K ）分、用意されている。

【0045】

加算器34a、34b、・・・、34p（以下、個々を代表して「加算器34等」と称する場合がある）はそれぞれ、各FIFOメモリ33等の出力に接続されている。つまり、加算器34等は、異なるFIFOメモリ33等から出力される各同時受信方向（“Beam”ごと）に応じたデータを加算する。これにより、受信ビームフォーミングが完遂されることになる。加算器34等は、並列同時受信数と同じ数が設置されている。この実施形態では、並列同時受信数を $L = 16$ としているため、 16 個の加算器34等が設置されている。そして、加算器34等からは、異なった 16 方向（焦点位置）における受信データ（ 16 ビームのデータ）が出力される。

【0046】

第2デシメータ35a、35b、・・・、35p（以下、個々を代表して「第2デシメータ35等」と称する場合がある）のそれぞれは、図1の第2デシメータ35と同じ構成であり、加算器34等から出力された信号を、 M 倍の第3の周期 $MNT1 (= T3)$ のデータにデシメートすることで、最終レート of データに変換する。第2デシメータ35等によって最終レートに調整されたデータは、その後、図5に示す信号処理部4に出力されることになる。第2デシメータ35等は、並列同時受信数と同じ数が設置されている。この実施形態では、並列同時受信数を $L = 16$ としているため、 16 個の第2デシメータ35等が設置されている。

【0047】

なお、この実施形態では、サンプリングレートやAD変換器の分解能（最終ビット幅）などに関し、ある仮定値を用いて説明したが、その値は1例であり、この発明がその例に限定されるものではない。また、モジュレータ出力を1ビットと仮定して説明したが、マルチビットタイプであっても、この発明を適用することができる。

【0048】

また、受信信号数（チャンネル数 K ）と、整相して出力しようとするビーム数 L （並列同時受信数）とは関係がなく、例えば、チャンネル数 K としては、 128 や 192 などが想定される。そのとき、図4のモジュレータ31等、第1デシメータ32等、及びFIFOメモリ33等は、それぞれそのチャンネル数 K 分、用意されている。

【0049】

また、この実施形態では、 16 方向の並列同時受信について説明したが、 16 方向に限定されず、 8 方向や 4 方向などの並列同時受信であっても良い。

【0050】

〔超音波診断装置の実施形態〕

次に、上述した受信ビームフォーマが適用される超音波診断装置の構成について、図5を参照して説明する。図5は、この発明の実施形態に係る超音波診断装置の構成を示すブロック図である。

【0051】

この実施形態に係る超音波診断装置は、超音波プローブ1、送信部2、受信部3、信号処理部4、画像生成部5、表示部6、及び制御部7を備えて構成されている。

【0052】

超音波プローブ1は、複数の超音波振動子が所定方向（走査方向）に1列に配列された1Dアレイ超音波プローブ、又は、複数の超音波振動子がマトリックス（格子）状に配置された2Dアレイ超音波プローブで構成されている。

10

20

30

40

50

【0053】

送信部2は、超音波プローブ1に電気信号を供給して所定の焦点にビームフォーム（送信ビームフォーム）した超音波を走査させる。受信部3は、超音波プローブ1が受信したエコー信号を受信し、そのアナログの受信信号を整相された（受信ビームフォームされた）デジタルの受信データとして変換して出力する。受信部3は、上記「受信ビームフォームの実施形態」で説明した構成が用いられる。

【0054】

信号処理部4は、Bモード処理回路、ドプラ処理回路、及びカラーモード処理回路を備えている。受信部3から出力された受信データは、いずれかの処理回路にて処理が施される。Bモード処理回路はエコーの振幅情報の映像化を行い、エコー信号からBモード超音波ラスタデータを生成する。ドプラ処理回路はドプラ偏移周波数成分を取り出し、更にFFT処理等を施して血流情報を有するデータを生成する。カラーモード処理回路は動いている血流情報の映像化を行い、カラー超音波ラスタデータを生成する。血流情報には、速度、分散、パワー等の情報があり、血流情報は2値化情報として得られる。

【0055】

画像生成部5は、DSC（Digital Scan Converter：デジタルスキャンコンバータ）を備え、直交座標系で表される画像を得るために、超音波ラスタデータを直交座標で表される画像データに変換する（スキャンコンバージョン処理）。例えば、DSCは、Bモード超音波ラスタデータに基づいて2次元情報としての断層像データを生成し、その断層像データを表示部6に出力する。また、画像生成部5は、複数の断層像データに基づいてボクセルデータを生成する。そして、画像生成部5は、そのボクセルデータに対して、サーフェイスレンダリング処理や、ボリュームレンダリング処理や、MPR処理（Multi Planar Reconstruction）などの画像処理を施すことにより、3次元画像データや任意断面における画像データ（MPR画像データ）などの超音波画像データを生成する。

【0056】

表示部6は、CRTや液晶ディスプレイなどのモニタで構成されており、画面上に断層像、3次元画像又は血流情報などが表示される。

【0057】

制御部7は、超音波診断装置の各部に接続されて、各部の動作を制御する。

【0058】

また、超音波診断装置は図示しない操作部を備えている。その操作部は、キーボード、マウス、トラックボール、又はTCS（Touch Command Screen）などで構成されており、操作者の操作によってスキャン条件や関心領域（ROI）などの各種設定が行われる。

【0059】

この実施形態に係る超音波診断装置によると、2Dアレイ超音波プローブによるリアルタイム3次元画像の構築に関連して増大する並列同時受信数を、コストの大幅上昇なしで実現する受信ビームフォーマを構築することが可能となる。これにより、リアルタイム3次元超音波診断装置に関し、コストを抑えて高品質画像をユーザに提供することが可能となる。

【図面の簡単な説明】

【0060】

【図1】この発明の実施形態に係る受信ビームフォーマの構成を示すブロック図である。

【図2】受信ビームフォーマによる遅延シミュレーションを説明するための図である。

【図3】遅延シミュレーションの結果を示すグラフである。

【図4】16チャンネルの並列同時受信を行える受信ビームフォーマの実施形態を示すブロック図である。

【図5】この発明の実施形態に係る超音波診断装置の概略構成を示すブロック図である。

【図6】従来技術に係る受信ビームフォーマの構成を示すブロック図である。

【図 7】 従来技術に係る受信ビームフォーマの構成を示すブロック図である。

【図 8】 デルタ・シグマ A/D 変換器を示すブロック図である。

【図 9】 従来技術に係る受信ビームフォーマの構成を示すブロック図である。

【符号の説明】

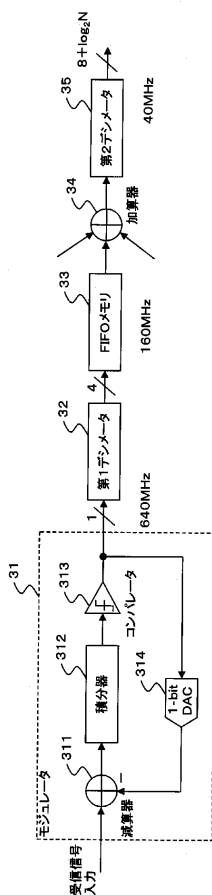
【0061】

- 1 超音波プローブ
- 2 送信部
- 3 受信部
- 4 信号処理部
- 5 画像生成部
- 6 表示部
- 7 制御部
- 31、31a～31n モジュレータ
- 32、32a～32n 第1デシメータ
- 33、33a～33n FIFOメモリ
- 34、34a～34p 加算器
- 35、35a～35p 第2デシメータ
- 311 減算器
- 312 積分器
- 313 コンパレータ
- 314 1ビットDAC

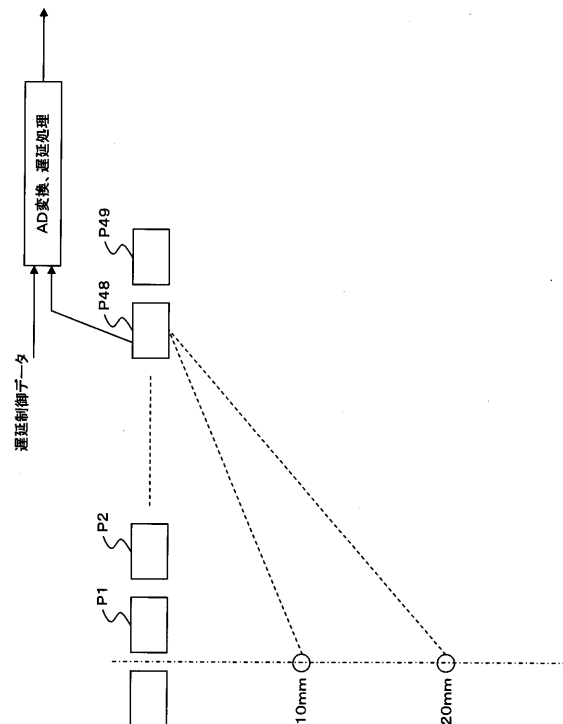
10

20

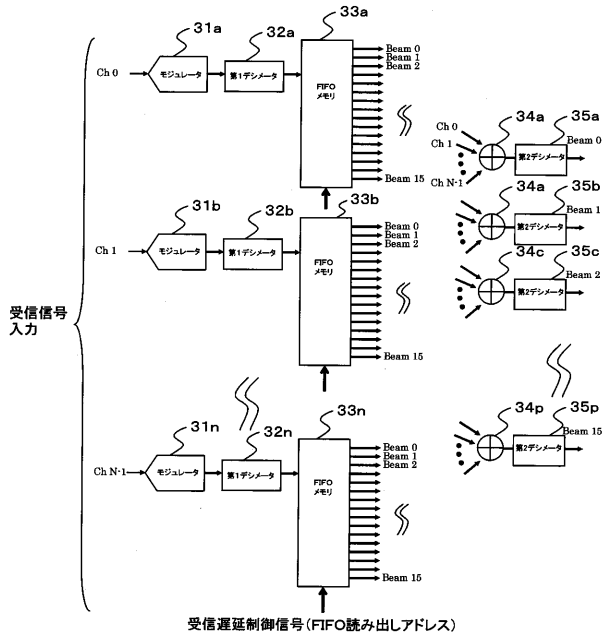
【図 1】



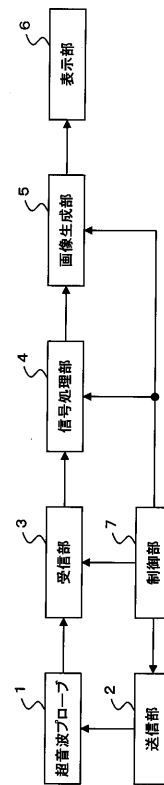
【図 2】



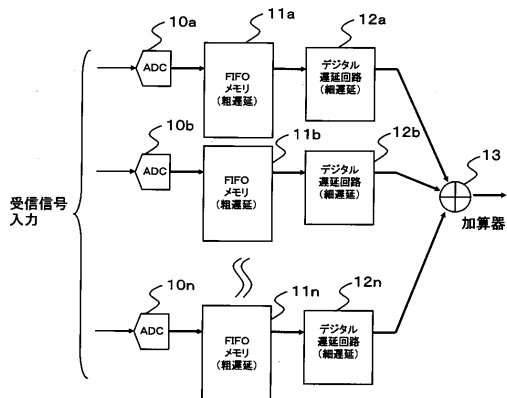
【図 4】



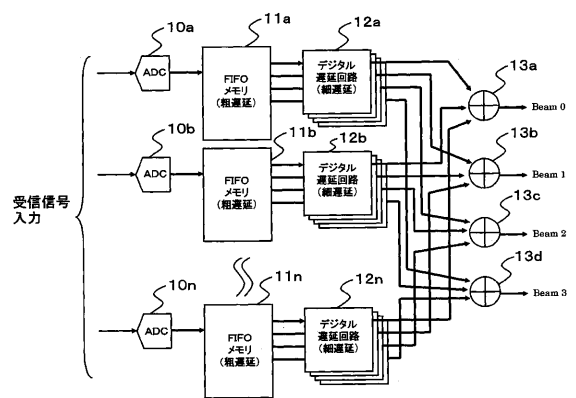
【図 5】



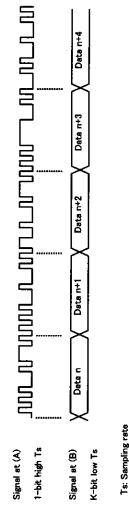
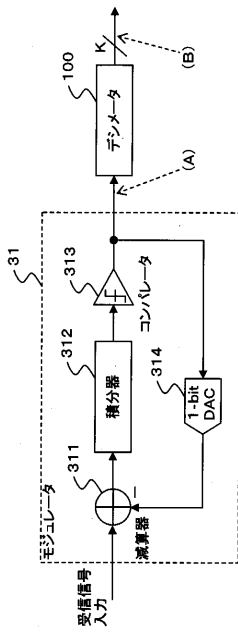
【図 6】



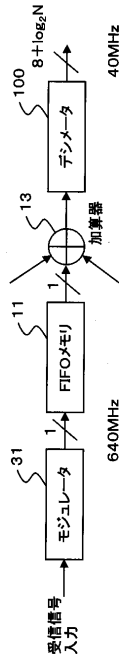
【図 7】



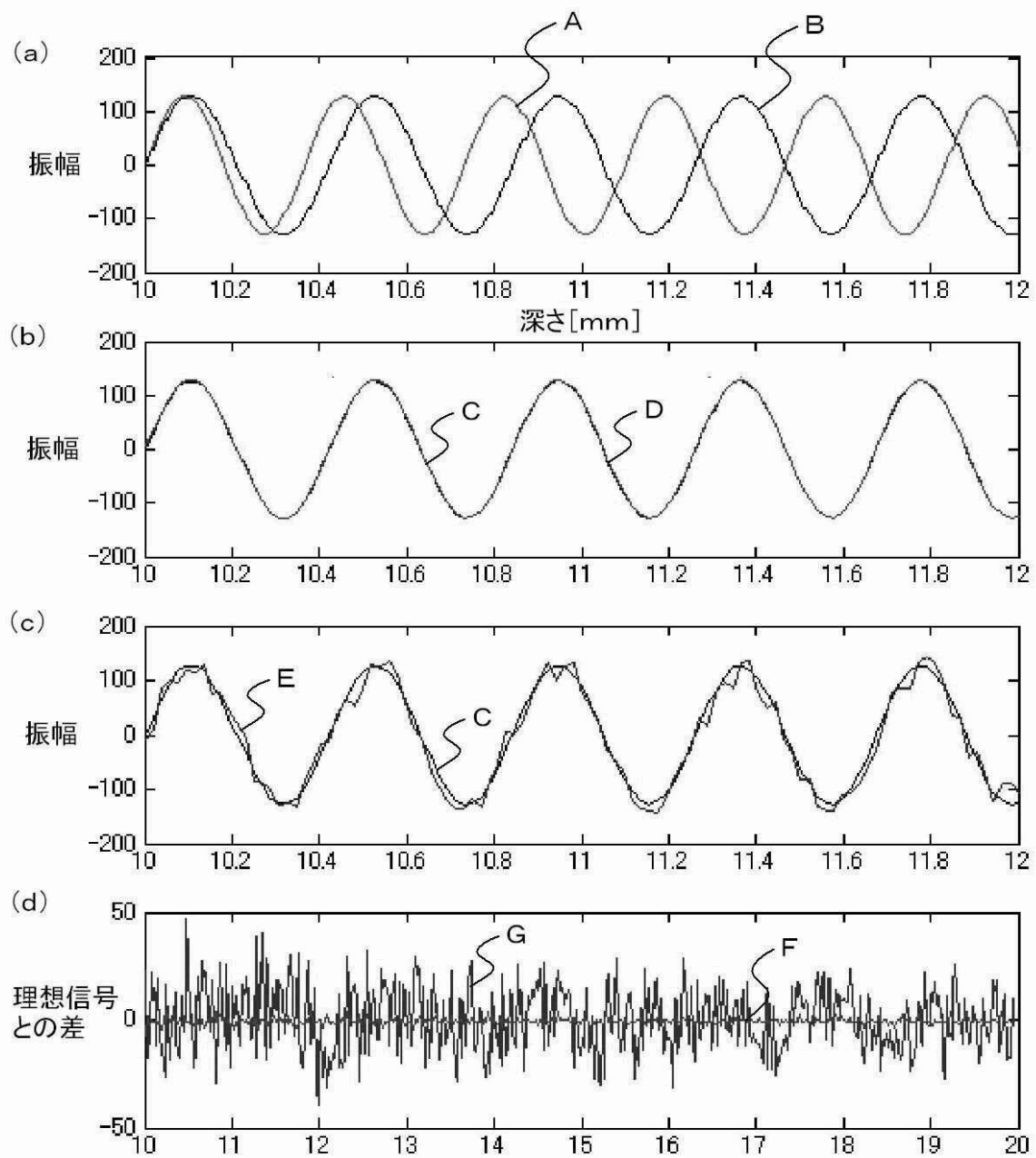
【図 8】



【図 9】



【図 3】



专利名称(译)	超声诊断设备		
公开(公告)号	JP2008161262A	公开(公告)日	2008-07-17
申请号	JP2006351301	申请日	2006-12-27
[标]申请(专利权)人(译)	株式会社东芝 东芝医疗系统株式会社		
申请(专利权)人(译)	东芝公司 东芝医疗系统有限公司		
[标]发明人	石塚正明		
发明人	石塚 正明		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C601/BB03 4C601/BB07 4C601/EE02 4C601/EE14 4C601/GB04 4C601/GB06 4C601/JB04 4C601/JB05 4C601/JB19		
外部链接	Espacenet		

摘要(译)

要解决的问题：提供一种具有数字接收波束形成器的超声诊断设备，该设备便宜地实现多方向并行同时接收，以便适应于使用2D阵列超声探头组织实时3D图像。ΣSOLUTION：作为sigma-delta型AD转换器的调制器31将一个接收信号转换为第一周期T1的数字数据，并且第一抽取器32将数字数据抽取为N倍第二周期NT1的数据 (= T2)。此后，执行FIFO存储器33的延迟处理和加法器34的信道加法，然后第二抽取器35将它们抽取为M倍第三周期NMT1 (= T3) 的数据。Ž

