

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2018-114042

(P2018-114042A)

(43) 公開日 平成30年7月26日(2018.7.26)

(51) Int.Cl.

A61B 8/14 (2006.01)

F1

A61B 8/14

テーマコード(参考)

4C601

審査請求 未請求 請求項の数 14 O L (全 22 頁)

(21) 出願番号 特願2017-5633 (P2017-5633)  
 (22) 出願日 平成29年1月17日(2017.1.17)

(71) 出願人 000005108  
 株式会社日立製作所  
 東京都千代田区丸の内一丁目6番6号  
 (74) 代理人 110001807  
 特許業務法人磯野国際特許商標事務所  
 (72) 発明者 吉村 保廣  
 東京都千代田区丸の内一丁目6番6号 株  
 式会社日立製作所内  
 (72) 発明者 佐光 暁史  
 東京都千代田区丸の内一丁目6番6号 株  
 式会社日立製作所内  
 (72) 発明者 山下 尚昭  
 東京都千代田区丸の内一丁目6番6号 株  
 式会社日立製作所内

最終頁に続く

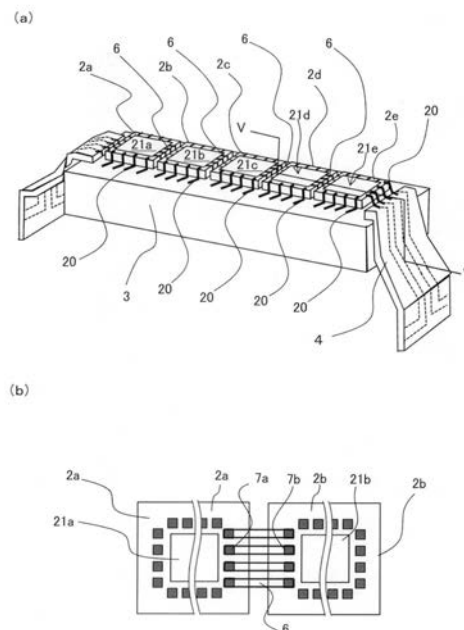
(54) 【発明の名称】 超音波探触子、超音波診断装置、半導体センサ

(57) 【要約】

【課題】 各種のセンサのセンシング面積のサイズや形状に応じて設計変更が容易で、センサの感度がよい超音波探触子、およびこの超音波探触子を備える超音波診断装置を提供する。

【解決手段】 センサセルを有する複数の半導体センサチップと、前記複数の半導体センサチップが所定の隙間を有して配置される基材3と、を備え、前記複数の半導体センサチップについて、隣接するチップを第1の半導体センサチップ2a及び第2の半導体センサチップ2bとしたとき、前記第1の半導体センサチップの端部と、第2の半導体センサチップの端部と、前記隙間の底部と、前記第1の半導体センサチップのパッド7aと、前記第2の半導体センサチップのパッド7bと、が被覆される導電性の膜配線6を有する。

【選択図】 図4



## 【特許請求の範囲】

## 【請求項 1】

センサセルを有する複数の半導体センサチップと、  
前記複数の半導体センサチップが所定の隙間を有して配置される基材と、を備え、  
前記複数の半導体センサチップについて、隣接するチップを第 1 の半導体センサチップ  
及び第 2 の半導体センサチップとしたとき、  
前記第 1 の半導体センサチップの端部と、第 2 の半導体センサチップの端部と、前記隙  
間の底部と、前記第 1 の半導体センサチップのパッドと、前記第 2 の半導体センサチップ  
のパッドと、が被覆されてなる導電性の膜配線を有する、  
ことを特徴とする超音波探触子。

10

## 【請求項 2】

請求項 1 において、  
前記膜配線の下側に絶縁層を有する、  
ことを特徴とする超音波探触子。

## 【請求項 3】

請求項 2 において、  
前記絶縁層が前記パッドの少なくとも一部を露出して、前記パッドが前記膜配線に接続  
している、  
ことを特徴とする超音波探触子。

20

## 【請求項 4】

請求項 2 において、  
前記第 1 の半導体センサチップの前記端部から前記パッドまでの最短距離を  $W_2$  とし、  
前記第 1 の半導体センサチップの前記端部から前記絶縁層の先端部までの距離を  $W_1$  と  
し、  
前記第 1 の半導体センサチップの前記端部から前記膜配線の先端部までの距離を  $W_3$  と  
し、  
 $W_3 > W_1$  かつ  $W_3 > W_2$  を満たす、  
ことを特徴とする超音波探触子。

## 【請求項 5】

請求項 1 乃至請求項 4 のいずれか一項において、  
前記第 1 の半導体センサチップと前記第 2 の半導体センサチップの前記隙間の距離と、  
前記第 1 の半導体センサチップの厚みとの比が 0.8 以上である、  
ことを特徴とする超音波探触子。

30

## 【請求項 6】

請求項 1 乃至請求項 4 のいずれか一項において、  
前記膜配線の厚みが  $1\mu\text{m}$  以上である、  
ことを特徴とする超音波探触子。

## 【請求項 7】

請求項 1 において、  
前記第 1 の半導体センサチップの前記端部にテーパが設けられている、  
ことを特徴とする超音波探触子。

40

## 【請求項 8】

センサセルを有する複数の半導体センサチップと、  
前記複数の半導体センサチップが所定の隙間を有して配置される基材と、  
前記隙間に設置される絶縁部材と、を備え、  
前記複数の半導体センサチップについて、隣接するチップを第 1 の半導体センサチップ  
及び第 2 の半導体センサチップとしたとき、  
前記第 1 の半導体センサチップのパッドと、前記第 2 の半導体センサチップのパッドと  
、前記絶縁部材とが被覆されてなる導電性の膜配線を有する、  
ことを特徴とする超音波探触子。

50

## 【請求項 9】

請求項 8 において、  
前記膜配線が、板材の上に形成されている、  
ことを特徴とする超音波探触子。

## 【請求項 10】

請求項 8 において、  
前記第 1 の半導体センサチップと前記第 2 の半導体センサチップのそれぞれの外周に、  
半導体センサチップの表面から絶縁層が突出したダム構造のダム部が形成されている、  
ことを特徴とする超音波探触子

## 【請求項 11】

請求項 1 または請求項 8 において、  
前記第 1 の半導体センサチップと前記第 2 の半導体センサチップを前記基材に搭載した  
組み立て体に接着された音響レンズを備え、  
前記第 1 の半導体センサチップの前記パッドと前記第 2 の半導体センサチップの前記パ  
ッドとが被覆されてなる前記膜配線は、前記音響レンズが前記第 1 の半導体センサチップ  
と前記第 2 の半導体センサチップに接着された面側に位置する、  
ことを特徴とする超音波探触子。

## 【請求項 12】

請求項 1 または請求項 8 において、  
前記第 1 の半導体センサチップと前記第 2 の半導体センサチップを含める複数個の半導  
体センサチップが縦横に配列されている、  
ことを特徴とする超音波探触子。

## 【請求項 13】

請求項 1 乃至請求項 12 のいずれか一項に記載の超音波探触子を備える、  
ことを特徴とする超音波診断装置。

## 【請求項 14】

センサセルを有する複数の半導体センサチップと、  
前記複数の半導体センサチップが所定の隙間を有して配置される基材と、を備え、  
前記複数の半導体センサチップについて、隣接するチップを第 1 の半導体センサチップ  
及び第 2 の半導体センサチップとしたとき、  
前記第 1 の半導体センサチップの端部と、第 2 の半導体センサチップの端部と、前記隙  
間の底部と、前記第 1 の半導体センサチップのパッドと、前記第 2 の半導体センサチップ  
のパッドと、が被覆されてなる導電性の膜配線を有する、  
ことを特徴とする半導体センサ。

## 【発明の詳細な説明】

## 【技術分野】

## 【0001】

本発明は、超音波探触子、超音波診断装置、半導体センサに関する。

## 【背景技術】

## 【0002】

超音波センサとして、大面積を高精細にセンシングするニーズがある。例えば、人の手  
を模擬した触覚センサやタッチセンサ、大面積を一度に検出できる超音波探傷子、人や動  
物の医療診断に使う超音波診断装置用プローブなどである。

超音波センサなどの各種センシングデバイスでは、センシング面の形状は長方形のもの  
が主流であるが、縦横比はいろいろな種類があり、その都度、素子のセンサ部の設計変更  
が必要となる。

また、センサ部を大きなチップとして形成すると、半導体製造技術では、ウエハプロセ  
ス中の異物や、フォトリソグラフィ不良により、チップの歩留まりが低下する。つまり  
、これらの異物や不良は、製造ライン特有のものであり、チップの面積が大きくなってウ  
エハ当たりのチップ取得数が減るほど歩留まりは低下する。経済性を考慮してチップ取得

10

20

30

40

50

における歩留まりを所定値以上にしようとする、半導体センサの面積は制約される。

この設計変更や歩留まりの低下を回避する方法として、小型のチップを規格化し、センサ部の形状に合わせて並べる方法がある。すなわち、超音波センサのセンシング面に要求される形状を、センサチップの並べかえで対応すれば、センサチップそのものの設計変更は不要となる。

ただし、複数の小型のチップを配置した後に、各チップを電氣的に接続することが必要である。

#### 【0003】

半導体素子を用いた超音波センサとしては、 piezo素子を用いた P M U T (Piezoelectric Micro-machined Ultrasonic Transducers) や C M U T (Capacitive Micro-machined Ultrasonic Transducer) がある。

C M U T (Capacitive Micro-machined Ultrasonic Transducer) チップは、薄膜の積層により作製された超音波送受信デバイスである。C M U T チップは、半導体製造技術と M E M S (Micro Electro Mechanical System) 技術とを適用して作製される。この C M U T チップは、半導体製造技術により素子をグリッド状に一括して形成できるため、グリッド状に配列した多数の素子を半導体ウエハから切り出して、一つのチップとしてパッケージングされる。

C M U T チップを用いた超音波センサは、積層型 piezo素子を用いた超音波センサに比較して、周波数応答が高く、画像の解像度が高く鮮明であるという特徴がある。

この複数の C M U T チップを用いた超音波振動子 (超音波センサ) として、特許文献 1 がある。

#### 【0004】

特許文献 1 の要約書には、「 [課題] 振動子エレメントの両端に溝部を設けた静電容量型超音波振動子において、全体に占めるセル領域の面積比率を低下させず、かつ発生させる超音波の出力低下のない静電容量型超音波振動子を提供する。 [解決手段] シリコン基板と、該シリコン基板の上面に配設された第 1 の電極と、該第 1 の電極と対向し所定の空隙を隔てて配設された第 2 の電極と、該第 2 の電極を支持するメンブレンとからなる振動子セルから構成され、駆動制御信号を入出力する最小単位である振動子エレメントと、前記シリコン基板の背面に電極パッドを介して接合したフレキシブルプリント基板とから構成される静電容量型超音波振動子において、隣接する前記振動子エレメント間に溝部が設けられ、該溝部に導電膜が形成されていることにより、上記課題の解決を図る。」と記載され、静電容量型超音波振動子に関する技術が開示されている。

#### 【先行技術文献】

#### 【特許文献】

#### 【0005】

【特許文献 1】特開 2006-122188 号公報

#### 【発明の概要】

#### 【発明が解決しようとする課題】

#### 【0006】

しかしながら、特許文献 1 に開示された技術には、次のような課題がある。

すなわち、特許文献 1 記載の静電容量型超音波振動子では、振動子エレメント間に溝部が設けられ、溝部に導電膜が形成されており、振動子セルの電極をシリコン基板背面の電極パッドに接続することは可能であるが、超音波振動子を並列に配置した場合の電氣的な接続構造の記載はない。また、特許文献 1 に記載の構造は、半導体プロセスで形成するものであり、半導体センサチップを並列に配置する実装段階での方法および構造の記載はない。

つまり、半導体センサチップを並列に配置する実装段階での具体的な方法において、明確にされていない。例えば、多数のチップを並列、または積層して配置し、電氣的に接続する方法としてワイヤボンディング方式がある。この方式ではワイヤの高さ分、センシング面から突出してしまい、ワイヤを保護するために樹脂等をコーティングして、さらに表

10

20

30

40

50

面を平滑にするためにセンシング面の保護膜の厚みが、ワイヤ部の高さ分厚くなって、超音波探触子や触覚センサのように接触タイプのセンサでは感度が低下する。

すなわち、特許文献1では、センサの感度を確保しながら、如何に半導体センサチップを並列に配置する実装段階での方法および構造が課題として残っている。

【0007】

本発明の課題は、各種のセンサのセンシング面積のサイズや形状に応じて設計変更が容易で、センサの感度がよい超音波探触子、およびこの超音波探触子を備える超音波診断装置を提供することである。

【課題を解決するための手段】

【0008】

前記の課題を解決するために、本発明を以下のように構成した。

本発明の超音波探触子は、センサセルを有する複数の半導体センサチップと、前記複数の半導体センサチップが所定の隙間を有して配置される基材と、を備え、前記複数の半導体センサチップについて、隣接するチップを第1の半導体センサチップ及び第2の半導体センサチップとしたとき、前記第1の半導体センサチップの端部と、第2の半導体センサチップの端部と、前記隙間の底部と、前記第1の半導体センサチップのパッドと、前記第2の半導体センサチップのパッドと、が被覆されてなる導電性の膜配線を有する、ことを特徴とする。

また、その他の手段は、発明を実施するための形態のなかで説明する。

【発明の効果】

【0009】

本発明によれば、各種のセンサのセンシング面積のサイズや形状に応じて設計変更が容易で、センサの感度がよい超音波探触子、およびこの超音波探触子を備える超音波診断装置を提供することができる。

【図面の簡単な説明】

【0010】

【図1】本発明の第1実施形態に係る超音波診断装置と超音波探触子の構成例を示すブロック図である。

【図2】本発明の第1実施形態に係る超音波診断装置と超音波探触子の外観の一例を示す図である。

【図3】本発明の第1実施形態に係る超音波探触子の概略の構成例を示す図である。

【図4】本発明の第1実施形態に係る超音波探触子における配列したCMUTチップの概略の構成例を示す図であり、(a)は、5列で配列したCMUTチップ近傍の斜視図であり、(b)は、CMUTチップの上面図である。

【図5】本発明の第1実施形態に係るCMUTチップの構成例を示す図であり、(a)はCMUTチップの図4(a)におけるV-V断面を示し、(b)はCMUTチップの近傍の上面を示している。

【図6】本発明の第1実施形態に係るCMUTチップの構成例の詳細を示す図であり、(a)はCMUTチップの隣接部を拡大した断面を示し、(b)はパッド付近において、実施されるもう一つの形態を示す拡大した断面を示している。

【図7】本発明の第1実施形態に係る超音波探触子に、音響レンズが搭載された状態を示すための隣接するCMUTチップ部の拡大図である。

【図8】比較例としてパッドをワイヤボンディングで接続した場合を示す図であり、(a)は音響レンズのCMUTチップ側面には凹部、凸部が設けられている比較例1を示し、(b)はボンディングワイヤと音響レンズが接触しないように接着剤の厚みを厚く設定した比較例2を示している。

【図9】本発明の第1実施形態に係る超音波探触子の隣接するCMUTチップの端部同士の隙間と、パッド間を膜配線で接続したときの接続抵抗の実験データ例を示す図である。

【図10】本発明の第2実施形態に係るCMUTチップの断面構成の一例を示す図である。

。

10

20

30

40

50

【図 1 1】本発明の第 3 実施形態に係る C M U T チップの断面構成の一例を示す図である。

【図 1 2】本発明の第 4 実施形態に係る C M U T チップの断面構成の一例を示す図である。

【図 1 3】本発明の第 5 実施形態に係る C M U T チップの断面構成の一例を示す図である。

【図 1 4】本発明の第 6 実施形態に係る C M U T チップの構成例の詳細を示す図であり、( a ) は C M U T チップの隣接する部分の断面を示し、( b ) は音響レンズを C M U T チップに貼り付ける面から見た上面を示している。

【図 1 5】本発明の第 7 実施形態に係る C M U T チップの構成例の詳細を示す図であり、( a ) は C M U T チップの隣接する部分の断面を示し、( b ) はダム部が形成された C M U T チップ単体の上面を示している。

【図 1 6】本発明の第 8 実施形態に係る C M U T チップの断面構成の一例を示す図である。

【図 1 7】本発明の第 9 実施形態に係る C M U T チップの断面構成の一例を示す図である。

【図 1 8】本発明の第 1 0 実施形態に係る超音波探触子における二列で格子状に配列した C M U T チップ近傍の斜視図である。

【図 1 9】本発明の第 1 1 実施形態に係る超音波探触子における三列で格子状に配列した C M U T チップ近傍の斜視図である。

【発明を実施するための形態】

【 0 0 1 1 】

以下、本発明を実施するための形態（以下においては「実施形態」と表記する）を、適宜、図面を参照して説明する。

【 0 0 1 2 】

第 1 実施形態

図 1 は、本発明の第 1 実施形態に係る超音波診断装置 8 と超音波探触子 1 の構成例を示すブロック図である。なお、超音波探触子 1 を、超音波診断装置 8 を示す枠外に表記したが、超音波探触子 1 は、超音波診断装置 8 の一部を構成するものである。

図 1 において、超音波診断装置 8 は、コントロールパネル 8 1 と、超音波送受信部 8 2 と、超音波画像形成部 8 3 と、制御部 8 4 と、表示部 8 5 と、を備えて構成される。超音波送受信部 8 2 には、超音波探触子 1 が電氣的に接続されている。

また、超音波送受信部 8 2 は、超音波パルス発生部 8 2 1 と変換部 8 2 2 を備えている。

超音波診断装置 8 は、被検体 9（図 2）内に超音波を送信し受信して得られたエコー信号を用いて診断部位の 2 次元超音波画像、3 次元超音波画像あるいは各種ドブラ画像を構成して表示するものである。

【 0 0 1 3 】

超音波探触子 1 は、被検体 9 に超音波を送信して反射したエコーを受信するものである。超音波探触子 1 には、C M U T チップが搭載される。前記したように、C M U T チップとは、半導体製造技術と M E M S（Micro Electro Mechanical System）技術とを適用して、薄膜の積層により作製された超音波送受信デバイスである。

超音波送受信部 8 2 は、被検体 9 に送信する超音波信号を発生するためのパルス状の電気信号を発生するものである。超音波送受信部 8 2 は、発生させた電気信号を超音波探触子 1 に送信する超音波パルス発生部 8 2 1 と、超音波探触子 1 で受信したエコー信号を電気信号に変換する変換部 8 2 2 とを備える。超音波送受信部 8 2 は、例えば市販されている任意の超音波送受信機などであってもよい。

超音波画像形成部 8 3 は、受信信号から 2 次元超音波画像、3 次元超音波画像あるいは各種ドブラ画像を形成するものである。超音波画像形成部 8 3 は、具体的には例えば C P U（Central Processing Unit）を有して構成される。

10

20

30

40

50

## 【 0 0 1 4 】

表示部 8 5 は、超音波画像形成部 8 3 で形成された超音波画像を表示するものである。また、表示部 8 5 には、後記するコントロールパネル 8 1 によって入力された情報や、その他診断に必要な情報等も併せて表示される。表示部 8 5 は、具体的には例えば L C D (Liquid Crystal Display) やモニタ装置等を有して構成される。

制御部 8 4 は、後記するコントロールパネル 8 1 で入力される制御情報に基づいて、超音波診断装置 8 における各手段を制御するものである。制御部 8 4 は、具体的には例えば C P U 等を有して構成される。

コントロールパネル 8 1 は、作業者が被検体 9 ( 図 2 参照 ) に対して所望の診断を行えるように、任意の情報が作業者によって入力されるものである。そして、この入力された情報に基づいて、制御部 8 4 が各手段を制御する。コントロールパネル 8 1 は、具体的には例えば押しボタン、タッチパネル等を有して構成される。

10

## 【 0 0 1 5 】

図 2 は、本発明の第 1 実施形態に係る超音波診断装置 8 と超音波探触子 1 の外観の一例を示す図である。

図 2 において、超音波診断装置 8 と超音波探触子 1 とを被検体 9 に具体的に適用した様子を示している。

オペレータ ( 不図示 ) は、コントロールパネル 8 1 によって診断条件を入力し、超音波探触子 1 を用いて人体等である被検体 9 を走査する。

超音波探触子 1 は、ケーブル等を介して超音波診断装置 8 に電氣的に接続されて、超音波信号を人体等である被検体 9 に送信し、この被検体 9 からエコーとして反射された超音波信号を受信する。

20

受信した超音波信号は、超音波診断装置 8 によって超音波画像に変換されて、表示部 8 5 に表示される。これにより、被検体 9 の内部を可視化して診断することができる。

## 【 0 0 1 6 】

図 3 は、本発明の第 1 実施形態に係る超音波探触子 1 の概略の構成例を示す図である。

図 3 に示すように超音波探触子 1 は、基材であるバッキング 3 の先端に複数の半導体センサチップである C M U T チップ 2 を備えている。C M U T チップ 2 は、音響レンズ 7 5 を介して被検体 9 ( 図 2 参照 ) に超音波を照射するとともに、被検体 9 から反射された超音波を受信するものである。この点についての詳細は後記する。

30

C M U T チップ 2 は、コネクタ 7 2 に接続される配線を有するフレキシブル基板 4 に対して、膜配線 2 0 と配線 7 1 で接続されている。コネクタ 7 2 は、回路基板 7 3 と接続されている。そして、回路基板 7 3 上の接続端子 7 4 は、超音波診断装置 8 ( 図 1、図 2 参照 ) と接続されている。

超音波診断装置 8 ( 図 2 参照 ) は、C M U T チップ 2 に電気信号を与えて振動させるとともに、被検体 9 からの受波による信号を画像化させるものである。

C M U T チップ 2 の表面には、C M U T チップ 2 から発生した超音波を被検体 9 方向にフォーカスするためのシリコン樹脂の音響レンズ 7 5 を備えている。C M U T チップ 2 は、音響レンズ 7 5 を経て、人体等の被検体 9 に超音波を送受信する。

40

## 【 0 0 1 7 】

図 4 は、本発明の第 1 実施形態に係る超音波探触子 1 における配列した C M U T チップ ( 半導体センサチップ ) の概略の構成例を示す図であり、( a ) は、5 列で配列した C M U T チップ 2 a ~ 2 e 近傍の斜視図であり、( b ) は、C M U T チップの上面図である。

なお、C M U T チップ ( 2 a ~ 2 e ) は、半導体製造技術と M E M S 技術とによって、ウエハに一括して製作し、単位チップごとに切り出したものの幾つかである。また、C M U T チップ ( 2 a ~ 2 e ) は、それぞれに複数のセンサセルを有している。

また、複数の半導体センサチップである C M U T チップ ( 2 a ~ 2 e ) の互いの関係を表記するために、例えば、C M U T チップ 2 a を第 1 の半導体センサチップ、C M U T チップ 2 b を第 2 の半導体センサチップのように、表記することもある。

50

## 【 0 0 1 8 】

図4(a)において、超音波探触子1の複数のCMUTチップ2a~2eの近傍の構成を詳細に説明する。なお、長軸方向のフレキシブル基板の記載は省略している。

5個のCMUTチップ2a~2eは、基材であるバックング3の上に一列に配置され、かつ、バックング3に接着されている。この接着には、例えばシート状接着剤などが使用される。

CMUTチップ2a~2eは、内部に矩形のCMUT素子部21a~21eをそれぞれ含んでいる。これらCMUT素子部21a~21eは、それぞれ複数の配置されたセンサセルを駆動し、センシング信号を伝送する機能を有する電極がグリッド状に配置されている。

#### 【0019】

図4(b)は、CMUTチップ2a(例えば第1の半導体センサチップ)とCMUTチップ2b(例えば第2の半導体センサチップ)についてのCMUTチップの上面図である。他のCMUTチップの記載は省略している。

図4(b)に示すように、CMUTチップ2aとCMUTチップ2bには、CMUT素子部21a, 21bの外側に、CMUTチップ2a, 2bの外部との接続のために、例えばパッド7a, 7bのような複数のパッドが備えられている。なお、複数のパッドや膜配線にすべて符号を表記することは省略している。パッドや膜配線において、同一の形態のものについては、パッド7a, 7bや膜配線6として、同一符号で適宜、表記する。

CMUTチップ2aのパッド7aは、列方向に隣接するCMUTチップ2bのパッド7bとの間が、膜状の配線である膜配線6で電氣的に接続されている。

#### 【0020】

同様に、図示はしていないが、CMUTチップ2bのパッドは、列方向に隣接するCMUTチップ2cのパッドとの間が、膜配線6で電氣的に接続されている。同様に、図示はしていないが、CMUTチップ2cのパッドは、列方向に隣接するCMUTチップ2dのパッドとの間が、膜配線6で電氣的に接続されている。同様に、図示はしていないが、CMUTチップ2dのパッドは、列方向に隣接するCMUTチップ2eのパッドとの間が、膜配線6で電氣的に接続されている。

また、図4(a)に示すように、それぞれのCMUTチップ2a~2eのパッドとフレキシブル基板4のパッドは、膜配線20で電氣的に接続されている。

#### 【0021】

<膜配線6, 20の形成の仕方について>

膜配線6、および膜配線20は、実装工程において形成される。この実装工程における膜配線6, 20の形成の仕方について説明する。

図4(a)に示すように、CMUTチップ2a~2eが基材であるバックング3の上に一列に配置された状態(膜配線は未形成)の工程であるとする。

図4(a), (b)における膜配線の配線パターンに対応する孔(穴)を有するメタルマスクを用意する。このメタルマスク(不図示)をバックング3の上に配置されたCMUTチップ2a~2eの膜配線6, 20が形成されるべき位置に位置合わせをし、近接して一時的に配置する。

#### 【0022】

膜配線6, 20の形成は、その材料となる金属を備えたスパッタ装置(不図示)が用いられる。

前記のメタルマスクとスパッタ装置のスパッタ放出部との間に電圧(電界)がかけられる。するとスパッタ装置からメタルマスクに向けて膜配線の材料となる金属が放射(スパッタ)される。

放射された金属は、メタルマスクに到達するが、メタルマスクの配線パターンの孔(穴)の部分に到達した金属は、通り抜けて、CMUTチップ2a~2eやバックング3の表面に到達し、付着する。

このようにして、CMUTチップ2a~2eやバックング3の表面に金属の膜配線が形成される。

10

20

30

40

50

なお、メタル配線（膜配線）の幅は、概ね100 $\mu$ m程度は確保する。この程度の膜配線の幅を確保すれば、CMUTチップ2a~2eやバックング3に段差や斜面の形状があつて平坦ではないとしても、膜配線が配線として機能する膜厚や配線幅は十分に確保され、膜配線が実現できる。

【0023】

《CMUTチップについて》

図5は、本発明の第1実施形態に係るCMUTチップの構成例を示す図であり、(a)はCMUTチップの図4(a)におけるV-V断面を示し、(b)はCMUTチップの近傍の上面を示している。

図5(a)に示すように、バックング3の上にCMUTチップ2dとCMUTチップ2eが隣接して配置され、CMUTチップ2eの隣には、フレキシブル基板4が配置されている。なお、CMUTチップ2dとCMUTチップ2eは、シート状接着剤であるDAF(Die Attach Film)からなる接着剤10でバックング3の上に固定される。

隣接するCMUTチップ2dとCMUTチップ2eとの間には、CMUTチップを多数形成したシリコンウエハから、CMUTチップを個片化するためにダイシング等で切断する際に発生するCMUTチップの端部33d, 33e1, 33e2と、バックング3を被覆するように絶縁層32が形成されている。ここで端部33e1は、CMUTチップ2eの紙面左側の端部であり、端部33e2は、CMUTチップ2eの紙面右側の端部である。

なお、CMUTチップ2dとCMUTチップ2eとの間隔Wtの範囲については、後記する。

【0024】

絶縁層32の上には、CMUTチップ2dのパッド7dとCMUTチップ2eのパッド7e1とを電氣的に接続するために膜配線6が形成されている。また、CMUTチップ2eのパッド7e2とフレキシブル基板4のパッド31とを電氣的に接続するために、膜配線20が設けられている。

絶縁層32によって、CMUTチップの端部33d, 33e1, 33e2のシリコン露出部と膜配線6, 20とを電氣的に絶縁している。なお、膜配線6は、CMUTチップ間を接続する膜配線であり、膜配線20は、CMUTチップ(2e)とフレキシブル基板(4)との間を接続する膜配線である。ただし、膜配線の形成においては、膜配線6と膜配線20は同じ工程で形成される。

【0025】

図5(b)において、CMUTチップ同士を接続する膜配線6とCMUTチップ2d, 2eとフレキシブル基板4とを接続する膜配線20が示されている。

なお、一部の膜配線を非表示として、パッド31を示し、膜配線20との位置関係を示した。

また、複数のパッドや膜配線にすべて符号を表記することは省略している。パッドや膜配線において、同一の形態のものについては、同一符号で適宜、表記するものとする。

【0026】

図6は、本発明の第1実施形態に係るCMUTチップの構成例の詳細を示す図であり、(a)はCMUTチップ2a, 2bの隣接部を拡大した断面を示し、(b)は、パッド7a付近において、実施されるもう一つの形態を示す拡大した断面を示している。

なお、図5(a)は、CMUTチップ2d, 2eの隣接部を表記したのに対し、図6(a)は、CMUTチップ2a, 2bの隣接部を表記している。ただし、CMUTチップ2d, 2eの隣接部とCMUTチップ2a, 2bの隣接部とにおいて、構造には実質的な差はない。

図6(a)において、膜配線6は、パッド7aと接触する必要がある。そのため絶縁層32がパッド7aの上面まで形成されてパッド7aの上面全体を覆うと、膜配線6とパッド7aとが電氣的に接続されなくなる。

【0027】

10

20

30

40

50

膜配線 6 とパッド 7 a が電氣的に接続し、C M U T チップ 2 a の端部 3 3 a と膜配線 6 との絶縁を満たすためには、C M U T チップ 2 a の端部 3 3 a と絶縁層 3 2 の先端部までの距離  $W 1$  と、C M U T チップ 2 a の端部 3 3 a とパッド 7 a の端部までの最短距離  $W 2$  と、C M U T チップ 2 a の端部 3 3 a と膜配線 6 の先端部までの距離  $W 3$  との関係は、 $W 3 > W 1$  かつ  $W 3 > W 2$  を満たすことが必要である。

C M U T チップ 2 b の端部 3 3 b、パッド 7 b、膜配線 6 の端部、絶縁層 3 2 の端部にも同様の関係が必要である。

また、図 6 ( a ) において、C M U T チップ ( 2 a ) のチップ厚みを  $T c$ 、膜配線 ( 6 ) の厚みを  $T f$  として示している。

#### 【 0 0 2 8 】

図 6 ( b ) は、前記したように、図 6 ( a ) のパッド 7 a 付近において、実施されるもう一つの形態を示す拡大図であり、C M U T チップ 2 a の表面に絶縁膜 3 0 2 が形成されている場合の接続構造である。パッド 7 a を露出するためにパッド開口 3 0 3 が設けられ、その上に膜配線 6 が形成されている。

ここで、本発明の第 1 実施形態の特徴を整理すると、相互に隙間を有し並列に配置された、半導体センサチップ ( 2 a ) と半導体センサチップ ( 2 b ) を電氣的に接続するために、膜配線 ( 6 ) を形成する。

半導体センサチップに設けられたチップの外部との接続用パッド ( 7 a , 7 b ) を膜配線 ( 6 , 2 0 ) で被覆することにより、半導体センサチップ内部の素子と電氣的に接続する。

そして、膜配線 ( 6 ) は、半導体センサ素子の駆動電極に直接、接続する。半導体センサチップ端部等のシリコン基板露出面は、絶縁層により絶縁する。

この方式により、アレイ状に配置された多数の半導体センサチップを電氣的に接続できるようになる。

#### 【 0 0 2 9 】

図 7 は、本発明の第 1 実施形態に係る超音波探触子に、音響レンズ 7 5 が搭載された状態を示すための隣接する C M U T チップ部の拡大図である。

図 7 において、C M U T チップ ( 2 a , 2 b ) をバッキング ( 基材 3 ) に搭載した組み立て体に音響レンズ 7 5 が接着されている。つまり、音響レンズ 7 5 と C M U T チップの間には、音響レンズ 7 5 を接着するための接着剤 1 6 が設けられている。

なお、厚み  $H a$  は、音響レンズ 7 5 の厚みを示し、厚み  $H s$  は接着剤 1 6 の厚みを示している。

#### 【 0 0 3 0 】

図 8 は、比較例としてパッドをワイヤボンディングで接続した場合を示す図であり、( a ) は音響レンズ 1 7 5 の C M U T チップ側面には凹部 1 3、凸部 1 4 が設けられている比較例 1 を示し、( b ) はボンディングワイヤ 1 5 と音響レンズ 2 7 5 が接触しないように接着剤 1 6 の厚み  $H u$  を厚く設定した比較例 2 を示している。

#### 【 0 0 3 1 】

##### 《 比較例 1 》

図 8 ( a ) において、ワイヤボンディングのためのボンディングワイヤ 1 5 があるため、音響レンズ 1 7 5 の C M U T チップ側面には凹部 1 3、凸部 1 4 が設けられている。なお、凹部 1 3 と凸部 1 4 の厚みの差を  $H w$  として示している。また、厚み  $H b$  は音響レンズ 1 7 5 の凸部 1 4 の厚みを示し、間隔  $H t$  は音響レンズ 1 7 5 の凸部 1 4 と C M U T チップとの間隔を示している。

凹部 1 3 は、ボンディングワイヤ 1 5 が音響レンズ 1 7 5 に接触しないように、ボンディングワイヤ 1 5 の高さよりも大きくへこませる必要がある。

パッドをワイヤボンディングで接続する場合の比較例 1 の図 8 ( a ) と、パッドを膜配線 6 で接続する場合の本発明の第 1 実施形態の図 7 とを比較すると、音響レンズと C M U T チップ素子面の間接着剤 1 6 の厚み  $H s$  ( 図 7 ) と間隔  $H t$  ( 図 8 ) とが同じ場合には、図 7 で示した音響レンズ 7 5 が、図 8 ( a ) で示した音響レンズ 1 7 5 の厚みよりも薄くな

10

20

30

40

50

る。

【0032】

この図7で示した音響レンズ75が、図8(a)で示した音響レンズ175よりも薄いことは、本発明の第1実施形態の超音波探触子1の方が比較例1の超音波探触子よりも音響特性がよいことになる。

つまり、CMUTチップから超音波を送信し、検体から反射してきた超音波エコーを受信する際は、音響レンズを通過することになる。このとき、超音波は音響レンズによって減衰し、伝達損失が発生する。この伝達損失はできる限り少ない方が画像形成において有利となる。音響レンズを通過するときの超音波の損失は、音響レンズの厚みに依存しており、厚みの薄い方が損失は少ない。したがって、本発明の第1実施形態の膜配線によれば、音響レンズ75(図7)の厚み $H_a$ は、音響レンズ175(図8(a))の厚み $H_b$ よりも薄くなって、音響特性としては好適である。

10

【0033】

《比較例2》

図8(b)において、ワイヤボンディングのためのボンディングワイヤ15があるため、ボンディングワイヤ15と音響レンズ275が接触しないように接着剤の厚み $H_u$ を厚く設定している。なお、厚み $H_c$ は音響レンズ275の厚みである。

比較例2の図8(b)と、本発明の第1実施形態の図7の超音波探触子とでは音響レンズ275と音響レンズ75の厚みは同じ( $H_c = H_a$ )であるが、前記したように、比較例2の図8(b)では、接着剤の厚み $H_u$ を厚く設定している( $H_u > H_s$ )ので、音響レンズの厚み $H_c$ と接着剤の厚み $H_u$ を加算すると結局、厚みが増し( $H_c + H_u > H_a + H_s$ )、超音波の減衰が大きくなる。また、接着剤が厚いと音響レンズ自体のノイズ的な振動の原因となり好ましくない。

20

すなわち、本発明の第1実施形態の超音波探触子1の方が比較例2の超音波探触子よりも音響特性がよいことになる。

【0034】

<膜配線によるパッド間接続の接続抵抗の実験データ>

次に、膜配線によるパッド間接続の接続抵抗の実験データについて説明する。

図9は、本発明の第1実施形態に係る超音波探触子の隣接するCMUTチップの端部同士の間隙とパッド間を膜配線で接続したときの接続抵抗の実験データ例を示す図である。

30

図9において、縦軸(y)は接続抵抗を示し、横軸(x)は「チップ隙間/チップ厚み」の比、すなわちCMUTチップ間の隙間 $W_t$ をCMUTチップの厚み $T_c$ で割った比率( $W_t / T_c$ )を示している。また、特性線17a, 17b, 17c, 17dは、「チップ隙間/チップ厚み」の比率( $W_t / T_c$ )と接続抵抗の関係を示している。

なお、特性線17aは、 $y = 0.0957x + 2.8337$ の式aで表される。

また、特性線17bは、 $y = 0.0906x + 0.8885$ の式bで表される。

また、特性線17cは、 $y = 0.02x + 0.5425$ の式cで表される。

【0035】

また、図9において、特性線17aは、膜配線の厚み $T_f$ がおおよそ $0.1 \mu\text{m}$ の場合であり、特性線17bは、膜配線の厚み $T_f$ がおおよそ $0.5 \mu\text{m}$ の場合であり、特性線17cは、膜配線の厚み $T_f$ がおおよそ $2.0 \mu\text{m}$ の場合である。

40

また、特性線17dは、膜配線の厚み $T_f$ が $0.1 \mu\text{m}$ 、 $0.5 \mu\text{m}$ 、 $2.0 \mu\text{m}$ から推定した膜配線の厚み(膜厚)が $1.0 \mu\text{m}$ の場合の特性線である。特性線17dは、推定した特性線であるので破線で示している。

この図9に示した結果から、膜配線の厚み $T_f$ がおおよそ $2.0 \mu\text{m}$ で、接続抵抗が1以下となる。接続抵抗は1以下が接続に良好であるとする、膜配線の厚み $T_f$ は $2.0 \mu\text{m}$ 以上が好ましい。

このとき隣接するチップ隙間 $W_t$ とチップ厚み $T_c$ の比率( $W_t / T_c$ )は、0.8以上が良く、今回の実験した最大の範囲から、2.2以下が好ましい。膜配線の厚み $T_f$ を $1.0 \mu\text{m}$ (特性線17d)とした場合は、チップ隙間 $W_t$ とチップ厚み $T_c$ の比率( $W_t$

50

/  $T_c$ ) は、0.8 ~ 12.5 が好ましい。

すなわち、比率 ( $W_t / T_c$ ) が 0.8 ~ 12.5 を確保されている場合には、膜配線の厚み  $T_f$  が  $1.0 \mu\text{m}$  以上であればよい。

#### 【0036】

ここで、本発明の第1実施形態の膜配線の厚みについてさらに説明する。

図5に示すようにCMUTチップ2d, 2eは、バッキング3の上に接着剤10を介して接着実装された構造である。

超音波探触子を使用する上での温度変化によって、CMUTチップ2d, 2eよりも熱膨張率が大きい接着剤10や、バッキング3との熱膨張差によって、CMUTチップ2d、2eと接着剤10、接着剤10とバッキング3との界面部でずれや変形が生じ、膜配線に引張や圧縮の力が働き、断線することがある。

この断線を防止するために、膜配線の厚み  $T_f$  は、おおよそ  $1.0 \mu\text{m}$  以上が必要であり、好ましくは  $2.0 \mu\text{m}$  以上であれば、環境温度の低下、上昇、温度サイクルなどに対する耐久性が得られる。

また、CMUTチップ間の隙間  $W_t$  については、図9を参照して、前記したように比率 ( $W_t / T_c$ ) が 0.8 以上が好ましいことを適用すれば、例えばCMUTチップの厚み  $T_c$  が  $50 \mu\text{m}$  の場合、チップ間の隙間  $W_t$  が  $50 \mu\text{m} \times 0.8 = 40 \mu\text{m}$  において電気的接続が可能であって、チップ配置のピッチを小さく設定できる。

#### 【0037】

なお、前記した比較例1, 2のようなワイヤボンディングの場合は、チップの厚みにかかわらず、ワイヤボンディング距離は、最小で  $150 \mu\text{m}$  程度が必要となるので、集積効率が低い。

すなわち、緻密にチップを配列するためには、本発明の第1実施形態に係る膜配線を適用する必要がある。

#### 【0038】

##### 第2実施形態

本発明の第2実施形態に係るCMUTチップは、チップの端部を垂直ではなく、斜面の形状とする。図10は、本発明の第2実施形態に係るCMUTチップの断面構成の一例を示す図である。

図10において、CMUTチップ2dとCMUTチップ2eが隣接する部分の断面が示されている。CMUTチップ2dの端部には斜面210が形成されており、CMUTチップ2eの端部には斜面211, 212が形成されている。

膜配線をスパッタ方式で形成した場合には、CMUTチップの端部が垂直よりも斜面の方がスパッタ膜は被覆されやすく、斜面ではスパッタ膜の形成レートが垂直の場合よりも速くなり、斜面の方が短時間で膜配線を形成することができる。

また、隣接がFPC (Flexible Printed Circuits) であるCMUTチップ2eの端部の斜面212においても同様に、膜配線の形成には端部の形状が垂直よりも斜面の方が好ましい。

斜面の形成方法は、例えば、CMUTチップをウエハから切り出すダイシング工程で使用するダイシングブレードの先端にテーパを形成したものを使用することで、CMUTチップの端部に斜面を形成することが可能となる。

#### 【0039】

##### 第3実施形態

本発明の第3実施形態に係るCMUTチップは、CMUTチップ間の隙間に絶縁材料を充填する構造とする。図11は、本発明の第3実施形態に係るCMUTチップの断面構成の一例を示す図である。

図11において、CMUTチップ2dとCMUTチップ2eとが隣接する部分の断面が示されている。

CMUTチップ2dとCMUTチップ2eとの間の隙間に絶縁材料23を充填し、その上に膜配線6を形成した構造である。

絶縁材料 2 3 を充填したことによって、C M U T チップ 2 d , 2 e の表面からのへこみがなくなるため、膜配線 6 のスパッタ膜の被覆性が向上し、スパッタ時間の短縮となる。また、膜配線 6 の密着性、信頼性も向上する。

#### 【 0 0 4 0 】

##### 第 4 実施形態

本発明の第 4 実施形態に係る C M U T チップは、C M U T チップ間の隙間に絶縁スペーサを配置する構造とする。図 1 2 は、本発明の第 4 実施形態に係る C M U T チップの断面構成の一例を示す図である。

図 1 2 において、C M U T チップ 2 d と C M U T チップ 2 e とが隣接する部分の断面が示されている。

C M U T チップ 2 d と C M U T チップ 2 e との間の隙間に絶縁スペーサ 2 4 を配置し、その上に膜配線 6 を形成した構造である。

所定の幅で加工された絶縁スペーサ 2 4 を C M U T チップ 2 d と C M U T チップ 2 e との間に配置することにより、隣接する C M U T チップの隙間が管理しやすくなる。

C M U T チップを並列に配置するときの精度が向上し、一定間隔で C M U T チップはアレイ化しやすくなるので、超音波診断装置で、受信信号を画像に変換する際にも、位置ずれが小さいことで高精細な画質となる。

#### 【 0 0 4 1 】

##### 第 5 実施形態

本発明の第 5 実施形態に係る C M U T チップは、C M U T チップ間のパッドの接続に配線を形成した板を用いる。図 1 3 は、本発明の第 5 実施形態に係る C M U T チップの断面構成の一例を示す図である。

図 1 3 において、C M U T チップ 2 d と C M U T チップ 2 e とが隣接する部分の断面が示されている。

図 1 3 に示す第 5 実施形態の特徴は、配線 2 6 を形成する板材の板 2 5 を有することである。

まず、板 2 5 に配線 2 6 をスパッタ法や印刷法などを用いて形成する。そして、この板 2 5 の形成された配線 2 6 を C M U T チップ 2 d のパッド 7 d と C M U T チップ 2 e のパッド 7 e 1 とに張り付けて電氣的に接続する。

#### 【 0 0 4 2 】

##### 第 6 実施形態

本発明の第 6 実施形態に係る C M U T チップは、C M U T チップ間の配線の接続に音響レンズに形成されたレンズ配線を用いる。

図 1 4 は、本発明の第 6 実施形態に係る C M U T チップの構成例の詳細を示す図であり、( a ) は C M U T チップ 2 d , 2 e の隣接する部分の断面を示し、( b ) は音響レンズ 7 5 を C M U T チップに貼り付ける面から見た上面を示している。

図 1 4 ( a ) において、パッキング 3 の上に C M U T チップ 2 d と C M U T チップ 2 e が配置され組み立て体を構成している。そして、C M U T チップ 2 d のパッド 7 d と C M U T チップ 2 e のパッド 7 e 1 , 7 e 2 とは、音響レンズ 7 5 に形成されたレンズ配線 2 7 を張り付けて電氣的に接続されている。

以上の本発明の第 6 実施形態では、音響レンズの貼り付けと同時にパッドの接続ができ、音響レンズを張り付ける配線接続工程を省略することができて、実装コストの低減となる。

図 1 4 ( b ) において、レンズ配線 2 7 は、スパッタ法や印刷法などで、音響レンズ 7 5 に形成されていることが示されている。

#### 【 0 0 4 3 】

##### 第 7 実施形態

本発明の第 7 実施形態に係る C M U T チップは、C M U T チップの端部にダム部を設ける。

図 1 5 は、本発明の第 7 実施形態に係る C M U T チップの構成例の詳細を示す図であり

10

20

30

40

50

、(a)はCMUTチップ2d、2eの隣接する部分の断面を示し、(b)はダム部28が形成されたCMUTチップ単体の上面を示している。

図15(a)において、CMUTチップ2dとCMUTチップ2eの端部に絶縁層が表面から突出したダム構造のダム部28を設けて、図11で示した第3実施形態の絶縁材料23を塗布する際に、はみ出さないようにした構造である。膜配線6は、ダム部28を覆うように形成されている。

図15(b)において、CMUTチップの外周に沿ってダム部28が形成されている。ダム部28の形成方法は、絶縁材料の貼り付けや、ディスペンサーによる塗布等によい。

以上のようにダム部28を設けることによって、絶縁材料23を塗布する際にパッド7d, 7e1, 7e2の電氣的接続部に、絶縁材料23が付着するのが防止される。

10

#### 【0044】

##### 第8実施形態

本発明の第8実施形態に係るCMUTチップは、膜配線の上に絶縁層を設ける。

図16は、本発明の第8実施形態に係るCMUTチップの断面構成の一例を示す図である。

図16において、図5(a)に示した第1実施形態に係るCMUTチップとの違いは、膜配線6の上に絶縁層29を設けたことである。

絶縁層29により、外部から音響レンズ(不図示)を透過して超音波探触子の内部に侵入する微量の水分による漏電を防止することができる。絶縁層29の形成方法は、ディスペンサーによる塗布、あるいは印刷でもよい。

20

#### 【0045】

##### 第9実施形態

本発明の第9実施形態に係るCMUTチップは、バックングに接する部分の絶縁層の厚みが厚くなっている。図17は、本発明の第9実施形態に係るCMUTチップの断面構成の一例を示す図である。

図17において、図16に示した第8実施形態に係るCMUTチップとの違いは、絶縁層301の形状で、バックング3に接する部分の厚みが厚くなっていることである。

加熱硬化後に絶縁層となる液を塗布した場合、液の粘性やチキソ性によって、液溜まりが発生し、絶縁層の厚みがCMUTチップ間の隙間の底面と上部では異なることになる。

絶縁層301形成後に形成する膜配線6、絶縁層30も絶縁層301に沿って被覆するように設けられる。

30

#### 【0046】

##### 第10実施形態

図18は、本発明の第10実施形態に係る超音波探触子における二列で格子状に配列したCMUTチップ2a~2j近傍の斜視図である。

図18において、2x5個のCMUTチップ2a~2jは、チップ列22aとチップ列22bとで二列に配置されている。チップ列22aを構成するCMUTチップ2a~2eと、チップ列22bを構成するCMUTチップ2f~2jとは、膜配線61により電氣的に接続されている。

チップ列22a内のCMUTチップ2a~2eのうち隣接するもの同士は、膜配線6で電氣的に接続される。またチップ列22b内のCMUTチップ2f~2jのうち隣接するもの同士も同様に、膜配線6で電氣的に接続される。

40

つまり、各CMUTチップ2a~2jは、膜配線61および膜配線6で電氣的に接続されている。

#### 【0047】

膜配線61と膜配線6とで接続された一列のCMUTチップ2a~2eと、一列のCMUTチップ2f~2jとは、連動してCMUTによる超音波センサを駆動することができる。

このように5個のチップ列22a, 22bを二列でグリッド状にアレイ化することにより、図4に示した第1実施形態よりも広い面積の超音波送受信面を持つ超音波探触子1を

50

提供できる。

超音波探触子 1 による診断範囲が広いため、高精細な超音波情報を一度で検出することができる。

#### 【0048】

##### 第 1 1 実施形態

図 19 は、本発明の第 1 1 実施形態に係る超音波探触子における三列で格子状に配列した CMUT チップ 2 a ~ 2 o 近傍の斜視図である。

図 19 において、3 x 5 個の CMUT チップ 2 a ~ 2 o は、チップ列 2 2 a ~ 2 2 c の三列で格子状に配置されている。チップ列 2 2 a を構成する CMUT チップ 2 a ~ 2 e と、チップ列 2 2 b を構成する CMUT チップ 2 f ~ 2 j と、チップ列 2 2 c を構成する CMUT チップ 2 k ~ 2 o とは、膜配線 6 1 により電氣的に接続されている。

チップ列 2 2 a 内の CMUT チップ 2 a ~ 2 e のうち隣接するもの同士は、膜配線 6 で電氣的に接続される。またチップ列 2 2 b 内の CMUT チップ 2 f ~ 2 j のうち隣接するもの同士も同様に、膜配線 6 で電氣的に接続される。またチップ列 2 2 c 内の CMUT チップ 2 k ~ 2 o のうち隣接するもの同士も同様に、膜配線 6 で電氣的に接続される。

つまり、各 CMUT チップ 2 a ~ 2 o は、膜配線 6 1 および膜配線 6 で電氣的に接続されている。

膜配線 6 1 と膜配線 6 とで接続された一列の CMUT チップ 2 a ~ 2 e と、一列の CMUT チップ 2 f ~ 2 j、一列の CMUT チップ 2 k ~ 2 o とは、連動して CMUT による超音波センサを駆動することができる。このように、チップ列 2 2 a ~ 2 2 c を三列でグリッド状にアレイ化することにより、図 18 に示した第 10 の実施形態よりも、更に広い範囲を一度にセンシングすることができる。

#### 【0049】

##### その他の実施形態、変形例

なお、本発明は、以上に説明した実施形態に限定されるものでなく、さらに様々な実施形態や変形例が含まれる。例えば、前記の実施形態は、本発明を分かりやすく説明するために、詳細に説明したものであり、必ずしも説明したすべての構成を備えるものに限定されるものではない。また、ある実施形態の構成の一部を他の実施形態の構成の一部で置き換えることが可能であり、さらに、ある実施形態の構成に他の実施形態の構成の一部または全部を追加・削除・置換をすることも可能である。

各実施形態において、制御線や情報線は、説明上、必要と考えられるものを示しており、製品上において、必ずしもすべての制御線や情報線を示しているとは限らない。実際には、殆どすべての構成が相互に接続されていると考えてもよい。

以下に、その他の実施形態や変形例について、さらに説明する。

#### 【0050】

##### 《CMUT チップの配列》

本発明の実施形態に係る超音波探触子 1 の説明において、CMUT チップの配列を図 4 では一列、図 18 では二列、図 19 では三列に配置した例を示したが、これらに限定されない。CMUT チップの配列は、任意の列数に配置してもよい。

また、前記の図 4、図 18、図 19 において、CMUT チップの一行あたりのチップの個数を 5 個で配置した例を示したが、これらに限定されない。CMUT チップの一行あたりの個数は、任意の個数で配置してもよい。

#### 【0051】

##### 《絶縁層・絶縁膜》

本発明の第 1 ~ 第 1 1 実施形態では、CMUT チップ同士の接続を半導体プロセスではなく、実装工程で実現するために、実装工程における絶縁層の成膜工程は、比較的低温の必要がある。

そのため、絶縁層としては、例えば半田工程の温度である 250 以下で形成できる材料が好ましい。絶縁材料としては、硬化後に SiO<sub>2</sub> に転化するポリシロキサンやポリシラザンが好ましく、SiO<sub>2</sub> フィラーを配合して熱膨張率を低減させたエポキシ樹脂など

でもよい。

【0052】

《絶縁層の塗布方法》

前記した第1実施形態において、図5に示した絶縁層の塗布方法としてはスクリーン印刷やペースト状のものを微小な刷毛で塗布してもよい。

【0053】

《配線の接続方法》

前記した第1実施形態において、図5に示したCMUTチップ2eのパッド7e2とフレキシブル基板4のパッド31との接続は、膜配線に限定することではなく、ACF (Anisotropic Conductive Film) 接続でもよい。

10

【0054】

《特性の異なるチップの組み合わせ》

CMUTチップのウエ八面内ばらつきにより、各チップの特性が異なる場合がある。このような場合には、本発明の複数のチップを並べて接続する方法を使えば、特性の近いチップを選別して配置するとよい。この方法によって、ひとつのセンサとして安定した特性を提供できる。また、前記のばらつきは、ウエ八面内ばらつきに特定するものではなく、各ウエ八のパッチごとや、ロットごとであっても適用できる。

さらに、この方法を超音波センサに適用することにより、駆動周波数特性のことなるCMUTチップを並列して配置し、同時に異なる周波数の超音波送受信が可能となり、2波長診断などに適用できる。

20

なお、このチップの特性を選別して配置する方法は、CMUTチップに限定されない。例えばPMUTチップやCMOSセンサのチップにおいても有用な方法である。

【0055】

《アレイセンサ》

本発明の第1実施形態から第5実施形態においては、CMUTチップにおける膜配線について主として説明した。しかし、単に半導体センサや半導体素子から配線を引き出す手法ではなく、また、接続するだけではなく、例えば、1つのチップ単体で超音波送受信機能を有するCMUTチップを複数配列し、膜配線で接続することにより、1つのアレイセンサとして機能させることができる。

【0056】

《一般の半導体センサへの応用》

本発明の第1実施形態から第11実施形態においては、CMUTチップを用いた超音波センサ、超音波探触子として説明した。

しかし、第1実施形態において、複数のCMUTチップを配列し、それらの間の配線を実装工程において、配線パターンを有するメタルマスクを用いて、スパッタによって、一挙に膜配線を形成する手法は、CMUTチップや超音波センサに限定されない。

例えば、図4において、センサのチップの配列である21a~21eをCMUTチップとして説明したが、CMUTチップに限定されない。

例えば、図4におけるセンサのチップの配列である21a~21eをピエゾ素子としてみてもよい。すなわち、ピエゾ素子を用いたPMUTの超音波センサに、前記した配線パターンを有するメタルマスクを用いるスパッタによって、一挙に膜配線を形成する手法を用いてもよい。

40

【0057】

また、図4におけるセンサのチップの配列である21a~21eをCMOSセンサとして見てもよい。すなわち、CMOSセンサを配列した画像センサにおいても、小型のCMOSチップを複数、配列して、それらのチップ間の電氣的な配線を、前記した配線パターンを有するメタルマスクを用いて、スパッタによって、一挙に膜配線を形成する手法を用いてもよい。

このように、複数の小型チップを配列して、実装工程において、前記したメタルマスクとスパッタを用いて、膜配線を形成する手法を、広く半導体センサに適用することが可能

50

である。このような手法をとることにより、隣接する半導体センサチップ間のパッド同士を膜配線で接続する場合に、ワイヤボンディングでの接続に必要な、ワイヤのセンサチップ素子面からの突出を低減することができ、薄型のセンサチップ実装が可能となる。

【0058】

<補足>

本発明の第1実施形態から第11実施形態においては、複数のCMUTチップを配列して超音波探触子1を構成する手法を用いている。この相対的に小型のチップを複数、配列して大きなセンサを構成する方法の長所、特徴を以下に補足して説明する。

【0059】

半導体センサチップやCMUTチップは、半導体製造プロセスを使用して製造するが、半導体製造プロセスにおいて、ウエハの任意の箇所不良が発生することがある。

複数の不良がウエハ面内に点在している場合、チップの面積が大きく、1枚のウエハからのチップ取れ数の総量が少ないと、不良率も増大する。つまり、チップの大きさは、歩留まりに影響する。

例えば、8インチ(8×2.54cm)のウエハから100チップとれる場合に、不良が5箇所点在了た場合、残りの95チップが良品で、良品率は、95%となる。一方、8インチウエハから500チップ取れる場合、不良が5箇所であれば、495チップが良品となり、良品率は99%となる。したがって、チップサイズの小さい方が、歩留まりは向上する。

また、本発明の例えば第1実施形態で説明した方法によると、小さいチップを並べることにより、大きいチップの代替えができるため、半導体センサチップやCMUTチップを用いた計測器や超音波探触子の歩留まりを向上することができる。

【0060】

また、歩留まりの向上以外にも次のような効果がある。

半導体プロセスで製造したウエハは、成膜した膜の特性や膜厚により面内において分布が発生する。例えば、CMOSセンサでは、検出感度がウエハ面内からの切り出し位置によって異なることがある。

また、CMUTチップでは、上下2つの電極に挟まれた空洞の高さにおいて、ウエハ面内のばらつきがある。

CMUTの場合、上下の電極は、駆動電極と固定電極に対応し、直流電圧を印加して、駆動電極側のメンブレンを撓ませる。この状態で交流電圧を印加して、駆動電極側のメンブレンを振動させて超音波を発生させる。そのため空洞の高さは、CMUT素子の特性に重要である。

したがって、空洞の高さは、上下の電極の静電容量で測定できる。空洞の高さは更に、電圧をスイープ印加したときの静電容量の最大値でも評価することができる。そのため静電容量を測定して、各CMUTチップのばらつきを測定し、静電容量特性の近いCMUTチップを選定して配列することにより、更に均一な特性を有するCMUTチップアレイを提供できる。

【符号の説明】

【0061】

- 1 超音波探触子
- 2, 2a, 2b, 2c, 2d, 2e, 2f, 2g, 2h, 2i, 2j, 2k, 2l, 2m, 2n, 2o CMUTチップ、半導体センサチップ
- 3 基材、バックング
- 4 フレキシブル基板
- 5, 21a, 21b, 21c, 21d, 21e CMUT素子部
- 6, 20, 61 膜配線
- 7, 7a, 7b, 7c, 7d, 7e1, 7e2, 31 パッド
- 8 超音波診断装置
- 10, 16 接着剤

10

20

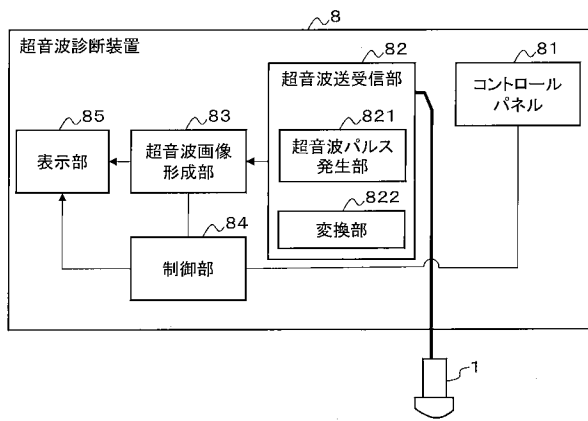
30

40

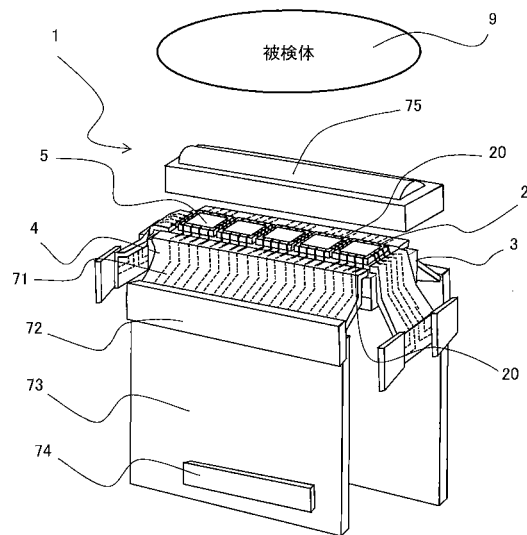
50

- 2 3 絶縁材料
- 2 4 絶縁スペーサ
- 2 5 板、板材
- 2 8 ダム部
- 2 9 , 3 0 , 3 2 , 3 0 1 絶縁層
- 7 5 音響レンズ

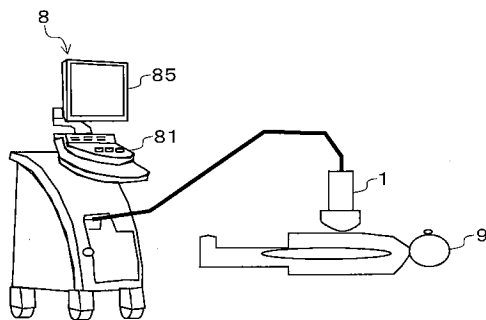
【 図 1 】



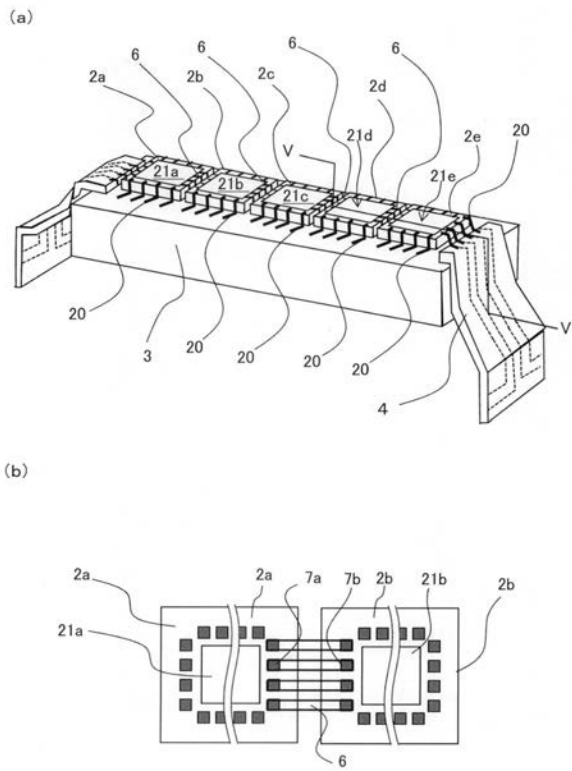
【 図 3 】



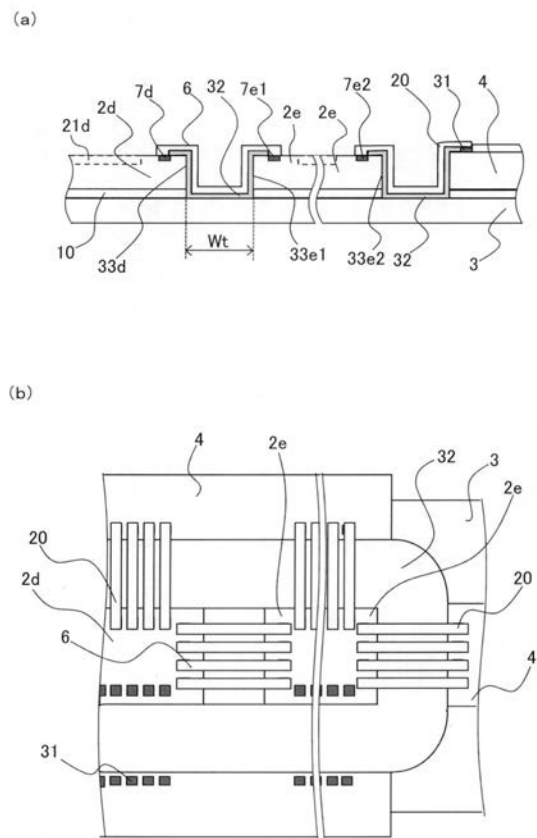
【 図 2 】



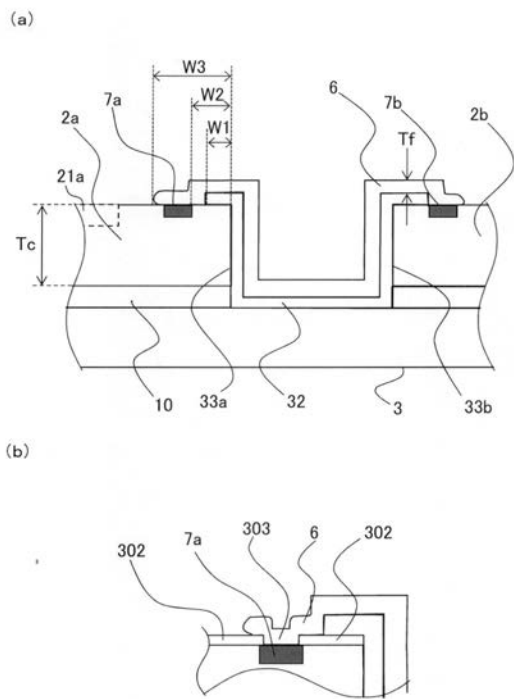
【 図 4 】



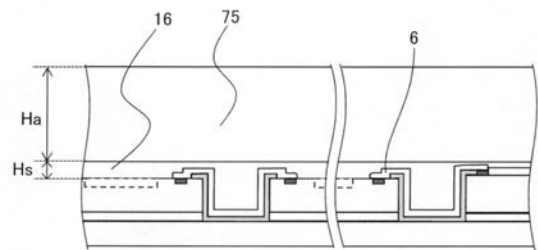
【 図 5 】



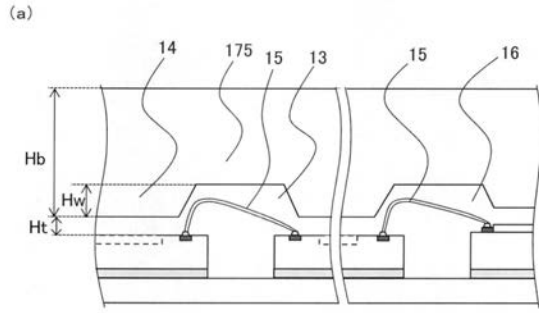
【 図 6 】



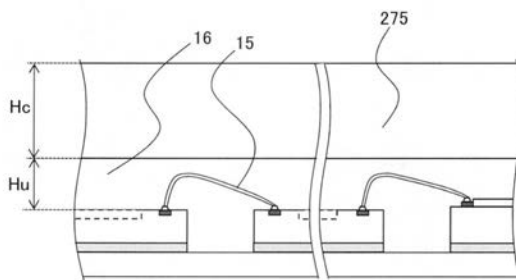
【 図 7 】



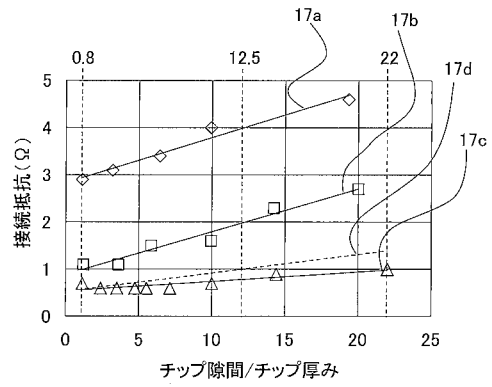
【 図 8 】



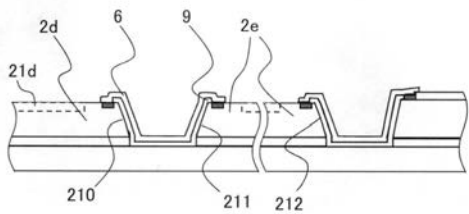
(b)



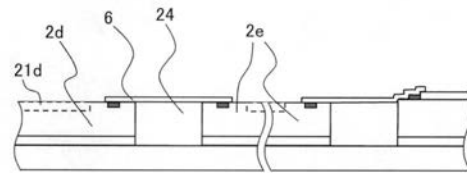
【 図 9 】



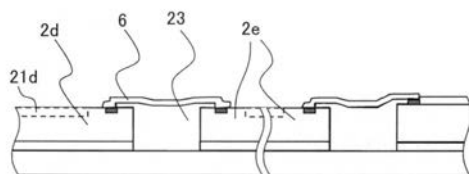
【 図 1 0 】



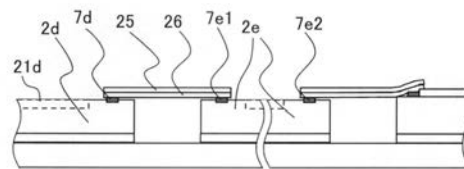
【 図 1 2 】



【 図 1 1 】

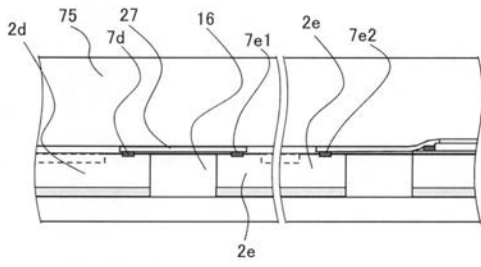


【 図 1 3 】

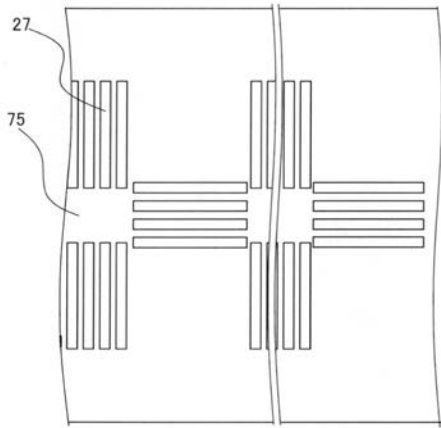


【 図 1 4 】

(a)

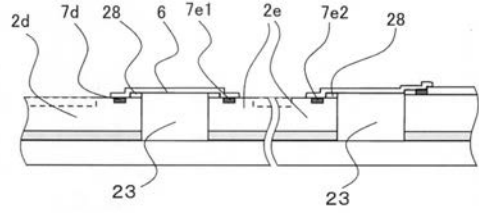


(b)

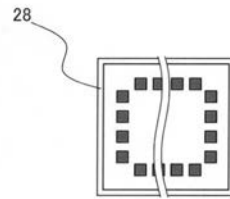


【 図 1 5 】

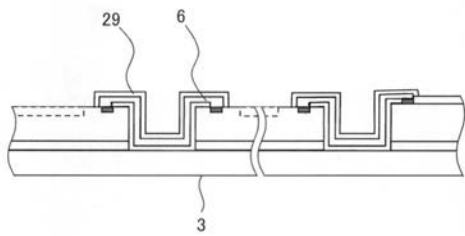
(a)



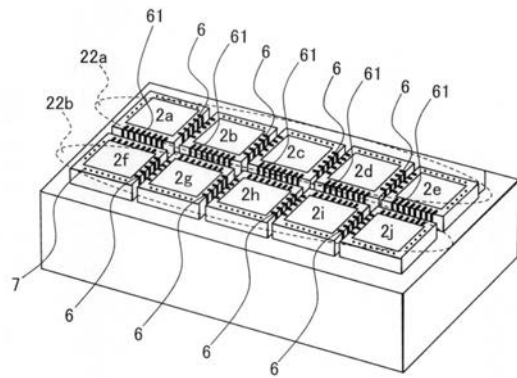
(b)



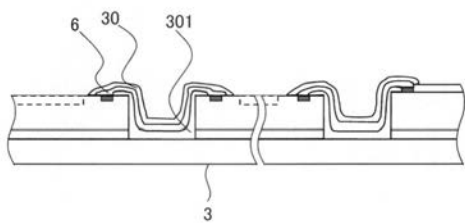
【 図 1 6 】



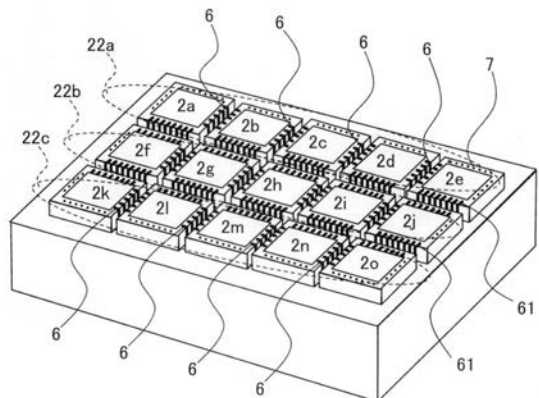
【 図 1 8 】



【 図 1 7 】



【 図 1 9 】



---

フロントページの続き

(72)発明者 永田 達也

東京都千代田区丸の内一丁目6番6号 株式会社日立製作所内

Fターム(参考) 4C601 GA02 GA03 GB03 GB16 GB19 GB20 GB30 GB32 GB41 GB42

专利名称(译)	超声波探头，超声波诊断装置，半导体传感器		
公开(公告)号	<a href="#">JP2018114042A</a>	公开(公告)日	2018-07-26
申请号	JP2017005633	申请日	2017-01-17
[标]申请(专利权)人(译)	株式会社日立制作所		
申请(专利权)人(译)	株式会社日立制作所		
[标]发明人	吉村保廣 佐光暁史 山下尚昭 永田達也		
发明人	吉村 保廣 佐光 暁史 山下 尚昭 永田 達也		
IPC分类号	A61B8/14		
FI分类号	A61B8/14		
F-TERM分类号	4C601/GA02 4C601/GA03 4C601/GB03 4C601/GB16 4C601/GB19 4C601/GB20 4C601/GB30 4C601/GB32 4C601/GB41 4C601/GB42		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

要解决的问题：提供一种超声波探头，该探头易于根据各种传感器的传感区域的大小和形状进行变化，并且具有传感器的高灵敏度，以及包括超声波探头的超声波诊断装置。 解决方案：提供多个半导体传感器芯片，每个半导体传感器芯片具有传感器单元和基板材料3，多个半导体传感器芯片以预定间隙设置在基板材料3上，并且对于多个半导体传感器芯片中的每一个，第一半导体传感器芯片的端部，第二半导体传感器芯片的端部，间隙的底部，以及第二半导体传感器芯片的端部，第一半导体传感器芯片2a和第二半导体传感器芯片2b，通过涂覆第一半导体传感器芯片的焊盘7a和第二半导体传感器芯片的焊盘7b形成的导电膜布线6。点域4

