

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2004-530463  
(P2004-530463A)

(43) 公表日 平成16年10月7日(2004.10.7)

(51) Int. Cl. <sup>7</sup>	F I	テーマコード (参考)
A 6 1 B 8/00	A 6 1 B 8/00	4 C 6 0 1
G 0 1 S 15/89	G 0 1 S 15/89	5 J 0 8 3

審査請求 未請求 予備審査請求 有 (全 173 頁)

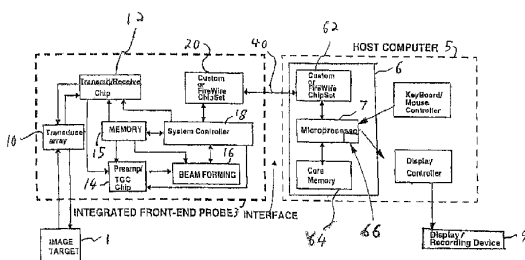
(21) 出願番号	特願2002-568057 (P2002-568057)	(71) 出願人	503300214 テラテック・コーポレーション アメリカ合衆国マサチューセッツ州01803 バーリントン・テラスホールアベニュー 77/79
(86) (22) 出願日	平成14年2月22日 (2002.2.22)	(74) 代理人	100060782 弁理士 小田島 平吉
(85) 翻訳文提出日	平成15年8月20日 (2003.8.20)	(72) 発明者	チアング, アリス・エム アメリカ合衆国マサチューセッツ州02493 ウエストン・グレンフェルドイースト4
(86) 国際出願番号	PCT/US2002/005764	(72) 発明者	リチフィールド, マイケル・ビー アメリカ合衆国マサチューセッツ州01890 ウインチエスター・ハイストリート45
(87) 国際公開番号	W02002/068992		
(87) 国際公開日	平成14年9月6日 (2002.9.6)		
(31) 優先権主張番号	09/791,491		
(32) 優先日	平成13年2月22日 (2001.2.22)		
(33) 優先権主張国	米国 (US)		
(31) 優先権主張番号	09/822,764		
(32) 優先日	平成13年3月30日 (2001.3.30)		
(33) 優先権主張国	米国 (US)		

最終頁に続く

(54) 【発明の名称】 集積化された電子機器を有する超音波プローブ

(57) 【要約】

ハンドヘルド超音波システムは人間工学的ハウジング内に集積化電子機器を具備する。該電子機器は制御回路、ビーム形成回路及び変換器ドライブ回路を備える。該電子機器は産業用標準高速直列バスを使用してホストコンピュータと通信する。該超音波画像形成システムは特定のハードウェア修正無しで標準的で、商業的に入手可能な、ユーザー計算デバイス上でオペレーション可能であり、そしてユーザーがピーシーのような標準的ユーザー計算デバイス上で超音波データを集めること、その様に集められた該データを、誂えシステム、高価なハードウェア修正、又はシステム改造 (system rebuilds) を要することなく、独立の外部アプリケーションを経由して使うこと、を可能にするために、該超音波画像形成システムへの修正無しに外部アプリケーションとインターフェースするよう適合されている。該集積化インターフェースプログラムは、この様な超音波データが、ビジュアルベース又はc++の様な標準的で、予め決められたプラットフォームを介した該集積化インターフェースプログラムへのアクセスを有する種々のこの様な外部



## 【特許請求の範囲】

## 【請求項 1】

超音波画像形成システム内の外部アプリケーション集積化の方法に於いて、該方法が、少なくとも1つの超音波オペレーションを有する超音波アプリケーションサーバーを提供する過程と、

該少なくとも1つの超音波オペレーションを示すコマンドを、該外部アプリケーションから、送る過程と、そして

該コマンドに対応する結果を、該超音波アプリケーションサーバー内で、実行する過程とを具備することを特徴とする方法。

## 【請求項 2】

更に、

該超音波アプリケーションサーバー内への複数のエントリー点を有する集積化されたインターフェースプログラムを規定する過程を具備しており、該エントリー点は該少なくとも1つの超音波オペレーションの各々へアクセスするよう動作可能であり、又

該集積化されたインターフェースプログラムを経由して、該コマンドを該超音波アプリケーションサーバーへ送信する過程と、

予め決められた通信インターフェース上で、超音波画像情報を示す超音波データを受信する過程と、そして

該集積化されたインターフェースプログラムを経由して、該結果を該外部アプリケーションへ送信する過程とを具備することを特徴とする請求項 1 の方法。

## 【請求項 3】

該集積化されたインターフェースプログラムが、放射治療、胎児画像、心臓画像、及び画像ガイドされた手術から成るグループから選択されたデータに関する情報を送信するよう適合されていることを特徴とする請求項 2 の方法。

## 【請求項 4】

該結果が画像データと変換パラメーターであることを特徴とする請求項 1 の方法。

## 【請求項 5】

該外部アプリケーションが遠隔コンピュータ上にあることを特徴とする請求項 1 の方法。

## 【請求項 6】

該遠隔コンピュータが公共アクセスネットワークにより該超音波アプリケーションサーバーに接続されていることを特徴とする請求項 5 の方法。

## 【請求項 7】

該公共アクセスネットワークがインターネットであることを特徴とする請求項 6 の方法。

## 【請求項 8】

該外部アプリケーションが該同じコンピュータ上にあることを特徴とする請求項 1 の方法。

## 【請求項 9】

該コマンドがインストラクションと少なくとも1つのパラメーターを含むことを特徴とする請求項 1 の方法。

## 【請求項 10】

該コマンドが予め決められたプロセス間通信インターフェースに適合することを特徴とする請求項 1 の方法。

## 【請求項 11】

該コマンドがライブデータのフリーズ、ライブデータのフェッチ、画像の送り出し、エグジット、初期化、そしてステータスを得ることから成るグループから選択されたオペレーションを含むことを特徴とする請求項 1 の方法。

## 【請求項 12】

該集積化されたインターフェースプログラムを経由する該送信がソケットを使うことを特徴とする請求項 1 の方法。

10

20

30

40

50

## 【請求項 13】

該集積化されたインターフェースプログラムを經由する該送信が予め決められたプロトコルに適合することを特徴とする請求項 12 の方法。

## 【請求項 14】

該プロトコルがテーシーピー / アイピーであることを特徴とする請求項 13 の方法。

## 【請求項 15】

該超音波データを受信する過程が標準化されたインターフェースに依り受信する過程を備えることを特徴とする請求項 1 の方法。

## 【請求項 16】

該標準化されたインターフェースがアイイーイーイー 1394 であることを特徴とする請求項 15 の方法。 10

## 【請求項 17】

該超音波アプリケーションサーバーがグラフィカルユーザーインターフェース (ジーユーアイ) を備えることを特徴とする請求項 1 の方法。

## 【請求項 18】

該ジーユーアイが画像制御プリセットを有することを特徴とする請求項 17 の方法。

## 【請求項 19】

該画像制御プリセットが画像設定を記憶するよう動作可能であることを特徴とする請求項 18 の方法。

## 【請求項 20】

該画像設定がサイズ、深さ、焦点、時間利得補償 (テージーシー) そしてテージーシーロックから成るグループから選択された設定を有することを特徴とする請求項 19 の方法。 20

## 【請求項 21】

更に、  
ビーム形成回路、メモリー、システム制御器集積回路及びデジタル通信制御回路を有する処理回路に接続された変換器配列を有するプローブハウジングを提供する過程と、  
該デジタル通信制御回路を標準通信インターフェースでパーソナルコンピュータに接続する過程と、そして  
該通信インターフェースに沿ってデータを送信する過程とを具備することを特徴とする請求項 1 の方法。 30

## 【請求項 22】

更に、第 1 回路基板組立体と第 2 基板組立体とが設置されたインターフェースハウジングを提供する過程を具備することを特徴とする請求項 21 の方法。

## 【請求項 23】

更に、該ビーム形成回路を有する第 1 回路基板組立体と該メモリー、制御器及び通信制御回路を有する第 2 回路基板組立体と、が設置されたインターフェースハウジングを提供する過程を具備することを特徴とする請求項 21 の方法。

## 【請求項 24】

更に、身体に設置されるパーソナルコンピュータを提供する過程を具備することを特徴とする請求項 21 の方法。 40

## 【請求項 25】

更に、身体に設置されるインターフェースハウジングを提供する過程を具備することを特徴とする請求項 21 の方法。

## 【請求項 26】

該通信インターフェースが無線インターフェースであることを特徴とする請求項 21 の方法。

## 【請求項 27】

該無線インターフェースがアールエフインターフェースであることを特徴とする請求項 26 の方法。

## 【請求項 28】

該無線インターフェースが赤外線インターフェースであることを特徴とする請求項 26 の方法。

【請求項 29】

超音波画像形成システム内の外部アプリケーション集積化用システムが、  
予め決められたインターフェースを経由して超音波データを受信し、処理するよう動作可能な超音波アプリケーションサーバーを備えるユーザー計算デバイスと、  
該超音波アプリケーションサーバーと通信しそして該超音波アプリケーションサーバー内のオペレーションを行使するよう動作可能な集積化されたインターフェースプログラムと、

該オペレーションに対応するコマンドを発生するよう動作可能であり、更に該集積化されたインターフェースプログラムへ該コマンドを送信するよう動作可能である外部アプリケーションとを具備しており、該集積化されたインターフェースプログラムは該コマンドに  
10 応答して結果を計算するよう該超音波アプリケーションサーバーを行使し、そして該結果を該外部アプリケーションへ送信し返すことを特徴とする外部アプリケーション集積化用システム。

【請求項 30】

該集積化されたインターフェースプログラムが放射治療データ、胎児画像、心臓画像、及び画像ガイドされた手術から成るグループから選択されたデータに関する情報を送信するよう適合されていることを特徴とする請求項 29 のシステム。

【請求項 31】

該結果が更に画像データと変換パラメーターとを含むことを特徴とする請求項 29 のシステム。

【請求項 32】

更に、遠隔コンピュータを具備しており、該外部アプリケーションが遠隔コンピュータ上にあることを特徴とする請求項 29 のシステム。

【請求項 33】

更に、公共アクセスネットワークを具備しており、該遠隔コンピュータが該公共アクセスネットワークを経由して該超音波アプリケーションに接続されることを特徴とする請求項 29 のシステム。

【請求項 34】

該公共アクセスネットワークがインターネットであることを特徴とする請求項 33 のシステム。

【請求項 35】

該外部アプリケーションが遠隔コンピュータ上にあることを特徴とする請求項 29 のシステム。

【請求項 36】

該コマンドが更にインストラクションと少なくとも 1 つのパラメーターとを有することを特徴とする請求項 29 のシステム。

【請求項 37】

該コマンドが予め決められたプロセス間通信インターフェースに適合することを特徴とする請求項 36 のシステム。

【請求項 38】

該コマンドがライブデータのフリーズ、ライブデータのフェッチ、画像の送り出し、エグジット、初期化、そしてステータスを得ることから成るグループから選択されるオペレーションを有することを特徴とする請求項 37 のシステム。

【請求項 39】

該インターフェースの少なくとも 1 つが無線インターフェースであることを特徴とする請求項 29 のシステム。

【請求項 40】

該集積化されたインターフェースプログラムを経由する該送信が更にソケットを含むこと

10

20

30

40

50

を特徴とする請求項 3 4 のシステム。

【請求項 4 1】

該集積化されたインターフェースプログラムを経由する該送信が予め決められたプロトコルに適合することを特徴とする請求項 3 4 のシステム。

【請求項 4 2】

該予め決められたプロトコルがテーシーピー / アイピーであることを特徴とする請求項 3 5 のシステム。

【請求項 4 3】

更に標準化されたインターフェースを具備しており、該超音波データが該標準化されたインターフェースを経由して受信されることを特徴とする請求項 3 4 のシステム。

10

【請求項 4 4】

該標準化されたインターフェースがアイイーイーイー 1 3 9 4 であることを特徴とする請求項 3 7 のシステム。

【請求項 4 5】

該超音波アプリケーションサーバーがグラフィカルユーザーインターフェース (ジーユーアイ) を有することを特徴とする請求項 3 4 のシステム。

【請求項 4 6】

該ジーユーアイが画像制御プリセットを有することを特徴とする請求項 4 0 のシステム。

【請求項 4 7】

該画像制御プリセットが画像設定を記憶するよう動作可能であることを特徴とする請求項 4 1 のシステム。

20

【請求項 4 8】

該画像設定が、サイズ、深さ、焦点、時間利得補償 (テージーシー) そしてテージーシーロックから成るグループから選択される設定を含むことを特徴とする請求項 4 2 のシステム。

【請求項 4 9】

更に、

変換器配列を有するプローブハウジングと、

該プローブハウジングと通信するインターフェースシステムとを具備しており、該インターフェースシステムはビーム形成回路、メモリー、システム制御器集積回路そして標準通信インターフェースで該計算デバイスに接続された通信制御回路を備えることを特徴とする請求項 2 9 のシステム。

30

【請求項 5 0】

該インターフェースシステムがインターフェースハウジング内に設置された第 1 回路基板組立体と第 2 回路基板組立体とを備えることを特徴とする請求項 4 9 のシステム。

【請求項 5 1】

該第 1 回路基板組立体と該第 2 回路基板組立体とがコネクタにより電氣的に接続されていることを特徴とする請求項 5 0 のシステム。

【請求項 5 2】

該計算デバイスが身体設置のシステムを備えることを特徴とする請求項 4 9 のシステム。

40

【請求項 5 3】

該メモリーが更にビデオランダムアクセスメモリー (プライム) を有することを特徴とする請求項 4 9 のシステム。

【請求項 5 4】

該標準通信インターフェースがアイイーイーイー 1 3 9 4 インターフェースを有することを特徴とする請求項 4 9 のシステム。

【請求項 5 5】

該標準通信インターフェースがユニバーサル直列バス (ユーエスビー) インターフェースを有することを特徴とする請求項 4 9 のシステム。

【請求項 5 6】

50

該通信システムは該インターフェースシステムの該通信制御回路と該計算デバイスの間の無線インターフェースであることを特徴とする請求項49のシステム。

【請求項57】

超音波画像形成システム内の外部アプリケーション集積化用のプログラムコードを有するコンピュータプログラム製品に於いて、該製品が  
少なくとも1つの超音波オペレーションを有する超音波アプリケーションサーバーを規定するためのコンピュータプログラムコードと、  
該超音波アプリケーションサーバー内への複数のエントリー点を有する集積化されたインターフェースプログラムを規定するためのコンピュータプログラムコードとを具備しており、該エントリー点は該少なくとも1つの超音波オペレーションの各々へアクセスするよう動作可能であり、該製品は又  
該超音波オペレーションの少なくとも1つを示すコマンドを、該外部アプリケーションから、送るためのコンピュータプログラムコードと、そして  
該コマンドに対応する結果を、該超音波アプリケーションサーバー内で、実行するためのコンピュータプログラムコードとを具備することを特徴とする該製品。

10

【請求項58】

超音波画像形成システム内の外部アプリケーション集積化用のプログラムコードを有するコンピュータデータ信号に於いて、該信号が  
少なくとも1つの超音波オペレーションを有する超音波アプリケーションサーバーを規定するためのプログラムコードと、  
該超音波アプリケーションサーバー内への複数のエントリー点を有する集積化されたインターフェースプログラムを規定するためのプログラムコードとを具備しており、該エントリー点は該少なくとも1つの超音波オペレーションの各々へアクセスするよう動作可能であり、該信号は又  
該超音波オペレーションの少なくとも1つを示すコマンドを、該外部アプリケーションから、送るためのプログラムコードと、そして  
該コマンドに対応する結果を、該超音波アプリケーションサーバー内で、実行するためのプログラムコードとを具備することを特徴とする該信号。

20

【請求項59】

超音波画像形成システム内の外部アプリケーション集積化用のシステムに於いて、該システムが、  
少なくとも1つの超音波オペレーションを有する超音波アプリケーションサーバーを規定するための手段と、  
該超音波アプリケーションサーバー内への複数のエントリー点を有する集積化されたインターフェースプログラムを規定するための手段とを具備しており、該エントリー点は該少なくとも1つの超音波オペレーションの各々へアクセスするよう動作可能であり、該システムは又  
該超音波オペレーションの少なくとも1つを示すコマンドを、該外部アプリケーションから、送るための手段と、そして  
該コマンドに対応する結果を、該超音波アプリケーションサーバー内で、実行するための手段とを具備することを特徴とする該システム。

30

40

【請求項60】

超音波画像形成システムに於いて、該システムが  
変換器配列と、制御用回路とそしてデジタル通信制御回路とを備えるプローブを具備しており、該制御用回路は送/受信モジュール、ビーム形成モジュール及びシステム制御器を有しており、そして該システムは又  
通信インターフェースで該プローブの該デジタル通信制御回路に接続された計算デバイスを具備しており、該コンピュータはディスプレイータを処理することを特徴とする該システム。

【請求項61】

50

該プローブと該計算デバイスとの間の該通信インターフェースが無線インターフェースであることを特徴とする請求項 60 の該システム。

【請求項 62】

該無線インターフェースがオールエフインターフェースであることを特徴とする請求項 61 の該システム。

【請求項 63】

該無線インターフェースが赤外線インターフェースであることを特徴とする請求項 61 の該システム。

【請求項 64】

該プローブと該計算デバイスとの間の該通信インターフェースが有線リンクであることを特徴とする請求項 60 の該システム。 10

【請求項 65】

該ビーム形成モジュールがチャージドメインプロセサービーム形成モジュールであり、該制御用回路が更にプリアンプ/テージーエルモジュールを有することを特徴とする請求項 60 の該システム。

【請求項 66】

更に第 2 通信インターフェースにより該計算デバイスに接続された補足的ディスプレイデバイスを具備することを特徴とする請求項 60 の該システム。

【請求項 67】

該補足的ディスプレイデバイスが計算デバイスであることを特徴とする請求項 66 の該システム。 20

【請求項 68】

該通信インターフェースの少なくとも 1 つが無線インターフェースである請求項 66 の該システム。

【請求項 69】

該プローブと該計算デバイスとの間の該通信インターフェースが無線インターフェースであり、該補足的ディスプレイデバイスと該計算デバイスとの間の該第 2 通信インターフェースが無線であることを特徴とする請求項 66 の該システム。

【請求項 70】

該第 2 通信インターフェースが複数の第 2 補足的デバイスを接続するためにハブを有することを特徴とする請求項 66 の該システム。 30

【請求項 71】

該計算デバイスが種々の速度見積システムを備えることを特徴とする請求項 67 の該システム。

【請求項 72】

該種々の速度見積システムが、カラー流れ画像形成、パワードップラー又はスペクトラルソノグラムのものであることを特徴とする請求項 71 の該システム。

【請求項 73】

該プローブと該計算デバイスの各々が無線ポートを備えることを特徴とする請求項 60 の該システム。 40

【請求項 74】

該プローブの該無線ポートと該計算デバイスの該無線ポートは各々が更に赤外線ポートを有することを特徴とする請求項 73 の該システム。

【請求項 75】

該プローブの該無線ポートと該計算デバイスの該無線ポートは各々が更に無線周波数ポートを有することを特徴とする請求項 73 の該システム。

【請求項 76】

該プローブと該計算デバイスの各々がそれぞれ、該プローブの該無線ポートと該計算デバイスの該無線ポートを通る通信を制御するための赤外線プロトコルスタックを備えることを特徴とする請求項 74 の該システム。 50

## 【請求項 77】

該プローブと該計算デバイスの各々がそれぞれ、該プローブの該無線ポートと該計算デバイスの該無線ポートを通る通信を制御するための無線周波数プロトコルスタックを備えることを特徴とする請求項 75 の該システム。

## 【請求項 78】

超音波画像形成システムに於いて、該形成システムが  
変換器を備えるプローブハウジングと、

該プローブハウジングと通信するインターフェースシステムとを具備しており、該インターフェースシステムはビーム形成回路、メモリー、システム制御器集積回路そして通信制御回路を備えており、そして該形成システムが又

通信インターフェースで該インターフェースシステムの該通信制御回路に接続された計算デバイスを具備しており、該コンピュータはディスプレイデータを処理することを特徴とする該形成システム。

10

## 【請求項 79】

該通信制御回路がデジタル通信システムであることを特徴とする請求項 78 の該形成システム。

## 【請求項 80】

該インターフェースシステムと該計算デバイスとの間の該通信インターフェースが無線インターフェースであることを特徴とする請求項 78 の該形成システム。

## 【請求項 81】

該ビーム形成モジュールがチャージドメインプロセサービーム形成モジュールであり、該制御回路が更にプリアンプ/テージーエルモジュールを有することを特徴とする請求項 79 の該形成システム。

20

## 【請求項 82】

更に第 2 通信インターフェースにより該計算デバイスに接続された補足的ディスプレイデバイスを具備することを特徴とする請求項 79 の該形成システム。

## 【請求項 83】

該インターフェースシステムと該計算デバイスの間及び該補足的ディスプレイデバイスと該計算デバイスとの間の該通信インターフェースの少なくとも 1 つが無線であることを特徴とする請求項 82 の該形成システム。

30

## 【請求項 84】

超音波画像形成システムを制御する方法に於いて、該方法が

複数の超音波画像形成オペレーションを規定する過程と、

該超音波画像形成オペレーションの各々に対応する値の範囲を規定する過程と、

該複数の超音波画像形成オペレーションの 1 つを、第 1 制御を介して、選択する過程と、

該選択された超音波画像形成オペレーションに対応する該値の範囲内のパラメーターを、

第 2 制御を介して、選択する過程と、そして

該選択されたパラメーターを使って該選択された超音波画像形成オペレーションを、該超音波画像形成システムを介して、適用する過程を具備しており、該第 1 制御と該第 2 制御とは共通のオペレーション位置からオペレーション可能であることを特徴とする該方法。

40

## 【請求項 85】

更に、該超音波画像形成システムにより集められた超音波画像データに該超音波画像形成オペレーションを適用する過程を具備することを特徴とする請求項 84 の該方法。

## 【請求項 86】

該共通のオペレーション位置で制御をオペレーションするために非利き手を使用することを特徴とする請求項 84 の該方法。

## 【請求項 87】

該共通のオペレーション位置が片手からアクセス可能な制御キイパッドに対応することを特徴とする請求項 84 の該方法。

## 【請求項 88】

50

該同じ共通のオペレーション位置から、該第1制御を介してもう1つの超音波画像形成オペレーションを選択する過程と、該第2制御を介して、該選択されたもう1つの超音波画像形成オペレーションに対応する該値の範囲内でもう1つのパラメータを選択する過程と、を具備することを特徴とする請求項84の該方法。

【請求項89】

更に、該共通のオペレーション位置から超音波画像形成オペレーションのシリーズを選択する過程を具備し、そして更に、もう1つのオペレーション位置から外部オペレーションを実行する過程を具備しないことを特徴とする請求項88の該方法。

【請求項90】

該超音波画像形成オペレーションのシリーズを通して該非利き手が該共通のオペレーション位置に留まることを特徴とする請求項89の該方法。 10

【請求項91】

該第1制御が質的制御であることを特徴とする請求項84の該方法。

【請求項92】

該第2制御が量的制御であることを特徴とする請求項84の該方法。

【請求項93】

該範囲が離散値のシリーズであることを特徴とする請求項84の該方法。

【請求項94】

該範囲が連続体であることを特徴とする請求項84の該方法。

【請求項95】

該超音波画像形成オペレーションが超音波画像走査オペレーションと超音波画像処理オペレーションとを含むことを特徴とする請求項84の該方法。 20

【請求項96】

該超音波画像走査オペレーションが動的超音波画像データへ適用可能であることを特徴とする請求項95の該方法。

【請求項97】

該超音波画像処理オペレーションが静的及び動的超音波画像データへ適用可能であることを特徴とする請求項95の該方法。

【請求項98】

該超音波画像形成走査オペレーションがサイズ、深さ、焦点、利得、時間利得補償(テージシー)及びテージシーロックから成るグループから選択された画像処理オペレーションを含むことを特徴とする請求項95の該方法。 30

【請求項99】

該超音波画像処理オペレーションが視認、反転、パレット、スムーズ化、パーシスタンス、写像、そしてコントラストから成るグループから選択された画像処理オペレーションを含むことを特徴とする請求項95の該方法。

【請求項100】

超音波画像形成を制御するためのシステムに於いて、該システムが複数の超音波画像形成オペレーションを適用するために動作可能な超音波画像形成制御器と、 40

第1ユーザー制御に応答して選択入力を提供するため動作可能であり、更に第2ユーザー制御に応答してパラメータを提供するよう動作可能なユーザー入力デバイスとを具備しており、該ユーザー入力デバイスは共通のオペレーション位置からの該第1ユーザー制御及び第2ユーザー制御に結合されており、そして該システムは又該超音波画像形成オペレーションの少なくとも1つに対応する該選択入力を受信するよう動作可能であり、そして更に該選択された超音波画像形成オペレーションに対応する範囲内のパラメータを受信するよう動作可能であるグラフィカルユーザーインターフェース(ジーユーアイ)を具備することを特徴とする該システム。

【請求項101】

該超音波画像形成制御器は更に、超音波画像形成システム内のハンドヘルドプローブによ 50

り集められた超音波画像データに該超音波画像形成オペレーションを適用するよう動作可能であることを特徴とする請求項100の該システム。

【請求項102】

該共通のオペレーション位置が非利き手からアクセス可能なように適合されていることを特徴とする請求項100の該システム。

【請求項103】

該共通のオペレーション位置が片手からアクセス可能な制御キイパッドに対応することを特徴とする請求項100の該システム。

【請求項104】

該ユーザー入力デバイスは該第1ユーザー制御を介してもう1つの超音波画像形成オペレーションに対応する選択入力を提供するよう動作可能であり、そして更に該同じ共通のオペレーション位置から該選択されたもう1つの超音波画像形成オペレーションに対応する該値の範囲内でもう1つのパラメーターを該第2ユーザー制御を介して提供するよう動作可能であることを特徴とする請求項100の該システム。

10

【請求項105】

該ユーザー入力デバイスが更に該共通のオペレーション位置から超音波画像形成オペレーションのシリーズを選択するよう、そして更にもう1つのオペレーション位置から外部オペレーションを実行する過程を含まずに、動作可能であることを特徴とする請求項104の該システム。

【請求項106】

該非利き手が超音波画像形成オペレーションのシリーズを通して該共通のオペレーション位置に留まることを特徴とする請求項100の該システム。

20

【請求項107】

該第1ユーザー制御が質的制御であることを特徴とする請求項100の該システム。

【請求項108】

該第2ユーザー制御が量的制御であることを特徴とする請求項100の該システム。

【請求項109】

該範囲が離散値のシリーズであることを特徴とする請求項100の該システム。

【請求項110】

該範囲が連続体であることを特徴とする請求項100の該システム。

30

【請求項111】

該超音波画像形成制御器は更に超音波画像走査オペレーションと超音波画像処理オペレーションとを含む超音波画像形成オペレーションを適用するよう動作可能であることを特徴とする請求項100の該システム。

【請求項112】

該超音波画像形成制御器は更に動的超音波画像データに適用可能な超音波画像走査オペレーションを適用するよう動作可能であることを特徴とする請求項111の該システム。

【請求項113】

該超音波画像形成制御器は更に静的及び動的超音波画像データに適用可能な超音波画像処理オペレーションを適用するよう動作可能であることを特徴とする請求項111の該システム。

40

【請求項114】

超音波画像形成システムを制御するためのコンピュータプログラムコードを有するコンピュータプログラム製品に於いて、該製品が

複数の超音波画像形成オペレーションを規定するためのコンピュータプログラムコードと、

該超音波画像形成オペレーションの各々に対応する値の範囲を規定するためのコンピュータプログラムコードと、

該複数の超音波画像形成オペレーションの1つを、第1制御を介して、選択するためのコンピュータプログラムコードと、

50

該選択された超音波画像形成オペレーションに対応する該値の範囲内のパラメーターを、第2制御を介して、選択するためのコンピュータプログラムコードと、そして該選択されたパラメーターを使って該選択された超音波画像形成オペレーションを、該超音波画像形成システムを介して、適用するためのコンピュータプログラムコードとを具備しており、該第1制御と該第2制御とは共通のオペレーション位置からオペレーション可能であることを特徴とする該製品。

【請求項115】

超音波画像形成システムを制御するためのプログラムコードを有するコンピュータデータ信号に於いて、該信号が

複数の超音波画像形成オペレーションを規定するためのプログラムコードと、  
該超音波画像形成オペレーションの各々に対応する値の範囲を規定するためのプログラムコードと、

該複数の超音波画像形成オペレーションの1つを、第1制御を介して、選択するためのプログラムコードと、

該選択された超音波画像形成オペレーションに対応する該値の該範囲内のパラメーターを、第2制御を介して、選択するためのプログラムコードと、そして

該選択されたパラメーターを使って該選択された超音波画像形成オペレーションを、該超音波画像形成システムを介して、適用するためのプログラムコードを具備しており、該第1制御と該第2制御とは共通のオペレーション位置からオペレーション可能であることを特徴とする該信号。

【発明の詳細な説明】

【技術分野】

【0001】

本出願は1999年11月26日出願の特許文献1の1部継続出願である2000年6月22日出願の特許文献2の1部継続出願である2001年2月22日出願の特許文献3の1部継続出願である2001年3月30日出願の特許文献4の1部継続出願であり、1999年6月22日出願の特許文献5の特典(benefit)を請求するものであり、上記出願の全内容はそれらの全体で引用によりここに組み入れられる。

【背景技術】

【0002】

従来の超音波画像形成システム(ultrasound imaging systems)は大型のラック搭載型コンソール処理及びディスプレイユニット(rack-mounted console processing and display unit)にケーブルにより接続されたハンドヘルドプローブ(handheld probe)を含んでいるのが典型的である。該プローブは典型的に超音波変換器の配列(array of ultrasonic transducers)を有し、該配列は検査領域内へ超音波エネルギーを送信し該領域から返って来る反射超音波エネルギーを受信する。該変換器は受信超音波エネルギーを低レベル電気信号に変換し、該信号は該ケーブル上で該処理ユニットへ転送される。該処理ユニットは問題領域(region of interest)の画像を発生するよう該変換器からの該信号を組み合わせるために適当なビーム形成技術(beam forming techniques)を適用する。

【0003】

典型的な従来の超音波システムは変換器配列(transducer array)を有するが、各該変換器は該コンソール処理ユニット内に配置されたそれ自身の処理回路(processing circuitry)に付随される。該処理回路は典型的にドライバー回路を有し、該回路は、送信モード(transmit mode)では、該超音波信号の送信を始動するために精密に計時されたドライブパルスを送る。これらの送信タイミングパルス(transmit timing pulse)は該コンソール処理ユニットから該ケーブルに沿って該走査ヘッド(scan head)へ送られる。該受信モード(receive mode)では、該処理回路のビーム形成回路(beamforming circuits)は、精確な画像が順次発生可能なよう該信号を動的に焦点合わせするために該変換器からの各低レベル電気信号に適当な遅延(delay)を導入する。

【特許文献1】

米国特許出願公開第 09 / 449 , 780 号明細書

【特許文献 2】

国際公開第 PCT / US 00 / 17236 号パンフレット

【特許文献 3】

米国特許出願公開第 09 / 791 , 491 号明細書

【特許文献 4】

米国特許出願公開第 09 / 822 , 764 号明細書

【特許文献 5】

米国特許仮出願公開第 60 / 140 , 430 号明細書

【特許文献 6】

米国特許第 5、590、658 号明細書

【特許文献 7】

米国特許第 5、839、442 号明細書

【特許文献 8】

米国特許出願公開第 08 / 496 , 804 号明細書

【特許文献 9】

米国特許出願公開第 08 / 496 , 805 号明細書

【特許文献 10】

米国特許出願公開第 08 / 599 , 816 号明細書

【特許文献 11】

米国特許第 5、964、709 号明細書

【特許文献 12】

国際公開第 PCT / US 96 / 11166 号パンフレット

【特許文献 13】

国際公開第 PCT / US 98 / 02291 号パンフレット

【特許文献 14】

米国特許出願公開第 09 / 364 , 699 号明細書

【特許文献 15】

国際公開第 PCT / US 97 / 24291 号パンフレット

【特許文献 16】

米国特許出願公開第 09 / 447 , 144 号明細書

【発明の開示】

【0004】

本発明の好ましい実施例に依れば、パーソナルコンピュータと共に使用するために開発された携帯型超音波医療画像形成システム (portable ultrasound medical imaging systems) で更に進んだ改良が提供される。1 実施例では該制御回路とビーム形成回路が携帯用組立体 (portable assembly) 内にローカル化される。この様な集積化されたパッケージは著しい重量追加無しに該組立体のケーブルの必要性を簡単化する。

【0005】

従来 of 超音波画像形成システムはこの様なシステムに入力を供給する超音波変換器により発生される多量のデータを処理するための特殊ハードウェアを有する専用システム (dedicated systems) であった。これらの画像形成システムは扱い難く、高価で、アップグレードし難い傾向がある。更に、専用システムは特殊要素を有するので、生来の専用システム上で入手出来ない処理及び/又は動作用のもう 1 つのアプリケーションへダウンロードすることに依る様な、集められた超音波データを他の状況に使うことは難しい。従って、特定のハードウェア修正無しに、標準的な、商業的に入手可能な、ユーザー計算デバイス上で動作する、そして該超音波画像形成システムへの修正無しに外部アプリケーションとインターフェースするよう適合された、超音波画像形成システムを提供することは有利である。この仕方、ユーザーはピーシー (PC) の様な標準的ユーザー計算デバイス (standard user computing device) 上で超音波データを集め、その様に集められた該デー

10

20

30

40

50

タを誂えたシステム、高価なハードウェア修正、又はシステム改造 (system rebuilds) 無しに独立の外部アプリケーション (independent external application) を介して使ってもよい。

【0006】

標準的ユーザー計算デバイス上で超音波データを集め、該データを集積化されたインターフェースプログラムを介して使うためのシステムと方法は、この様な超音波データが、ビジュアルベーシック (visual basic) 又はシープラスプラス (c++) の様な標準的な、予め決められたプラットフォームを介した該集積化されたインターフェースプログラムへのアクセスを有する種々の外部アプリケーションにより行使されることを可能にする。

【0007】

該システムは、超音波オペレーションを行うよう超音波アプリケーションサーバーを規定することにより超音波画像形成システム内の外部アプリケーション集積化を提供する。該超音波アプリケーションサーバー内への複数のエントリー点 ( ) を有する集積化されたインターフェースプログラムが規定される。該エントリー点は該超音波オペレーションの各々へのアクセスするために動作可能である。外部アプリケーションは該超音波オペレーションの少なくとも1つを示すコマンドを送信する。該コマンドは該集積化されたインターフェースプログラムを經由して該超音波アプリケーションサーバーへ送信される。同時に、周期的間隔で、超音波画像情報を示す生の超音波データが、予め決められた通信インターフェース上で該超音波アプリケーションサーバーにより受信される。該コマンドに対応する結果が該超音波アプリケーションサーバーにより計算され、該集積化されたインターフェースプログラムにより該外部アプリケーションへ送信される。

【0008】

本発明の実施例は、ハンドヘルドハウジング内の概ね長方形の空洞内に設置された複数の回路基板又は回路パネルを有するプローブを備える。該回路パネルは各々1つ以上の集積回路を有し、相互に平行な面内に設置される。これらの集積回路は、3.3Vと200Vの間の電圧レベルをサポートする標準的シーモス (CMOS) プロセスを使用して作られ得る。

【0009】

本発明の特定の実施例は2又は3枚の回路基板又はパネルを利用するが、中央パネルは中央システム制御器 (center system controller) と外部プロセッサへの通信リンクとを有する。該中央パネルは、各々がメモリーとビーム形成回路を有する、1対の周囲パネル間に設置され得る。該システムは種々のプローブ要素の使用を受け入れ、種々のプローブ用の種々のレベルに調節された可変電源 (variable power supply) を使うことが出来る。又、種々のプローブ用に種々の周波数が選択され得るように可変クロック発生器 (variable clock generator) を使用することが望ましい。

【0010】

本発明のもう1つの好ましい実施例は第1ケーブルによりインターフェースハウジング (interface-housing) に接続された小さなプローブを提供する。該インターフェースハウジングは該ビーム形成部デバイス (beamformer device) と付随回路とを含むことが出来て、ユーザーにより片手内に保持され得る一方他の手は該プローブをオペレーション出来る様な小さい軽量ユニットである。該プローブはケーブルにより該インターフェースハウジングへ互換性を有して接続され得る幾つかの従来型プローブの何れであることも可能である。代わりに、該インターフェースハウジングは、例えば、ストラップで該ユーザーの身体上に、ベルトで前腕又は腰に、或いはユーザーのポケット内に、と身に付け得る。この様なインターフェースを使用する好ましい実施例はここで更に詳細に説明する2又は3枚の回路基板を有し得る。該インターフェースハウジングは標準的ファイヤワイヤ (standard FireWire) 又は直列バス接続によりパーソナルコンピュータへ接続される。

【0011】

もう1つの好ましい実施例では、ビーム形成部を組み込んだ該プローブ又は該インターフェースハウジングを有する該プローブはウェアラブルパーソナルコンピュータ (wearable

10

20

30

40

50

personal computer)へ接続され得る。この実施例では、走査変換(scan conversion)、ポスト信号処理又はカラードップラー処理を行うコンピュータは、該前腕上、腰の上又はポケット内の様にして、該ユーザーにより身に付けられるハウジング内に配置される。電源基板は該プローブ内、該インターフェースハウジング内又はもう1つの外部ポッド(external pod)内に挿入され得て、DC-DC変換器を含むことが出来る。該ディスプレイシステムは又頭部設置ディスプレイを含むことが出来る。ハンドヘルド制御器は有線又は無線接続により該コンピュータ又はインターフェースに接続出来る。

**【0012】**

本発明の好ましい実施例は、電源電圧レベルをチェックする、該ビーム形成部の全てのチャンネルをテストしそして利得レベルを設定するのを助ける、毎秒のパルスのカウントしそして患者の過剰放射を防止するため該システムを自動遮断する、回路を含む或る安全の特徴点を利用出来る。 10

**【0013】**

本発明のもう1つの好ましい実施例は該ユーザーが患者調査中特定のタスクを行うために使用出来る専用制御を使用する。これらの制御は使用に容易にアクセス可能で、直観的(intuitive)である。これらの制御は、スクリーン上で2つのマーカー又はカリパーを固定するためのマーカー(marker)又はカリパー(calipers)と”セット(set)”関数と、該マーカーを制御するためのトラックボール(track ball)、タッチパッド(touchpad)又は他の手動オペレーションされる要素と、該身体内の音響減衰を修正するための8つのスライドポット(slide pots)の様な時間利得補償制御(time gain compensation)と 20  
、ズーム特徴部(zoom feature)を提供し焦点ゾーン(focal zone)を選択するためのスケール又は深さ制御と、を使用して、2次元で距離を測定するために、該ディスプレイ上での画像のフリーズ(freezing)とアンフリーズ(unfreezing)と、電子メモリー上での画像の記録を提供する。

**【0014】**

該システムは多数のプローブシステム及び画像形成方法と共に使用され得る。これらはカラードップラー(color Doppler)、パワードップラー(power Doppler)そしてスペクトル密度研究(spectral density studies)の発生を含む。これらの研究は、超音波信号への応答を高めるために研究中身体に導入される造影剤の使用により助けられ得る。この様な造影剤は又、それらが該プローブ変換器配列により発生される特定の音響信号により賦活される時身体内に音響的にリリースされる薬剤を含むことが出来る。 30

**【0015】**

本発明のもう1つの側面に依れば、超音波画像形成システムはプローブと計算デバイスを具備する。該プローブは変換器配列と、制御回路及びデジタル通信制御回路を備える。該制御回路は送/受信モジュール、ビーム形成モジュールそしてシステム制御器を有する。計算デバイスは通信インターフェースで該プローブの該デジタル通信制御回路に接続される。該コンピュータはディスプレイデータを処理する。

**【0016】**

該プローブと該計算デバイスとの間の該通信インターフェースは幾つかの実施例では無線インターフェースである。1実施例では、該無線部(wireless)はアールエフ(RF)インターフェースである。もう1つの実施例では、該無線インターフェースは赤外線(infrared)インターフェースである。代替の実施例では、該プローブと該計算デバイスとの間の該通信インターフェースは有線リンク(wired link)である。 40

**【0017】**

好ましい実施例では、該ビーム形成モジュールはチャージドメインプロセッサビーム形成モジュール(charge domain processor beamforming module)である。該制御回路はプリアンプ(preamp)/テージーエル(TGL)モジュールを有する。

**【0018】**

補足的ディスプレイデバイスが第2通信インターフェースにより該計算デバイスに接続される。該補足的ディスプレイデバイス(supplemental display device)は幾つかの実施 50

例では計算デバイスである。該通信インターフェースの少なくとも1つは無線インターフェースである。

【0019】

1実施例では、該プローブと該計算デバイスとの間の該通信は無線インターフェースである。該補足的ディスプレイデバイスと該計算デバイスとの間の該第2通信インターフェースは無線である。1実施例では、該第2通信インターフェースは複数の第2補足的デバイスを接続するためにハブ(hub)を有する。

【0020】

統一的オペレーション位置(unitary operating position)から超音波画像形成システムを制御する方法は、超音波画像形成オペレーションを規定し、該超音波画像形成オペレーションの各々に対応する値の範囲(range of values)を規定することにより超音波画像処理を容易化する。次いでオペレーターは、第1制御を介して、該超音波画像形成オペレーションの1つを選択し、そして次いで、第2制御を介して、該選択された超音波画像形成オペレーションに対応する該値の範囲内でパラメーターを選択する。該超音波画像形成システムは該選択されたパラメーターを使う該選択された超音波画像形成オペレーションを適用する。この仕方では、該オペレーターは、片手での共通のオペレーション位置からの該第1及び第2の両制御を使うことにより、その際該超音波画像形成システムを制御することを続けながら該オペレーターが自由な手で走査を続けることを可能にしてくれるお陰で、望まれる超音波画像処理結果を作れる。

10

【0021】

該超音波画像形成システムは該オペレーター又はユーザーの片手でアクセス可能な制御キーパッドから制御される。該オペレーターのもう1つの手は従って、該超音波画像形成オペレーションで使われる超音波データを集めるために該超音波画像形成システムに取り付けられた超音波プローブをオペレーションすることに使われてもよい。該第1制御は、該システムを使用して行使されてもよい種々の超音波画像形成オペレーションの質的選択を可能にする。第2制御は該超音波オペレーションで使われるべき範囲に沿ったパラメーターの量的選択を可能にする。該パラメーターの範囲は連続体(continuum)であってもよく、或いは該範囲に沿う1連の離散値(discrete values)であってもよい。該制御キーパッドは該質的超音波オペレーションを通してスクロールするための2つのキーと、該対応する範囲に沿い該量的パラメーターを選択するための2つのキーを有する。

20

30

【0022】

行使されてもよい該超音波画像形成オペレーションは、ライブの、実時間超音波画像収集に適用されるべき、走査オペレーション(scanning operations)と、ライブ又はフリーズされた(frozen)超音波画像に適用されてもよい処理オペレーション(processing operations)と、を含む。当業者には公知であり、該超音波画像形成システムにより適用されてもよい、典型的走査超音波画像形成オペレーション(Typical scanning ultrasonic imaging operations)は、寸法(size)、深さ(depth)、焦点(focus)、利得(gain)、時間利得補償(Time Gain Compensation){テージーシー(TGC)}そしてテージーシーロック(TGC lock)を含む。典型的処理超音波画像形成オペレーション(Typical processing ultrasonic imaging operations)は視認(view)、反転(inversion)、パレット(palette)、スムーズ化(smoothing)、パーシスタンス(persistence)、写像(map)、そしてコントラスト(contrast)を含む。

40

【0023】

本発明の前記及び他の目的、特徴そして利点は、付属する図面で図解された本発明の好ましい実施例の下記特定の説明から明らかになるが、該図面では種々の図面を通して同様な文字が同様な部品を参照している。該図面は必ずしも尺度合わせしておらず、代わりに本発明の原理を図解することに力点が置かれている。

【実施例1】

【0024】

請求項はその結果まで述べられていないならば、説明された順序又は要素に限定されると

50

して読まれるべきでない。従って、下記の請求項及びその均等物の範囲と精神の中に入る全ての実施例は本発明として請求される。

【0025】

図1は集積化プローブシステムの略図的ブロック線図である。ターゲット対象(target object)1、フロントエンドプローブ(front-end probe)3、及びホストコンピュータ5、そして補足的ディスプレイ/記録用デバイス(supplemental display/recording device)9が図解されている。該フロントエンドプローブ3は変換器配列10と制御回路を片手保持されるハウジング内へ集積化する。該制御回路は送/受信モジュール12、プリアンプ(pre-amp)/テージーシー(TGC)モジュール14、チャージドメインプロセッサ(charge domain processor){シーデーピー(CDP)}ビーム形成モジュール(beamforming module)16、そしてシステム制御器18を有する。メモリー15はプログラムインストラクションとデータを記憶する。該シーデーピービーム形成部(CDP beamformer)集積回路16は各チャンネルで使用される遅延係数(delay coefficients)を計算するため使用され得る計算容量を有する。該プローブ3は通信リンク40上でホストコンピュータ5とインターフェースするが、該通信リンクはファイヤワイヤ{アイイーイーイーピー1394(IEEE P1394)標準直列インターフェース}又は高速(例えば、毎秒200Mビット以上)ユニバーサル直列バス{ユーエスピー2.0(USB 2.0)}の様な、標準高速通信プロトコル(standard high-speed communication protocol)に追従することが出来る。パーソナルコンピュータへの標準通信リンクは少なくとも毎秒100Mビット以上、好ましくは毎秒200Mビット、毎秒400Mビット以上で動作するのがよい。代わりに、該リンク40は赤外線{アイアール(IR)}リンクの様な無線接続とすることが出来る。かくして該プローブ3は通信チップセット20を有する。

【0026】

該携帯型超音波システム内の部品は正しいオペレーション用データの連続した源を要する。例えば、該ビーム形成部16は操縦用データ(steering data)を要し、送信回路12は何処に次のパルスを焦点合わせするかそして何時起動するか(when to fire)をそれに教えるためのデータを要し、そして該テージーシー14は与えられた時刻にはどんな利得レベルが適当かを知る必要がある。加えて、如何に該ビーム形成されたデータが該ホストへ送り返されるかを制御するために該走査オペレーションに同期した更なる情報が必要である。例えば、DATAVALID信号はホスト5が実際に処理せねばならないデータ量を減らすために有用であり得る。データと共に、該超音波システムの種々の部分は該システムが調和して作動するためには共通の同期に依存する。例えば、該送信器は該ビーム形成部が特定の位置を見た時期に対する精確な時刻に起動されねばならない。

【0027】

該超音波プローブの技術的ゴールは小型な寸法、熱管理、低電力消費、そして効率的で高解像度の画像形成のみならず校正及び実験作業性(experimentation)を可能にする能力と柔軟性を含む。該小型な寸法と低電力オペレーションは密度の高い貯蔵性(storage)を意味する。該能力と柔軟性は、不規則な起動シーケンスを使う能力と、シームレスな適応型ビーム形成モード用の同時の再プログラミングと使用のみならず、デバッグと完全なセットの画像形成を行うための十分な柔軟性と、を要する。人間工学的で、経済的な携帯性の設計は又該走査ヘッド3と該ピーシーホスト5の間の費用効率が高く、煩わしくない接続を要する。該プローブシステムの一般的説明は、今や特許文献6及び7である両者共1995年6月29日出願の特許文献8及び9の一部継続出願である1996年2月12日出願の特許文献10の一部継続出願である1999年10月12日発行の今や特許文献11である1996年6月28日出願の特許文献12で見出され、そして更に進んだ実施例は1998年2月3日出願の特許文献13に対応する1999年7月30日出願の特許文献14と1997年12月23日出願の特許文献15に対応する1999年11月23日出願の特許文献16とに説明されており、上記特許及び出願はそれら全体での引用によりここに組み込まれる。

【0028】

10

20

30

40

50

追加的關心要因は設計及び製造の容易さ、速度、そして低いコストを含む。これらの要因はフィールドプログラマブルゲートアレイ (Field Programmable Gate Array) {エフピージーエイ (FPGA)} アーキテクチャーの使用を動機付ける。加えて、それらは容易に発散するアプリケーションへ拡大され得る設計の使用を含む。

【0029】

図2A - 2Cは集積化されたプローブ電子機器の特定の実施例を図解する。図2Aは変換器配列ハウジング32, 上部回路基板100A、下部回路基板100B、そして中央回路基板200を示す斜視図である。又、中央回路基板200と該下部回路基板100Bの間のデータ及び信号ラインを担う下部モレックス (Molex) コネクタ150Bが示されている。該変換器配列ハウジング32はそれぞれ上部基板100Aと下部基板100Bに、歪み緩和を伴って、接続される1対のフレキシブルケーブルコネクタ120Aと120B (図2C参照) を有する商業的に入手可能なユニットとすることが出来る。図2Bは該プローブの後部端面図であり、それも又上部モレックスコネクタ150Aを示す。図2Cは該プローブの側面図である。8mm高さのモレックスコネクタ150A、150Bを使用して、そのスタック (stack) 全体は約30mm以下の厚さを有するが、この特定の実施例は約21mmである。

10

【0030】

小さな寸法は最近の製造、パッケージ技術の使用を通して達成される。例えば、最近の半導体製造技術を利用することにより、多数の回路機能が1つのチップ上に集積化され得る。更に、該チップは、チップオンボード (chip on-board) 技術の様な、空間節約パッケージングを使用して設置され得る。技術が改良されると、電子部品の寸法は更に減少すると期待される。

20

【0031】

パーソナルコンピュータへの無線式アイイーイーイー1394接続 (wireless IEEE1394 connection) の様なより多くの機能が該ハンドヘルドプローブ内に含まれ得る。より使用し易くユーザーに優しい器具を提供するために例えばディスプレイが該ハンドヘルドプローブ上に直接設置され得る。

【0032】

図3Aは集積化プローブシステムの特定の実施例の略図的ブロック線図である。ホストコンピュータ5はマイクロプロセッサシーピーユー52と通信チップセット (chipset) 54を有する商業的に入手可能なパーソナルコンピュータとすることが出来る。通信ケーブル40が通信ポート56を通して該通信チップセット54に接続される。

30

【0033】

フロントエンドプローブ3'は、在庫商業製品とすることが出来る変換器ヘッド32と、人間工学的ハンドヘルドハウジング30と、を有する。該変換器ヘッド32は該変換器配列10を収容する。該ハウジング30はビーム形成及び制御回路を収容する熱的及び電氣的に絶縁されモールドされたプラスチックハンドルを提供する。

【0034】

該ビーム形成回路は、示される様に、1対のアナログ回路基板100A、100Bで具体化され得る。各アナログ回路基板100A、100Bはそれぞれ送/受信チップ112A、112B; プリアンプ/テーゼーシーチップ (preamp/TGC chip) 114A、114B; ビーム形成部チップ116A、116Bを有し、それらの全部は演算バス (operational bus) 159A、159Bを経由して1対のメモリーチップ115A - 1、115B - 1, 115A - 2, 115B - 2に相互接続される。本発明の特定の実施例では、該メモリーチップはビデオランダムアクセスメモリー (Video Random Access Memory) {バイラム (VRAM)} チップであり、演算バスは32ビット幅である。更に、プリアンプ/テーゼーシーチップ114とビーム形成部チップ116は32チャンネル上で同時に動作する。該送/受信チップ112は64チャンネルドライバーと64から32へのデマルチプレクサー (demultiplexer) を有する。

40

【0035】

50

図 4 A は特定の 1 次元時間ドメインビーム形成部 (1-dimensional time-domain beamformer) のブロック線図である。該ビーム形成部 600 は 32 チャンネルのプログラマブルでアポダイズされた (apodized) 遅延ラインを特徴とする。加えて、該ビーム形成部 600 はオンチップの出力バンドパス濾過作用と A - D 変換作用を有する。

【0036】

図 4 A に図解される様に、該ビーム形成部 600 は複数の 1 チャンネルビーム形成プロセサ 620<sub>1</sub>、...、620<sub>J</sub> を有し、画像形成信号は実線 (solid leader line) で表され、デジタルデータは破線 (dashed leader lines) で表され、そしてクロック及び制御信号は交互の点線及び破線により図解される。タイミング制御器 610 とメモリー 615 は該 1 チャンネルビーム形成プロセサ 620 とインターフェースする。各 1 チャンネルビーム形成プロセサはクロック回路 623、メモリー及び制御回路 625、サンプリング回路 621 を有するプログラマブル遅延ユニット及び掛け算器回路 627 を有する。

10

【0037】

各プログラマブル遅延ユニット 621 はそれぞれの変換器素子 (transducer element) から画像形成信号エコー E を受信する。該 1 チャンネルビーム形成プロセサ 620 からの出力は合計器 (summer) 630 内で加算 (added) される。エフアイアールフィルター (FIR filter) 640 は最終画像形成信号を処理し、該信号は該 A - D {エイ/デー (A/D)} 変換器 650 によりデジタル化される。本発明の特定の実施例では、該エフアイアールフィルター 640 及び該 A - D 変換器 650 の両者は該ビーム形成プロセサ 620 を有するチップ上に作られる。

20

【0038】

フィールドプログラマブルゲートアレイ (Field Programmable Gate Array) {エフピージーエイ (FPGA)} での実施例の選択のみならず容易な修正のための拡張性は該メモリーモジュール用のバイラム (VRAM) の使用を指し示す。バイラムは追加の高速直列アクセスポートを有する標準的ダイナミックラム (standard Dynamic RAM) {デーラム (DRAM)} である。デーラムは 2 つの基本的オペレーション、例えば、メモリー位置の読み出し、書き込み、を有するが、バイラムは第 3 のオペレーション：直列読み出しレジスタへのブロックの転送、を追加する。これはデータのブロック (典型的には 128 又は 256 ワード) を直列読み出しレジスタへ転送し、それは次いで該デーラムコアと更にタイアップすること無しに一定速度でクロックアウト (clocked out) され得る。かくして、レフレッシュ (refresh)、ランダムアクセスデータリード/ライト (random access data read/write)、そしてシーケンシャルな読み出し、が同時に行われる。

30

【0039】

該プローブ 3' では、該ホスト 5 により行われるデータローディングがメモリーモジュールへ送られるデータと減結合され得るよう、双ポート化されたオペレーション (dual-ported operation) が有利である。追加のバンド幅を得るために追加のバイラムが付加されることを可能にするモジュール型アーキテクチャーは、精確なデータ速度要求が変化することも知れない時は特に、有用である。広いメモリーを使用すると、データは、システム内の種々の行き先モジュールへ行く前に、バッファされる必要がない。特定の実施例は 16 ビットバイラムによる 5 つの 256 キロワードを使用するがそれは合計 80 の出力ラインを生じる。もしより少ない出力ラインが必要なら、より少ないバイラムが使用出来る。もしより多くの出力ラインが必要なら、該制御器への非常に小規模の修正だけが行われねばならない。

40

【0040】

不利面 (downside) はバイラムが他の種々のデーラムより低密度 (lower density) であることである。現在唯 512 キロバイトのバイラムチップのみが入手可能である。同期デーラム {エスデーラム (SDRAM)} は 2 メガバイト/チップであるが、それは該メモリーから種々の行き先モジュールへの全てのデータをバッファすることを期待し、何故ならそれは連続的でないからである。エスデーラムの使用は該モジュールが連続データの代わりにデータバーストを受け入れることを意味する。加えて、ホストデータをもっとバッフ

50

アーすることが使用され得るか又はさもなければ同時の読み出しとローディングは可能でないかも知れない。該制御器内の多数データレートの特徴を使用することは記憶要求を減少出来て、ピラムを第1実施例にする。しかしながら、更に進んだ好ましい実施例は該システム内の速度と容量の更に進んだ改良を提供するためにエスデーラムを使用する。

#### 【0041】

該制御回路は、図3Aに示す様に、デジタル回路基板200内で具体化される。該デジタル回路基板200はファイヤワイヤ(FireWire)チップセット220、走査ヘッド(scan head)を制御するシステム制御チップ218、そしてメモリーチップ215を有する。本発明の特定の実施例では、該メモリーチップ215はピラムチップであり、該システム制御チップ218は、この特定の応用品では16ビット幅である制御バス155上で種々のメモリーチップ115、215と相互接続される。

10

#### 【0042】

図解される様に、該システム制御チップ218はそれぞれの信号ライン152A、152B上で走査ヘッド制御信号を送/受信チップ112A、112Bへ提供する。該送/受信チップ112A、112Bは送信ライン(transmit line)124A、124B上で該変換器配列10にエネルギーを与える。該変換器配列10から受けたエネルギーは受信ライン(receive line)122A、122B上で該送/受信チップ112A、112Bへ提供される。該受信された信号は該プリアンプ/テージーシーチップ114A、114Bへ提供される。増幅された後、該信号は該ビーム形成部チップ116A、116Bへ提供される。該走査ビームを調節するために制御信号が信号ライン154A、154B上で該ビーム形成部と該システム制御器の間で交換される。

20

#### 【0043】

該5つのピラムチップ115A-1、115A-2、115B-1、115B-2、215は種々の動作モジュールにより必要とされる実時間制御データ(real-time control data)を供給するために役立つ。該用語"動作モジュール(operating module)"は、制御データを要する該システム内の種々の部分-すなわち該ビーム形成部116A、116B、送/受信チップ112A、112B、そしてプリアンプ/テージーシーチップ114A、114Bを指す。該システム制御器218は連続的データ出力を保証するために該ピラムの適当なクロック作用とオペレーションを保持する。加えて、それは該システムの種々の動作モジュール用のクロックと制御信号を発生するのでそれらモジュールは何時該デーラム直列ポート出力にあるデータがそれら用であるかを知る。最後に、それは又、該ホスト5が該ピラム内にデータを書くことを可能にするためにピーシー通信プロトコル{例えば、ファイヤワイヤ(FireWire)又は高速バス}を介して該ホスト(ピーシー)5とインターフェースする。

30

#### 【0044】

該ピラムの幾つかは多数モジュールにより共有される。4つのピラム115A-1、115A-2、115B-1、115B-2の該64ビット出力は該送信モジュールのみならず該ビーム形成部によっても使用される。これは問題でなく、何故なら典型的に如何なる与えられた時にも唯1つしかデータを要しないからである。加えて、該送信モジュールチップは比較的少ないデータしか使用せず、かくして送信動作用にピラム全体を専用化せねばならないことは無駄である。該ピラムデータが多数モジュールにより共有されることを可能化するために、該制御器が解読し適当なMODCLOCKラインを主張するコードが該ピラム内に埋め込まれる。

40

#### 【0045】

該第5のピラム215は多数モジュールにより共有されないデータを発生するため使われる。例えば、該テージーシー用の制御をここへ置くことは便利であり、何故ならそのデータはビーム形成部データと同時に要求されるからである。又何時正当なデータが該ビーム形成部から入手可能かを示す1つの専用の制御ビットと、フレーム境界を示すもう1つのビットを持つことも有用であり得る。かくして、該ピラム内のデータの場所はフレーム走査シーケンス内の位置に対応するので、追加ビットは該システムのオペレーションと

50

同期化される。又電力を保存するためにシーシーデークロックイネーブル信号 (CCD clock enable signals) が該シーシーデークロック (CCD clock) をゲート (gate) するために発生され得る。最後に、該ビラムは、既知の波形でアナログ回路をテストするために D - A 変換器用のテストデータを発生するために使用されることも可能である。

【0046】

該システムは寸法を減じられるので、ビラムの数は減じられてもよい。2 倍の速さでクロック動作するエスデーラムシステムでは、4 つの共有されるビラムチップは、例えば、128 ラインシステムで2つのエスデーラムに合併されてもよい。

【0047】

該ビーム形成部及び送信モジュールへ送られるデータはチャンネル内でビット直列であり、全てのチャンネルは並列に利用可能である。該送信モジュール用には、2 つの送信チャンネルが、該2つのチャンネル用データ内でストロブ動作する交互のクロックを有する各ビットラインを共有する。全部の、チャンネル毎送信モジュールの係数 (スタート時刻の様な) はビット直列に提示される。

【0048】

該ビラム内のデータはラン (run) に組織される。1 つのランは、該ビラム制御器により解釈される1ワードのヘッダーと、それに続いた該種々のモジュールにより使用される0個以上の実際のデータワードと、から成る。該ヘッダー (表1参照) は該ラン内の該データはどこが行き先か、如何に速くそれはクロックアウトされるべきか、そして該ラン内には如何に多くの値があるか、を指定する。(該ランの行き先は該4つのビラムから来るデータ用のみであることを注意しておく。該制御器ビラムから来るビットは常に同じ行き先を有する。) 該ヘッダーは又、下記で説明されるジャンプ (Jump)、ポーズ (Pause)、そしてエンド (End) 用の特別のインストラクション (instructions) をコード化するためにも使用される。

【0049】

【表1】

表1. ビラムインストラクションデータフォーマット (トップビラムのみの事項)

コマンド	ビット位置															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
データ	Mod		Sel		レート			長さ								
	(2-7)															
ポーズ	0	0	1	レート			ポーズカウント									
				(01 でない)												
ウェイト	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	1
ジャンプ	0	0	0	0	0	0	ジャンプ Addr/0x100									
エンド	0	0	0	0	0	1	X	X	X	X	X	X	X	X	X	X

【0050】

該ビラム内のデータは基本的にシーケンシャルに読み出されるが、メモリー要求を減らし、該超音波システムが如何に動作するかについて幾つかの観察に基づきシステムオペレーションを容易化する、ために幾らかの変更が可能にされる。

【0051】

第1の観察はピークの制御データレート要求が必要な平均レートより遙かに高いことであ

る。これは、近接ゾーンの画像形成中、最大シャープさを保持するために毎クロックで焦点合わせが更新されるからである。しかしながら、遠視野に近づく深いゾーン用には、該焦点合わせパラメータは非常に早く変化する必要はない。かくして該データは低いレートで供給されてもよい。これは各ランに付随する2ビットのRATEフィールド(RATE field)の使用により達成される(表2参照)。該RATEフィールドは該指定されたランが、最大システムクロックレート(8 - 32 MHzとすることが出来る)、そのクロックレートの2分の1、4分の1又は8分の1の何れかでクロックアウトされることを可能にする。

【0052】

【表2】

表2. RATEフィールド規定

レート		データの意味	ポーズ長さ
ビット12	ビット11		
0	0	毎クロックで新データ	PauseCount Clock
0	1	1クロック置きに新データ	PauseCount*2 Clocks
1	0	4クロック毎に新データ	PauseCount*4 Clocks
1	1	8クロック毎に新データ	PauseCount*8 Clocks

【0053】

次の観察は屢々、時間データが要求されない大きなギャップが屢々あることである。送信パルスが深いゾーン(deep zone)に起動(fired)された後、そのエコーが受信され、該ビーム形成部が賦活される前に比較的多量の時間が過ぎ得ることである。かくして、作動時間間隔の間ピラム空間を無駄にする必要がないことは有利である。この理由で陽のポーズコマンド(explicite)が許される。該システム制御器218がポーズ命令を受信すると、それは該ピラムメモリー内の次のワードを読む前に指定数のクロックサイクル間待つ。該PAUSECOUNTは1から2047の範囲上で取り得る11ビット数である。これは16376(2047\*8)システムクロックサイクルまでのポーズを可能にするRATEフィールドにより追加的に測られる。RATE1のポーズは、次ぎに説明される、ウェイト(wait)コマンドと解釈されるのでRATEフィールドは値0, 2そして3を採用出来るのみであることを注意しておく。しかしながら、これは問題でなく、何故なら、典型的にRATE0のみは最大ウェイト精度用に使用され(1クロック内への)、RATE3は最大ウェイト時間用に使用されるからである(16376クロックサイクルまで)。

【0054】

該ビーム形成部116からのデータはバンド幅制限されたリンク上を該ホスト5へ送り返されねばならないので、データロス(data loss)を防止するためにバッファリングと流れ制御が必要である。該バッファリングは16K x 18エフアイエフオー(16K by 18 FIFO)により達成される、一方該流れ制御は該エフアイエフオー充滿指示を該システム制御器218へ送り戻すことにより達成される。この仕方、もし該エフアイエフオーが余りに充滿するならば、該エフアイエフオーが空になるまで走査は停止する。しかしながら、該走査は任意に停止すべきでなく、何故ならそれは音響波の伝播でタイミングが取られているからである。かくして、陽の同期化点(explicit synchronization points)が該コード内に挿入され、これらの点で該制御器は該エフアイエフオーが安全に進めるに充

10

20

30

40

50

分に空になるまで該制御器は待つ。該ウエイトコマンドはこれらの同期化点を示すために使用される。該ウエイトコマンドは該制御器を該WAITPROCEEDラインがハイになるまで待たせる。現在これは（該補助エフピージーエイを経由して）該エフアイエフオー上の”半分フルでない（not half-full）”インジケータに接続されている。かくしてデータオーバーフローが起こり得ないことを保証するために、該ウエイトコマンドは少なくとも毎8Kデータ発生サイクルごとに置かれ得る。これは1超音波ラインより大きいので、それはなお多数ラインインターリーブング（multi-line interleaving）が使用されることを可能にする。

#### 【0055】

次のコマンドはジャンプ（jump）コマンドである。これは該ブイラムメモリを通しての非シーケンシャルな横断（traversal）を可能にする。これは該ブイラムメモリが読み出しオペレーションと同時に修正され得て、又可変サイズの制御シーケンスを追加又は除去することを容易にするため使用される。何故これが有用であるかを理解するために、下記の例、すなわち、1人がブイラムロケーション512-1023内のデータを替えたいが一方もう1つのロケーションを使用して走査オペレーションを続けたいと想像する。もしホストが丁度ロケーション512-1023を修正する筈なら、それらが修正される中間にある丁度その時それらが使用されないと言う保証はない。かくして該データは非決定状態にあり、誤りのシーケンス（erroneous sequence）へ導き得る。しかしながら、もしロケーション512がロケーション1024へのジャンプであると最初に修正され、そして513-1023へのロケーションがそれらの新値へ修正され、そしてロケーション512がその新しい値へ最後に修正されるなら、このレース条件（race condition）は起こり得ない。（該修正のスタート時それはロケーション513-1023を読みつつなく、この付近に得るべきブランク領域が残され得ると仮定する。）加えて、”サブルーチン”（戻りが絶対的ジャンプとしてコード化される事実のために走査当たり1回だけ使用され得る）が該走査シーケンスの容易な変更を可能にするために使用出来る。

#### 【0056】

ジャンプは常に実行するのに128サイクルを使うがそれは該システム制御器はこの新スタートアドレスをブイラム内にロードし、該新しい行のデータを直列シフトレジスターに転送しなければならない。これは典型的に約25サイクルしか取らないが、該システム制御器の他の部分が該ブイラムへのアクセスを有するかも知れないので、固定遅延を保持するために安全な上部境界が使用される。

#### 【0057】

最後のコマンドはエンドコマンドである。これは、フレームが完了したことを該システム制御器に告げるためにフレーム用シーケンスの終わりで使用される。次いで該制御器はもしそれが1フレームモードにあるならそれがホストにより再スタート（ロケーション0から）されるまでインストラクションを取って来るのを停止する。もしそれが連続モードにあるなら、それは次のフレーム上で直ちにスタートするだろう（意味されたジャンプ0用に要する128サイクルの後で）。

#### 【0058】

図5Aは図3Aのシステム制御器のアーキテクチャーの機能ブロック線図である。該システム制御器218は4つの基本的部分：読み出し制御器（readout controller）282，ホスト制御器（host controller）284，リフレッシュ制御器（refresh controller）286，そしてアルバイター（arbeiter）288を有する。最初の3つは該ブイラム上の3つの基本的オペレーション：データの読み出し、ホストの要求でのデータの書き込み、そしてデータコアのリフレッシュ（refreshing）、をサポートする。該アルバイター288は該最初の3つの部分の要求を該ブイラムのデータコア（VRAM's DRAM core）への1つの接続に合併することに責任がある。該最初の3つの部分の唯1つのみが与えられた時に制御を有するので、該それらは制御を陽に要求し、この要求が該アルバイター288により確認応答されるまで待つ。又それらは、該アルバイターが、他の部分の1つにそれを認めないことを知るよう、それらがなお該データを使用しつつある時該アルバイターに告

げねばならない。これは I N U S E ラインを経由して行われる。

【 0 0 5 9 】

加えて、該アルバイター 2 8 8 は、或る他の部分がそれを欲しているので該データラムコアの所有を諦めるよう該ホスト制御器 2 8 4 に求めるため、該ホスト制御器 2 8 4 に R E L R E Q すなわち要求放棄信号 (relinquish request signal) を送る。読み出し制御器 2 8 4 とリフレッシュ制御器 2 8 6 は共に固定短時間の間該データラムを使うのみであるので、該ホスト 2 8 4 制御器のみが該バスの放棄を求められる必要があることを注意しておく。しかしながら、該ホスト制御器 2 8 4 は該データラム内に書き込まれるために該ファイヤワイヤ上を来るデータがある限り該データラムを保持し続けることが出来るので、何時 1 時的にデータの転送を停止すべきかを告げられる必要がある。

10

【 0 0 6 0 】

該ビラムの直列部分は多重化 (multiplexed) されず - それは常に該読み出し制御器 2 8 2 により制御されることを注意しておく。又該ビラム直列データも該読み出し制御器 2 8 2 へ行くのみである。

【 0 0 6 1 】

該読み出し制御器 2 8 2 は該ビラムの直列アクセスポートを出るデータのシーケンシング (sequencing) を制御する。これは、どのロケーションが読まれるべきかを決定するために該データヘッダーを解析し、正しい時刻で該ビラム直列クロックをクロックし、該モジュール制御ラインをドライブし、そして又該直列アクセスメモリー内へ転送されるべき該ビラムのデータラムコアからの適当なデータを取り決めることを含む。

20

【 0 0 6 2 】

該ホスト制御器 2 8 4 は、該ホストが該ビラム内へ書くことを可能にするためにファイヤワイヤを経由して該ホスト 5 にインターフェースする該ビラム制御器の部分である。該ホストが該ビラムに書き込みたい時、それはどのビラムとどのアドレスを修正すべきかのみならず書くべき新データをも指定する非同期パケットを送信する。次いで該ホスト制御器 2 8 4 は該アルバイター 2 8 8 に該ビラムへのアクセスを求める。該データラムコアが読み出し 2 8 2 又はリフレッシュ 2 8 6 の何れかの制御器によって使われてない時は、該アルバイター 2 8 8 は制御を該ホスト制御器 2 8 4 へ与える。次いで該ホスト制御器 2 8 4 はアドレスと制御信号発生を世話する。全パケットがデコードされると、該ホスト制御器 2 8 4 はその要求ラインを解除し該データラム制御を諦め、他の 2 つの部分がそれを使うことを可能にする。

30

【 0 0 6 3 】

該リフレッシュ制御器 2 8 6 は該ビラムのデータラムコアにそのデータを失はないようにするためにリフレッシュサイクルを周期的に発生する責任がある。該リフレッシュ制御器 2 8 6 は何時それがリフレッシュを要求する必要があるかを跡付けるためにそれ自身のカウンターを有する。一旦それが該アルバイター 2 8 8 を介して該ビラムへのアクセスを得ると、それはシーケンシャルに該ビラムの各々用に 1 つのリフレッシュサイクルを発生する。これは並列の全 5 個のビラムをリフレッシュするのに比して該データラム電源ライン上のスパイク量を減じる。

【 0 0 6 4 】

R E F R A T E 入力 はリフレッシュサイクル間で如何に多くのシステムクロックサイクルが起こるかを制御する。(表 3 参照。) これは種々のシステムクロックレート用の補償である。加えて、リフレッシュはデバッグ目的でデイスエイブル (disabled) にされてもよい。

40

【 0 0 6 5 】

【 表 3 】

表 3. リフレッシュレート規定

RefRate1	RefRate0	リフレッシュサイクル間のシステムクロックサイクル	16 $\mu$ s リフレッシュレートを達成する最小システムクロック
0	0	128	8 MHz
0	1	256	16 MHz
1	0	512	32 MHz
1	1	リフレッシュ無し	$\infty$

10

## 【0066】

該アルバイター 288 は該読み出し、ホスト、そしてリフレッシュの制御器 282, 284, 286 部分による該ピラムへのアクセスを制御する。如何なる与えられた時刻にも唯一つの部分が該ピラムの該データポートへのアクセスを有してもよい。該アルバイター 288 は、該制御を有するセクションがその IN\_\_USE ラインをデアサート (de-asserting) することによりそれを放棄するまで該ピラムの制御をもう一つの部分へ割り当てし直すことはない。該部分は該読み出し制御器 282 が最高の優先度を得て、該ホスト制御器 284 が最低の優先度を得ることで優先度を割り当てられている。推論は、もし該読み出し制御器 282 が該ピラムへのアクセスを要するがそれを得ないならば、該システムは該直列出力データが正しくない時該システムは壊れる (break down) かも知れないことである。該リフレッシュ制御器 286 は時々起こる遅延は、それが余りに多く起こるべきではないとは言え、許容することが出来る。最後に、該ホスト制御器 284 は、該ピラムの書き込みが長くかかることを除けば、待たされた余りに多い結果な無いので、非常に長い遅延を許容出来る可能性がある。

20

## 【0067】

該走査ヘッドとホストコンピュータの間の高い能力だが、費用効果があり物理的に煩わしくない接続はファイファイ標準 { 又、アイイーイーイー 1394 (IEEE 1394) として公知の } を使って可能である。該ファイファイ標準はマルチメディア機器用に使用され、廉価な 6 本ワイヤのケーブル上で、100 - 200 Mbps、好ましくは 400 - 800 Mbps の範囲内で、のオペレーションを可能にする。又、該 6 本ワイヤの 2 本上で電力が供給されるので該ファイファイケーブルは該プローブヘッドへの唯一の必要な電気接続である。バッテリー又はアイイーイーイー 1394 ハブ (hub) の様な電源が使用出来る。該ファイファイプロトコルは高レート、短呼び出し時間 (low-latency) のビデオデータを転送するためのアイソクロナス通信 (isochronous communication) のみならず、周辺機器のコンフィギュレーションと制御用に使用されるのみでなくそれらからステータス情報を得ることが出来る非同期で、信頼性ある通信をも共に提供する。幾つかのチップセットが該ファイファイバスに誂えシステムをインターフェースするために利用可能である。加えて、該ヘッド対ホスト接続のもう一つの端部 (other end of the head-to-host connection) を完成するためにピーシーアイ (PCI) 対ファイファイのチップセット及び基板が現在入手可能である。又カードバス対ファイファイ (CardBus-to-FireWire) 基板も使用出来る。

30

40

## 【0068】

該ピラム制御器は該超音波走査ヘッドを直接制御するが、高レベルの制御、初期化、そしてデータ処理及びディスプレイは卓上ピーシー (desktop PC)、ラップトップ又はパームトップ (palmtop) コンピュータの様な汎用ホスト (general purpose host) から来る。該ディスプレイはタッチスクリーン (touchscreen) 能力を含むことが出来る。該ホス

50

トは該ブイラム制御器を介して該ブイラムデータへ書き込む。これは、初期化の際のみならず種々の走査パターンを要する何等かのパラメーター（ゾーンの数又は位置、又は走査ヘッドの種類の様）が変わる時は何時も行われる。同じ走査パラメーターを用いてデータが該走査ヘッドから連続的に丁度読まれつつあるルーチン動作中、該ホストは該ブイラムへ書き込む必要はない。該ブイラム制御器も又該走査パターン内の何処にそれがあるかを追跡するので、それは、該ホストへ戻る該データ内にフレーム境界（frame boundaries）をマーク付けするためにパケット化（packetization）を行うことが出来る。パワーダウンモード及び該ヘッド上でのボタン又はダイヤルの問い合わせの様な追加的機能の制御も又該ファイヤワイヤ接続を経由して行われ得る。

【0069】

ファイヤワイヤチップセットは該ファイヤワイヤインターフェースへの電氣的及び低レベルプロトコルのインターフェースを管理するが、該システム制御器は該ファイヤワイヤチップセットへのインターフェースを管理するのみならず、非同期パケットをデコードしそしてフレームをアイソクロナスパケット境界に架かせない様なより高いレベルのファイヤワイヤプロトコル課題を取り扱うことも管理せねばならない。

【0070】

非同期データ転送は何時でも起こり、該画像データに対し非同期である。非同期データ転送は1つのノードからもう1つへの書き込み又は読み出し要求の形を取る。該書き込み及び読み出しはターゲットノードのアドレス空間内の特定範囲のロケーションのものである。該アドレス空間は48ビットと成り得る。個別非同期パケット長さは200Mbps オペレーション用では1024バイトに限定される。読み出し及び書き込みの両者はシステム制御器によりサポートされる。非同期書き込みは該ホストが該ブイラムデータのみならず該オペレーションモードを替えることが出来る該制御器内制御ワードも修正することを可能にするため使用される。非同期読み出しはコンフィギュレーションROM（configuration ROM）{該システム制御器エフピージーエイ内（FPGA）の}に問い合わせるため使用されそして又外部レジスター又は“ポーズ”ボタンの様なアイオー（I/O）に問い合わせるために使用することが出来る。該コンフィギュレーションROMは該プローブヘッドを差別するのみならず、キーに基づき或るソフトウエア特徴のノードロッキング（node-locking）を可能にするために使用出来る問い合わせ可能な（querible）“ユニークアイデー（unique ID）”を含む。

【0071】

アイソクロナス転送を使用して、ノードは指定された量のバンド幅を保有し、それは1/8000秒毎のリンクアクセスの保証された低オーバーヘッドバースト（guaranteed low-overhead burst of link access）を得る。該ヘッドから該ホストへの全画像データはアイソクロナスパケット（isochronous packet）を経由して送られる。該ファイヤワイヤプロトコルは幾つかのパケットレベルの同期化を見越し、追加的同期化が該システム制御器内へ作り込まれる。

【0072】

該非同期書き込み要求パケットは：

- a) リンク層（Link Layer）制御器チップ{テーアイジーピーリンクス（TI GPLynx）又はテーアイジーピー2リンクス（TI GP2Lynx）}をコンフィギュア（configure）し
  - b) 該システム制御器エフピージーエイを制御し
  - c) シーケンシングデータを該ブイラム内に書き込む
- ために、該ホストから該プローブヘッドへ送られる。

【0073】

該“ブロックペイロード（Block Payload）を用いた非同期書き込み要求”又は該“クアドレットペイロード（Quadlet Payload）を用いた非同期書き込み要求”の両方の形が使用出来る。後者は簡単に該ペイロードを1クワドレット（quadlet）（4バイト）に制限する。該2つのパケットのフォーマットが表4と表5に示される。これらは如何に該パケットが該テーアイリンク（TI LINK）制御器チップにより送られるかであることを注意して

10

20

30

40

50

おく。これと該ワイヤ上でのフォーマットとの間の差はシーアールシーが剥がされ、スピードコード { エスピーデー (spd) } と確認応答コード { エイシーケーエスイーエヌター (ackSent) } がその終わりに付属させられることである。アダプテック (Adaptec) のエイピーアイ (API) とデバイスドライバは該パケットを組み立てることを世話する。

【 0 0 7 4 】

【表 4】

表4. テーアイリンクチップにより供給されるクワドレットペイロードを用いた非同期書き込み要求

1																														
2	destinationOffsetHi																													
3	データ1										データ2										データ3									
4	spd														ackSent															
ワード	ビット(ビット0は最上位ビット)																													
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31			

10

【 0 0 7 5 】

【表 5】

表5. テーアイリンクチップにより供給されるブロックペイロードを用いた非同期書き込み要求

ワード	ビット(ビット0は最上位ビット)																													
0	tLabel																rt	tCode=1				priority								
1	destinationOffsetHi																													
2																														
3	extendedTcode																													
4	データ1										データ2										データ3									
5	データ5										データ6										データ7									
6	...										...										...									
3+N/4	データ N-3										データ N-2										データ N-1									
4	spd														ackSent															

20

30

【 0 0 7 6 】

destinationIDフィールドは該プローブヘッドファイヤワイヤ制御器である行き先のノードイーデー (node ED) を保持する。物理層チップ (physical layer) は該パケットがそれ用であるかどうかを決定するためにこれを使用出来る。該システム制御器はこのフィールドを無視出来る。tLabelフィールドは要求と応答を整合するために使用される。書き込み要求用には、これは問題でなく、無視され得る。rtはリンク及び/又はphyレベルで使用されるリトライ (retry) コードである。それは該システム制御器により使用されない。tCodeフィールドはそれがどの種類のパケットであるかを決定する処理コードである。特に0はクワドレット書き込み要求用で、1はブロック書き込み要求用である。該システム制御器はそれがどの種類のパケットであるかを決定するためにこのフィールドを解剖する。現在0と1のtCode値のみが認識される。priorityフィールドはPHYチップのみにより使用され、該システム制御器によっては無視される。それは該インターフェース上のどのユニットが特定のパケットのデータを受信すべきかを選択するために使用される。

40

【 0 0 7 7 】

次に、destinationOffsetHiとdestinationOffse

50

tLoフィールドは48ビット行き先スタートアドレス(48 bit destination start address)を形成する。これは該ノード内で該データが何用に使用されるべきかを示す。該システム制御器は表6に示す機能を決定するために該destinationOffsetHiを使用する。該destinationOffsetHiフィールドの最下位3ビットのみが現在調べられることを注意しておく。該spdフィールドは該データが送られる速度を示す一方該ackSentフィールドは如何に該リンクチップ(LINK chip)が該パケットを確認応答したかを言うことによりステータスを示すために使用される。

【0078】

【表6】

表6. destinationOffsetHi値

destinationOffsetHi	意味
0	ブイラム0の書き込み
1	ブイラム1の書き込み
2	ブイラム2の書き込み
3	ブイラム3の書き込み
4	ブイラム4の書き込み
5	ISOパケット長さレジスタの書き込み
6	システム制御器モードワードに書き込み
7	リンクチップへの書き込み

10

20

【0079】

見られる様に、0-4のdestinationOffsetHi値は該ブイラムの書き込みに対応する。この場合該destinationOffsetLowは書き込みをスタートすべきバイトアドレスにセットされる。これは典型的に16ビットワードで形成される標準ブイラムアドレスの2倍である。スタートアドレス(destinationOffsetLow)と長さ(dataLength)は共に、全ての演算が整合されたクワドレットであるように、4の倍数であることを注意しておく。該ペイロードデータはリトルエンディアン(little endian)であり、かくしてもしインテルピーシーホスト(Intel PC host)により書き込まれたなら変換される必要はない。該長さ(dataLength)は加えて、該ジーピーリンクスのエフアイエフオーのサイズのために4と128バイトの間にあらねばならない。全エフアイエフオーサイズは200バイトであるが、72バイトは読み出し応答用に要する該非同期送信エフアイエフオーに専用化される。

30

40

【0080】

5のdestinationOffsetHi値は該システム制御器ISOパケット長さレジスタが書き込まれるべきことを意味する。該ISOパケット長さは、それがファイヤワイヤ経由で該ホストへ戻るよう該ISOパケットを正しくフォーマットすることを可能にするために該制御器内にセットされねばならない。該ターアイジーピーリンクス(TI GPLynx)は1ワードが余り遅くなるまでパケット終端指示(end-of-packet indication)を明示(assert)しない事実のために該システム制御器内の陽のカウンターが使用される。該ISOパケット長さも又該リンクチップ内にセットされねばならないことを注意しておく。書き込まれる値は、該リンクチップ内にもセットされねばならない該ISOパケット長さでの16ビット数である。該書かれる値は該アイエスオーパケット(すなわち、

50

バイト / 2 ) 内の 16 ビットワードの数であり、それが該リンクチップでなく、システム制御器によってのみ解釈されるのでリトルインディアン順序 ( little endian order ) で書かれる。

【 0 0 8 1 】

6 の destinationOffsetHi 値を指定することは該システム制御器モードワードが修正されるべきことを意味する。現在各クワドレットから最下位 16 ビットのみが使用され、全クワドレットは同じ場所へ行くので多数の値を書くことは丁度該システム制御器モードワードを書き直されさせる。該ペイロードデータが再びリトルインディアンであることを注意されたい。( これら 2 事実を一緒に置くことは全 4 バイトの最初の 2 つが使用され、第 2 の 2 つは無視されることになる。 ) 該システム制御器モードワードの規定は表 7 で与えられる。

10

【 0 0 8 2 】

【 表 7 】

表 7. システム制御器モードワード

ビット (ビット 31 は最上位ビット)									
31-36	15-8	7	6	5	4	3	2	1	0
使用せず	ビーオーエフワード	使用せず	使用せず	アボートフレーム	1つのフレーム	ラン	エクストラ 2	エクストラ 1	データルーブバック

20

【 0 0 8 3 】

ビーオーエフワード ( BOF word ) フィールドは該システム制御器が、フレームの開始を指示するためにアイソクロナスパケットの第 1 ワードのハイバイト ( high byte ) に置く値をセットするために使用される。該ビーオーエフワードは典型的データで起こりそうでない或る値にセットされ得る。しかしながら、これは決定的ではなく、何故ならば、該データ内で起こるビーオーエフワードを選ぶことは正しくないフレーム同期化を免れることを起こしそうであるが、それが同期化を失敗したと考えたが真実には正しく同期化された偽りの警報を決して引き起こさないからである。リセット時初期値は 16 進で 80 ( 80 hex ) である。

30

【 0 0 8 4 】

AbortFrame、SingleFrame、そしてRunビットは該システムオペレーションを制御するために使用される。それらの使用は表 8 に示される。該データエフアイエフオー ( data FIFO ) は決して完全に空にすることを許されないので全フレームは次の 1 つの部分キュー ( queue ) になるまで読み出され得ない。

【 0 0 8 5 】

【 表 8 】

40

表8. システム制御器モードワード内のAbortFrame、SingleFrame、及びRunビットの使用

AbortFrame	SingleFrame	ラン	意味
1	0	0	どんな現在のフレームも中止して待つ
0	1	0	1つの新フレームをスタートする
0	0	1	新フレームの走査を続ける
0	0	0	どんな現在のフレームも完了させる

10

#### 【0086】

DataLoopbackビットは該ホストから読み戻されるデータがA-Dから来るかそれともプライムの1つから来るかを制御するため使用される。(現在はこれはプライム1である。)この第2のオプションは該ビーム形成部とA-D変換をテストすることなく該デジタルデータ発生と収集をテストするためにテスト目的で使用出来る。該DataLoopbackビットでの0はA-Dからの読み出しの正規の動作を示す一方1はそれが該プライムからデータを得るべきことを意味する。

20

#### 【0087】

エクストラ1及びエクストラ2ビットは汎用目的で利用可能である。それらは該システム制御器によりラッチされ、現在EXTRACLOCK0及びEXTRACLOCK1と呼ばれるピン上で持ち出されるが、どんな目的用にも使用出来る。

#### 【0088】

最後にdestinationOffsetHiを7にセットすることは該非同期パケット内のデータが該ファイヤワイヤリンクチップへ戻って書かれることを指示する。これは該テーアイ(TI)テーエスピー12エルブイ31(TSB12LV31's)の{又は32(32')}のレジスターの何れかが該ホストにより修正されることを可能にする。これはアイソクロナスデータ送信をコンフィギュアし、イネーブルにするため使用され得る。該destinationOffsetLowは書くべき第1レジスターを指定する。該レジスターはサイズが全て4バイトであり、それら全体で書かれねばならないので、destinationOffsetLowとDataLengthは共に4の倍数でなければならぬ。倍数一連レジスター(multiple consecutive registers)は1つのパケットで書かれ得る。該データは、該テーエスピー12エルブイ31がビッグエンディアン(big endian)として設計されているので、ビッグエンディアンであることを注意しておく。このバイトスワッピング(byte-swapping)はインテルピーシーホストにより行われねばならない。

30

#### 【0089】

読み出し要求パケットはプローブヘッドからデータを非同期的に読み出すため使用される。これは現在コンフィギュレーションROMデータ(configuration ROM data)からのみ成る(下記参照)が、ステータス情報又はボタン指示(button indications)の様な他の種類のデータ用にも容易に使用出来る。

40

#### 【0090】

アダプテック(Adaptec)デバイスドライバーは、陽のオペレーション要求に应答して、のみならず、P\_GET\_DEV\_INFOのSendPAPICommandに应答し、或いはバスリセットの後、又はオペレーションがノードへのハンドル(handle)を得ようと試みる時、該ノードのファイヤワイヤコンフィギュレーションROM(FireWire configuration ROM)に問いただすためにも、非同期読み出し要求を送る。

#### 【0091】

50

非同期読み出し要求は、非同期書き込み要求に於ける様にクワドレットか又はブロックか何れかの種類である。該フォーマットは表9と表10に示される。それらは該書き込み要求フォーマットと同様である。

【0092】

【表9】

表9. テーアイリンクチップにより供給されるクワドレットペイロードを用いた非同期読み出し要求

ワード	ビット(ビット0は最上位ビット)																																			
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31									
0																	tLabel				rt		tCode=4				priority									
1	destinationOffsetHi																																			
2																																				
4																	spd																ackSent			

10

【0093】

【表10】

表10. テーアイリンクチップにより供給されるブロックペイロードを用いた非同期読み出し要求

ワード	ビット(ビット0は最上位ビット)																																			
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31									
0																	tLabel				rt		tCode=5				priority									
1	destinationOffsetHi																																			
2																																				
3																																				
4																	spd																ackSent			

20

【0094】

非同期書き込みパケットに於ける様に、該 destinationOffsetHi と destinationOffsetLow は要求されつつあるかを決定する。ハイのアドレスは制御及びステータスレジスタそしてコンフィギュレーションロムとしての使用のために規定される一方ローのアドレスはより一般的目的での使用のためにある。特に、該ファイワイヤコンフィギュレーションロムは、例えば、 destinationOffsetHi = 0 x f f f f、そして destinationOffsetLow = 0 x f 0 0 0 0 4 0 0 でスタートする。

30

【0095】

該システム制御器が該テーアイリンクチップの一般受信エフアイエフオーからクワドレット又はブロック読み出し要求パケットを受信した時、それはクワドレット又はブロック読みだし応答パケットを定式化しそれを該リンクチップの非同期送信エフアイエフオー内に置く。これらのパケット(該非同期送信エフアイエフオー内に置かれる)のフォーマットは表11と表12に示される。

40

【0096】

【表11】

表11. テーアイリンクチップにより期待されるクワドレットペイロードを用いた非同期読み出し応答

ワード	ビット(ビット0は最上位ビット)																														
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31				
0	spd											tLabel						rt		tCode=6				priority							
1d	rCode															0に予約済															
2																															
3	データ1										データ2										データ3										

【0097】

10

【表12】

表12. テーアイリンクチップにより期待されるブロックペイロードを用いた非同期読み出し応答

ワード	ビット(ビット0は最上位ビット)																														
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31				
0	spd											tLabel						rt		tCode=7				priority							
1	rCode															0に予約済															
2																															
3	extendedTcode																														
4	データ1										データ2										データ3										
5	データ5										データ6										データ7										
...	...																														
3+N/4	データ N-3										データ N-2										データ N-1										

20

【0098】

該 spd、tLabel、rt、そして priority 値は要求パケットからコピーされる。destinationIDは該要求パケットのsourceIDから取られる。全てのパケットのシーアールシーエス(CRCs)は該テーアイリンクチップから発生され、そしてかくして該システム制御器が発生せねばならないデータは含まれない{該ロムシーアールシーエス(ROM CRCs)は陽にオフラインで計算されねばならない。}

30

rCodeフィールドは回答のステータスを指示するために使用される。特に、0は全部がよいことを示す resp\_\_complete を意味する。6の値は、該パケットの或るフィールドが無効又はサポートされないことを示す resp\_\_type\_\_error を意味する。この場合、もし該要求がブロック要求であるなら、該応答パケットの dataLength は0でなければならず、何等データは含まれるべきでない。もし該要求パケットの該 dataLength 又は destinationOffsetLow が4の倍数でないか又はもし該 dataLength が4と32(ブロックパケット用)の間でないなら、resp\_\_type\_\_error が返される。これは、該テーアイチップの非同期送信エフアイエフオーが12クワドレットであるとコンフィギュアされる(8ペイロードクワドレット+4クワドレットヘッダー用)ので、128バイトのペイロード書き込みパケットを可能にするために該受信エフアイエフオーは36クワドレットであり得るからである。該アダプテックデバイスドライバが要求すべき最も長い要求は8クワドレットであり、それはそれが該コンフィギュレーションロムの長さであるからである。何れの場合も、もし長い転送が失敗するなら、それはより小さな要求に戻るよう低下すると仮定している。

40

【0099】

該ファイヤワイヤ仕様は各ファイヤワイヤノードが、該デバイス、その要求、そしてその能力について種々の詳細を含むコンフィギュレーションロムを有すると期待する。このロムは読み出し請求パケットを介して問い合わせされるべきである。2種類のロム実施法(ROM implementation): 最小ロム(minimal ROM)と一般ロム(general ROM)、がある。前

50

者は24ビットベンダーアイデー(24-bit vendor ID)を指示する唯一つのクワドレット(4バイト)ピースのデータを有する。該一般ロムは多くの他のフィールドと、該ベンダーとデバイスのアスキー名からその電力消費とその能力へのアクセス方法までに及ぶオプションとなる多くのものと、を有する。

【0100】

一般ロム内の所要フィールドの1つはノードユニークなアイデー(node unique ID)である。これは該24ビットベンダーアイデーと40ビットチップ(chip)アイデーとから成る。該40ビットチップアイデーは全てのノードがユニークな値を有するよう割り当てる様なベンダー次第のものである。該ノードユニークアイデー(node unique ID's)は、該ファイアワイヤバスが動作中リセットされるか又はコンフィギュアし直されるならば、該デバイス上で一貫したハンドルを保つよう求められる。デバイスが初めに開かれる時、アプリケーションはそのコンフィギュレーションを読みそれがそれと共に働こうとするか(if it wants to work with it)どうかを決定する。もしそうならそれはそのユニークアイデーを記録し、そのノードユニークなアイデーを経由して該デバイスへの接続を開く。次いでこれはそのホストアダプター(host adapter)とそれのデバイスドライバにより何等かの与えられた時刻にそのファイアワイヤアイデー(16ビット)へ写像される。もし接続形態(topology)が変化するか又はファイアワイヤバスのリセットが起こるなら、該ノードのファイアワイヤは変わることが出来るが、しかしながら、該ノードユニークアイデーは変わらないだろう。かくして、この様な場合、該アダプターは新ファイアワイヤアイデーを自動的に決定し、そして続ける。かくして、特に該システムに取り付けられた多数ヘッドを用いての、スムーズなオペレーション用に、ノードユニークアイデーと該コンフィギュレーションロムの実施は必要である。

10

20

【0101】

該コンフィギュレーションロムは幾つかの部分(sections)に分けられる。特に問題の部分は、該ロムの長さとしーアールシー(CRC)を規定する第1ワード、或る固定した1394特定の(1394-specific)な情報(ノードユニークアイデーの様な)を与えるBus\_Infoblockを含む次の4ワード、そして1セットのキイ値タグ付きエントリ(a set of key-value tagged entries)であるRoot Directoryを表す最後の3ワードである。2つの必要なキイ値対のみがエフページエイ内に作られたロムに含まれる(Only the two required key-value pairs are included the ROM built into the FPGA)。使用され得る8ワードロムが表13に示される。

30

【0102】

【表13】

表13. エフページエイ内に作られるファイアワイヤコンフィギュレーションロム

ワード	ビット(ビット0は最上位ビット)																														
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31				
0	crc length=0x07															rom crc value=0xfbc8															
1	0x33 ("3")															0x39 ("9")							0x34 ("4")								
2	cyc clk acc=0xff															max rec=6					0x000に予約済										
3																															chip is hi=0
4																															
5																															Root Dir CRC=0xbc8e
6	module vendor id=1234567 (0x12d687)																														
7	node capabilities=0x000000																														

40

【0103】

アイソクロナスパケットはビーム形成されるデータのプローブヘッドからホストへの通信用に使用される。これは概念的にはフレームマーカにより区切られた16ビット数の流れである。該フレームマーカは該フレーム内で該データが対応する場所と同期を保つた

50

めに重要である。或る超音波システムは該データ内に埋め込まれた念入りなフレーム及びラインマーカーを使用するが、該集積化システムは、フレーム境界をマーク付けするために、該データの部分としては送られない1つの補助ビットを使用出来る。ライン境界はブイラムシーケンシングプログラム (VRAM sequencing program) を知るにより導かれ得る。

**【0104】**

非同期パケットが好きなように (at will) 送られ、バンド幅入手性 (bandwidth availability) の何等の保証をも有しないが、アイソクロナスパケットは、保証されたレート of データを送るために低オーバーヘッドの仕方として使用出来る。一旦周囲部が指定量のバンド幅を保有すると、それは8000分の1秒毎にリンクアクセスの保証されたバースト (burst) を得る。ヘッドからホストへの全データはアイソクロナスパケットを介して送られる。アイソクロナスパケットは1/8000秒に限定されるので、これはデータのフレームである。該ファイヤワイヤ仕様は4ビットSYNCコードを用いて各アイソクロナスパケットにタグを付けるため使用出来る同期ビット (synchronizatoin bits) の使用を記述する。アダプテックのファイヤワイヤからピーシーアイへのブリッジ (Adaptec Fire Wire-to-PCI bridge) はその時適当なフレーム整合を保証するために該Syncフィールドを使用する。しかしながら、テーアイジーピーリンクスコントローラチップ (TI GPL ynx Controller chip) は何時パケットを送るかのフレームレベルの粗さ (granularity) をサポートするのみでパケットレベルではないので該システム制御器がそれがデータを有したことを該ファイヤワイヤリンクチップに告げる時、それはデータの全フレームを送るよう用意せねばならない。エフアイエフオーはフレームより遙かに小さいので、賢いオプションは有効なファイヤワイヤフレームサイズを1パケットまで減じることである。次いで各超音波フレームの第1ワードのハイバイト (high byte) 内の特定のフレーム開始 { ビーオーエフ (BOF) } コードが超音波フレームのスタートを該ファイヤワイヤフレーム (及びパケット) の開始で起こさせ、該超音波アプリケーションソフトウェア内のフレームレベル同期化を行わせる。効率用に、データの全超音波フレームが1つのファイヤワイヤコール (FireWire call) {そして従って1割り込み (one interrupt) } でなお読まれ得る。

10

20

**【0105】**

アイソクロナスのヘッドからホストへのデータ転送用のセットアップでは3つの過程がある。これらの初期化過程はプローブ初期化当たり1回行われる必要があるのみである。

30

**【0106】**

第1過程はアイソクロナスバンド幅を予約することである。この予約は、割り当てられた全バンド幅が該リンクの全バンド幅を超えないことを保証するよう該要求の中央コード (該ファイヤワイヤのアイソクロナスサイクルマネージャーノード内の) を保たれさせる。例えば、この予約は、P\_\_A L L O C A T E \_\_R E S O U R C E へのC m d フィールドセットを有するアダプテックエイピーアイのB u s C o n f i g 0 コマンドを使用して達成される。バイト内の要求されるペイロードは送り込まれる。これは1/8000秒毎内で望まれるデータ量とすることが出来る。この値を余り高く設定することは該ファイヤワイヤインターフェース上の予約されたバンド幅を無駄にするだけであり、それは唯1つしかデバイスがないなら問題ではない。この値を余り低く設定することはヘッドからホストへのデータレートを制限するかも知れない。オーバーフローやデータロスは起こりそうになく、走査がよりゆっくり進行するだけかも知れない。該資源割り当てコールはアイソクロナスチャンネル数のみならず許されるペイロードサイズも返すであろう。この許されるペイロードサイズは、もし該リンクの部分が既に予約されているなら、要求されたものより少ないかも知れない。

40

**【0107】**

次の過程はISOパケットを如何に長く期待するかを告げるために該システム制御器ISOパケット長さワードをセットすることである。

**【0108】**

50

最後の過程はプローブヘッドリンクチップ (probehead LINK chip) を初期化することである。これは上記説明のリンクチップ非同期パケットへのライトバック (writeback) を介して行われる。特に、レジスタ 54h、58h、そして5chを初期化することが必要である。次いで該プローブヘッドはシーケンシングをスタートするよう告げられ得て、該データは流れ戻る。

【0109】

もし多数プローブが該システムに接続され、該アイソクロナスバンド幅予約が一旦、しかし何等かの与えられた時に、起こるなら、唯1つのプローブのアイソクロナス送信 (のみならずそのシーケンシングも) しかイネーブルにならない。

【0110】

前記の様に、アイソクロナスデータ転送は該プローブヘッドデータを該ホストへ供給するために使用される。フレーム同期を保持することが必要である。該ファイヤワイヤは約3000バイトの部分フレームパケット化をサポートするが、これの頂部上でフレーム同期化を実施することは該システム制御器次第である。同期化は下記2つの方法を介して達成され、それらは

10

1. フレームの第1パケット内の第1ワードのハイバイトがフレーム開始 (ビーオーエフ) コードにセットされる。(これは該システム制御器モードワード内でセット出来る)。

【0111】

2. 全フレームが全体数のパケットを消費するよう埋め込まれる (All frames are padded to consume a whole number of packets)。

20

【0112】

これら2つが組み合わせられると、それらはもし正しい数のパケットが一度に読まれるならフレーム同期化が保持されることを保証し、該同期化は、該データ流れ内の各パケットの第1ワードのハイバイトを唯走査することによりもたらされ得る。

【0113】

1例のパケット化が表14で示される。これは1つづつで1つの完全な超音波フレームを示す4ワード (8バイト) の4つのパケットと次のフレームの第1パケットを描く。該超音波フレームサイズは10ワードである。見られる様に、第1ワードのハイバイトは該ビーオーエフコード (BOF code) にセットされる。これは適当な同期が保持されたことを保証するために調べられる。該データは次いで3つのパケット1-3に分けられる。該フレームはパケット3の中間で終わるので、パケット3の終わりは該ハイワード内のビーオーエフコードで埋められる。重要なのは、これは例え該超音波フレームサイズが該パケットサイズの倍数でなくても、第4パケットの第1ワードは第2フレームの第1ワードであることである。

30

【0114】

【表14】

表 1 4 . アイソクロナスのヘッドからホストへのパケット化例

パケット	ワード	ローバイト	ハイバイト
1 (フレーム 1)	1	データ 1 ロー	ビーオーエフ
	2	データ 2 ロー	データ 2 ハイ
	3	データ 3 ロー	データ 3 ハイ
	4	データ 4 ロー	データ 4 ハイ
2 (フレーム 1)	1	データ 5 ロー	データ 5 ハイ
	2	データ 6 ロー	データ 6 ハイ
	3	データ 7 ロー	データ 7 ハイ
	4	データ 8 ロー	データ 8 ハイ
3 (フレーム 1)	1	データ 9 ロー	データ 9 ハイ
	2	データ 10 ロー	データ 10 ハイ
	3	データ 1 ロー	ビーオーエフ
	4	データ 1 ロー	ビーオーエフ
4 (フレーム 2)	1	データ 1 ロー	ビーオーエフ
	2	データ 2 ロー	データ 2 ハイ
	3	データ 3 ロー	データ 3 ハイ
	4		

10

20

30

## 【 0 1 1 5 】

該テーエスビー 1 2 エル ブイ 3 1 ( TSB12LV31 ) ( 又は 3 2 ) は該アイソクロナスデータのパケット化を行うが該 I S O R S T 信号を介して該システム制御器にパケット境界を知らせる。該システム制御器は次いでその内部のワードからバイトへのマルチプレクサーのみならずパケット化回路をリセットするためにもこれを使用する。もしそれが該エフアイエフオーからフレームマーカを受信するなら、それが I S O R S T パルスを受信するまで該エフアイエフオーからのクロック用データを停止する。

## 【 0 1 1 6 】

該モジュールインターフェースは如何に該システム内の種々のモジュールが該ピラム制御器により制御されるかを規定する。2 種類のモジュール、すなわち、共有される ( 各アナログ基板上の 2 つ ) 4 つのピラムからデータを受信するそれらと、専用の ( 該ピラム制御器を経由して ) デジタル基板上のピラムからデータを受信するそれらと、がある。該 2 種類のモジュールはそれらのオペレーションを同期化するために異なる制御信号を使う。

40

## 【 0 1 1 7 】

タイミングの大部分は該モジュール ( 共有される / 専用のピラム利用 ) のランの速度に依る。図 5 は典型的プログラムシーケンス用の種々のモジュールのインターフェースするモード用の典型的タイミングを示す。

50

## 【0118】

前記の様に、VRAMDATA、該ループバックバイラム (loopback VRAM) からのデータが該実行を制御する。図5Bで、対角線影付きボックス (diagonal shaded boxes) は該バイラム制御器により使用されるヘッダーデータを示し、一方影付きボックス (shaded boxes) はモジュールデータを示す。4つの他のバイラム内のデータが該モジュールへ行く。第1バイラムからのデータは該システム29へ戻るようループされ、次いで該テーゼー、フィードバック制御他の様なもの用の専用のデータ供給用に使われる。

## 【0119】

図5Bでクロック1-4でレート1/1でのデータのランはモジュール0用に宛てられている。該ヘッダーはクロック1でクロックアウト (clocked out) される。クロック1でのNEWRUNCLOCKのパルスは該モジュールに次のクロックはランの最初になることを知らせる。かくしてそれらはもし必要ならそれらの内部のラン関係状態 (internal run-related state) をリセットする。該データはクロック2, 3, そして4中にクロックアウトされる。該データはモジュール0用に宛てられているので、該MODCLOCK0は新データワード毎に一度パルスを与えられる (pulsed)。モジュール0はMODCLOCK0の立ち上がりエッジ時にVRAMDATAのデータをラッチすべきである。

## 【0120】

該バイラムのアクセス及び保持時間 (図5Bの $T_{acc}$ と $T_{hold}$ ) が注意深く守られねばならぬことを注意しておく。該バイラムのアクセス時間は速度グレードに依り $15\text{ ns} - 25\text{ ns}$ なので、該保持時間は $4\text{ ns}$ 程に低くなり得て、これは、それらのモジュールクロックの立ち上がりエッジの前で $T_{clk} - T_{acc}$ より前でないデータで動作時多くのマージンを残さない。(SCと該MODCLOCKの間の何等かのスキュー (skew) は従ってこの限界を締め付けるが、該バイラム制御器が該同じMASTERCLOCKからのゲートされたクロックとして両信号を発生するよう設計された仕方のために、負荷条件が余り異ならないと仮定して該スキューは最小である。)  $33\text{ MHz}$ のマスタークロック周波数と該高速バイラムを与えられたとして、これは $15\text{ ns}$ の余裕 (slack) を与える。より遅いバイラムを使うことは $5\text{ ns}$ の余裕を与える。

## 【0121】

最大のレートでデータを受け入れるモジュールは加えて、それらが、立ち上がりクロックの後に $T_{hold}$ より多くのデータをラッチしないことを確認せねばならない。これは同じクロックが該バイラムからの次のワードを検索するために使用されるからである。かくして、一般にモジュールは、それらのモジュールクロックの立ち上がりエッジで又はその前で有効にクロックするために、少なくともそれらが該クロック入力を遅延させる大きさだけ該データ入力を遅延させることを確認すべきである。この第2の制限は、1/2、1/4又は1/8レートのデータが使用される時は存在しない。

## 【0122】

第1例は1/1レートのデータなので、該MODULEFASTCLOCK0信号は該MODULECLOCK0ラインに従う。それらは1/2、1/4、又は1/8レートのデータが使用される時のみは異なる。

## 【0123】

クロック7-15はモジュール2用に宛てられた1/4レートでの長さ2のランを示す。かくして新データは4マスタークロック毎に1回だけバイラムからクロックアウトされる。ここでMODULEFASTCLOCK2はMODULECLOCK2とは異なる挙動を示す。再びクロック7での該NEWRUNCLOCKは新ランが次のクロックサイクル時始まることを合図する。クロック7中、該バイラム制御器は次のランが1/4のレートでモジュール2用であることを示すヘッダーデータをラッチしている。クロック7中、又、該バイラムは該モジュールが使うだろうモジュールデータを発生する。クロック8で、MODCLOCK2が起こり、モジュール2に該バイラムのデータをラッチイン ( ) し使うよう告げる。該データは、該次のMODCLOCK2の前のマスタークロックまで存在することを注意しておく。

10

20

30

40

50

## 【0124】

MODCLOCK 2 は新データワード毎に 1 回だけクロックされるが、MODULEFASTCLOCK 2 は該ランの持続時間の間マスタークロック毎に 1 回クロックされる。これは、低いレートでのデータを必要とするのみであるが、最高レート (full rate) で計算を行う必要がある該ビーム形成部の様なモジュール用に有用である。該MODNEWDATA 信号は、高速クロックのどれの上に新データが存在しているかを決定するために該MODFASTCLOCKラインを使用するモジュールによっても使用され得る。

## 【0125】

クロック 16 - 18 はポーズコマンドの結果を示す。ここで該NEWRUNCLOCKは通常の様子にシーケンスされるが、MODCLOCK又はMODFASTCLOCKは発生されない。 10

## 【0126】

上記で注意した様に、該特定の実施例は、エフピージーエイを使用する実施の簡単さを含め、多数の基準に基づき選ばれた。これはピラムの使用を動機付けた。より高密度のエスデーラム (SDRAM) を使うエイシック (ASIC) インターフェースは少なくとも幾つかのバッファリングを要するが、これは該制御器内か、代わりに該ビーム形成部、送/受信回路又は増幅器モジュールと共に、作られ得る。この仕方では、それらは、上記システムが供給する簡単な同期した、連続データと反対のデータのバースト (bursts of data) を受信する。その利点はエスデーラムはより高密度で、より高いレートでデータを提供出来て、それは部品数を減じる。この様な構成は、例えば、図 4 B で示され、そこでは 64 又は 128 チャンネル (660<sub>r</sub> - 660<sub>j</sub>) システムが 1 又は 2 枚のプリント回路基板上に構成される。この 2 枚基板システムでは、該送/受信回路及び該プリアンプ/テーゼーシー回路は 1 つの集積回路内に作られ、第 2 集積回路として形成されるシーデーピービーム形成部と共に 1 枚の基板上に置かれる。該ビーム形成部制御回路はプロセサー 670 を用いた重み付けされた入力の計算を含むことが出来る。このシステム用のメモリーは該システム制御器と該デジタル通信制御回路と一緒に第 2 基板上に配置されたエスデーラムかピラムか何れかである。 20

## 【0127】

図 3 A に戻ると、標準的ファイヤワイヤケーブル 40 は複数のファイヤワイヤ信号ライン 42 とファイヤワイヤ電力ライン 44 とを含む。必要な電圧を提供するために、該ファイヤワイヤ電力ライン 44 はインラインの DC - DC 変換器 300 へ供給される。該 DC - DC 変換器 300 は必要電圧を発生し、複数の電力ライン 46 上でそれらを提供する。これらの新電力ライン 46 は誂えケーブル 40' 内に該ファイヤワイヤ信号ライン 42 と共に再パッケージされる。該プローブハウジング 3' 内では、該ファイヤワイヤ信号ライン 42 は該ファイヤワイヤチップセット 220 に接続され、該誂え電力ライン 46 は電力配電部 (power distributor) 48 に接続されるが、該配電部はフィルターし、種々の電圧をそれぞれの内部電圧ライン 148 A、148 B、248 上で配電する。加えて、該電力配電部 48 は下記でより詳細に説明する様に追加の DC - DC 変換を行ってもよい。 30

## 【0128】

送/受信制御チップは変換器配列とインターフェースする必要がある。送信モードでは、該チップは、送信されたパルスが所要の送信焦点 (transmit focus point) の画像場所 (image place) 上でコヒーラントに加算 (coherently summed) されるように、選択された変換器素子の各々に印加される高電圧駆動パルス (high-voltage driving pulses) に遅延を提供出来る。受信モードでは、それは選択された素子により受信された反射音響波の、その対応する増幅器への接続を提供する。多チャンネル送/受信チップの機能は 2 つの部分に分離出来るが、それらは、低電圧送/受信制御を提供するコア機能 (core function) と、該低電圧送/受信制御を高電圧にレベルシフトし、該変換器配列と直接インターフェースするバッファ機能 (buffer function) と、である。該送/受信チップの該コア機能は、各チャンネルプロセサーへマスタークロックとビット値を一斉同報 (broadcasts) するグローバルカウンタ (global counter) と、送信周波数、パルス数、パルスシ 40 50

ーケンスそして送/受信選択を制御するグローバルメモリー(global memory)と、各チャンネル用遅延選択を提供するローカル比較器(local comparator)と、を含む。例えば、60 MHzクロックと10ビットグローバルカウンタ用では、それは17  $\mu$ sまでの遅延を有する各チャンネルに、プログラマブル送信周波数を提供するローカル周波数カウンタ、種々のパルスシーケンスを提供するローカルパルスカウンタを供給する。例えば、7ビットカウンタは1パルスから128パルスまでのプログラマブルの送信されるパルス長さと、サブクロック遅延分解能(subclock delay resolution)を提供するローカルにプログラマブルの位相セレクターを提供出来る。例えば、60 MHzマスタークロックと2対1位相セレクター用には、8 nsの遅延分解能が提供される。

#### 【0129】

典型的に該送信チップクロックの周期は遅延分解能を決定するが、プログラマブルサブクロック遅延分解能(programmable subclock delay resolution)と呼ばれる技術は該遅延分解能をクロック周期より精密にすることを可能にする。プログラマブルサブクロック遅延分解能を用いると、周波数カウンタの出力はチャンネル毎ベースでプログラマブルなクロックの位相でゲートされる。最も簡単な形では、2相クロックが使用され、周波数カウンタの出力はアサーテッド(asserted)かデアサーテッド(Deasserted)かの何れかのクロックでゲートされる。代わりに、多スキューされたクロック(multiple skewed clocks)が使用され得る。チャンネル毎に1つが選択され、周波数カウンタからの粗いタイミング信号をゲートするために使用される。

#### 【0130】

図3Bで見られる様に、高電圧と低電圧の両オペレーションをサポート出来る半導体プロセスが、上記送/受信チップへの単一チップ解決用に理想的に整合される。該送/受信チップのコア機能は電力消費を減じるために低電圧トランジスタ上で実施され得る。該変換器配列への必要な駆動パルスを提供するための該レベルシフト機能は高電圧トランジスタ上で実施され得る。しかしながら、選択された半導体プロセスのみが1つのチップ290上での高電圧(バッファ292)及び低電圧トランジスタ(294)の両者の集積化を可能にすることが出来る。結果として、該高/低電圧プロセスはこれまでのところ0.8から1  $\mu$ mの設計ルールでのみ提供されている。これらの設計ルールを用いると、64チャンネル送/受信チップは1  $\text{cm}^2$ より小さいチップ面積で単一チップ上に容易に集積化され得る。

#### 【0131】

電力とシリコン面積を節約するために、多数チップモジュール295が送/受信チップを実現するために使用され得る。例えば、該モジュールのコア機能296を実施するためにディープサブミクロンプロセス(deep-sub-micron process)が使用され、該バッファ298機能を実施するために別のプロセスが使用され得る。図3Cに示す様に、該送/受信制御機能を実現するために1つのパッケージ内に多数チップセットが設置され得る。多数チップモジュール方策を用いると、128チャンネル送/受信制御器は容易に1つのパッケージ上に集積化され得る。

#### 【0132】

図3Dは代替の実施例を図解するが、そこでは該変換器配列10'はケーブル412により該インターフェースハウジング404に接続された別のプローブハウジング410内に配置される。この様なシステムは図12と関連しても図解されている。もう1つの実施例は、該送/受信回路及び/又は該プリアンプ/テーゼー回路の様な或る回路要素は該変換器配列と共に含まれるプローブハウジングを有する一方ビーム形成部、システム制御とメモリー回路は該インターフェース内に留まる、ことを注意しておく。図3Dのシステムは標準型プローブと、約4.54 kg(10ポンド)より軽い重さで、標準型のパーソナルコンピュータに接続出来るビーム形成部インターフェースと、の使用を提供する。該インターフェース404は1500  $\text{cm}^3$ より小さい容積と好ましくは約2.27 kg(5ポンド)より少ない重量を有する。

#### 【0133】

10

20

30

40

50

図6は外部アプリケーション集積化に適合された超音波画像形成システムのもう1つの特定の実施例のブロック線図を示す。図6を参照すると、該変換器配列ハウジング32と付随回路は超音波{ユーエス(US)}インターフェース502を経由してシステム制御器500に接続される。該システム制御器500は、又ファイヤワイヤとして公知の、アイイーイーイー(IEEE)1394インターフェースの様な、予め決められた通信リンクである標準インターフェース40を経由してピーシー(PC)の様なホストユーザー計算デバイス5に接続される。従って該ユーエスデータ(US data)は該標準インターフェース40を経由してユーザー計算デバイス5に送信され、該ユーザー計算デバイス5で使われる特殊部品の必要を除く。該ユーザー計算デバイス5は従って、下記で更に説明される外部アプリケーションと集積化されてもよい超音波アプリケーションサーバーを提供する。

10

【0134】

該ユーザーコンピュータデバイス5上でランする該超音波アプリケーションサーバーは、従って、該ユーエスデータを受信し、それを更に進んだ処理用に外部アプリケーションにより行使されるように利用可能にする。該外部アプリケーションは、ローカルで、従って該ユーザーコンピュータデバイス5上でランするか、又は遠隔で、そして該超音波アプリケーションサーバーに遠隔式にアクセスするか何れであってもよい。

【0135】

図7Aはローカルの外部アプリケーションでの使用のために動作可能な集積化インターフェースプログラムを示す。図7Aを参照すると、該超音波サーバーアプリケーション504は該ユーザー計算デバイス5上でランする。又ローカル外部アプリケーション506は該ユーザー計算デバイス5上でランしており、そして集積化されたインターフェースプログラムを経由して該超音波サーバーアプリケーション504へ伝送されそしてそれから伝送される。該集積化インターフェースプログラム508は該ローカル外部アプリケーション506のために該超音波アプリケーションサーバー504が行ってもよいオペレーションに対応する1連の予め決められたエントリー点510a...510nを含む。該ローカル外部アプリケーション506はコマンドを送信し、該コマンドは該予め決められたエントリー点510により規定されたインストラクションとオプションのパラメーターを含む。該ローカル外部アプリケーション506は、意図されたオペレーションに対応する該集積化インターフェースプログラム内の該エントリー点510nを行使することにより該コマンドを該超音波サーバーアプリケーション504に送信する。該エントリー点は、スタックコール(stack call)、メッセージ送信(message transmission)、オブジェクトパッシング(object passing)又は他の適当なプロセス間通信機構(interprocess communication mechanism)を介して手続き(procedure)又は関数呼び出し(function call)により行使されてもよい。特定の実施例では、ウインドウズ<sup>(R)</sup>メッセージが使用されてもよい。

20

30

【0136】

該コマンドは該集積化インターフェースプログラム508から該望まれたエントリー点510n経由で該超音波サーバーアプリケーション504により受信され、処理される。該超音波サーバーアプリケーション504は該望まれた機能に対応する結果を実行し、そして該結果を、典型的には該対応するコマンドの送信で使われる同様なプロセス間通信機構により、該集積化されたインターフェースプログラム508を介して該外部アプリケーション506へ送信し返す。該超音波アプリケーションサーバーにより行われるオペレーションは下記を含んでおり：

40

【0137】

【表15】

オペレーション	説明
画像のフリーズ (freez)	活動する超音波データ画像をフリーズ (freez) する：スチルフレームを取り込むため使用される
ライブのレジューム	実時間超音波画像を得る
フレーム送り出し (Export Frame)	そのパラメータで決められたフォーマットで超音波画像データのフレームを送り出す (export)
アプリケーション ステイタス	前の動作のステイタスコードを返す
初期化	外部アプリケーションからコマンドを受信し始めるため 超音波アプリケーションサーバーを初期化
アプリケーション から出る	超音波アプリケーションサーバーから外部アプリケーションを切り離す

10

20

## 【0138】

そして又該集積化インターフェースプログラム508内のエントリー点と該超音波サーバーアプリケーション504内の対応するオペレーションを規定することにより他のことを含んでもよい。

## 【0139】

該ローカル外部アプリケーション506により受信された結果は、従って、該ローカル外部アプリケーション506により提供された何等かの関数により使われ、解析されてもよい。該ローカル外部アプリケーション506は、該超音波アプリケーションサーバー504又は該集積されたインターフェースプログラム508を修正することなく望まれる機能を提供するよう拡張又は修正されてもよい。更に、該超音波サーバーアプリケーション504により提供される他の動作への追加的エントリー点510nは該集積されたインターフェースプログラム508の修正だけを要してもよい。更に、多数の外部アプリケーションは該集積化インターフェースプログラム508により規定されるコマンドの適当なインストラクションとパラメーターを計算することにより該集積化インターフェースプログラム508へアクセスしてもよい。

30

## 【0140】

特定の実施例では、該外部アプリケーションは2次元及び3次元放射治療データ (2 dimensional and 3 dimensional radiation therapy data)、胎児画像データ (fetal image data)、心臓画像データ (cardiac image data)、そして画像ガイド式手術のデータ (image guided surgery data) を処理するよう動作可能である。この様なアプリケーションは、医療情報について可視的フィードバックを提供するために外科医の様なオペレータにより医療分野で使用される。例えば、胎児画像データは子宮内胎児 (fetus in utero) を見るため使用される。可視画像を提供するために多次元データを使うことにより、出生欠陥 (birth defects)、治療可能な病気 (treatable ailments)、性 (gender)、寸法 (size)、及びその他の様な条件が決定出来る。同様に、放射治療データは、放射治療の方向と強さ (direction and intensity of radiation treatment) に関する情報と該治療範囲 (treatment area) の可視画像とを同時表示するため使用されてもよい。又この様

40

50

な可視画像データは外科器具の位置を示すために、画像ガイド式手術で使われてもよい。この様な情報は、その苦痛範囲を露出させることが不可能かも知れない脳外科の様な状況で特に有用である。

#### 【0141】

図7Bは遠隔外部アプリケーションでの使用に動作可能な集積化インターフェースプログラム508を示す。この様な実施例では、遠隔外部アプリケーション512はピーシーの様な遠隔計算デバイス514上でランしており、通信リンク518を経由してインターネットの様な公共アクセスネットワーク517経由で該ユーザー計算デバイス5へ接続される。該集積化インターフェースプログラム508は遠隔手続き呼び出し{アールピーシー(RPC)}点又は他のノード間通信機構(inter-node communication mechanism)の様な接続点516a...516nを有する。特定の実施例では、該接続点はテーシーピー(TCP)/アイピー(IP)プロトコルに従うソケットである。

10

#### 【0142】

ローカル外部アプリケーション506と同様に、該遠隔外部アプリケーション512は該超音波アプリケーションサーバー504内の意図されたオペレーションに対応するコマンドを計算するよう動作可能である。該接続点516nは一般に該遠隔外部アプリケーション512から送信されるコマンドを受信するよう動作可能である。該超音波アプリケーションサーバー504は該コマンドに対応する結果を送り、該結果を、該コマンドを送信するため使用されたその様なノード間通信機構により、該集積化インターフェースプログラム508を経由して該遠隔外部アプリケーション512へ送信し返す。更に、同じ集積化インターフェースプログラムは、一般に該ローカル外部アプリケーション506によりアクセスされるべきエントリー点510nと、一般に該遠隔外部アプリケーション512によりアクセス可能な接続点516nと、両者を有することが出来る。

20

#### 【0143】

図8は外部アプリケーション集積化のフローチャートを示す。図6, 7A, 7Bそして8を参照すると、外部アプリケーションは過程550に描かれる様に、処理及び/又は解析で使われるべき望ましいユーエスオペレーション(US operation)を決定する。該オペレーションはデータを提供してもよく、或る結果又は状態変化又は組合せを引き起こしてもよい。該外部アプリケーションは、集積化インターフェースプログラムにより規定され、過程552で示す様に、このオペレーションに対応するインストラクションを決定する。該外部アプリケーションは次いで、過程554に開示する様に、何等かのパラメーターが該オペレーション用に必要かどうかを決定する。もしパラメーターが必要なら、該外部アプリケーションは、過程556に描く様に、該パラメーターを決定する。もしパラメーターが必要でないなら、実行が続く。該外部アプリケーションは、過程558に示す様に、望まれるユーエスオペレーションに対応する、インストラクションと何等かの所要パラメーターとを含むコマンドを決定する。該コマンドは、過程560に開示する様に、該集積化インターフェースプログラムを介して該超音波アプリケーションサーバーへ送信される。該送信は該外部アプリケーションがローカルか或いは遠隔かに依って、上記又は他に説明されるそれらの様な、何等かの適当な方法によってもよい。

30

#### 【0144】

超音波データは、過程562で描かれる様に、超音波画像情報を指示する標準通信インターフェース40を経由して超音波サーバーアプリケーション504により受信される。上記で説明した様に、該超音波データは、放射治療データ、胎児画像データ、心臓画像データ、そして画像ガイド式手術データの様な可視情報を見るために、対象又は患者と接触して配置されたテストプローブを経由して受信される。過程564に開示される様に、該超音波アプリケーションサーバー504の様な情報は該超音波データからのコマンドに対応する結果を実行する。かくして過程564は、放射が治療用に向けられるべき問題領域を規定する又は再規定するために発生される制御信号を含んでもよい。該超音波アプリケーションサーバー504は次いで、過程566で示す様に、該集積化インターフェースプログラム508を介して該外部アプリケーションへ計算された結果を送信する。多

40

50

くの連続するコマンドと結果が計算され、該超音波データが該標準通信インターフェース 40 上を繰り返しの仕方です同時に送られると期待されることを注意しておく。

【0145】

もう一つの特定の実施例では、該超音波アプリケーションプログラムは、ローカル外部アプリケーションのためのエントリー点と、遠隔外部アプリケーションのための接続点と、両方を有する。該エントリー点に対応するインストラクションとパラメーターは該ローカル外部アプリケーションには既知であり、該接続点に対応するインストラクションとパラメーターは該遠隔外部アプリケーションには既知である。更に、該集積化アプリケーションサーバー内の同じオペレーションを行使するよう動作可能なエントリー点と接続点との両者があってもよい。この様な実施例では、該同じオペレーションを行使するデッドロック又は同時企図を避けるために該超音波アプリケーションサーバー内でセマフォ (semaphore) 又は再入機構 (reentrancy mechanism) が使われる。該ローカル及び遠隔の両外部アプリケーションは該集積化インターフェースプログラム 508 を介して該超音波アプリケーションサーバーを行使する (図 7A 及び 7B)。

10

【0146】

該超音波アプリケーションサーバーは又該外部アプリケーションにアクセスすることなくオペレーションを取り扱うためのグラフィカルユーザーインターフェースを有する。図 9 を参照すると、トップレベルのジーユーアイスクリーン (top level GUI screen) の制御バー (control bar) 578 が示されている。該制御バーは画像制御プリセットを介して該ディスプレイの画像設定に影響するツールのオペレーションを可能にしている。該画像設定は 3 つのサイズ、小 570a、中 570b、そして大 570c、の各々用に制御される。各サイズ用に、そのサイズ内での、深さ 572、焦点 574、そして時間利得補償 (time gain compensation) 576 を含む画像設定が制御されてもよい。これらの設定の各々は後刻の再呼び出し用にユーザー規定された名前の下にセーブされてもよい。ユーザーはセーブボタン上をクリックしてファイル名を入れるよう促される。サイズ設定 570a、570b、そして 570c に対応する 3 セットの設定の各々はそこで該ファイル名に対応して記憶され、後刻ユーザーにより再呼び出しされてもよい。

20

【0147】

当業者は、ここで規定された該オペレーションと方法とを規定するプログラムが、それに限定されないが、a) ロム (ROM) デバイスの様な非書き込み記憶媒体上に恒久的に記憶された情報、b) フロッピーディスク、磁気テープ、シーデーエス (CDs)、ラムデバイス、そして他の磁氣的及び光学的媒体の様な書き込み可能な記憶媒体上に変更可能に記憶された情報、又は c) インターネット又は電話モデムラインの様な電子的ネットワーク内に於ける様に、例えばベースバンド信号又はブロードバンド信号技術を使って、通信媒体を通してコンピュータへ搬送される情報、を含む多くの形式でユーザー計算デバイス及び遠隔計算デバイスへ供給可能であることは容易に評価すべきである。該オペレーション及び方法はプロセッサにより実行可能なソフトウェアで又は搬送波内に埋め込まれた 1 セットのインストラクションとして実施されてもよい。代わりに、該オペレーション及び方法は、全体で又は部分的に、特定用途向け集積回路 { エイシック (ASIC) }、状態機械 (state machines)、制御器又は他のハードウェア部品又はデバイスの様なハードウェア部品、又はハードウェア、ソフトウェア、そしてファームウェア (firmware) 部品の組合せを使用して具体化されてもよい。

30

40

【0148】

図 10 は本発明の携帯式超音波システム 470 の好ましい実施例を図解する。ラップトップ、ハンドヘルドコンピュータ又は卓上ワークステーションの様なパーソナルコンピュータ 472 がケーブル 476 に沿ってハウジング 474 へ電力及び標準インターフェース { 例えば、アイイーイーイー (IEEE) 1394 又はユーエスピー (USB) } を提供出来る。ハウジング 474 はケーブル 480 に沿ってインターフェースハウジング (482, 490) へ電力を供給するために DC - DC 変換器を有する。このインターフェースハウジングは前に説明した様に 2 又は 3 枚の回路基板 484, 486, 488 を有する。変換器配

50

列 4 9 8 を有する標準的変換器ハウジング 4 9 6 はケーブル 4 9 4 及びコネクタ 4 9 2 に沿って該インターフェースハウジングに接続される。回路基板 4 8 6 上に設置された該ビーム形成部集積回路は操縦データ (steering data) を要し、該送信開路は適当な送信焦点を提供するためのデータを要しそして該テーゼシーは与えられた深さ用の利得レベル情報を持たねばならない。

【 0 1 4 9 】

図 1 1 はウェアラブル超音波画像形成システム (wearable ultrasound imaging system) を図解するが、該システムは、ハンドヘルドプロープ 3 6 4 へのベルト設置のコンピュータ 3 6 0 又はインターフェースが接続された大きなケーブル 3 6 2 と、表示された画像をフリーズするか又は電子的メモリー内に特定画像を記憶するためにマウス制御及びボタンを有する種々の制御を備え得る第 2 ハンドヘルドユニット 3 6 8 と、を具備することが出来る。該ユニット 3 6 8 は無線接続 (アールエフ又は赤外線) 又はケーブル 3 6 6 によりハウジング 3 6 0 に接続され得る。該コンピュータ 3 6 0 は卓上、ラップトップ又はハンドヘルドのディスプレイに接続され得るか又はケーブルにより頭部設置ディスプレイシステム (headmounted display system) 3 7 0 へ接続され得るが、後者はマイクロフォン、オーディオ用の 1 対のスピーカーそして該ユーザーの目に隣接して位置付けられる高解像度ディスプレイを有する。

10

【 0 1 5 0 】

もう一つの好ましい実施例が図 1 2 に図解されるが、そこではフラットパネルディスプレイと標準キーボードとを有する、ラップトップコンピュータ 4 5 0 が、例えば、アイイーイー 1 3 9 4 ファイヤワイヤ標準又はユーエスピー 2 . 0 標準に適合するケーブル 4 5 8 の様な標準通信リンクに沿ってインターフェースハウジング 4 5 4 から送信された問題領域のビーム形成された表現上に、走査変換 (scan conversion)、ドップラー処理 (doppler processing) 他を行うようプログラムされている。該コンピュータ 4 5 0 及び / 又は該インターフェースは、行われつつある研究を制御するため使用出来る制御パネル 4 5 2 , 4 5 6 をオプションで有することが出来る。該インターフェースハウジング 4 5 4 の好ましい実施例はパーソナルコンピュータ 4 5 0 によってのみ制御され、ケーブルで該インターフェースハウジング 4 5 4 に互換性を有して取付けられ得る標準変換器配列の使用を提供する。代わりにシステムオペレーションを制御するために追加的遠隔制御器 4 6 4 を使用することが出来る。該インターフェース 4 5 4 は回路基板を収容出来るが、該基板上には該ビーム形成部、メモリー、システム制御器そしてデジタル通信回路が設置される。該インターフェース 4 5 4 は、好ましくは長さで約 0 . 6 1 m ( 2 フィート ) と約 1 . 8 3 m ( 6 フィート ) の間にあるのがよいが、しかしながらより長い長さも使用され得る、その様なケーブルで該ハンドヘルドプロープ 4 6 0 へ接続される。該送 / 受信及び / 又は該プリアンプリファイヤー (preamplifier) / テーゼシー回路は該プロープハウジング 4 6 0 又は該インターフェースハウジング 4 5 4 内に入れることが出来る。該コンピュータは又ギガビットイーサネットオペレーション (gigabit Ethernet operation) 用に、そしてネットワーク上でのクリニック又は病院 (clinics or hospitals) の遠隔システムへのビデオ及び画像データの送信用に、構成されることも出来る。又該ビデオデータはビデオテープ上への記録用のアイイーイーイー 1 3 9 4 パート (IEEE 1394 part) を有するブイシーアール (VCR) 又は標準ビデオレコーダー又はビデオカメラへ送られることも可能である。該ブイシーアール又はビデオカメラは該コンピュータを使用して制御され得る。

20

30

40

【 0 1 5 1 】

図 1 に戻ると、ホスト 5 は超音波画像を表示するためにソフトウエアインストラクションを実行する卓上、ラップトップパームトップ又は他の携帯式コンピュータとすることが出来る。人体の軟組織構造を表示するための実時間 B モード超音波画像 (real-time B-mode ultrasound images) に加えて、実時間で該身体内の血流速度の見積 (estimate of blood velocity) を表示するためにドップラー超音波データ (Doppler ultrasound data) が使用出来る。3つの異なる速度見積もりシステム : カラー流れ画像形成 (color-flow ima

50

ging) {シーエフアイ (CFI)}、パワードップラー (power-Doppler) そしてスペクトルソノグラム (spectral sonogram)、が存在する。

【0152】

該カラー流れ画像形成様式は該人体の特定領域を問いただし、平均速度分布の実時間画像を表示する。該シーエフアイは通常該動的 B モード画像 (dynamic B-mode image) の頂部上に示される。血流の方向を決定するために、種々のカラーが該変換器へ向かう、及び該変換器から遠ざかる、速度を示す。

【0153】

カラー流れ画像は与えられた領域内のレフレクター (reflectors) (すなわち、血液細胞) の速度の平均又は標準偏差を表示する一方、パワードップラー {ピーデー (PD)} は、反射率の全量 (total amount of reflectivity) の B モード画像表示と同様に、該範囲内の移動リフレクターの量 (amount of moving reflectors) の測定値を表示する。ピーデー画像は流れ信号のエネルギーが表示されるエネルギー画像である。これらの画像は速度情報を与えず、流れの場所を示すのみである。

【0154】

スペクトルドップラー又はスペクトルソノグラム様式 (spectral sonogram modality) は 1 つのレンジゲート (single range gate) を問いただすためにパルス波システム (pulse d wave system) を利用し、速度分布を時間の関数として表示する。このソノグラムはデュプレックス画像 (duplex) を生じるために B モード画像と組み合わせられ得る。典型的に該ディスプレイの頂部側は調査下の領域の B モード画像を示し、該底部は該ソノグラムを示す。同様に、又該ソノグラムは、トリプレックス画像 (triplex image) を生じるためにシーエフアイ画像と組み合わせられ得る。かくして、データ取得用時間は全 3 セットのデータを取得する間で分けられる。結果として、該複合画像のフレームレートはシーエフアイ又はデュプレックス画像形成のどちらかに比較すると、一般に減少する。

【0155】

カラー流れ写像アプリケーションのためのパルスドップラープロセッサ (pulsed-Doppler processor) がここで説明される。カラードップラー {シーデー (CD)} 又はカラー流れ画像形成は組織を画像形成しそして血液流れを調査する超音波の能力を、1 つの様式内で、組み合わせる。シーデー画像はカラーでコード付けされそして B モードグレイスケール画像 (B-mode grey-scale image) 上にスーパーインポーズ (superimposed) され得るドップラー情報から成る。

【0156】

カラー流れ画像形成は平均速度エスチメーター (mean velocity estimator) である。該平均速度の計算には 2 つの異なる技術がある。第 1 は、パルスドップラーシステム内で、問題の領域の速度分布を生じるために高速フーリエ変換器 (fast fourier transformer) {エフエフテーエス (FFTs)} が使われ得て、該速度プロファイルの平均及び分散の両方が計算され、カラー流れ画像として表示され得る。もう 1 つの方策は 1 次元自己相関 (one-dimensional auto correlation) を用いる。

【0157】

レンジゲート (range gate) 内の平均速度の見積は容積流れ速度 (volume flow rate) の指示を与える。反射され、レンジゲートされた (range gated) 信号の周波数が該流れ速度に比例すると仮定すると、空間平均速度は平均角周波数 (mean angular frequency) により決定される。

【0158】

【数 1】

10

20

30

40

$$\bar{\omega} = \frac{\int_{-\infty}^{+\infty} \omega P(\omega) d\omega}{\int_{-\infty}^{+\infty} P(\omega) d\omega} \quad (1)$$

【 0 1 5 9 】

ここで、 $P(\quad)$  は受信され、復調された信号のパワースペクトル密度 (power-spectral density) である。該パワースペクトル密度の逆フーリエ変換は自己相関である。

【 0 1 6 0 】

10

【数 2】

$$R(\tau) = \int_{-\infty}^{+\infty} P(\omega) \exp(j\omega\tau) d\omega \quad (2)$$

【 0 1 6 1 】

該自己相関の  $\tau$  に対する導関数は下記であり、

【 0 1 6 2 】

【数 3】

$$R(\tau) = \int_{-\infty}^{+\infty} P(\omega) \exp(j\omega\tau) d\omega \quad (3)$$

20

【 0 1 6 3 】

式 (2) と (3) を式 (1) に置き換えると下記を生じる。

【 0 1 6 4 】

【数 4】

$$\bar{\omega} = \frac{R'(0)}{jR(0)} \quad (4)$$

30

【 0 1 6 5 】

従って、平均速度エスチメータは自己相関と自己相関の導関数の見積に変えられ得る。進行する表現により与えられた該エスチメータは、2つの返されたラインからのデータが使用される時計算出来て、すなわち

【 0 1 6 6 】

【数 5】

$$\bar{\omega} = -f_{prf} \arctan(\Phi) \quad (5)$$

40

【 0 1 6 7 】

ここで

【 0 1 6 8 】

【数 6】

$$\Phi = \frac{\frac{1}{N_c - 1} \sum_{i=0}^{N_c-2} y(i+1)x(i) - x(i+1)y(i)}{\frac{1}{N_c - 1} \sum_{i=0}^{N_c-2} x(i+1)x(i) + y(i+1)y(i)} \quad (6)$$

50

## 【0169】

f はパルス繰り返し周波数、そして  $N_c$  は自己相関エスチメーターで使用されるラインの数である。実際には、SN比を改善するために2本より多いラインが使用される。該自己相関技術により有用な速度見積を得るために幾つかのオールエフラインからのデータが必要になる。典型的には、8本と16本の間のラインが同じ画像方向用を取得される。該ラインは該画像深さを通してレンジゲートに分けられ、該ラインに沿って該速度が見積もられる。

## 【0170】

デュプレックス画像形成用に、該シーエフアイパルスが該Bモード画像パルス間に点在させられる。シーエフアイパルス用に、より長い持続時間のパルス列はより低い分散を有するエスチメーターを与えることは既知であるが、しかしながら、良い空間解像度は短パルス列を必要とする。その結果、該Bモード画像用には別々のパルス列が使用されねばならず、それは該シーエフアイパルス列が高解像度、グレイスケール画像用には余りに長いからである。

10

## 【0171】

カラー流れ画像形成 (color-flow imaging)、シーエフアイ (CFI)、用には、該速度エスチメーターは式 (5) により与えられる。これは、新ライン用サンプルの到着が既に計算された和へのその新データの加算に帰着するので、直列処理 (serial processing) により計算出来る。4つの掛け算、3つの加算、そして1つの引き算が各レンジゲート及び各新ライン用に行われる。又各サンプル用に静的エコー消去 (Stationary echo cancellation) が行われる。  $N_e$  係数を有するフィルターはゲート及びライン当たり  $2N_e$  の掛け算及び加算を必要とする。

20

## 【0172】

全てのデータサンプルがシーエフアイ画像形成用に使用されると仮定すると、毎秒の掛け算と加算の数は下記となり、

$$N_{ops} = (2N_e + 2) M f_0 \quad (7)$$

ここで  $M f_0$  は毎秒のデータサンプルの数である。これは控え目な値であり、何故なら、Bモードラインは、モード間でスイッチングして時間を失わせるシーエフ画像形成ラインと共に点在させられるからである。それは下記をもたらす、

$$N_{ops} = (nN_e + 2) M f_0 (N_c - N_b) / N_c \quad (8)$$

ここで  $N_c$  は見積当たりシーエフアイラインの数、  $N_b$  はシーエフアイライン間に点在させられたBモード画像ラインの数、そして  $n$  は有用なデータを取得することに費やされた有効時間を表す。

30

## 【0173】

見積当たり8ライン、4つの係数を有するエコー消去フィルターそして8倍オーバーサンプルされた41MHzパルスを使用するシーエフアイシステム用に、1つのBモードラインがシーエフライン間に点在させられ、時間の80%がデータ取得に消費された。式 (7) を使用して、毎秒計算数は  $N_{ops} = 1.72 \times 10^6$  である。これは現在のペンチアム級 (Pentium-class) のラップトップコンピュータの能力内にある。かくして、シーエフアイ信号処理の全ては現在の技術のマイクロプロセサーを使用するソフトウェア内で行われ得る。

40

## 【0174】

カラー流れ画像形成 (シーエフアイ) は医療での心臓血管へのアプリケーションで有効な診断ツールであったが、パワードップラー (ピーデー) 画像形成は問題のインソニファイ (insonified) された領域での血流を表示する代わりにの方法を提供する。シーエフ画像形成は与えられた領域でレフレクター (例えば、血液細胞) の速度の平均又は標準偏差を表示するが、ピーデーは、反射率の該Bモード画像の表示と同様な、該領域内の移動レフレクターの密度の測定値を表示する。かくして、パワードップラーは抑制された静止反射率を有するBモード画像に似ている。これは赤血球の様な、小断面散乱を有する運動粒子を視認するために特に有用である。

50

【 0 1 7 5 】

パワードップラーはカラー Doppler 画像形成用に使用される様な平均周波数シフトの代わりに積分 Doppler パワー (integrated Doppler power) を表示する。前節で論じた様に、カラー流れ写像は下記の様に表される平均周波数エスケメーターであり、

【 0 1 7 6 】

【 数 7 】

$$\bar{\omega} = \frac{\int_{-\infty}^{+\infty} \omega P(\omega) d\omega}{\int_{-\infty}^{+\infty} P(\omega) d\omega} \quad (9) \quad 10$$

ここで  $\bar{\omega}$  は

【 0 1 7 7 】

平均周波数シフトを、 $P(\omega)$  は受信された信号のパワースペクトル密度である。該パワースペクトル密度の逆フーリエ変換は下記の様に自己相関である。

【 0 1 7 8 】

【 数 8 】

$$R(\tau) = \int_{-\infty}^{+\infty} P(\omega) \exp(j\omega\tau) d\omega \quad (10) \quad 20$$

【 0 1 7 9 】

全 Doppler パワーは全角周波数に亘る該パワースペクトル密度の積分として下記の様に表され得る。

【 0 1 8 0 】

【 数 9 】

$$pw = \int_{-\infty}^{+\infty} P(\omega) d\omega \quad (11) \quad 30$$

【 0 1 8 1 】

式 (2) から (10) の間の類似性を観察することにより、該自己相関関数の 0 次の遅れ (lag) は積分された全 Doppler パワーを計算するために使用され得る。

【 0 1 8 2 】

【 数 10 】

$$R(0) = \int P(\omega) \exp(j\omega 0) d\omega = \int P(\omega) d\omega = pw \quad (12) \quad 40$$

【 0 1 8 3 】

換言すれば、該周波数ドメインで積分されたパワーは時間ドメインで積分されたパワーと同じであり、従って該パワードップラーは該時間ドメインか又は該周波数ドメインか何れかのデータで計算され得る。何れの場合でも、器官壁 (vessel wall) の様な周囲組織 (surrounding tissue) からの望ましくない信号はフィルター作用を介して除去されるべきである。この計算は又壁フィルター (Wall filter) と呼ばれる。

【 0 1 8 4 】

好ましい実施例では、該ピーデーは、上記説明のシーエフアイ処理の計算と同様に、マイ 50

クロプロセッサ上でランするソフトウェア内で計算出来る。インテルペンチウムターム (Intel Pentium TM) 及びペンチウム 2 のエムエムエックスコプロセッサ (Pentium II's MMX coprocessor) でのそれらの様な、並列計算ユニットが所要の関数の急速な計算を可能にする。又デジタルシグナルプロセッサ (Digital Signal Processor) { デーエスピー (DSP) } もこの課題を行うために使用され得る。何れの場合用にも、ソフトウェア実施法は問題領域が変わった時最良性能を達成するデジタル信号処理アルゴリズムと信号送信を変更し調査する柔軟性を可能にする。

【 0 1 8 5 】

上記は該ドップラー信号の周波数含有量が血液の速度分布に関係することを示した。組織内の固定深さで血液運動を見積もるためのシステムを工夫することは共通である。送信器は超音波パルスを放射し、該パルスは組織及び血液内に伝播しそれらと相互作用する。後方散乱された信号は同じ変換器により受信され増幅される。多数パルスシステム用では、放射された各ライン又はパルス用に 1 つのサンプルが取得される。速度分布の表示は該受信された信号をフーリエ変換し結果を示すことにより作られ得る。この表示は又ソノグラム (sonogram) と呼ばれる。屢々、B モード画像はデュプレックスシステムで該ソノグラムと共に提示され、調査範囲、又はレンジゲート、は該 B モード画像上にオーバーレイ (overlay) として示される。該レンジゲートの設置 (placement) と寸法はユーザーにより決定される。代わって、これはデータ処理用エポック (epoch) を選択する。該レンジゲート長さは調査範囲を決定し、放射されるパルスの長さを設定する。

10

【 0 1 8 6 】

計算されたスペクトル密度は y 軸線上に周波数、x 軸線上に時間を有するスクリーン上に表示される。スクリーン上の画素輝度 (intensity of a pixel) は該スペクトルの大きさを示し、かくしてそれは特定の速度で移動する血液散乱体 (blood scatterers) の数に比例する。

20

【 0 1 8 7 】

レンジゲートの長さとは位置はユーザーにより選択される。この選択を通して、放射されたパルスとパルス繰り返し周波数の両者が決定される。該レンジゲートのサイズは該パルスの長さにより決定される。該パルス持続時間は下記であり、

$$T_p = 2 l_g / c = M / f \quad (13)$$

ここで該ゲート長さは  $l_g$  として M は周期の数 (number of periods) である。該ゲート持続時間は如何に急速にパルスエコーラインが取得されうるかを決定する。これは該パルス繰り返し周波数 (pulse-repetition frequency) と呼ばれ、すなわち下記であり、

$$f_{prf} = c / (2 d_0) \quad (14)$$

ここで  $d_0$  は該ゲートまでの距離である。例えば、3 cm の深さに横たわる血管 (blood vessel) を 10 ms の観察時間でプローブ (probing) するために 4 周期、7 MHz パルス (a 4 period, 7 MHz pulse) が使用される。

30

【 0 1 8 8 】

該ゲート長さは下記の様に計算される。

【 0 1 8 9 】

$$l_g = 0.44 \text{ mm} \quad (15)$$

該パルス繰り返し周波数は下記である。

40

【 0 1 9 0 】

$$f_{prf} = c / (2 d_0) = 2.5 \text{ kHz} \quad (16)$$

独立スペクトルラインの総数 (total number of independent spectral lines) は  $N = T_{obs} f_{prf} = 250$  である。それに最大検出可能速度が下記の様になることが続く。

【 0 1 9 1 】

$$v_{max} = (f_{prf} / 2) \{ c / (2 f_0) \} = 1.4 \text{ m/s} \quad (17)$$

該フーリエ変換を計算するために 256 点の FFT を使用すると、前記例用に必要な毎秒の掛け算 / 加算の総数は毎秒 10 メガ演算 (10MOPs/s) より少ない。好ましい実施例では、該ソノグラフ計算はマイクロプロセッサ上でランするソフトウェアで行われ得る (上記

50

シーエフアイ処理の計算と同様に)。インテルペンチアムターエム (Intel Pentium TM) 及びペンチアム 2 のエムエムエックスコプロセッサ (Pentium II's MMX coprocessor) 内部でのそれらの様な、並列計算ユニットが所要 FFT 関数の急速な計算を可能にする。全 3 速度見積システムはインテルペンチアム、又はデジタルシグナルプロセッサ (デーエスピー) の様な、現在のマイクロプロセッサ上のソフトウェアで実施出来る。

#### 【0192】

造影剤を使う方法が或る画像形成法を高めるために開発されて来た。安定化されたマイクロバブル (microbubbles) が超音波用造影性画像形成 (ultrasound contrast imaging) 用に使用されるのは生物学的組織に比してのそれらのユニークな音響的性質のためである。それらは優れた後方散乱性及び非線形挙動と、超音波に曝された時の脆さ (fragility) と、を示す。これらの特徴を搾取するために多数の超音波画像形成の様式 (modalities) が創造されて来た。 10

#### 【0193】

基本波 B モード画像形成 (fundamental B-Mode imaging) では、送/受信周波数は同じである。血液のエコー源性 (echogenicity) は造影材料の投与で顕著に増加する。気体マイクロバブルは、該気体と周囲組織又は血液との間の音響インピーダンスの不整合 (mismatch) (特に圧縮性の差) のために、等価寸法の液体又は固体粒子より遙かに強く音響を散乱させる。この効果はドップラー及び M モード画像形成技術でも同様に観察されるであろう。造影性画像形成用に基本波 B モードを使用する 1 つの欠点は該バブルにより作られるエコーのレベルが生物学的組織から生じるエコーのレベルと同様であることである。 20

#### 【0194】

第 2 高調波を使う技術はバブルが該組織により発生される高調波より遙かに高いレベルで送信周波数の高調波を発生する事実に依拠している。送信周波数の 2 倍で受信された信号から画像を創ることにより、バブルありとバブルなしの両領域間で高い画像コントラストが達成される。この画像形成様式での問題は短パルス (B モード画像形成で典型的に使用される) が広いバンド幅を有すること及び送/受信周波数が重なり合い、基本波周波数で高調波画像を汚損することである。この問題を軽減するために、該パルス長さは増加され、狭いバンド幅を達成するが、しかしながら、画像の軸線方向解像度低下の犠牲を払うことになる。 30

#### 【0195】

パルス反転法 (pulse inversion method) { 又ワイドバンド高調波画像形成 (wideband harmonic imaging) 又は 2 重パルス画像形成 (dual pulse imaging) と呼ばれる } は第 2 高調波技術で観察される重なり合い周波数の問題を解決する。各走査ラインは 2 つの超音波パルスから受信された信号の合計により形成され、そこでは第 2 パルスは第 1 に対し反転 (inverted) され、僅かに遅延される。この手順は全ての線形散乱 (もし該 2 つのパルス間に組織移動がないならば) の応答を打ち消す一方、非線形散乱体の効果を高める。該 2 つのパルス間に遅延があるので、何等かのバブル変位が追加的信号を付加し、速度依存性の向上に帰着する。 30

#### 【0196】

大抵の超音波造影剤は超音波照射により破壊されるので、間欠的又はゲートされた画像形成技術が使われて来た。各心周期で (又は数心周期後に) 画像フレームを取得することにより、超音波曝露は減じられ、該画像上の問題の領域内の造影剤の長寿は増大される。間歇画像形成のもう 1 つの利点は該オフサイクル中の血管空間の充填 (filling of vascular space) である。流量 (flow rate) が高い程、問題領域に入るバブル数が多くなり、かくして血液容積分 (fractional blood volume) が多くなるので、該充填度合は血流の血液容積分に直接関係する向上をもたらす。 40

#### 【0197】

誘起音響放射方法 (stimulated acoustic emission method) { 又過渡応答画像形成 (transient response imaging) としても知られている } は第 1 パルスでバブル崩壊を保証するよう高くセットされた送信パワーを伴うカラードップラーを典型的に含む。該バブルが 50

崩壊すると、ブロードバンドの音響信号が発生される。超音波ドップラーシステムは“クリーン (clean)” な基準信号に対して後方散乱された信号を比較するので、該バブル崩壊により引き起こされる周波数相関のこの損失は該機械によりランダムドップラーシフトと解釈され、該マイクロバブルの場所でのカラーモザイクに帰着する。

【0198】

本発明の好ましい実施例は、例えば、パワードップラー画像の提供で空間フィルターを使用する。この空間又はハイパスフィルターは又、血流と周囲器官又は動脈との間を更に区別させるように造影剤で有効に使用され得る。最初に、該パワーが計算され、2パルスキャンセラー (a two pulse canceller) が使用される。該フィルターの前後の該信号のパワーの比は該身体内の移動流体の明確な画像を生じるデータセットを提供する。

10

【0199】

図13は該超音波画像形成システムを制御するためのグラフィカルユーザーインターフェース { ジュユーアイ (GUI) } のトップレベルスクリーンを示す。図13を参照すると、ハンドヘルドプローブにより集められた超音波画像データが表示され、このスクリーンを使って該超音波画像システムによりオペレーションされる。選択バー702はオペレーターが該スクリーンの活動焦点範囲 (active focus areas) を選択可能にする。画像範囲704は対象範囲の超音波画像を表示する。患者情報範囲706は超音波データが集められた対象についての情報を表示する。時間利得補償範囲708は下記で更に説明される、時間利得補償についてフィードバックを提供する。制御バー710は、図15Aと15Bに関して下記で更に説明されるように、超音波画像形成オペレーションの質的及び量的選択を可能にする。

20

【0200】

図14は統一式の、方向性キイパッドを示し、該キイパッドは該超音波画像形成オペレーションを制御する単一オペレーション位置 (single operating position) を提供する。図14を参照すると、上矢印キイ (up arrow key) 712と下矢印キイ (down arrow key) 714はユーザーが、下記で更に説明される様に、該システムの質的超音波画像形成オペレーションを通してスクロールすることを可能にする。左矢印 (left arrow key) 716と右矢印 (right arrow key) 718はユーザーが選択された超音波画像形成オペレーションに対応する量的パラメーターを選択することを可能にする。上記説明の様に、該量的パラメーターは離散値の範囲内であってもよく、或いは連続体 (continuum) に架かって

30

【0201】

図15Aと15Bは図14の統一的方向性キイパッドを行使する (invoking) ことを介して超音波画像形成オペレーションの質的及び量的選択を示す。図15Aを参照すると、走査に適用される超音波画像形成オペレーションが示される。該走査オペレーションは実時間で、動的な超音波画像データの活動的取得に向けられ、該ハンドヘルドプローブが対象画像形成範囲上でオペレーションされる時に典型的に適用される。サイズオペレーション722は他の超音波画像形成オペレーション用の1連の予め決められたデフォルトをセットする。該左及び右矢印キイ716, 718 (図14) を介して小、中、又は大の対象が選択されてもよい。深さオペレーション (depth operation) 724は該矢印716, 718を介して深さパラメーターの選択を可能にする。焦点は焦点726オペレーションにより制御される。利得728制御は全テージーシー設定730a - 730h用にテージー

40

50

ーシーを調節する。テージーシーオペレーション730a - 730fは、該矢印キイ716 - 718を介して、最小深さ730aから最大深さ730hまでに及び種々の深さで戻り信号の増幅を調節する。

#### 【0202】

図15Bを参照すると、処理に適用可能な超音波画像形成オペレーションが示される。該処理オペレーションは静的実時間の又はフリーズされた画像に適用されてもよい。反転オペレーションは反転732選択により制御され、該矢印キイ716, 718(図14)を介して該画像を回転させる。パレット(palette)、スムーズ化、パーシスタンス(persistence)、及び写像(mapping)734, 736, 738そして740は、それぞれ、該上及び下矢印キイ712, 714を介して選択され、パラメーターは該矢印キイ716, 718(図14)を介して選択される。明るさとコントラストスケールはそれぞれスライダー(slider)742と744を介して選択され、矢印キイ716, 718を使って変更される。

10

#### 【0203】

図16は図15Aと15Bに描かれた超音波画像形成オペレーション間の移行を描く状態線図を示す。図1, 14そして16を参照すると、タブ746オペレーションは上及び下矢印キイ712, 714を介して選択され、下記状態シーケンスに依り移行し、すなわち、サイズ600, 深さ602, 焦点604, 利得606そしてテージーシー度合608, 610, 612, 614, 616, 618, 620及び622である。同様にタブ2オペレーションは、下記シーケンスにより選択され、すなわち、反転624, パレット626, スムーズ化628, パーシスタンス630, 写像632, 明るさ634, そしてコントラスト636である。上記で指示する様に、オペレーションの選択は制御キイ720と矢印キイ712, 714を使ってタブ1, 746とタブ2, 748間をトグルされてもよい。

20

#### 【0204】

図15Aに示す走査オペレーションは図13に示すタブ1, 746上に表示される。図15Bに示す処理オペレーションは図13に示すタブ2上で表示、選択される。再び図14を参照して、該制御キイ720と、上下矢印キイ712, 714の何れかと、の組合せを使用して、点線638aと638bにより示される様に、制御はタブ1, 746とタブ2, 748の間をトグルされる。

30

#### 【0205】

一般に医療超音波システムの使用は技量を高レベルに保つためにユーザーが可成りの訓練と規則的実習を持つことを要する。本発明のもう1つの実施例は該ユーザーにインターフェースを使う直観的で簡単な方法と、ソフトウェアに基づき画像形成パラメーターを速く、自動的にセットする能力と、を提供することを含む。これは限定した超音波経験しか持たぬ一般医療要員に該制御を調節せねばならぬことなしに診断品質の画像を得させる。その"クイックルック(Quick Look)"の特徴はユーザーに画像最適化の非常に簡単な機構を提供する。それは1つボタンを1回押すだけで適当な診断画像品質を得るようにユーザーが該画像を簡単に調節することを可能にする。

#### 【0206】

プログラムされた画像パラメーターの利点は多い。ユーザーは良い画像を得るために多数の制御を調節する必要は最早要しない。結果として短期間で検査が行われる。又この特徴の使用は、該ユーザーの技量と専門知識とに関係ない、より均一な画像に帰着する。この方策は、救急車又は遠隔地で行われる緊急医療手順の様な不利な環境下で検査を行う時有利である。

40

#### 【0207】

該手順は予め決められたヒストグラムの使用を含む。検査されるべき種々の解剖的構造体(anatomical structures)用に別のヒストグラムが提供される。ユーザーはプリセット(preset)を選ぶ現在の方法と同様に、構造体を選ぶ。一旦構造体が選ばれると、該ユーザーは走査ウィンドウ内の問題の範囲上に該変換器を置く。その時、選択された制御ボタ

50

ンを押すことは該システムが該システムのコントラスト及び明るさ制御値を調節するようトリガーするので、該画像内のグレイレベルのヒストグラムはその構造体用の対応する予め規定されたヒストグラムと整合する。結果は容易に再生される診断画像品質の画像となる。

【0208】

該手順は明るさ及びコントラストの制御に大いに左右される。結果として、好ましい実施例はユーザーに周囲照明変化用の調節を可能にする独立制御を提供する。多くのアプリケーションで、プログラムされたパラメーターがユーザーを非常に近付けさせるが、それらは該コントラストと明るさを精密に調整することを選んでよい。

【0209】

図17Aを参照すると、集積化プローブシステム24はフロントエンドプローブ3、ホストコンピュータ5、そしてパーソナルデジタルアシスタント{ピーデーエイ(PDA)}9を有する。パームパイロットデバイス(Palm Pilot Device)の様なピーデーエイ9、又は他のハンドヘルド計算デバイスは遠隔ディスプレイ及び/又は記録デバイス9である。示された実施例では、該フロントエンドプローブ3は有線リンクである通信リンク40により該ホストコンピュータ5に接続される。該ホストコンピュータ5、計算デバイス、は無線リンク46である通信リンク又はインターフェース46により該ピーデーエイ9に接続される。

10

【0210】

それでは、説明された実施例の集積化超音波プローブシステム20はウィンドウズベース(Windows-based)のホストコンピュータ5を有し、該システムは該ウィンドウズオペレーティングシステム(Windows operating system)用に利用可能なソフトウェアの広い選択にレバレッジ(leverage)出来る。1つの可能性ある有用なアプリケーションは、医者に、メッセージ、診断画像、インストラクション、報告を送/受信すること、又は該システムを使用して該フロントエンドプローブ3を遠隔的に制御さえすること、を可能にする電子的に接続された超音波システムであろう。

20

【0211】

該通信リンク又はインターフェース40及び46を通じた接続はイーサネット(Ethernet)を通じた有線式かアイイーイーイー(IEEE)802.11a、アイイーイーイー802.11b、ハイパーリンク(Hyperlink)又はホームアールエフ(HomeRF)、他の様な無線通信リンクを通じた無線式か何れかとする事が出来る。図17Aは通信リンク40用有線リンク及び通信リンク46用無線リンクを示す。有線リンク用の代替の実施例とプロトコルは図1に関連して上記で説明された。他の有線実施例又はプロトコルが使用され得ることは認識される。

30

【0212】

無線通信リンク46は、ブルーツースシステムプロトコルスタック(Bluetooth system protocol stack)の様な特殊プロトコルの全て又は部分を使用して実施されてもよいアールエフリンク(RF link)の様な、種々の異なるプロトコルとすることが出来る。該ブルーツースプロトコルは回路とパケットスイッチングの組合せを使用する。同期パケット用にスロットが予約され得る。ブルーツースは1つの非同期データチャンネル、3つまでの同時の同期(音声)チャンネル、又は非同期データと同期音声を同時にサポートする1つのチャンネルか、をサポート出来る。各同期(音声)チャンネルは各方向の64kb/s同期(音声)チャンネルである。該非同期チャンネルは最大で723.2kb/s非対称、又は433.9kb/s対称をサポート出来る。

40

【0213】

該ブルーツースシステムはラジオユニット(radio unit)、リンク制御ユニット、そしてリンク管理(link management)及びホストターミナルインターフェース機能(host terminal interface functions)用のサポートユニットから成る。該リンク制御器はベースバンドプロトコル(baseband protocols)と他の低レベルリンクルーチンを実行する。

【0214】

50

該ブルー투스システムは点对点接続（２つのブルー투스ユニットのみが含まれた）、又は点对多点接続を提供する。該点对多点接続では、該チャンネルは幾つかのブルー투스ユニット間で共有される。同じチャンネルを共有する２つ以上のユニットはピコネット（piconet）を形成する。１つのブルー투스ユニットが該ピコネットのマスター（master）として作用するが、他のユニットはスレーブ（slaves）として作用する。７つまでのスレーブがピコネット内で活動出来る。

【 0 2 1 5 】

該ブルー투스リンク制御器は２つの主要な状態：スタンバイ（STANDBY）とコネクション（CONNECTION）を有し、加えて、７つの副状態（substates）、ページ（page）、ページ走査（page scan）、インクァイアリー（inquiry）、インクァイアリー走査（inquiry scan）、マスター応答、スレーブ応答、及びインクァイアリー応答、がある。該副状態はピコネットへ新スレーブを追加するため使用される中間状態である。

10

【 0 2 1 6 】

該リンクは又、これに限定されないが、ホームアールエフ、又はアイイーイーイー 8 0 2 . 1 1 無線ラン仕様を使用して実施されてもよい。該アイイーイーイー 8 0 2 . 1 1 無線ラン仕様に関する更に多くの情報については、引用によりここに組み入れられる無線ラン用の電気電子学会（アイイーイーイー）標準 { the Institute of Electrical and Electronic Engineers (IEEE) standard for Wireless LAN } を参照されたい。アイイーイーイー標準はワールドワイドウェブ上のユニバーサルリソースロケータ { World Wide Web at the Universal Resource Locator (URL) } [www.ieee.org](http://www.ieee.org) で見出される。例えば、アイイーイーイー標準 8 0 2 . 1 1 b をサポートするハードウェアは 2 と 1 1 M b p s で 2 つのパーソナルコンピュータ間に通信リンクを提供する。信号の送 / 受信に割り当てられた周波数バンドは約 2 . 4 G H z である。比較して、アイイーイーイー標準 8 0 2 . 1 1 a は 5 4 M b p s 通信を提供する。この標準用の周波数割り当ては約 5 G H z である。最近、プロキシム（Proxim）の様な、ベンダーは 1 0 8 M b p s 通信を達成するために所有するデータダブリングチップセット技術（proprietary data-doubling, chipset, technology）を使用するピーシーカード及びアクセス点 { ベースステーション（base stations） } を製造した。該データダブリングを提供するチップセット { エイアール 5 0 0 0 （the AR5000） } はアセロ通信（Atheros Communications）で製造される（何等かのラジオシステムに於ける様に、２つのコンピュータ間で保持される実際のデータレートは送 / 受信器間の物理的距離に関係する）。

20

30

【 0 2 1 7 】

又無線リンク 4 6 は赤外線データ協会（Infrared Data Association） { アイアールデーエイ（IrDA） } により規定される赤外線通信リンクの様な、他の形を取ることも出来る。

【 0 2 1 8 】

望まれる通信の種類（すなわち、ブルー투스、赤外線、他）により、該ホストコンピュータ 5 そして遠隔のディスプレイ及び / 又は記録デバイス 9 は各々望まれる通信ポートを有する。

【 0 2 1 9 】

図 1 7 B は無線リンクとしての、該プローブ 3 と該ホストコンピュータ 5 の間の通信リンク 4 0 を示す。該ホストコンピュータ 5 と該ピーデーエイ 9 の間の通信リンク 4 6 は有線リンクとして示される。

40

【 0 2 2 0 】

図 1 7 C の集積化プローブシステム 2 4 は、該プローブ 3 と該ホストコンピュータ 5 の間の通信リンク 4 0 と該ホストコンピュータ 5 と該ピーデーエイ 9 の間の通信リンク 4 6 の両者用に無線リンクを有する。システム 2 4 では有線及び無線リンクが両者共一緒に又は 2 者択一で使用され得ることは認識される。

【 0 2 2 1 】

図 1 8 の集積化プローブシステム 2 4 の遠隔ディスプレイ及び / 又は記録能力を持つことに加えて該

50

遠隔計算システム 26 は又該プローブ 3 を制御することが出来る。該通信リンク 46 は無線リンクとして示される。該プローブ 3 と該ホストコンピュータ 5 の間の通信リンク 40 は有線リンクとして示される。

【0222】

遠隔制御の 1 例はウェアラブルコンピュータ {サイバーノート社 (Xybernaut Corporation) により製造される 1 つの様な}、1 対の高速無線ピーシーカード (プロキシムからのその様な) そして該超音波プログラムと該プローブ 3 を使用しており、携帯型のネットワーク化された超音波システムは約 1.135 kg (2.5 ポンド) より軽い重さで構成され得る。マイクロソフトネットミーティング (NetMeeting) と同様なプログラムを使用して、遠隔ピーシーと該ウェアラブルコンピュータの間の実時間接続が達成出来る。該遠隔ホストは実時間超音波画像形成を含む、該ウェアラブルコンピュータとの全相互作用をモニター出来る (毎秒約 4 フレームまでの表示レートで)。又ネットミーティングは該ウェアラブルコンピュータを "統制 (take control)" し、実時間で遠隔パーソナルコンピュータから超音波セッションを管理するため使用され得る。加えて、該ウェアラブルコンピュータ上のハードディスクに記録保存される画像とループは該ホストコンピュータへ 10 Mbps で転送され得る。この技術を用いて、実時間超音波診断が行われ有線の 100 Mbps ラン (hardwired 100Mbps LAN) に匹敵する速度で遠隔サイトへ中継される。

10

【0223】

図 19 はホストコンピュータ 5 へ接続された複数の遠隔デバイス用のハブ 48 を有する集積化プローブシステム 24 を図解する。該ハブ 48 から該遠隔デバイスへの通信リンク 50 が無線及び有線の両リンクとして示されている。完全に有線のイーサネットが使用されることが認識される。代わりに、無線トランシーバーと該コンピュータ (遠隔デバイス) 9 の各々内のポートを用いて、無線ネットワーク/通信システムが容易に確立され得る。アイイーイーイー 802.11a の様な高速無線標準の最近の出現に伴い、該遠隔とローカルの機械間の通信は、有線の、100 Mbps (ミリオンビット/秒) のローカルエリアネットワーク {ラン (LAN)} のそれに匹敵出来る。もう 1 つの代替えはピコネットを形成するためにブルーーツスを使うことである。

20

【0224】

本発明が特にその好ましい実施例を参照して示され説明されたが、当業者には付随する請求項により規定された本発明の精神と範囲から離れることなく形式と詳細での種々の変更がその中で行えることは理解されるであろう。

30

【図面の簡単な説明】

【0225】

【図 1】集積化プローブシステムの略図的ブロック線図である。

【図 2 A - 2 C】集積化プローブ電子機器のパッケージングの特定の実施例を図解する。

【図 3 A】集積化プローブシステムの特定の実施例の略図的ブロック線図である。

【図 3 B - 3 C】送信/受信回路の実施例を図解する。

【図 3 D】代替の実施例を図解するが、ここではプローブハウジングはケーブルによりインターフェースハウジングから分離されている。

【図 4 A】特定の 1 次元の時間ドメインビーム形成部のブロック線図である。

40

【図 4 B】本発明のビーム形成部のもう 1 つの好ましい実施例を図解する。

【図 5 A】図 3 のシステム制御器の機能ブロック線図である。

【図 5 B】システム内のモジュールの制御用のタイミング線図を略図的に図解する。

【図 6】本請求項により規定される外部アプリケーション集積化に適合した超音波画像形成システムのブロック線図を示す。

【図 7 A】ローカル外部アプリケーションで使用するためにオペレーション可能な集積化インターフェースプログラムを示す。

【図 7 B】遠隔外部アプリケーションで使用するためにオペレーション可能な集積化インターフェースプログラムを示す。

【図 8】ここで規定される外部アプリケーション集積化のフローチャートを示す。

50

【図9】ここで規定される超音波画像形成システムで使用するためのグラフィカルユーザーインターフェース{ジーユーアイ(GUI)}を示す。

【図10】本発明の携帯型超音波システムの好ましい実施例である。

【図11】本発明のウェアラブル又は身体設置超音波システムを図解する。

【図12】パーソナルコンピュータへの標準的通信リンクを使用するインターフェースシステムを図解する。

【図13】超音波画像形成システムを制御するためのグラフィカルユーザーインターフェース(ジーユーアイ)のトップレベルのスクリーンを示す。

【図14】図15A - 15Bのジーユーアイに連携して使用するための統一型制御キーパッドを示す。

【図15A】超音波画像形成システムの走査オペレーションを制御するためのグラフィカルユーザーインターフェース(ジーユーアイ)を示す。

【図15B】超音波画像形成システムの処理オペレーションを制御するためのグラフィカルユーザーインターフェース(ジーユーアイ)を示す。

【図16】図15A - 15Bの該ジーユーアイに対応する状態線図を示す。

【図17A】有線及び無線通信を有する超音波画像形成システムを図解するブロック線図である。

【図17B】無線及び有線通信を有する超音波画像形成システムを図解するブロック線図である。

【図17C】無線通信を有する超音波画像形成システムを図解するブロック線図である。

【図18】遠隔又は第2制御器/ビューワーと無線通信を有する超音波画像形成システムを図解するブロック線図である。

【図19】有線及び無線ネットワーク通信能力を有する超音波画像形成システムを図解するブロック線図である。

【図1】

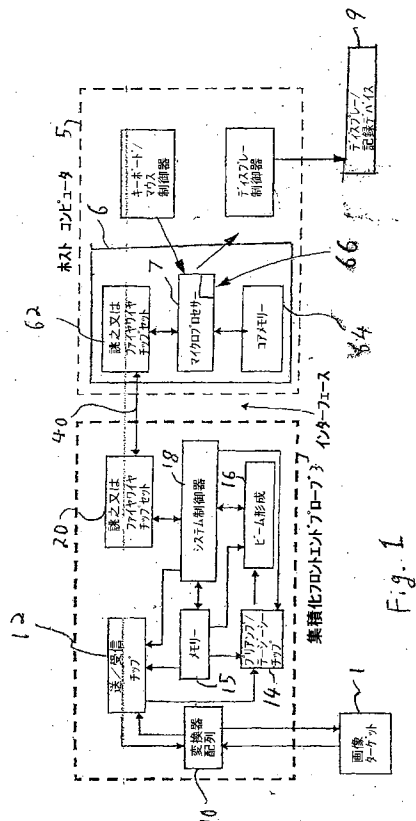


Fig. 1

【図2A - 2C】

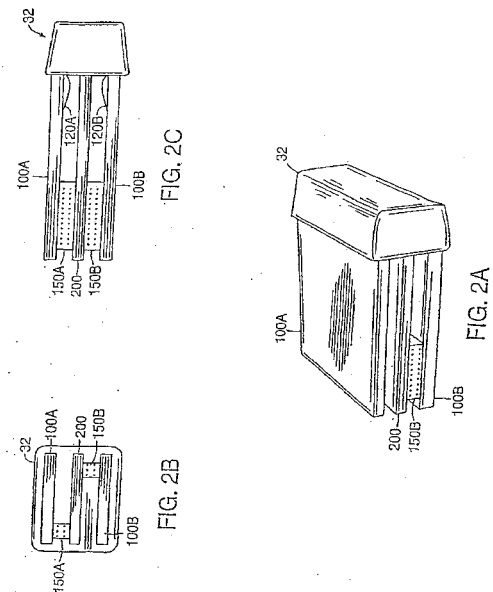


FIG. 2C

FIG. 2B

FIG. 2A

【 図 3 A 】

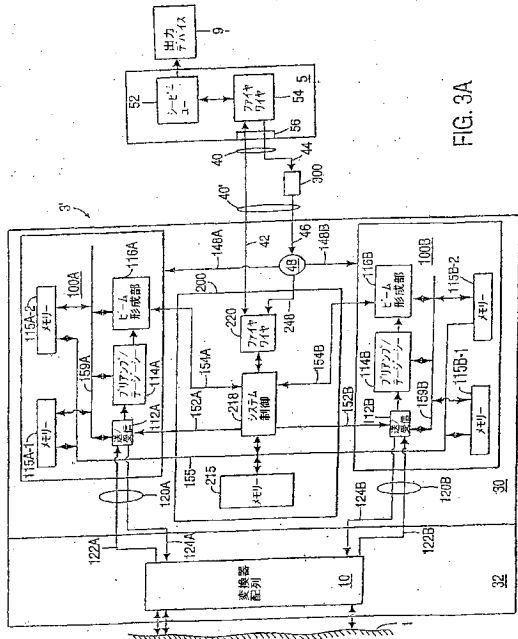


FIG. 3A

【 図 3 B - 3 C 】

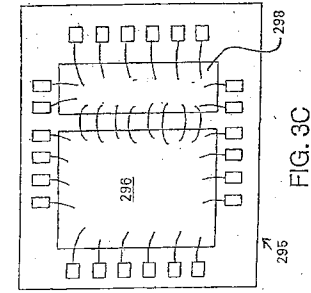


FIG. 3C

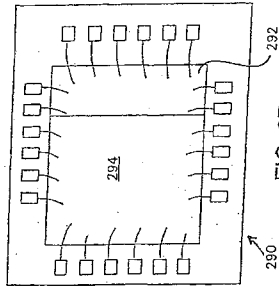


FIG. 3B

【 図 3 D 】

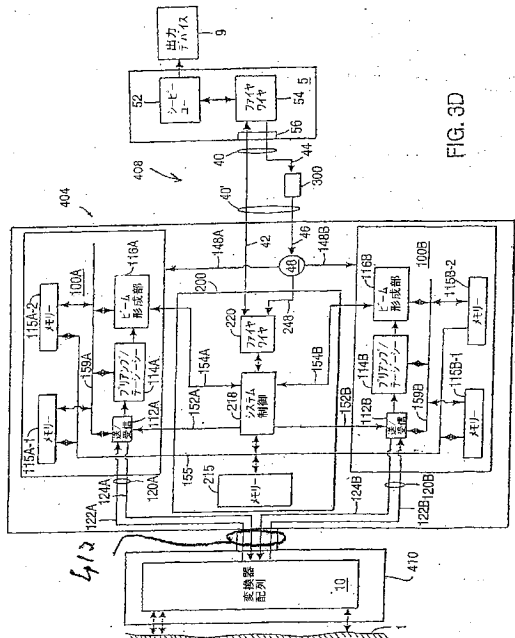


FIG. 3D

【 図 4 A 】

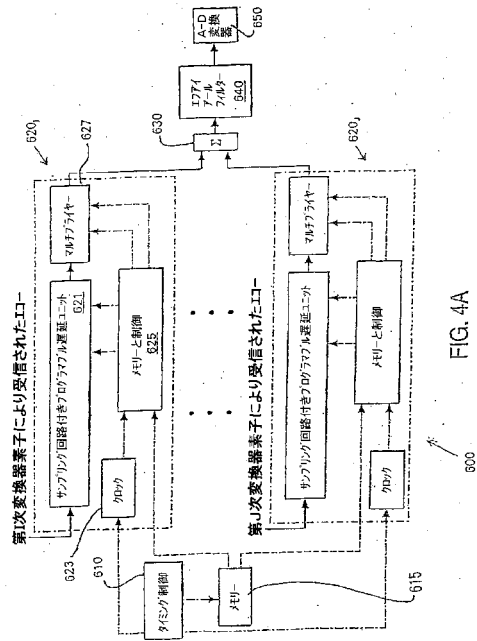


FIG. 4A

【 図 4 B 】

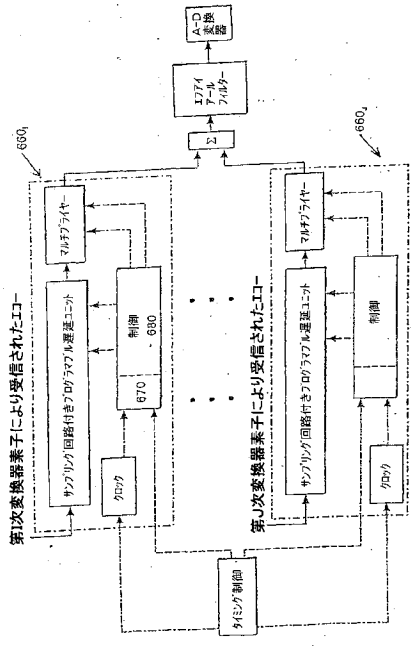


FIG. 4B

【 図 5 A 】

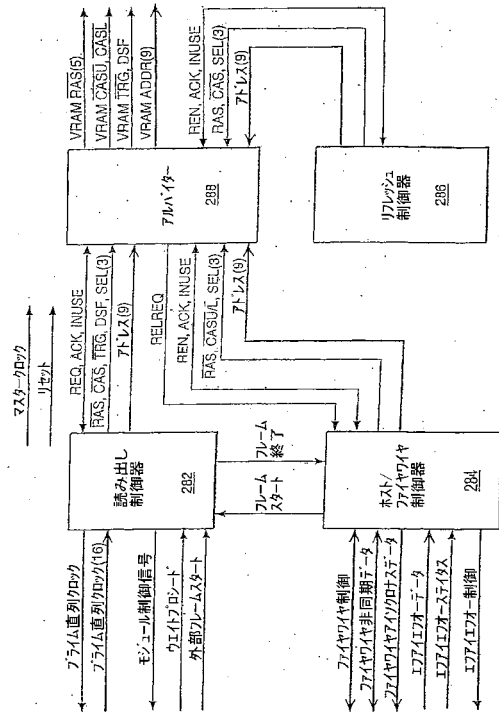


FIG. 5A

【 図 5 B 】

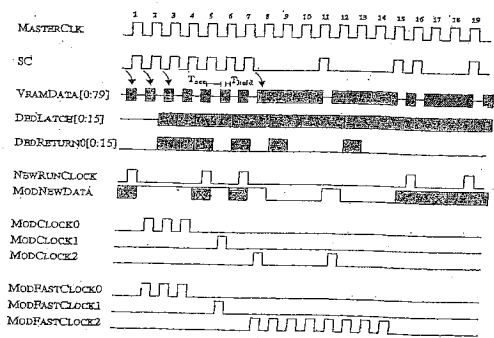


FIG. 5B

【 図 7 A 】

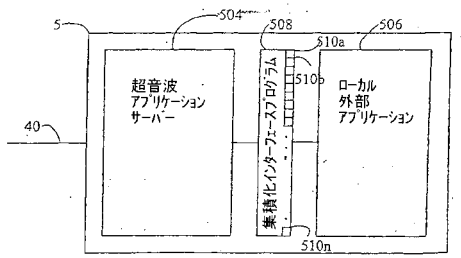


Fig. 7A

【 図 6 】

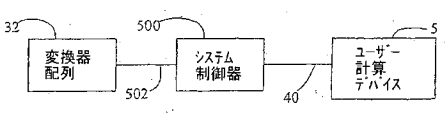


Fig. 6

【図7B】

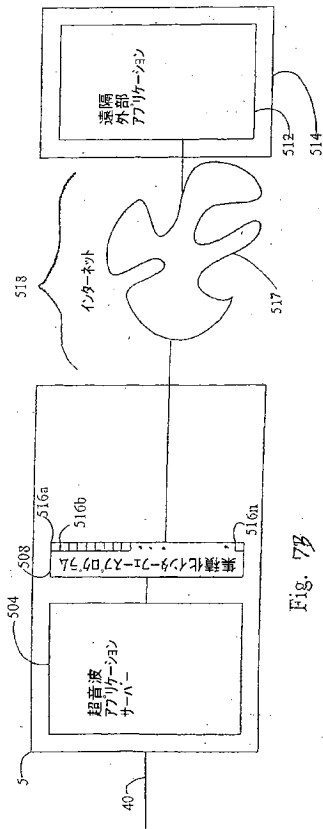


Fig. 7B

【図8】

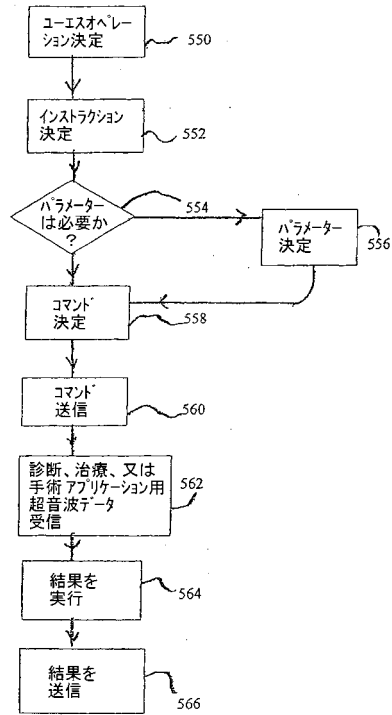


Fig. 8

【図10】

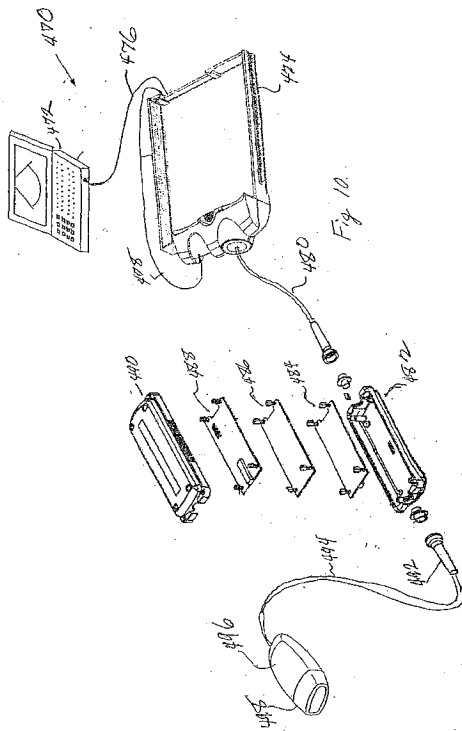


Fig. 10

【図11】

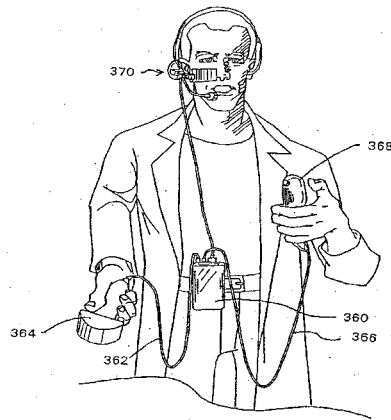


FIG. 11

【 図 1 2 】

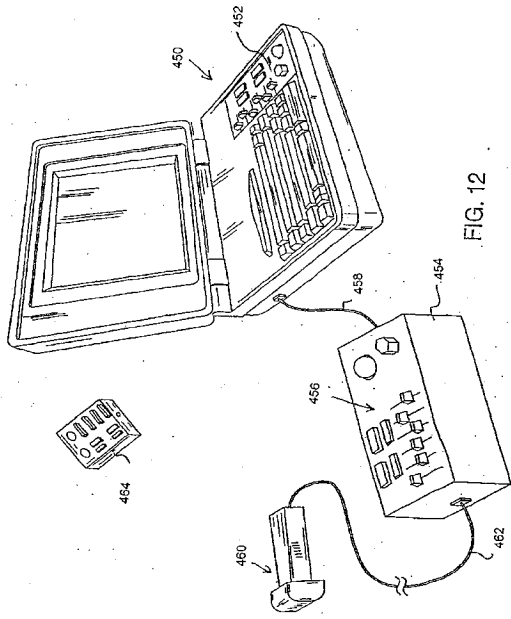


FIG. 12

【 図 1 4 】

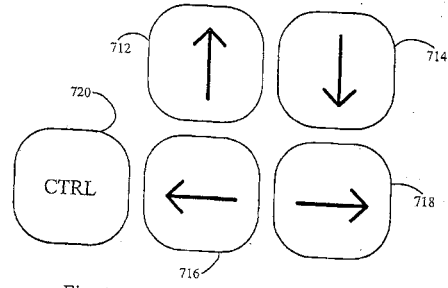


Fig. 14

【 図 1 6 】

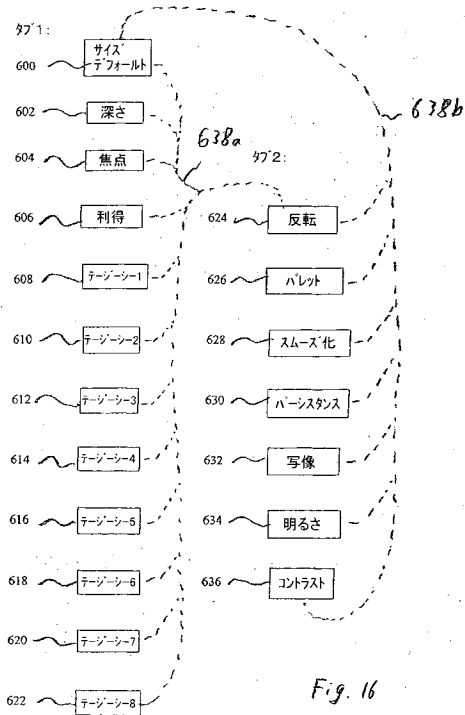


Fig. 16

【 図 1 7 A 】

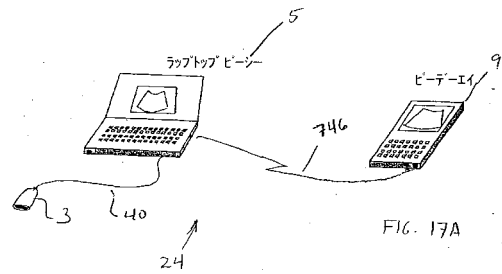


FIG. 17A

【 図 1 7 B 】

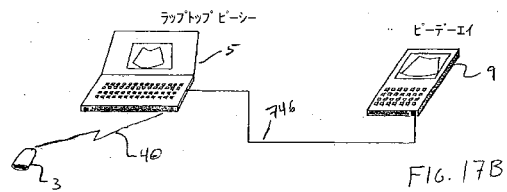
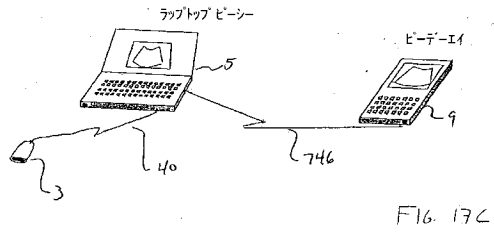


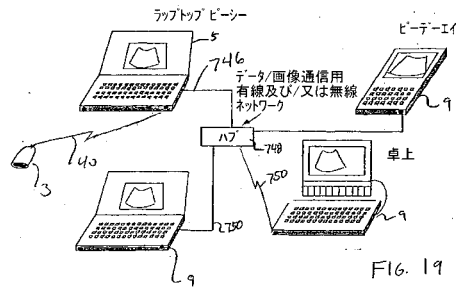
FIG. 17B

【図17C】



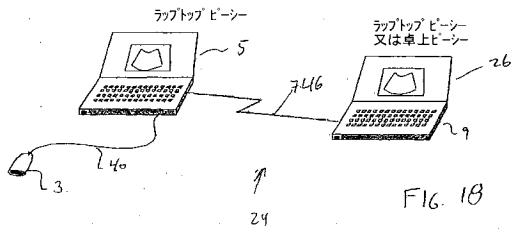
F16. 17C

【図19】



F16. 19

【図18】



F16. 18

【国際公開パンフレット】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau



(43) International Publication Date  
6 September 2002 (06.09.2002)

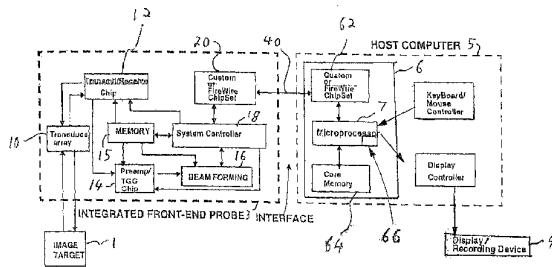
PCT

(10) International Publication Number  
WO 02/068992 A2

- (51) International Patent Classification: G01S 15/89 US 60740.430 (CIP)  
Filed on 22 June 1999 (22.06.1999)
- (21) International Application Number: PCT/US02/05764
- (22) International Filing Date: 22 February 2002 (22.02.2002)
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data:
  - 09/791,491 22 February 2001 (22.02.2001) US
  - 09/822,764 30 March 2001 (30.03.2001) US
- (63) Related by continuation (CON) or continuation-in-part (CIP) to earlier applications:
  - US 09/822,764 (CIP)
  - Filed on 30 March 2001 (30.03.2001)
  - US 09/791,491 (CIP)
  - Filed on 22 February 2001 (22.02.2001)
  - US PCT/US00/17236 (CIP)
  - Filed on 22 June 2000 (22.06.2000)
  - US 09/449,780 (CIP)
  - Filed on 26 November 1999 (26.11.1999)
- (71) Applicant (for all designated States except US): TERATECH CORPORATION [US/US]; 7779 Terrace Hall Avenue, Burlington, MA 01803 (US).
- (72) Inventors; and (75) Inventors/Applicants (for US only): CHANG, Alice, M. [US/US]; 4 Glenfield East, Weston, MA 02493 (US); LITCHFIELD, Michael, P. [US/US]; 45 High Street, Winchester, MA 01890 (US); BRODSKY, Michael [US/US]; 56 Regent Circle, Brookline, MA 02445 (US); KISCHELL, Eric, R. [US/US]; 30 Elm Street, Pepperell, MA 01463 (US).
- (74) Agents: GREWAL, Monica et al.; Bowditch & Dewey, LLP, 161 Worcester Road, P.O. Box 9320, Framingham, MA 01701 (US).
- (81) Designated States (national): AE, AG, AI, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GL, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC,

[Continued on next page]

(54) Title: ULTRASOUND PROBE WITH INTEGRATED ELECTRONICS



(57) Abstract: A hand-held ultrasound system includes integrated electronics within an ergonomic housing. The electronics includes control circuitry, beamforming and circuitry transducer drive circuitry. The electronics communicates with a host computer using an industry standard high speed serial bus. The ultrasonic imaging system is operable on a standard, commercially available, user computing device without specific hardware modifications, and is adapted to interface with an external application without modification to the ultrasonic imaging system to allow a user to gather ultrasonic data on a standard user computing device such as a PC, and employ the data so gathered via an independent external application without requiring a custom system, expensive hardware modifications, or system rebuilds. An integrated interface program allows such ultrasonic data to be invoked by a variety of such external applications having access to the integrated interface program via a standard, predetermined platform such as visual basic or c++.

WO 02/068992 A2

---

**WO 02/06892 A2** 

LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW,  
MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG,  
SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ,  
VN, YU, ZA, ZM, ZW.

(BH, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR,  
NL, SN, TD, TG).

**Published:**

*without international search report and to be republished  
upon receipt of that report*

**(84) Designated States (regional):** ARIPO patent (GH, GM,  
KE, LS, MW, MZ, SD, SI, SZ, TZ, UG, ZM, ZW),  
Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM),  
European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR,  
GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OAPI patent

*For two-letter codes and other abbreviations, refer to the "Guidance  
Notes on Codes and Abbreviations" appearing at the beginning  
of each regular issue of the PCT Gazette.*

WO 02/068992

PCT/US02/05764

## ULTRASOUND PROBE WITH INTEGRATED ELECTRONICS

## CROSS REFERENCES TO RELATED APPLICATIONS

This application is a continuation-in-part of Application No. 09/822,764 filed March 30, 2001, which is a continuation-in-part of Application No. 09/791,491 filed February 22, 2001, which is a continuation-in-part of International Application No. PCT/US00/17236 filed on June 22, 2000 which is a continuation-in-part of U.S. Application No. 09/449,780 filed on November 26, 1999 and claims the benefit of U.S. Provisional Application No. 60/140,430; filed on June 22, 1999, the entire contents of the above applications being incorporated herein by reference in their entirety.

## BACKGROUND OF THE INVENTION

Conventional ultrasound imaging systems typically include a hand-held probe coupled by cables to a large rack-mounted console processing and display unit. The probe typically includes an array of ultrasonic transducers which transmit ultrasonic energy into a region being examined and receive reflected ultrasonic energy returning from the region. The transducers convert the received ultrasonic energy into low-level electrical signals which are transferred over the cable to the processing unit. The processing unit applies appropriate beam forming techniques to combine the signals from the transducers to generate an image of the region of interest.

Typical conventional ultrasound systems include a transducer array each transducer being associated with its own processing circuitry located in the console processing unit. The processing circuitry typically includes driver circuits which, in the transmit mode, send precisely timed drive pulses to the transducer to initiate transmission of the ultrasonic signal. These transmit timing pulses are forwarded from the console processing unit along the cable to the scan head. In the receive mode, beamforming circuits of the processing circuitry introduce the appropriate delay into each low-level

WO 02/068992

PCT/US02/05764

-2-

electrical signal from the transducers to dynamically focus the signals such that an accurate image can subsequently be generated.

#### SUMMARY OF THE INVENTION

In accordance with a preferred embodiment of the invention, provides  
5 for further improvements in portable ultrasound medical imaging systems developed for use with personal computers. In one embodiment the control circuitry and beamforming circuitry are localized in a portable assembly. Such an integrated package simplifies the cable requirements of the assembly, without adding significant weight.

10 Traditional ultrasonic imaging systems have been dedicated systems having specialized hardware for processing the large amounts of data generated by ultrasonic transducers providing input to such systems. These imaging systems tend to be unwieldy, expensive, and difficult to upgrade. Further, since dedicated systems have specialized components, it is difficult  
15 to employ the gathered ultrasound data in other contexts, such as by downloading to another application for processing and/or operations which are unavailable on the native dedicated system. Accordingly, it would be beneficial to provide an ultrasonic imaging system operable on a standard, commercially available, user computing device without specific hardware  
20 modifications, and adapted to interface with an external application without modification to the ultrasonic imaging system. In this manner, a user may gather ultrasonic data on a standard user computing device such as a PC, and employ the data so gathered via an independent external application without requiring a custom system, expensive hardware modifications, or system  
25 rebuilds.

A system and method for gathering ultrasonic data on a standard user computing device and employing the data via an integrated interface program allows such ultrasonic data to be invoked by a variety of external applications having access to the integrated interface program via a standard,  
30 predetermined platform such as visual basic or c++.

-3-

The system provides external application integration in an ultrasonic imaging system by defining an ultrasonic application server for performing ultrasonic operations. An integrated interface program with a plurality of entry points into the ultrasonic application server is defined. The entry points  
5 are operable to access each of the ultrasonic operations. An external application sends a command indicative of at least one of the ultrasonic operations. The command is transmitted via the integrated interface program to the ultrasonic application server. Concurrently, at periodic intervals, raw ultrasonic data indicative of ultrasonic image information is received by the  
10 ultrasonic application server over a predetermined communication interface. A result corresponding to the command is computed by the ultrasonic application server, and transmitted to the external application by the integrated interface program.

An embodiment of the invention includes a probe having a plurality  
15 of circuit boards or circuit panels that are mounted within a generally rectangular cavity within a hand-held housing. The circuit panels each have one or more integrated circuits and are mounted in planes that are parallel to one another. These integrated circuits can be fabricated using a standard CMOS process that will support voltage levels between 3.3V and 200V.

A particular embodiment of the invention utilizes two or three circuit  
20 boards or panels, a center panel having a center system controller and a communication link to an external processor. The center panel can be mounted between a pair of surrounding panels, each including a memory and a beamforming circuit. The system accommodates the use of different probe  
25 elements and can employ a variable power supply that is adjusted to different levels for different probes. Also, it is desirable to use a variable clock generator so that different frequencies can be selected for different probes.

Another preferred embodiment of the invention provides a small  
30 probe that is connected by a first cable to an interface housing. The interface housing can contain the beamformer device and associated circuits and is a small light weight unit that can be held in one hand by the user while the other hand manipulates the probe. The probe can be any of several

WO 02/068992

PCT/US02/05764

-4-

conventional probes that can be interchangeably connected by cable to the interface housing. Alternatively, the interface housing can be worn on the body of the user with a strap, on the forearm or the waist with a belt, for example, or in a pocket of the user. A preferred embodiment using such an interface can include two or three circuit boards as described in greater detail herein. The interface housing is connected to a personnel computer by standard FireWire or serial bus connection.

In another preferred embodiment, the probe incorporating the beamformer, or the probe with the interface housing can be connected to a wearable personal computer. In this embodiment, the computer performing scan conversion, post signal processing or color doppler processing is located in a housing worn by the user, such as on the forearm, on the waist or in a pocket. A power supply board can be inserted into the probe, into the interface housing or in another external pod and can include a DC-DC converter. The display system can also include a head mounted display. A hand-held controller can be connected to the computer or interface by wire or wireless connection.

A preferred embodiment of the invention can utilize certain safety features including circuits that check the power supply voltage level, that test every channel of the beamformer and assists in setting gain levels, that counts pulses per second and automatically shuts off the system to prevent over-radiating of the patient.

Another preferred embodiment of the invention employs the use of dedicated controls that the user can employ to perform specific tasks during a patient study. These controls are readily accessible and intuitive in use. These controls provide for freezing or unfreezing of the image on the display, for recording an image in electronic memory, to measure distances in two dimensions using a marker or caliper and a "set" function fix two markers or calipers on screen, a track ball, touchpad or other manually manipulated element to control the marker, a time gain compensation control, such as 8 slide pots, to correct for sound attenuation in the body, scale or depth control to provide a zoom feature and for selection of focal zones.

The system can be employed with a number of probe system and imaging methods. These include the generation of color Doppler, power Doppler and spectral density studies. These studies can be aided by the use of contrast agents that are introduced into the body during a study to enhance the response to ultrasound signals. Such agents can also include medications that are acoustically released into the body when they are activated by specific acoustic signals generated by the probe transduce array.

In accordance with another aspect of the present invention, a system for ultrasonic imaging including a probe and a computing device. The probe has a transducer array, and a control circuitry and a digital communication control circuit. The control circuitry includes a transmit/receive module, beamforming module and a system controller. A computing device connects to the digital communication control circuit of the probe with a communication interface. The computer processes display data.

The communication interface between the probe and the computing device is a wireless interface in several embodiments. In an embodiment, the wireless is a RF interface. In another embodiment, the wireless interface is an infrared interface. In an alternative embodiment, the communication interface between the probe and the computing device is a wired link.

In a preferred embodiment, the beamforming module is a charge domain processor beamforming module. The control circuitry has a pre-amp/TGL module.

A supplemental display device is connected to the computing device by a second communication interface. The supplemental display device is a computing device in several embodiments. At least one of the communication interfaces is a wireless interface.

In an embodiment, the communication between the probe and the computing device is a wireless interface. The second communication interface between the supplemental display device and the computing device is wireless. In an embodiment, the second communication interface includes a hub to connect a plurality of secondary supplemental devices.

WO 02/068992

PCT/US02/05764

-6-

A method of controlling an ultrasonic imaging system from a unitary operating position facilitates ultrasonic image processing by defining ultrasonic imaging operations and defining a range of values corresponding to each of the ultrasonic imaging operations. An operator then selects, via a first control, one of the ultrasonic imaging operations, and then selects, via a second control, a parameter in the range of values corresponding to the selected ultrasonic imaging operation. The ultrasonic imaging system applies the selected ultrasonic imaging operation employing the selected parameter. In this manner, the operator produces the desired ultrasonic image processing results by employing both the first control and the second control from a common operating position from one hand, thereby allowing the operator to continue scanning with a free hand while continuing to control the ultrasonic imaging system.

The ultrasonic imaging system is controlled from a control keypad accessible from one hand of the operator, or user. The other hand of the operator may therefore be employed in manipulating an ultrasonic probe attached to the ultrasonic imaging system for gathering ultrasonic data employed in the ultrasonic imaging operations. The first control allows qualitative selection of the various ultrasonic imaging operations which may be invoked using the system. The second control allows quantitative selection of parameters along a range to be employed in the ultrasonic operation. The range of parameters may be a continuum, or may be a series of discrete values along the range. The control keypad includes two keys for scrolling through the qualitative ultrasonic operations, and two keys for selecting the quantitative parameters along the corresponding range.

The ultrasonic imaging operations which may be invoked include scanning operations, to be applied to live, real time ultrasonic image gathering, and processing operations, which may be applied to live or frozen ultrasonic images. Typical scanning ultrasonic imaging operations which are known to those skilled in the art and which may be applied by the ultrasonic imaging system include size, depth, focus, gain, Time Gain Compensation

WO 02/068992

PCT/US02/05764

-7-

(TGC) and TGC lock. Typical processing ultrasonic imaging operations include view, inversion, palette, smoothing, persistence, map, and contrast.

#### BRIEF DESCRIPTION OF THE DRAWINGS

The foregoing and other objects, features and advantages of the invention will be apparent from the following more particular description of preferred embodiments of the invention, as illustrated in the accompanying drawings in which like reference characters refer to the same parts throughout the different views. The drawings are not necessarily to scale, emphasis instead being placed upon illustrating the principles of the invention.

FIG. 1 is a schematic block diagram of an integrated probe system.

FIGS. 2A-2C illustrate a particular embodiment of packaging integrated probe electronics.

FIG. 3A is a schematic block diagram of a particular embodiment of an integrated probe system.

FIGS. 3B and 3C illustrate embodiments of the transmit/receive circuit.

FIG. 3D illustrates an alternate embodiment in which the probe housing is separated from the interface housing by a cable.

FIG. 4A is a block diagram of a particular 1-dimensional time-domain beamformer.

FIG. 4B illustrates another preferred embodiment of a beamformer in accordance with the invention.

FIG. 5A is a functional block diagram of the system controller of FIG. 3.

FIG. 5B schematically illustrates a timing diagram for the control of modules in the system.

FIG. 6 shows a block diagram of an ultrasonic imaging system adapted for external application integration as defined by the present claims.

FIG. 7A shows an integrated interface program operable for use with a local external application.

WO 02/068992

PCT/US02/05764

-8-

FIG. 7B shows an integrated interface program operable for use with a remote external application.

FIG. 8 shows a flowchart of external application integration as defined herein.

5 FIG. 9 shows a graphical user interface (GUI) for use with the ultrasonic imaging system as defined herein.

FIG. 10 is a preferred embodiment of a portable ultrasound system in accordance with the invention.

10 FIG. 11 illustrates a wearable or body mounted ultrasound system in accordance with the invention.

FIG. 12 illustrates an interface system using a standard communication link to a personal computer.

FIG. 13 shows the top-level screen of a graphical user interface (GUI) for controlling the ultrasonic imaging system.

15 FIG. 14 shows a unitary control keypad for use in conjunction with the GUI of FIGS. 15A-15B.

FIG. 15A shows a graphical user interface (GUI) for controlling the scanning operations of the ultrasonic imaging system.

20 FIG. 15B shows a graphical user interface (GUI) for controlling the processing operations of the ultrasonic imaging system; and

FIG. 16 shows a state diagram corresponding to the GUI of FIGS. 15A-15B.

FIG. 17A is a block diagram illustrating an ultrasound imaging system with wired and wireless communication.

25 FIG. 17B is a block diagram illustrating an ultrasound imaging system with wireless and wired communication.

FIG. 17C is a block diagram illustrating an ultrasound imaging system with wireless communication.

30 FIG. 18 is a block diagram illustrating an ultrasound imaging system with a remote or secondary controller/viewer and wireless communication.

FIG. 19 is a block diagram illustrating an ultrasound imaging system with wired and wireless network communication capability.

## DETAILED DESCRIPTION OF THE INVENTION

The claims should not be read as limited to the described order or elements unless stated to that effect. Therefore, all embodiments that come within the scope and spirit of the following claims and equivalents thereto are claimed as the invention.

FIG. 1 is a schematic block diagram of an integrated probe system. Illustrated are a target object 1, a front-end probe 3, and a host computer 5, and a supplemental display/recording device 9. The front-end probe 3 integrates a transducer array 10 and control circuitry into a single hand-held housing. The control circuitry includes a transmit/receive module 12, a pre-amp/TGC module 14, a charge domain processor (CDP) beamforming module 16, and a system controller 18. Memory 15 stores program instructions and data. The CDP beamformer integrated circuit 16 includes a computational capacity that can be used to calculate the delay coefficients used in each channel. The probe 3 interfaces with the host computer 5 over a communications link 40, which can follow a standard high-speed communications protocol, such as the FireWire (IEEE P1394 Standards Serial Interface) or fast (e.g., 200 Mbits/second or faster) Universal Serial Bus (USB 2.0) protocol. The standard communication link to the personal computer operates at least at 100Mbits/second or higher, preferably at 200 Mbits/second, 400 Mbits/second or higher. Alternatively, the link 40 can be a wireless connection such as an infrared (IR) link. The probe 3 thus includes a communications chipset 20.

The components in the portable ultrasound system require a continuous source of data for correct operation. For instance, the beamformer 16 requires steering data, the transmit circuitry 12 requires data to instruct it where to focus the next pulse and when to fire, and the TGC 14 needs to know what gain level is appropriate at the given time. Additionally, further information may be required synchronous to the scanning operation to control how the beamformed data is sent back to the host. For instance, a DATAVALID signal can be helpful to reduce the amount of data that the

WO 02/068992

PCT/US02/05764

-10-

host 5 actually has to process. Along with data, the various parts of the ultrasound system relies on common synchronization for the system to work in harmony. For example, the transmitter must be fired at an exact time with respect to when the beamformer is looking at a particular position.

5       Engineering goals of the ultrasonic probe include small size, thermal management, low-power consumption, and the capability and flexibility to allow efficient high resolution imaging as well as calibration and experimentation. The small size and low-power operation implies dense storage. The capability and flexibility entails the ability to use irregular  
10 firing sequences, concurrent reprogramming and use for seamless adaptive beamforming modes, as well as full flexibility to perform debugging and complete-set imaging. Ergonomic, economic portable design also requires a cost-effective, non-encumbering connection between the scan head 3 and the PC host 5. A general description of the probe system can be found in  
15 International Application PCT/US96/11166, filed on June 28, 1996, now U.S. Patent No. 5,964,709 issued on October 12, 1999, which is a continuation-in-part application of U.S. Serial No. 08/599,816 filed on February 12, 1996, which is a continuation-in-part application of U.S. Serial Nos. 08/496,804 and 08/496,805 both filed on June 29, 1995, now U.S.  
20 Patent Nos. 5,590,658 and 5,839,442, and further embodiments are described in U.S. Application No. 09/364,699 filed July 30, 1999 which corresponds to International Application No. PCT/US98/02291 filed on February 3, 1998, and in U.S. Application No. 09/447,144 filed on November 23, 1999 which corresponds to International Application No. PCT/US97/24291 filed on  
25 December 23, 1997 the above patents and applications being incorporated herein by reference in their entirety.

Additional factors of interest include ease, speed, and low-cost of design and manufacturing. These factors motivate the use of a Field Programmable Gate Array (FPGA) architecture. Additionally, they involve  
30 the use of a design that can be extended easily to diverse applications.

FIGS. 2A-2C illustrate a particular embodiment of integrated probe electronics. FIG. 2A is a perspective view showing a transducer array

WO 02/068992

PCT/US02/05764

-11-

housing 32, an upper circuit board 100A, a lower circuit board 100B, and a central circuit board 200. Also shown is a lower Molex connector 150B carrying data and signal lines between a central circuit board 200 and the lower circuit board 100B. The transducer array housing 32 can be a  
5 commercially available unit having a pair of flexible cable connectors 120A, 120B (See FIG. 2C) connected to the upper board 100A and lower board 100B, respectively, with strain relief. FIG. 2B is a back-end view of the probe, which also shows an upper Molex connector 150A. FIG. 2C is a side-view of the probe. Using 8 mm high Molex connectors 150A, 150B, the  
10 entire stack has a thickness of approximately 30mm or less, with this particular embodiment being about 21 mm.

Small size is achieved through the use of modern fabrication and packaging techniques. For example, by exploiting modern semiconductor fabrication techniques, numerous circuit functions can be integrated onto  
15 single chips. Furthermore, the chips can be mounted using space-saving packaging, such as chip on-board technology. As technology improves, it is expected that the size of the electronic components will decrease further.

More functionality can be included within the hand-held probe such as a wireless IEEE1394 connection to the personal computer. A display can  
20 be mounted directly on the hand-held probe, for example, to provide a more usable and user-friendly instrument.

FIG. 3A is a schematic block diagram of a particular embodiment of an integrated probe system. The host computer 5 can be a commercially available personal computer having a microprocessor CPU 52 and a  
25 communications chipset 54. A communications cable 40 is connected through a communications port 56 to the communications chipset 54.

The front-end probe 3' includes a transducer head 32, which can be an off-the-shelf commercial product, and an ergonomic hand-held housing 30. The transducer head 32 houses the transducer array 10. The housing 30  
30 provides a thermally and electrically insulated molded plastic handle that houses the beamforming and control circuitry.

The beamforming circuitry, as shown, can be embodied in a pair of analog circuit boards 100A, 100B. Each analog circuit board 100A, 100B includes a respective transmit/receive chip 112A, 112B; a preamp/TGC chip 114A, 114B; a beamformer chip 116A, 116B; all of which are interconnected with a pair of the memory chips 115A-1, 115B-1, 115A-2, 115B-2 via an operational bus 159A, 159B. In a particular embodiment of the invention, the memory chips are Video Random Access Memory (VRAM) chips and the operational bus is 32 bits wide. Furthermore, preamp/TGC chips 114 and beamformer chips 116 operate on 32 channels simultaneously. The transmit/receive chips 112 include a 64 channel driver and a 64-to-32 demultiplexer.

FIG. 4A is a block diagram of a particular 1-dimensional time-domain beamformer. The beamformer 600 features 32-channel programmable apodized delay lines. In addition, the beamformer 600 can include an on-chip output bandpass filtering and analog-to-digital conversion.

As illustrated in FIG. 4A, the beamformer 600 includes a plurality of single channel beamforming processors 620 subscript I, ..., 620 subscript J. imaging signals are represented by solid leader lines, digital data is represented by dashed leader lines, and clock and control signals are illustrated by alternating dot and dash leader lines. A timing controller 610 and memory 615 interface with the single channel beamforming processors 620. Each single channel beamforming processor includes clock circuitry 623, memory and control circuitry 625, a programmable delay unit with sampling circuitry 621, in a multiplier circuit 627.

Each programmable delay unit 621 receives an imaging signal echo E from a respective transducer element. The outputs from the single channel beamforming processors 620 are added in a summer 630. An FIR filter 640 processes the resulting imaging signal, which is digitized by the analog-to-digital (A/D) converter 650. In a particular embodiment of the invention, both the FIR filter 640 and the A/D converter 650 are fabricated on chip with the beamforming processors 620.

-13-

The choice of a Field Programmable Gate Array (FPGA) implementation as well as extensibility for ease of modification, points to the use of VRAMs for the memory modules. VRAM is a standard Dynamic RAM (DRAM) with an additional higher-speed serial access port. While DRAM has two basic operations e.g. read and write memory location, VRAM adds a third operation: transfer block to serial readout register. This transfers a block (typically 128 or 256 words) of data to the serial readout register which can then be clocked out at a constant rate without further tying up the DRAM core. Thus refresh, random access data read/write, and sequential readout can operate concurrently.

In the probe 3', dual-ported operation is beneficial so the data loading performed by the host 5 can be decoupled from data sent to memory modules. A modular architecture which allows additional VRAMs to be added in order to obtain additional bandwidth is useful, particularly when the exact data rate requirements may change. Using wide memories, the data does not have to be buffered before going to the various destination modules in the system. A particular embodiment uses five 256Kword by 16 bit VRAMs which yields a total of 80 output lines. If fewer output lines are required, fewer VRAMs can be used. If more output lines are required, only very minor modifications to the controller have to be made.

The downside is that VRAM is lower density than other varieties of DRAM. Currently only 512Kbyte VRAM chips are available. Synchronous DRAM (SDRAM) is 2Mbyte/chip, but expects buffering of all data from the memory to the various destination modules because it is not continuous. The use of SDRAM implies that the modules accept data bursts instead of continuous data. Additionally, more buffering of host data can be used or else concurrent readout and loading may not be possible. Using a multiple data rate feature in the controller can reduce the storage requirements making VRAM a first embodiment. However, a further preferred embodiment uses SDRAM to provide further improvements in the speed and capacity of the system.

The control circuitry, as shown in FIG. 3A, is embodied in a digital circuit board 200. The digital circuit board 200 includes a FireWire chipset 220, a system control chip 218 to control the scan head, and a memory chip 215. In a particular embodiment of the invention, the memory chip 215 is a VRAM chip and the system control chip 218 is interconnected to the various memory chips 115, 215 over a control bus 155, which in this particular application is 16 bits wide.

As illustrated, the system control chip 218 provides scan head control signals to be transmit/receive chips 112A, 112B over respective signal lines 152A, 152B. The transmit/receive chips 112A, 112B energize the transducer array 10 over transmit lines 124A, 124B. Received energy from the transducer array 10 is provided to the transmit/receive chips 112A, 112B over receive lines 122A, 122B. The received signals are provided to the pre-amp/TGC chips 114A, 114B. After being amplified, the signals are provided to the beamformer chips 116A, 116B. Control signals are exchanged between the beamformer and the system controller over signal lines 154A, 154B to adjust the scan beam.

The five VRAM chips 115A-1, 115A-2, 115B-1, 115B-2, 215 serve to supply the real-time control data needed by the various operating modules. The term "operating modules" refers to the different parts of the system that require control data - namely the beamformers 116A, 116B, transmit/receive chips 112A, 112B, and preamp/TGC chips 114A, 114B. The system controller 218 maintains proper clocking and operation of the VRAM to assure continuous data output. Additionally, it generates clocks and control signals for the various operating modules of the system so that they know when the data present at the DRAM serial port output is for them. Finally, it also interfaces with the host (PC) 5 via a PC communications protocol (e.g., FireWire or high speed bus) to allow the host 5 to write data into the VRAM.

Some of the VRAMs are shared by multiple modules. The 64-bit output of four VRAMs 115A-1, 115A-2, 115B-1, 115B-2 is used by both the transmit module as well as the beamformer. This is not a problem, because typically only one requires data at any given time. Additionally, the transmit

module chip uses relatively less data and thus it is wasteful to have to dedicate entire VRAMs for transmit operations. In order to allow the VRAM data to be shared by multiple modules, codes are embedded in the VRAM data that the controller deciphers and asserts the appropriate *MODCLOCK* line.

5 The fifth VRAM 215 is used to generate data that is not shared by multiple modules. For example, it is convenient to put the control for the TGC here because that data is required concurrently with beamformer data. It can also be useful to have one dedicated control bit which indicates when valid data is available from the beamformer and another bit indicating frame boundaries. Thus, because the location of the data in the VRAM corresponds to the position in the frame scanning sequence, additional bits are synchronized with the operation of the system. CCD clock enable signals can also be generated to gate the CCD clock to conserve power. Lastly, the VRAM can be used to generate test data for a D/A converter to test the analog circuitry with known waveforms.

10 As the system is reduced in size, the number of VRAMs may be reduced. In a SDRAM system clocked twice as fast, the four shared VRAM chips may be merged into two SDRAM chips in a 128 line system, for example.

The data sent to the beamformer and transmit modules are bit-serial within a channel, with all channels being available in parallel. For the transmit module, two transmit channels share each bit line with alternating clocks strobing in data for the two channels. All per channel transmit module coefficients (such as start time) are presented bit-serially.

25 The data in the VRAM is organized into runs. A run consists of a one word header, which is interpreted by the VRAM controller, followed by zero or more actual data words which are used by the various modules. The headers (see Table 1) specify where the data in the run is destined, how fast it should be clocked out, and how many values there are in the run. (Note that the run destination is only for the data coming out of the 4 VRAMs. The bits coming out of the controller VRAM always have the same destinations.) The

headers are also used to encode the special instructions for Jump, Pause, and End described below.

TABLE 1. VRAM Instruction Data Format (Only top VRAM matters)

Command	Bit Position															
	15	14	13	12	11	10	9	8	7	6	5	4	3	2	1	0
Data	Mod Sel (2-7)			Rate		Length										
Pause	0	0	1	Rate (not 0 1)		Pause Count										
Wait	0	0	1	0	1	0	0	0	0	0	0	0	0	0	0	1
Jump	0	0	0	0	0	0	Jump Addr / 0x100									
End	0	0	0	0	0	i	X	X	X	X	X	X	X	X	X	X

5

The data in the VRAM are read out basically sequentially but some variations are allowed to reduce the memory requirements and facilitate system operation based on several observations about how the ultrasound system operates.

10

The first observation is that the peak control data rate requirements are far higher than the average rates needed. This is because, during close zone imaging, the focus may be updated at every clock to maintain maximal sharpness. However, for deep zones approaching the far field, the focusing parameters need not vary very quickly. Thus the data maybe supplied at a lower rate. This is accomplished by the use of a 2-bit RATE field associated with each run (see Table 2). The RATE field allows the specified run to be clocked out at either the full system clock rate (which can be 8-32 MHZ), one-half, one-quarter, or one-eighth of that rate.

15

TABLE 2. Rate Field Definitions

Rate		Data Meaning	Pause Length
Bit 12	Bit 11		
0	0	New Data Every Clock	PauseCount Clock
0	1	New Data Every Other Clock	PauseCount*2 Clocks
1	0	New Data Every 4 Clocks	PauseCount* Clocks
1	1	New Data Every 8 Clocks	PauseCount*8 Clocks

-17-

The next observation is that there are often large gaps during which time data is not required. After a transmit pulse is fired into a deep zone, a relatively large amount of time can pass before its echo is received and the beamformer is activated. Thus it is advantageous to not have to waste VRAM space for work time periods. For this reason, explicit pause commands are allowed. When the system controller 218 receives a pause command, it waits the specified number of clock cycles before reading the next word in the VRAM memory. The *PAUSECOUNT* is a 11 bit number which can take on the range 1-2047. This is additionally scaled by the *RATE* field to allow pauses of up to 16376 (2047\*8) system clock cycles. Note that the *RATE* field can only take on the values 0, 2 and 3 because a pause of *RATE* 1 is interpreted as a *wait* command, described next. This is not a problem, however, because typically only *RATE* 0 is used for maximum wait accuracy (to within one clock) and *RATE* 3 is used for maximum wait time (up to 16376 clock cycles).

Because the data from the beamformer 116 has to be sent back to the host 5 over a bandwidth-constrained link, buffering and flow-control are required to prevent data loss. The buffering is achieved by a 16K by 18 FIFO while the flow control is achieved by feeding the FIFO fullness indication back to the system controller 218. In this way, if the FIFO becomes too full, the scanning stops until the FIFO has been emptied. However, the scanning should not stop arbitrarily because it is timed with the propagation of the sound waves. Thus explicit synchronization points can be inserted into the code, and at these points the controller waits until the FIFO is empty enough to proceed safely. The wait command is used to indicate these synchronization points. The wait command causes the controller to wait until the *WAITPROCEED* line is high. Currently this is connected (via the aux FPGA) to the "not half-full" indicator on the FIFO. Thus the wait commands can be placed at least every 8K data-generating cycles to assure that data overflow cannot occur. Because this is greater than one ultrasound line, it still allows multi-line interleaving to be used.

The next command is the *jump* command. This allows non-sequential traversal through the VRAM memory. This is employed so that the VRAM memory can be modified concurrently with the readout operation and also to make it easier to add and remove variable size control sequences.

5 To understand why this is useful, consider the following example: Imagine that one wants to change the data in VRAM locations 512-1023 while continuing operation of the scanning using the other locations. If the host were to just modify locations 512-1023, there is no guarantee that they will not be used exactly when they are in the middle of being modified. Thus the  
10 data would be in an indeterminate state and could lead to an erroneous sequence. However, if location 512 is first modified to be a jump to location 1024, and locations 513-1023 are then modified to their new values, and location 512 is then finally modified to its new value, this race condition cannot occur. (Assuming that it is not reading locations 513-1023 at the start  
15 of the modifications but blank regions can be left to get around this.) Additionally "subroutines" (which can only be used once per scan due to the fact that the return is coded as an absolute jump) can be used to allow easy change of the scan sequence.

A jump always takes 128 cycles to execute because the system  
20 controller has to load this new start address into the VRAMs and transfer the new row of data to the serial shift register. This typically takes only about 25 cycles, but because other parts of the system controller may have access to the VRAM (such as the refresh or host controller), a safe upper bound is used to maintain a fixed delay.

25 The last command is the *end* command. This is used at the end of the sequence for a frame to tell the system controller that the frame has completed. The controller then stops fetching instructions until it is restarted (from location 0) by host if it is in single-frame mode. If it is in continuous mode then it will start immediately on the next frame. (After 128 cycles  
30 required for the implied jump 0).

FIG. 5A is a functional block diagram of the architecture of the system controller of FIG 3A. The system controller 218 has four basic parts:

a readout controller 282, a host controller 284, the refresh controller 286, and the Arbiter 288. The first three support the three basic operations on the VRAM: reading out data, writing in of data at host's request, and refreshing the DRAM core. The arbiter 288 is responsible for merging the requests of the first three sections into one connection to the VRAM's DRAM core. Only one of the first three sections can have control at a given time, so the explicitly request control and wait until this request is acknowledged by the arbiter 288. They also must tell the arbiter 288 when they are still using the DRAM so that the arbiter knows not to grant it to one of the other sections. This is done via the *INUSE* lines.

Additionally the arbiter 288 sends the host controller 284 a *RELREQ* or *relinquish request* signal to ask the host controller 284 to give up ownership of the DRAM core because some other section wants it. Note that only the host 284 controller needs to be asked to relinquish the bus because the readout controller 284 and refresh controller 286 both only use the DRAM core for fixed short intervals. The host controller 284, however, can hold on to the DRAM as long as there is data coming over the FireWire to be written into the DRAM, so it needs to be told when to temporarily stop transferring data.

Note that the serial section of the VRAMs is not multiplexed -it is always controlled by the readout controller 282. The VRAM serial data also only goes to the readout controller 282.

The readout controller 282 controls the sequencing of the data out the VRAMs' serial access ports. This involves parsing the data headers to determine what locations should be read, clocking the VRAM Serial Clock at the correct time, driving the module control lines, and also arranging for the proper data from the VRAM's DRAM core to be transferred into the serial access memory.

The host controller 284 is the part of the VRAM Controller that interfaces to the host 5 via FireWire to allow the host to write into the VRAM. When the host wants to write into the VRAM, it sends asynchronous packets specifying which VRAM and which addresses to

modify as well as the new data to write. The host controller 284 then asks the arbiter 288 for access to the VRAM. When the DRAM core is not in use by either the readout 282 or refresh 286 controller, the arbiter 288 grants control to the host controller 284. The host controller 284 then takes care of address and control signal generation. When the whole packet has been decoded, the host controller 284 releases its request line giving up the DRAM control, allowing the other two sections to use it.

The refresh controller 286 is responsible for periodically generating refresh cycles to keep the DRAM core of the VRAM from losing its data. The refresh controller 286 has its own counter to keep track of when it needs to request a refresh. Once it gains access to the VRAMs via the arbiter 288, it generates one refresh cycle for each of the VRAMs sequentially. This reduces the amount of spikes on the DRAM power supply lines as compared to refreshing all 5 VRAMs in parallel.

The *REFRATE* inputs control how many system clock cycles occur between refresh cycles. (See Table 3.) This is compensate for different system clock rates. Additionally, refresh may be disabled for debugging purposes.

TABLE 3. Refresh Rate Definitions

<i>RefRate1</i>	<i>RefRate0</i>	System clock cycles between refresh cycles	Minimum System Clock to achieve 16 $\mu$ s refresh rate
0	0	128	8 MHZ
0	1	256	16 MHZ
1	0	512	32 MHZ
1	1	No Refresh	$\infty$

The arbiter controls 288 the access to the VRAM by the Readout, Host, and Refresh Controller 282, 284, 286 sections. Only one section may have access to the DRAM port of the VRAM at any given time. The arbiter 288 does not reassign control of the VRAM to another section until the section with control relinquishes it by de-asserting its *IN\_USE* line. The sections are prioritized with the Readout Controller 282 getting the highest priority and the host controller 284 getting the lowest priority. The reasoning

is that if the readout controller 282 needs access to the VRAM, but does not get it, then the system may break down as the serial output data will be incorrect. The refresh controller 286 can tolerate occasional delay, although it should not happen much. Finally, the host controller 284 can potentially  
5 tolerate very long delays because the host can be kept waiting without too many consequences except that the writing of the VRAM may take longer.

A highly capable, yet cost-effective and physically non-encumbering connection between the scan head and host computer is possible using the FireWire standard (also known as IEEE 1394). The FireWire standard is  
10 used for multimedia equipment and allows 100-200Mbps and preferably in the range of 400-800Mbps operation over an inexpensive 6 wire cable. Power is also provided on two of the six wires so that the FireWire cable is the only necessary electrical connection to the probe head. A power source such as a battery or IEEE1394 hub can be used. The FireWire protocol  
15 provides both isochronous communication for transferring high-rate, low-latency video data as well as asynchronous, reliable communication that can be used for configuration and control of the peripherals as well as obtaining status information from them. Several chipsets are available to interface custom systems to the FireWire bus. Additionally, PCI-to-FireWire chipsets  
20 and boards are currently available to complete the other end of the head-to-host connection. CardBus-to-FireWire boards can also be used.

Although the VRAM controller directly controls the ultrasound scan head, higher level control, initialization, and data processing and display comes from a general purpose host such as a desktop PC, laptop, or palmtop  
25 computer. The display can include a touchscreen capability. The host writes the VRAM data via the VRAM Controller. This is performed both at initialization as well as whenever any parameters change (such as number or positions of zones, or types of scan head) requiring a different scanning pattern. During routine operation when data is just being continually read  
30 from the scan head with the same scanning parameters, the host need not write to the VRAM. Because the VRAM controller also tracks where in the scan pattern it is, it can perform the packetization to mark frame boundaries

in the data that goes back to the host. The control of additional functions such as power-down modes and querying of buttons or dial on the head can also be performed via the FireWire connection.

Although FireWire chipsets manage electrical and low-level protocol interface to the FireWire interface, the system controller has to manage the interface to the FireWire chipset as well as handling higher level FireWire protocol issues such as decoding asynchronous packets and keeping frames from spanning isochronous packet boundaries.

*Asynchronous* data transfer occurs at anytime and is asynchronous with respect to the image data. Asynchronous data transfers take the form of a write or read request from one node to another. The writes and reads are to a specific range of locations in the target node's address space. The address space can be 48 bits. The individual asynchronous packet lengths are limited to 1024 bytes for 200Mbps operation. Both reads and writes are supported by the system controller. Asynchronous writes are used to allow the host to modify the VRAM data as well as a control word in the controller which can alter the operation mode. Asynchronous reads are used to query a configuration ROM (in the system controller FPGA) and can also be used to query external registers or I/O such as a "pause" button. The configuration ROMs contain a querible "unique ID" which can be used to differentiate the probe heads as well as allow node-lockings of certain software features based on a key.

Using isochronous transfers, a node reserves a specified amount of bandwidth, and it gets guaranteed low-overhead bursts of link access every 1/8000 second. All image data from the head to the host is sent via isochronous packets. The FireWire protocol allows for some packet-level synchronization and additional synchronization is built into the system controller.

The asynchronous write request packets are sent from the host to the probehead in order to:

- a) Configure the Link Layer controller chip (TI GPLynx or TI GP2 Lynx)

- b) Control the system controller FPGA
- c) Write sequencing data into the VRAM

Both the "Asynchronous Write Request with Block Payload" or the "Asynchronous Write Request with Quadlet Payload" forms can be used.

- 5 The later simply restricts the payload to one quadlet (4 bytes). The formats of the two packets are shown in Table 4 and Table 5. Note that these are how the packets are passed on by the TI LINK controller chip. The difference between this and the format over the wire is that the CRCs are stripped and the speed code (*spd*) and acknowledgment code (*ackSent*) are
- 10 appended to the end. The Adaptec API and device driver take care of assembling the packets.

Table 4. Asynchronous Write Request with Quadlet Payload as Delivered by TI LINK chip

1	destinationOffsetHi																														
2																															
3	Data 1								Data 2								Data 3														
4	spd																ackSent														
Bit (bit 0 is MSB)																															
Word	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31				

15 Table 5. Asynchronous Write Request with Block Payload as Delivered by TI LINK chip

Bit (bit 0 is MSB)																																
Word	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31					
0	tLabel																rt				tCode=1				priority							
1	destinationOffsetHi																															
2																																
3	extendedTcode																															
4	Data 1								Data 2								Data 3															
5	Data 5								Data 6								Data 7															
6	...																															
3+N/4	Data N-3								Data N-2								Data N-1															
4	spd																ackSent															

The *destinationID* field holds the node ED of the destination which is the probe head FireWire controller. The physical layer chip can use this to determine if the packet is for it. The system controller can ignore this

field. The *tLabel* field is used to match requests and responses. For write requests, this does not matter and can be ignored. The *rt* is the retry code used at link and/or phy level. It is not used by the system controller. The *tCode* field is the transaction code which determines what type of packet it is. In particular 0 is for quadlet write requests and 1 is for block write requests. The system controller parses this field to determine what type of packet it is. Currently only *tCode* values of 0 and 1 are recognized. The *priority* field is used by the PHY chip only and is ignored by the system controller. It is used in, i.e. in selecting which unit on the interface is to receive a particular packet of data.

Next, the *destinationOffsetHi* and *destinationOffsetLo* fields form the 48 bit destination start address. This indicates within the node what the data should be used for. The system controller used the *destinationOffsetHi* to determine the function as shown in Table 6. Note that only the 3 least significant bits of the *destinationOffsetHi* field are currently examined. The *spd* field indicates the speed at which the data was sent while the *ackSent* field is used to indicate status by saying how the LINK chip acknowledged the packet.

TABLE 6. destinationOffsetHi values

destinationOffsetHi	Meaning
0	Write VRAM 0
1	Write VRAM 1
2	Write VRAM 2
3	Write VRAM 3
4	Write VRAM 4
5	Write ISO packet Length Register
6	Write System Controller Mode Word
7	Wrote to LINK chip

As can be seen, *destinationOffsetHi* values of 0-4 correspond to writing the VRAMs. In this case the *destinationOffsetLow* is set to the byte address to start writing. This is twice the standard VRAM address which is typically formed in 16-bit words. Note also that the start address (*destinationOffsetLow*) and the length (*dataLength*) can both be multiples of

4 such that all operations are quadlet aligned. The payload data is little  
 endian and thus need not be converted if written by an Intel PC host. The  
 length (*dataLength*) must additionally be between 4 and 128 bytes due to the  
 size of the GPLynx FIFO. The total FIFO size is 200 bytes, but 72 bytes are  
 5 dedicated to the asynchronous transmit FIFO required for read responses.

A *destinationOffsetHi* value of 5 signifies that the system controller  
 ISO Packet Length register is to be written. The ISO Packet Length has to be  
 set in the controller to allow it to correctly format the ISO packets back to the  
 host via FireWire. An explicit counter in the system controller is used due to  
 10 the fact that the TI GPLynx chip does not assert the end-of-packet indication  
 until one word too late. Note that the ISO Packet length also has to be set in  
 the LINK chip. The value written is the number of 16-bit words in the ISO  
 Packet length which also has to be set in the LINK chip. The value written is  
 the number of 16-bit words in the ISO packet (i.e. bytes/2) and it is written in  
 15 little endian order because it is only interpreted by system controller and not  
 the LINK chip.

Specifying a *destinationOffsetHi* value of 6 signifies that the system  
 controller mode word is to be modified. Currently only the least significant  
 16 bits are used out of each quadlet and all quadlets go to the same place so  
 20 writing multiple values just causes the system controller mode word to be  
 rewritten. Please note that the payload data is again little endian. (Putting  
 these two facts together yields that the first two out of every four bytes are  
 used and the second two are ignored.) The definition of the system controller  
 Mode Word is given in Table 7.

25 Table 7. System Controller Mode Word

Bit (bit 31 is MSB)									
31-36	15-8	7	6	5	4	3	2	1	0
unused	BOF Word	unused	unused	Abort Frame	Single Frame	Run	Extra 2	Extra 1	Data Loop- back

The BOF *Word* field is used to set the value that the system controller  
 will put in the high byte of the first word of an isochronous packet to indicate  
 the beginning of frame. The BOF word field can be set to some value that is

not likely to occur in typical data. This not crucial, however, because choosing a BOF word that occurs in the data will make it more likely to miss incorrect frame synchronization but will never cause false alarms where it thinks it is mis-synchronized but is really correctly synchronized. The initial value upon reset is 80 hex.

The *AbortFrame*, *SingleFrame*, and *Run* bits are used to control the system operation. Their use is shown in Table 8. The data FIFO is never allowed to fully empty so an entire frame can not be read out until part of the next one is the queue.

10 TABLE 8. Use of AbortFrame, SingleFrame, and Run bits in System Controller Mode Word

Abort Frame	Single Frame	Run	Meaning
1	0	0	Abort any current frame and wait
0	1	0	Start a single new frame
0	0	1	Keep scanning new frames
0	0	0	Let any current frame complete

The *DataLoopback* bit is used to control whether the data that is read back from the host comes from A/D or from one of the VRAMs. (Currently this is VRAM 1.) This second option can used for test purposes to test the digital data generation and collection without testing the beamformer and A/D conversion. A 0 in the *DataLoopback* bit indicates normal operation of reading from A/D while a 1 means that it should get data from the VRAM.

The *Extra1* and *Extra2* bits are available for general use. They are latched by the system controller and currently brought out on pins called *EXTRACLOCK0* and *EXTRACLOCK1* but can be used for any purpose.

Finally setting *destinationOffsetHi* to 7 indicates that the data in the asynchronous packet be written back to the FireWire Link chip. This allows any of the TI TSB12LV31's (or 32's) registers to be modified by the host. This can be used to configure and enable the Isochronous data transmit. The *destinationOffsetLow* specifies the first register to write. Because the registers are all 4-bytes in size and must be written in their entirety, *destinationOffsetLow* and *dataLength* must both be multiples of 4. Multiple consecutive registers can be written with a single packet. Note that the data

is big-endian because the TSB12LV31 is designed as big-endian. This byte-swapping must be performed by the Intel PC host.

Read request packets are used to asynchronously read data from the probehead. This currently only consists of configuration ROM data (see below) but can be easily used for other types of data such as status information or button indications.

The Adaptec device drivers send Asynchronous Read Requests in response to explicit application requests as well as to interrogate the node's FireWire configuration ROM in response to a SendPAPICCommand of P\_GET\_DEV\_INFO or after a bus reset or when an application tries to obtain a handle to a node.

Asynchronous read requests can either be of the quadlet or block variety as with the asynchronous write requests. The formats are shown in Table 9 and Table 10. They are similar to the write request formats.

TABLE 9. Asynchronous Read Request with Quadlet Payload as Delivered by TI LINK chip

Word	Bit (bit 0 is MSB)																															
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31					
0	tLabel																rt		tCode=4				priority									
1	destinationOffsetHi																															
2																																
4	spd																ackSent															

TABLE 10. Asynchronous Read Request with Quadlet Payload as Delivered by TI LINK chip

Word	Bit (bit 0 is MSB)																															
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31					
0	tLabel																rt		tCode=5				priority									
1	destinationOffsetHi																															
2																																
3	extendedTcode																															
4	spd																ackSent															

As with the asynchronous write packets, the destinationOffsetHi and destinationOffsetLow determine what is being requested. The high addresses are defined for use as Control and Status Registers and the configuration

ROM while the lower address are for more general purpose use. In

particular, the FireWire configuration ROM starts at *destinationOffsetHi=0xffff*, and *destinationOffsetLow=0xf0000400*, for example.

When the system controller receives a Quadlet or Block Read

- 5 Request packet from the TI LINK chip's General Receive FIFO, it formulates a Quadlet or Block Read Response packet and places it in the LINK chip's Asynchronous Transmit FIFO. The format of these packets (as placed in the Asynchronous Transmit FIFO) is shown in Table 11 and Table 12.

10 TABLE 11. Asynchronous Read Response with Quadlet Payload as Expected by TI LINK chip

Word	Bit (bit 0 is MSB)																															
0	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	spd	tLabel	rt	tCode=6	priority
1d																rCode	reserved = 0															
2																																
3	Data 1										Data 2										Data 3											

TABLE 12. Asynchronous Read Response with Block Payload as Expected by TI LINK chip

Word	Bit (bit 0 is MSB)																															
0	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31	spd	tLabel	rt	tCode=7	priority
1																rCode	reserved = 0															
2																																
3	extendedTcode																															
4	Data 1										Data 2										Data 3											
5	Data 5										Data 6										Data 7											
...	...																															
3+N/4	Data N-3										Data N-2										Data N-1											

The *spd*, *tLabel*, *rt*, and *priority* values are copied from the request packet. The *destinationID* is taken from the *sourceID* of the request packet. Note that all packet CRCs are generated by the TI LINK chip and are thus note included the data that the system controller must generate. (The ROM

- 15 CRCs do have to be computed explicitly off-line.)

The *rCode* field is used to indicate the status of the reply. In particular, 0 means *resp\_complete* indicating all is well. A value of 6 means *resp\_type\_error* indicating that some field of the packet was invalid or unsupported. In this case, if the request was a block request then the

WO 02/068992

PCT/US02/05764

-29-

*dataLength* of the response packet must be 0 and no data should be included.

A *resp\_type\_error* is returned if the *dataLength* or *destinationOffsetLow* of the request packet were not multiples of 4 or if the *dataLength* was not between 4 and 32 (for block packets). This is because the TI chip's

5 asynchronous transmit FIFO is configured to be 12 quadlets (for 8 payload quadlets +4 quadlet header) so that the receive FIFO can be 36 quadlets in order to allow 128 byte payload write packets. The longest request the Adaptec device drivers should request is 8 quadlets because that is the length of the configuration ROM. In any case, it is assumed that if a long transfer  
10 failed, it falls back to a smaller request.

The FireWire specification expects each FireWire node to have a configuration ROM that contains various details about the device, its requirements, and its capabilities. This ROM is to be queried via Read Request packets. There are two types of ROM implementations: a minimal  
15 ROM and a general ROM. The former has only one quadlet (4-byte) piece of data indicating a 24-bit vendor DD. The general ROM has many other fields, and many which are optional ranging from the ASCII name of the vendor and device to its power consumption and how to access its capabilities.

One of the required fields in a general ROM is a *node unique ID*.

20 This consists of the 24-bit vendor ID and a 40-bit chip ID. The 40-bit chip-ID is up to the vendor to assign such that all nodes have unique values. The node unique ID's are required to keep a consistent handle on the device if the FireWire bus is reset or reconfigured during operation. When a device is first opened, the application reads its configuration ROM and determines if it  
25 wants to work with it. If so it records its node unique ID and opens a connection to the device via that node unique ID. This is then at any given time mapped to its FireWire ID (16-bit) by the host adapter and its device driver. If the topology changes or a FireWire bus reset occurs, the node's FireWire ID can change, however the node unique ID will not. Thus, in such  
30 an event, the adapter automatically determines the new FireWire ID and continues. Thus for smooth operation, particularly with multiple heads

attached to the system, implementing node unique IDs and the configuration ROM is required.

The configuration ROM is divided into several sections. The sections of particular interest are the first word, which defines the length and CRC of the ROM, the next 4 words comprising the *Bus\_Info\_Block*, which gives some fixed 1394-specific information (such as Node Unique ID), and the last 3 words representing the *Root Directory* which is a set of key-value tagged entries. Only the two required key-value pairs are included the ROM built into the FPGA. An 8-word ROM that can be used is shown in Table 13.

10 TABLE 13. FireWire Configuration ROM built into FPGA

Word	Bit (bit 0 is MSB)																														
	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20	21	22	23	24	25	26	27	28	29	30	31				
0	crc length=0x07							rom crc value=0xfcb8																							
1	0x33 (*3)									0x39 (*9)									0x34 (*4)												
2	cyc clk acc=0xff										max rec=6						reserve=0x000														
3	chip is hi=0																														
4																															
5	Root Dir CRC=0xbc8e																														
6	module vendor_id=1234567 (0x12d687)																														
7	node capabilities=0x000000																														

15 Isochronous packets are used for the probehead-to-host communication of beamformed data. This is conceptually a stream of 16-bit numbers punctuated by frame markers. The frame markers are important to keep in sync with where in the frame the data corresponds. While some ultrasound systems use elaborate frame and line markers embedded in the data, the integrated system can use a single auxiliary bit, which is not sent as part of the data, to mark frame boundaries. Line boundaries can be derived by knowing the VRAM sequencing program.

20 While asynchronous packets can be sent at will and do not have any guarantee of bandwidth availability, isochronous packets can be used as low-overhead way to send a guaranteed rate of data. Once a peripheral reserves a specified amount of bandwidth, it gets guaranteed bursts of link access every 1/8000 second. All data from the head to the host is sent via isochronous packets. Because isochronous packets are limited to

-31-

1/8000 second, this is a frame of data. The FireWire specification describes the use of synchronization bits which can be used to tag each isochronous packet with a 4 bit SYNC code. The Adaptec FireWire-to-PCI bridge can then use the Sync field to assure proper frame alignment. However, the T1  
5 GPLynx Controller chip only supports frame-level granularity of when to send packets and not packet level so when the System Controller tells the FireWire link chip it has data, it must be prepared to send a whole frame of data. Because the FIFO is much smaller than a frame, a sage option is to reduce the effective FireWire frame size to one packet. Then a specific  
10 Beginning of Frame (BOF) code in the high byte of the first word of every ultrasound frame and force the start of ultrasound frames to occur at the beginning of FireWire frames (and packets) and do frame-level synchronization in the Ultrasound application software. For efficiency, a full ultrasound frame of data can still be read in one FireWire call (and hence one  
15 interrupt).

There are three steps in setting up for Isochronous head-to-host data transfers. These initialization steps need only be performed once per probe initialization.

The first step is to reserve isochronous bandwidth. This reservation  
20 causes a central record of the request (in the FireWire isochronous cycle manager node) to be kept to assure that the total bandwidth allocated does not exceed the total bandwidth of the link. For example, this reservation is achieved using the Adaptec API BusConfig 0 command with Cmd field set to P\_ALLOCATE\_RESOURCE. A requested payload in bytes is passed in.  
25 This can be the amount of data desired in every 1/8000 second. Setting this value too high simply wastes reserved bandwidth on the FireWire interface which is not a problem if there is only one device. Setting this value too low may constrain the head-to-host data rate. No overflows or data loss are likely to occur, the scanning may simply proceed slower. The resource allocation  
30 call will return both an isochronous channel number as well as the payload size granted. This payload size granted may be less than that requested if part of the link has already been reserved.

The next step is to set the system controller ISO packet length word to tell how long of an ISO packet to expect.

The final step is to initialize the probehead LINK chip. This is done via the writeback to LINK chip asynchronous packets described above. In particular, initializing registers 54h, 58h, and 5ch is necessary. The probehead can then be told to start sequencing and the data will flow back.

If multiple probes are connected to the system then the isochronous bandwidth reservation can take place once but at any given time, only one probe's isochronous transmission (as well as its sequencing) is enabled.

As previously described, isochronous data transfers are used to deliver the probe head data to the host. Maintaining frame synchronization is necessary. The FireWire will support sub-frame packetization of about 3000 bytes but it is up to the system controller to implement frame synchronization on top of this. Synchronization is achieved via two methods:

1. The high byte of the first word in the first packet of a frame is set to the Beginning of Frame (BOF) code. (This can be set in the system controller Mode word).
2. All frames are padded to consume a whole number of packets.

When these two are combined, they guarantee that frame synchronization will be maintained if the correct number of packets are read at a time and the resynchronization can be effected by just scanning the high-byte of the first word of each packet in the data stream.

An example packetization is shown in Table 14. This depicts 4 packets of 4 words (8 bytes) apiece showing one complete ultrasound frame and the first packet of the next frame. The ultrasound frame size is 10 words. As can be seen, the Hi byte of the first word is set to the BOF code. This can be examined to assure that proper synchronization has been maintained. The data is then split into the three packets 1-3. Because the frame ends in the middle of packet 3, the end of packet 3 is padded with the BOF code in the high word. Importantly, this means that the first word of the fourth packet will be the first word of the second frame even though the ultrasound frame size is not a multiple of the packet size.

TABLE 14. Example Packetization of Isochronous Head-to-Host Data

Packet	Word	Lo Byte	Hi Byte
1 (Frame 1)	1	Data 1 Lo	BOF
	2	Data 2 Lo	Data 2 Hi
	3	Data 3 Lo	Data 3 Hi
	4	Data 4 Lo	Data 4 Hi
2 (Frame 1)	1	Data 5 Lo	Data 5 Hi
	2	Data 6 Lo	Data 6 Hi
	3	Data 7 Lo	Data 7 Hi
	4	Data 8 Lo	Data 8 Hi
3 (Frame 1)	1	Data 9 Lo	Data 9 Hi
	2	Data 10 Lo	Data 10 Hi
	3	Data 1 Lo	BOF
	4	Data 1 Lo	BOF
4 (Frame 2)	1	Data 1 Lo	BOF
	2	Data 3 Lo	Data 2 Hi
	3	Data 3 Lo	Data 3 Hi
	4		

5

The TSB12LV31 (or 32) performs packetization of the isochronous data but informs the system controller of packet boundaries via the *ISORST* signal. The system controller then uses this to reset its internal word-to-byte multiplexer as well as packetization circuitry. If it receives a frame marker from the FIFO then stops clocking data out of the FIFO until it receive a *ISORST* pulse.

10

The module interface defines how the various modules in the system are controlled by the VRAM controller. There are two types of modules, those that receive data from the four VRAMs which are shared (two on each analog board), and those that receive data from the VRAM on the digital board, (via the VRAM controller) which is dedicated. The two types of modules use different control signals to synchronize their operation.

15

Much of the timing depends on the speed of the runs of the module (shared / dedicated VRAM usage.) FIG. 5B shows typical timing for the different module interfacing modes for a typical program sequence.

As previously stated, *VRAMDATA*, the data from the loopback VRAM, control the execution. The diagonal shaded boxes denote header data used by the VRAM controller while the shaded boxes denote module data in FIG. 5B. The data in the four other VRAMs go to the modules. The data from the first VRAM is looped back into the system controller and then used for dedicated data supply for things like the TGC, feedback control, etc.

In clocks 1-4 in FIG. 5B a run of data at a rate 1/1 destined for module 0. The header is clocked out at clock 1. The pulse of *NEWRUNCLOCK* at clock 1 lets the modules know that the next clock will be the first in a run. They thus reset their internal run-related state if necessary. The data is clocked out during clocks 2, 3, and 4. Since the data is destined for module 0, the *MODCLOCK0* is pulsed once per new data word. Module 0 should latch the data at *VRAMDATA* on the rising edge of *MODCLOCK0*.

Note that the access and hold times of the VRAM ( $T_{acc}$  and  $T_{hold}$  in FIG. 5B) must be observed carefully. Since the access time of the VRAM is 15ns-25ns depending on the speed grade the hold time can be as low as 4ns, this does not leave a lot of margin when operating at data no earlier than  $T_{clk} - T_{acc}$  before the rising edge of their module clock. (Any skew between SC and the *MODCLOCK* tightens this bound accordingly but due to the way the VRAM controller was designed to generate both signals as gated clocks from the same *MASTERCLK* the skew is minimal assuming that the loading conditions are not too dissimilar.) Given a master clock frequency of 33 MHz and the fast VRAM, this gives 15ns slack. Using the slower VRAMs gives 5ns slack.

The modules accepting data at the full rate must additionally make sure that they do not latch the data more than  $T_{hold}$  after the rising clock. This is because the same clock is used to retrieve the next words from the VRAM.

Thus in general modules should make sure to delay the data inputs at least as much as they delay the clock inputs to effectively clock at or before the rising edge of their module clock. This second constraint does not exist when 1/2, 1/4, or 1/8 rate data is used.

5 Since the first example is of 1/1 rate data, the *MODULEFASTCLOCK0* signal follows the *MODULECLOCK0* line. They will only differ when 1/2, 1/4, or 1/8 rate data is used.

Clocks 7-15 show a run of length 2 at rate 1/4 destined for Module 2. Thus new data will be clocked out of the VRAMs only once every 4<sup>th</sup> master  
 10 clock. Here *MODULEFASTCLOCK2* will exhibit different behavior than *MODULECLOCK2*. Again the *NEWRUNCLOCK* at clock 7 signals that a new run is beginning on the next clock cycle. During clock 7, the VRAM controller has latched the header data indicating that the next run is for module 2 at a rate of 1/4. Also during clock 7, the VRAM generates the  
 15 module data that the module will use. At clock 8, a *MODCLOCK2* occurs, telling module 2 to latch in and use the VRAM's data. Note that the data will present until the master clock before the next *MODCLOCK2*.

Although *MODCLOCK2* is only clocked once per new data word, *MODULEFASTCLOCK2* is clocked once per master clock for the duration  
 20 of the run. This is useful for modules, such as the beamformer which may only need data at a lower rate but need to perform computation at the full rate. The *MODNEWDATA* signal can also be used by modules using the *MODFASTCLOCK* lines to determine on which of the fast clocks new data has been presented.

25 Clocks 16-18 show the result of a pause command. Here the *NEWRUNCLOCK* is sequenced as usual but no *MODCLOCK* or *MODFASTCLOCK* is generated.

As noted above, the particular embodiment was chosen based on a number of criteria, including simplicity of implementation using an FPGA.  
 30 This motivated the use of VRAMs. An ASIC interface using more dense SDRAM requires at least some buffering, but this can be built into the controller, or alternatively, with the beamformer, T/R circuit or amplifier

modules. In this way they receive bursts of data as opposed to the simple synchronous, continuous data that the above system supplies. The benefit is that SDRAMs are more dense and can provide data at higher rates, which reduces the parts count. Such a configuration is shown in FIG. 4B, for  
5 example, in which the 64 or 128 channel (660<sub>r</sub>- 660<sub>t</sub>) system is configured on one or two printed circuit boards. In this two board system, the T/R circuit and the preamplifier/TGC circuit are fabricated in a single integrated circuit and are placed on one board with a CDP beamformer that is formed as a second integrated circuit. The beamformer control circuits can include the  
10 calculation of weighted inputs with processor 670. The memory for this system is either a SDRAM or VRAM located on the second board along with the system controller and the digital communication control circuit.

Returning to FIG. 3A, the standard FireWire cable 40 includes a plurality of FireWire signal lines 42 and a FireWire power line 44. In order  
15 to provide the necessary voltages, the FireWire power line 44 is fed to an inline DC-DC converter 300. The DC-DC converter 300 generates the necessary voltages and provides them over a plurality of power lines 46. These new power lines 46 are repackaged with the FireWire signal lines 42 in a custom cable 40'. In the probe housing 3', the FireWire signal lines 42  
20 are connected to the FireWire chipset 220 and the custom power lines 46 are connected to a power distributor 48, which filters and distributes the various voltages over respective internal voltage lines 148A, 148B, 248. In addition, the power distributor 48 may perform additional DC-DC conversions, as described in more detail below.

25 The transmit/receive control chip is needed to interface with the transducer array. In a transmit mode, the chip can provide delays to the high-voltage driving pulses applied to each of the selected transducer elements such that the transmitted pulses will be coherently summed on the image plane at the required transmit focus point. In a receive mode, it provides  
30 connection of the reflected sound waves received by a selected element to its corresponding amplifier. The functions of a multi-channel transmit/receive chip can be separated into two parts: a core function which provide low-

WO 02/068992

PCT/US02/05764

-37-

voltage transmit/receive control and a buffer function which level shifts the low-voltage transmit/receive control into high voltage and directly interfaces with the transducer array. The core function of the transmit/receive chip includes a global counter which broadcasts a master clock and bit values to

5 each channel processor; a global memory which controls transmit frequency, pulse number, pulse sequence and transmit/receive select; a local comparator which provides delay selection for each channel. For example, for a 60 MHz clock and a 10 bit global counter, it can provide each channel with up to 17  $\mu$ s delay; a local frequency counter which provides programmable transmit

10 frequency; a local pulse counter which provides different pulse sequences. For example, a 7-bit counter can provide programmable transmitted pulse lengths from one pulse up to 128 pulses; a locally programmable phase selector which provides sub-clock delay resolution. For example, for a 60MHz master clock and a two-to-one phase selector provides 8 ns delay

15 resolution.

While typically the period of the transmit-chip clock determines the delay resolution, a technique called programmable subclock delay resolution allows the delay resolution to be more precise than the clock period. With programmable subclock delay resolution, the output of the frequency counter

20 is gated with a phase of the clock that is programmable on a per-channel basis. In the simplest form, a two-phase clock is used and the output of the frequency counter- is either gated with the asserted or Deasserted clock. Alternatively, multiple skewed clocks can be used. One per channel can be selected and used to gate the coarse timing signal from the frequency counter.

As can be seen in FIG. 3B, a semiconductor process that can support both high-voltage and low-voltage operations is ideally matched for a single-chip solution to the transmit/receive chip described above. The core function of the transmit/receive chip can be implemented on low-voltage transistors to reduce power consumption. The level-shifting function can be implemented

25 on high-voltage transistors to provide the necessary driving pulses to the transducer array. However, only selected semiconductor processes can make the integration of both high-voltage (buffer 292) and low-voltage transistors

WO 02/068992

PCT/US02/05764

-38-

(294) on one chip 290 possible. As a result, the high/low voltage process has been so far offered only with 0.8- $\mu$ m-design rules. With these design rules, a 64-channel transmit/receive chip can easily be integrated on a single chip in less than 1 cm<sup>2</sup> chip area.

5 In order to save power and silicon area, a multi-chip module 295 can be used to implement a transmit/receive chip. For example, a deep-sub-micron process can be used to implement the core function 296 of the module, and a separate process can be used to implement the buffer 298 function. As shown in FIG. 3C, the multi-chip set can be mounted in a  
10 single package to realize the transmit/receive control function. With multi-chip module approach, a 128-channel transmit/receive controller can easily be integrated on one package.

FIG. 3D illustrates an alternate embodiment in which the transducer array 10' is located in a separate probe housing 410 connected to the interface  
15 housing 404 by a cable 412. Such a system is also illustrated in connection with FIG. 12. Note that another embodiment involves a probe housing in which certain circuit elements such as the transmit/receive circuitry and/or the preamp/TGC circuitry is included with the transducer array while the beamformer, system control and memory circuits remain in the interface.  
20 The system in FIG. 3D provides for the use of standard probes and a beamformer interface that weighs less than 10 lbs and which can be connected to a standard personal computer. The interface 404 has a volume of less than 1500 cm<sup>3</sup> and a weight that is preferably less than 5 lbs.

FIG. 6 shows a block diagram of another particular embodiment of an  
25 ultrasonic imaging system adapted for external application integration. Referring to FIG. 6, the transducer array housing 32 and associated circuitry are connected to a system controller 500 via an ultrasound (US) interface 502. The system controller 500 is connected to a host user computing device 5 such as a PC via a standard interface 40 which is a predetermined  
30 communication link, such as an IEEE 1394 interface, also known as FireWire. The US data therefore, is transmitted to a user computing device 5 via the standard interface 40, relieving the need for specialized components

to be employed in the user computing device 5. The user computing device 5 therefore provides an ultrasonic application server which may be integrated with an external application, as will be described further below.

The ultrasonic application server running on the user computer device 5, therefore, receives the US data, and makes it available to be invoked by an external application for further processing. The external application may be either local, and therefore running on the user computer device 5, or remote, and accessing the ultrasonic application server remotely.

FIG. 7A shows an integrated interface program operable for use with a local external application. Referring to FIG. 7A, the ultrasonic server application 504 is running on the user computing device 5. A local external application 506 is also running on the user computing device 5, and transmits to and from the ultrasonic server application 504 via an integrated interface program 508. The integrated interface program 508 contains a series of predetermined entry points 510a...510n corresponding to operations which the ultrasonic application server 504 may perform on behalf of the local external application 506. The local external application 506 sends a command, which includes an instruction and optional parameters as defined by the predetermined entry points 510. The local external application 506 transmits the command to the ultrasonic server application 504 by invoking the entry point 510n in the integrated interface program which corresponds to intended operation. The entry point may be invoked by procedure or function call via a stack call, message transmission, object passing, or other suitable interprocess communication mechanism. In a particular embodiment, Windows® messages may be used.

The command is received by the ultrasonic server application 504 via the desired entry point 510n from the integrated interface program 508, and is processed. The ultrasonic server application 504 executes a result corresponding to the desired function, and transmits the result back to the external application 506 via the integrated interface program 508, typically by similar interprocess communication mechanisms employed in transmitting

WO 02/068992

PCT/US02/05764

-40-

the corresponding command. The operations performed by the ultrasonic application server may include the following:

OPERATION	DESCRIPTION
Freeze Image	Freeze active ultrasound data image; used to capture still frames
Resume Live	Obtain realtime ultrasound image
Export Frame	Export a frame of ultrasound image data in a format as determined by the parameters
Application Status	Return a status code of a previous operation
Initialize	Initialize Ultrasonic Application Server to begin receiving commands from an external application
Exit Application	Disconnect external application from the Ultrasonic Application Server

and may also include others by defining an entry point in the integrated interface program 508 and a corresponding operation in the ultrasonic server application 504.

The result received by the local external application 506, therefore, may be employed and analyzed by any functions provided by the local external application 506. The local external application 506 may be extended and modified to provide desired functions without modifying the ultrasonic application server 504 or the integrated interface program 508. Further, additional entry points 510n to other operations provided by the ultrasonic server application 504 may require only modification of the integrated interface program 508. Further, multiple external applications may access the integrated interface program 508 by computing the proper instructions and parameters of the commands as defined by the integrated interface program 508.

In particular embodiments, the external application is operable to process 2 dimensional and 3 dimensional radiation therapy data, fetal image data, cardiac image data, and image guided surgery data. Such applications are employed in the medical field by operators such as surgeons to provide visual feedback about medical information. For example, fetal image data is used to view a fetus in utero. By employing multidimensional data to provide a visual image, conditions such as birth defects, treatable ailments,

gender, size, and others can be determined. Similarly, radiation therapy data may be employed to simultaneously display information about the direction and intensity of radiation treatment, and a visual image of the treatment area. Such visual image data may also be employed in image guided surgery, to  
5 indicate the location of a surgical instrument. Such information is particularly useful in contexts such as brain surgery, where it may not be possible to expose the afflicted area.

FIG. 7B shows an integrated interface program 508 operable for use with a remote external application. In such an embodiment, a remote  
10 external application 512 is running on a remote computing device 514 such as a PC, and is connected to the user computing device 5 via a public access network 517 such as the Internet via a communication link 518. The integrated interface program 508 includes connection points 516a..516n such as remote procedure call (RPC) points or other inter-node communication  
15 mechanism. In a particular embodiment the connection points are sockets in accordance with the TCP/IP protocol.

Similar to the local external application 506, the remote external application 512 is operable to compute a command corresponding to an intended operation in the ultrasonic application server 504. The connection  
20 points 516n are generally operable to receive a command transmitted from the remote external application 512. The ultrasonic application server 504 sends a result corresponding to the command, and transmits the result back to the remote external application 512 via the integrated interface program 508 by an inter-node communication mechanism such as that used to transmit the  
25 command. Further, the same integrated interface program could have both entry points 510n, generally to be accessed by the local external application 506, and connection points 516n, generally accessible by the remote external application 512.

FIG. 8 shows a flowchart of external application integration.  
30 Referring to FIGS. 6, 7A, 7B and 8, an external application determines a desired US operation to be employed in processing and/or analysis, as depicted at step 550. The operation may provide data, and may cause a

certain result or state change, or a combination. The external application determines the instruction corresponding to this operation, as shown at step 552, as defined by the integrated interface program. The external application then determines if any parameters are required for the operation, as disclosed at step 554. If parameters are required, the external application determines the parameters, as depicted at step 556. If no parameters are required, execution continues. The external application determines a command including the instruction and any required parameters, corresponding to the desired US operation, as shown at step 558. The command is transmitted to the ultrasonic application server via the integrated interface program, as disclosed at step 560. The transmission may be by any suitable method, such as those described above and others, depending on whether the external application is local or remote.

Ultrasonic data is received by the ultrasonic server application 504 via the standard communication interface 40 indicative of ultrasonic image information, as depicted at step 562. As described above, the ultrasonic data is received via a test probe disposed in contact with the subject, or patient, for viewing such visual information as radiation therapy data, fetal image data, cardiac image data, and image guided surgery data. Information such as the ultrasonic application server 504 executes a result corresponding to the command from the ultrasonic data, as disclosed at step 564. Thus step 564 may involve control signals being generated to define or re-define a region of interest in which radiation is to be directed for treatment. The ultrasonic application server 504 then transmits the computed result to the external application via the integrated interface program 508, as shown at step 566. Note that it is expected that many successive command and results are computed, and the ultrasonic data is concurrently sent in an iterative manner over the standard communication interface 40.

In another particular embodiment, the integrated application program includes both entry points for local external applications, and connection points for remote external applications. The instructions and parameters corresponding to the entry points are known to the local external application,

and the instruction and parameters corresponding to the connection points are known to the remote external application. Further, there may be both an entry point and a connection point operable to invoke the same operation in the integrated application server. In such an embodiment, a semaphore or  
 5 reentrancy mechanism is employed in the ultrasonic application server to avoid deadlock or simultaneous attempts to invoke the same operation. Both the local and remote external applications invoke the ultrasound application server via the integrated interface program 508 (FIGS. 7A and 7B).

The ultrasonic application server also includes a graphical user  
 10 interface for manipulating operations without accessing the external application. Referring to FIG. 9, a control bar 578 of a top level GUI screen is shown. The control bar allows manipulation of tools affecting image settings of the display via image control presets. The image settings are controlled for each of three sizes small 570a, medium 570b, and large 570c.  
 15 For each size, the image settings within that size may be controlled, including depth 572, focus 574, and time gain compensation 576. Each of these settings may be saved under a user defined name for later recall. The user clicks on a save button and is prompted to enter a file name. Each of the three sets of image settings corresponding to the size settings 570a, 570b, and  
 20 570c is then stored corresponding to the file name, and may be recalled by the user at a later time.

Those skilled in the art should readily appreciate that the programs defining the operations and methods defined herein are deliverable to a user computing device and a remote computing device in many forms, including  
 25 but not limited to a) information permanently stored on non-writeable storage media such as ROM devices, b) information alterably stored on writeable storage media such as floppy disks, magnetic tapes, CDs, RAM devices, and other magnetic and optical media, or c) information conveyed to a computer through communication media, for example using baseband signaling or  
 30 broadband signaling techniques, as in an electronic network such as the Internet or telephone modem lines. The operations and methods may be implemented in a software executable by a processor or as a set of

WO 02/068992

PCT/US02/05764

-44-

instructions embedded in a carrier wave. Alternatively, the operations and methods may be embodied in whole or in part using hardware components, such as Application Specific Integrated Circuits (ASICs), state machines, controllers or other hardware components or devices, or a combination of hardware, software, and firmware components.

FIG. 10 illustrates a preferred embodiment of a portable ultrasound system 470 in accordance with the invention. A personnel computer 472 such as a laptop, a hand-held computer or a desktop workstation can provide power and a standard interface (e.g. IEEE 1394 or USB) to a housing 474 along cable 476. Housing 474 includes a DC-DC converter to deliver power along cable 480 to interface housing (482,490). This interface housing has two or three circuit boards 484,486, 488 as described previously. A standard transducer housing 496 with transducer array 498 is connected to the interface housing along cable 494 and connector 492. The beamformer integrated circuit mounted on circuit board 486 requires steering data, the transmit circuitry requires data to provide proper transmit focus and the TGC must have gain level information for a given depth.

FIG. 11 illustrates a wearable ultrasound imaging system that can include a belt mounted computer 360 or interface connected big cable 362 to hand-held probe 364, a second hand-held unit 368 that can include various controls including a mouse control and buttons to freeze the image displayed or to store a particular image in electronic memory. The unit 368 can be connected by wireless (RF or infrared) connection or by cable 366 to housing 360. The computer 360 can be connected to a desktop, laptop or hand-held display or can be connected by cable to a headmounted display system 370 that includes a microphone, a pair of speakers for audio and a high resolution display positioned adjacent the user's eye.

Another preferred embodiment is illustrated in FIG. 12 in which a laptop computer 450, having a flat panel display and a standard keyboard, has been programmed to perform scan conversion, doppler processing etc. on a beamformed representation of the region of interest that has been transmitted from interface housing 454 along a standard communications

link such as cable 458 that conforms to the IEEE 1394 FireWire standard or the USB 2.0 standard, for example. The computer 450 and/or the interface can optionally include a control panel 452, 456, that can be used to control the study being conducted. A preferred embodiment of the interface housing 5  
454 is controlled solely by the personnel computer 450 and provides for the use of standard transducer array probes that can be interchangeably attached to the interface housing 454 with a cable. Alternately, an additional remote controller 464 can be used to control system operation. The interface 454 can house the circuit boards on which the beamformer, memory, system  
10 controller and digital communication circuits are mounted. The interface 454 is connected to the hand-held probe 460 with a cable that is preferably between two feet and six feet in length, however longer lengths can be used. The transmit/receive and/or the preamplifier/TGC circuits can be in the probe housing 460 or in the interface housing 454. The computer can also be  
15 configured for gigabit Ethernet operation and for transmitting video and image data over networks to remote systems at clinics or hospitals. The video data can also be sent to a VCR or standard video recorder or video camera with an IEEE 1394 part for recording on videotape. The VCR or video camera can be controlled using the computer.

20 Returning to FIG. 1, the host 5 can be a desktop, laptop palmtop or other portable computer executing software instructions to display ultrasound images. In addition to real-time B-mode ultrasound images for displaying soft-tissue structures in the human body, Doppler ultrasound data can be used to display an estimate of blood velocity in the body in real time. Three  
25 different velocity estimation systems exist: color-flow imaging (CFI), power-Doppler and spectral sonogram.

The color-flow imaging modality interrogates a specific region of the body, and displays a real-time image of mean velocity distribution. The CFI's are usually shown on top of the dynamic B-mode image. To determine  
30 the direction of blood flow, different colors indicate velocity toward and away from the transducer.

While color flow images display the mean or standard deviation of the velocity of reflectors (i.e., blood cells) in a given region, power Doppler (PD) displays a measurement of the amount of moving reflectors in the area, similar to a B-mode image's display of the total amount of reflectivity. A PD image is an energy image in which the energy of the flow signal is displayed. These images give no velocity information but only show the location of flow.

The spectral Doppler or spectral sonogram modality utilizes a pulsed-wave system to interrogate a single range gate and displays the velocity distribution as a function of time. This sonogram can be combined with a B-mode image to yield a duplex image. Typically, the top side of the display shows a B-mode image of the region under investigation, and the bottom shows the sonogram. Similarly, the sonogram can also be combined with the CFI image to yield a triplex image. Thus, the time for data acquisition is divided between acquiring all three sets of data. Consequently, the frame rate of the complex image is generally decreased, compared to either CFI or duplex imaging.

A pulsed-Doppler processor for color-flow map applications is now described. Color Doppler (CD) or color-flow imaging combines, in a single modality, the capabilities of ultrasound to image tissue and to investigate blood flow. CD images consist of Doppler information that can be color-encoded and superimposed on a B-mode gray-scale image.

Color-flow imaging is a mean velocity estimator. There are two different techniques in computing the mean velocity. First, in a pulsed Doppler system fast fourier transformer (FFTs) can be used to yield the velocity distribution of the region of interest, and both the mean and variance of the velocity profile can be calculated and displayed as a color flow image. The other approach uses a one-dimensional auto correlation.

An estimate of the mean velocity in the range gate gives an indication of the volume flow rate. Given that the frequency of the reflected, range-gated signal is proportional to the flow velocity, the spatial mean velocity is determined by the mean angular frequency.

$$\bar{\omega} = \frac{\int_{-\infty}^{+\infty} \omega P(\omega) d\omega}{\int_{-\infty}^{+\infty} P(\omega) d\omega} \quad (1)$$

Here,  $P(\omega)$  is the power-spectral density of the received, demodulated signal. The inverse Fourier transform of the power-spectral density is the autocorrelation:

$$R(\tau) = \int_{-\infty}^{+\infty} P(\omega) \exp(j\omega\tau) d\omega \quad (2)$$

The derivative of the autocorrelation with respect to  $\tau$  is:

$$R'(\tau) = \int_{-\infty}^{+\infty} j\omega P(\omega) \exp(j\omega\tau) d\omega \quad (3)$$

Substituting Eqs. (2) and (3) into Eq. (1) yields:

$$\bar{\omega} = \frac{R'(0)}{jR(0)} \quad (4)$$

Therefore, the mean velocity estimator can be reduced to an estimation of the autocorrelation and the derivative of the autocorrelation. The estimator given by the preceding expression can be calculated when data from two returned lines are used, i.e.,

$$\bar{\omega} = -f_{prf} \arctan(\Phi) \quad (5)$$

where

$$\Phi = \frac{\frac{1}{N_c - 1} \sum_{i=0}^{N_c-2} y(i+1)x(i) - x(i+1)y(i)}{\frac{1}{N_c - 1} \sum_{i=0}^{N_c-2} x(i+1)x(i) + y(i+1)y(i)} \quad (6)$$

$f_{prf}$  is the pulse repetition frequency, and  $N_c$ , are the number of lines used in autocorrelation estimator. In practice, more than 2 lines are used to improve the signal-to-noise ratio. Data from several RF lines are needed in order to get useful velocity estimates by the auto-correlation technique. Typically, between 8 and 16 lines are acquired for the same

image direction. The lines are divided into range gates throughout the image depths and the velocity is estimated along the lines.

For duplex imaging, the CFI pulses are interspersed between the B-mode image pulses. For CFI pulses, it is known that a longer duration pulse train gives an estimator with a lower variance, however, good spatial resolution necessitates a short pulse train. Consequently, a separate pulse train must be used for the B-mode image, because the CFI pulse train is too long for high-resolution, gray-scale images.

For color-flow imaging, CFI, the velocity estimator is given by Eq. (5). This can be computed by serial processing, since the arrival of samples for a new line results in the addition of the new data to an already calculated sum. Four multiplications, three additions, and a subtraction are performed for each range gate and each new line. Stationary echo cancellation is also performed for each new sample. A filter with  $N_e$  coefficients necessitates  $2N_e$  multiplications and additions per gate and line.

Assuming that all data samples are used for CFI imaging, the total number of multiplications and additions per second is

$$N_{opt} = (2N_e + 2)Mf_0 \quad (7)$$

where  $Mf_0$  is the number of data samples per second. This is a conservative value since B-mode lines are interspersed with CF imaging lines causing time to be lost switching between modes. It follows that

$$N_{opt} = \eta(nN_e + 2)Mf_0 \frac{N_e - N_b}{N_e} \quad (8)$$

where  $N_e$  is the number of CFI lines per estimate,  $N_b$  is the number of B-mode image lines interspersed between CFI lines, and  $\eta$  denotes the effective time spent on acquiring useful data.

For a CFI system using 8 lines per estimate, an echo cancellation filter with 4 coefficients and an 8 times-oversampled 41MHZ pulse, one B-mode line is interspersed between CFI lines and 80% of the time is consumed acquiring data. Using Eq. (7), the number of calculations per second is

$N_{obs} = 172 \times 10^6$ . This is within the capability of a current Pentium-class laptop computer. Thus, all of the CFI signal processing can be performed in software using a state-of-the-art microprocessor.

While Color Flow Imaging (CFI) has been an effective diagnostic tool in clinical cardiovascular applications, Power Doppler (PD) imaging provides an alternative method of displaying the blood stream in the insonified regions of interest. While CF imaging displays the mean or standard deviation of the velocity of reflectors (e.g., blood cells) in a given region, PD displays a measurement of the density of moving reflectors in the area, similar to the B-mode image's display of reflectivity. Thus, Power Doppler is akin to a B-mode image with stationary reflectivity suppressed. This is particularly useful for viewing moving particles with small cross-sectional scattering, such as red blood cells.

Power Doppler displays the integrated Doppler power instead of the mean frequency shift as used for color Doppler imaging. As discussed in the previous section, the color-flow mapping is a mean-frequency estimator that is expressed as

$$\bar{\omega} = \frac{\int_{-\infty}^{+\infty} \omega F(\omega) d\omega}{\int_{-\infty}^{+\infty} P(\omega) d\omega} \quad (9)$$

where  $\bar{\omega}$  represents mean-frequency shift and  $P(\omega)$  is the power-spectral density of the received signal. The inverse Fourier transform of the power-spectral density is the autocorrelation:

$$R(\tau) = \int_{-\infty}^{+\infty} P(\omega) \exp(j\omega\tau) d\omega \quad (10)$$

The total Doppler power can be expressed as the integral of the power-spectral density over all angular frequencies,

$$PW = \int_{-\infty}^{+\infty} P(\omega) d\omega \quad (11)$$

-50-

By observing the similarities between Eq. (2) into (10), it follows that the 0th lag of the auto-correlation function can be used to compute the integrated total Doppler power.

$$R(0) = \int P(\omega) \exp(j\omega 0) d\omega = \int P(\omega) d\omega = pw \quad (12)$$

5 In other words, the integrated power in the frequency domain is the same as the integrated power in the time domain and hence the power Doppler can be computed from either the time-domain or the frequency-domain data. In either case, the undesired signals from the surrounding tissue, such as the vessel walls, should be removed via filtering. This calculation is also referred to as a Wall filter.

10 In a preferred embodiment, the PD can be computed in software running on a microprocessor; similar to the computation of the CFI processing described above. Parallel computation units, such as those in the Intel Pentium™ and Pentium II's MMX coprocessors, allow rapid computation of the required functions. A Digital Signal Processor (DSP) can also be used to perform this task. For either case, a software implementation permits the flexibility to change and investigate digital signal processing algorithms and transmitting signals that achieve the best performance as region of interest changes.

20 The above showed that the frequency content of the Doppler signal is related to the velocity distribution of the blood. It is common to devise a system for estimating blood movement at a fixed depth in tissue. A transmitter emits an ultrasound pulse that propagates into and interacts with tissue and blood. The backscattered signal is received by the same transducer and amplified. For a multiple-pulse system, one sample is acquired for each line or pulse emitted. A display of the distribution of velocities can be made by Fourier transforming the received signal and showing the result. This display is also called a sonogram. Often a B-mode image is presented along with the sonogram in a duplex system, and the area of investigation, or range gate, is shown as an overlay on the B-mode image. The placement and size of the range gate is determined by the user. In turn,

WO 02/068992

PCT/US02/05764

-51-

this selects the epoch for data processing. The range gate length determines the area of investigation and sets the length of the emitted pulse.

The calculated spectral density is displayed on a screen with frequency on the y-axis and time on the x-axis. The intensity of a pixel on the screen indicates the magnitude of the spectrum; thus, it is proportional to the number of blood scatterers moving at a particular velocity.

The range gate length and position are selected by the user. Through this selection, both emitted pulse and pulse repetition frequency are determined. The size of the range gate is determined by the length of the pulse. The pulse duration is

$$T_p = \frac{2l_g}{c} = \frac{M}{f} \quad (13)$$

where the gate length is  $l_g$  and  $M$  is the number of periods. The gate duration determines how rapidly pulse echo lines can be acquired. This is referred to as the pulse-repetition frequency or

$$f_{prf} \leq \frac{c}{2d_0}, \quad (14)$$

where  $d_0$  is the distance to the gate. For example, a 4 period, 7 MHz pulse is used for probing a blood vessel lying at a depth of 3 cm with a 10 ms observation time.

The gate length is computed as

$$l_g = 0.44 \text{ mm}. \quad (15)$$

The pulse-repetition frequency is

$$f_{prf} \leq \frac{c}{2d_0} \approx 25 \text{ KHz}. \quad (16)$$

The total number of independent spectral lines is  $N = T_{obs} f_{prf} = 250$ .

It follows that the maximum detectable velocity is

$$v_{max} = \frac{f_{prf} \cdot c}{2 \cdot 2f_0} = 1.4 \text{ m/s}. \quad (17)$$

Using a 256-point FFT to compute the Fourier transform, the total number of multiplications/additions per second required for the preceding example is

less than 10 MOPs/s. In a preferred embodiment, the sonograph computation can be carried out in software running on a microprocessor (similar to the computation of the CFI processing described above). Parallel computation units, such as those inside the Intel Pentium™ and Pentium II's MMX coprocessors, allow rapid computation of the required FFT functions. All three velocity estimation systems can be implemented in software on current microprocessors, such as the Intel Pentium, or digital signal processors (DSP).

Methods employing contrast agents have been developed to enhance certain imaging methods. Stabilized microbubbles are used for ultrasound contrast imaging because of their unique acoustic properties compared to biological tissues. They present superior backscattering and nonlinear behavior, and fragility upon exposure to ultrasound. A number of ultrasound imaging modalities have been created to exploit these features.

In fundamental B-Mode imaging, the transmitting and receiving frequencies are the same. The echogenicity of blood is significantly increased with the administration of a contrast material. Gas microbubbles scatter sound much more intensely than an equivalent size liquid or solid particle owing to the acoustic impedance mismatch (particularly the difference in compressibility) between the gas and the surrounding tissue or blood. This effect will be observed in Doppler and M-Mode imaging techniques as well. One disadvantage of using fundamental B-Mode for contrast imaging is that the level of the echoes created by the bubbles is similar to the level of the echoes resulting from the biological tissues.

A technique using the second harmonic relies on the fact that bubbles generate harmonics of the transmitted frequency at a level much higher than the harmonics generated by the tissues. By creating images from the signal received at twice the transmitted frequency, high image contrast is achieved between regions with and without bubbles. A problem with this imaging modality is that a short pulse (typically used in B-mode imaging) has a broad bandwidth and the transmitting and receiving frequencies overlap, contaminating the harmonic image with the fundamental frequency. To

WO 02/068992

PCT/US02/05764

-53-

alleviate this problem, the pulse length is increased to achieve a narrow bandwidth, however, at the expense of decreasing the axial resolution of the image.

The pulse inversion method (also called wideband harmonic imaging or dual pulse imaging), solves the problem of overlapping frequencies observed with the second harmonic technique. Each scan line is formed by summing the signals received from two ultrasound pulses, where the second pulse is inverted and slightly delayed relative to the first. This procedure cancels the response of all linear scatters (if there is no tissue movement between the two pulses) while enhancing the effects of nonlinear scatterers. Because there is delay between the two pulses, any bubble displacement adds an additional signal, resulting in velocity-dependent enhancement.

Because most ultrasound contrast agents are destroyed by ultrasound irradiation, intermittent or gated imaging techniques have been used. By acquiring an image frame at each cardiac cycle (or after several cardiac cycles), ultrasound exposure is reduced, increasing the longevity of the contrast agents in the region of interest on the image. Another benefit of intermittent imaging is the filling of vascular space during the off-cycle. The degree of filling produces enhancement that is directly related to blood volume of blood flow, since the higher flow rate, the greater the number of bubbles that enters the region of interest, and thus the greater the fractional blood volume.

The stimulated acoustic emission method (also known as transient response imaging) typically involves color Doppler with the transmitting power set high to ensure bubble disruption with the first pulse. When the bubbles collapse, a broadband acoustic signal is generated. Since ultrasound Doppler systems compare the backscattered signal with respect to a "clean" reference signal, this loss of frequency correlation caused by the bubble collapse is interpreted by the machine as a random Doppler shift, resulting in a mosaic of colors at the location of the microbubbles.

A preferred embodiment of the invention employs a spatial filter in providing a power doppler image, for example. This spatial or high pass

filter can also be used effectively with a contrast agent to further differentiate between blood flow and the surrounding vessel or artery. First the power is computed and a two pulse canceler is employed. The ratio of the power of the signal before and after the filter provides a data set yielding clear images of moving fluid within the body.

5 A preferred embodiment of the invention employs a spatial filter in providing a power doppler image, for example. This spatial or high pass filter can also be used effectively with a contrast agent to further differentiate between blood flow and the surrounding vessel or artery. First the power is  
10 computed and a two pulse canceller is employed. The ratio of the power of the signal before and after the filter provides a data set yielding clear images of moving fluid within the body.

FIG. 13 shows the top-level screen of a graphical user interface (GUT) for controlling the ultrasonic imaging system. Referring to FIG. 13,  
15 ultrasonic image data gathered by the hand-held probe is displayed and manipulated by the ultrasonic imaging system using this screen. A selection bar 702 allows the operator to select the active focus areas of the screen. An image area 704 displays the ultrasonic image of the subject area. A patient information area 706 displays information about the subject from whom  
20 ultrasonic data is being gathered. A Time Gain Compensation area 708 provides feedback about time gain compensation, described further below. A control bar 710 allows qualitative and quantitative selection of ultrasonic imaging operations, as will be described further below with respect to FIGS. 15A and 15B.

25 FIG. 14 shows the unitary, directional keypad which provides a single operating position from which to control the ultrasonic imaging operations. Referring to FIG. 14, an up arrow key 712 and a down arrow key 714 allow a user to scroll through the qualitative ultrasonic imaging operations of the system, as will be described further below. A left arrow key 716 and a right  
30 arrow key 718 allow a user to select quantitative parameters corresponding to the ultrasonic imaging operation selected. As described above, the quantitative parameters may be in a range of discrete values, or may span a

continuum. A control key 720, employed in conjunction with the up arrow key 712 or down arrow key 714 allows an operator to toggle between two control tabs depicted in FIGS. 15A and 15B, as will be described further below. Since all keys employed in controlling and selecting the ultrasonic imaging operations are accessible from a common operating position, an operator may focus on the ultrasonic image of the subject and on the hand-held probe, and need not be distracted by unwieldy controls. Traditional directional keypads allow only directional control to be applied by the directional keypads, and do not allow both qualitative and quantitative selection of operations from a common, unitary operating position accessible by a single hand.

FIGS. 15A and 15B show qualitative and quantitative selection of ultrasonic imaging operations via invoking the unitary directional keypad of FIG. 14. Referring to FIG. 15A, ultrasonic imaging operations applicable to scanning are shown. The scanning operations are directed active acquisition of real-time, dynamic ultrasonic image data, and are typically applied as the hand-held probe is manipulated over the subject imaging area. A size operation 722 sets a series of predetermined defaults for other ultrasonic imaging operations. A small, medium, or large subject may be selected via the left and right arrow keys 716, 718 (FIG. 14). A depth operation 724 allows selection of a depth parameter via the arrow keys 716, 718. Focus is controlled by a focus 726 operation. Gain 728 control adjusts the TGC for all TGC settings 730a-730h. TGC operations 730a-730f adjusts amplification of return signals at varying depth, ranging from the least depth 730a to greatest depth 730h, via the arrow keys 716-718.

Referring to FIG. 15B, ultrasonic imaging operations applicable to processing are shown. The processing operations may be applied to static real-time or frozen images. An inversion operation is controlled by the inversion 732 selection, and rotates the image via the arrow keys 716, 718 (FIG. 14). Palate, smoothing, persistence, and mapping 734, 736, 738 and 740, respectively are selected via the up and down arrow keys 712, 714, and parameters selected via the arrow keys 716, 718 (FIG. 14). Brightness and

WO 02/068992

PCT/US02/05764

-56-

contrast scales are selected via sliders 742 and 744, respectively, and are changed using arrow keys 716, 718.

FIG. 16 shows a state diagram depicting transition between the ultrasonic imaging operations depicted in FIGS. 15A and 15B. Referring to  
5 FIGS. 1, 14, and 16, the Tab 746 operations are selected via the up and down arrow keys 712, 714 and transition according to the following state sequence: size 600, depth 602, focus 604, Gain 606 and TGC degrees 608, 610, 612, 614, 616, 618, 620 and 622. Similarly, the Tab 2 operations are selected according to the following sequence: invert 624, palette 626, smoothing 628,  
10 persistence 630, map 632, brightness 634, and contrast 636. As indicated above, selection of operations may be toggled between Tab 1 746 and Tab 2 748 using control key 720 and arrow keys 712, 714.

The scanning operations shown in FIG. 15A are displayed on Tab 1 746, as shown in FIG. 13. The processing operations shown in FIG. 15B are  
15 displayed and selected on Tab 2, as shown in FIG. 13. Referring again to FIG. 14, control is toggled between Tab 1 746 and Tab 2 748 using a combination of the control key 720 and either the up or down arrow keys 712, 714, as shown by dotted lines 638a and 638b.

In general the use of medical ultrasound systems requires the user to  
20 have significant training and regular practice to keep skills at a high level. Another embodiment of the invention involves providing the user with an intuitive and simple way to use interface, and with the ability to quickly and automatically set imaging parameters based on a software module. This enables general medical personnel with limited ultrasound experience to  
25 obtain diagnostic-quality images without having to adjust the controls. The "Quick Look" feature provides the user with a very simple mechanism of image optimization. It allows the user to simply adjust the image so as to obtain appropriate diagnostic image quality with one push of one button.

The benefits of programmed image parameters are many. The user  
30 no longer is required to adjust multiple controls in order to obtain a good image. Exams may be performed in a shorter period of time as a result. The use of this feature also results in more uniform images, regardless of the

WO 02/068992

PCT/US02/05764

-57-

skills and expertise of the user. This approach is advantageous when performing exams under adverse circumstances such as emergency medical procedures performed in ambulances or remote locations.

The procedure involves the use of predefined histograms. Separate  
5 histograms are provided for different anatomical structures that are to be examined. The user chooses a structure, similar to the existing method of choosing a preset. Once the structure is chosen, the user places the transducer on the area of interest in the scanning window. At that time, pressing the selected control button triggers the system to adjust the system  
10 contrast and brightness control values so that a histogram of the gray levels in the image closely matches the corresponding pre-defined histogram for that structure. The result is an image of diagnostic image quality that is easily recreated.

The procedure is highly dependent upon the brightness and contrast  
15 controls. As a result, a preferred embodiment provides an independent control which allows the user to adjust for ambient lighting changes. In many applications the programmed parameters gets the user very close, but they may choose to fine tune the contrast and brightness.

Referring to FIG. 17A, the integrated probe system 24 has the front  
20 end probe 3, the host computer 5, and a personal digital assistant (PDA) 9. The PDA 9, such as a Palm Pilot device, or other hand-held computing device is a remote display and/or recording device 9. In the embodiment shown, the front end probe 3 is connected to the host computer 5 by the communication link 40 that is a wired link. The host computer 5, a  
25 computing device, is connected to the PDA 9 by a communication link or interface 46 that is wireless link 46.

In that the integrated ultrasound probe system 20 in the embodiment described has a Windows-based host computer 5, the system can leverage the extensive selection of software available for the Windows operating system.  
30 One potentially useful application would be electronically connected ultrasound systems allowing physician sending and receiving messages,

diagnostic images, instructions, reports or even remotely controlled the front-end probe 3 using the system.

5 The connections through the communication links or interfaces 40 and 46 can be either wired through an Ethernet or wireless through a wireless communication link such as IEEE 802.11a, IEEE 802.11b, Hyperlink or HomeRF, etc. FIG. 17A shows a wired link for the communication link 40 and a wireless link for the communication link 46. Alternative embodiments and protocols for wired links are described above with respect to FIG. 1. It is recognized that other wired embodiments or protocols can be used.

10 The wireless communication link 46 can be of various different protocols, such as, an RF link which may be implemented using all or parts of a specialized protocol, such as the Bluetooth system protocol stack. The Bluetooth protocol uses a combination of circuit and packet switching. Slots can be reserved for synchronous packets. Bluetooth can support an asynchronous data channel, up to three simultaneous synchronous (voice) channels, or a channel which simultaneously supports asynchronous data and synchronous voice. Each synchronous (voice) channel support a 64 kb/s synchronous (voice) channel in each direction. The asynchronous channel can support maximal 723.2 kb/s asymmetric, or 433.9 kb/s symmetric.

20 The Bluetooth system consists of a radio unit, a link control unit, and a support unit for link management and host terminal interface functions. The link controller carries out the baseband protocols and other low-level link routines.

25 The Bluetooth system provides a point-to-point connection (only two Bluetooth units involved), or a point-to-multipoint connection. In the point-to-multipoint connection, the channel is shared among several Bluetooth units. Two or more units sharing the same channel form a piconet. One Bluetooth unit acts as the master of the piconet, whereas the other units act as slaves. Up to seven slaves can be active in a piconet.

30 The Bluetooth link controller has two major states: STANDBY and CONNECTION, in addition, there are seven substates, page, page scan,

inquiry, inquiry scan, master response, slave response, and inquiry response.  
The substates are interim states that are used to add new slaves to a piconet.

The link may also be implemented using, but not limited to, Home  
RF, or the IEEE 802.11 wireless LAN specification. For more information  
5 on the IEEE 802.11 Wireless LAN specification, see the Institute of  
Electrical and Electronic Engineers (IEEE) standard for Wireless LAN  
incorporated herein by reference. IEEE standards can be found on the World  
Wide Web at the Universal Resource Locator (URL) [www.ieee.org](http://www.ieee.org). For  
example, hardware supporting IEEE standard 802.11b provides a  
10 communications link between two personal computers at 2 and 11 Mbps.  
The frequency bands allocated for transmission and reception of the signals  
is around 2.4 GHz. In comparison, IEEE standard 802.11a provides 54 Mbps  
communications. The frequency allocation for this standard is around 5  
GHz. Recently, vendors, such as Proxim, have manufactured PC Cards and  
15 access points (basestations) that use a proprietary data-doubling, chipset,  
technology to achieve 108 Mbps communications. The chip that provides  
the data doubling (the AR5000) is manufactured by Atheros  
Communications. (As with any radio system, the actual data rate maintained  
between two computers is related to the physical distance between the  
20 transmitter and receiver.)

The wireless link 46 can also take on other forms, such as, an infrared  
communications link as defined by the Infrared Data Association (IrDA).

Depending on the type of communication desired (i.e., Bluetooth,  
Infrared, etc.) the host computer 5 and the remote display and/or recording  
25 device 9 each has the desired communication port.

FIG. 17B shows the communication link 40 between the probe 3 and  
the host computer 5 as a wireless link. The communication link 46 between  
the host computer 5 and the PDA 9 is shown as a wired link.

The integrated probe system 24 of FIG. 17C has wireless links for  
30 both the communication link 40 between the probe 3 and the host computer 5  
and the communication link 46 between the host computer 5 and the PDA 9.

It is recognized that wired and wireless links can both be used together or in the alternative, in a system 24.

The remote display and/or recording device 9 of the integrated probe system 24 of FIG. 18 is a remote computing system 26. The remote computing system 26 in addition to having remote display and/or recording capability can also control the probe 3. The communication link 46 is shown as a wireless link. The communication link 40 between the probe 3 and the host computer 5 is shown as a wired link.

An example of remote control is using a wearable computer (such as the one manufactured by Xybernaut Corporation), a pair of high-speed, wireless PC Cards (like those from Proxim) and the ultrasound program and the probe 3, a portable-networked ultrasound system can be configured weighing less than 2.5 pounds. Using a program similar to Microsoft NetMeeting, a real-time connection between a remote PC and the wearable computer can be established. The remote host can monitor all interactions with the wearable computer, including real-time ultrasound imaging (at display rates up to approximately 4 frames per second). NetMeeting can also be used to "take control" of the wearable computer and manage the ultrasound session from the remote personal computer in real time. In addition, images and loops that are archived to the hard disk on the wearable computer can be transferred at 108 Mbps to the host computer. With this technology, real time ultrasound diagnoses can be performed and relayed to a remote sight at speeds that rival a hardwired 100 Mbps LAN.

FIG 19 illustrates an integrated probe system 24 that has a hub 48 for connected a plurality of remote devices 9 to the host computer 5. The communication link 50 from the hub 48 to the remote devices are shown both as wireless and wired links. It is recognized that a completely wired Ethernet can be used. In the alternative, with a wireless transceiver and port in each of the computers (remote device) 9, a wireless Network/Communication system can readily be established. With the recent advent of high-speed wireless standards, such as IEEE 802.11a, the communications between the remote and local machines can rival that of a

WO 02/068992

PCT/US02/05764

-61-

wired, 100 Mbps (Million bits per second) local area network (LAN).

Another alternative is using a Bluetooth system to form a piconet.

While this invention has been particularly shown and described with references to preferred embodiments thereof, it will be understood by those skilled in the art that various changes in form and details may be made therein without departing from the spirit and scope of the invention as defined by the appended claims.

WO 02/068992

PCT/US02/05764

-62-

## CLAIMS

What is claimed:

1. A method of external application integration in an ultrasonic imaging system comprising:
  - 5 providing an ultrasonic application server having at least one ultrasonic operation;
  - sending, from the external application, a command indicative of at least one of the ultrasonic operations; and
  - 10 executing, in the ultrasonic application server, a result corresponding to the command.
  
2. The method of Claim 1 further comprising the steps of:
  - 15 defining an integrated interface program having a plurality of entry points into the ultrasonic application server, the entry points operable to access each of the at least one ultrasonic operations;
  - transmitting, via the integrated interface program, the command to the ultrasonic application server;
  - receiving, over a predetermined communication interface, ultrasonic data indicative of ultrasonic image information; and
  - 20 transmitting, via the integrated interface program, the result to the external application.
  
3. The method of Claim 2 wherein the integrated interface program is adapted to transmit information pertinent to data selected from the group consisting of radiation therapy, fetal images, cardiac images, and image guided surgery.
  
4. The method of Claim 1 wherein the result is image data and transformation parameters.
- 25

WO 02/068992

PCT/US02/05764

-63-

5. The method of Claim 1 wherein the external application is on a remote computer.
6. The method of Claim 5 wherein the remote computer is connected to the ultrasonic application server by a public access network.
- 5 7. The method of Claim 6 wherein the public access network is the Internet.
8. The method of Claim 1 wherein the external application is on the same computer.
- 10 9. The method of Claim 1 wherein the command includes an instruction and at least one parameter.
10. The method of Claim 1 wherein the command conforms to a predetermined interprocess communication interface.
11. The method of Claim 1 wherein the command includes operations selected from the group consisting of freeze live data, fetch live data, export image, exit, initialize, and get status.
- 15 12. The method of Claim 1 wherein the transmitting via the integrated interface program employs sockets.
- 20 13. The method of Claim 12 wherein the transmitting via the integrated interface program conforms to a predetermined protocol.
14. The method of Claim 13 wherein the protocol is TCP/IP.

WO 02/068992

PCT/US02/05764

-64-

15. The method of Claim 1 wherein the receiving of ultrasonic data further comprises receiving according to a standardized interface.
- 5 16. The method of Claim 15 wherein the standardized interface is IEEE 1394.
17. The method of Claim 1 wherein the ultrasonic application server includes a graphical user interface (GUI).
18. The method of Claim 17 wherein the GUI includes image control presets.
- 10 19. The method of Claim 18 wherein the image control presets are operable to store image settings.
20. The method of Claim 19 wherein the image settings include settings selected from the group consisting of size, depth, focus, time gain compensation (TGC) and TGC lock.
- 15 21. The method of Claim 1 further comprising:  
providing a probe housing having a transducer array that is connected to a processing circuit having a beamforming circuit, a memory, a system controller integrated circuit and a digital communication control circuit;
- 20 connecting the digital communication control circuit to a personal computer with a standard communication interface; and  
transmitting data along the communication interface.

WO 02/068992

PCT/US02/05764

-65-

22. The method of Claim 21 further comprising providing an interface housing in which the first circuit board assembly and the second board assembly are mounted.
- 5 23. The method of Claim 21 further comprising providing an interface housing in which a first circuit board assembly having the beamforming circuit and a second circuit board assembly having the memory, controller and communication control circuit are mounted.
- 10 24. The method of Claim 21 further comprising providing a body mounted personal computer.
25. The method of Claim 21 further comprising providing a body mounted interface housing.
26. The method of Claim 21 wherein the communication interface is a wireless interface.
- 15 27. The method of Claim 26 wherein the wireless interface is a RF interface.
28. The method of Claim 26 wherein the wireless interface is an infrared interface.
- 20 29. A system for external application integration in an ultrasonic imaging system comprising:  
a user computing device having an ultrasonic application server operable to receive and process ultrasonic data via a predetermined interface;

WO 02/068992

PCT/US02/05764

-66-

an integrated interface program in communication with the ultrasonic application server and operable to invoke operations in the ultrasonic application server;

5 an external application operable to generate a command corresponding to the operations, and further operable to transmit the commands to the integrated interface program, wherein the integrated interface program invokes the ultrasonic application server to compute a result in response to the command, and transmits the result back to the external  
10 application.

30. The system of Claim 29 wherein the integrated interface program is adapted to transmit information pertaining to data selected from the group consisting of radiation therapy data, fetal images, cardiac images, and image guided surgery.

15 31. The system of Claim 29 wherein the result further comprises image data and transformation parameters.

32. The system of Claim 29 further comprising a remote computer wherein the external application is on a remote computer.

20 33. The system of Claim 29 further comprising a public access network, wherein the remote computer is connected to the ultrasonic application via the public access network.

34. The system of Claim 33 wherein the public access network is the Internet.

25 35. The system of Claim 29 wherein the external application is on a remote computer.

WO 02/068992

PCT/US02/05764

-67-

36. The system of Claim 29 wherein the command further comprises an instruction and at least one parameter.
37. The system of Claim 36 wherein the command conforms to a predetermined interprocess communication interface.
- 5 38. The system of Claim 37 wherein the command includes operations selected from the group consisting of freeze live data, fetch live data, export image, exit, initialize, and get status.
- 10 39. The system of Claim 29 wherein at least one of the interfaces is a wireless interface.
40. The system of Claim 34 wherein the transmitting via the integrated interface program further includes sockets.
- 15 41. The system of Claim 34 wherein the transmitting via the integrated interface program conforms to a predetermined protocol.
42. The system of Claim 35 wherein the predetermined protocol is TCP/IP.
43. The system of Claim 34 further comprising a standardized interface, wherein the ultrasonic data is received via the standardized interface.
- 20 44. The system of Claim 37 wherein the standardized interface is IEEE 1394.

WO 02/068992

PCT/US02/05764

-68-

45. The system of Claim 34 wherein the ultrasonic application server includes a graphical user interface (GUI).
46. The system of Claim 40 wherein the GUI includes image control presets.
- 5 47. The system of Claim 41 wherein the image control presets are operable to store image settings.
48. The system of Claim 42 wherein the image settings include settings selected from the group consisting of size, depth, focus, time gain compensation (TGC) and TGC lock.
- 10 49. The system of Claim 29 further comprising:  
a probe housing having a transducer array;  
an interface system communicating with the probe housing, the interface system having a beamforming circuit, a memory, a system controller integrated circuit and a communication control circuit connected to the computing device with a standard communication interface.
- 15 50. The system of Claim 49 wherein the interface system has a first circuit board assembly and a second circuit board assembly are mounted in an interface housing.
- 20 51. The system of Claim 50 wherein the first circuit board assembly and the second circuit board assembly are electrically connected by a connector.
52. The system of Claim 49 wherein the computing device comprises a body mounted system.

WO 02/068992

PCT/US02/05764

-69-

53. The system of Claim 49 wherein the memory further comprises a video random access memory (VRAM).
54. The system of Claim 49 wherein the standard communication interface comprises an IEEE 1394 interface.
- 5 55. The system of Claim 49 wherein the standard communication interface comprises a universal serial bus (USB) interface.
56. The system of Claim 49 wherein the communication system is a wireless interface between the communication control circuit of the interface system and the computing device.
- 10 57. A computer program product having computer program code for external application integration in an ultrasonic imaging system comprising:
- computer program code for defining an ultrasonic application server having at least one ultrasonic operation;
  - 15 computer program code for defining an integrated interface program having a plurality of entry points into the ultrasonic application server, the entry points operable to access each of the at least one ultrasonic operations;
  - computer program code for sending, from the external application, a command indicative of at least one of the ultrasonic operations; and
  - 20 computer program code for executing, in the ultrasonic application server, a result corresponding to the command.
- 25 58. A computer data signal having program code for external application integration in an ultrasonic imaging system comprising:

WO 02/068992

PCT/US02/05764

-70-

- program code for defining an ultrasonic application server having at least one ultrasonic operation;
- program code for defining an integrated interface program having a plurality of entry points into the ultrasonic application server, the entry points operable to access each of the at least one ultrasonic operations;
- program code for sending, from the external application, a command indicative of at least one of the ultrasonic operations; and
- program code for computing, in the ultrasonic application server, a result corresponding to the command.
59. A system for external application integration in an ultrasonic imaging system comprising:
- means for defining an ultrasonic application server having at least one ultrasonic operation;
- means for defining an integrated interface program having a plurality of entry points into the ultrasonic application server; the entry points operable to access each of the at least one ultrasonic operations;
- means for sending, from the external application a command indicative of at least one of the ultrasonic operations; and
- means for executing, in the ultrasonic application server, a result corresponding to the command.
60. An ultrasonic imaging system comprising:
- a probe having a transducer array, and a control circuitry and a digital communication control circuit, the control circuitry including a transmit/receive module, beamforming module and a system controller; and

WO 02/068992

PCT/US02/05764

-71-

a computing device connected to the digital communication control circuit of the probe with a communication interface, the computer processing display data.

- 5 61. The system of Claim 60 wherein the communication interface between the probe and the computing device is a wireless interface.
62. The system of Claim 61 wherein the wireless interface is a RF interface.
- 10 63. The system of Claim 61 wherein the wireless interface is an infrared interface.
64. The system of Claim 60 wherein the communication interface between the probe and the computing device is a wired link.
- 15 65. The system of Claim 60 wherein the beamforming module is a charge domain processor beamforming module and wherein the control circuitry further comprises a pre-amp/TGL module.
66. The system of Claim 60 further comprising a supplemental display device connected to the computing device by a second communication interface.
- 20 67. The system of Claim 66 wherein the supplemental display device is a computing device.
68. The system of Claim 66 wherein at least one of the communication interfaces is a wireless interface.

WO 02/068992

PCT/US02/05764

-72-

- 5 69. The system of Claim 66 wherein the communication interface between the probe and the computing device is a wireless interface and the second communication interface between the supplemental display device and the computing device is wireless.
- 70. The system of Claim 66 wherein the second communication interface includes a hub to connect a plurality of secondary supplemental devices.
- 10 71. The system of Claim 67 wherein the computing device has a different velocity estimation system.
- 72. The system of Claim 71 wherein the different velocity estimation system is one of color-flow imaging, power-Doppler or spectral sonogram.
- 15 73. The system of Claim 60 wherein the probe and the computing device each have a wireless port.
- 74. The system of Claim 73 wherein the wireless port of the probe and the wireless port of the computing device each further comprise an infrared port.
- 20 75. The system of Claim 73 wherein the wireless port of the probe and the wireless port of the computing device each further comprise a radio frequency port.
- 76. The system of Claim 74 wherein each of the probe and the computing device include an infrared protocol stack for controlling communication through the wireless port of the

WO 02/068992

PCT/US02/05764

-73-

probe and the wireless port of the computing device,  
respectively.

- 5 77. The system of Claim 75 wherein each of the probe and the  
computing device include a radio frequency protocol stack for  
controlling communication through the wireless port of the  
probe and the wireless port of the computing device,  
respectively.
- 10 78. An ultrasonic imaging system comprising:  
a probe housing having a transducer;  
an interface system communicating with the probe housing,  
the interface system having a beamforming circuit, a memory, a  
system controller integrated circuit and a communication control  
circuit; and  
15 a computing device connected to the communication control  
circuit of the interface system with a communication interface, the  
computer processing display data.
- 20 79. The system of Claim 79 wherein the communication control circuit is  
a digital communication system.
80. The system of Claim 78 wherein the communication interface  
between the interface system and the computing device is a wireless  
interface.
- 25 81. The system of Claim 79 wherein the beamforming module is a  
charge domain processor beamforming module and wherein  
the control circuitry further comprises a pre-amp/TGL  
module.

WO 02/068992

PCT/US02/05764

-74-

82. The system of Claim 79 further comprising a supplemental display device connected to the computing device by a second communication interface.
- 5 83. The system of Claim 82 wherein at least one of the communication interfaces between the interface system and the computing device and between the supplemental display device and the computing device is wireless.
- 10 84. A method for controlling an ultrasonic imaging system comprising:  
defining a plurality of ultrasonic imaging operations;  
defining a range of values corresponding to each of the ultrasonic imaging operations;  
selecting, via a first control, one of the plurality of ultrasonic imaging operations;  
15 selecting, via a second control, a parameter in the range of values corresponding to the selected ultrasonic imaging operation;  
and  
applying, via the ultrasonic imaging system, the selected ultrasonic imaging operation employing the selected parameter, the first control and the second control being operable from a common operating position.
- 20 85. The method of Claim 84 further comprising applying the ultrasonic imaging operation to ultrasonic image data gathered by the ultrasonic imaging system.
- 25 86. The method of Claim 84 using a non-dominant hand to operate control at the common operating position.
87. The method of Claim 84 wherein the common operating position corresponds to a control keypad accessible from a single hand.

WO 02/068992

PCT/US02/05764

-75-

- 5 88. The method of Claim 84 further comprising selecting another ultrasonic imaging operation via the first control and selecting another parameter via the second control in the range of values corresponding to the selected another ultrasonic imaging operation from the same common operating position.
- 10 89. The method of Claim 88 further comprising selecting a series of ultrasonic imaging operations from the common operating position and further comprising executing no extraneous operations from another operating position.
- 15 90. The method of Claim 89 wherein the non-dominant hand remains at the common operating position throughout the series of ultrasonic imaging operations.
- 20 91. The method of Claim 84 wherein the first control is a qualitative control.
- 20 92. The method of Claim 84 wherein the second control is a quantitative control.
- 25 93. The method of Claim 84 wherein the range is a series of discrete values.
- 25 94. The method of Claim 84 wherein the range is a continuum.
- 30 95. The method of Claim 84 wherein the ultrasonic imaging operations include ultrasonic image scanning operations and ultrasonic image processing operations.
- 30 96. The method of Claim 95 wherein the ultrasonic image scanning operations are applicable to dynamic ultrasonic image data.

WO 02/068992

PCT/US02/05764

-76-

97. The method of Claim 95 wherein the ultrasonic image processing operations are applicable to static and dynamic ultrasonic image data.
- 5 98. The method of Claim 95 wherein the ultrasonic image scanning operations include image processing operations selected from the group consisting of size, depth, focus, gain, Time Gain Compensation (TGC) and TGC lock.
- 10 99. The method of Claim 95 wherein the ultrasonic image processing operations include image processing operations selected from the group consisting of view, inversion palette, smoothing, persistence, map, and contrast.
- 15 100. A system for controlling ultrasonic imaging comprising:  
an ultrasonic imaging controller operable to apply a plurality of ultrasonic imaging operations;  
a user input device operable to provide selection input in response to a first user control, and further operable to provide parameters in response to a second user control, the user input device  
20 connected to the first user control and the second user control from a common operation position; and  
a graphical user interface (GUI) operable to receive the selection input corresponding to at least one of the ultrasonic imaging operations, and further operable to receive parameters in a range  
25 corresponding to the selected ultrasonic imaging operations.
- 30 101. The system of Claim 100 wherein the ultrasonic imaging controller is further operable to apply the ultrasonic imaging operation to ultrasonic image data gathered by a hand-held probe in an ultrasonic imaging system.

WO 02/068992

PCT/US02/05764

-77-

102. The system of Claim 100 wherein the common operating position is adapted to be accessible from a non-dominant hand.
- 5 103. The system of Claim 100 wherein the common operating position corresponds to a control keypad accessible from a single hand.
- 10 104. The system of Claim 100 wherein the user input device is operable to provide selection input and corresponding to another ultrasonic imaging operation via the first user control and further operable to provide another parameter via the second user control in the range of values corresponding to the selected another ultrasonic imaging operation from the same common operating position.
- 15 105. The system of Claim 104 wherein the user input device is further operable for selecting a series of ultrasonic imaging operations from the common operating position and further comprising executing no extraneous operations from another operating position.
- 20 106. The system of Claim 100 wherein the non-dominant hand remains at the common operating position throughout the series of ultrasonic imaging operations.
- 25 107. The system of Claim 100 wherein the first user control is a qualitative control.
- 30 108. The system of Claim 100 wherein the second user control is a quantitative control.
109. The system of Claim 100 wherein the range is a series of discrete values.
110. The system of Claim 100 wherein the range is a continuum.

WO 02/068992

PCT/US02/05764

-78-

111. The system of Claim 100 wherein the ultrasonic imaging controller is further operable to apply ultrasonic imaging operations including ultrasonic image scanning operations and ultrasonic image processing operations.
- 5
112. The system of Claim 111 wherein the ultrasonic imaging controller is further operable to apply ultrasonic image scanning operations applicable to dynamic ultrasonic image data.
- 10
113. The system of Claim 111 wherein the ultrasonic imaging controller is further operable to apply ultrasonic image processing operations applicable to static and dynamic ultrasonic image data.
- 15
114. A computer program product including computer program code for controlling an ultrasonic imaging system comprising:
- computer program code for defining a plurality of ultrasonic imaging operations;
  - computer program code for defining a range of values corresponding to each of the ultrasonic imaging operations;
  - 20 computer program code for selecting, via a first control, one of the plurality of ultrasonic imaging operations;
  - computer program code for selecting, via a second control, a parameter in the range of values corresponding to the selected ultrasonic imaging operation; and
  - 25 computer program code for applying, via the ultrasonic imaging system, the selected ultrasonic imaging operation employing the selected parameter, the first control and the second control being operable from a common operating position.
- 30
115. A computer data signal having program code for controlling an ultrasonic imaging system comprising:

WO 02/068992

PCT/US02/05764

-79-

program code for defining a plurality of ultrasonic imaging operations;

program code for defining a range of values corresponding to each of the ultrasonic imaging operations;

5 program code for selecting, via a first control, one of the plurality of ultrasonic imaging operations;

program code for selecting, via a second control, a parameter in the range of values corresponding to the selected ultrasonic imaging operation; and

10 program code for applying, via the ultrasonic imaging system, the selected ultrasonic imaging operation employing the selected parameter, the first control and the second control being operable from a common operating position.

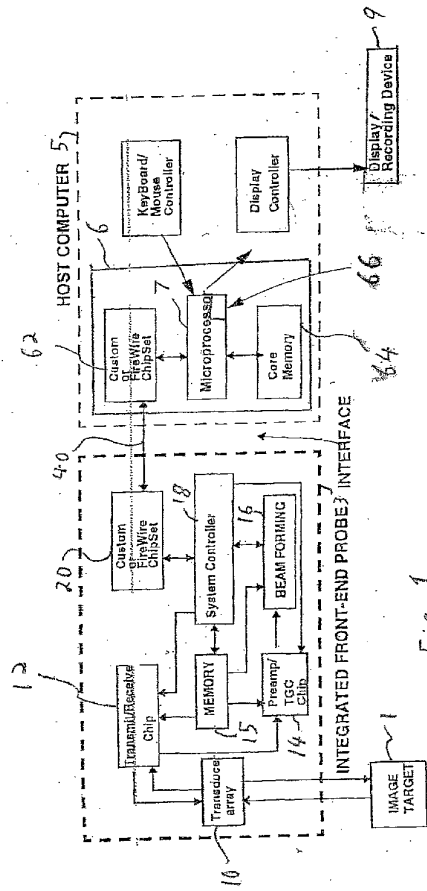


Fig. 1

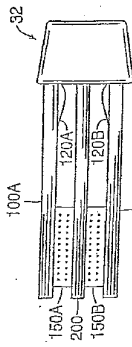


FIG. 2C

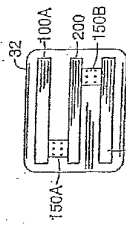


FIG. 2B

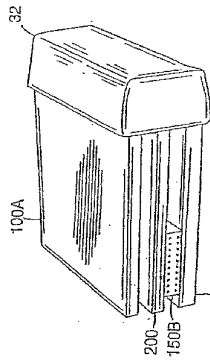


FIG. 2A



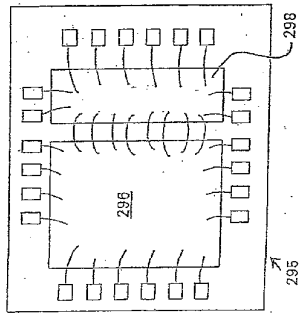


FIG. 3C

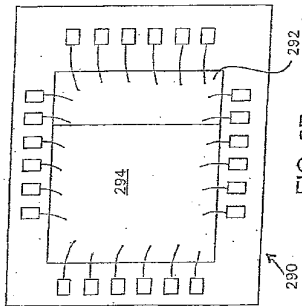


FIG. 3B

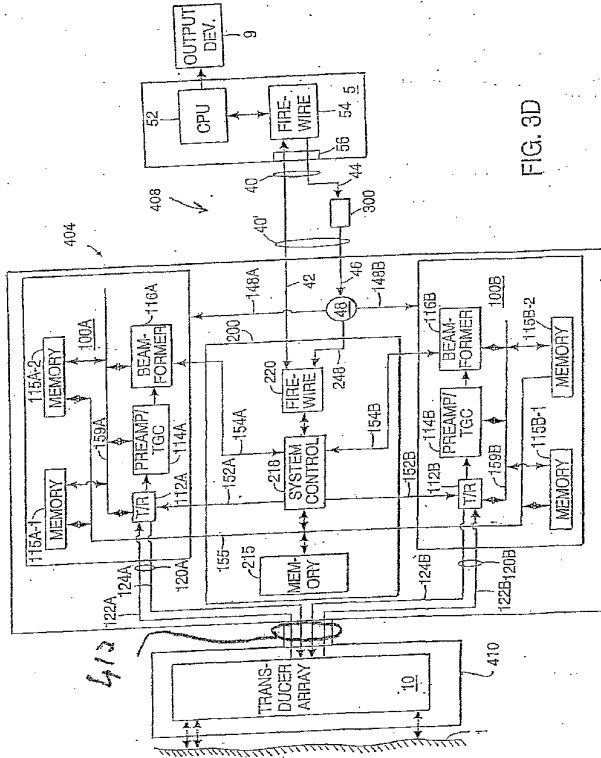


FIG. 3D

WO 02/068992

PCT/US02/05764

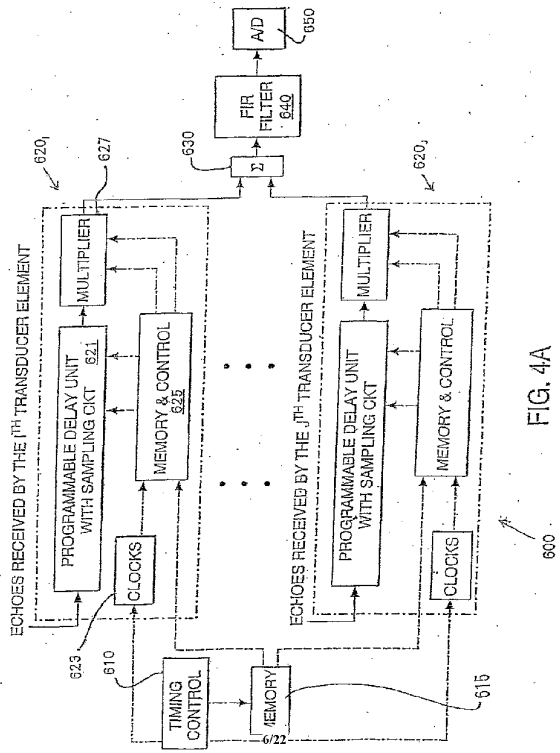


FIG. 4A

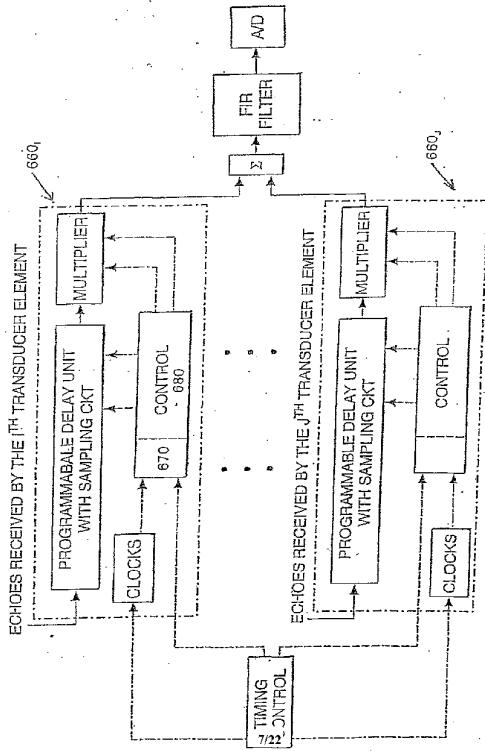


FIG. 4B

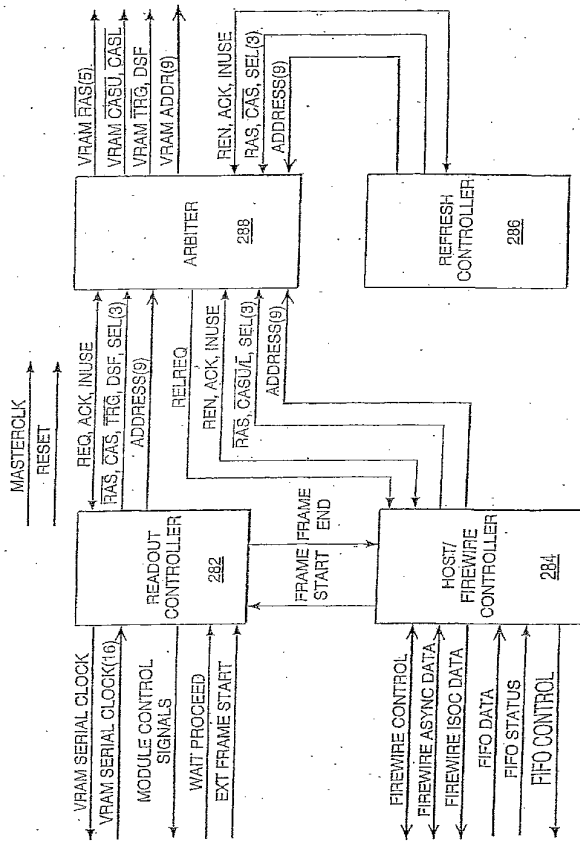


FIG. 5A

WO 02/068992

PCT/US02/05764

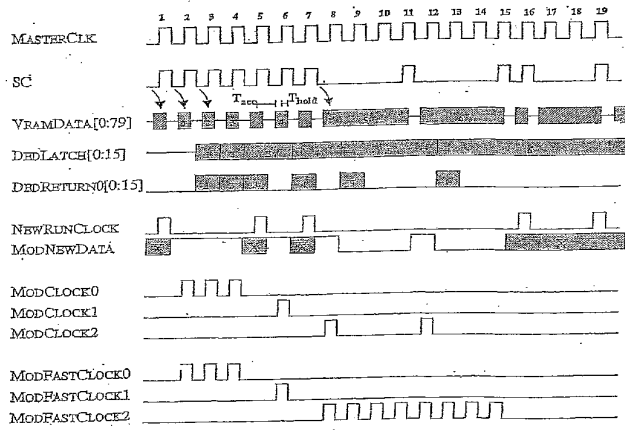


FIG. 5B

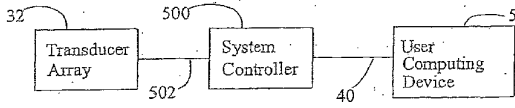


Fig. 6

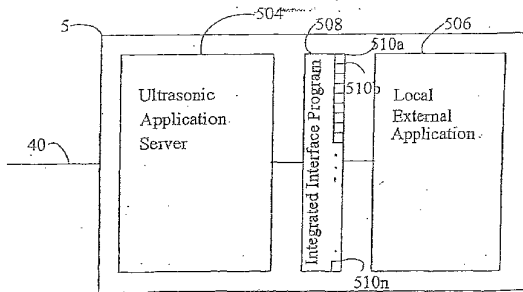


Fig. 7A

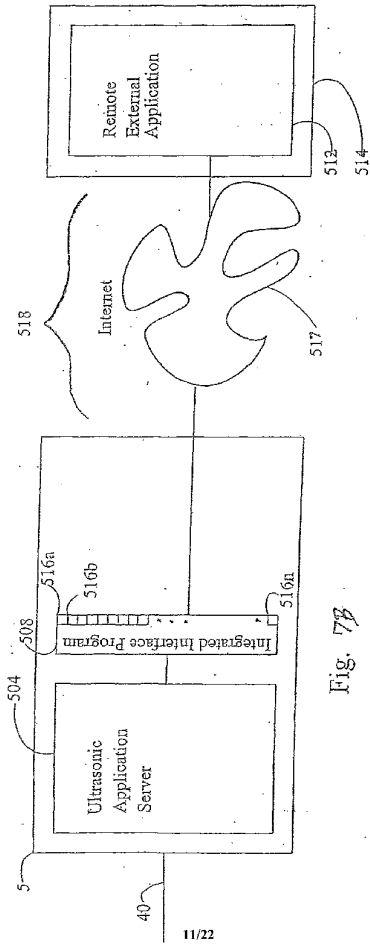


Fig. 7B

WO 02/068992

PCT/US02/05764

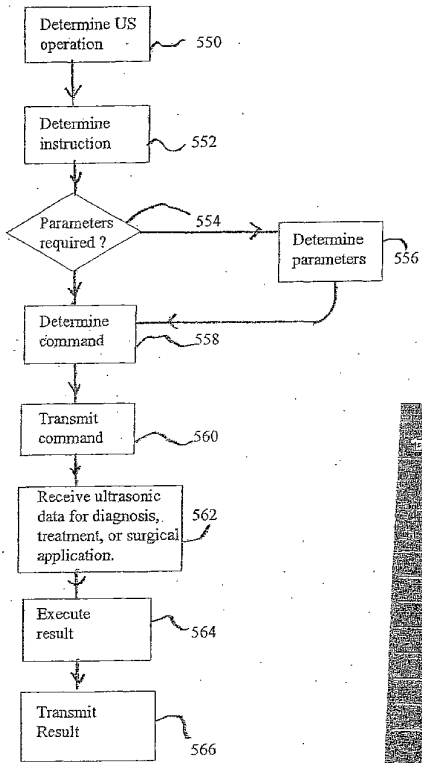


Fig. 8

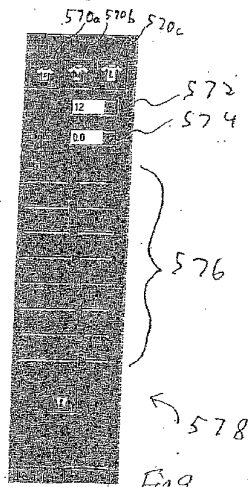
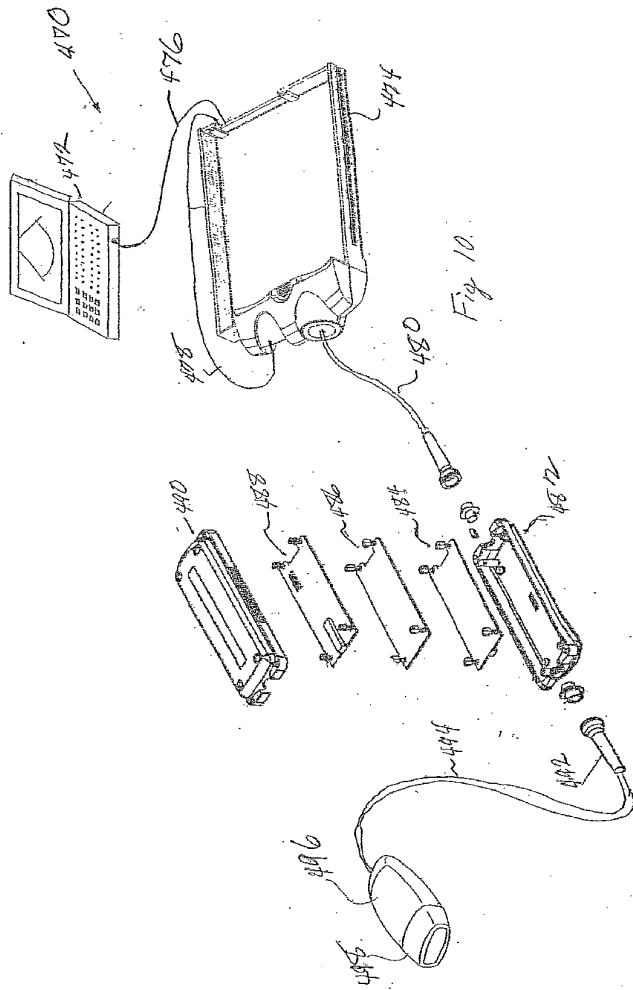


Fig. 9

WO 02/068992

PCT/US02/05764



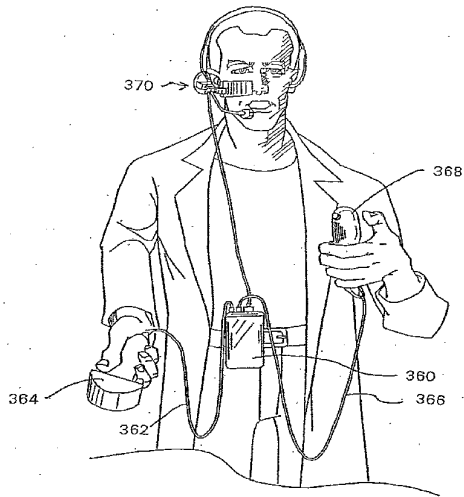
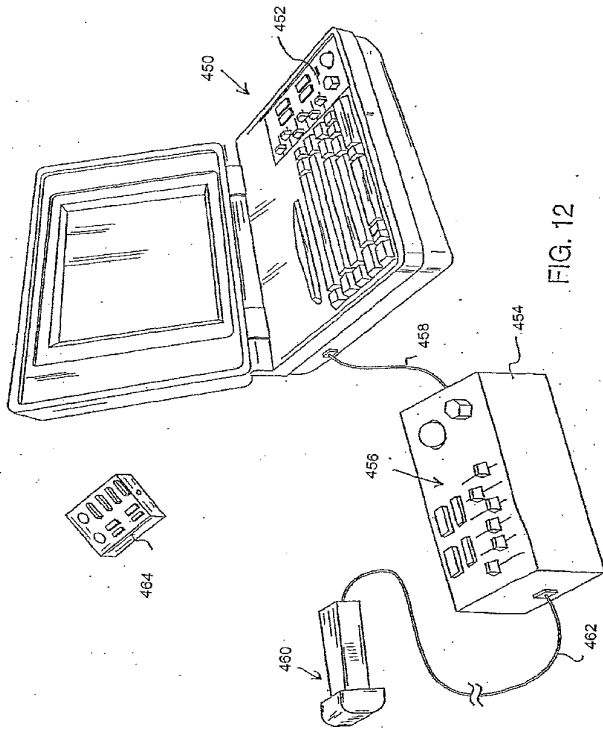


FIG. 11





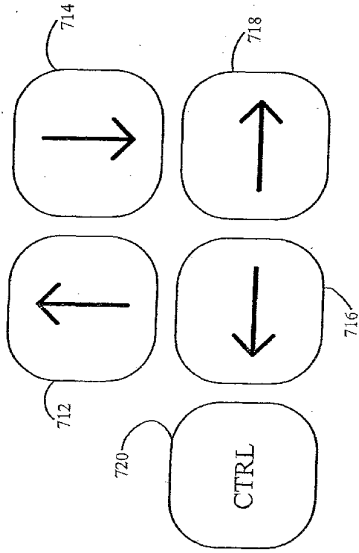
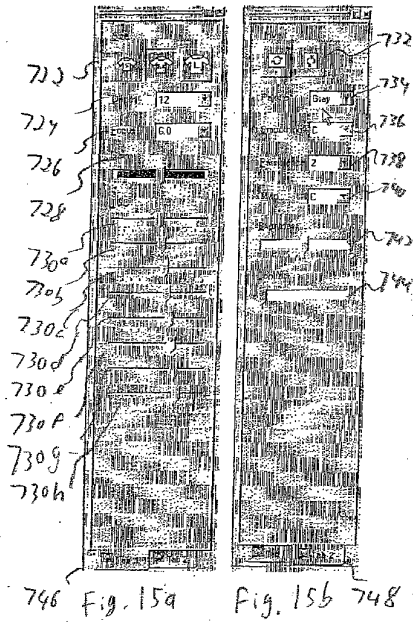
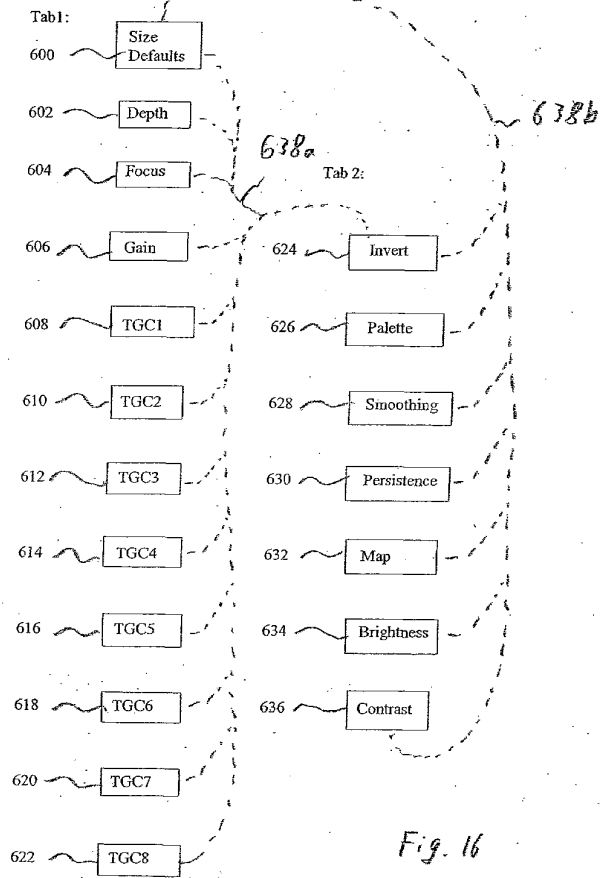


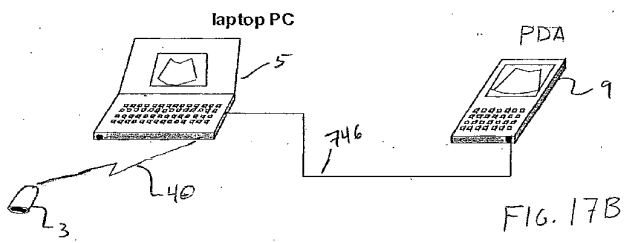
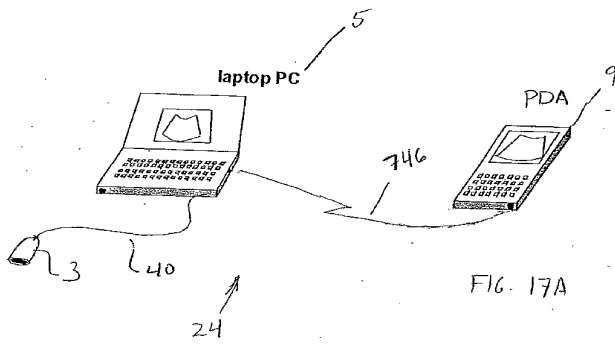
Fig. 14



WO 02/068992

PCT/US02/05764





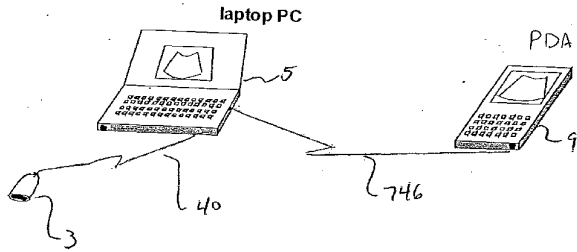
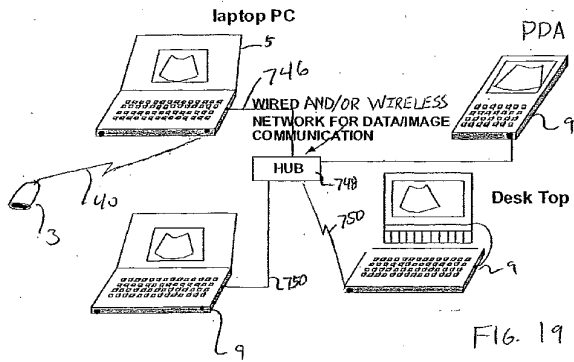
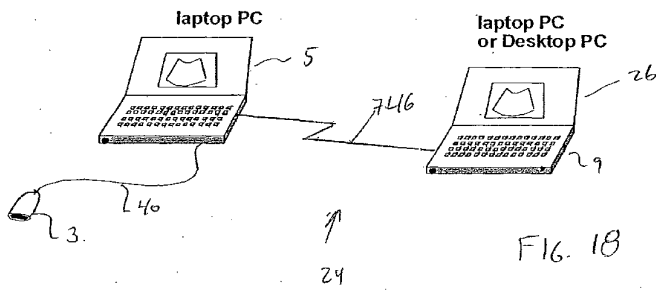


FIG. 17C



【国際公開パンフレット(コレクトバージョン)】

(12) INTERNATIONAL APPLICATION PUBLISHED UNDER THE PATENT COOPERATION TREATY (PCT)

(19) World Intellectual Property Organization  
International Bureau



(43) International Publication Date  
6 September 2002 (06.09.2002)

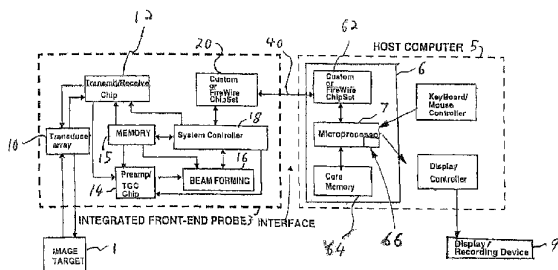
PCT

(10) International Publication Number  
WO 02/068992 A3

- (51) International Patent Classification<sup>7</sup>: G01S 15/89 US 60740,430 (CIP)  
Filed on 22 June 1999 (22.06.1999)
- (21) International Application Number: PCT/US02/05764
- (22) International Filing Date: 22 February 2002 (22.02.2002)
- (25) Filing Language: English
- (26) Publication Language: English
- (30) Priority Data:
  - 09/791,491 22 February 2001 (22.02.2001) US
  - 09/822,764 30 March 2001 (30.03.2001) US
- (63) Related by continuation (CON) or continuation-in-part (CIP) to earlier applications:
  - US 09/822,764 (CIP)
  - Filed on 30 March 2001 (30.03.2001)
  - US 09/791,491 (CIP)
  - Filed on 22 February 2001 (22.02.2001)
  - US PCT/US00/17236 (CIP)
  - Filed on 22 June 2000 (22.06.2000)
  - US 09/649,780 (CIP)
  - Filed on 26 November 1999 (26.11.1999)
- (71) Applicant (for all designated States except US): TERATECH CORPORATION [US/US]; 7779 Terrace Hall Avenue, Burlington, MA 01803 (US).
- (72) Inventors; and (75) Inventors/Applicants (for US only): CHIANG, Alice, M. [US/US]; 4 Glenfield East, Weston, MA 02493 (US); LITCHEFIELD, Michael, P. [US/US]; 45 High Street, Winchester, MA 01890 (US); BRODSKY, Michael [US/US]; 56 Regent Circle, Brookline, MA 02445 (US); KISCHELL, Eric, R. [US/US]; 30 Elm Street, Pepperell, MA 01463 (US).
- (74) Agents: GREWAL, Monica et al.; Bowditch & Dewey, LLP, 161 Worcester Road, P.O. Box 9320, Framingham, MA 01701 (US).
- (81) Designated States (national): AI, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GF, GM, GT, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC,

[Continued on next page]

(54) Title: ULTRASOUND PROBE WITH INTEGRATED ELECTRONICS



(57) Abstract: A hand-held ultrasound system includes integrated electronics within an ergonomic housing. The electronics includes control circuitry, beamforming and circuitry transducer drive circuitry. The electronics communicate with a host computer using an industry standard high speed serial bus. The ultrasonic imaging system is operable on a standard, commercially available, user computing device without specific hardware modifications, and is adapted to interface with an external application without modification to the ultrasonic imaging system to allow a user to gather ultrasonic data on a standard user computing device such as a PC, and employ the data so gathered via an independent external application without requiring a custom system, expensive hardware modifications, or system rebuilds. An integrated interface program allows such ultrasonic data to be invoked by a variety of such external applications having access to the integrated interface program via a standard, predetermined platform such as visual basic or c++.



WO 02/068992 A3

WO 02/06892 A3



LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MY, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW.

**Published:**

- with international search report
- before the expiration of the time limit for amending the claims and to be republished in the event of receipt of amendments

**(84) Designated States (regional):** ARIPO patent (GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), Eurasian patent (AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), European patent (AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IL, IT, LU, MC, NL, PT, SE, TR), OAPI patent (BH, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG).

**(88) Date of publication of the international search report:**

17 April 2003

*For two-letter codes and other abbreviations, refer to the "Guidance Notes on Codes and Abbreviations" appearing at the beginning of each regular issue of the PCT Gazette.*

## 【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International Application No. PCT/US 02/05764
A. CLASSIFICATION OF SUBJECT MATTER IPC 7 G01S15/89		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED Minimum documentation searched (classification system followed by classification symbols) IPC 7 G01S G06F A61B		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practical, search terms used) EPO-Internal, WPI Data, PAJ, INSPEC		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 5 715 823 A (RONCALEZ PASCAL ET AL) 10 February 1998 (1998-02-10)	1-3, 5-7, 9, 11-14, 29, 30, 32-36, 40-42, 57-59
Y	abstract; figures 1,2,4 column 2, line 57 - column 3, line 39 column 7, line 37 - line 47 column 10, line 41 - line 58 column 11, line 25 - line 49 --- -/--	15, 16, 21-28, 39, 43, 44, 49-56
<input checked="" type="checkbox"/> Further documents are listed in the continuation of box C. <input checked="" type="checkbox"/> Patent family members are listed in annex.		
* Special categories of cited documents : *A* document defining the general state of the art which is not considered to be of particular relevance *E* earlier document but published on or after the international filing date *L* document which may throw doubts on priority claims or which is cited to establish the publication date of another citation or other special reason (as specified) *O* document referring to an oral disclosure, use, exhibition or other means *P* document published prior to the international filing date but later than the priority date claimed *T* later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention **X* document of particular relevance: the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone **Y* document of particular relevance: the claimed invention cannot be considered to involve an inventive step when the document is considered with one or more other such documents, such combination being obvious to a person skilled in the art **Z* document member of the same patent family		
Date of the actual completion of the international search 31 January 2003		Date of mailing of the international search report 24.02.2003
Name and mailing address of the ISA European Patent Office, P.B. 5518 Patentlaan 2 NL - 2280 HV Rijswijk Tel: (+31-70) 340-3340, Tx: 31 651 opt nl, Fax: (+31-70) 340-3010		Authorized officer Niemeijer, R

Form PCT/ISA/210 (as amended) (July 1999)

INTERNATIONAL SEARCH REPORT		International Application No PCT/US 02/05764
C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	US 6 101 407 A (GROEZINGER JOHN L) 8 August 2000 (2000-08-08)  abstract; figure 1 column 3, line 45 -column 5, line 49 column 6, line 18 -column 7, line 3 ---	1-3,5-7, 11-14, 29,30, 32-35, 40-42, 57-59
X,P	WO 01 22115 A (ULTRASONIX MEDICAL CORP) 29 March 2001 (2001-03-29) abstract; figure 7 page 25, line 23 -page 26, line 29 ---	1,29, 57-59
X Y	WO 00 79300 A (BROADSTONE STEVEN R ;GILBERT JEFFREY M (US); TERATECH CORP (US); C) 28 December 2000 (2000-12-28)  figures 1,2A,3A,11,12 page 5, line 23 -page 6, line 9 page 7, line 21 -page 9, line 2 page 39, line 29 -page 30, line 29 ---	60-70, 73-75, 78-83 15,16, 21-28, 39,43, 44, 49-56, 76,77
Y	US 5 774 876 A (FERRARA CHARLES F ET AL) 30 June 1998 (1998-06-30) column 4, line 40 - line 47 column 29, line 15 - line 17; figure 23 ---	76,77
X Y	US 6 063 030 A (VARA ALBERT ET AL) 16 May 2000 (2000-05-16)  abstract; figures 1,3A,23,25  column 5, line 18 - line 41 column 7, line 55 - line 24 column 14, line 34 - line 43 ---	84,85, 88, 91-101, 103,104, 107-115  86,90, 102,106
X	US 5 379 771 A (YANO MASAHIKO ET AL) 10 January 1995 (1995-01-10) abstract; figures 6-8 column 6, line 38 - line 68 --- -/--	84,100, 114,115

## INTERNATIONAL SEARCH REPORT

International Application No  
PCT/US 02/05764

C.(Continuation) DOCUMENTS CONSIDERED TO BE RELEVANT		
Category *	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X	PATENT ABSTRACTS OF JAPAN vol. 2000, no. 14, 5 March 2001 (2001-03-05) & JP 2000 316865 A (OLYMPUS OPTICAL CO LTD), 21 November 2000 (2000-11-21) abstract ---	84,100, 114,115
X	US 5 855 556 A (SHIRAI TAKESHI) 5 January 1999 (1999-01-05) abstract; figure 2 column 5, line 24 - line 54 column 11, line 35 - line 45 ---	84,114, 115
Y	US 5 718 228 A (HIRUTA MASAHIRO ET AL) 17 February 1998 (1998-02-17) figure 4 ---	86,90, 102,106
A	WO 00 60522 A (ACIST MEDICAL SYSTEMS INC ;WILSON ROBERT F (US); DUCHON DOUGLAS J) 12 October 2000 (2000-10-12) abstract; figures 1,3,5 page 8, line 10 - line 20 page 9, line 8 - line 19 page 10, line 17 - line 31 ---	1,29, 57-59
A	CHIANG A M ET AL: "PC-based ultrasound imaging system in a probe" 2000 IEEE ULTRASONICS SYMPOSIUM. PROCEEDINGS. AN INTERNATIONAL SYMPOSIUM (CAT. NO. 00CH37121), 2000 IEEE ULTRASONICS SYMPOSIUM. PROCEEDINGS. AN INTERNATIONAL SYMPOSIUM, SAN JUAN, PUERTO RICO, 22-25 OCT. 2000, pages 1255-1260 vol.2, XP010540842 2000, Piscataway, NJ, USA, IEEE, USA ISBN: 0-7803-6365-5 Section III: "The Terason-2000 Handheld Ultrasound System", page 1258; figure 1 ---	60,78
A	US 5 904 652 A (BROADSTONE STEVEN R ET AL) 18 May 1999 (1999-05-18) abstract; figures 3,12,13 column 14, line 22 - line 41 column 5, line 57 -column 6, line 17 column 9, line 66 -column 10, line 8 -----	60,78

INTERNATIONAL SEARCH REPORT		International Application No. PCT/US 02/05764
<b>Box I Observations where certain claims were found unsearchable (Continuation of Item 1 of first sheet)</b>		
This International Search Report has not been established in respect of certain claims under Article 17(2)(a) for the following reasons:		
1.	<input type="checkbox"/>	Claims Nos.: because they relate to subject matter not required to be searched by this Authority, namely:
2.	<input type="checkbox"/>	Claims Nos.: because they relate to parts of the International Application that do not comply with the prescribed requirements to such an extent that no meaningful international Search can be carried out, specifically:
3.	<input type="checkbox"/>	Claims Nos.: because they are dependent claims and are not drafted in accordance with the second and third sentences of Rule 6.4(a).
<b>Box II Observations where unity of invention is lacking (Continuation of Item 2 of first sheet)</b>		
This International Searching Authority found multiple inventions in this International application, as follows:		
see additional sheet		
1.	<input checked="" type="checkbox"/>	As all required additional search fees were timely paid by the applicant, this International Search Report covers all searchable claims.
2.	<input type="checkbox"/>	As all searchable claims could be searched without effort justifying an additional fee, this Authority did not invite payment of any additional fee.
3.	<input type="checkbox"/>	As only some of the required additional search fees were timely paid by the applicant, this international Search Report covers only those claims for which fees were paid, specifically claims Nos.:
4.	<input type="checkbox"/>	No required additional search fees were timely paid by the applicant. Consequently, this International Search Report is restricted to the invention first mentioned in the claims; it is covered by claims Nos.:
<b>Remark on Protest</b>		<input type="checkbox"/> The additional search fees were accompanied by the applicant's protest. <input checked="" type="checkbox"/> No protest accompanied the payment of additional search fees.

International Application No. PCT/US 02 05764

**FURTHER INFORMATION CONTINUED FROM PCT/ISA/ 210**

This International Searching Authority found multiple (groups of) inventions in this international application, as follows:

1. Claims: 1-20,29-48,57-59

Client-server architecture for ultrasonic imaging system

2. Claims: 21-28,49-56, 60-83

Probe with integrated electronics

3. Claims: 84-115

Controlling an ultrasonic imaging system

## INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No.

PCT/US 02/05764

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5715823 A	10-02-1998	US 5603323 A	18-02-1997
		AU 704680 B2	29-04-1999
		AU 3924697 A	02-04-1998
		BR 9705239 A	20-03-2001
		CA 2216123 A1	25-03-1998
		CN 1185308 A	24-06-1998
		EP 0833266 A2	01-04-1998
		JP 10179581 A	07-07-1998
		NO 974389 A	26-03-1998
		US 5891035 A	06-04-1999
		US 5938607 A	17-08-1999
		US 5897498 A	27-04-1999
		EP 0795295 A1	17-09-1997
		JP 9234201 A	09-09-1997
US 5851186 A	22-12-1998		
US 6101407 A	08-08-2000	AU 9297098 A	30-08-1999
		EP 0976080 A1	02-02-2000
		JP 2001520783 T	30-10-2001
		WO 9941691 A1	19-08-1999
WO 0122115 A	29-03-2001	US 6325759 B1	04-12-2001
		AU 7502000 A	24-04-2001
		WO 0122115 A1	29-03-2001
		US 2002007119 A1	17-01-2002
WO 0079300 A	28-12-2000	AU 5633100 A	09-01-2001
		CN 1361871 T	31-07-2002
		EP 1194791 A1	10-04-2002
		WO 0079300 A1	28-12-2000
		US 2002120193 A1	29-08-2002
		US 2002067359 A1	06-06-2002
US 5774876 A	30-06-1998	AU 3507197 A	02-02-1998
		CA 2258921 A1	15-01-1998
		WO 9801772 A2	15-01-1998
US 6063030 A	16-05-2000	AU 1294995 A	19-06-1995
		WO 9515521 A2	08-06-1995
US 5379771 A	10-01-1995	JP 3251696 B2	28-01-2002
		JP 6285067 A	11-10-1994
JP 2000316865 A	21-11-2000	NONE	
US 5855556 A	05-01-1999	JP 11089837 A	06-04-1999
US 5718228 A	17-02-1998	JP 9238944 A	16-09-1997
WO 0060522 A	12-10-2000	AU 4185600 A	23-10-2000
		EP 1166222 A2	02-01-2002
		WO 0060522 A2	12-10-2000
US 5904652 A	18-05-1999	US 5690114 A	25-11-1997
		US 5590658 A	07-01-1997
		US 5839442 A	24-11-1998
		AU 741952 B2	13-12-2001
		AU 7097698 A	17-07-1998

Form PCT/ISA/210 (patent family annex) (July 1992)

INTERNATIONAL SEARCH REPORT

Information on patent family members

International Application No

PCT/US 02/05764

Patent document cited in search report	Publication date	Patent family member(s)	Publication date
US 5904652 A		EP 0949976 A2	20-10-1999
		JP 2001507794 T	12-06-2001
		TW 447215 B	21-07-2001
		WO 9828631 A2	02-07-1998
		US 6248073 B1	19-06-2001
		US 6379304 B1	30-04-2002
		ZA 9711640 A	08-09-1998
		AU 700274 B2	24-12-1998
		AU 6344696 A	30-01-1997
		EP 0835458 A2	15-04-1998
		JP 11508461 T	27-07-1999
		US 5957846 A	28-09-1999
		US 5964709 A	12-10-1999
		CA 2225622 A1	16-01-1997
		TW 381226 B	01-02-2000
		WO 9701768 A2	16-01-1997
		US 6106472 A	22-08-2000
ZA 9605568 A	29-01-1997		

## フロントページの続き

(81) 指定国 AP(GH, GM, KE, LS, MW, MZ, SD, SL, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, MD, RU, TJ, TM), EP(AT, BE, CH, CY, DE, DK, ES, FI, FR, GB, GR, IE, IT, LU, MC, NL, PT, SE, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AT, AU, AZ, BA, BB, BG, BR, BY, BZ, CA, CH, CN, CO, CR, CU, CZ, DE, DK, DM, DZ, EC, EE, ES, FI, GB, GD, GE, GH, GM, HR, HU, ID, IL, IN, IS, JP, KE, KG, KP, KR, KZ, LC, LK, LR, LS, LT, LU, LV, MA, MD, MG, MK, MN, MW, MX, MZ, NO, NZ, OM, PH, PL, PT, RO, RU, SD, SE, SG, SI, SK, SL, TJ, TM, TN, TR, TT, TZ, UA, UG, US, UZ, VN, YU, ZA, ZM, ZW

(特許庁注：以下のものは登録商標)

フロッピー

Bluetooth

WINDOWS

ウィンドウズ

(72) 発明者 ブロドスカイ, マイケル

アメリカ合衆国マサチューセッツ州 0 2 4 4 5 ブルツクライン・レジエントサークル 5 6

(72) 発明者 キシエル, エリック・アール

アメリカ合衆国マサチューセッツ州 0 1 4 6 3 ペパーレル・エルムストリート 3 0

Fターム(参考) 4C601 BB02 DD09 DD15 DE04 DE05 EE11 EE13 FF15 GA01 GD04

HH21 JB13 KK12 KK19 KK42 KK47 LL05 LL20 LL21 LL26

LL38

5J083 AB17 AC29 AD01 AD08 DC05

## 【要約の続き】

アプリケーションにより行使されることを可能にする。

专利名称(译)	超声波探头具有集成电子设备		
公开(公告)号	<a href="#">JP2004530463A</a>	公开(公告)日	2004-10-07
申请号	JP2002568057	申请日	2002-02-22
[标]申请(专利权)人(译)	泰拉科技公司		
申请(专利权)人(译)	Terateku·企业庸率		
[标]发明人	チアングアリスエム リチフィールドマイケルピー ブロドスカイマイケル キシエルエリクアール		
发明人	チアング,アリス·エム リチフィールド,マイケル·ピー ブロドスカイ,マイケル キシエル,エリク·アール		
IPC分类号	A61B8/00 G01S7/52 G01S7/521 G01S15/89		
CPC分类号	G01S7/52025 A61B8/4427 A61B8/4472 A61B8/4483 A61B8/546 A61B8/56 A61B8/565 A61B8/582 A61B8/585 G01S7/52055 G01S7/52079 G01S7/5208 G01S15/8915 G01S15/8979 G01S15/899		
FI分类号	A61B8/00 G01S15/89.B		
F-TERM分类号	4C601/BB02 4C601/DD09 4C601/DD15 4C601/DE04 4C601/DE05 4C601/EE11 4C601/EE13 4C601/FF15 4C601/GA01 4C601/GD04 4C601/HH21 4C601/JB13 4C601/KK12 4C601/KK19 4C601/KK42 4C601/KK47 4C601/LL05 4C601/LL20 4C601/LL21 4C601/LL26 4C601/LL38 5J083/AB17 5J083/AC29 5J083/AD01 5J083/AD08 5J083/DC05		
优先权	09/791491 2001-02-22 US 09/822764 2001-03-30 US		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

手持式超声系统包括在人体工学外壳中的集成电子设备。该电子设备包括控制电路，波束形成电路和转换器驱动电路。电子设备使用行业标准的高速串行总线与主机通信。超声成像系统可以在标准的，可商购的用户计算设备上运行，而无需进行特定的硬件修改，并且用户可以在标准的用户计算设备（例如PC）上运行。收集声波数据，并使用通过独立的外部应用程序收集的数据，而无需定制系统，昂贵的硬件修改或系统重建。为此，它无需修改超声成像系统即可与外部应用程序交互。集成接口程序提供各种此类超声数据，以使超声数据可以通过标准的预定平台（例如Visual Basic或c++）访问集成接口程序。可以由此类外部应用程序执行。

