

【特許請求の範囲】

【請求項 1】

被検体との間で超音波を送受する複数の振動子を配列してなる探触子と、前記各振動子により受信された受信信号をサンプリングクロックに同期してデジタル信号に変換する A/D 変換部と、受信波面に同期させて前記サンプリングクロックを生成するクロック生成部と、前記 A/D 変換部により変換されたデジタル信号を整相して加算する整相加算部と、該加算された受信信号から超音波画像を構成する画像構成部とを備え、
前記クロック生成部は、前記サンプリングクロックを前記受信信号の周波数に基づいて生成する手段を含んでなる超音波診断装置。

10

【請求項 2】

前記クロック生成部は、前記受信信号の周波数の 4 の自然数倍に相当する周波数を有するサンプリングクロックを生成することを特徴とする請求項 1 に記載の超音波診断装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、超音波診断装置に係り、具体的には超音波受信信号を受信波面に同期させてデジタル整相する技術に関する。

【0002】

【従来の技術】

超音波診断装置は、被検体との間で超音波を送受する複数の振動子を配列してなる探触子を有し、その探触子を介して被検体から発生する反射エコー信号を受信し、その受信信号をサンプリングしてデジタル信号として A/D 変換し、変換された信号を整相加算して超音波画像を得る装置として知られている。

20

【0003】

このような超音波診断装置のサンプリング法として、波面同期サンプリング整相法が知られている。波面同期サンプリング整相法とは、超音波の送信周波数に基づいて複数のサンプリングクロックを生成し、生成されたサンプリングクロックにサンプリング周期以下の微少遅延をそれぞれ施して多相のサンプリングクロックを生成する。そして、その多相のサンプリングクロックから受信波面に同期したサンプリングクロックを選択して受信信号をデジタル信号に変換するものである。

30

【0004】

この波面同期サンプリング整相法では、サンプリングクロックとして、複素信号化を簡単に行えるように、超音波の送信周波数の $4n$ 倍 (n は自然数) に相当する周波数を有するものが用いられている。例えば、送信信号の中心周波数の $4n$ 倍の周波数を有するサンプリングクロックを生成し、そのサンプリングクロックにより受信周波数をサンプリングする。そして、サンプリングにより出力されたデータを n クロック分遅延することで容易に複素信号すなわち実数成分と虚数成分からなる信号を得て超音波画像を構成している (例えば、特許文献 1 参照)。

【0005】

【特許文献 1】

特開平 9 - 224937 号公報

40

【0006】

【発明が解決しようとする課題】

しかしながら、上記特許文献 1 のように、超音波の送信信号の中心周波数に基づいて生成されたサンプリングクロックで受信信号をサンプリングすると、サンプリングデータ間の位相差には所定の値に対してズレが生じることがある。例えば、超音波信号は被検体内を伝播するとき減衰してその周波数が変移する。このとき、周波数が変移したにもかかわらず、その受信信号を送信周波数の 4 倍の周波数を有するサンプリングクロックでサンプリングすると、出力されるデータ間には所望の位相差すなわち 90° 位相差に対してズレが生じる。そして、サンプリングデータを 1 クロック分遅延することで複素信号を抽出する

50

と、抽出された複素信号には位相差のズレに起因して誤差が含まれる。その結果、超音波診断装置における空間分解能や感度が低下するおそれがある。

【 0 0 0 7 】

本発明の目的は、波面同期サンプリング整相法において、超音波受信信号の整相精度を改善して空間分解能や感度を向上させることにある。

【 0 0 0 8 】

【課題を解決するための手段】

上記の目的を達成するため、本発明の超音波装置は、被検体との間で超音波を送受する複数の振動子を配列してなる探触子と、各振動子により受信された受信信号をサンプリングクロックに同期してデジタル信号に変換するＡＤ変換部と、受信波面に同期させたサンプリングクロックを生成するクロック生成部と、ＡＤ変換部により変換されたデジタル信号を整相して加算する整相加算部と、加算された受信信号から超音波画像を構成する画像構成部とを備え、クロック生成部は、サンプリングクロックを受信信号の周波数に基づいて生成する手段を含んで構成される。

10

【 0 0 0 9 】

これによれば、超音波が被検体内の媒体を伝播してその周波数帯域が変移するとき、その周波数の変移に追従してサンプリングクロックをクロック生成部により生成することができる。したがって、媒体内で超音波の周波数が変移したとしても、受信信号をＡＤ変換部により所望のサンプリング周波数でサンプリングを行うことができる。それゆえ、サンプリングデータにおいて複素の関係性を有するデータ間の位相差を所定の値例えば 90° に精度よく合わせることができるので、誤差の少ない複素信号を得ることが可能になる。その結果、送信周波数に基づいてサンプリングクロックが生成される場合に比べ、受信周波数を整相するための位相精度を改善することができ、超音波診断装置における空間分解能や感度を向上させることができる。

20

【 0 0 1 0 】

例えば、受信信号の周波数の４倍に相当する周波数を有するようにサンプリングクロックを生成し、生成されたサンプリングクロックにより受信信号をサンプリングする。これにより、出力されるデータのうち隣接データ間すなわち複素関係を有するデータ間には、所定の位相差すなわち 90° 位相差（ $1/4$ 波長位相差）が精度よく保証される。したがって、複素関係を有する２つのデータからなる組を抽出して複素信号化を行えば、誤差の少ない複素信号を得ることができる。

30

【 0 0 1 1 】

また、受信信号の周波数の４倍に相当する周波数を有するサンプリングクロックに代えて、 $4n$ 倍（ n ：自然数）に相当する周波数を有するサンプリングクロックを生成するようにしてもよい。このとき、複素関係を有する２つのデータは、 n クロック分だけずれたものとなり、また、そのデータ間には 90° 位相差が精度よく保証される。したがって、その位相差関係を有するデータを n クロック分遅延することにより、誤差の少ない複素信号を得ることができる。

【 0 0 1 2 】

この場合、受信信号の周波数の４倍に相当する周波数を有するサンプリングクロックを生成するクロック生成部の構成は、受信周波数に応じてサンプリングクロックを生成する手段と、生成された周波数のサンプリングクロックをサンプリング周期以下の微少時間ずつ遅延させて複数のサンプリングクロックを生成する手段と、遅延処理された複数のサンプリングクロックから受信波面に同期するサンプリングクロックを選択して受信信号に対応するＡＤ変換器に付与する手段とを含むのがよい。さらに、受信周波数に応じてサンプリングクロックを生成するために、受信信号の周波数を検出する手段を設けるのが好ましい。このようにすれば、クロック生成部は、受信信号の周波数に追従してサンプリングクロックを生成することができる。したがって、生成したサンプリングクロックを受信波面に同期させてサンプリングを行うことにより、送信信号の周波数帯域が媒体内で変移したとしても、受信信号を所望のサンプリング周波数でサンプリングを行うことができる。その

40

50

結果、サンプリングデータに遅延を施して複素信号化を行えば、誤差の少ない複素信号を得ることができる。

【0013】

また、A/D変換部により変換されたデジタル信号の位相を設定された位相補正係数に基づいて位相補正部に補正させるのがよい。これにより、整相加算部は、デジタル信号を加算処理する前に、サンプリングクロックの周波数の周期より微少な位相を調整することができる。したがって、整相するための位相精度をより一層改善することができ、誤差のない複素信号を抽出して超音波診断装置の空間分解能や感度をより一層向上させることが可能になる。

例えば、超音波受信周波数の4倍の周波数の周期を k 分割した時間間隔 Δt より微少な位相 $\phi(t)$ について調整する。その結果、超音波受信信号の整相するための位相精度が改善され、超音波装置の空間分解能や感度が一層向上する。 10

【0014】

この位相補正部は、受信信号に対し 90° 位相差すなわち $1/4$ 波長位相差に遅延する遅延部と、位相補正データを生成する位相補正係数生成部と、遅延部からのデータと位相補正係数生成部からのデータを複素乗算する複素乗算部とを備えるのがよい。また、位相差すなわち $1/4$ 波長位相差に遅延する遅延部と、SRAMなどのメモリからなるLook Up Table (LUT)と、カウンタなどのLUTアドレス制御部とを有するようにしてもよい。

【0015】

ところで、超音波映像法には、高調波の受信周波数に基づいて画像を構成する生体非線形撮像法や造影ハーモニック映像法等が知られている。例えば、生体非線形撮像法とは、超音波が生体など非線形媒体を伝播することにより、送信周波数すなわち基本周波数の2倍や3倍などの高調波周波数となる反射信号を画像化するものである。また、造影ハーモニック映像法とは、数 $10\mu\text{m}$ 程度の気泡や油状のマイクロバブル等を血管に注入し、そのマイクロバブルが発する入射周波数に対して2倍や3倍などの高調波の出射周波数となる反射信号を受波し、その反射信号から良好な血流画像を得るものである。 20

【0016】

このように、生体由来や造影剤由来の高調波成分を同時に複数帯域抽出して画像化したい場合がある。この場合、複数周波数帯域を同時に整相する整相加算部を設けるのがよい。さらに、その整相加算部には、高調波成分から抽出する周波数の数に対応した位相補正部と、位相補正部の信号から不要周波数帯域を除去する帯域フィルタを設けるのが好ましい。 30

【0017】

例えば、受信信号が振動子により受信され、受信された信号がA/D変換部によりデジタル化され、デジタル信号が遅延部により遅延処理され、遅延処理された信号が複数の位相補正手段すなわち高調波成分から抽出する周波数の数に対応した位相補正部により各高調波成分ごとに位相補正され、位相補正された信号が帯域フィルタによりフィルタ処理されるようにするのが好ましい。

【0018】

これにより、複数の周波数帯域を高調波成分ごとに同時に処理して画像化することができる。例えば、高調波から2次高調波成分と3次高調波成分を抽出して同時に画像化する場合、複数の位相補正部の一部を2次高調波用に割り当てるとともに、他の位相補正部を3次高調波用に割り当てる。これにより、各々の位相補正部を制御してフィルタ処理を施せば、受信信号の各高調波波面をそれぞれ同時に精度よく整相することができるので、同時に処理された2次高調波成分と3次高調波成分の画像の空間分解能と感度をより一層向上させることができる。 40

【0019】

【発明の実施の形態】

本発明を適用してなる超音波診断装置の実施形態について、図1乃至図4を用いて説明す 50

る。図 1 は本発明を適用した超音波診断装置の構成例を示すブロック図である。図 2 は整相加算部の構成例を示しており、図 3 はサンプリングクロック生成部の構成例を示している。図 4 は遅延制御部の構成例を示している。

【0020】

図 1 に示すように、超音波診断装置 1 には、被検体との間で超音波を送受する複数の振動子を配列してなる探触子 10 と、探触子 10 に対して超音波を送信するための送信信号を生成する送信部 12 と、被検体から発生する反射エコー信号を受信して増幅する受信部 14 とが設けられている。また、受信部 14 により増幅された信号を超音波受信波面に整相して加算する整相加算部 16 と、整相加算処理された受信信号から超音波強度や超音波周波数等の情報を抽出する信号処理部 18 とが備えられている。そして、信号処理部 18 により抽出された情報から超音波画像を構成する画像処理部 20 と、構成された画像を表示する表示部 22 とが設けられている。また、各構成部を制御する制御部 24 が備えられている。

【0021】

図 2 に示すとおり、探触子 10 は、超音波を送受信する複数の振動子 26a ~ 26m と、振動子 26a ~ 26m に各々対応した複数の可変ゲインアンプ (VGA) 28a ~ 28m と、可変ゲインアンプ 28a ~ 28m の各々に対応した複数の帯域制御フィルタ (AAF) 30a ~ 30m とを含んで構成されている。ここで、振動子 26a ~ 26m は、超音波受信口径を構成して超音波信号を受信するものである。また、例えば可変ゲインアンプ 28a は、振動子 26a により受信された受信信号に対して媒体伝播時の信号減衰を補正するものである。また、例えば帯域制御フィルタ 30a は、可変ゲインアンプ 28a により減衰補正された信号の通過帯域を制限して周波数空間でエリアジングを抑制するものである。

【0022】

また、整相加算部 16 は、可変ゲインアンプ 30a ~ 30m に各々対応した複数の A/D 変換部 (ADC) 32a ~ 32m と、ADC 32a ~ 32m に各々対応した複数の遅延部 34a ~ 34m と、遅延部 34a ~ 34m に各々対応した位相補正部 36a ~ 36m と、ADC 32a ~ 32m の各々に付与するサンプリングクロックを生成するクロック生成部 38 と、遅延部 34a ~ 34m を制御する遅延制御部 40 と、位相補正部 36a ~ 36m を制御する位相補正制御部 42 と、位相補正部 36a ~ 36m の各々から出力される受信信号を加算処理する加算部 44 とを含んで構成されている。ここで、例えば ADC 32a は、帯域制御フィルタ 30a から出力されるアナログ信号をクロック生成部 38 からのサンプリングクロックによりサンプリングしてデジタル信号に変換するものである。また、例えば遅延部 34a は、遅延制御部 40 の指令に基づいて、ADC 32a からの受信信号に対しサンプリングクロックの周期の整数倍の遅延を行うものである。また、例えば位相補正部 36a は、位相補正制御部 42 からの位相補正データに基づいて、遅延部 34a からの超音波受信信号の位相を微調整して受信信号の波面の同相化を行うものである。

【0023】

また、クロック生成部 38 は、探触子 10 により受信された受信信号の波面に同期し、かつ受信信号の中心周波数 (f_0) に対し $4n$ 倍 (n : 自然数) の周波数 (以下、 $4nf_0$ という。) を有したサンプリングクロックを生成して例えば A/D 変換部 32a に付与するものである。遅延制御部 40 は、振動子 26a ~ 26m の超音波信号の受信タイミングに応じて制御信号を例えば遅延部 34a に出力するものである。位相補正制御部 42 は、所望の位相精度に基づいた位相補正データを例えば位相補正部 36a に出力するものである。

【0024】

このように構成される超音波診断装置の動作について説明する。超音波診断装置 1 では、探触子 10 を介して被検体に超音波が送信され、被検体から発生する反射エコー信号が受信部 14 により受信され、受信された受信信号が整相加算部 16 によりデジタル化して整相加算され、整相加算された受信信号から画像構成部 20 により超音波画像が構成され、構成された画像が表示部 22 に表示される。

【0025】

ここで、図3を参照してクロック生成部38を詳細に説明する。クロック生成部38は、超音波受信信号の周波数に対して $4nf_0$ の周波数を有するサンプリングクロックを生成する $4nf_0$ 生成部46と、 $4nf_0$ 生成部46からのサンプリングクロックを遅延する位相遅延部48と、位相遅延部48からのサンプリングクロックを選択してADC32a~32mに付与するクロック選択部50と、 $4nf_0$ 生成部46と位相遅延部48とクロック選択部50を制御する制御部52とを含んで構成されている。

【0026】

ここで、 $4nf_0$ 生成部46は、水晶発振器等からなる発振器54と、レジスタやDLL等からなる分周部56と、分周部56からの出力より駆動するカウンタ58a~58iと、分周部56からの出力により駆動するクロックセクタ60とを含んで構成されている。

10

【0027】

位相遅延部48は、サンプリング周期以下の微少時間 Δt 遅延するタップをそれぞれk個備えたパルス遅延線62a~62jと、遅延線62a~62jのうちから1つの遅延線例えば62aを制御部52の指令に応じて選択する遅延線セクタ64とを含んで構成されている。クロック選択部50は、制御部52の指令に基づいて、位相遅延部48により遅延されたクロックを所定のADCへ出力するクロックセクタ66a~66mを備えて構成されている。

【0028】

制御部52は、Busに接続されたアドレス判定部68と、アドレスカウンタ70と、アドレス判定部68又はアドレスカウンタ70からの信号により所定のアドレスを出力するアドレスセクタ74と、Busからの要求が書込みなのか読込みなのかを判定してデータの流れる方向を制御するデータバッファ72と、SRAMやDRAM等の記憶素子で構成されており、 $4nf_0$ 生成部46のクロックセクタ60と位相遅延部64の遅延線セクタ64とクロック選択部50のクロックセクタ66a~66mを制御するためのデータを保持するデータ保持部76a~76mを含んで構成されている。

20

【0029】

このように構成されるクロック生成部48の動作について説明する。まず、 $4nf_0$ クロックを生成する動作を説明する。 $4nf_0$ 生成部46では、発振器54によりマスタークロック(mclk)が発生される。発生したマスタークロックは分周部56により分周クロック(sclk)に分周される。分周された分周クロックは、駆動クロックとしてカウンタ58a~58iとクロックセクタ60に入力される。駆動クロックが入力されたカウンタ58a~58iにより各々のカウント数がカウントされて周波数の異なる複数i個の $4nf_0$ が生成される。ここで、分周の度合いとカウンタの数を調整することにより任意に周波数を作ることができるようになっている。そして、クロックセクタ60によりカウンタ58a~58iにより生成された複数の $4nf_0$ のうちから1つの $4nf_0$ が、超音波が媒体を伝播するとき生じる周波数の変移に応じて選択される。すなわち、超音波受信信号の周波数が検出され、検出された受信周波数の $4n$ 倍の周波数を有するサンプリングクロックに最も近いサンプリングクロックが、生成された複数i個の $4nf_0$ から1つ選択される。このような手順により $4nf_0$ クロックが生成される。

30

40

【0030】

次に、位相補正部48の動作について説明する。クロックセクタ60により選択された $4nf_0$ クロックは、例えば、パルス遅延線62aによりサンプリング周期以下の微少時間 Δt_1 間隔で複数k個の位相が異なる $4nf_0$ クロックが生成される。この場合、遅延線セクタ64は、超音波が媒体を伝播して変移した周波数のサンプリング周期以下の微少時間 Δt を有するように、パルス遅延線62a~62jのうちからパルス遅延線62aを選択している。このような手順により所望の Δt を有したパルス遅延線により遅延された複数k位相の $4nf_0$ クロックが得られる。

【0031】

50

クロック選択部 50 の動作について説明する。遅延線セクタ 64 により得られたサンプリング周期以下の微少時間 Δt 間隔で複数 k 個の位相が異なる $4nf_0$ 。クロックのうちから、振動子 26a ~ 26m で受信した受信信号の波面に最も同期した $4nf_0$ 。クロックが例えばクロックセクタ 66a により選択される。そして、選択された $4nf_0$ 。クロックが例えば ADC 32a に付与される。

【0032】

また、制御部 52 について説明する。アドレス判定部 68 により制御データを格納するための所定のアドレスか否かが判定され、所定アドレスの場合にアドレスセクタ 74 を介して例えばデータ保持部 76a に制御データが出力される。また、データバッファ 72 により Bus からの要求が書込みなのか読込みなのか判定されてデータの流れ方向が制御される。アドレスカウンタ 70 により超音波が媒体を伝播するタイミングで $4nf_0$ 。クロックでカウント値が変化することにより、データ保持部 76a の読み出しアドレスが生成される。そして、アドレスセクタ 74 により、アドレスカウンタ 70 とアドレス判定部 68 からのアドレスが判定に従い例えばデータ保持部 76a のアドレスとして選択される。

10

【0033】

すなわち、制御部 52 では、アドレス判定部 68 により BUS を利用して制御データが所定のアドレスに書き込まれる。そして、超音波が媒体を伝播するタイミングで $4nf_0$ 。クロックでアドレスカウンタ 70 のカウント値を変化させ、そのカウント値から読み出しアドレスを生成する。生成されたアドレスに基づいてアドレスセクタ 74 を介してデータ保持部 76a ~ 76m から制御データを読み出す。読み出された制御データはクロックセクタ 60 と遅延線セクタ 64 とクロックセクタ 66a ~ 66m とを制御する。なお、揮発性の記憶素子からなるデータ保持部 76a ~ 76m を用いた制御部 52 を説明したが、これに代えて、不揮発性の ROM からなるデータ保持部を制御部に用いてもよい。

20

【0034】

このように、クロック生成部 38 は、超音波が被検体内の媒体を伝播してその周波数に変移するとき、その周波数の変移に追従してサンプリングクロックを生成することができる。このとき、生成されたサンプリングクロックは超音波受信周波数の $4n$ 倍の周波数を有するとともに、受信信号の波面に精度よく同期したものとなっている。したがって、媒体内で超音波の周波数に変移したとしても、受信信号を例えば ADC 32a により所望のサンプリング周波数で正確にサンプリングを行うことができる。それゆえ、出力データ間の位相差が所定の値例えば 90° 位相差に精度よく合わせることができるので、そのデータを設定クロック分だけ遅延処理を施せば、誤差の少ない複素信号を得ることができる。その結果、超音波が媒体伝播の際に生じる減衰起因する周波数が移動した信号や非線形信号に対し、送信周波数に基づいてサンプリングクロックを生成する場合に比べ、受信信号を整相するための位相精度を改善することができ、超音波診断装置における空間分解能や感度を向上させることができる。

30

【0035】

ここで、図 4 を参照して整相加算部 16 における遅延部 34a ~ 34m と遅延制御部 40 について説明する。遅延部 34a ~ 34m の各々は、SRAM や DRAM 等の記憶素子から構成されている。遅延制御部 40 は、Bus に接続されたアドレス判定部 78 と、アドレスカウンタ 82 と、アドレス判定部 78 又はアドレスカウンタ 82 からの信号により所定のアドレスを出力するアドレスセクタ 80 と、Bus からの要求が書込みなのか読込みなのかを判定してデータの流れる方向を制御するデータバッファ 81 と、アドレスセクタ 80 からのアドレスに基づいて遅延データを保持する遅延データメモリ 83 とを含んで構成されている。また、遅延データメモリ 83 の遅延データに基づいて書込アドレス発生部 88a ~ 88m のアドレス値を変更する書込許可部 84 と、遅延データメモリ 83 の遅延データに基づいて読込アドレス発生部 90a ~ 90m のアドレス値を変更する読込許可部 86 とが設けられている。ここで、遅延データメモリ 83 は、SRAM や DRAM 等のメモリから構成されており、書込許可部 84 と読込許可部 86 は、論理ゲートや LUT 等から構成されている。また、書込アドレス発生部 88a ~ 88m は、カウンタ等から構成

40

50

されている。

【0036】

まず、遅延制御部40は、図3で示したクロック生成部38の制御部52と同様に、アドレス判定部78とアドレスカウンタ82とデータバッファ81とアドレスセクタ80により、Busを介して所定のアドレス時に遅延データが遅延データメモリ83に書き込まれる。そして、超音波が媒体を伝播するタイミングで遅延データメモリ83がアドレスカウンタ値で読み出される。読み出された遅延データは、書込許可部84と読込許可部86の状態によって、書込アドレス発生部88a~88mと読込アドレス発生部90a~90mのアドレス値が変更される。また、書込許可部84と読込許可部86により、その各状態に応じて許可信号WENA、RENAや、クロックWCLK、RCLKが例えば遅延部34aに出力される。 10

【0037】

なお、図4に示される遅延制御部40を説明したが、これに限られるものではない。例えば、図5は遅延制御部の他の構成例を示している。図5に示すとおり、遅延部34a~34mの各々がADC32a~32mからの受信信号が入力されるシフトレジスタ92と、シフトレジスタ92からの信号が入力されるセクタ93により構成される場合、遅延制御部41は、図4に示した書込許可部84と、読込許可部86と、書込アドレス発生部88a~88mと、読込アドレス発生部90a~90mとを用いず、アドレス判定部78と、アドレスセクタ80と、データバッファ81と、アドレスカウンタ82と、SRAMやDRAM等のメモリからなる遅延データメモリ83から構成される。 20

【0038】

このような遅延部34a~34mと遅延制御部40によれば、超音波受信信号の周波数の4n倍の周波数を有し、かつ超音波受信信号の波面に同期した4nf₀。クロックの周期間隔で超音波受信信号に粗遅延処理を施すことができ、超音波受信信号の同相化を図ることができる。

【0039】

次に、図6及び図7を参照して位相補正部36a~36mと位相補正制御部42を説明する。図6は位相補正部36aの構成例を示しており、図7は位相補正制御部の構成例を示している。図6に示すとおり、位相補正部36aは、シフトレジスタなどからなる遅延部94と、遅延部94からの複素信号と位相補正データとを乗算する複素乗算部95とを含んで構成されている。このとき、複素乗算部95は、超音波受信信号x(t)の実数成分と補正データの実数成分を乗算する乗算部96aと、超音波受信信号x(t)の実数成分と補正データの虚数成分を乗算する乗算部96bと、超音波受信信号x(t)の虚数成分と補正データの実数成分を乗算する乗算部96cと、超音波受信信号x(t)の虚数成分と補正データの虚数成分を乗算する乗算部96dと、乗算部96bの乗算結果を符号反転部98により反転した結果と乗算部96cの乗算結果とを加算する加算部100aと、乗算部96aの乗算結果と乗算部96dの乗算結果を加算する加算部100bとを備えて構成されている。 30

【0040】

また、図7に示すとおり、位相補正制御部42は、Busに接続されたアドレス判定部102と、アドレスカウンタ104と、アドレス判定部102又はアドレスカウンタ104からの信号により所定のアドレスを出力するアドレスセクタ108と、Busからの要求が書込みなのか読込なのかを判定してデータの流れる方向を制御するデータバッファ106と、アドレスセクタ108からのアドレスに基づいて位相データを保持する位相補正メモリ110とを含んで構成されている。位相補正メモリ110の後段にはシフトレジスタ112とラッチレジスタ113a~113mが設けられている。ここで、位相補正メモリ110は、SRAMやDRAMなど記憶素子から構成されている。 40

【0041】

このように位相補正制御部42により位相補正データが位相補正部36aに出力される。つまり、位相補正制御部42は、図3で示したクロック生成部38の制御部52と同様に 50

、アドレス判定部 102 とアドレスカウンタ 104 とデータバッファ 106 とアドレスセレクト 108 により、Bus を介して所定のアドレス時に位相補正データが位相補正メモリ 110 に書き込まれる。そして、超音波が媒体を伝播するタイミングで位相補正メモリ 110 に格納された位相補正データがアドレスカウンタ値で読み出される。読み出された位相補正データは、シフトレジスタ 112 により振動子 26a ~ 26m にそれぞれ対応するラッチレジスタ 113a ~ 113m にデータを保持するためにシフトされる。シフトされた位相補正データは、ラッチレジスタ 113a ~ 113m によりラッチタイミングで保持されて位相補正部 36a に出力される。

【0042】

一方、位相補正部 36a では、 $4nf_0$ クロックで動作する遅延部 94 により超音波受信信号が n クロック遅延を施され、複素信号が抽出される。そして、抽出された複素信号と位相補正制御部 42 からの位相補正データとが複素乗算部 95 により複素乗算される。これにより、超音波受信信号は位相補正データに基づいて位相補正されるので、整相精度を向上させることができる。

【0043】

このような複素乗算処理について数式を用いて説明する。超音波受信信号 $x(t)$ は数 1 式のように表すと、受信信号 $x(t)$ は遅延部 94 により n クロック遅延されるので、遅延された受信信号 $x(t-n)$ は数 2 式のように表される。ここで、サンプリング周波数が $4nf_0$ クロックなので、数 3 式の関係が成り立っている。また、振幅 $A(t)$ が $A(t-n)$ と近似している場合、 $x(t-n)$ は数 4 式のように示される。したがって、数 1 式と数 4 式は複素の関係となるので、数 5 式のように表される。すなわち、数 5 式に示すように、超音波受信信号 $x(t)$ は遅延部 94 により n クロック遅延されて複素データとなる。また、位相補正制御部 42 の例えばラッチレジスタ 113a から出力される位相補正データを数 6 式のように表すと、数 6 式と数 5 式を乗算する複素乗算部 95 の出力 $Y(t)$ は、数 7 式のように示される。すなわち、数 7 式に示されるように、複素乗算部 95 からの出力 $Y(t)$ は位相 $\phi(t)$ だけ位相回転して補正された値になる。

【0044】

【数 1】

$$x(t) = A(t) \cdot \sin(2\pi f_0 t)$$

【0045】

【数 2】

$$x(t-n) = A(t-n) \cdot \sin(2\pi f_0 (t-n))$$

【0046】

【数 3】

$$\cos(2\pi f_0 t) = \sin(2\pi f_0 (t-n))$$

【0047】

【数 4】

$$x(t-n) = A(t) \cdot \cos(2\pi f_0 t)$$

【 0 0 4 8 】

【 数 5 】

$$\begin{aligned} x(t) &= A(t) \cdot \cos(2\pi f_0 t) + jA(t) \cdot \sin(2\pi f_0 t) \\ &= A(t) \cdot e^{j(2\pi f_0 t)} \end{aligned}$$

10

【 0 0 4 9 】

【 数 6 】

$$e^{j\phi(t)} = \cos(\phi(t)) + j \sin(\phi(t))$$

20

【 0 0 5 0 】

【 数 7 】

$$\begin{aligned} Y(t) &= X(t) \cdot e^{j\phi(t)} \\ &= A(t) \cdot e^{j(2\pi f_0 t + \phi(t))} \end{aligned}$$

30

このように位相補正部 36 a ~ 36 m は、 Δt 間隔より微少な位相 $\phi(t)$ に基づいて位相を調整することができるので、超音波受信信号の整相精度をより一層向上させることができる。ここで、 Δt とは、クロック生成部 38 により超音波受信周波数の $4n$ 倍の周波数の周期が k 分割された時間間隔をいう。したがって、例えば、所望の位相精度が波長 $\lambda / 128$ である場合、 $n = 4$ 、 $k = 4$ 、 $\phi(t)$ 分割数 = 2 とすることによりその位相精度を得ることができる。また、超音波受信信号の高調波撮像において高周波数帯域を画像化するとき、 n を大きく取れずに超音波受信信号の整相精度が低下する場合がある。例えば、ADC 32 a の最大サンプリング周波数が 60 MHz で、超音波受信周波数が 15 MHz の場合、 $n = 1$ となるので整相精度が低下する。この場合、 $\phi(t)$ 分割数 = 8 とすることにより、 $\lambda / 128$ の位相精度を実現することができる。このように、位相補正部 36 a によれば、高周波数帯域を画像化する場合、位相精度を改善することができる。

40

【 0 0 5 1 】

以上、本実施形態によれば、超音波が被検体内の媒体を伝播してその周波数が変移するとき、その周波数の変移に追従させてサンプリングクロックをクロック生成部 38 により生成することができる。したがって、媒体内で超音波の周波数が変移したとしても、受信信号を ADC 32 a ~ 32 m により受信周波数の $4n$ 倍の周波数を有するサンプリングクロ

50

ックでサンプリングを行うことができる。それゆえ、出力されたデータにおいて複素の関係性を有するデータ間の位相差を 90° にすることができる。そのデータを遅延部34a~34mによりnクロック分だけ遅延処理を施せば、誤差の少ない複素信号を得ることができる。その結果、超音波診断装置の空間分解能や感度を向上させることができる。

【0052】

また、整相加算部16は、デジタル信号を加算する前にその位相を位相補正部36a~36mにより微調整して整相しているため、位相の整相精度を向上させることができ、超音波受信信号をより一層同相化することができる。例えば、超音波受信信号を同相化する場合、超音波受信周波数の4倍の周波数の周期をk分割した時間間隔 Δt により整相するだけでなく、その Δt より微少な位相 $\phi(t)$ を調整することにより整相を行うことができる。その結果、整相精度が改善するため、超音波装置の空間分解能や感度をより一層向上させることができる。

10

【0053】

さらに、従来、超音波受信信号の高調波撮像において高周波数帯域を画像化する場合、nの値を大きく取れず整相精度が低下する場合がある。しかし、位相補正部36a~36mにより位相分割数を調整すれば、所望の位相精度を得ることができる。すなわち、位相補正部36a~36mにより整相加算部16の整相精度を改善することができるので、高調波撮像においても、空間分解能や感度を向上させることができる。

【0054】

以上、本実施形態について説明したが、これに限られるものではない。例えば、図8は、位相補正部と位相補正制御部の他の実施例を示している。図8に示すように、位相補正部120は、超音波受信信号 $X(t)$ に対し 90° 位相遅延を施す遅延部122と、複素乗算処理を行うLUT124とを含んで構成されている。また、位相補正制御部114は、超音波受信期間中に $4nf_0$ クロック同期でカウントを行ってLUT124のアドレスを生成するカウンタ116と、 $4nf_0$ クロックをpクロック遅延する遅延部118とを含んで構成されている。なお、ここで、遅延部122はシフトレジスタなどから構成されており、LUT124は、SRAMやDRAMなどの記憶素子から構成されている。

20

【0055】

このような位相補正制御部114と位相補正部120において、カウンタ116は、超音波受信期間中に $4nf_0$ クロック同期でカウントしてLUT124のアドレスを生成する。また、遅延部118は、カウンタ116の信号から 90° 遅延した位相になるようにpクロック遅延する。これにより、所望の複素の位相補正データを生成することができる。

30

【0056】

そして、生成された補正データに基づいて超音波受信信号の位相を補正する。例えば、超音波受信信号 $X(t)$ は、遅延部122によりnクロック分遅延されて複素信号となる。遅延部122からの複素信号は、位相補正制御部144からの位相補正データとLUT124により複素乗算される。したがって、LUT124からの出力は、位相が補正された超音波受信信号 $Y(t)$ になる。

【0057】

また、図9と図10を用いて位相補正部と位相補正制御部の他の実施例を説明する。図9は、位相補正部の構成例を示しており、図10は、位相補正制御部の構成例を示している。図9に示すとおり、位相補正部126は、図6に示された位相補正部36aに類似した構成となっている。つまり、位相補正部126は、シフトレジスタなどからなる遅延部94と、複素乗算部95とを含んで構成されている。複素乗算部95は、乗算部96a~96dと、符号反転部98と、加算部100a、100bとにより構成されている。

40

【0058】

また、図10に示すとおり、位相補正制御部128は、図7に示された位相補正制御部42に類似した構成となっている。つまり、位相補正制御部42は、アドレス判定部102と、アドレスカウンタ104と、データバッファ106と、アドレスセクタ108と、SRAMやDRAMなど記憶素子からなる位相補正メモリ110とを含んで構成されてい

50

る。

【 0 0 5 9 】

図 6 の位相補正制御部 3 6 a では、補正データとして位相補正データ $e^{j\varphi(t)}$ を用いて遅延部 3 4 からの出力データを補正したが、図 9 の位相補正部 1 2 6 では、その位相補正データに代えて、位相補正制御部 1 2 8 からの周波数補正データ $e^{-j(2\pi f_s(t)t)}$ を用いて遅延部 3 4 からの出力データを補正している。つまり、超音波受信信号 $X(t)$ は、遅延部 3 4 により n クロック遅延処理を施されて複素信号となる。遅延部 3 4 からの複素信号と位相補正制御部 1 2 8 からの周波数補正データとを複素乗算部 9 5 により乗算することにより、周波数が補正された出力 $Y(t)$ を得ることができる。このとき、出力 $Y(t)$ は数 8 式のように表される。したがって、所定の周波数補正データに基づいて超音波受信信号の周波数帯域を移動することができるので、超音波信号が媒体内で減衰してその周波数帯域が変移した場合でも、整相するための位相精度を改善することができる。その結果、超音波装置の空間分解能や感度を向上させることができる。なお、ここで $f_s = f_0$ であれば、超音波受信周波数帯域をベースバンドへシフトすることになる。さらに、 $n = 2$ の場合には数 9 式の示す 8 つの値を繰り返すことにより実現することができる。

10

【 0 0 6 0 】

【 数 8 】

$$\begin{aligned} Y(t) &= X(t) \cdot e^{j(2\pi f_s(t)t)} \\ &= A(t) \cdot e^{j(2\pi(f_0 - f_s(t))t)} \end{aligned}$$

20

【 0 0 6 1 】

【 数 9 】

$$\{1, \sqrt{2}, 0, -\sqrt{2}, -1, -\sqrt{2}, 0, \sqrt{2}\}$$

30

また、図 1 1 と図 1 2 を用いて位相補正部と位相補正制御部の他の実施例を説明する。図 1 1 は、位相補正部の構成例を示しており、図 1 2 は、位相補正制御部の構成例を示している。図 1 1 に示されている位相補正部 1 3 0 は、図 6 及び図 9 に示された位相補正部 3 6 a に類似して構成されている。つまり、位相補正部 1 3 0 は、シフトレジスタなどからなる遅延部 9 4 と、複素乗算部 9 5 とを含んで構成されている。複素乗算部 9 5 は、乗算部 9 6 a ~ 9 6 d と、符号反転部 9 8 と、加算部 1 0 0 a、1 0 0 b とを含んで構成されている。図 1 2 に示されている位相補正制御部 1 3 2 は、図 7 及び図 1 0 に示された位相補正制御部 4 2 に類似して構成されている。つまり、位相補正制御部 1 3 2 は、位相補正制御部 4 2 は、アドレス判定部 1 0 2 と、アドレスカウンタ 1 0 4 と、データバッファ 1 0 6 と、アドレスセクタ 1 0 8 と、S R A M や D R A M など記憶素子からなる位相補正メモリ 1 1 0 とを含んで構成されている。

40

【 0 0 6 2 】

図 6 の位相補正部 3 6 a では補正データとして位相補正データ $e^{j\varphi(t)}$ を用いて補正を行い、また、図 1 0 の位相補正制御部 1 2 8 では周波数補正データ $e^{-j(2\pi f_s(t)t)}$ を用いて補正を行うことにしている。それに代えて、図 1 1 に示される位相補正部 1 3 0 では、位相補正データと周波数補正データを乗算した値 $e^{-j(2\pi f_s(t) + \varphi(t))}$ を用いて補正を行う

50

ことにしている。このとき、複素乗算部 95 の出力 $Y(t)$ は、数 11 式のように表される。すなわち、超音波受信信号は、位相補正データと同時に周波数補正データにより補正されるので、整相するための位相精度をより一層改善することができる。その結果、超音波装置の空間分解能や感度をより一層向上させることができる。

【0063】

【数 10】

$$Y(t) = X(t) \cdot e^{j(2\pi f_s(t)t + \phi(t))}$$

$$= A(t) \cdot e^{j(2\pi(f_0 - f_s(t))t + \phi(t))}$$

10

また、図 13 を用いて位相補正制御部の他の実施例を説明する。図 13 は、超音波受信信号の位相と周波数を補正する補正制御部 133 の構成例を示している。補正制御部 133 は、位相補正データを出力する位相補正制御部 134 と、周波数補正データを出力する周波数補正制御部 136 と、位相補正データと周波数補正データを複素乗算する乗算部 138 とを含んで構成されている。

【0064】

20

位相補正制御部 134 は、図 7 に示す位相補正制御部 42 と同様に、アドレス判定部 102 と、アドレスカウンタ 104 と、データバッファ 106 と、アドレスセクタ 108 と、SRAM や DRAM など記憶素子からなる位相補正メモリ 110 と、シフトレジスタ 112 と、ラッチレジスタ 113a ~ 113m とを含んで構成されている。また、周波数補正制御部 136 は、アドレス判定部 102 と、アドレスカウンタ 104 と、データバッファ 106 と、アドレスセクタ 108 と、SRAM や DRAM など記憶素子からなる周波数メモリ 140 とを含んで構成されている。そして、乗算部 138 は、複素信号の実数成分を乗算する複素乗算部 138a、複素信号の虚数成分を乗算する複素乗算部 138b とを含んで構成されている。

【0065】

30

このように構成される補正制御部 133 では、位相補正メモリ 110 からの位相補正データと周波数メモリ 140 からの周波数補正データが乗算部 138 により乗算される。乗算された補正データは例えば位相補正部 36a に出力される。したがって、補正制御部 133 からの補正データに基づいて超音波受信信号の整相精度を向上することができる。このように、補正制御部 133 では、位相補正メモリ 110 と周波数メモリ 140 を分割して設けることができる。

【0066】

また、図 14 を用いて整相加算部の他の実施例を説明する。図 2 の整相加算部 16 では、振動子 26a ~ 26m の数に対応させて位相補正部 36a ~ 36m が設けられているが、それに代えて、図 14 の整相加算部 142 では、画像化に使用する周波数帯域の数と振動子 26a ~ 26m の数とを乗算した数の位相補正部 146a ~ 146m・147a ~ 147m が設けられている。すなわち、図 2 の整相加算部 16 では振動子 26a ~ 26m の設置個数と位相補正部 36a ~ 36m の設置個数が等しいのに対し、図 14 の整相加算部 142 では、振動子 26a ~ 26m の設置個数の 2 倍に相当する数の位相補正部 144a ~ 144m・145a ~ 145m が設けられている。

40

【0067】

図 14 に示すとおり、整相加算部 142 は、振動子 26a ~ 26m の数に対応した AD 変換部 32a ~ 32m と、AD 変換部 32a ~ 32m の数に対応した遅延部 34a ~ 34m とが設けられている。そして、遅延部 34a ~ 34m の各々の後段には 2 つの位相補正部が設けられている。例えば、遅延部 34a の後段には位相補正部 144a と位相補正部 1

50

4 5 a が設けられており、遅延部 3 4 m の後段には位相補正部 1 4 4 m と位相補正部 1 4 5 m が設けられている。また、位相補正部 1 4 4 a ~ 1 4 4 m ・ 1 4 5 a ~ 1 4 5 m の数に対応させてフィルタ 1 4 6 a ~ 1 4 6 m ・ 1 4 7 a ~ 1 4 7 m が設けられている。例えば、位相補正部 1 4 4 a にはフィルタ 1 4 6 a が取り付けられており、位相補正部 1 4 5 a にはフィルタ 1 4 7 a が取り付けられている。また、フィルタ 1 4 6 a ~ 1 4 6 m ・ 1 4 7 a ~ 1 4 7 m の後段には A D 変換部 3 2 a ~ 3 2 m の個数と同じ数のレート変換部 1 4 8 a ~ 1 4 8 m が設けられている。例えば、フィルタ 1 4 6 a とフィルタ 1 4 7 a の出力はレート変換部 1 4 8 a に入力され、フィルタ 1 4 6 m とフィルタ 1 4 7 m の出力はレート変換部 1 4 8 m に入力されるようになっている。そして、レート変換部 1 4 8 a ~ 1 4 8 b からの出力を加算処理する加算部 4 4 が設けられている。なお、フィルタ 1 4 6 a ~ 1 4 6 m は、F I R フィルタや I I R フィルタなどからなる帯域フィルタにより構成されている。また、レート変換部 1 4 8 a ~ 1 4 8 m は、デシメータやセレクトなどから構成されている。

10

20

30

40

50

【0068】

このように構成される整相加算部 1 4 2 は、2 種類の周波数帯域を画像化することができる。例えば、生体非線形映像法のように超音波が生体など非線形媒体を伝播することにより送信周波数（基本周波数 f_0 ）の 2 倍や 3 倍の高調波周波数となる反射信号を画像化する場合がある。このとき、各高調波周波数の $4n f_0$ の公倍数例えば、 $24 f_0$ とすると、2 次高調波は $n = 3$ 、3 次高調波は $n = 4$ としてサンプリングクロックを設定することができる。設定されたサンプリングクロックにより超音波受信信号が A D C 3 2 a ~ 3 2 m によりサンプリングされる。このとき、位相補正部 1 4 4 a ~ 1 4 4 m を 2 次高調波用に割当て制御するとともに、位相補正部 1 4 5 a ~ 1 4 5 m を 3 次高調波用に割り当て制御することにより、超音波受信信号の各高調波波面に各々整相することができ、2 種類の周波数帯域を同時に画像化することができる。

【0069】

すなわち、本実施形態の整相加算部 1 4 2 によれば、高調波を用いた撮像法に所望される受信周波数に対して十分なサンプリング周波数を有することができるとともに、振動子 2 6 a ~ 2 6 m の各受信信号を整相するための位相精度を向上することができる。さらに、生体由来や造影剤由来の高調波成分を同時に複数帯域抽出して複数の高周波成分を画像化することができる。

【0070】

また、フィルタ処理された信号がレート変換部 1 4 8 a ~ 1 4 8 m により例えばレートを $1/2$ にデシメーションされて 1 信号 2 時系列信号に変換されるので、後段に設置された信号処理部 1 8 の回路規模を低減することができる。

【0071】

さらに、図 1 5 を用いて位相補正部の他の実施例を説明する。図 1 5 は 2 種類の周波数帯域を同時に処理する位相補正部 1 4 3 の構成例を示している。図 1 4 の位相補正部 1 4 2 では、例えば位相補正部 1 4 4 a、フィルタ 1 4 6 a、レート変換部 1 4 8 a、加算部 4 4 という順に各構成要素が設けられていたのに対し、図 1 5 の位相補正部 1 4 3 では、例えば位相補正部 1 4 4 a、加算部 1 5 0 a、フィルタ 1 5 2 a、レート変換部 1 5 4 という順に各構成要素が設けられている。

【0072】

すなわち、図 1 5 に示すとおり、位相補正部 1 4 3 には、超音波受信信号をサンプリングする A D C 3 2 a ~ 3 2 m と、A D C 3 2 a ~ 3 2 m の数に相当する遅延部 3 4 a ~ 3 4 m とが設けられている。また、遅延部 3 4 a ~ 3 4 m に 2 次高調波用に割り当てられた位相補正部 1 4 4 a ~ 1 4 4 m と 3 次高調波用に割り当てられた位相補正部 1 4 5 a ~ 1 4 5 m とがそれぞれ 1 個ずつ設けられている。例えば、遅延部 3 4 a には位相補正部 1 4 4 a と位相補正部 1 4 5 a とが設けられており、遅延部 3 4 m には位相補正部 1 4 4 m と位相補正部 1 4 5 m とが設けられている。そして、位相補正部 1 4 4 a ~ 1 4 4 m からの出力を加算処理する加算部 1 5 0 a と、位相補正部 1 4 5 a ~ 1 4 5 m からの出力を加算処

理する加算部 150b とが設けられている。また、加算部 150a の後段にフィルタ 152a が設けられており、加算部 152b の後段にフィルタ 152b が設けられている。そして、フィルタ 152a からの出力とフィルタ 152b からの出力をレート変換するレート変換部 154 が備えられている。このような構成にすれば、図 14 に示される位相補正部 142 の場合に比べ、フィルタやレート変換部の数を低減することができる。

【0073】

なお、図 14 及び図 15 では、2 種類の周波数帯域を画像化する場合の位相補正部 142 及び位相補正部 143 について説明したが、これに限られるものではない。例えば、3 種類以上の周波数帯域を画像化する場合、位相補正部、加算部、フィルタ等の設置数を必要に応じて増加すればよい。

10

【0074】

また、図 16 を用いて位相補正部の他の実施例を説明する。図 16 は 2 本の受信ビームを形成する場合の位相補正部 143 の構成例を示している。位相補正部 156 には、振動子の数に対応した ADC 32a ~ 32m が設けられており、各々の ADC に遅延部 158a ~ 158m と遅延部 160a ~ 160m がそれぞれ 1 個ずつ設けられている。例えば、ADC 32a には遅延部 158a と遅延部 160a とが設けられており、ADC 32m には遅延部 158m と遅延部 160m とが設けられている。また、遅延部 158a ~ 158m の数に対応して位相補正部 144a ~ 144m が設けられており、遅延部 160a ~ 160m の数に対応して位相補正部 145a ~ 145m が設けられている。そして、位相補正部 144a ~ 144m からの出力を加算する加算部 150a と、位相補正部 145a ~ 145m からの出力を加算する加算部 150b とが設けられている。加算部 150a の後段にはフィルタ 152a が設けられており、加算部 150b の後段にはフィルタ 152b が設けられている。そのフィルタ 152a とフィルタ 152b の出力をレート変換するレート変換部 154 とが設けられている。なお、フィルタ 152a ~ 152b は、FIR フィルタや IIR フィルタなどからなる帯域フィルタにより構成されている。また、レート変換部 154 は、デシメータやセクタなどから構成されている。

20

【0075】

まず、超音波受信信号をサンプリングする ADC 32a ~ 32m のサンプリングクロックすなわち $4nf_0$ クロックが、第 1 のビームと第 2 のビームに係る超音波受信信号の波面の間に調整される。そのサンプリングクロックによりサンプリングされたデジタル信号が ADC 32a ~ 32m からそれぞれ出力される。そして、例えば ADC 32a から出力された信号のうち第 1 のビームに係る信号は遅延部 158a により遅延処理される一方、ADC 32a から出力された信号のうち第 2 のビームに係る信号は遅延部 160a により遅延処理される。遅延部 158a ~ 158m により遅延された受信信号は位相補正部 144a ~ 144m によりそれぞれ位相補正され、位相補正された信号は加算部 150a により加算される。また、遅延部 160a ~ 160m により遅延された受信信号は位相補正部 145a ~ 145m によりそれぞれ位相補正され、位相補正された信号は加算部 150b により加算される。加算部 150a により加算された第 1 のビームに係る信号はフィルタ 152a により不要周波数帯域が除去され、フィルタ処理された信号はレート変換部 154 によりレート変換される。また、加算部 150b により加算された第 2 のビームに係る信号はフィルタ 152b によりフィルタ処理され、フィルタ処理された信号はレート変換部 154 によりレート変換される。

30

40

【0076】

このような位相補正部 156 によれば、フィルタ 152a により第 1 のビームを位相補正して形成すると同時に、フィルタ 152b により第 2 のビームを位相補正して形成することができる。すなわち、波面同期サンプリング整相法において、受信信号を整相するための位相精度を向上させるとともに、同時に複数ビームを形成することができる。その結果、画像のフレームレートや空間分解能を向上させることができる。なお、3 本以上のビームを形成する場合は、遅延部、位相補正部、加算部、フィルタ部の数を必要に応じて増加すればよい。

50

【 0 0 7 7 】

【 発明の効果 】

本発明によれば、波面同期サンプリング整相法において、超音波受信信号の整相精度を改善して空間分解能や感度を向上させることができる。

【 図面の簡単な説明 】

【 図 1 】 本発明を適用してなる超音波診断装置の構成例を示すブロック図である。

【 図 2 】 整相加算部の構成例を示している。

【 図 3 】 サンプリングクロック生成部の構成例を示している。

【 図 4 】 遅延制御部の構成例を示している。

【 図 5 】 遅延制御部の他の構成例を示している。

10

【 図 6 】 位相補正部の構成例を示している。

【 図 7 】 位相補正制御部の構成例を示している。

【 図 8 】 位相補正部と位相補正制御部の他の構成例を示している。

【 図 9 】 受信信号の周波数帯域を補正する位相補正部の構成例を示している。

【 図 1 0 】 受信信号の周波数帯域を補正する位相補正制御部の他の構成例を示している。

【 図 1 1 】 受信信号の位相と周波数帯域を補正する位相補正部の構成例を示している。

【 図 1 2 】 受信信号の位相と周波数帯域を補正する位相補正制御部の他の構成例を示している。

【 図 1 3 】 受信信号の位相と周波数帯域を補正する位相補正制御部の他の構成例を示している。

20

【 図 1 4 】 整相加算部の他の構成例を示している。

【 図 1 5 】 整相加算部の他の構成例を示している。

【 図 1 6 】 整相加算部の他の構成例を示している。

【 符号の説明 】

1 超音波診断装置

1 0 探触子

1 6 整相加算部

1 8 信号処理部

2 0 画像構成部

2 2 表示部

30

2 4 制御部

2 6 a 振動子

3 2 a A D C

3 4 a 遅延部

3 6 a 位相補正部

3 8 クロック生成部

4 0 遅延制御部

4 2 位相補正制御部

4 6 $4n f_0$ 生成部

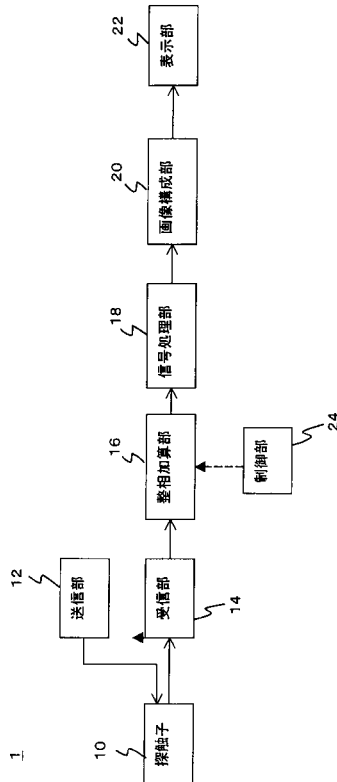
4 8 位相遅延部

40

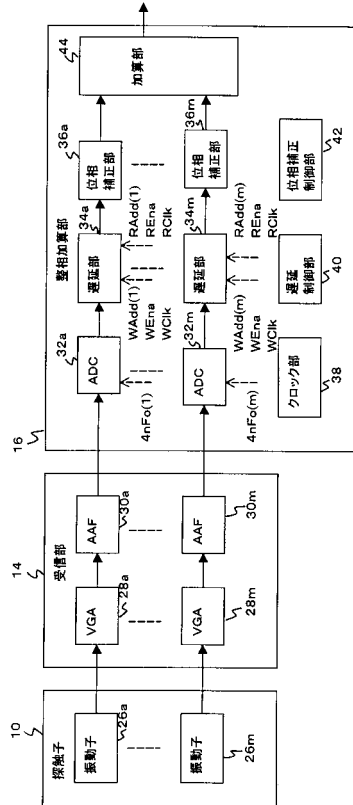
5 0 クロック選択部

5 2 制御部

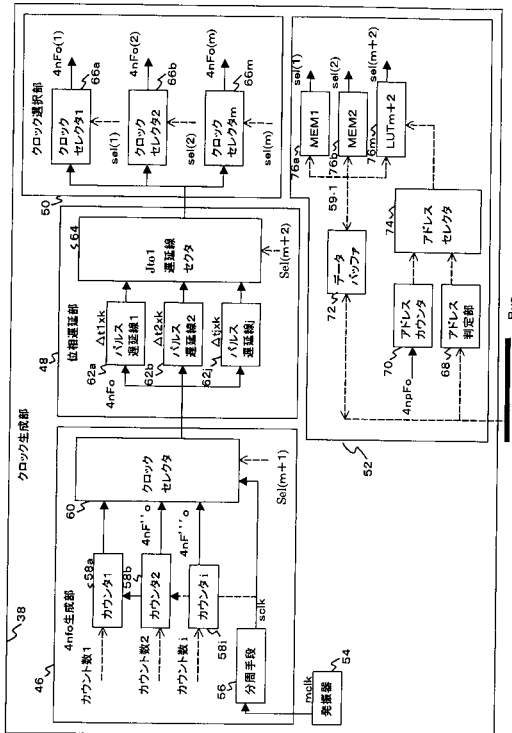
【図 1】



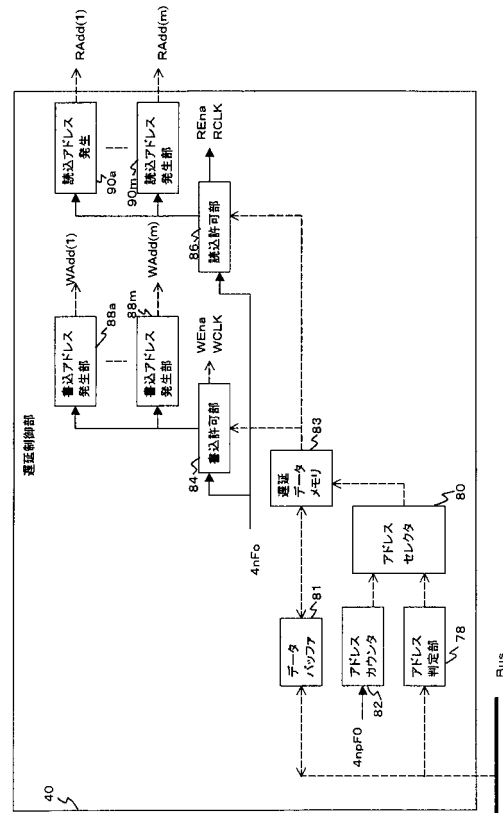
【図 2】



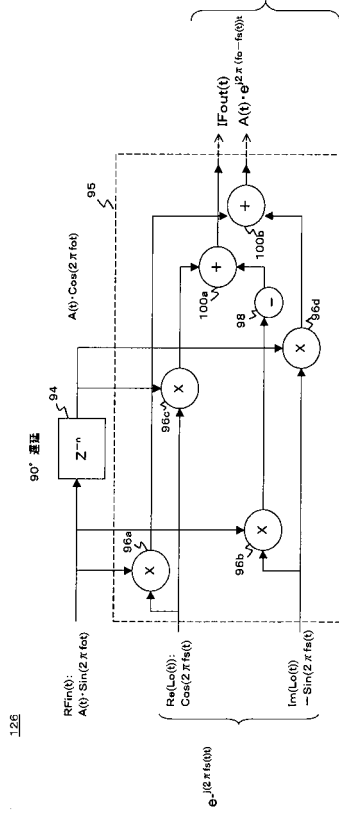
【図 3】



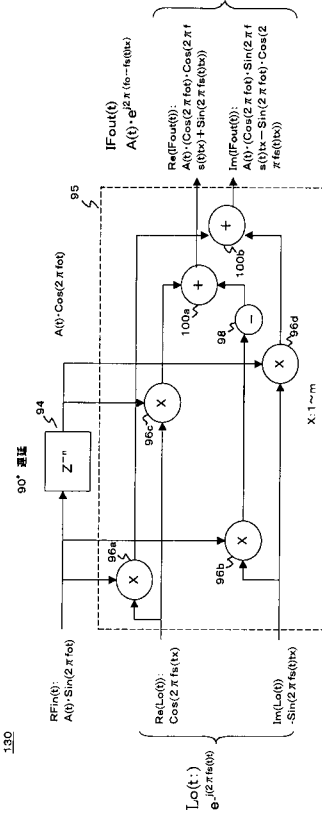
【図 4】



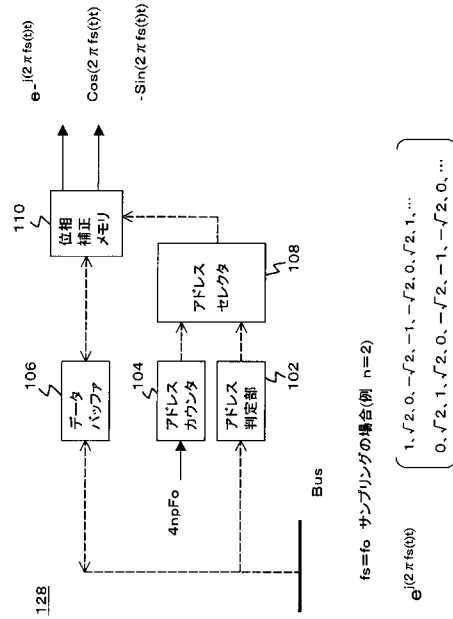
【図 9】



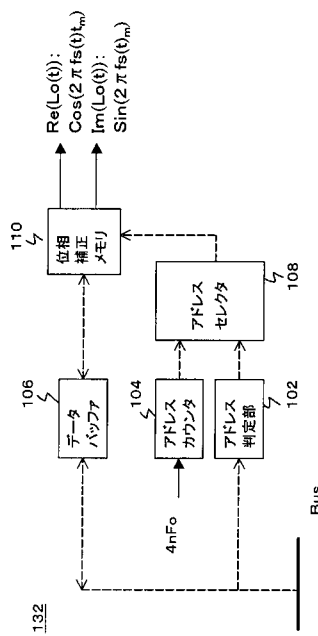
【図 11】



【図 10】



【図 12】



フロントページの続き

F ターム(参考) 4C601 EE01 EE03 EE09 GB01 GB03 GB04 JB01 JB02 JB03 JB04
JB05 JB08 JB11 JB19 JB28 JB31 JB34 JB45 JB47 LL01
LL05

专利名称(译)	超声诊断设备		
公开(公告)号	JP2004194981A	公开(公告)日	2004-07-15
申请号	JP2002368233	申请日	2002-12-19
[标]申请(专利权)人(译)	株式会社日立医药		
申请(专利权)人(译)	株式会社日立メディコ		
[标]发明人	浅房勝徳 篠村隆一		
发明人	浅房 勝徳 篠村 隆一		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C301/AA01 4C301/EE01 4C301/EE06 4C301/EE11 4C301/GB03 4C301/HH32 4C301/HH36 4C301/HH39 4C301/JB03 4C301/JB06 4C301/JB11 4C301/JB29 4C301/JB32 4C301/JB38 4C301/LL05 4C601/EE01 4C601/EE03 4C601/EE09 4C601/GB01 4C601/GB03 4C601/GB04 4C601/JB01 4C601/JB02 4C601/JB03 4C601/JB04 4C601/JB05 4C601/JB08 4C601/JB11 4C601/JB19 4C601/JB28 4C601/JB31 4C601/JB34 4C601/JB45 4C601/JB47 4C601/LL01 4C601/LL05		
其他公开文献	JP2004194981A5		
外部链接	Espacenet		

摘要(译)

解决的问题：通过以波前同步采样定相方法提高超声接收信号的定相精度来提高空间分辨率和灵敏度。 超声波诊断装置（1）使用具有多个换能器的探头（10），该换能器被配置为向被检体发送超声波和从被检体接收超声波，并且每个换能器接收的接收信号作为采样时钟。用于将其同步转换为数字信号的AD转换器32a，用于与接收波前同步地生成采样时钟，以及用于对由AD转换器转换的数字信号进行定相和相加的定相的时钟发生器38。时钟生成单元38包括加法单元和从所相加的接收信号配置超声图像的图像配置单元，并且时钟生成单元38基于接收信号的频率生成采样时钟。[选择图]图2

