

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2005-278664

(P2005-278664A)

(43) 公開日 平成17年10月13日(2005.10.13)

(51) Int. Cl.⁷

A61B 8/00

F I

A61B 8/00

テーマコード(参考)

4C601

審査請求 未請求 請求項の数 7 O L (全 9 頁)

(21) 出願番号 特願2004-92853 (P2004-92853)
 (22) 出願日 平成16年3月26日(2004.3.26)

(71) 出願人 000003078
 株式会社東芝
 東京都港区芝浦一丁目1番1号
 (71) 出願人 594164542
 東芝メディカルシステムズ株式会社
 栃木県大田原市下石上1385番地
 (74) 代理人 100058479
 弁理士 鈴江 武彦
 (74) 代理人 100091351
 弁理士 河野 哲
 (74) 代理人 100088683
 弁理士 中村 誠
 (74) 代理人 100108855
 弁理士 蔵田 昌俊

最終頁に続く

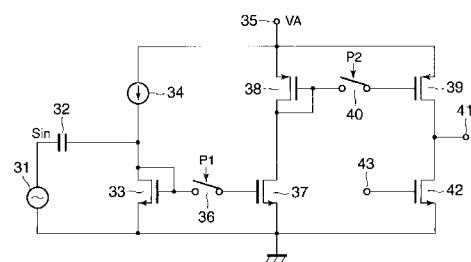
(54) 【発明の名称】 超音波診断装置及び超音波プローブ

(57) 【要約】

【課題】本発明の課題は、半導体基板であるシリコン上の回路面積を減少してコストダウン、小型化が図れ、且つ省電力が可能となる超音波診断装置を提供することにある。

【解決手段】本発明は、受信信号を受信遅延回路で遅延制御し、超音波断層画像を表示する超音波診断装置において、前記受信遅延回路として、複数のMOS FET 33, 37, 38, 39がカレントミラー構造で接続されたカレントミラー回路と、前記カレントミラー回路のMOS FET 33, 37, 38, 39のゲート間に接続されたスイッチ36, 40と、前記スイッチ36, 40をオン、オフして超音波受信信号を遅延伝送することを特徴とするものである。

【選択図】 図2



【特許請求の範囲】**【請求項 1】**

超音波振動子より音波を被検体に送波し、前記被検体で反射された音波を超音波振動子で受波して電気信号に変換された受信信号を受信遅延手段で遅延制御し、超音波画像を表示する超音波診断装置において、

前記受信遅延手段として、複数のトランジスタがカレントミラー構造で接続されたカレントミラー回路と、前記カレントミラー回路のトランジスタのゲート間に接続されたスイッチと、前記スイッチのオン、オフを切り替える制御クロックを発生する制御クロック発生手段を備え、前記トランジスタのゲート間に接続されたスイッチをオン、オフして超音波受信信号を遅延伝送することを特徴とする超音波診断装置。

10

【請求項 2】

トランジスタのゲート間にスイッチが接続されたカレントミラー回路をシリーズに複数段接続し、初段のカレントミラー回路に超音波受信信号を入力し、前記カレントミラー回路各段の出力を選択する出力選択手段を設け、前記出力選択手段によりカレントミラー回路各段の出力を選択することで所定の遅延時間を得ることを特徴とする請求項 1 に記載の超音波診断装置。

【請求項 3】

設定値以上の遅延時間のカレントミラー回路段に流れる電流を遮断する電流遮断手段を備えたことを特徴とする請求項 2 に記載の超音波診断装置。

【請求項 4】

前記超音波振動子は 2 次元アレイ状に配列されることを特徴とする請求項 1、2 又は 3 に記載の超音波診断装置。

20

【請求項 5】

受信遅延手段が、遅延出力を通すローパスフィルタを有することを特徴とする請求項 1、2、3 又は 4 に記載の超音波診断装置。

【請求項 6】

制御クロック発生手段が、発生する制御クロックの周波数を切り替える周波数切替手段を備え、遅延時間の刻みを切り替えることを特徴とする請求項 1、2、3、4 又は 5 に記載の超音波診断装置。

【請求項 7】

超音波振動子より音波を被検体に送波し、前記被検体で反射された音波を超音波振動子で受波して電気信号に変換された受信信号を受信遅延回路で遅延制御し、受信ビームをスキャンする超音波プローブにおいて、

30

前記受信遅延回路として、複数のトランジスタがカレントミラー構造で接続されたカレントミラー回路と、前記カレントミラー回路のトランジスタのゲート間に接続されたスイッチを備え、前記スイッチのオン、オフを切り替える制御クロックによって前記トランジスタのゲート間に接続されたスイッチをオン、オフして超音波受信信号を遅延伝送することを特徴とする超音波プローブ。

【発明の詳細な説明】**【技術分野】**

40

【0001】

本発明は、超音波振動子より音波を被検体に送波し、前記被検体で反射された音波を超音波振動子で受波して電気信号に変換された受信信号を受信遅延回路で遅延制御し、受信ビームをスキャンして超音波断層画像を表示する超音波診断装置及び超音波プローブに係り、特にその受信遅延回路の回路構成に関するものである。

【背景技術】**【0002】**

超音波診断装置は、超音波振動子より音波を被検体に送波し、前記被検体で反射された音波を超音波振動子で受波して電気信号に変換された受信信号を受信遅延回路で遅延制御し、受信ビームをスキャンして超音波断層画像を表示する。このように、超音波診断装置

50

では、超音波受信信号を遅延制御し、受信ビームをスキャンする必要がある。リアルタイム3次元超音波診断装置では、プローブハンドル内に実装する受信遅延回路として、CCDを利用した遅延線その他、スイッチドキャパシタフィルタ、CRフィルタ等、各種フィルタ回路を利用して遅延させる方法が考えられてきた。

【0003】

図7は従来 of 受信遅延回路を示す回路図である。図7の受信遅延回路は、スイッチドキャパシタフィルタを遅延回路に利用した場合の回路構成である(例えば、特許文献1参照)。すなわち、スイッチドキャパシタフィルタは、バッファアンプ11、キャパシタ12, 13, 14、及びMOSFETのスイッチ15, 16, 17, 18より構成される。バッファアンプ11の入力に2つのスイッチ15と16に挟まれて、キャパシタ12が接続されている。スイッチ15, 16のクロック周波数CLK, CLKNを変えることで、バッファアンプ11の入力インピーダンスが変化する。つまり、抵抗値を可変し、フィルタ回路の遅延時間を制御し、所望の遅延時間を得るものである。

10

【特許文献1】特開2000-33087号公報

【発明の開示】

【発明が解決しようとする課題】

【0004】

しかしながら、CCDを利用した遅延線やスイッチドキャパシタフィルタを利用した遅延回路は、CCD、キャパシタの面積が大きくなり、半導体基板であるシリコン上の回路面積が増え、コストが高く、実装面積も大きく、プローブハンドル部を小型化することが難しいという問題があった。

20

【0005】

本発明は上記の事情に鑑みてなされたもので、半導体基板であるシリコン上の回路面積を減少してコストダウン、小型化が図れ、且つ省電力が可能となる超音波診断装置及び超音波プローブを提供することを目的とする。

【課題を解決するための手段】

【0006】

上記目的を達成するために本発明は、超音波振動子より音波を被検体に送波し、前記被検体で反射された音波を超音波振動子で受波して電気信号に変換された受信信号を受信遅延手段で遅延制御し、超音波画像を表示する超音波診断装置において、前記受信遅延手段として、複数のトランジスタがカレントミラー構造で接続されたカレントミラー回路と、前記カレントミラー回路のトランジスタのゲート間に接続されたスイッチと、前記スイッチのオン、オフを切り替える制御クロックを発生する制御クロック発生手段を備え、前記トランジスタのゲート間に接続されたスイッチをオン、オフして超音波受信信号を遅延伝送することを特徴とするものである。

30

【0007】

また本発明は、超音波振動子より音波を被検体に送波し、前記被検体で反射された音波を超音波振動子で受波して電気信号に変換された受信信号を受信遅延回路で遅延制御し、受信ビームをスキャンする超音波プローブにおいて、前記受信遅延回路として、複数のトランジスタがカレントミラー構造で接続されたカレントミラー回路と、前記カレントミラー回路のトランジスタのゲート間に接続されたスイッチを備え、前記スイッチのオン、オフを切り替える制御クロックによって前記トランジスタのゲート間に接続されたスイッチをオン、オフして超音波受信信号を遅延伝送することを特徴とするものである。

40

【発明の効果】

【0008】

本発明の超音波診断装置及び超音波プローブは、受信遅延回路に、カレントミラー回路を使った信号伝送をスイッチング制御することで遅延させる回路を用いることにより、大きな面積のCCDやキャパシタが不要となり、半導体基板であるシリコン上の回路面積が減って、コストダウン、小型化が図れる。また、コンデンサ等の蓄積電荷をスイッチングする必要が無いので高周波化ができ、スイッチングロスが減るため低電力化も可能となる

50

。【発明を実施するための最良の形態】

【0009】

以下図面を参照して本発明の実施の形態例を詳細に説明する。

【0010】

図1は本発明の実施形態例に係る超音波診断装置を示す構成説明図である。すなわち、超音波診断システムの動作タイミングを決める基準クロック発生器11から発生された信号と、操作パネル等で設定された条件でシステムを制御するシステム制御部12からの信号は送信遅延回路13に出力される。前記送信遅延回路13では基準クロック発生器11から入力された信号とシステム制御部12から入力された信号から、送信部により超音波の送信ビーム形状を形成する為に基本波信号帯域を有した信号にそれぞれ異なった遅延時間を与えたN個の信号を発生して送信部14に出力される。前記送信部14では送信遅延回路13から入力された信号を、超音波振動子から音波を送波するのに必要な振幅に通常数十ボルトのパルス波形に増幅した送信用の電気信号として超音波振動子15に出力される。前記超音波振動子15では送信部14から入力された送信用の電気信号を圧電振動子で超音波に変換したパルス状の音波を被検体に送波する。前記被検体内部の音響インピーダンスの異なる境界面から反射される音波を前記超音波振動子15で受波し電気信号に変換して前置増幅器16に出力される。前記前置増幅器16では超音波振動子15から入力された信号を後段のADC(アナログ・デジタル変換回路)・受信遅延回路の入力ダイナミックレンジに合うレベルに増幅してADC・受信遅延回路17に出力される。前記ADC・受信遅延回路17では前置増幅器16から入力されたアナログ信号をデジタル信号に変換し各入力信号に遅延時間を与えて加算器18に出力される。前記加算器18ではADC・受信遅延回路17から入力されたそれぞれ遅延時間を与えた信号を加算して信号処理部19に出力される。前記信号処理部19では加算器18から入力された信号から超音波断層画像を生成しモニタ部20に出力される。前記モニタ部20では信号処理部19から入力された信号により超音波断層画像を表示する。

【0011】

図2は本発明の実施形態例に係る受信遅延回路を示す回路図であり、図3は図1のスイッチを動作するクロック信号のタイミングチャートである。信号源31の出力端にはコンデンサ32を介して第1のMOS FET33のドレイン及び第1のMOS FET33のゲートが接続され、第1のMOS FET33のドレインには定電流回路34を介して正電圧VA印加端子35が接続される。第1のMOS FET33のゲートには第1のスイッチ36を介して第2のMOS FET37のゲートが接続され、第1のMOS FET33のソース及び第2のMOS FET37のソースは接地される。前記正電圧VA印加端子35には第3のMOS FET38のソース及び第4のMOS FET39のソースが接続され、第3のMOS FET38のゲートと第4のMOS FET39のゲート間には第2のスイッチ40が接続される。第3のMOS FET38のドレインは第3のMOS FET38のゲート及び第2のMOS FET37のドレインに接続される。第4のMOS FET39のドレインには出力端子41及び第5のMOS FET42のドレインが接続され、第5のMOS FET42のゲートにはバイアス電圧印加端子43が接続され、第5のMOS FET42のソースは接地される。前記第1のMOS FET33及び第2のMOS FET37は前段のカレントミラー回路を構成し、第3のMOS FET38及び第4のMOS FET39は後段のカレントミラー回路を構成する。

【0012】

すなわち、前段のカレントミラー回路を構成する第1のMOS FET33と第2のMOS FET37の間に第1のスイッチ36が接続されている。後段のカレントミラー回路を構成する第3のMOS FET38と第4のMOS FET39の間に第2のスイッチ40が接続されている。前段のカレントミラー回路を構成する第1のMOS FET33のドレインには、定電流回路34を介してバイアス電流が流され、所定の動作状態が保持されている。第1のスイッチ36及び第2のスイッチ40がオン状態であれば、信号源

31から入力信号 S_{in} が入力され前後段のカレントミラー回路を經由し、入力信号 S_{in} が出力端子41に伝送される。第1のスイッチ36及び第2のスイッチ40は図3に示すように、クロック信号 P_1 , P_2 が印加されてオン/オフ動作を交互に繰り返し、前後段のカレントミラー回路を構成するMOS FET33, 37, 38, 39のゲート電圧をスイッチする周波数に従い、入力側から出力側に送る動作を繰り返す。第1のスイッチ36がオフ状態では、第2のMOS FET37のゲート電圧は浮遊容量によって前の状態を保持しており、第1のMOS FET33を流れるドレイン電流と第2のMOS FET37を流れるドレイン電流は異なっている。次に第1のスイッチ36がオンすると、第1のMOS FET33と第2のMOS FET37のゲート電圧が等しくなるため、カレントミラー動作により、第1のMOS FET33と第2のMOS FET37のドレインを流れる電流が等しくなる。

10

【0013】

つまり、第1のスイッチ36をオフしていた時間だけ後段に遅延して信号が伝送される。

【0014】

後段のカレントミラー回路の第2のスイッチ40も同様にオン/オフ動作を交互に繰り返すことで、前段のカレントミラー回路よりもさらに遅延した信号を出力させることができる。

【0015】

このカレントミラー回路を所望の段数連続的に接続させれば、クロック周波数に応じた遅延時間毎のステップで入力信号を遅延伝送させることができる。たとえば、クロック周波数を10MHzにすれば、50nsステップ、20MHzにすれば、25nsステップの遅延回路が構成できる。

20

【0016】

図4は本発明の実施形態例に係る遅延タップ選択回路を示す回路図である。正電圧 V_A 印加端子51にはスイッチ52を介してMOS FET53のソースが接続され、MOS FET53のドレインは遅延出力端子54及びMOS FET55のドレインに接続される。MOS FET55のゲートにはバイアス印加端子56が接続され、MOS FET55のソースは接地線に接続される。正電圧 V_A 印加端子51にはスイッチ57を介してMOS FET58のソースが接続され、MOS FET58のドレインは遅延出力端子54に接続される。正電圧 V_A 印加端子51にはスイッチ59を介してMOS FET60のソースが接続され、MOS FET60のドレインは遅延出力端子54に接続される。正電圧 V_A 印加端子51にはスイッチ61を介してMOS FET62のソースが接続され、MOS FET62のドレインは遅延出力端子54に接続される。

30

【0017】

カレントミラー回路が複数段連続的に接続された遅延回路では、各段のカレントミラー回路にそれぞれ所定の遅延信号を抽出する遅延タップが設けられる。MOS FET53のゲートには遅延されない信号 S_{D0} が印加される信号印加端子63が接続され、MOS FET58のゲートには1段目のカレントミラー回路で遅延された信号 S_{D1} が印加される信号印加端子64が接続され、MOS FET60のゲートには1~2段目のカレントミラー回路で遅延された信号 S_{D2} が印加される信号印加端子65が接続され、MOS FET62のゲートには1~3段目のカレントミラー回路で遅延された信号 S_{D3} が印加される信号印加端子66が接続される。

40

【0018】

すなわち、各段のカレントミラー回路の遅延タップ毎の遅延信号 $S_{D0} \sim 3$ をそれぞれ各MOS FET53, 58, 60, 62のゲートに入力し、出力させたい遅延時間のスイッチ、例えば遅延信号 S_{D1} を出力させたい時にはスイッチ57をオンさせることにより、遅延出力端子54には遅延信号 S_{D1} が出力できる。

【0019】

図5は本発明の実施形態例に係る遅延回路のシミュレーションによる遅延波形出力結果

50

を示す特性図である。すなわち、サイン波を入力して遅延させたときのシミュレーション結果の波形出力である。階段状になってサイン波形が遅延して出力されているのが分かる。必要に応じてこの波形をローパスフィルタに通せば、もとのサイン波とすることができる。

【0020】

この遅延回路を超音波診断装置の受信遅延回路として用いる場合は、超音波振動子毎の超音波受信回路に接続され、必要とされるタップ数の遅延ステップのカレントミラー回路が構成される。

【0021】

例えば、3000素子で構成される2次元アレイ振動子に適用する場合には、3000チャンネルの受信遅延回路が必要となる。個々の受信遅延回路が例えば8タップで構成されている場合、各素子毎に8種類の遅延時間を選択できる。超音波のスキューはビームの方向に応じて遅延時間を選択することになり、最大遅延の8タップ目をすべてのチャンネルが同時に使うことは無い。タップ1であったり、タップ4であったり、各チャンネルが超音波ビーム毎に選択して使う。よって、タップ1を選択したチャンネルに着目すると、タップ2以降タップ8まで動作させる必要が無い。

10

【0022】

特に、2次元アレイプローブのプローブハンドルの中に遅延回路を内蔵する場合には、プローブの発熱に影響するため、可能な限り電力損失を削減する必要がある。

【0023】

図6は図2の受信遅延回路に電源電流遮断スイッチを追加した受信遅延回路を示す回路図である。図6中、図2と同一部分は同一符号を付してその説明を省略する。正電圧VA印加端子35と第3のMOS FET38のソース間にはスイッチ71が接続され、正電圧VA印加端子35と第4のMOS FET39のソース間にはスイッチ72が接続される。

20

【0024】

すなわち、スイッチ71をオンして、カレントミラー回路を構成する第3のMOS FET38のドレインに接続された遅延タップに抽出された遅延信号を使用する場合には、スイッチ72をオフすることにより、カレントミラー回路を構成する第4のMOS FET39のドレインには電流が流れないため、消費電力を少なくすることができる。特に、遅延回路に遅延タップが沢山接続されている場合には消費電力低下に有効である。

30

【0025】

以上のように、本発明の実施形態例ではカレントミラー回路を使った信号伝送をスイッチング制御することで遅延させ、カレントミラー回路の出力タップを切り替えて遅延時間を切り替え、受信遅延制御を行うことができる。この場合、クロック周波数を変えることで、遅延刻みを変えることができる。設定値以上の遅延時間を持つ遅延信号を抽出するカレントミラー回路段の電流を遮断する機能を持つことで、さらに省電力可能である。

【0026】

なお、本発明は、上記実施形態例そのままに限定されるものではなく、実施段階ではその要旨を逸脱しない範囲で構成要素を変形して具体化できる。また、上記実施形態例に開示されている複数の構成要素の適宜な組み合わせにより種々の発明を形成できる。例えば、実施形態例に示される全構成要素から幾つかの構成要素を削除してもよい。更に、異なる実施形態例に亘る構成要素を適宜組み合わせてもよい。

40

【0027】

例えば、カレントミラー回路を2段で示したが、必要に応じて複数段接続することができる。遅延タップ選択回路、電源電流遮断スイッチも同様に複数個接続することができる。

【0028】

また、すべてのチャンネルが同じタップ数の遅延回路を備えている必要もない。

【0029】

50

さらに、クロック周波数を切り替える手段を設けておけば、たとえば使用周波数を切り替えた時に遅延時間のきざみを切り替えて高精度の遅延を与えることができる。

【0030】

また、全チャンネル同じクロック周波数である必要もない。

【図面の簡単な説明】

【0031】

【図1】本発明の実施形態例に係る超音波診断装置を示す構成説明図である。

【図2】本発明の実施形態例に係る受信遅延回路を示す回路図である。

【図3】図1のスイッチを動作するクロック信号のタイミングチャートである。

【図4】本発明の実施形態例に係る遅延タップ選択回路を示す回路図である。

10

【図5】本発明の実施形態例に係る遅延回路のシミュレーションによる遅延波形出力結果を示す特性図である。

【図6】図2の受信遅延回路に電源電流遮断スイッチを追加した受信遅延回路を示す回路図である。

【図7】従来の受信遅延回路を示す回路図である。

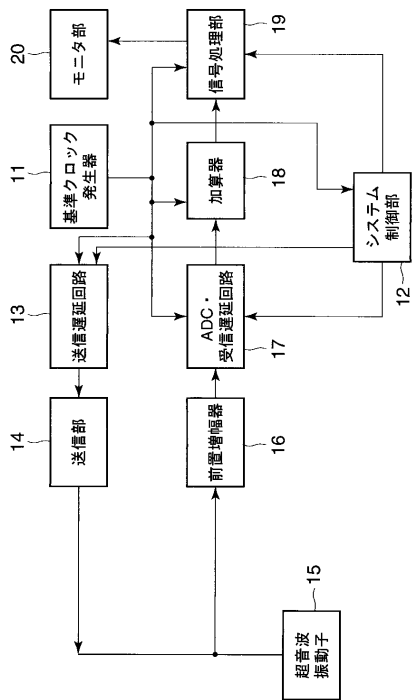
【符号の説明】

【0032】

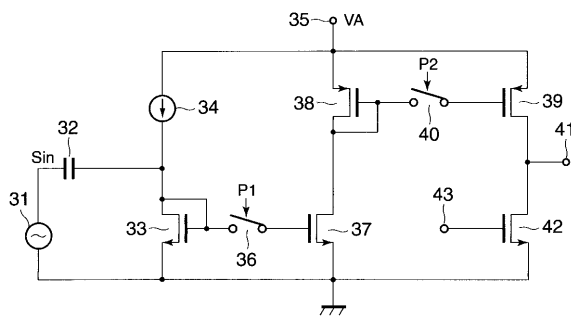
31...信号源、32...コンデンサ、33...第1のMOS FET、34...定電流回路、35...正電圧VA印加端子、36...第1のスイッチ、37...第2のMOS FET、38...第2のMOS FET、39...第4のMOS FET、40...第2のスイッチ、41...出力端子、42...第5のMOS FET、43...バイアス電圧印加端子。

20

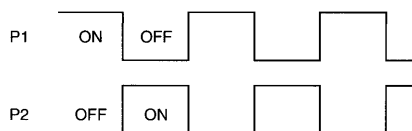
【図1】



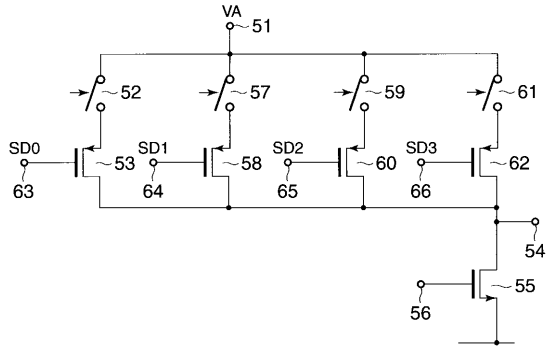
【図2】



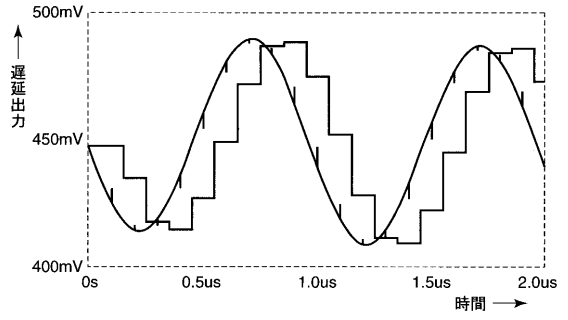
【図3】



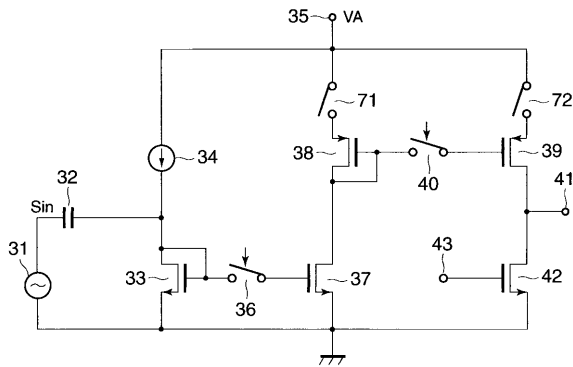
【 図 4 】



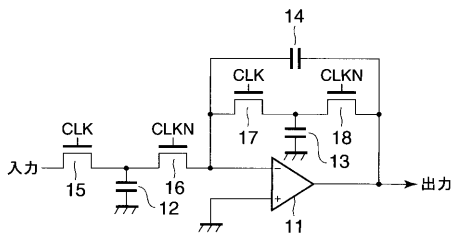
【 図 5 】



【 図 6 】



【 図 7 】



フロントページの続き

(74)代理人 100084618

弁理士 村松 貞男

(74)代理人 100092196

弁理士 橋本 良郎

(72)発明者 岩間 信行

栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社社内

Fターム(参考) 4C601 EE13 EE14 EE15 GB06 JB06 JB31

专利名称(译)	超声波诊断仪和超声波探头		
公开(公告)号	JP2005278664A	公开(公告)日	2005-10-13
申请号	JP2004092853	申请日	2004-03-26
[标]申请(专利权)人(译)	株式会社东芝 东芝医疗系统株式会社		
申请(专利权)人(译)	东芝公司 东芝医疗系统有限公司		
[标]发明人	岩間信行		
发明人	岩間 信行		
IPC分类号	A61B8/00		
FI分类号	A61B8/00		
F-TERM分类号	4C601/EE13 4C601/EE14 4C601/EE15 4C601/GB06 4C601/JB06 4C601/JB31		
代理人(译)	河野 哲 中村 诚		
外部链接	Espacenet		

摘要(译)

本发明的目的是提供一种超声诊断设备，其能够减小作为半导体衬底的硅上的电路面积，实现成本降低，小型化和节能。根据本发明，在超声波诊断设备中，多个MOS FET 33、37、38、39用作电流接收延迟电路，该超声波诊断设备利用接收延迟电路来延迟控制接收信号并显示超声波断层图像。通过镜像结构连接的电流镜像电路，连接在电流镜像电路的MOS FET 33、37、38、39的栅极之间的开关36、40，以及通过打开和关闭开关36、40来产生超声波。其特征在于，接收信号被延迟并发送。[选择图]图2

