

(19) 日本国特許庁(JP)

(12) 公開特許公報(A)

(11) 特許出願公開番号

特開2019-97774

(P2019-97774A)

(43) 公開日 令和1年6月24日(2019.6.24)

(51) Int.Cl.
A61B 8/14 (2006.01)

F I
A61B 8/14

テーマコード(参考)
4C601

審査請求 未請求 請求項の数 10 O L (全 23 頁)

(21) 出願番号 特願2017-230667(P2017-230667)
(22) 出願日 平成29年11月30日(2017.11.30)

(71) 出願人 594164542
キヤノンメディカルシステムズ株式会社
栃木県大田原市下石上1385番地
(74) 代理人 100108855
弁理士 蔵田 昌俊
(74) 代理人 100103034
弁理士 野河 信久
(74) 代理人 100075672
弁理士 峰 隆司
(74) 代理人 100153051
弁理士 河野 直樹
(74) 代理人 100179062
弁理士 井上 正
(74) 代理人 100189913
弁理士 鵜飼 健

最終頁に続く

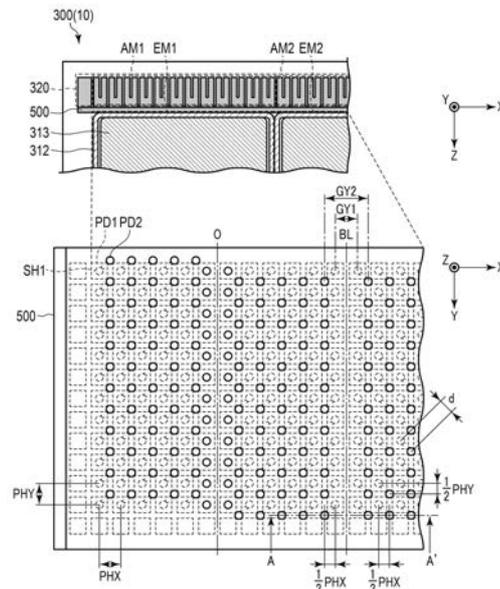
(54) 【発明の名称】 超音波プローブ

(57) 【要約】

【課題】 高周波化及びアレイ構造の大規模化が進んでも、性能及び信頼性を確保すること。

【解決手段】 実施形態によれば、超音波プローブは、複数の超音波振動子と、基板層と、複数の電子回路モジュールとを備える。複数の超音波振動子は、2次元に配列されている。基板層は、第1の面において前記複数の超音波振動子が配列されている。複数の電子回路モジュールは、前記基板層の厚さ方向に関して前記第1の面と反対側にある第2の面において配列されている。基板層は、前記第1の面において前記複数の超音波振動子に対応して設けられる複数の第1の電極パッドと、前記第2の面において前記複数の第1の電極パッドに対応して設けられる複数の第2の電極パッドと、を有し、前記複数の第2の電極パッドのうち、少なくとも前記複数の電子回路モジュールの境界の近傍に設けられる複数の第2の電極パッドは、対応する前記第1の電極パッドが配置される位置を基準として、前記境界から広がる方向にシフトして配置される。

【選択図】 図6



【特許請求の範囲】**【請求項 1】**

2次元に配列された複数の超音波振動子と、
第1の面において前記複数の超音波振動子が配列された基板層と、
前記基板層の厚さ方向に関して前記第1の面と反対側にある第2の面において配列された複数の電子回路モジュールと、
を備え、

前記基板層は、前記第1の面において前記複数の超音波振動子に対応して設けられる複数の第1の電極パッドと、前記第2の面において前記複数の第1の電極パッドに対応して設けられる複数の第2の電極パッドと、を有し、

前記複数の第2の電極パッドのうち、少なくとも前記複数の電子回路モジュールの境界の近傍に設けられる複数の第2の電極パッドは、対応する前記第1の電極パッドが配置される位置を基準として、前記境界から広がる方向にシフトして配置される、
超音波プローブ。

【請求項 2】

前記第2の電極パッドのシフト量は、前記複数の超音波振動子の2つの配列方向に設定される素子配列間隔の1/2である、請求項1に記載の超音波プローブ。

【請求項 3】

前記シフトの対象となる前記第2の電極パッドは、各前記電子回路モジュールの中央線に面して配列される前記第2の電極パッド以外の電極パッドである、請求項1に記載の超音波プローブ。

【請求項 4】

前記第2の電極パッドの間隔が前記電子回路モジュール内で均一になるように配列されている、請求項1に記載の超音波プローブ。

【請求項 5】

前記電子回路モジュールは、背面音響負荷材と当該背面音響負荷材に固着されたフレキシブル配線板とを有する、請求項1に記載の超音波プローブ。

【請求項 6】

前記電子回路モジュールは、背面音響負荷材と、当該背面音響負荷材に固着されたフレキシブル配線板と、当該フレキシブル配線板に実装された少なくとも1つの送受信回路とを有する、請求項1に記載の超音波プローブ。

【請求項 7】

前記基板層が有する前記第2の電極パッドと、前記電子回路モジュールが有する第3の電極パッドは対向するように配置され、対向する前記第2の電極パッド及び前記第3の電極パッドの間は導電体、又は導電体が混合され導電性を持つ材料により形成される突起物により電氣的に接続され、前記突起物の間の空隙には、非導電性の樹脂が充填されている、請求項1に記載の超音波プローブ。

【請求項 8】

前記基板層は、フレキシブル配線板を含む、請求項1に記載の超音波プローブ。

【請求項 9】

前記基板層は、多層リジット基板を含む、請求項1に記載の超音波プローブ。

【請求項 10】

前記基板層は、フレキシブル配線板、及び、インターポーザを含む、請求項1に記載の超音波プローブ。

【発明の詳細な説明】**【技術分野】****【0001】**

本発明の実施形態は、超音波プローブに関する。

【背景技術】**【0002】**

10

20

30

40

50

超音波診断装置は、対象物（患者）に対し超音波を送信し、その対象物内からの反射波（エコー）を受信して対象物内を画像化するものであり、近年では２次元アレイ式超音波プローブが主に用いられる。２次元アレイプローブは、格子状に２次元配列された多数の超音波振動子（単に素子ともいう）を有するため、全素子を超音波診断装置本体から直接駆動して超音波の送受信を制御することは難しい。よって、素子をサブアレイに分割し、サブアレイ毎の部分的な遅延加算を行う専用のＩＣ（ＡＳＩＣ：Application Specific Integrated Circuit）が超音波プローブ内に備えられる。

【０００３】

このとき、例えば、格子状に２次元配列された多数の素子の下面には、所定数の素子（所定数のサブアレイ）を１モジュールとする複数の電子回路モジュールが接着される。各電子回路モジュールは、背面材、ＦＰＣ、及びＡＳＩＣを有する。また、各電子回路モジュールでは、背面材を囲むようにＦＰＣを折り曲げて配線が引き出され、引き出された配線はＡＳＩＣに接続されている。この接続方法によれば、素子の接続先を複数の電子回路モジュールに分割し、電子回路モジュールをエレベーション方向に積層することにより大規模なアレイ構造を備える超音波プローブを実現することが可能である。

【０００４】

しかしながら、上記接続方法では、例えば素子が配列される１方向であるエレベーション方向において、電子回路モジュール間にＦＰＣを挟むために、電子回路モジュールの境目における素子間ピッチはモジュール間のＧＡＰの分、他の部分の素子間ピッチよりも大きくなる。このため、超音波プローブ全体として素子間ピッチに不均一を生じ、画像上のアーチファクトの原因となる。また、モジュール間のＧＡＰにはばらつきがあるため、モジュール間のＧＡＰの実測による補正が必要となる場合がある。また、ＦＰＣを折り曲げる空間を確保する必要性から、電子回路モジュールの境界に対応する位置に配置される素子に関しては、接着されるＦＰＣが素子から一部離れてしまうため、品質の低下を招き、音響特性（感度）上の不均一が生じる可能性がある。したがって、高周波化及びアレイ構造の大規模化により、超音波プローブの性能及び信頼性が低下してしまう可能性がある。

【先行技術文献】

【特許文献】

【０００５】

【特許文献１】特開２００４－４１７３０号公報

【発明の概要】

【発明が解決しようとする課題】

【０００６】

本実施形態の目的は、高周波化及びアレイ構造の大規模化が進んでも、性能及び信頼性を確保することにある。

【課題を解決するための手段】

【０００７】

実施形態によれば、超音波プローブは、複数の超音波振動子と、基板層と、複数の電子回路モジュールとを備える。複数の超音波振動子は、２次元に配列されている。基板層は、第１の面において前記複数の超音波振動子が配列されている。複数の電子回路モジュールは、前記基板層の厚さ方向に関して前記第１の面と反対側にある第２の面において配列されている。基板層は、前記第１の面において前記複数の超音波振動子に対応して設けられる複数の第１の電極パッドと、前記第２の面において前記複数の第１の電極パッドに対応して設けられる複数の第２の電極パッドと、を有し、前記複数の第２の電極パッドのうち、少なくとも前記複数の電子回路モジュールの境界の近傍に設けられる複数の第２の電極パッドは、対応する前記第１の電極パッドが配置される位置を基準として、前記境界から広がる方向にシフトして配置される。

【図面の簡単な説明】

【０００８】

【図１】図１は、第１の実施形態に係る超音波診断装置の構成を示す図である。

【図 2】図 2 は、第 1 の実施形態に係る超音波プローブの機能的な構成を示すブロック図である。

【図 3】図 3 は、第 1 の実施形態に係る送受信 IC の構成を示すブロック図である。

【図 4】図 4 は、第 1 の実施形態に係る超音波プローブの断面図である。

【図 5】図 5 は、第 1 の実施形態に係る超音波プローブの上面図である。

【図 6】図 6 は、第 1 の実施形態に係る超音波プローブにおいて、ベース基板の裏面に設けられる複数の電極パッドの配置パターンを説明するための図である。

【図 7】図 7 は、図 6 における A - A ' の断面図である。

【図 8】図 8 は、第 2 の実施形態に係る超音波プローブにおいて、ベース基板の裏面に設けられる複数の電極パッドの配置パターンを説明するための図である。

10

【図 9】図 9 は、第 3 の実施形態に係る超音波プローブにおいて、ベース基板の裏面に設けられる複数の電極パッドの配置パターンを説明するための図である。

【図 10】図 10 は、他の実施形態に係る超音波プローブが備えるプローブ本体のアジマス方向に垂直な断面の例を示す図である。

【図 11】図 11 は、他の実施形態に係る超音波プローブが備えるプローブ本体のアジマス方向に垂直な断面の例を示す図である。

【図 12】図 12 は、他の実施形態に係る超音波プローブが備えるプローブ本体のアジマス方向に垂直な断面の例を示す図である。

【発明を実施するための形態】

【0009】

20

以下、実施の形態について、図面を参照して説明する。

【0010】

(第 1 の実施形態)

第 1 の実施形態に係る超音波診断装置 1 を図 1 のブロック図を参照して説明する。

【0011】

図 1 は、第 1 の実施形態超音波診断装置 1 の構成例を示すブロック図である。図 1 に示されるように、超音波診断装置 1 は、超音波プローブ 10、及び装置本体 20 を含む。装置本体 20 は、ネットワーク 100 を介して外部装置 40 と接続される。また、装置本体 20 は、表示機器 50、及び入力装置 60 と接続される。なお、以下に示される図では、実線がアナログ信号を示し、破線がデジタル信号を示す。

30

【0012】

超音波プローブ 10 は、複数の超音波振動子（以下、単に素子ともいう）、素子に設けられる整合層、及び素子から後方への超音波の伝播を防止するバッキング材等を有する。超音波プローブ 10 は、装置本体 20 と着脱自在に接続される。第 1 の実施形態超音波プローブ 10 は、例えば第 1 の素子配列方向（エレベーション方向）と第 2 の素子配列方向（アジマス方向）とに沿って複数の超音波振動子が配列された 2 次元アレイプローブである。超音波プローブ 10 の詳細については、後述する。

【0013】

図 1 に示される装置本体 20 は、超音波プローブ 10 が受信した反射波信号に基づいて超音波画像を生成する装置である。装置本体 20 は、図 1 に示すように、超音波送信回路 21、超音波受信回路 22、B モード処理回路 23、ドブラ処理回路 24、3 次元処理回路 25、表示処理回路 26、内部記憶回路 27、画像メモリ 28（シネメモリ）、画像データベース 29、入力インタフェース 30、通信インタフェース 31 及び制御回路 32 を含む。

40

【0014】

超音波送信回路 21 は、超音波プローブ 10 に駆動信号を供給するプロセッサである。超音波送信回路 21 は、例えば、トリガ発生回路、遅延回路、及びパルス回路等により実現される。トリガ発生回路は、所定のレート周波数で、送信超音波を形成するためのレートパルスを繰り返し発生する。遅延回路は、超音波プローブ 10 から発生される超音波をビーム状に集束して送信指向性を決定するために必要な素子毎の送信遅延時間を、トリガ

50

発生回路が発生する各レートパルスに対し与える。パルサ回路は、レートパルスに基づくタイミングで、超音波プローブ10に駆動信号(駆動パルス)を印加する。遅延回路により各レートパルスに対し与える送信遅延時間を変化させることで、素子面からの送信方向が任意に調整可能となる。

【0015】

超音波受信回路22は、超音波プローブ10が受信した反射波信号に対して各種処理を施し、受信信号を生成するプロセッサである。超音波受信回路22は、例えば、アンプ回路、A/D変換器、受信遅延回路、及び加算器等により実現される。アンプ回路は、超音波プローブ10が受信した反射波信号をチャンネル毎に増幅してゲイン補正処理を行なう。A/D変換器は、ゲイン補正された反射波信号をデジタル信号に変換する。受信遅延回路は、デジタル信号に受信指向性を決定するのに必要な受信遅延時間を与える。加算器は、受信遅延時間が与えられた複数のデジタル信号を加算する。加算器の加算処理により、受信指向性に応じた方向からの反射成分が強調された受信信号が発生する。

10

【0016】

Bモード処理回路23は、超音波受信回路22から受け取った受信信号に基づき、Bモードデータを生成するプロセッサである。Bモード処理回路23は、超音波受信回路22から受け取った受信信号に対して包絡線検波処理、及び対数増幅処理等を施し、信号強度が輝度の明るさで表現されるデータ(以下、Bモードデータ)を生成する。生成されたBモードデータは、超音波走査線上のBモードRAWデータとして不図示のRAWデータメモリに記憶される。なお、BモードRAWデータは、後述の内部記憶回路27に記憶されてもよい。

20

【0017】

ドブラ処理回路24は、超音波受信回路22から受け取った受信信号に基づき、ドブラ波形、及びドブラデータを生成するプロセッサである。ドブラ処理回路24は、受信信号から血流信号を抽出し、抽出した血流信号からドブラ波形を生成すると共に、血流信号から平均速度、分散、及びパワー等の情報を多点について抽出したデータ(以下、ドブラデータ)を生成する。

【0018】

3次元処理回路25は、Bモード処理回路23、及びドブラ処理回路24により生成されたデータに基づき、2次元の画像データまたは3次元の画像データ(以下、ボリュームデータともいう)を生成可能なプロセッサである。3次元処理回路25は、RAW-ピクセル変換を実行することで、ピクセルから構成される2次元画像データを生成する。

30

【0019】

また、3次元処理回路25は、RAWデータメモリに記憶されたBモードRAWデータに対し、空間的な位置情報を加味した補間処理を含むRAW-ボクセル変換を実行することで、所望の範囲のボクセルから構成されるボリュームデータを生成する。3次元処理回路25は、発生したボリュームデータに対してレンダリング処理を施し、レンダリング画像データを生成する。以下、BモードRAWデータ、2次元画像データ、ボリュームデータおよびレンダリング画像データを総称して超音波データとも呼ぶ。

【0020】

表示処理回路16は、各種画像を表示機器50に表示するプロセッサである。表示処理回路16は、座標変換処理等により、表示画像としての超音波画像データを生成する。座標変換処理とは、例えば、Bモードデータ、及びドブラデータからなる超音波走査の走査線の信号列を、テレビ等に代表される一般的なビデオフォーマットの走査線信号列であるビデオ信号に変換する処理である。生成された超音波画像データは、例えばDICOM(digital imaging and communication in medicine)規格に準拠したフォーマットに変換され、例えば画像データベース19に記憶される。

40

【0021】

表示処理回路26は、3次元処理回路25において発生された各種画像データに対し、ダイナミックレンジ、輝度(ブライトネス)、コントラスト、カーブ補正、及びRGB

50

変換等の各種処理を実行することで、画像データをビデオ信号に変換する。表示処理回路 26 は、ビデオ信号を表示機器 50 に表示させる。なお、表示処理回路 26 は、操作者が入力インタフェース 30 により各種指示を入力するためのユーザインタフェース (GUI: Graphical User Interface) を生成し、GUI を表示機器 50 に表示させてもよい。表示機器 50 としては、例えば、CRT ディスプレイや液晶ディスプレイ、有機 EL ディスプレイ、LED ディスプレイ、プラズマディスプレイ、又は当技術分野で知られている他の任意のディスプレイが適宜利用可能である。

【0022】

内部記憶回路 27 は、例えば、磁氣的若しくは光学的記録媒体、又は半導体メモリ等のプロセッサにより読み取り可能な記録媒体等を有する。内部記憶回路 27 は、第 1 の実施形態遅延量設定方法に関する制御プログラム、超音波送受信を実現するための制御プログラム、画像処理を行うための制御プログラム、及び表示処理を行なうための制御プログラム等を記憶している。また、内部記憶回路 27 は、診断情報 (例えば、患者 ID、医師の所見等)、診断プロトコル、ボディマーク生成プログラム、及び映像化に用いるカラーデータの範囲を診断部位毎に予め設定する変換テーブル等のデータ群を記憶している。また、内部記憶回路 27 は、生体内の臓器の構造に関する解剖学図譜、例えば、アトラスを記憶してもよい。

10

【0023】

また、内部記憶回路 27 は、入力インタフェース 30 を介して入力される記憶操作に従い、3次元処理回路 25 で発生された 2次元画像データ、ボリュームデータ、レンダリング画像データを記憶する。なお、内部記憶回路 27 は、入力インタフェース 30 を介して入力される記憶操作に従い、3次元処理回路 25 で発生された 2次元画像データ、ボリュームデータ、レンダリング画像データを、操作順番及び操作時間を含めて記憶してもよい。内部記憶回路 27 は、記憶しているデータを、通信インタフェース 31 を介して外部装置へ転送することも可能である。

20

【0024】

画像メモリ 28 は、例えば、磁氣的若しくは光学的記録媒体、又は半導体メモリ等のプロセッサにより読み取り可能な記録媒体等を有する。画像メモリ 28 は、入力インタフェース 30 を介して入力されるフリーズ操作直前の複数フレームに対応する画像データを保存する。画像メモリ 28 に記憶されている画像データは、例えば、連続表示 (シネ表示) される。

30

【0025】

画像データベース 29 は、外部装置 40 から転送される画像データを記憶する。例えば、画像データベース 29 は、外部装置 40 に保存される過去の診察において取得された同一患者に関する過去の医用画像データを受け取って記憶する。過去の医用画像データには、超音波画像データ、CT (Computed Tomography) 画像データ、MR 画像データ、PET (Positron Emission Tomography) - CT 画像データ、PET - MR 画像データ及び X 線画像データが含まれる。

【0026】

なお、画像データベース 29 は、MO、CD-R、DVD などの記憶媒体 (メディア) に記録された画像データを読み込むことで、所望の画像データを格納してもよい。

40

【0027】

入力インタフェース 30 は、入力装置 60 を介して、ユーザからの各種指示を受け付ける。入力装置 60 は、例えば、マウス、キーボード、パネルスイッチ、スライダスイッチ、トラックボール、ロータリーエンコーダ、操作パネルおよびタッチコマンドスクリーン (TCS) である。入力インタフェース 30 は、例えばバスを介して制御回路 32 に接続され、操作者から入力される操作指示を電気信号へ変換し、電気信号を制御回路 32 へ出力する。なお、本明細書において入力インタフェース 30 は、マウス及びキーボード等の物理的な操作部品と接続するものだけに限られない。例えば、超音波診断装置 1 とは別体に設けられた外部の入力機器から入力される操作指示に対応する電気信号を無線信号と

50

して受け取り、この電気信号を制御回路 3 2 へ出力する電気信号の処理回路も入力インタフェース 3 0 の例に含まれる。例えば、操作者のジェスチャによる指示に対応する操作指示を無線信号として送信できるような外部の入力機器でもよい。

【 0 0 2 8 】

通信インタフェース 3 1 は、ネットワーク 1 0 0 等を介して外部装置 4 0 と接続され、外部装置 4 0 との間でデータ通信を行う。外部装置 4 0 は、例えば、各種の医用画像のデータを管理するシステムである P A C S (Picture Archiving and Communication System) のデータベース、医用画像が添付された電子カルテを管理する電子カルテシステムのデータベース等である。また、外部装置 4 0 は、例えば、X 線 C T 装置、及び M R I (Magnetic Resonance Imaging) 装置、核医学診断装置、及び X 線診断装置等、第 1 の実施形態超音波診断装置 1 以外の各種医用画像診断装置である。なお、外部装置 4 0 との通信の規格は、如何なる規格であっても良いが、例えば、D I C O M (digital imaging and communication in medicine) が挙げられる。

10

【 0 0 2 9 】

制御回路 3 2 は、例えば、超音波診断装置 1 の中枢として機能するプロセッサである。制御回路 3 2 は、内部記憶回路 2 7 に記憶されている制御プログラムを実行することで、当該プログラムに対応する機能を実現する。制御回路 3 2 は、例えば、2 次元配列された素子に関する列遅延データを生成する。列遅延データとは、例えば第 1 の素子配列方向と第 2 の素子配列方向とに沿って複数の超音波振動子が配列された 2 次元アレイプローブを用いる場合において、各方向について素子列単位で決定された遅延データである。また、制御回路 3 2 は、システム全体の遅延に関するサブアレイ単位の遅延データを生成し、生成した遅延データをアナログ信号として超音波送信回路 2 1 に転送する。なお、制御回路 3 2 によって実行される各機能は、制御プログラムとして組み込まれていてもよいし、制御回路 3 2 自体または装置本体 2 0 に、各機能を実行可能な専用のハードウェア回路が組み込まれていてもよい。

20

【 0 0 3 0 】

制御回路 3 2 は、これら専用のハードウェア回路を組み込んだ特定用途向け集積回路 (Application Specific Integrated Circuit : A S I C)、フィールド・プログラマブル・ゲート・アレイ (Field Programmable Logic Device : F P G A)、他の複合プログラマブル論理デバイス (Complex Programmable Logic Device : C P L D)、又は単純プログラマブル論理デバイス (Simple Programmable Logic Device : S P L D) により実現されてもよい。

30

【 0 0 3 1 】

次に、第 1 の実施形態に係る超音波プローブ 1 0 の機能的な構成について図 2 のブロック図を参照して説明する。

【 0 0 3 2 】

超音波プローブ 1 0 は、接続部 2 0 0 (P O D ともいう) と、ケーブル 2 3 0 と、プローブ本体 3 0 0 (H E A D ともいう) とを含む。

【 0 0 3 3 】

図 2 において、プローブ本体 3 0 0 は、電子回路ユニット 3 1 0 と、複数の超音波振動子 3 2 0 とを含む。

40

電子回路ユニット 3 1 0 は、複数の送受信 I C 3 1 1 (送受信回路) を含む。複数の送受信 I C 3 1 1 はそれぞれ、不図示の通信制御回路を介し、装置本体 2 0 の制御回路 3 2 から列遅延データを、超音波送信回路 2 1 から駆動信号を受け取る。複数の送受信 I C 3 1 1 はそれぞれ、列遅延データおよび駆動信号に基づいて、自身が制御を行うサブアレイごとの素子の遅延量を設定し、超音波の送受信を所定のタイミングで制御する。なお、接続部 2 0 0 に、通信制御回路、及び記憶回路を備え、例えばメモリであり、列遅延データを受け取って格納する。なお、接続部 2 0 0 に記憶回路を設けて、制御回路 3 2 からの列遅延データを記憶するようにしてもよい。

【 0 0 3 4 】

50

複数の超音波振動子 320 は、2次元マトリックス状、例えば、直交する2方向に其々一定のピッチで格子状に配列されている。複数の超音波振動子 320 は、送受信 IC 311 により各素子の遅延量が設定され、遅延量に応じたタイミングで、駆動信号に基づき発生した超音波が被検体 P に向けて送信される。なお、超音波振動子は、音響変換素子と称してもよい。

【0035】

超音波プローブ 10 から被検体 P に超音波が送信されると、送信された超音波は、被検体 P の体内組織における音響インピーダンスの不連続面で次々と反射され、反射波として複数の超音波振動子 320 にて受信される。受信される反射波の振幅は、超音波が反射される不連続面における音響インピーダンスの差に依存する。なお、送信された超音波パルスが、移動している血流や心臓壁などの表面で反射された場合の反射波は、ドプラ効果により、移動体の超音波送信方向に対する速度成分に依存して、周波数偏移を受ける。超音波プローブ 10 は、生体 P からの反射波を受信して電気信号に変換して、装置本体 20 に送信する。

10

【0036】

次に、送受信 IC 311 の構成について図 3 のブロック図を参照して説明する。

【0037】

送受信 IC 311 は、IC 制御回路 330 および複数のサブレイユニット 350 を含む。

【0038】

IC 制御回路 330 は、例えば接続部 200 が備える通信制御回路から取得した列遅延データからサブレイごとにサブレイに属する各素子の遅延量を計算し、複数のサブレイユニット 350 にそれぞれ設定する。

20

【0039】

各サブレイユニット 350 は、加算回路 351 と複数の素子送受信回路 352 とを含む。素子送受信回路 352 は、チャンネルごとに存在する。素子送受信回路 352 は、遅延回路と、送信増幅回路と、送受分離回路と、受信増幅回路とを含む。

【0040】

加算回路 351 は、各素子送受信回路 352 の遅延回路により遅延処理された受信信号を加算する。素子送受信回路 352 に含まれる遅延回路は、IC 制御回路 330 から遅延量を、超音波送信回路 21 から駆動信号を、受信増幅回路から振動子からの受信信号をそれぞれ受け取り、送受信信号に対して遅延量を設定する。素子送受信回路 352 に含まれる送信増幅回路は、遅延回路から駆動信号を受け取り、駆動信号を増幅する。素子送受信回路 352 に含まれる送受分離回路は、送信に関する駆動信号と、素子で受信したエコー信号とを分離する。素子送受信回路 352 に含まれる受信増幅回路は、送受分離回路からエコー信号を受け取り、エコー信号を増幅する。

30

【0041】

複数のサブレイユニット 350 はそれぞれ、超音波送信回路 21 から駆動信号を、IC 制御回路 330 から遅延量をそれぞれ受け取る。複数のサブレイユニット 350 はそれぞれ、駆動信号および遅延量に基づいて、割り当てられたサブレイ内の素子の超音波送受信のタイミングを制御する。

40

【0042】

次に、第 1 の実施形態に係る超音波プローブ 10 の物理的構造について図 4、及び図 5 を用いて説明する。図 4 は、第 1 の実施形態に係る超音波プローブ 10 が備えるプローブ本体 300 の断面図の例である。図 5 は、第 1 の実施形態に係る超音波プローブ 10 が備えるプローブ本体 300 の上面図の例である。以下の説明では、図 4、及び図 5 に示されるように、第 1 の配列方向、すなわちエレベーション方向に沿う軸を X 軸とし、第 2 の配列方向、すなわちアジマス方向に沿う軸を X 軸に直行する Y 軸とする。また、XY 平面に垂直な軸を Z 軸とする。

【0043】

50

図4、及び図5に示されるように、第1の実施形態に係る超音波プローブ10が備えるプローブ本体300は、複数の超音波振動子320、ベース基板500、及び電子回路ユニット310を備える。

【0044】

X軸（エレベーション方向）とY軸（アジマス方向）とに沿って2次元状に配列された複数の超音波振動子320は、所定数の素子毎に複数の振動子モジュールに分割されている。複数の超音波振動子320は、例えば、図4に示されるように、4つの振動子モジュールAM1、AM2、AM3、及びAM4に分割されている。複数の超音波振動子320の下面（Z軸の正の方向側の面）には、ベース基板500が設けられている。

【0045】

ベース基板500は、例えば、FPC（Flexible Printed Circuits）等により構成される。ベース基板500は、例えば、フレキシブル配線板である。ベース基板500は、複数の超音波振動子320と電子回路ユニット310との間に設けられる。ベース基板500は、非分割構造であって、複数の超音波振動子320を支持する。ベース基板500は、表裏に銅箔の配線パターンを備える両面板である。ベース基板500は、複数の超音波振動子320と電子回路ユニット310とをモジュール単位で電氣的に接続する。ベース基板がFPCであることにより、素子の背面側への超音波の放射は、背面側に有効に伝わった上で減衰する。このため、生成される画像への悪影響、例えば収斂性の悪化を回避できる。なお、ベース基板500は、多層リジット基板により構成されていてもよい。

【0046】

電子回路ユニット310は、例えば、電子回路モジュールEM1、EM2、EM3、及びEM4を含む。電子回路モジュールEM1、EM2、EM3、及びEM4は、ベース基板500を介し、振動子モジュールAM1、AM2、AM3、及びAM4にそれぞれ電氣的に接続されている。電子回路モジュールEM1、EM2、EM3、及びEM4は、ベース基板500の厚さ方向に関して、振動子モジュールAM1、AM2、AM3、及びAM4が配列された面と反対側にある面において配列されている。電子回路モジュールEM1、EM2、EM3、及びEM4は、X軸方向（エレベーション方向）に積層されている。なお、電子回路ユニット310に含まれる電子回路モジュールの数は4に限られない。電子回路モジュールの数は、超音波振動子320の数（複数の超音波振動子320から構成される超音波振動子アレイの規模）に合わせて増減させることが可能である。

【0047】

電子回路モジュールEM1、EM2、EM3、及びEM4は、バックング材312（背面音響負荷材）、及びFPC313をそれぞれ備えている。以下、電子回路モジュールの物理的構造について説明する。FPC313は、フレキシブル配線板と称してもよい。

【0048】

バックング材312は、複数の超音波振動子320から後方（Z軸の正方向）への超音波の伝播を防止する。

【0049】

各電子回路モジュールが備えるFPC313は、対応するバックング材312にそれぞれ固着されている。具体的には、FPC313は、バックング材312とバックング材312のZ軸の負方向側、X軸の正方向側、及びX軸の負方向側の面と略接するように折り曲げられて固着されている。これにより、FPC313は、X軸方向に沿って2層構造となる。なお、各電子回路モジュールが備えるバックング材312のエレベーション方向の幅は、電子回路モジュール間に設けられる2枚のFPC313の幅を考慮して、モジュールピッチよりも薄く設計されている。すなわち、各電子回路モジュールが備えるバックング材312は、モジュールピッチを維持する寸法精度で積層、固着されている。

【0050】

また、電子回路モジュールEM1、EM2、EM3、及びEM4は、8個の送受信IC311をそれぞれ備えている。すなわち、電子回路ユニット310には、合計で32個の送受信ICが含まれている。

10

20

30

40

50

【 0 0 5 1 】

各電子回路モジュールが備える8つの送受信IC311は、2層構造となったFPC313を、X軸方向で挟むように、例えばCOF(Chip On Film)技術により直接実装されている。具体的には、図5に示されるように、例えば、電子回路モジュールEM1では、X軸の負の方向側からFPC313に対して4つの送受信IC311を直接実装されている。また、電子回路モジュールEM1では、X軸の正の方向側から4つの送受信IC311を直接実装されている。送受信IC311をFPC313に直接実装する、すなわちFPC313に設けられる電極パッドと、送受信IC311が備える超音波振動子側の入力ピンとをFPC配線により配線することにより、送受信IC311が備える装置本体側の出力ピンの数が減る。このため、例えば、別の制御基板との接続には、FPCコネクタ接続等の一般的な接続方法を用いることが可能となる。

10

【 0 0 5 2 】

また、図4、及び図5に示されるように、各電子回路モジュールが備えるFPC313は、対応するFPCコネクタ314にそれぞれ接続されている。各電子回路モジュールに対応するFPCコネクタ314は、対応するケーブル315にそれぞれ接続されている。各電子回路モジュールに対応するケーブル315は、対応するケーブルコネクタ316にそれぞれ接続されている。各電子回路モジュールに対応するケーブルコネクタ316は、対応するケーブル317にそれぞれ接続されている。各電子回路モジュールに対応するケーブル317は、例えば図2に示されるケーブル230の一部として接続部200に接続されている。

20

【 0 0 5 3 】

各振動子モジュールに属する複数の超音波振動子320によって生成された反射波信号は、対応する各電子回路モジュールのFPC313、FPCコネクタ314、ケーブル315、ケーブルコネクタ316、及びケーブル317を介してそれぞれ装置本体20に伝送される。

【 0 0 5 4 】

なお、複数の超音波振動子320の直下のベース基板500と各電子回路モジュールに含まれるFPC313との間には空隙が生じ、ベース基板500の裏面(Z軸の正の方向側の面)への音響放射が有効になされず、波形の収斂性が悪化する。これを避けるため、ベース基板500と各電子モジュールが備えるFPC313との間の空隙には、非導電性の樹脂、例えばエポキシ樹脂が充填されている。非導電性の樹脂が空隙に充填された後加圧状態で硬化されることにより、ベース基板500と各電子モジュールが備えるFPC313とは、圧接接合される。これにより、充填された非導電性の樹脂は、構造的に複数の超音波振動子320の支持体となり、超音波プローブ10の信頼性の向上に役立つ。

30

【 0 0 5 5 】

以上のように、X軸方向(エレベーション方向)に、電子回路モジュールEM1、EM2、EM3、及びEM4を積層することにより、接続する送受信IC311の数を増やすことが可能となる。

【 0 0 5 6 】

次に、第1の実施形態超音波プローブ10が備えるベース基板500の裏面(Z軸の正の方向側の面)に設けられる複数の電極パッドの配置パターンについて説明する。以下の説明では、電子回路モジュールEM1、及び電子回路モジュールEM2の間についての複数の電極パッドの配置パターンについて説明する。なお、この配置パターンは、電子回路モジュールEM2、及び電子回路モジュールEM3の間についての複数の電極パッドの配置パターン、並びに電子回路モジュールEM3、及び電子回路モジュールEM4の間についての複数の電極パッドの配置パターンと同様である。

40

【 0 0 5 7 】

図6は、第1の実施形態に係る超音波プローブ10において、ベース基板500の裏面に設けられる複数の電極パッドの配置パターンの例を説明するための図である。図6の上側に示される図は、超音波プローブ10が備えるプローブ本体300のアジマス方向に垂

50

直な断面の例を示す図である。図 6 の下側に示される図は、図 6 の上側に示される図と点線で接続された対応する範囲において、ベース基板 500 の裏面側から音響放射方向（Z 軸の負の方向）に、複数の電極パッドを見た図である。

【0058】

図 6 の上側に示される図では、振動子モジュール AM1、及び振動子モジュール AM2 が、電子回路モジュール EM1、及び電子回路モジュール EM2 に、ベース基板 500 を介して、電氣的にそれぞれ接続されている。このとき、エレベーション方向（X 軸方向）において、電子回路モジュール EM1 と電子回路モジュール EM2 との境界の近傍には、2 枚の FPC313 が存在する。このため、電子回路モジュール EM1 と電子回路モジュール EM2 の境界において、アジマス方向への配線が困難となる。

10

【0059】

そこで、第 1 の実施形態超音波プローブ 10 では、複数の超音波振動子 320 と複数の電子回路モジュールとを電氣的に接続する 1 枚のベース基板 500 が設けられている。また、第 1 の実施形態超音波プローブ 10 では、図 6 の下側に示される図のような配置パターンに従い、ベース基板 500 の裏面に複数の電極パッドが配置されている。図 6 の下側に示される図によれば、ベース基板 500 は、複数の電極パッド PD1（第 1 の電極パッド）を有する。電極パッド PD1 は、ベース基板 500 の表面（Z 軸の負の方向側の面）に設けられる電極パッドを表す。電極パッド PD1 は、例えば、はんだ付け用銅箔である。電極パッド PD1 は、導電性を有する。電極パッド PD1 は、複数の超音波振動子 320 のうち各素子と 1 対 1 で電氣的に接続される。また、電極パッド PD1 は、ベース基板 500 の表面において、複数の超音波振動子 320 の素子間ピッチに合わせて、例えば X 軸方向（アジマス方向）、及び Y 軸方向（エレベーション方向）に、PHX（>0）、及び PHY（>0）の間隔でそれぞれ配置されている。

20

【0060】

図 6 の下側に示される図によれば、ベース基板 500 は、複数のスルーホール SH1 を有する。スルーホール SH1 は、ベース基板 500 を Z 軸方向に貫通する貫通孔である。スルーホール SH1 は、ベース基板 500 の両面を接続する。スルーホール SH1 は、各電極パッド PD1 の直下（Z 軸の正方向）に 1 対 1 に対応して設けられている。スルーホール SH1 は、電極パッド PD1 と同様に、X 軸方向（アジマス方向）、及び Y 軸方向（エレベーション方向）に、PHX、及び PHY の間隔でそれぞれ配置されている。なお、スルーホール SH1 には、貫通孔の壁面にメッキを施した貫通スルーホールと、ベース基板 500 の片面の導体を残し、ベース基板 500 の裏面からベース層を除去してメッキを施す非貫通スルーホールとの 2 種がある。本実施形態においては、上記 2 種のスルーホールのうちいずれのスルーホールが用いられてもよい。また、スルーホール SH1 の内面には、導電性材料が充填されていてもよい。なお、ベース基板 500 の裏面におけるスルーホール SH1 の端部は、この端部を覆うようにカバーレイ又はソルダレジスト等で絶縁処理されていてもよい。

30

【0061】

図 6 の下側に示される図によれば、ベース基板 500 は、複数の電極パッド PD2（第 2 の電極パッド）を有する。電極パッド PD2 は、ベース基板 500 の裏面に設けられる電極パッドを表す。電極パッド PD2 は、各電子回路モジュールが備える FPC313 上に設けられる複数の電極パッドのうち各電極パッドと電氣的に 1 対 1 で接続される。中央線 0 は、例えば電子回路モジュール EM1 が備える FPC313 と接続される複数の裏面パッド PD2 をアジマス方向に 2 等分する線を表す。電子回路モジュール EM2 についても、電子回路モジュール EM1 と同様の中央線が存在する。また、境界線 BL は、裏面パッド PD2 の接続先を、電子回路モジュール EM1 及び電子回路モジュール EM2 に分ける境界線を表す。

40

【0062】

図 6 の下側に示される図では、ベース基板 500 の裏面において、中央線 0 のアジマス方向の正負方向側の 2 列を除き、電極パッド PD1 に対応する電極パッド PD2 は、X 軸

50

方向、及び Y 軸方向に、それぞれ $1/2 PHX$ 、及び $1/2 PHY$ ずつシフトして配置されている。シフトされる対象となる電極パッド PD 2 は、各電子回路モジュールに対応する中央線に面して配列される電極パッド PD 2 以外の電極パッドである。

【0063】

具体的には、電子回路モジュール EM 1 に対応する各電極パッド PD 2 は、対応する電極パッド PD 1 が配置される位置を基準として、中央線 0 に近づくように、それぞれ X 軸方向に $1/2 PHX$ シフトして配置されている。また、電子回路モジュール EM 2 に対応する各電極パッド PD 2 は、対応する電極パッド PD 1 が配置される位置を基準として、電子回路モジュール EM 2 に対応する中央線に近づくように、それぞれ X 軸方向に $1/2 PHX$ シフトして配置されている。

10

【0064】

すなわち、電子回路モジュール EM 1 及び電子回路モジュール EM 2 の境界において、電子回路モジュール EM 1 接続される電極パッド PD 2 と、電子回路モジュール EM 2 に接続される電極パッド PD 2 との間隔が広がる方向にシフトして配置されている。換言すると、ベース基板 500 の裏面に設けられる電極パッド PD 2 のうち、少なくとも電子回路モジュール EM 1 及び電子回路モジュール EM 2 の境界線 BL の近傍に設けられる電極パッド PD 2 は、境界線 BL から広がる方向にシフトして配置されている。

【0065】

電極パッド PD 2 をシフトしない、すなわち対応する電極パッド PD 1 の直下 (Z 軸の正方向) に設けた場合は、図 6 の下側に示される図において、電子モジュール EM 1 及び電子モジュール EM 2 の境界における電極パッド PD 2 の間隔は、GY 1 となる。第 1 の実施形態超音波プローブ 10 では、電極パッド PD 2 は、電子回路モジュール EM 1、及び電子回路モジュール EM 2 に対応するそれぞれの中央線に近づくように、それぞれ X 軸方向に $1/2 PHX$ シフトして配置されている。このため、電子モジュール EM 1 及び電子モジュール EM 2 の境界における電極パッド PD 2 の間隔は、GY 2 ($> GY 1$) となる。したがって、電子回路モジュール EM 1 及び電子回路モジュール EM 2 の境界における X 軸方向への配線がしやすくなる。

20

【0066】

さらに、第 1 の実施形態に係る超音波プローブ 10 では、ベース基板 500 の裏面において、中央線 0 のアジマス方向の正負方向側の 2 列を除き、すべての電極パッド PD 2 をシフトさせている。これにより、各電子回路モジュールに対応する電極パッド PD 2 をできるだけ均一に配置することができる。

30

【0067】

また、電子回路モジュール EM 1、及び電子回路モジュール EM 2 に対応する各電極パッド PD 2 は、X 軸方向に $1/2 PHX$ シフトすることに加え、Y 軸方向に $1/2 PHY$ シフトして配置されている。これにより、隣接するスルーホール SH 1 と電極パッド PD 2 との距離をとることができる。具体的には、電極パッド PD 2 を X 軸方向に $1/2 PHX$ シフトするのみである場合は、隣接するスルーホール SH 1 と電極パッド PD 2 との距離は、 $1/2 PHX$ となる。一方、電極パッド PD 2 をさらに Y 軸方向に $1/2 PHY$ シフトした場合は、図 6 の下側に示される図において、隣接するスルーホール SH 1 と電極パッド PD 2 との距離 d は、以下の式 (1) のように表される。

40

【0068】

【数 1】

$$d = \sqrt{\left(\frac{1}{2}PHX\right)^2 + \left(\frac{1}{2}PHY\right)^2} \cdots (1)$$

【0069】

ここで、 $PHX > 0$ 、及び $PHY > 0$ のため、d は、常に $1/2 PHX$ より大きくなる。したがって、電極パッド PD 2 と隣接するスルーホール SH 1 との間における短絡のリスクを低減することが可能となる。

50

【 0 0 7 0 】

なお、各電極パッド P D 2 についてシフトする所定の距離、すなわちシフト量は、X 軸方向に、 $1 / 2 P H X$ 、Y 軸方向に、 $1 / 2 P H Y$ としたが、これらの値は、第 1 の実施形態に係る電極パッド P D 2 の配置パターンを説明するための一例でありこれに限定されない。

【 0 0 7 1 】

次に、第 1 の実施形態に係る超音波プローブ 1 0 において、ベース基板 5 0 0 と各電子回路モジュールとの接続の詳細について説明する。図 7 は、図 6 における A - A ' の断面図である。なお、図 7 において、A - A ' 断面から Y 軸の負方向に所定の距離離れている構成については、点線で示す。

10

【 0 0 7 2 】

まず、電極パッド P D 1 と、対応する電極パッド P D 2 とを接続する構成について説明する。図 7 において、電極パッド P D 1 は、ベース基板 5 0 0 の表面において、X 軸方向に P H X の間隔で配置されている。電極パッド P D 1 は、複数の超音波振動子 3 2 0 各々の直下に設けられる。また、電極パッド P D 1 に対応するスルーホール S H 1 のベース基板 5 0 0 の表面側の端部には、ランド 5 0 1 が設けられている。電極パッド P D 1 及び対応するランド 5 0 1 は電氣的及び物理的に接合されている。また、スルーホール S H 1 のベース基板 5 0 0 の裏面側の端部には、ランド 5 0 2 が設けられている。ランド 5 0 2 は、ベース基板 5 0 0 の背面の配線パターン 5 0 3 と電氣的に接続されている。ベース基板 5 0 0 の裏面の配線パターン 5 0 3 は、対応するランド 5 0 2 と、電極パッド P D 2 とを電氣的に接続する配線パターンである。

20

【 0 0 7 3 】

電極パッド P D 2 は、対応する電極パッド P D 1 を基準として、X 軸方向に $1 / 2 P H X$ シフトされている。これにより、電子回路モジュール E M 1 及び電子回路モジュール E M 2 の境界において、電子回路モジュール E M 1 に接続される電極パッド P D 2 と、電子回路モジュール E M 2 に接続される電極パッド P D 2 との間隔は、電極パッド P D 2 をシフトしない場合に比べて、X 軸方向に P H X 広がること分かる。

【 0 0 7 4 】

以上により、電極パッド P D 1 と、対応する電極パッド P D 2 とは電氣的に接続される。

30

【 0 0 7 5 】

次にベース基板 5 0 0 の裏面と、各電子回路モジュールとを接続する構成について説明する。以下、ベース基板 5 0 0 の裏面と、電子回路モジュール E M 1 とを接続する構成について説明する。なお、ベース基板 5 0 0 の裏面と、電子回路モジュール E M 2、E M 3、及び E M 4 とを接続する構成は、ベース基板 5 0 0 の裏面と、電子回路モジュール E M 1 とを接続する構成と同様である。

【 0 0 7 6 】

図 7 に示されるように、電子回路モジュール E M 1 が備える F P C 3 1 3 は、ベース基板 5 0 0 と対向する面に複数の電極パッド P D 3 (第 3 の電極パッド) を備える。電極パッド P D 3 は、ベース基板 5 0 0 の裏面に設けられる電極パッド P D 2 と 1 対 1 に対向するように配置されている。電極パッド P D 2 と、対応する電極パッド P D 3 との間には、導電体、又は導電体が混合され導電体を有する材料から成る突起物 5 5 0 で電氣的に接続されている。また、隣接する突起物 5 5 0 の間に形成される空隙 5 5 1 には、非導電性の樹脂が充填されている。これにより、充填された非導電性の樹脂は、構造的に複数の超音波振動子 3 2 0 の支持体となり、超音波プローブ 1 0 の信頼性の向上に役立つ。

40

【 0 0 7 7 】

また、図 7 に示されるように、電子回路モジュール E M 1 が備える F P C 3 1 3 は、電極パッド P D 3 の直下にスルーホール S H 2 を備えている。スルーホール S H 2 は、電極パッド P D 3 と対応する電極パッド P D 4 とを電氣的に 1 対 1 に接続する。なお、電子回路モジュール E M 1 が備える F P C 3 1 3 の裏面 (Z 軸の正の方向側の面) におけるスル

50

ーホールSH2の端部は、この端部を覆うようにカバーレイ又はソルダレジスト等で絶縁処理されていてもよい。

【0078】

第1の実施形態によれば、超音波プローブ10が備えるプローブ本体300は、2次元に配列された複数の超音波振動子320と、表面において複数の超音波振動子320が配列されたベース基板500と、ベース基板500の厚さ方向に関して表面と反対側にある裏面において配列された電子回路モジュールEM1、EM2、EM3、及びEM4とを備える。ベース基板500は、当該ベース基板500の表面において複数の超音波振動子320に対応して設けられる複数の電極パッドPD1と、当該ベース基板500の裏面において複数の電極パッドPD1に対応して設けられる複数の電極パッドPD2とを有する。複数の電極パッドPD2のうち、少なくとも電子回路モジュールEM1、及びEM2の境界、電子回路モジュールEM2、及びEM3の境界、並びに、電子回路モジュールEM3、及びEM4の境界の近傍に設けられる複数の電極パッドPD2は、対応する電極パッドPD1が配置される位置を基準として、各境界から広がる方向にシフトして配置される。

10

【0079】

上記第1の実施形態に係る超音波プローブ10によれば、複数の超音波振動子320と、複数の電子回路モジュールとが1枚のベース基板500により電氣的に接続される。さらに、各電子回路モジュールには、それぞれ複数の送受信IC311が実装されるため、複数の送受信IC311の設置面積を確保することができる。また、複数の超音波振動子320と、対応する複数の送受信IC311との間の配線長を短くすることができる。また、複数の超音波振動子320の素子間ピッチを均一にできる。よって、構造的に安定で、超音波プローブ10の外形への影響を最小限にしつつ、複数の超音波振動子320と複数の電子回路モジュールとの接続が可能となる。

20

【0080】

また、上記第1の実施形態に係る超音波プローブ10によれば、例えば、図6の下側に示される図において、電子モジュールEM1及び電子モジュールEM2の境界線BLにおける電極パッドPD2のX軸方向の間隔は、GY2(>GY1)となる。よって、電子回路モジュールEM1及び電子回路モジュールEM2の境界におけるX軸方向への配線がしやすくなる。

30

【0081】

したがって、高周波化及びアレイ構造の大規模化が進んでも、性能及び信頼性を確保することが可能となる。

【0082】

また、第1の実施形態に係る超音波プローブ10は、複数の超音波振動子320を、ベース基板500上において、一体として加工できるので構造的に不安定部分がなく、加工性が良好である。

【0083】

(第2の実施形態)

第1の実施形態においては、例えば図6の下側に示される図では、ベース基板500の裏面において、中央線0のアジマス方向(X軸方向)の正負方向側の2列を除き、電極パッドPD1に対応する電極パッドPD2は、X軸方向、及びY軸方向に、それぞれ1/2PHX、及び1/2PHYずつシフトして配置されていた。第2の実施形態では、各電子回路モジュールに対応する中央線のアジマス方向の正負方向側の2列のうち1列を除き、電極パッドPD1に対応する電極パッドPD2を、X軸方向、及びY軸方向に、それぞれ1/2PHX、及び1/2PHYずつシフトして配置するようにする。

40

【0084】

図8は、第2の実施形態に係る超音波プローブ10において、ベース基板500の裏面に設けられる複数の電極パッドの配置パターンの例を説明するための図である。図8は、図6に示されるベース基板500と同様に、電子回路モジュールEM1、及び電子回路モジュールEM2の一部に対応する範囲において、ベース基板500の背面側から音響放射

50

方向（Z軸の負の方向）に、複数の電極パッドを見た図を表している。図8によれば、電子回路モジュールEM1に対応する中央線0のアジマス方向の負方向側の1列を除き、電極パッドPD1に対応する電極パッドPD2を、X軸方向、及びY軸方向に、それぞれ $1/2PHX$ 、及び $1/2PHY$ ずつシフトして配置するようにする。

【0085】

具体的には、各電極パッドPD2は、対応する電極パッドPD1が配置される位置を基準として、中央線0のアジマス方向の負方向側に位置する1列に配置されている電極パッドPD2に近付くように、それぞれX軸方向に $1/2PHX$ シフトして配置されている。また、電子回路モジュールEM2に対応する各電極パッドPD2は、対応する電極パッドPD1が配置される位置を基準として、例えば電子回路モジュールEM2に対応する中央線のアジマス方向の負方向側に位置する1列に配置されている電極パッドPD2に近付くように、それぞれX軸方向に $1/2PHX$ シフトして配置されている。すなわち、電子回路モジュールEM1及び電子回路モジュールEM2の境界において、電子回路モジュールEM1接続される電極パッドPD2と、電子回路モジュールEM2に接続される電極パッドPD2との間隔が広がる方向にシフトして配置されている。

10

【0086】

第2の実施形態に係る超音波プローブ10では、各電子回路モジュールに対応する中央線のアジマス方向の正負方向側の2列のうち1列を除き、電極パッドPD1に対応する電極パッドPD2を、X軸方向、及びY軸方向に、それぞれ $1/2PHX$ 、及び $1/2PHY$ ずつシフトして配置するようにする。このため、第1の実施形態と同様に、電子モジュールEM1及び電子モジュールEM2の境界における電極パッドPD2の間隔は、 $GY2 (> GY1)$ となる。したがって、電子回路モジュールEM1及び電子回路モジュールEM2の境界におけるX軸方向への配線がしやすくなる。

20

【0087】

さらに、第2の実施形態超音波プローブ10では、ベース基板500の裏面において、中央線0のアジマス方向の正負方向側の2列のうち1列を除き、すべての電極パッドPD2をシフトさせている。これにより、第1の実施形態に係る超音波プローブ10と比して、各電子回路モジュールに対応する電極パッドPD2をより均一に配置することができる。

【0088】

（第3の実施形態）

第1の実施形態、及び第2の実施形態においては、ベース基板500の裏面において、中央線0のアジマス方向（X軸方向）の正負方向側の1部の列を除き、電極パッドPD1に対応する電極パッドPD2は、X軸方向、及びY軸方向に、それぞれ $1/2PHX$ 、及び $1/2PHY$ ずつシフトして配置されていた。第3の実施形態では、各電子回路モジュールに対応する電極パッドPD2が、各電子回路モジュール内でできるだけ均一に配置されるようにする。

30

【0089】

図9は、第3の実施形態に係る超音波プローブ10において、ベース基板500の裏面に設けられる複数の電極パッドの配置パターンの例を説明するための図である。図9は、図6に示されるベース基板500と同様に、電子回路モジュールEM1、及び電子回路モジュールEM2の一部に対応する範囲において、ベース基板500の背面側から音響放射方向（Z軸の負の方向）に、複数の電極パッドを見た図を表している。

40

【0090】

図9によれば、ベース基板500の裏面において、中央線0のアジマス方向の正負方向側の2列を除き、電子回路モジュールEM1に対応する各電極パッドPD2は、対応する電極パッドPD1が配置される位置を基準として、中央線0に近付くように、それぞれX軸方向に所定の距離ずつシフトして配置されている。また、電子回路モジュールEM2に対応する各電極パッドPD2は、対応する電極パッドPD1が配置される位置を基準として、電子回路モジュールEM2に対応する中央線に近付くように、それぞれX軸方向に所

50

定の距離ずつシフトして配置されている。すなわち、電子回路モジュールEM1及び電子回路モジュールEM2の境界において、電子回路モジュールEM1接続される電極パッドPD2と、電子回路モジュールEM2に接続される電極パッドPD2との間隔が広がる方向にシフトして配置されている。

【0091】

各電極パッドPD2についてシフトする所定の距離、すなわちシフト量は、例えば、対応する電極パッドPD1の位置が各電子回路モジュールに対応する中央線から離れるほど大きくなるように設計されている。これにより、例えば、図9に示されるように、電子回路モジュールEM1において、電極パッドPD2のX軸方向の間隔PH11、PH12、PH13、PH14、及びPH15は略同じ長さになる。

10

【0092】

また、Y軸方向については、すべての電極パッドPD2は、対応する電極パッドPD1が配置される位置を基準として、Y軸の正方向に1/2PHYずつシフトして配置されている。これにより、例えば、図9に示されるように、電子回路モジュールEM1において、電極パッドPD2のY軸方向の間隔はすべて同じ長さになる。

【0093】

以上のことから、第3の実施形態に係る超音波プローブ10は、第1の実施形態及び第2の実施形態に係る超音波プローブ10と比して、各電子回路モジュールに対応する電極パッドPD2を、各電子回路モジュール内においてより均一に配置することが可能となる。

20

【0094】

[他の実施形態]

なお、この発明は上記実施形態に限定されるものではない。上記実施形態では、振動子モジュールと電子回路モジュールとの間を、ベース基板500のみを用いて接続する場合について説明したがこれに限定されない。例えば、ベース基板500の裏面側(Z軸の正の方向側)にインターポザ(IP:Inter Poser)を設けるようにしてもよい。このとき、ベース基板500の表面に設けられる電極パッドの位置を基準として、電子回路モジュールの境界近傍に配列される電極パッドの間隔が電子回路モジュール間で広がる方向にインターポザの裏面(Z軸の正の方向側)に設けられる bumps (又は電極パッド)をシフトして配置する。

30

【0095】

図10は、他の実施形態に係る超音波プローブ10Aが備えるプローブ本体300Aのアジマス方向に垂直な断面の例を示す図である。図10に示されるように、プローブ本体300Aは、複数の超音波振動子320、ベース基板500、インターポザ600、電子回路ユニット310を備える。複数の超音波振動子320は、上記実施形態と同様に、4つの振動子モジュールAM1、AM2、AM3、及びAM4に分割されている。電子回路ユニット310は、上記実施形態と同様に、電子回路モジュールEM1、EM2、EM3、及びEM4を含む。以下の説明では、電子回路モジュールEM1、及び電子回路モジュールEM2の間についての複数の電極パッドのX軸方向に関する bumps の配置パターンについて説明する。Y軸方向に関する bumps の配置パターンは、例えば図6の下側に示される図と同様であるものとする。なお、この配置パターンは、電子回路モジュールEM2、及び電子回路モジュールEM3の間についての複数の bumps の配置パターン、並びに電子回路モジュールEM3、及び電子回路モジュールEM4の間についての複数の bumps の配置パターンと同様である。

40

【0096】

図10に示されるように、ベース基板500は、複数のスルーホール511、及び複数の電極パッド512を備える。スルーホール511は、電子回路モジュールAM1、及びAM2に含まれる各超音波振動子320の直下(Z軸の正方向)に設けられている。また、各スルーホール511の直下には、対応する電極パッド512がそれぞれ設けられている。また、ベース基板500は、ベース基板500の表面に、複数の超音波振動子320

50

の各素子に対応して設けられる不図示の複数の電極パッドを備えている。

【0097】

一方、図10に示されるインターポーザ600は、例えば、所定の厚みを有するアルミナセラミック基板である。インターポーザ600は、複数の電極パッド601を備えている。複数の電極パッド601は、対応する複数の電極パッド512の直下、かつ、インターポーザ600の表面（Z軸の負の方向側の面）に設けられている。複数の電極パッド601と、対応する複数の電極パッド512とは、電氣的にそれぞれ接続されている。

【0098】

図10に示されるインターポーザ600は、ベース基板500と、各電子回路モジュールが備えるFPC313との間の電氣的接続を中継する機能を有する。図10に示されるインターポーザ600は、例えば3層構造であり、電極パッド601を介して超音波振動子320からの信号を取得すると、インターポーザ600内部の配線層に形成された信号ライン602を経由して、インターポーザ600の裏面に設けられる対応するパンプ603にそれぞれ到達する。パンプ603に到達した超音波振動子320からの信号は、パンプ603に対応する電極パッド604を介し、電子回路モジュールEM1が備えるFPC313、及び電子回路モジュールEM2が備えるFPC313に出力される。

【0099】

電子回路モジュールEM1が備えるFPC313、及び電子回路モジュールEM2が備えるFPC313は、それぞれ複数のパンプ603、及びパンプ603に対応する複数の電極パッド604を有する。FPC313は、インターポーザ600内部の配線層を経由して出力された超音波振動子320からの信号をパンプ603、及び対応する電極パッド604を介して受信する。

【0100】

ここで、図10に示されるように、インターポーザ600内部の配線層において、ベース基板500の表面に設けられる電極パッドの位置を基準として、インターポーザ600の裏面に設けられるパンプ603は、図10に示される中央線0のアジマス方向の正負方向側の2列を除き、中央線0に近づくように、それぞれX軸方向に1/2PHXシフトして配置されている。また、パンプ603は、対応する電極パッドPD1が配置される位置を基準として、電子回路モジュールEM2に対応する中央線に近づくように、それぞれX軸方向に1/2PHXシフトして配置されている。すなわち、電子回路モジュールEM1及び電子回路モジュールEM2の境界において、電子回路モジュールEM1に接続されるパンプ603は、電子回路モジュールEM2に接続されるパンプ603との間隔が広がる方向にシフトして配置されている。これにより、上記実施形態と同様に、電子回路モジュールEM1及び電子回路モジュールEM2の境界におけるX軸方向への配線がしやすくなる。

【0101】

また、図10に示される超音波プローブ10Aが備えるプローブ本体300Aにおいて、ベース基板500とインターポーザ600との間にさらにパンプを設けてもよい。

【0102】

図11は、他の実施形態に係る超音波プローブ10Bが備えるプローブ本体300Bのアジマス方向に垂直な断面の他の例を示す図である。図11に示されるプローブ本体300Bは、図10に示されるプローブ本体300Aと比べて、ベース基板500とインターポーザ600との間にパンプ650が設けられている。パンプ650は、例えば、銅メッキを厚く柱状に形成した銅パンプ(bump)等である。これにより、ベース基板500とインターポーザ600の間には、パンプ650の高さ分空隙が形成される。この空隙により、超音波プローブ10から電子回路ユニット310に伝わる反射波を抑えたい場合に対応することが可能となる。

【0103】

また、第1、第2、及び第3の実施形態において、プローブ本体が備えるベース基板5

10

20

30

40

50

00は、モジュールの数に関わらず、1枚であったがこれに限定されない。例えば、プローブ本体は、モジュール毎にベース基板を備えるようにしてもよい。図12は、他の実施形態に係る超音波プローブ10Cが備えるプローブ本体300Cのアジマス方向に垂直な断面の他の例を示す図である。図12に示されるプローブ本体300Cは、モジュール毎に、ベース基板500Aを備える。

【0104】

具体的には、プローブ本体300Cは、4つの振動子モジュールAM1、AM2、AM3、及びAM4に対応するベース基板500A、及びインターポーザ600Aをそれぞれ備える。

【0105】

また、図12に示されるプローブ本体300Cは、モジュール毎に、グランドシート318を備えている。グランドシート318は、例えば、銅からなるシート状の部材(銅箔)である。グランドシート318は、隣接するモジュール間を物理的、電氣的に分離する。例えば、振動子モジュールAM1、振動子モジュールAM1に対応するベース基板500A、インターポーザ600A、及び電子回路モジュールEM1で構成される第1モジュール、並びに、振動子モジュールAM2、振動子モジュールAM2に対応するベース基板500A、インターポーザ600A、及び電子回路モジュールEM2で構成される第2モジュールは、それぞれグランドシート318に覆われている。これにより、第1モジュールと、第2モジュールとは物理的、電氣的に分離される。

【0106】

これにより、プローブ本体の製造時において、各モジュールを独立して製造することが可能となる。したがって、例えば、電子回路モジュールを、ベース基板、又はインターポーザに付加することが容易になる。

【0107】

また、第1、第2、及び第3の実施形態において、ベース基板500は、特許請求の範囲に記載の基板層の一例である。また、図10及び図11にそれぞれ示されるベース基板500、及びインターポーザ600を含む構成は、特許請求の範囲に記載の基板層の一例である。また、図12に示される複数のモジュールにそれぞれ対応するベース基板500A、及びインターポーザ600Aを含む構成の集合は、特許請求の範囲に記載の基板層の一例である。

【0108】

上記説明において用いた「プロセッサ」という文言は、例えば、CPU(Central Processing Unit)、GPU(Graphics Processing Unit)、或いは、特定用途向け集積回路(Application Specific Integrated Circuit: ASIC)、プログラマブル論理デバイス(例えば、単純プログラマブル論理デバイス(Simple Programmable Logic Device: SPLD)、複合プログラマブル論理デバイス(Complex Programmable Logic Device: CPLD)、及びフィールドプログラマブルゲートアレイ(Field Programmable Gate Array: FPGA)等の回路を意味する。プロセッサは記憶回路に保存されたプログラムを読み出し実行することで機能を実現する。なお、本実施形態の各プロセッサは、プロセッサごとに単一の回路として構成される場合に限らず、複数の独立した回路を組み合わせて1つのプロセッサとして構成し、その機能を実現するようにしてもよい。さらに、図1における複数の構成要素を1つのプロセッサへ統合してその機能を実現するようにしてもよい。

【0109】

以上説明した少なくとも1つの実施形態によれば、高周波化及びアレイ構造の大規模化が進んでも、性能及び信頼性を確保することができる。

【0110】

本発明のいくつかの実施形態を説明したが、これらの実施形態は、例として提示したものであり、発明の範囲を限定することは意図していない。これら実施形態は、その他の様々な形態で実施されることが可能であり、発明の要旨を逸脱しない範囲で、種々の省略、

10

20

30

40

50

置き換え、変更を行うことができる。これら実施形態やその変形は、発明の範囲や要旨に含まれると同様に、特許請求の範囲に記載された発明とその均等の範囲に含まれるものである。

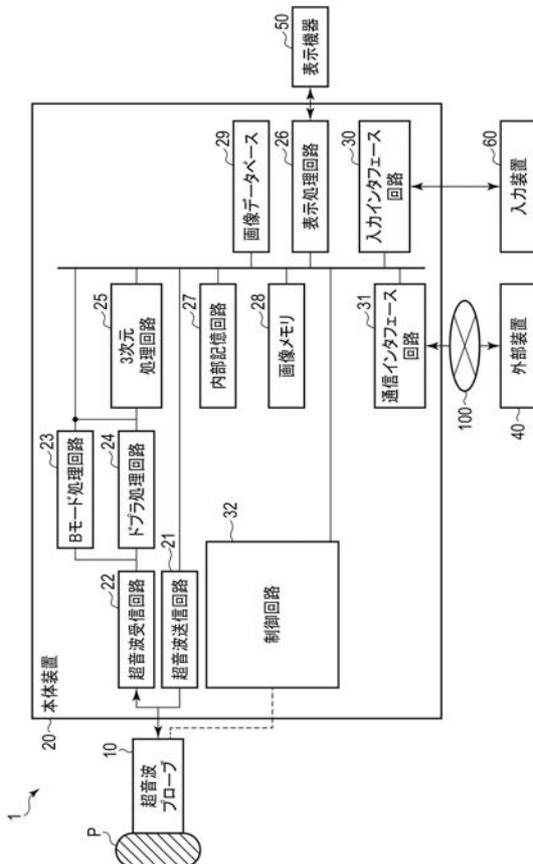
【符号の説明】

【0111】

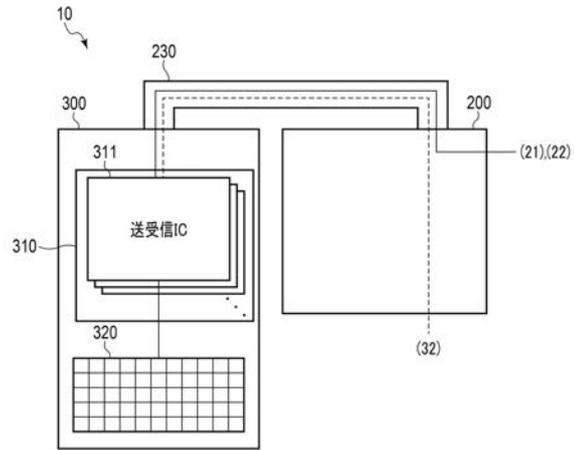
1 ... 超音波診断装置、3 ... ドブラ処理回路、10、10A、10B ... 超音波プローブ、20 ... 装置本体、21 ... 超音波送信回路、22 ... 超音波受信回路、23 ... モード処理回路、24 ... ドブラ処理回路、25 ... 3次元処理回路、26 ... 表示処理回路、27 ... 内部記憶回路、28 ... 画像メモリ、29 ... 画像データベース、30 ... 入力インタフェース、31 ... 通信インタフェース、32 ... 制御回路、40 ... 外部装置、50 ... 表示機器、60 ... 入力装置、100 ... ネットワーク、200 ... 接続部、230 ... ケーブル、300、300A、300B ... プローブ本体、310 ... 電子回路ユニット、312 ... バッキング材、314 ... コネクタ、315 ... ケーブル、316 ... ケーブルコネクタ、317 ... ケーブル、320 ... 超音波振動子、330 ... 制御回路、350 ... サブレイユニット、351 ... 加算回路、352 ... 素子送受信回路、500 ... ベース基板、501 ... ランド、502 ... ランド、503 ... 配線パターン、511 ... スルーホール、512 ... 電極パッド、550 ... 突起物、551 ... 空隙、600 ... インターポザー、601 ... 電極パッド、602 ... 信号ライン、603 ... パンプ、604 ... 電極パッド、650 ... パンプ。

10

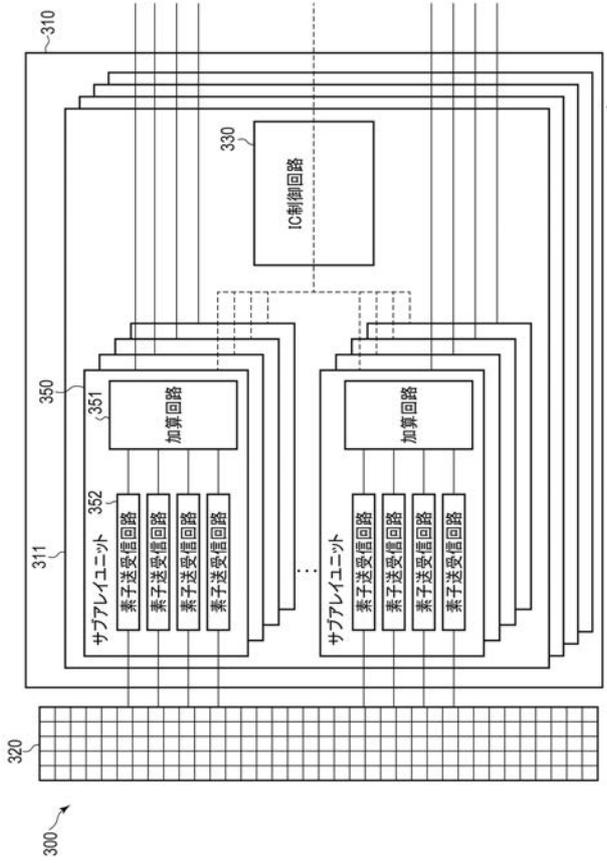
【図1】



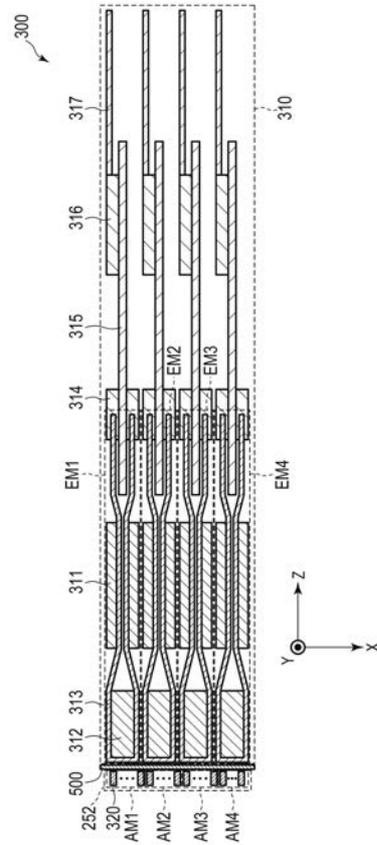
【図2】



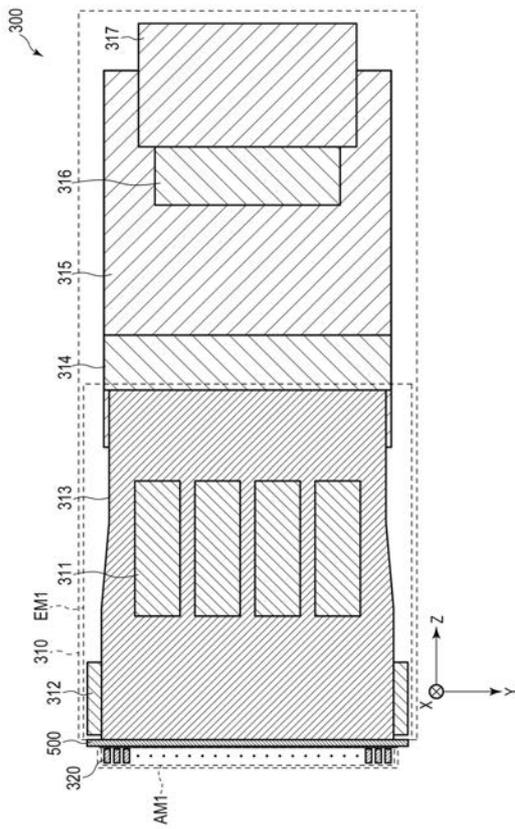
【 図 3 】



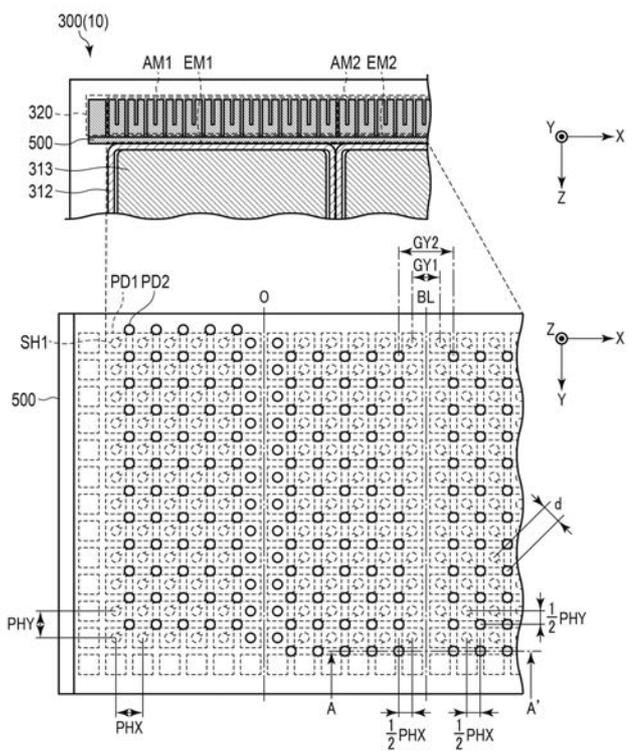
【 図 4 】



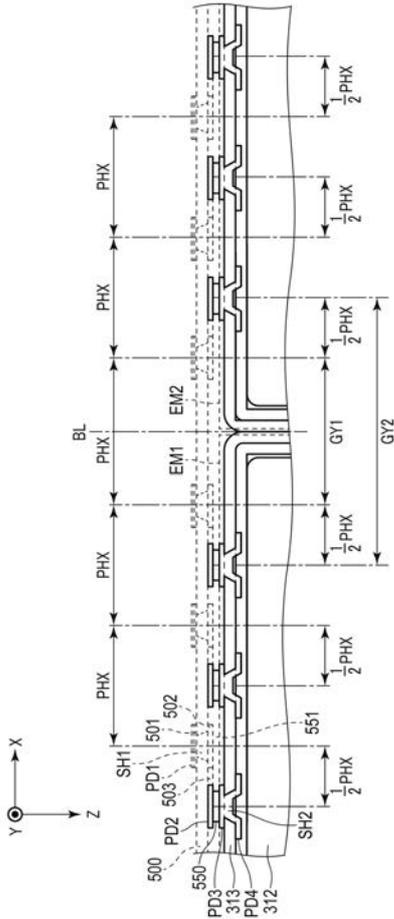
【 図 5 】



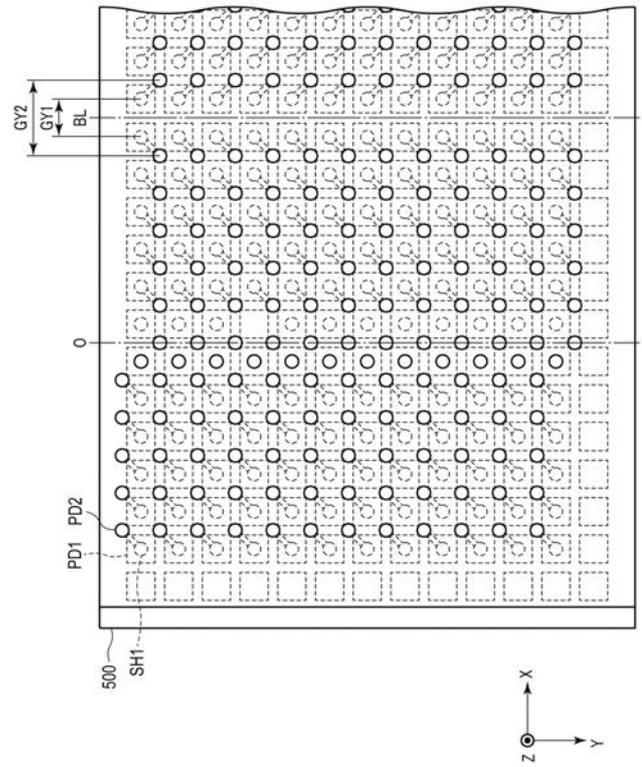
【 図 6 】



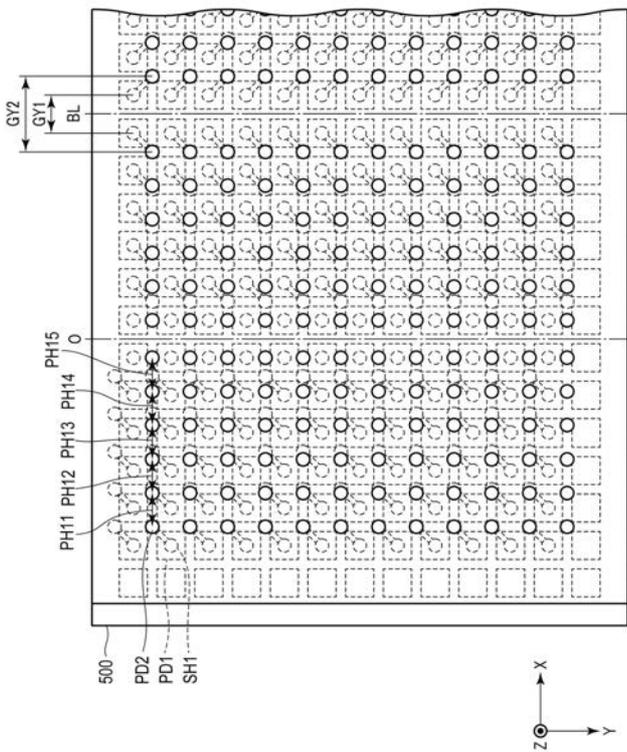
【 図 7 】



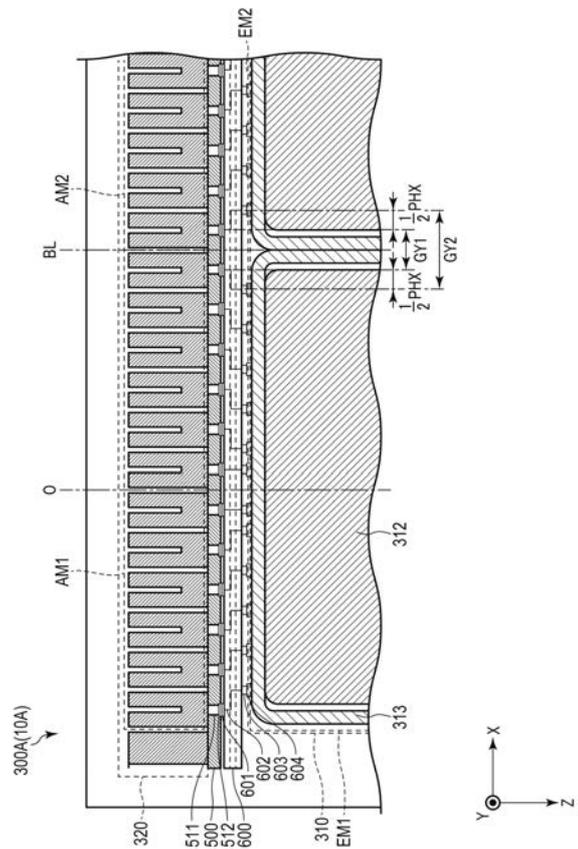
【 図 8 】



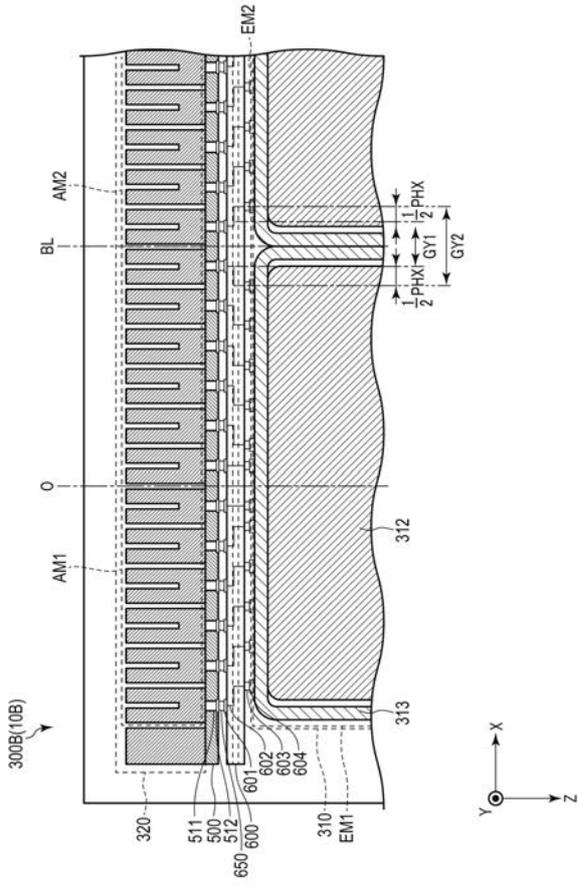
【 図 9 】



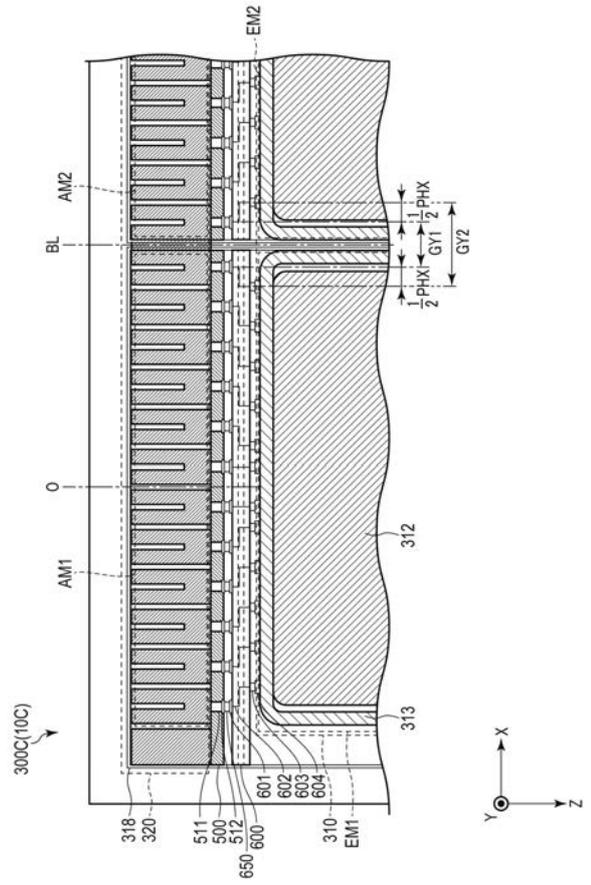
【 図 10 】



【 図 1 1 】



【 図 1 2 】



フロントページの続き

(72)発明者 四方 浩之

栃木県大田原市下石上 1 3 8 5 番地 東芝メディカルシステムズ株式会社内

Fターム(参考) 4C601 EE01 EE10 GA03 GB06 GB19 GB20

专利名称(译)	超声探头		
公开(公告)号	JP2019097774A	公开(公告)日	2019-06-24
申请号	JP2017230667	申请日	2017-11-30
[标]发明人	四方浩之		
发明人	四方 浩之		
IPC分类号	A61B8/14		
FI分类号	A61B8/14		
F-TERM分类号	4C601/EE01 4C601/EE10 4C601/GA03 4C601/GB06 4C601/GB19 4C601/GB20		
代理人(译)	河野直树 井上 正 肯·鹤饲		
外部链接	Espacenet		

摘要(译)

要解决的问题：即使频率增加并且阵列结构的规模提高，也要确保性能和可靠性。根据一个实施例，超声探头包括多个超声换能器，基板层和多个电子电路模块。多个超声换能器是二维布置的。在基板层中，多个超声波换能器布置在第一表面上。多个电子电路模块布置在与基板层的厚度方向上的第一表面相对的第二表面中。基板层对应于与第一表面中的多个超声换能器对应设置的多个第一电极焊盘，并且对应于第二表面中的多个第一电极焊盘。设置多个第二电极焊盘，并且在多个第二电极焊盘中，设置在多个电子电路模块的至少一个边界附近的多个第二电极焊盘彼此对应第一电极焊盘布置成相对于布置第一电极焊盘的位置在从边界延伸的方向上移位。 [选图]图6

