

(19) 日本国特許庁(JP)

(12) 公表特許公報(A)

(11) 特許出願公表番号

特表2017-537757
(P2017-537757A)

(43) 公表日 平成29年12月21日(2017.12.21)

(51) Int.Cl. F I テーマコード(参考)
A 6 1 B 8/14 (2006.01) A 6 1 B 8/14 4 C 6 0 1

審査請求 未請求 予備審査請求 未請求 (全 36 頁)

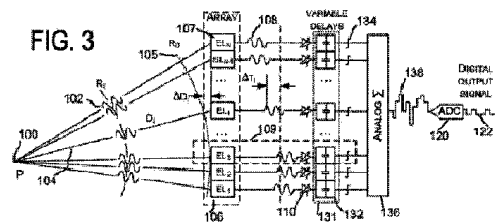
<p>(21) 出願番号 特願2017-544856 (P2017-544856) (86) (22) 出願日 平成27年11月16日 (2015.11.16) (85) 翻訳文提出日 平成29年6月9日 (2017.6.9) (86) 国際出願番号 PCT/US2015/060861 (87) 国際公開番号 W02016/077822 (87) 国際公開日 平成28年5月19日 (2016.5.19) (31) 優先権主張番号 62/079,855 (32) 優先日 平成26年11月14日 (2014.11.14) (33) 優先権主張国 米国 (US)</p>	<p>(71) 出願人 517169023 ウルスス・メディカル, エルエルシー アメリカ合衆国ペンシルバニア州1509 O, ウェクスフォード, ブルックツリー・ ロード 3500, 스위트 200 (74) 代理人 100140109 弁理士 小野 新次郎 (74) 代理人 100118902 弁理士 山本 修 (74) 代理人 100106208 弁理士 宮前 徹 (74) 代理人 100120112 弁理士 中西 基晴 (74) 代理人 100173565 弁理士 末松 亮太</p>
---	--

最終頁に続く

(54) 【発明の名称】 ARAMアレイに基づく超音波ビーム形成システムおよび方法

(57) 【要約】

超音波ビームフォーマ・アーキテクチャは、超音波アレイ・エレメントからのアナログ信号の瞬時サンプルを取り込み、格納し、処理するために、アナログ・ランダム・アクセス・メモリ・セルのマトリクスを使用して信号ビーム形成のタスクを実行する。更に、このアーキテクチャは、診断用超音波撮像システム的大幅な電力消費低減および小型化を可能にする。この超音波ビームフォーマ・アーキテクチャによるハードウェア構造(hardware build)は、超音波アレイの隣りに位置する1つまたは数個の特定用途集積チップ(ASIC)内に配置することができ、診断用超音波撮像システム全体は、超音波プローブのハンドル内に収まることができつつ、カート規模のシステム(cart-based system)の機能の殆どを持続する。この超音波ビームフォーマ・アーキテクチャは、デジタル・メモリが動作するのと同じようにアナログ・サンプルをメモリ内で操作し、アナログ格納/デジタル読み出し式(ASDR)ビームフォーマと記述することができる。このASDRアーキテクチャは、信号対ノイズ比を高めることができ、スケーラブルである。



【特許請求の範囲】**【請求項 1】**

超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法であって、

送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを用意するステップと、

前記個々のアレイ・エレメントを個々のチャンネルに分割するステップであって、各チャンネルが少なくとも1つのアレイ・エレメントを含む、ステップと、

前記チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成するステップと、

チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、当該チャンネルに関連付けられたサンプル / ホールド・セルのバンクに、前記サンプリングされたデータを格納するステップであって、前記サンプル / ホールド・セルのバンクが、前記サンプリングされた受信入力信号のために、アナログ・ランダム・アクセス・メモリを形成する、ステップと、

ビーム形成アルゴリズムにしたがって、ビーム形成過程における特定の出力時間毎に少なくとも1つのチャンネルから少なくとも1つのサンプル / ホールド・セル・データを選択するステップと、

前記ビーム形成過程の間における前記関連チャンネルから選択されたサンプル / ホールド・セル・データの全てを合計し、前記ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成するステップと、

前記アナログ・ビーム形成受信信号サンプルをデジタル化するステップと、を含む、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 2】

請求項 1 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法において、各チャンネルが、1つのアレイ・エレメントのみを含み、チャンネル毎に受信入力信号を生成するステップが、前記アレイ・エレメントからの入力を、少なくとも1つの電圧制御増幅器および少なくとも1つのフィルタによって処理するステップを含み、各チャンネルが動作において40ミリワット未満を使用する、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 3】

請求項 1 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法において、各サンプル / ホールド・セルが、キャパシタ・ベース・エレメントとして形成され、各チャンネルが動作において25ミリワット未満を使用する、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 4】

請求項 1 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法において、各バンクにおけるサンプル / ホールド・セルの数が、秒毎のサンプル・レートに、信号経路に対する最大所望遅延を乗算した値以上であり、前記サンプル / ホールド・セルのバンクにおけるサンプリングされたデータの格納のためのサンプリング速度が、前記サンプル / ホールド・セルのバンクにおける前記サンプリングされたデータの読み出しのためのサンプリング速度には独立である、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 5】

請求項 1 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法であって、更に、送信チャンネル毎に、送信出力パルス信号の少なくとも1つの形状を、前記送信チャンネルに関連付けられた送信サンプル / ホールド・セルのバンクに格納するステップを含む、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

10

20

30

40

50

【請求項 6】

請求項 5 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法において、送信サンプル / ホールド・セルの 1 つのバンクが、複数の送信チャンネルに関連付けられる、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 7】

請求項 5 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法において、前記サンプル / ホールド・セルの同じバンクが、チャンネル毎に、サンプル / ホールド・セルの受信バンクおよび送信サンプル / ホールド・セルのバンクを形成する、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

10

【請求項 8】

請求項 5 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法において、各チャンネルが、サンプル / ホールド・セルの 1 つの受信バンクと、送信サンプル / ホールド・セルの 1 つの異なるバンクとに関連付けられる、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 9】

請求項 1 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法において、複数のアルゴリズムに関連付けられた複数のビーム形成過程が利用され、更に、前記アナログ・ビーム形成受信信号をデジタル化する前に、ビーム形成サンプル / ホールド・セルのバンクに、各ビーム形成過程における前記アナログ・ビーム形成受信信号の各々を格納するステップを含む、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

20

【請求項 10】

超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビームフォーマであって、

送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイであって、前記個々のアレイ・エレメントが個々のチャンネルにグループ化され、各チャンネルが少なくとも 1 つのアレイ・エレメントを含む、超音波アレイと、

前記チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成する受信入力信号制御回路と、

30

サンプル / ホールド・セルの複数のバンクであって、サンプル / ホールド・セルの各バンクが 1 つのチャンネルに関連付けられ、前記ビームフォーマが、チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、当該チャンネルに関連付けられたサンプル / ホールド・セルの 1 つのバンクに、前記サンプリングされたデータを格納するように構成され、前記サンプル / ホールド・セルのバンクが、前記サンプリングされ関連付けられた受信入力信号のために、アナログ・ランダム・アクセス・メモリを形成する、サンプル / ホールド・セルの複数のバンクと、

ビーム形成アルゴリズムにしたがって、各ビーム形成過程において、少なくとも 1 つのチャンネルから少なくとも 1 つのサンプル / ホールド・セル・データを選択するように構成されたビーム形成プロセッサと、

40

各ビーム形成過程の間における各チャンネルから選択されたサンプル / ホールド・セル・データの全てを合計し、前記ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成するアナログ合計エレメントと、

前記アナログ・ビーム形成受信信号サンプルをデジタル化するアナログ / デジタル変換器と、

を含む、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビームフォーマ。

【請求項 11】

請求項 10 記載の超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波

50

ビームフォーマにおいて、各チャンネルが1つのみのアレイ・エレメントを含み、各チャンネルが動作において40ミリワット未満を使用する、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

【請求項12】

請求項10記載の超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマにおいて、各サンプル/ホールド・セルが、キャパシタ・ベース・エレメントとして形成され、少なくとも前記ビーム形成プロセッサが、集積回路として形成される、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

【請求項13】

請求項10記載の超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマにおいて、各バンクにおけるサンプル/ホールド・セルの数が、サンプル・レートに前記信号経路に対する最大所望遅延を乗算した値以上である、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

10

【請求項14】

請求項10記載の超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマであって、更に、送信出力パルス信号の少なくとも一部(portions)を、前記チャンネルに関連付けられた送信サンプル/ホールド・セルのバンクに格納する送信ビームフォーマを含む、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

20

【請求項15】

請求項14記載の超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマにおいて、送信サンプル/ホールド・セルの1つのバンクが複数のチャンネルに関連付けられる、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

【請求項16】

請求項14記載の超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマにおいて、サンプル/ホールド・セルの同じバンクが、少なくとも1つのチャンネルに対して、前記サンプル/ホールド・セルの受信バンクおよび前記送信サンプル/ホールド・セルのバンクを形成する、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

30

【請求項17】

請求項14記載の超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマにおいて、各チャンネルが、サンプル/ホールド・セルの1つの受信バンクと、送信サンプル/ホールド・セルの1つの異なるバンクとに関連付けられる、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

【請求項18】

請求項10記載の超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマにおいて、複数のビーム形成アルゴリズムに関連付けられた複数のビーム形成過程が利用され、更に、前記アナログ・ビーム形成受信信号をデジタル化する前に、各所与のビーム形成における前記アナログ・ビーム形成受信信号の各々を格納するように構成されたビーム形成サンプル/ホールド・セルのバンクを含む、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマ。

40

【請求項19】

超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビーム形成システムであって、送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを含み、前記個々のアレイ・エレメントが個々のチャンネルに形成され、各チャンネルが少なくとも1つのアレイ・エレメントを含み、各チャンネルが動作において40ミリワット未満を使用する、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビーム形成システム。

50

【請求項 20】

請求項 19 記載のアナログ格納 / デジタル読み出し式超音波ビーム形成システムであって、更に、

i) 前記チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成する、エンクロージャ内における受信入力信号プロセッサと、

ii) プローブ内におけるサンプル / ホールド・セルの複数のバンクであって、サンプル / ホールド・セルの各バンクが 1 つのチャンネルに関連付けられ、前記ビームフォーマが、チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、当該チャンネルに関連付けられたサンプル / ホールド・セルの 1 つのバンクに、前記サンプリングされたデータを格納するように構成され、前記サンプル / ホールド・セルのバンクが、前記サンプリングされ関連付けられた受信入力信号のために、アナログ・ランダム・アクセス・メモリを形成する、サンプル / ホールド・セルの複数のバンクと、

iii) ビーム形成アルゴリズムにしたがって、各ビーム形成過程において、少なくとも 1 つのチャンネルから少なくとも 1 つのサンプル / ホールド・セル・データを選択するように構成された、前記プロブ内におけるビーム形成プロセッサと、

iv) 各ビーム形成過程において各チャンネルから選択されたサンプル / ホールド・セル・データの全てを合計し、前記ビーム形成過程に対するアナログ・ビーム形成受信信号を形成する、前記プロブ内におけるアナログ合計エレメントと、

v) 前記アナログ・ビーム形成受信信号サンプルをデジタル化するアナログ / デジタル変換器と、

vi) チャンネル毎に出力パルス信号の少なくとも一部を、前記チャンネルに関連付けられた前記プロブ内における送信サンプル / ホールド・セルのバンクに格納する送信ビームフォーマと、

を含む、アナログ格納 / デジタル読み出し式超音波ビーム形成システム。

【請求項 21】

アナログ信号の操作に対して 3 つの基本手法を含む、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法であって、

a) アナログ・メモリ・セルに順次書き込み、前記アナログ・メモリ・セルから任意に読み出す手法と、

b) 前記アナログ・メモリ・セルに任意に書き込み、前記アナログ・メモリ・セルから順次読み出す手法と、

c) 前記アナログ・メモリ・セルに任意に書き込み、前記アナログ・メモリ・セルから任意に読み出す手法と、

を含み、メモリ・セルへの任意のアクセスが、前記ビーム形成アルゴリズムによって、ビーム形成を行うために使用される、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 22】

超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法であって、

i) 送信および受信用に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを用意するステップと、

ii) 前記個々のアレイ・エレメントを個々のチャンネルに分割するステップであって、各チャンネルが少なくとも 1 つのアレイ・エレメントを含む、ステップと、

iii) 前記チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成するステップと、

iv) チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、前記サンプリングされたデータをメモリ・セルのバンクに格納するステップであって、前記メモリ・セルのバンクがアナログ・ランダム・アクセス・メモリを形成し、このビーム形成過程に関与する各チャンネルからの現在のサンプルが、この特定の時間位置に対して前記ビーム形成アルゴリズムによって定められたアドレスを有する少なくとも 1 つのメモリ・セル

10

20

30

40

50

に加算され、各メモリ・セルがサンプル・クロックの時間位置に関連付けられ、前記ビーム形成過程に關与する各メモリ・セルが、前記ビーム形成アルゴリズムによって選択された複数のチャンネルから選択されたサンプルを合計して、前記ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成する、ステップと、

v i i) 前記アナログ・ビーム形成受信信号サンプルをデジタル化するステップと、を含む、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【請求項 2 3】

超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法であって、

i) 送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを用意するステップと、

i i) 前記個々のアレイ・エレメントを個々のチャンネルに分割するステップであって、各チャンネルが少なくとも 1 つのアレイ・エレメントを含む、ステップと、

i i i) 前記チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成するステップと、

i v) チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、メモリ・セルのバンクに、前記サンプリングされたデータを格納するステップであって、前記メモリ・セルのバンクがアナログ・ランダム・アクセス・メモリを形成し、アナログ・ランダム・アクセス・メモリが、チャンネル毎に少なくとも 1 つの行を有し、列の数が、前記サンプリング・レートに、補正する必要がある最大遅延を乗算することによって求められる数以上であり、このビーム形成過程に關与する各チャンネルからの瞬時サンプルが、この特定の時間位置に対して前記ビーム形成アルゴリズムによって定められたアドレスを有する少なくとも 1 つのメモリ・セルに加算され、前記行における各メモリ・セルが、サンプル・クロック時間位置に関連付けられ、前記列における各メモリ・セルが前記スキャン・ラインに関連付けられ、前記ビーム形成過程に關与する各メモリ・セルが、前記ビーム形成アルゴリズムによって選択された複数のチャンネルから選択されたサンプルを合計して、前記ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成する、ステップと、

v i i) 前記アナログ・ビーム形成受信信号サンプルをデジタル化するステップと、を含む、超音波撮像システム用のアナログ格納 / デジタル読み出し式超音波ビーム形成方法。

【発明の詳細な説明】

【技術分野】

【0001】

関連出願

[0001] 本願は、2014年11月14日に出願され、"Ultrasound Beamforming System and Method Based on Analog Random Access Memory Array" (アナログ・ランダム・アクセス・メモリ・アレイに基づく超音波ビーム形成システムおよび方法) と題する米国仮特許出願第 62 / 079, 855 号の権利を主張する。

【背景技術】

【0002】

[0002] 1 . 発明の分野

[0003] 本発明は、超音波ビーム形成に關し、更に特定すれば、本発明は、アナログ格納 / デジタル読み出し式 (ASDR : analog store, digital read) 超音波ビーム形成システム、および関連方法に關する。

【0003】

[0004] 2 . 発明の背景

[0005] デジタル・ストレージ・オシロスコープ、X線検出器、および高エネルギー粒

子追跡の実用(application)のように、アナログ・メモリ・デバイスを使用して成功している多数の技術分野がある。この技術の早期の先行物を追跡すると、米国特許第4,271,488号および第4,833,445号に記載されているような、ファスト・イン・スロー・アウト(FISO)原理に基づくデジタル・オシロスコープおよび波形捕獲デバイスに到達することができる。これらの特許をここで引用したことにより、その内容は本願にも含まれるものとする。'445特許は、高速、高解像度FISOシステムを示し、一方'488特許は、1つの集積回路(IC)チップ上に実装することができるM×Nマトリクスを形成するために行および列に配列されたサンプル/ホールド・セルで組み立てられたアナログ・メモリ・マトリクスを使用する収集システムについて記載する。

【0004】

[0006] 更に、IC上のマトリクス・アナログ・メモリ・デバイスという構想が Stewart Kleinfielderやその他の貢献者によって開発された。Stewart Kleinfielderは、ニュートリノ物理実験における検出器からデータを取り込むために使用される、多数の(a range of)マルチチャンネル過渡アナログ波形ディジタイザ・チップを製造した(Kleinfielder, S.A., "A 4096 Cell Switched Capacitor Analog Waveform Storage Integrated Circuit" (4096セル・スイッチド・キャパシタ・アナログ波形記憶集積回路) IEEE Transactions on Nuclear Science, NS-37, No. 1, Feb. 1990、およびKleinfielder, S.A., "Advanced Transient Waveform Digitizers" (高度過渡波形ディジタイザ) SPIE Particle Astrophysics Instrumentation Proc, v. 4858, pp. 316-326, Aug. 2002を参照のこと)。更に他の有益な背景資料も、米国特許第4,099,251号、第5,722,412号、第6,126,602号、および第8,220,334号、ならびに米国特許出願公開第2004-0015079A1号、第2008-0262351A1号、第2010-0152587A1号、第2011-0213251A1号において見出すことができる。また、Haller, G.M.; Wooley, B.A., "A 700-MHz switched-capacitor analog waveform sampling circuit" (700-MHzスイッチド・キャパシタ・アナログ波形サンプリング回路)、IEEE Journal of Solid-State Circuits, v.29(4), pp.500-508, Apr 1994、およびKai E. Thomenius, "Recent Trends in Beamformation in Medical Ultrasound" (医療用超音波のビーム形成における最近の傾向)、IEEE Ultrasonics Symposium 2005も参照のこと。以上で特定した特許および公開特許出願をここで引用したことにより、その内容全体が本願にも含まれるものとする。

【0005】

[0007] 医療診断用超音波では、超音波信号ビーム形成のためにアナログ・メモリを使用する様々な試みがあった。特に、"Ultrasonic Dynamic Focusing Using an Analog FIFO and Asynchronous Sampling" (アナログFIFOおよび非同期サンプリングを使用した超音波多段階焦点収束法)、UFFC IEEE Trans., v41(3), May 1994において、Song, T.K., およびGreenleaf, J.F.によって提案されたパイプライン・サンプル・遅延焦点収束法(Pipelined Sampled-Delay Focusing)と呼ばれる方式がある。この方式では、各チャンネルにおいて可変遅延されたアナログ・サンプルが、FIFOのようなアナログ・メモリ・バッファ構造に格納され、デジタル化の前に、アナログ加算器によって合計される。米国特許第6,500,120号および第6,705,995号に記載されているアナログ・メモリ・ビームフォーマは、このパイプライン状サンプル・遅延方式の変形と見なすことができる。これら2件の特許をここで引用したことにより、その内容は本願にも含まれるものとする。

【0006】

[0008] 医療診断におけるような超音波撮像は、空間的に組み立てられた超音波信号(パルス、波形、または波形パケット)を被験者、例えば、医療診断における組織内(またはジェット・エンジン検査のためのタービン・ブレード等)に送り込むことから開始する。圧力パルスが奥に伝搬する間減衰して、経路に沿った音響インピーダンス・インターフェース(異なる組織間の境界のような)上で散乱する。これらの散乱エコーは、超音波受信アレイ(receiving ultrasound array)によって拾われ、このデータから、パルス伝搬経

10

20

30

40

50

路に沿った組織の組成が、1つのスキャン・ラインとして再現(reconstruct)される。次いで、次のパルスが異なる方向に送られ、求められる2-Dスライス(B-モード・フレーム)または3-Dボリュームが別個のスキャン・ラインから組み立てられるまで、センサ・アレイに戻る散乱(または透過型断層撮影におけるような減衰)超音波信号を受信し、結果を解釈するプロセスが繰り返される。

【0007】

[0009] 組織内にある一定の空間位置から来る信号の空間分解能およびコントラスト(強度)分解能を高めるためには、超音波アレイをその位置に合焦する必要がある。このため、組織における圧力パルス伝搬の間、受信アレイ(receiving array)は、パルスの現在の位置に続いて、一定にその焦点をずらしていく必要がある。したがって、生データを処理するときの初期ステップ(first steps)の1つは、ビーム形成と呼ばれ、このビーム形成において、アレイの異なるエレメントに向かう信号は、互いに加算される前に、時間的にずらされる。減速として、ビーム形成は、送信および受信信号双方に適用される。

10

【0008】

[0010] 図1は、アナログ・ビーム形成としても知られる、超音波画像を形成するとき使用される第1方法を示す。概略的に、超音波撮像デバイスは、複数の独立したエレメント107またはチャンネル(通例、線形または曲線IDアレイでは64から128エレメント)に分割された超音波アレイ106を含む。質問(interrogation)の送信段階において、送信ビームフォーマは、可変遅延電気パルスを超音波アレイ106のエレメントに送る。信号間における相対的な遅延は、アレイ106のエレメント107によって放出される超音波パルスが所定の空間点100(焦点P)に同時に到達し、これらの位相が整列して、アレイ106の全てのエレメント107から来るウェーブレットのコヒーレント加算(coherent summation)を達成するような方法で構成される(construct)。この波は、点100において散乱し、この球散乱波(spherical scattered wave)の一部が、アレイ106のエレメント107に戻って来る。各エレメント107は、着信波の圧力変動を電圧変動出力108に変換する。アレイ・エレメント107の表面(face surface)に到達したこの散乱波の部分は、散乱点100とエレメント107の面とを接続する光線(ray)104に沿って進むウェーブレット102と見なすことができる。散乱点100とアレイ106の特定のエレメント107との相互位置に応じて、経路104は、半径R0 105と等価な最短経路から最長経路まで変化する。最短経路105と、点100からアレイ106のi番目のエレメントまでの経路との間の空間的差違 D_i は、信号108の到達間の時間遅延 t_i に換算される。受信ビームフォーマのタスクは、ビーム形成に關与する全てのエレメント107からの信号108間の時間差を修正し、ビーム形成アルゴリズムの指令にしたがってこれらを合計することである。例えば、このようなビーム形成アルゴリズムは、全ての到達信号から時間遅延 t を除去することを要求し、このように処理した信号を合計し(遅延-合計アルゴリズム)、実質的にアレイを点Pに合焦することができる。尚、送信および受信ビームフォーマの役割(working)は相互に相反し、したがって、受信ビームフォーマの作用を説明することは、送信ビームフォーマに対する解決策の説明にもなることは分かるであろう。

20

30

【0009】

[0011] 受信した信号を処理する方法から、ビームフォーマのタイプが決まる。図1に示すアナログ・ビームフォーマでは、信号108は最初に信号減衰を補償するために電圧制御型増幅器(VCA)110によって増幅され、次いで、信号を時間的にずらして到達における遅延を補償するために遅延回路112が使用され、次いでこのように整列された信号114はアナログ加算回路116において合計され、出力信号118がアナログ/デジタル変換器(ADC)120によってデジタル化されて、出力デジタル信号122を生成する。出力デジタル信号122は、メモリに格納され、B-モードまたはドプラ画像を再現するために、バックエンド・プロセッサによって使用される。このような設計の利点はハードウェアの簡素さである。欠点には、時間判別がし難いこと、アナログ設計エレメント112のリフレッシュ・レートが低いこと(ダイナミック・ビーム形成では

40

50

ない)、1つのビーム形成アルゴリズムしか、取り込まれた信号に適用できず、ビーム形成プロセスが非可逆性であることが含まれる。

【0010】

[0012] 超音波撮像において使用されるビームフォーマの第2の共通タイプは、デジタル・ビームフォーマ(図2参照)として一般に知られている。デジタル・ビームフォーマでは、アレイ106の要素からの電圧信号108は、信号減衰を補償するために、電圧制御増幅器(VCA)110によって増幅され、次いで、各チャンネルにおける信号は、チャンネルADC124によって一定のサンプリング・レートでデジタル化される。チャンネルADC124は、デジタル化信号をメモリまたは先入れ先出し(FIFO)レジスタに出力し、ここで信号はビーム形成アルゴリズムにしたがってずらされ(例えば、到達遅延 t を除去するように)、次いで、関与する各チャンネルからのこのような処理済みデジタル・データ128は、デジタル加算器130によって合計され、出力データ122が、更に他の処理のために、メモリに書き込まれる。あるいは、要素126および130は、ビーム形成アルゴリズムのソフトウェア・ブロックとして実現することもできる。図2に示すようなデジタル・ビームフォーマの利点は、その速度および正確さであり、これらによって、ダイナミック・ビーム形成の実現(implementation)、および同じデータ・ボリュームに対する複数のビーム形成戦略の実現(possible realization)が可能になる。欠点は、ハードウェアが複雑なことであり、ハードウェア・サイズが大きく、コストが高く、電力消費(発熱)が大きいことに現れる。

10

【発明の概要】

20

【発明が解決しようとする課題】

【0011】

[0013] 明確化のために、図1および図2に示すアナログおよびデジタル・ビームフォーマのモード図は、多重化段階を除去することによって、簡略化されている。実際には、当業者には知られているように、アレイの要素数と等しい数の処理チャンネルを有することは、非常に費用がかかる提案である。つまり、アレイは、64、128、256、またはそれよりも多い数の要素を有することができるが、ビームフォーマは、通例、32または64個の要素と、アレイ106の要素を現在のアパーチャに選択するアナログ多重化回路とを有する。また、同じ理由のために、アレイ106の要素をアナログ・フロントエンド電子回路に接続するケーブルおよび信号コネクタも示されていないが、これらもシステムのコストおよび信号品質に影響を及ぼす。

30

【0012】

[0014] ビーム形成プロセスの説明から、アレイ・要素107の出力から来る信号は、ビームフォーマの出力まで、他の要素から来る信号とは独立して処理され、ビームフォーマにおいて、信号の全てが組み合わせられる。このため、本明細書では、要素107から加算器116、130(または136)の入力までのこの信号経路を、「信号経路」または「ビーム形成チャンネル」または単に「チャンネル」109と呼ぶ。当技術分野では、診断用超音波撮像を小型化し必要な電力を低減すること、そしてこの目的を達成するためにビーム形成アーキテクチャを利用することが依然として必要になっている。

40

【課題を解決するための手段】

【0013】

[0015] 超音波アレイ・要素からのアナログ信号の瞬時サンプルを取り込み、格納し、処理するために、サンプル/ホールド・セルのマトリクスを使用して信号ビーム形成タスクを実行するアナログ格納/デジタル読み出し式(ASDR)超音波ビーム形成アーキテクチャを紹介する。このアーキテクチャは、超音波アレイの隣りに位置付けられた1つまたは数個の特定用途集積回路(ASIC)内に、ASDR超音波ビームフォーマ・アーキテクチャによるハードウェア構造(hardware build)を配置することができるように、診断用超音波撮像システムの著しい電力消費低減および大幅な小型化を可能にする。診断用超音波撮像システム全体は、超音波プローブのハンドル内に収めることができるが

50

、カート規模のシステム(cart-based system)の機能の殆どを持続する。このASDRアーキテクチャは、信号対ノイズ比を高めることができ、スケーラブルである。

【0014】

[0016] 本発明の1つの態様は、超音波撮像システム用のアナログ・ランダム・アクセス・メモリ(ARAM)において順次書き込みおよび任意読み出し動作を実現するアナログ格納/デジタル読み出し式超音波ビーム形成方法を提供する。この方法は、i)送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを用意するステップと、ii)個々のアレイ・エレメントを個々のチャンネルに分割するステップであって、各チャンネルが少なくとも1つのアレイ・エレメントを含む、ステップと、iii)チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成する(create)ステップと、iv)チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、当該チャンネルに関連付けられたサンプル/ホールド・セルのバンクに、サンプリングされたデータ(sampled data)を格納するステップであって、サンプル/ホールド・セルのバンクが、サンプリングされた受信入力信号のために、アナログ・ランダム・アクセス・メモリを形成する、ステップと、v)ビーム形成アルゴリズムにしたがって、各ビーム形成過程における特定の出力時間毎に少なくとも1つのチャンネルから少なくとも1つのサンプル/ホールド・セル・データを選択するステップと、vi)ビーム形成過程の間における関連チャンネルから選択されたサンプル/ホールド・セル・データの全てを合計し、ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成するステップと、vii)アナログ・ビーム形成受信信号サンプルをデジタル化するステップとを含む。

10

20

【0015】

[0017] 本発明の1つの態様は、超音波撮像システム用のアナログ・ランダム・アクセス・メモリ(ARAM)において任意書き込みおよび順次読み出し動作を実現するアナログ格納/デジタル読み出し式超音波ビーム形成方法を提供する。この方法は、i)送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを用意するステップと、ii)個々のアレイ・エレメントを個々のチャンネルに分割するステップであって、各チャンネルが少なくとも1つのアレイ・エレメントを含む、ステップと、iii)チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成するステップと、iv)チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、メモリ・セルのバンクに、サンプリングされたデータを格納するステップであって、メモリ・セルのバンクがアナログ・ランダム・アクセス・メモリを形成し、このビーム形成過程に關与する各チャンネルからの現在のサンプルが、この特定の時間位置(time instance)に対してビーム形成アルゴリズムによって定められたアドレスを有するメモリ・セルに加算され、各メモリ・セルが、サンプル・クロックの時間位置に關連付けられ、ビーム形成過程に關与する各メモリ・セルが、ビーム形成アルゴリズムによって選択された複数のチャンネルから選択されたサンプルを合計して、ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成する、ステップと、vii)アナログ・ビーム形成受信信号サンプルをデジタル化するステップとを含む。

30

40

【0016】

[0018] 本発明の1つの態様は、超音波撮像システム用のアナログ・ランダム・アクセス・メモリ(ARAM)において任意書き込みおよび任意読み出し動作を実現するアナログ格納/デジタル読み出し式超音波ビーム形成方法を提供する。この方法は、i)送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを用意するステップと、ii)個々のアレイ・エレメントを個々のチャンネルに分割するステップであって、各チャンネルが少なくとも1つのアレイ・エレメントを含む、ステップと、iii)チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成するステップと、iv)チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、メモリ・セルのバンクに、サンプリングされたデータを格納するステップであって、メモリ・セルのバンクがアナログ・ランダム・アクセス・メモリを形

50

成し、アナログ・ランダム・アクセス・メモリが、チャンネル毎に少なくとも1つの行を有し、列の数が、サンプリング・レートに、補正する必要がある最大遅延を乗算することによって求められる数以上であり、このビーム形成過程に關与する各チャンネルからの瞬時サンプルが、この特定の時間位置のためにビーム形成アルゴリズムによって定められたアドレスを有する少なくとも1つのメモリ・セルに加算され、行における各メモリ・セルが、サンプル・クロック時間位置に關連付けられ、列における各メモリ・セルがスキャン・ラインに關連付けられ、ビーム形成過程に關与する各メモリ・セルが、ビーム形成アルゴリズムによって選択された複数のチャンネルから選択されたサンプルを合計して、ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成する、ステップと、v i i) アナログ・ビーム形成受信信号サンプルをデジタル化するステップとを含む。

10

【0017】

[0019] 本発明の1つの態様は、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビーム形成システムを提供する。このシステムは、送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを含み、個々のアレイ・エレメントが個々のチャンネルに形成され、個々のチャンネルが、少なくとも1つのアレイ・エレメントを含み、各チャンネルが動作において40ミリワット未満を使用する。

【0018】

[0020] 本発明の1つの態様は、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマを提供する。このシステムは、i) 送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイであって、個々のアレイ・エレメントが個々のチャンネルにグループ化され、各チャンネルが少なくとも1つのアレイ・エレメントを含む、超音波アレイと、i i) チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成する受信入力信号制御回路と、i i i) サンプル/ホールド・セルの複数のバンクであって、サンプル/ホールド・セルの各バンクが1つのチャンネルに關連付けられ、ビームフォーマが、チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、当該チャンネルに關連付けられたサンプル/ホールド・セルの1つのバンクに、サンプリングされたデータを格納するように構成され、サンプル/ホールド・セルのバンクが、サンプリングされ關連付けられた受信入力信号のために、アナログ・ランダム・アクセス・メモリを形成する、サンプル/ホールド・セルの複数のバンクと、i v) ビーム形成アルゴリズムにしたがって、各ビーム形成過程において、少なくとも1つのチャンネルから少なくとも1つのサンプル/ホールド・セル・データを選択するように構成されたビーム形成プロセッサと、v) 各ビーム形成過程の間における各チャンネルから選択されたサンプル/ホールド・セル・データの全てを合計し、ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成するアナログ合計エレメントと、v i) アナログ・ビーム形成受信信号をデジタル化するアナログ/デジタル変換器とを含む。

20

30

【0019】

[0021] 本発明のこれらおよびその他の利点は、好ましい実施形態の端的な説明を図面と合わせて検討することによって明らかになるであろう。図面においては、同様の参照番号は全体を通じて同様のエレメントを表す。

40

【図面の簡単な説明】

【0020】

【図1】図1は、先行技術のアナログ・ビームフォーマの模式図である。

【図2】図2は、先行技術のデジタル・ビームフォーマの模式図である。

【図3】図3は、本発明の一実施形態によるアナログ格納/デジタル読み出し式(A S D R)超音波ビームフォーマの模式図である。

【図4A】図4Aは、本発明のA S D R超音波ビームフォーマにおいて使用するための代表的なサンプル/ホールド・セル(S H C)の模式図である。

【図4B】図4Bは、本発明のA S D R超音波ビームフォーマにおいて使用するための代表的なサンプル/ホールド・セル(S H C)の模式図である。

50

【図 4 C】図 4 C は、本発明の A S D R 超音波ビームフォーマにおいて使用するための代表的なサンプル/ホールド・セル (S H C) の模式図である。

【図 4 D】図 4 D は、本発明の A S D R 超音波ビームフォーマにおいて使用するための代表的なサンプル/ホールド・セル (S H C) の模式図である。

【図 5】図 5 は、本発明の A S D R 超音波ビームフォーマにおいて使用するための代用 S H C の模式図である。

【図 6】図 6 は、本発明の A S D R 超音波ビームフォーマにおいて使用されるサンプル/ホールド・セルの動作 (work) を示す模式タイミング図である。

【図 7】図 7 は、本発明の A S D R 超音波ビームフォーマの動作を示すタイミング図である。

【図 8 A】図 8 A は、本発明の 2 つの実施形態による送信および受信ビームフォーマ・チャンネルの 2 通りの模式ブロック図である。

【図 8 B】図 8 B は、本発明の 2 つの実施形態による送信および受信ビームフォーマ・チャンネルの 2 通りの模式ブロック図である。

【図 9】図 9 は、本発明の A S D R 超音波ビームフォーマにおいて使用される S H C アレイへの書き込みおよび S H C アレイからの読み出しのプロセスを模式的に示す。

【図 10】図 10 は、本発明の A S D R 超音波ビームフォーマにおいて使用される受信ビームフォーマの模式図である。

【図 11】図 11 は、本発明の一態様による第 2 段階サンプル/ホールド・セル・アレイの模式ブロック図である。

【図 12】図 12 は、共通アレイの模式組成である。

【図 13】図 13 は、本発明の一態様によるサブアパーチャ送信および受信ビームフォーマの模式ブロック図である。

【図 14】図 14 は、本発明による A S D R 超音波システムの模式ブロック図である。

【図 15】図 15 は、本発明の一態様による受信ビームフォーマ・チャンネルの代用模式ブロック図である。

【図 16 A】図 16 A は、本発明の 4 つの実施形態による受信ビームフォーマ・アーキテクチャの 4 通りの模式ブロック図である。

【図 16 B】図 16 B は、本発明の 4 つの実施形態による受信ビームフォーマ・アーキテクチャの 4 通りの模式ブロック図である。

【図 16 C】図 16 C は、本発明の 4 つの実施形態による受信ビームフォーマ・アーキテクチャの 4 通りの模式ブロック図である。

【図 16 D】図 16 D は、本発明の 4 つの実施形態による受信ビームフォーマ・アーキテクチャの 4 通りの模式ブロック図である。

【図 17 A】図 17 A は、本発明の A S D R 超音波ビームフォーマにおいて使用される S H C アレイへの書き込みおよび S H C アレイからの読み出しのプロセスを模式的に示す。

【図 17 B】図 17 B は、本発明の A S D R 超音波ビームフォーマにおいて使用される S H C アレイへの書き込みおよび S H C アレイからの読み出しのプロセスを模式的に示す。

【図 17 C】図 17 C は、本発明の A S D R 超音波ビームフォーマにおいて使用される S H C アレイへの書き込みおよび S H C アレイからの読み出しのプロセスを模式的に示す。

【図 18】図 18 は、本発明による受信ビームフォーマ・アーキテクチャの一般化した模式ブロック図である。

【発明を実施するための形態】

【 0 0 2 1 】

[0023] 本発明は、医療用の人間または動物の用途のための医療診断システムにおいて使用されるような、超音波診断システムに関する。本発明の態様には、P C T / I B 2 0 1 4 / 0 0 0 2 8 1 に対応する W O / 2 0 1 4 / 1 2 5 3 7 1 と関連付けて理解できるものもある。W O / 2 0 1 4 / 1 2 5 3 7 1 をここで引用したことにより、その内容が本願にも含まれるものとする。また、本発明は、非破壊試験/評価にも適用可能である (例えば、配管試験、機体試験、タービン・ブレード試験、橋梁および構造試験、製造試験 (例

10

20

30

40

50

えば、金属加工ロール))。超音波試験は、材料において欠陥を発見するため、および物体の厚さを測定するために一般に使用される一種の非破壊試験である。1 ~ 50 MHzの周波数が一般的であるが、特殊な目的のためには、他の周波数も使用される。検査は、手動でもまたは自動化されてもよいが、近代の製造プロセスの必須な部分である。殆どの金属や可塑性(plastics)および宇宙航空複合体も検査することができる。木材、コンクリート、およびセメントのように、密度が低い材料程、検査するために低い周波数の超音波(50 ~ 500 kHz)を使用することもできる。また、本発明は、地球物理探査およびソナーの用途にも適用可能であり、一般に、送信および/または受信のためにビーム形成を必要とするあらゆる超音波撮像(または撮像関連(image-like))の用途に適用可能である。具体的には、本発明は、超音波アレイ(受信ビームフォーマ)のエレメントから来る信号、および同じアレイ(送信ビームフォーマ)のエレメントへ行く信号を処理する方法を対象とする。本発明は、現行のシステムと比較して、画質向上を可能とし、併せて大幅なシステムの小型化、電力消費および生産コストの低減を可能にするビームフォーマ・システムについて記載する。つまり、本発明の主要な用途は医療用超音波であるが、このビーム形成アーキテクチャ、ならびにその原理の上に構築されるハードウェアおよびソフトウェアは、非破壊試験、ソナー、レーダ、テラヘルツ、赤外線、光学撮像システムのような他の分野において、または地震地球物理探究のためにも使用することができる。

【0022】

[0024] この新しい設計の概略的な考えは、デジタル制御と、変換器アレイ・エレメントからのアナログ信号の操作とを使用する混合ビームフォーマを創作することである。このような設計は、電子回路のハードウェア量および電力消費の根源的な極小化を可能にし、超携帯用超音波機械の開発に可能性を開き、プレミアム・システム(premium system)における進歩を可能にする。ASDRビームフォーマを構築するためのアナログ信号の操作には、様々な基本的手法があり、a)アナログ・メモリに対する順次書き込み/順次読み出し(SWSR)が含まれる。この原理が最初に使用されたのは、イベント取り込みデバイス(event capturing device)において、ある高速信号が高速でARAMに記録され、後に核物理検出器に見合う遅いサンプリング速度で再生およびデジタル化されたときである(Kleinfelder, S.A., "A 4096 Cell Switched Capacitor Analog Waveform Storage Integrated Circuit" (4096セル・スイッチド・キャパシタ・アナログ波形記憶集積回路)、IEEE Trans.Nucl.Sc. NS-37(1)1990)。超音波ビームフォーマとして、このアーキテクチャはパイプライン型サンプル-遅延合焦ビームフォーマ(Pipelined Sampled-Delay Focusing beamformer)において実現され(Song, T.K., and Greenleaf, J.F., "Ultra sonic Dynamic Focusing Using an Analog FIFO and Asynchronous Sampling" (アナログFIFOおよび非同期サンプリングを使用した超音波多段階焦点収束法)、UFFC IEEE Trans., v41(3), 1994)、アナログ・サンプルが取り込まれチャンネルのアナログFIFOバッファに格納される前に、各チャンネルにおいてアナログ・サンプルを可変遅延させるために、非均一サンプリング・クロックが使用され、全てのチャンネルのFIFOからのサンプルが順次読み出され、デジタル化の前に、アナログ加算器によって合計される。サンプルが順次書き込まれ、次いで数個のサンプリング期間からの1つの「スリッピング」(slipping)によって注入される適正な遅延を伴って読み出される、この方式の変形が、米国特許第6,500,120号および第6,705,995号(ここで引用したことにより、その内容は本願にも含まれるものとする)に記載されている。b)アナログ・メモリ・セルに対する順次書き込み/任意読み出し(SWAR)、b)アナログ・メモリ・セルに対する任意書き込み/順次読み出し(AWSR)、およびc)アナログ・メモリ・セルに対する任意書き込み/任意読み出し(AWAR)。これら後者の3つの手法は本発明の主題であり、SWARビームフォーマについて余すところなく説明し、AWSRおよびAWARアーキテクチャについては、本願ではASWR設計に対する重要な相違について説明する。「任意の」(arbitrary)という用語が本願を通じて使用され、当技術分野において一般に知られているように、「ランダム・アクセス」を意味することは理解されてしかるべきである。メモリ・セルへの任意アクセスは、ビーム形成を行うためにビーム形成アル

10

20

30

40

50

ゴリズムによって使用される。

【 0 0 2 3 】

[0025] 順次書き込み / 任意読み出しビームフォーマ・アーキテクチャ

図 3 は、S W A R の原理によって構築されたビームフォーマの模式全体像を示す。本発明のビームフォーマでは、アレイ 1 0 6 のエレメント 1 0 7 からのアナログ信号 1 0 8 は、媒体における信号減衰を補償するために、電圧制御型増幅器 (V C A) 1 1 0 を通過し、次いでサンプル / ホールド・セルのアレイ 1 3 1 に、一定のサンプリング・レートで電圧レベルのシーケンスとして書き込まれる。サンプリング・レートは固定または可変でもよく、アレイ 1 3 1 のサンプル / ホールド・セルからの読み出しのサンプリング・レートとは独立して異なってもよい。

10

【 0 0 2 4 】

[0026] S H C アレイ 1 3 1 は、アナログ・ランダム・アクセス・メモリ (A R A M)

アレイ 1 3 1 としても知られ、その各々は、別個の行またはバンク 1 3 2 に配列された複数のサンプル / ホールド・セル 1 5 0 で構成され (consist of)、以下で論ずるような従来のデジタル・ランダム・アクセス・メモリと同様に機能する共通信号線および制御スイッチを有する (図 1 0 も参照のこと)。次に、各信号チャンネル 1 0 9 において、ビーム形成アルゴリズムにしたがって、1 つの行 1 3 2 の 1 つのサンプル / ホールド・セル 1 5 0 が選択され、ビーム形成過程 (beamforming instance) としても知られる、この特定の時点 (time moment) におけるビーム形成プロセスに参与する全てのチャンネルからのアナログ信号 1 3 4 のサンプルが、アナログ加算回路 1 3 6 によって合計される。ビーム形成過程の意味を明確にすると、ビーム形成アルゴリズムの実行における 1 つのサンプリング・ステップである。ビーム形成の結果をアナログ・サンプルのシーケンスとして表す出力アナログ信号 1 3 8 は、アナログ / デジタル変換器 1 2 0 によってデジタル化され、出力データ 1 2 2 は更なる処理のためにメモリに書き込まれる。

20

【 0 0 2 5 】

[0027] 言い換えると、ビーム形成プロセスは、アレイ・エレメントからの連続信号の

アナログ・サンプルを格納し、次いで一定のアナログ・メモリ・セルの内容を、デジタル・ビームフォーマ・プロセスにおいてデジタル・メモリ・セルが読み出されるのと同じ方法で読み出すことを含む (consist of)。しかしながら、出力ビーム形成信号を生成するために信号のデジタル表現を加算する代わりに、同じ信号のアナログ表現が最初に合計され、その結果がデジタル化される。つまり、アナログ信号のサンプルをデジタル的に処理する (operate) プロセスは、本発明のアナログ格納 / デジタル読み出し式 (A S D R) 超音波ビームフォーマ・システムおよび方法の本質を構成する。アナログ格納 / デジタル読み出し式 (A S D R) 超音波ビームフォーマの機能および動作について説明するために、このようなデバイスの基本構成ブロック、およびシステム・レベルまでの経過 (progress) から説明を始める。

30

【 0 0 2 6 】

[0028] サンプル / ホールド・セル

アナログ・メモリ・アレイの基本的な構成ブロック (building block) はサンプル / ホールド・セル (S H C) である。S H C の設計は周知であり、ここでは、本設計の一例として、ストレージ・キャパシタに基づいた S H C 設計を使用する。しかしながら、アナログ量を格納できるデバイスであればいずれでも、このようなセルを構築するために使用することができる。

40

【 0 0 2 7 】

[0029] 1 つのサンプル / ホールド・セル (S H C) 1 5 0 の模式的な組織を図 4 A ~

図 4 D および図 5 に示す。S H C の主要なエレメントは、ストレージ・キャパシタ 1 5 2 およびアナログ・スイッチ 1 5 4 ~ 1 5 8 である。アナログ・スイッチ 1 5 4 ~ 1 5 8 は、キャパシタ 1 5 2 を入力アナログ信号ライン W R I T E 1 6 0 ならびに出力信号ライン R E A D A 1 6 2 および R E A D B 1 6 4 に、または接地に接続する。スイッチ 1 5 4 ~ 1 5 8 は、トランジスタ、M E M、またはアナログ・スイッチングおよび多重化を可能に

50

する他の技術に基づいて作ることができる。

【0028】

[0030] 図5は、「単極単投」(SPST)書き込みスイッチ155の使用、他のSPST読み出しスイッチ157、スイッチ154によるキャパシタ放電プロセスを制御するブリード抵抗器168の追加、およびストレージ・キャパシタ152の下側プレートの信号接地への永続的な接合というような、基本的なSHC150の設計における変形の模式表現を示す。これら、またはSHC設計の他の既知のあらゆる変形も本願に含まれる。

【0029】

[0031] 図6に模式的に示すSHC150の動作(working)サイクルは、以下の動作で構成される。電圧レベルをストレージ・キャパシタ152に書き込む、電荷を格納する、キャパシタ152の内容を読み出す、そして次の動作サイクルの準備のためにストレージ・キャパシタ152の内容を消去する。図7のタイミング・チャート(time diagram)を参照すると、時点 T_i における書き込み動作の間、キャパシタ152の上側プレートは、スイッチ154および156を介して、入力アナログ信号ラインWRITE160に接続される。スイッチ158は、152の下側プレートを接地に接続する。VCA1(110)の出力からの $V(T_i)$ の電圧値がキャパシタ152に格納される。時間期間 T_3 (格納動作)の間、スイッチ154および156の一方または双方が高インピーダンス状態になる(開く、または信号ラインから切断される)。時間期間 T_1 以内に現れる時点 T_3 の後、キャパシタ152の内容が読み出される。読み出し動作において、スイッチ158はキャパシタ152の下側プレートをREAD B出力信号ライン164に接続し、キャパシタ152の上側プレートは、スイッチ154および156を介して、READ A信号ライン162に接続される。時間期間 T_2 の間に行われる放電動作は、キャパシタ152の上側プレートおよび下側プレートを、スイッチ154および158を介して、直接またはブリード抵抗器168を経由して接地に接続することを含む(consist of)。読み出し - 格納 - 放電サイクル(図7参照)の合計時間 $t = t_i + 1 - t_i = T_1 + T_2$ は、SHCバンク109の行の長さ(S/Hセルの数)、サンプリング・レート、および補正する必要がある最大信号遅延によって定められる。スイッチ154~158の開放および閉鎖状態は、以下で論ずるビームフォーマ制御回路によって制御される。

【0030】

[0032] サンプル/ホールド・セル・アレイ

別々のサンプル/ホールド・セル150は、行毎および列毎に、サンプル/ホールド・セル・アレイ131(またはアナログ・ランダム・アクセス・メモリ即ちARAM)に編成される。好ましい実施形態では、アレイ131の行132の数(またはビームフォーマ・チャンネル109の数)は、通例、変換器アレイ106におけるエレメント107の数(例えば、128エレメント)に等しい。他の実施形態では、ビーム形成チャンネル109の数は、この数よりも小さいこともまたは大きいことも可能である。列の数(SHCバンク132におけるS/Hセルの数)は、サンプリング・レート、および変換器アレイ106のエレメントへの信号到達における最大遅延によって定められる。これについては後に説明する。例えば、C5-2/60として知られるもののような一般的な湾曲医療用超音波変換器アレイでは、128エレメントのアクティブなアパーチャ(全長60mm)が最大に開き、信号が組織内 $z = 100$ mmの深さまで貫入する場合、最大信号経路差(深度 z からアパーチャの中央に達するパルスおよびアパーチャの縁に達するパルス)は $d \approx 4.4$ mm程度となる(図3参照)。1540 m/sの音速では、最大遅延は $t \approx 2.86 \times 10^{-6}$ sとなる。S = 40 MS/s(メガ・サンプル毎秒)のサンプリング・レートでは、アパーチャの全エレメント107への信号の到達における2.86マイクロ秒の遅延を補償可能にするためには、最少でも114サンプル点を取り込むことが必要となる。つまり、この場合、SHCアレイ131は、128本の行132の各々において、少なくとも114列のサンプル/ホールド・セル150を含む(consist of)。他の実施形態では、列の数Nは、最少必要数よりも大きくすることができるが、判断基準 $N > t \times S$ (サンプル/秒)が、各行132におけるサンプル・キャパシタ、即ち、セル150の数に

対する最少推定値を与える。

【0031】

[0033] S H Cアレイの列方向組織は、データをS / Hセル150に書き込むために使用され、行方向組織は、セルからデータを読み出すために使用される。図8Aおよび図8Bに、このようなアレイを超音波ビームフォーマに採用した2つの主要なアーキテクチャを示す。図8Aは、超音波システムの1つのチャンネル109の部分的模式図を表示し、S H C行132が送信および受信ビームフォーマ・チャンネル間で、スイッチ184を介して共有される。図8Bは、1つの超音波チャンネル109の部分模式図であり、送信および受信ビームフォーマが、アナログ・サンプルを格納し読み出すために、それら自体のS H C行バンク132および133を有する。バンク132および133は同じ設計を有してもよいが(図4A~図4Dおよび図5に示すように)、S H Cバンク133は132とは別に印され(marked)、これらが、異なるサイズ値のストレージ・キャパシタ150を有してもよい2つの物理的に異なるアレイに属することを示す。行バンク132に属する全てのS / Hセル150は、共通信号ライン160、162、および164に接続されている。セル・スイッチ152~158を制御する論理回路は、デジタル・ダイナミックRAM動作を制御するロジックと同様に、読み出し、書き込み、格納、または放電動作を実行するために、1つのセル、1つのグループ、または全てのセルの選択を可能にする。

10

【0032】

[0034] 送信ビームフォーマの動作

図8Bを参照すると、ビームフォーマの動作の送信フェーズは、パルス形状をビームフォーマ・チャンネル送信アナログ・サンプル・ストレージ133に書き込むことから開始し、デジタル・アナログ変換器即ちDAC(図示せず)が、WRITEライン160を使用して電圧レベル・サンプルをS H C行133のセル150に書き込む。好ましい実施形態は、受信チャンネル132の数および変換器アレイ・エレメント107の数に等しい数の送信ビームフォーマ・チャンネル133を有する。他の実施形態では、送信チャンネルの数は、異なる信号形状を格納するために、アレイ・エレメントの数よりも多くすることができ、またはエレメント107の数よりも少なくして、アレイの全てのエレメントを引き受ける(serve)1つのチャンネル133まで減らすこともできる。パルス形状は、133に格納される電圧サンプルのシーケンスによって形成される。パルスを形成するために、S H C行133のサンプル/ホールド・セル150は、送信/受信スイッチ180を介して変換器エレメント107に接続された高電圧パルサー(pulser)182の入力に順次接続される。パルスの中心周波数および周波数内容(frequency content)は、パルス形状と、電圧サンプルがパルス発生器182の入力に到達するサンプリング(またはクロック)速度とによって定められる。送信チャンネル毎のビーム形成遅延は、チャンネル自体のタイマによって形成され、例えば、カウントダウン・カウンタまたはバッファを使用して、適した数のクロック・サイクルだけパルス形成の開始を遅らせる。

20

30

【0033】

[0035] 一実施形態では、送信チャンネル133のS H C行におけるサンプル/ホールド・セルの電圧分解能は、受信チャンネル132のS H C行のS H C分解能よりも低くすることができる。他の実施形態では、送信チャンネル・セルの分解能は、2ビット程度に低くすることができ、または受信S H Cの分解能程度に高くすることもできる。送信S H C行133の深度は、2つのセルから、受信行132におけるセル数に等しい数まで変化することができる。

40

【0034】

[0036] S H C行133は、1つのパルス形状ではなく、現在のスキャン・ライン動作の間に異なるパルスを形成する(例えば、種々の中心周波数パルスによる1本のスキャン・ライン生成において複数の焦点を形成するため)ために、または異なるスキャン・ラインの生成(例えば、パルス逆転撮像(pulse inversion imaging)におけるように)のために、送信コントローラによって素早く選択することができる数のパルス形状を順次格納することができる。

50

【 0 0 3 5 】

[0037] 一実施形態では、各 S H C 行 1 3 3 は、全てのビーム形成チャンネルに共通であるパルス形状を格納することができ、あるいはビーム形成チャンネル毎、またはビーム形成チャンネルのグループ毎に別々であるパルス形状を格納することもできる。

【 0 0 3 6 】

[0038] パルス形状は、必要であれば、ビーム形成の受信フェーズの間にリフレッシュするまたは書き換えることができる。送信ビームフォーマ回路のクロックまたはサンプリング周波数は、受信ビームフォーマのクロック速度と同じにすることができ、あるいはこれらの速度は独立しているため、受信ビームフォーマのクロック速度よりも高くまたは低くすることもできる。更に、サンプリング周波数を可変にすることもできる。一実施形態では、送信ビームフォーマのサンプリング速度は、送信中に送信パルスの周波数内容を変えつつその記録された形状を保存するために、プログラムによって変更することができる。

10

【 0 0 3 7 】

[0039] 送信 / 受信チャンネル・アーキテクチャの他の可能な実施形態を図 8 A に示す。この実施形態では、ビーム形成チャンネルの送信および受信部が、スイッチ 1 8 4 によって、同じ S H C アレイ 1 3 2 を共有する。送信および受信動作は、以上で説明したのと同じように進むが、受信サイクルの終了時に、W R I T E ライン 1 6 0 が 1 1 0 の出力から切断され、最後の受信ビーム形成イベントが S H C アレイの遠端 (far end) において行われる間に外部 D A C からのパルス形状データが順次アレイ 1 3 2 の S H C セルに書き込まれることを除く。

20

【 0 0 3 8 】

[0040] 受信ビームフォーマの動作

図 8 B のビーム形成チャンネル 1 0 9 の模式図を参照すると、ピエゾ・エレメント 1 0 7 (変換器アレイ 1 0 6 の一部) が、送信段階の間電気エネルギーを機械的振動に変換し、受信段階の間機械的振動エネルギーを電気信号に変換する。送信 / 受信スイッチ 1 8 0 は、エレメント 1 0 7 を高電圧送信パルス発生器 1 8 2 の出力に、または増幅器 1 1 0 の入力に接続する (内部は、ロー・パス・フィルタ、低ノイズ増幅器 (L N A) 段階、および V C A を、時間 - 利得補償のための第 2 段階として含む (consist of))。V C A 1 1 0 の出力からの信号は、濾波および増幅されており、W R I T E 信号ライン 1 6 0 に接続される。W R I T E 信号ライン 1 6 0 は、S H C 行 1 3 2 を形成する全てのサンプル / ホールド・セル 1 5 0 を接続する。V C A 1 1 0 の出力の代わりに、信号ライン 1 6 0 を、スイッチ 1 8 8 を介して基準電圧源 1 8 6 に接続することもでき、較正電圧レベルを書き込みそして読み出すことによって、バンク 1 3 2 におけるセルの動作 (performance) 試験および較正を可能にする。出力 R E A D 信号ライン 1 6 2 および 1 6 4 は、任意のセル 1 5 0 の任意のストレージ・キャパシタを電流または電圧フォロワーあるいは加算回路 (summing circuit) の入力に接続することを可能にし、あるいはアポダイゼーションが必要でないとき (例えば、サブアパーチャ・ビーム形成) にストレージ・キャパシタ 1 5 0 から選択したものを順次直接接続することを可能にする。

30

【 0 0 3 9 】

[0041] 受信段階の間、V C A 1 1 0 からの電圧レベルは一定の周波数 (サンプリング・レート) によってサンプリングされ、最後のセルが格納するサンプルを受け取るまで、連続セル 1 5 0 に格納される。その時点において、書き込み動作が、再度、最初のセルから開始する (図 6 および図 7 に示すようなセル放電動作が先に行われる)。ある実施形態では、放電動作を含めなくてもよく、古いセルの内容は、書き込み動作の間に、新しい内容と置き換えられる。書き込み動作が開始するのは、ユーザによって設定された最少深度から散乱した信号がアレイに達したときであり、プリセットされた最大深度からの信号が、ビーム形成に参与するアレイの最も遠いエレメントに達するまで継続する。スキャン・ラインの作成 (creation) のために散乱データを受け取る間にアレイの全てのエレメントに対する時間 - 圧力履歴全体を書き込み格納する代わりに、本発明は、スライディング・ウ

40

50

インドウ(sliding window)手法を使用し、ビーム形成された信号の現在のサンプルの生成において使用される現行部分のみを格納する。

【0040】

[0042] データ収集を開始し十分に列を満たした後、読み出し(ビーム形成)動作が開始する。図9は、SHCアレイへの書き込みおよびSHCアレイからの読み出しがどのように行われるかを示す。図9では、各正方形は、N行(ビーム形成チャンネル)およびM列の1つのサンプル/ホールド・セル150を表す。時点 $t_J + 1$ において、対応するVCA110からの電圧レベルのサンプルが、シンボルWIで識別された列210に書き込まれる。同じ時点において、R1で識別されたセル214が、ビーム形成アルゴリズムによって、現在の出力ビーム形成サンプルの生成のために選択される。これらのセルの内容が読み出され、加算回路によって合計される。次のサンプリング・インターバル時点 $t_J + 2$ において、W2で識別されたS/Hセル212に書き込まれ、セル216(R2)が読み出される。読み出し動作がSHCアレイの終端に達したとき、アナログ・サンプル書き込み動作で行うのと同じ方法で、最初の列に戻って繰り返す(fold over)。本システムは読み出しおよび書き込みに別々の信号ラインを有するので、これらの動作を同時に行うことができる。アレイにおける列の数を、必要とされる最小数よりも多少多く保持して、読み出しおよび書き込み動作が重複しないようにすることが望ましい。ある実施形態では、本システムはアレイ131全体を列方向に(column-wise)数個の独立したブロックに分割して、1つの列方向メモリ・ブロックにおいて書き込み動作を可能にし、次の1つにおいて放電を可能にしつつ、残りのブロックを読み出し動作のために確保する。例えば、本システムは、 128×128 エレメントを含む(consist of)アレイ131を列方向に分割し、各々 128×16 SHCセルの8つのブロックにする。次いで、ある時点において、ブロック5を使用して128チャンネルからのデータを書き込み、ブロック6を使用してその内容を放電し、ブロック7、8、および1~4は読み出しおよびビーム形成に使用される。したがって、別々の読み出しおよび書き込みラインの代わりに、セグメント化された1本の信号ラインを、セルにアクセスするために使用することができる。ビーム形成時に関与するセルを選択する自由があるため、格納されたサンプリング・データを再利用して1つのビーム形成アルゴリズムを実行するだけでなく、同じデータ・ブロック上で多数の種々のビーム形成シナリオを同様に得ることが可能となる。これは、デジタル・ビーム形成アーキテクチャにおいて、格納されたチャンネル・データによって実行できるからである。

10

20

30

【0041】

[0043] 概して言うと、書き込み動作は、S/Hセルの連続列上で実行する必要はない。メモリ・コントローラがスコアを保持する限り、セルのアドレスはランダムにすることができる。データを列方向に書き込むのは便利な選択肢であるが、SHCアレイは、ランダム・アクセス・アナログ・メモリARAMとして使用されるように構築することもでき、あるエレメントからの電圧レベル・サンプルは、ランダムな位置に格納される(ハード・チャンネルやタイミング・リンクはない)。この手法の潜在的に可能な利点は、SHC行バンク(チャンネル)の深度、およびアパーチャのサイズ(行または変換器エレメントの数)を選択する自由が得られることである。潜在的に可能な欠点の中には、チャンネルを切り替えるためにアナログ・マルチプレクサが必要であること、および書き込み速度が遅くなる可能性があることであるが、このような設計の選択肢は、一部の用途には検討することもできる。

40

【0042】

[0044] また、サンプル/ホールド・セル・アレイ132、加算器136、およびADC120のサンプリング・レートは、同じにする必要はなく、および/または同期させる必要もない。ある実施形態では、3つのブロック全てを制御するために1つのクロックを有することが望まれる場合もあり、他の実施形態では、読み出し、書き込み、およびデジタル化動作の間で位相差を有することが望ましい場合もある。更に他の実施形態では、サンプル/ホールド・セル・アレイ132、加算器136、およびADC120の動作を

50

制御するために、位相リンクされたまたは完全に独立した異なる周波数を有することが望ましい場合もある。以下で更に詳しく検討するように、3つの機能ブロック全てを独立したサンプリング・レートで、異なる周波数および位相を用いて機能させること、ならびに機能ブロック毎に独立してサンプリング・クロックを動的に調節する能力を有することが、有効に働く(benefits)場合もある。

【0043】

[0045] 受信ビーム形成合計動作

ビーム形成合計(beamforming summation)は、SHC150に格納されているアナログ・サンプルの電圧値または電流値を用いて行うことができる。図9および図10を参照すると、ビーム形成過程において、各ビーム形成チャンネル132においてセル150(R1で識別された)がビーム形成アルゴリズムによって選択された後の時点 $t_J + 1$ において、ストレージ・キャパシタ152が、信号ラインREAD A(162)およびREAD B(164)によって、電圧または電流フォロワー200の入力に接続される。一実施形態では、電圧フォロワー200が電圧制御増幅器202に接続される。電圧制御増幅器202は、アパーチャ・アポダイゼーションの形成のため、およびキャパシタ較正補償のために使用される。現在のアクティブ・アパーチャのスパンは、現在のビーム形成過程に参与していないチャンネルに対して、アポダイゼーション値を0に設定することによって制御される。他の実施形態では、電圧フォロワー200およびVCA202を1つの回路に組み込むことができる。更に他の実施形態では、200は電流フォロワーである。他の実施形態では、ストレージ・キャパシタ152の一方のプレートが、信号接地に永続的に繋がれ(attach)、信号ラインREAD B164は使用されない(absent)。

【0044】

[0046] 一実施形態では、各受信ビーム形成チャンネルは、それ自体の200および202増幅器を有する。他の実施形態では、減少した数の200および202増幅器を有し、アナログ・マルチプレクサによって、選択されたビーム形成チャンネルを、複数の200および202増幅器によって形成されたアパーチャと接続してもよい。更に他の実施形態は、VCA202を除去してもよく、またはアクティブ・アパーチャ選択のためのアナログ・スイッチと交換してもよい。

【0045】

[0047] 便宜上、本システムは、アナログ・チャンネルAC203を、アレイ・エレメント107の出力から出力VCA202上における電圧サンプリングまでにおける、アナログ信号収集、格納、および処理に参与するエレメントおよび機能ブロックの全てを含むものと定める。VCA202(またはAC203)の出力は、適正に遅延され、アポダイズされ、補償されたアナログ・チャンネル・サンプルを表す。

【0046】

[0048] 電圧合計方式では、加算回路136が全てのビーム形成チャンネルからの電圧サンプルのインスタンスを受け取り、これらを合計して、その結果を出力する。電流合計手法が使用される場合、回路136は電流加算回路となる。他の実施形態では、合計(summing)は、実際のストレージ・キャパシタ152の内容で行われるのではなく、合計のために使用される一時的ストレージ・キャパシタに最初にコピーされたそれらの内容で行われる。更に他の実施形態では、合計は、ビーム形成イベントに参与する全てのストレージ・キャパシタ152、または一時的ストレージ・キャパシタを直列に接続することによって行われ、最後のキャパシタが接続されるまで、第1キャパシタのライン164は第2行キャパシタのライン162に接続される等となる。次いで、第1キャパシタのライン162および最後のキャパシタのライン164から合計値が読み出される。

【0047】

[0049] 加算回路136の出力は、副サンプル/ホールド・セル204、VCA206、およびアナログ/デジタル変換器120に接続されている。アナログ・デジタル変換器120の出力は、デジタル化されたビーム形成RF信号となる。更に、エレメント204および206は模式図から削除してもよく、逆の順序で取り付けられてもよく、ま

たは A C D 1 2 0 の内部エレメントにしてもよい。V C A 2 0 6 はロー・パス・フィルタを含んでもよい。

【 0 0 4 8 】

[0050] 一実施形態では、A D C 1 2 0 の出力から受け取った無線周波数 (R F) 信号を直接サンプリングすることによって、同相 / 直交 (I / Q) データが生成される。他の実施形態では、V C A 2 0 6 の出力も従来の I / Q 復調サンプリング回路に接続されてもよい。

【 0 0 4 9 】

[0051] 副 S H C

副サンプル / ホールド・セル 2 0 4 は、S / Hセル 1 5 0 と同じ設計を有する。一実施形態では、エレメント 1 3 6 における合計の現在の結果を格納するために、1つの S H C 2 0 4 が使用される。他の実施形態では、図 1 1 に示すように、スイッチ 2 0 8 および副 V C A 2 0 6 (V C A はなくてもよく、または電圧フォロワーと交換されてもよい) によるそれらのアナログ / デジタル変換の前に、多数の (a number of) S / Hセルを使用し、同じチャンネルのデータ・ブロックに対する異なるビーム形成アルゴリズムの動作を総計した結果を一時的に格納することができる。更に他の実施形態では、副 S H C アレイが主 S H C アレイ 1 3 1 と同様のサイズを有し、同様に使用されてもよい。この場合、主アレイ 1 3 1 は、密接に配置された変換器エレメントのグループに作用するサブアパーチャ・ビーム形成のために使用され、副 S H C アレイは、以下で説明するように、予備ビーム形成 (pre-beamforming) の結果をビーム形成するために使用される。更に他の実施形態では、副 S H C アレイのサブアパーチャ・ビーム形成の結果に作用する三次 (tertiary) S H C アレイ等があっても良い。

10

20

【 0 0 5 0 】

[0052] 可変サンプリング・クロック動作

当技術分野では、合焦遅延誤差 (または遅延量子化誤差) を最小限に抑えるために、ビーム形成プロセスは、ビーム形成イベントに関与する全てのチャンネルの位相の適正な整列を必要とすることは周知であり、合焦遅延誤差は、出力されるビーム形成信号の信号対ノイズ比、および結果的に得られる画像のダイナミック・レンジを劣化させる。この要件のために、サンプリング・クロック・レートをナイキスト周波数よりもかなり高く設定することになる。以前の研究 (works) では (G.F.Manes, et.al., "Design of a Simplified Delay System for Ultrasound Phased Array Imaging" (超音波フェーズド・アレイ撮像用簡略化遅延システムの設計)、IEEE Trans. Son. Ultrason., vol. SU-30, 1984)、最低判断基準を変換器の中心周波数の 8 倍として設定した。広帯域変換器を用いた最近の更に進んだシステムは、信号周期の 1 / 1 6 程度の遅延分解能を必要とする (C. Fritsch, et .al., "Beamforming with a reduced sampling rate" (低サンプリング・レートによるビーム形成) Ultrasonics. v40(1-8), 2002)。設定されたサンプリング・レートにおいて、遅延量子化誤差は、信号帯域幅の低端からその高端まで増加し、既に周波数依存減衰が生じている信号における高い周波数が最も影響を受ける。したがって、クロック・レートを、変換器帯域幅における最高周波数の関数として設定することは理にかなっている。サンプリングするための最高周波数として 1 5 M H z に設定すると、必要とされるサンプリング周波数は 2 4 0 M H z となる。これは、高いサンプリング・レートであり、最近の標準によってでさえも、リアル・タイム・ビーム形成およびビーム形成後処理のために、膨大な量のデータを生成し、電力消費も増大する。したがって、この高データ・スループットを低下させる方法が望まれる。

30

40

【 0 0 5 1 】

[0053] チャンネル・サンプリングからデジタル化までの A S D R ビームフォーマの信号経路全体にわたって同じサンプリング・クロックを維持すると、電力消費およびデータを最適化する多数の方法が得られる。携帯用、バッテリー動作型の応用システム (application) では、デバイス・メニューからユーザによって設定される主クロック・レートの任意の端数で動作するサンプリング・クロックによる低電力モードを利用することができる。

50

他の選択肢は、粗略な予備的なスキヤニングには低クロック・モードを有し、一旦スキヤニングの目標が発見されたなら、診断品質の画像収集のために高クロックに切り替えることである。他の選択肢をあげるとすれば、画像の縁におけるラインは低いクロックによって収集し、中心に近いライン程高いクロックによってスキヤンすることである。

【0052】

[0054] 先に述べたように、ASDRビームフォーマは、このビームフォーマの異なる機能ブロック毎に別個の独立したサンプリング・レートを有することを可能にする。ASDRビームフォーマにおけるサンプル量子化段階においてのみ、合焦遅延誤差最小化の要件が必要となる。しかしながら、結果的に得られA/D変換器の入力に到達するビーム形成アナログ信号は、シャノンのサンプリング理論の範疇に入り、はるかに低いサンプリング・レートでデジタル化することができる。ビームフォーマにおける合計でさえも、アナログ・メモリからの適正な細かく遅延されたサンプルによって、ナイキスト・レート程度の低さで行うことができる。このように、240MS/s(メガ・サンプル毎秒)のWRITEクロック・レートでサンプルをビームフォーマのメモリに書き込むことができ、合計動作(READクロック)およびその後のアナログ/デジタル変換(DIGITIZEクロック)は、例えば、60MS/sで、信号内容の損失を全く起こさずに行うことができる。

10

【0053】

[0055] 独立したクロック・レートを有することの他の利点は、加算器のクロック(またはREADクロック)レートを低くすることによって解放される時間を、追加のビーム形成動作を実行するために使用できることである。例えば、図11において説明し図示するように、チャンネル・サンプルを240MS/sで書き込み、選択されたサンプルを60MS/sで合計することにより、第2段階サンプル/ホールド・セル・アレイを使用するものの代わりに、同じチャンネル・データ・ボリュームに対して4回までの独立したビーム形成動作(即ち、4回の後続のスキヤン・ライン調合(compounding))の実行が可能になる。

20

【0054】

[0056] このように、好ましい実施形態は、ビームフォーマのアナログ・メモリ書き込みおよび読み出し動作、加算器回路、およびアナログ/デジタル変換ブロックのためにWRITE、READ、およびDIGITIZEという別個で独立したサンプリング・クロックを有する。このようなクロックは、プログラミングによって周波数および位相が同一になるように設定することができ、あるいは任意の位相および周波数差を有することができ、あるいはその周波数および位相を主サンプル書き込みクロックの端数として設定させることができる。主クロック・レートは、電力節約、発熱減少、または当業者には自明な他の理由のために低下させることができる。

30

【0055】

[0057] 他の実施形態では、信号が深さ方向に伝搬しその高周波数内容を失うに連れて、電力節約の理由のため、または同時に行われる独立したビーム形成合計の回数を増やすため、あるいは当業者には自明な他の理由のために、サンプリング・レートを対応して低下させることもできる。

40

【0056】

[0058] 任意書き込み/順次読み出しビームフォーマ・アーキテクチャ

図15を参照すると、この特定実施形態は、1行だけのサンプル/ホールド・セル306と、N×Mクロスポイント・スイッチ・アレイ304とを採用する。N×Mクロスポイント・スイッチ・アレイ304は、アレイ107のN個のチャンネルを、ARAM行306におけるM個のセルから選択された任意のN個のサンプル/ホールド・セルに接続する。他のクロスポイントM×1スイッチ308が、選択されたサンプル/ホールド・セル316をアナログ/デジタル変換器120の入力に、直接あるいは必要であれば電気増幅器またはフィルタまたはインテロゲータを介して接続することができる。この実施形態では、サンプル/ホールド・セル306は、複数のチャンネルからの時間制御寄与(time-gated

50

contribution)を合計し、その結果を格納する。メモリ・バンクにおけるSHCの数は、ビームフォーマによって補正されるべき最大所望遅延を収容する(fill)ために必要とされるサンプル・クロック周期の数よりも大きくなければならない。例えば、補正すべき信号到達時間における最大遅延が1ミリ秒であり、サンプリング時間が毎秒40メガサンプルである場合、ビーム形成を実行するために必要なセルは $M > 40$ となる。

【0057】

[0059] 送信/受信アレイ107は、生成、超音波パルスの受信、および圧力パルス、電気のような他の形態のエネルギーに、そしてその逆に変換するために使用される。アレイ107は、圧電技術、MEMに基づく技術、磁気抵抗技術として設計することができ、または圧力波情報の他の形態のエネルギーへの変換(transformation)を可能にする任意の他の技術によって設計することもできる。

10

【0058】

[0060] サンプル/ホールド・セル316の設計は、SHC150の設計とは異なることができ、セル316は時間制御サンプル(time-gated sample)を合計し、つまり積分回路として作用する。このような回路の設計は一般的な知識であり、受動RC回路として、または能動的なオペ・アンプに基づく積分回路として構築することができ、追加のコンポーネントがセル316自体の一部となるか、またはセル外部の回路の一部となる。

【0059】

[0061] 先に説明した実施形態と同様、サンプル/ホールド・セルは、円形または環状バッファに編成され、現サンプルが最後のアドレスに書き込まれると、書き込み動作が繰り返り、アレイの最初のアドレスにおいて次のサンプルを書き込み始めるようになっている。しかしながら、他の実施形態では、ARAMメモリ・バンクの長さは、(サンプル・レート) × (最大深度) / (音速)としてスキャン・ラインを構成する全てのサンプルを書き込むのに十分であることもあり得る。

20

【0060】

[0062] 増幅器ブロック300および312は双方共、フィルタ、バッファ、電圧制御増幅器、電圧フォロワー、または信号コンディショニング・タスクに必要とされる、以上で述べた回路の任意の組み合わせを内蔵することができる。

【0061】

[0063] 受信ビームフォーマのこの実施形態の作用(workings)は、超音波フレーム生成の間における1つのビーム形成RFラインの生成を説明することによって例示することができる。過剰に簡略化した例において、エレメントEL5が、最少遅延を有するアパーチャの中心にあり、8つのサンプル/ホールド・セル316がARAMバンク306内にあり、遅延が線形である9チャンネル・アパーチャ106を想定する。次いで、図17Aを参照すると、中心のエレメントEL5が、各クロック t_1 、 t_2 、...、 t_j によって、SHセルC1、C2、...、C8における受信圧力(received pressure)に比例するアナログ・サンプルを格納する。これは、図17Aに示す通りである。アパーチャEL4およびEL6のエレメントは、到達時間における遅延を補正するために、簡略化ビーム形成アルゴリズムによって、1クロック周期だけ遅延され、時点 t_2 に到達した信号をSHセルC1に格納し、つまり、直前のクロック・サイクルにおいてそこに既に格納されているエレメントEL5からのアナログ・サンプルにそれを追加し、次いでサンプルをセルC2、C3等...に加算する動作を進める(図17B参照)。ARAMバンク306における1つの特定のセルを取り上げる(reference)。図17Cを参照すると、EL5からのアナログ・サンプルが任意の開始時点 t_1 においてセルに格納された場合、次のクロック t_2 において、EL4およびEL6からのサンプルの加算があり、次いで t_3 においてアレイ・エレメントEL3およびEL7からのアナログ・サンプルのセルの内容への加算があり、次いで t_4 において既存のセルの内容およびEL2およびEL8からのアナログ・サンプルの合計があり、次いで t_5 においてエレメントEL1およびEL9からのアパーチャ・サンプルからの最後の寄与の加算がある。一旦このビーム形成過程に参与するアパーチャの全てのエレメントからのアナログ・サンプルを加算し終えたなら、本システムは、

30

40

50

次のクロック周期 t_6 においてセルの内容を読み出し、それをアナログ/デジタル変換器に（直接または積分器を介して）、またはビームフォーマの次の段階に送ることができる。

【0062】

[0064] このビームフォーマは、アレイ全体を有する単独ビームフォーマとして使用することができ、またはサブアパーチャ・ビームフォーマとして実装することができ、各サブビームフォーマは別のADCにおいて動作するか、またはもっと大きなマルチレベル・ビームフォーマの一部または段階であり、第1段階サブアパーチャ・ビームフォーマとして動作するか、または中間段階ビームフォーマとして動作して、以前の段階の寄与を合計し、その結果を上位段階に受け渡すか、あるいは最終段階のビームフォーマとして動作して、最終RF信号をアナログ/デジタル変換器に出力する。また、このビームフォーマは、任意の他の既存のビームフォーマ・アーキテクチャおよび今後のビームフォーマ・アーキテクチャと組み合わせたビーム形成段階として動作することもできる。

10

【0063】

[0065] 1行のビームフォーマは、多数のビーム形成アーキテクチャを実現することができる。いくつかの概略的な例を図16に紹介する。図16Aはこの章で先に説明した1行ビームフォーマであり、アレイ106からの信号は、信号コンディショニング回路300および $N \times M$ クロスポイント・スイッチ304を通して、1行ARAM306に書き込まれ、 $M \times 1$ スwitch308を通ったビーム形成信号は、アナログ/デジタル変換器120に達する。クロスポイント・スイッチ304は、便宜上、少なくとも2つの独立または並列アドレッシング制御によるセクション314（図16B）に分割することができる。図16Cに示す他の実施形態では、1行のサンプル/ホールド・セル306の代わりに、多数のARAMセル・バンクがあり、各々が独立したビーム形成アルゴリズムを実行することができる。また、ここでは、各ARAMセルは、1つのADCを全てのARAMバンク306に共通にする代わりに、それ自体のアナログ/デジタル変換器に接続することもできる。

20

【0064】

[0066] 図16Dは他の実施形態を示し、この場合、デジタル化の代わりに、ARAMセル・バンク306におけるスキャン・ライン・ビーム形成の結果が、もっと大きなARAMアレイ320に送られる。ARAMアレイ320は、今後の抽出および処理のために、画像フレームを構成する全てのスキャン・ラインのアナログ・サンプルを格納する。ここで、このようなサンプル・ラインの数は、チャンネルの数よりも小さいこと、等しいこと、または大きいことも可能である。更に他の実施形態では、アレイ320における各SHセルは、画面上に表示される超音波診断画像における1つの画素に対応する。この場合、コンディショニング回路312およびクロスポイント・マトリクス・スイッチ318を介して306に格納されたスキャン・ラインの内容は、スキャン変換アルゴリズムにしたがって、320のセルに書き込まれる。

30

【0065】

[0067] 任意書き込み/任意読み出しビームフォーマ・アーキテクチャ

任意書き込み/任意読み出しの原理に基づく他のビームフォーマ・アーキテクチャを模式的に図18に示す。この図では、ARAM320の各セルは、図16Dにおいて先に説明した実施形態と同様に、超音波フレームの1つのサンプル点または1つの画素を表す。各サンプル・クロック周期において、ビーム形成アルゴリズムは、このビーム形成過程に参与するチャンネルからの寄与を、超音波画像におけるサンプル点に関連付けられたARAMセルに格納する。ARAM320におけるこのようなサンプル・ライン K または行の数は、106におけるチャンネルの数よりも小さいことも、等しいことも、大きいことも可能であり、アレイ320の長さ M は、超音波フレームの最大深度を収容するように、または補償される必要がある最大遅延を収容するように、あるいはこれら2つの数の間の任意の数のセルとなるように選択することができる。この設計では、1つのAD変換器120があることも、または並列に動作してARAM320からのデータを、クロスポイント・ス

40

50

イチ 3 2 4 を介して受け取る複数のこのような A D 変換器があることも可能である。A R A M 3 2 0 の各セルが画面変換前のフレーム (pre-screen converted) または生の R F 超音波フレームの 1 つのサンプル点に関連付けられる実施形態では、本システムは、任意書き込み / 順次読み出しビームフォーマットについて先に説明したのと同じ方法で、各チャンネルからの寄与を格納し合計するが、各サンプル・クロックにおけるチャンネルからの寄与は、現サンプリング・ラインの形成に行くだけでなく、フレームにおいて隣接するサンプル・ラインのビーム形成にも関与することができる。A R A M 3 2 0 の各セルが、画面上に表示される超音波診断画像における 1 つの画素に関連付けられる実施形態では (いわゆる画面変換画像)、ビーム形成は先に説明したように行われる。ここで唯一の違いは、ビーム形成アルゴリズムによって定められる現ビーム形成過程に対するサンプル選択判断基準にあり、更に A R A M 3 2 0 の深度 (列の数) を、フレームのスキャン・ラインにおける画素数に少なくとも等しくさせなければならないことである。

10

【 0 0 6 6 】

[0068] 本願全体を通じて、簡略化された図が採用されており、表現の明確化のために有意な実際の設計ブロックおよびコンポーネントの多くが省略されているが、これらの省略は当業者には明白であり設計の欠陥と考えることはできないことは、注記するに値する。

【 0 0 6 7 】

[0069] 1 . 5 D、1 . 7 5 D、2 D アレイ動作

以上で説明したビーム形成アーキテクチャは、アレイにおけるエレメント (送信 / 受信チャンネル) の数が数千に上る、任意の一般的な I D 超音波アレイ (一般的な I D アレイのレイアウトを模式的に図示する図 1 2 A を参照のこと) を収容する (accommodate) ことができる。1 . 5 D、1 . 7 5 D、または 2 D といった、変換器アレイのエレメント数ももっと多い場合や、構造が更に複雑な場合、先に部分的に説明した方法 (副サンプル / ホールド・セル・アレイ) で、この基本的なアーキテクチャを改造することができる。図 1 2 の一番上の模式図を参照すると、典型的な 1 . 5 D または 1 . 7 5 D アレイは、本質的に、I D 変換器であり、そのエレメントが仰角方向 (elevation direction) に分割され、各エレメントが好ましくは別個のビーム形成チャンネルを有する。分割数はいずれでも可能であるが、仰角方向 (図では Y 軸) のサブエレメントのサイズが、軸方向 (X 軸) のサイズに近く、双方のサイズがアレイの中心周波数の波長の半分以下である場合、このようなアレイを 2 D アレイとして記述することが一層正しくなる (対応して、図 1 2 の下の模式図を参照のこと)。このようなアレイを使用する主な理由は、軸方向の合焦を制御するのと同じ方法で仰角方向の合焦を制御することができるからであり、つまり、仰角方向に画像スライスに一定の厚さが得られ、対応してコントラストや詳細分解能が改善するからである。

20

30

【 0 0 6 8 】

[0070] 1 . 5 D および 1 . 7 5 D アレイ間における主な違いは、1 . 5 D アレイでは、エレメントが対称的に列方向に接続される (図 1 2 参照) ので、仰角方向の合焦は、画像スライスの平面、即ち、Y - Z 平面 (Z 軸は深度であり、図 1 2 の平面に対して垂直に向かう) においてのみ行われるのに対して、1 . 7 5 D アレイのサブエレメントは独立して制御され、したがって、限定された平面外合焦 (out-of-plane focusing) を行うことができ、グレーティング・ローブ位置によって制限されることである。2 D アレイは、そのエレメントが 1 / 2 波長に近く、3 つの方向、仰角、軸方向、および深度全てにおける合焦に同じ自由度を有する。

40

【 0 0 6 9 】

[0071] 1 . 5 D、1 . 7 5 D、および 2 D アレイに対する好ましい実施形態では、アレイの全てのエレメントがグループまたはサブアパーチャ 2 1 8 に分割される。このようなサブアパーチャのいくつかの例を、図 1 2 の下の方の模式図に示す。サブアパーチャを選択する好ましい方法は、サブアパーチャの中心エレメント (図 1 2 の一番下の模式図における例) に関して最少の群遅延に基づいてアレイのエレメントを組み立てることであり、

50

主アナログ・チャンネル 203 (図 13) の受信ビームフォーマ・チャンネル 132 におけるサンプル/ホールド・セルの数を少なくすることができる。この場合、主(または第 1)アナログ・チャンネルの下において、チャンネルはアレイ・エレメントに接続されることが分かる。サブアパーチャ 218 のエレメントは、アナログ・チャンネル 203 (SHC 150 の数が少ない) に接続し、次いでサブアパーチャ内の異なるチャンネルからのセル 150 の内容が、先に説明した方法でビーム形成され、加算回路 136 の出力が第 2 段階ビームフォーマ・チャンネル 135 に接続される。第 2 段階ビームフォーマ・チャンネル 135 は、ビームフォーマ・チャンネル 132 と同じ設計を有するが、第 1 および第 2 段階ビームフォーマ・チャンネル 132 および 135 は物理的に異なるデバイスであり、異なる内部構造(例えば、セル 150 の数)を有する場合もあることを示すために、異なる番号が付けられている。135 の寄与は、第 2 段階加算回路 137 によって合計される。137 の出力は、デジタル化ビーム形成 RF 信号を生成するために、アナログ/デジタル変換器 120 の入力に入力されるビーム形成アナログ信号である。尚、本発明は任意の数のサブアパーチャを形成できることは理解されよう。また、本発明は、任意の数のビーム形成段階を実装できることも理解されよう。この場合、低い方のレベルのサブアパーチャから収集される各寄与は、1 つのビーム形成信号が出力されるまで、次のレベルのサブアパーチャにおける 1 つのチャンネルとなる。

【0070】

[0072] 1.5D、1.75D、および 2D アレイに対する一実施形態では、全てのビーム形成は、アレイの隣に置かれた ASDR ビームフォーマ・ハードウェアにおいて行われる。他の実施形態では、一部のサブアパーチャ・ビーム形成は、アレイの隣にある ASDR ビームフォーマにおいて行うことができ、次いで部分的にビーム形成された信号は有線リンクまたはワイヤレス・リンクを通じて超音波機械ハードウェアに送られ、最終的なビーム形成は ASDR ビームフォーマまたは先行技術のデジタル・ビームフォーマにおいて行われる。このような手法の主な利点は、プローブから超音波ハードウェアまでにわたるケーブルの本数の減少である。

【0071】

[0073] 携帯用超音波デバイスおよび ASIC 構造

本発明において説明した ASDR ビームフォーマは、小型サイズおよび低電力消費を、チャンネル数が多いフル・アパーチャおよび短い信号経路 109 から得られる高画質と組み合わせ、小型の超音波診断デバイスを構築するために使用することができる。このようなシステムは、プローブ上システムとして実現することができ、信号収集および処理に必要な全てのハードウェアは、バッテリーと共に変換器アレイのハンドル内に収まり、ビーム形成され処理された信号をワイヤレスで受信機に送信する。受信機は、ラップトップ、スマートフォン、タブレット、または TV 受像機のようなディスプレイ・ユニットに接続され、画像が表示される。このような診断用超音波システムの一実施形態では、図 14 の模式図の例に示されるように、ASDR ビームフォーマは、変換器アレイ 106 に直接隣接して配置された 1 つまたは数個の集積チップ(IC)として実装される。

【0072】

[0074] N チャンネル(エレメント数に等しい)受信ビームフォーマ 252 の機能については、先に説明した。この場合、アレイ 106 の各エレメントから T/R スイッチ 180 を通った信号は VCA 110、S/H セル・バンク 132 に進み、次いで選択された SHC エレメントの電圧レベルは、フォロワー 200 を通って、加算回路 136 の入力に至り、更に VCA 206 を通って ADC 120 の入力に至る。出力 ADC からのデジタル化データはバッファ・メモリ 254 に書き込まれる。

【0073】

[0075] 送信/受信制御回路ブロック 256 は、受信ビームフォーマ 250、252、バッファ・メモリ 254、およびバックエンド・プロセッサ 258 に入る、およびこれらから出るデータならびにコマンドの流れを制御する。送信ビームフォーマ 250 は、デジタル/アナログ変換器 242 からの電圧レベルを、バッファ増幅器 240 を介して、送

10

20

30

40

50

信 S H C アレイ 1 3 3 に書き込む。1 3 3 からの電圧レベル・サンプルは、高電圧パルスを形成するために順次パルサー 1 8 2 に送られて、高電圧パルスは変換器アレイに送られる。送信ビーム形成遅延は、T / R 制御回路ブロック 2 5 6 によって制御される。送信ビームフォーマ D A C 2 4 2 は、R x ビームフォーマが受信モードにある間、アレイ S H C 1 3 3 の内容をリフレッシュする。バックエンド・プロセッサ 2 5 8 は、バッファ・メモリから受け取った生の R F データに対して初期信号および画像処理を実行する。この処理は、データ流編成（ラインおよびフレーム・ヘッダの作成というような）、フィルタリング、I / Q、B - モード変換、ドブラ・データ抽出、データ圧縮、スキャン画像形成、およびバックエンド D S P の他の典型的なタスクを含むが、これらに限定されるのではない。また、これは、超音波ハードウェア制御ブロック 2 6 0 の任意のボタンおよび回転ダイアル制御手段からのコマンドを受け取って解釈する。プロセッサ 2 5 8 の他のタスクは、外部ストレージおよび処理インターフェース・ブロック 2 6 2 への情報の流れを編成することであり、超音波データの揮発性メモリ・ストレージ（フラッシュ・カード、S D、またはマイクロ S D のような）、ワイヤ・ベースのデータ転送（U S B のような）ポート、およびワイヤレス・データ・インターフェースへの書き込みを制御する。

10

20

30

40

50

【 0 0 7 4 】

[0076] スキャン・データ（生 R F、ドブラ、B - モード、画像、ボリューム・データのような）は、プローブ側ハードウェア・ブロック 2 6 4 から外部に、ワイヤ・リンクまたはワイヤレス・リンク 2 6 6 を介して、ディスプレイ側のハードウェア・ブロック 2 7 0 に転送される。そこで、データはインターフェース 2 7 2 によってデコードされ、画像は、ブロック 2 7 4 において、現在のディスプレイ・デバイスのフォーマットに収まるように処理され、ディスプレイ・インターフェース 2 7 6 に出力される。ディスプレイ・インターフェース 2 7 6 は、ディスプレイ・デバイスによって受け入れられるフォーマットのデータを、U S B、H D M I（登録商標）、D V I、または他の入力信号ポートを介して送信する。

【 0 0 7 5 】

[0077] このようなシステムの一実施形態では、A S D R ビームフォーマは、1 つの A S I C 上に構築され、アナログ・フロントエンド、S H C アレイ、デジタル・バック・エンド、および制御回路と共に、変換器アレイを除いて、ブロック 2 6 4 において説明した全ての機能ブロックを含むことができる。他の実施形態では、機能ブロックの一部、またはブロック 2 6 4 において説明したこのようなブロックの一部が、A S D R A S I C とは別個に実装されてもよい。他の実施形態では、本システムは、1 つの A S D R A S I C で構成されるのではなく、1 つの A D C に作用する数個の独立した A S D R ビームフォーマ（または各々がそれら自体の A D C に作用する）で構成されてもよく、各 A S D R ビームフォーマは、アレイ 1 0 6 の一部をそのサブアパーチャとして有し、最終的なビーム形成は、複数の A S D R ビームフォーマから来るデータ・ストリームに対してデジタル的に行われる。更に他の実施形態では、更に高いサンプリング・レートを達成するために、時間インターリーブによって、数個の独立した A S D R ビームフォーマが同じアレイ 1 0 6 に作用することができる。このようなシステムの一実施形態では、ディスプレイ側コントローラ 2 7 0 は dongle として実装される。dongle は、U S B または H D M I のような標準的なデータ接続によってディスプレイ・デバイスに接続し、プローブ側ハードウェア 2 6 4 とワイヤレスで相互作用する。他の実施形態では、制御および画像処理ソフトウェアがディスプレイ・ユニットにロードされ、dongle 2 7 0 によるプローブ側ハードウェア 2 6 4 の制御を可能にする。

【 0 0 7 6 】

[0078] このようなシステムの一実施形態では、コントローラ 2 7 0 を任意の診断用超音波デバイスのプローブ・コネクタに、後付け部品として取り付けることができる。これは、超音波データをプローブ側ハードウェアからワイヤレスで受信し、既存のコード接続型 (corded) I D プローブと置き換わる超音波デバイスにそれを送信する。簡単な措置を講ずることによって、高いダイナミック・レンジおよび A S D R システムの分解能の保存を

確保することができる。例えば、着信するビーム形成RF信号をデジタル・ビームフォーマの1つのチャンネルを通じて導くことができ、アナログ・フロントエンド電子回路を最少ノイズ設定に合わせて調整し、次いで復元およびデジタル化するか、または着信ビーム形成RF信号を全てのビームフォーマ・チャンネルを通じて並列に導き、次いで遅延なしで合計するか、または、例えば、16個のビームフォーマ・チャンネルを割り当て、各々が着信RF信号の16ビット・データの内1つの論理レベルを搬送することによって、または当業者には自明な他の手段によって、着信RF信号をホスト・システムのアナログ・フロントエンドおよびデジタル・ビームフォーマを介してそのデジタル形態で導くこともできる。また、このような実施形態におけるスキニング・プロセス、コマンド、およびスキャン・パラメータの制御は、ホスト・デバイスからASDRデバイスへのドングル270を介したデータ転送によって、行うこともできる。このような実施形態は、ホスト機械の一部であるASDRプローブ用の充電器(charging station)、ならびにバッテリー健全性およびアレイ健全性インディケータも含む。

10

20

30

40

50

【0077】

[0079] このような診断用超音波システムの一実施形態では、超音波試験の間に取り込まれた全てのスキャン・ラインおよびフレームの正確な3D空間位置の記録を可能にするために、加速度計、ジャイロスコプ、およびソフトウェア・アルゴリズムをシステムに追加する。この実施形態では、試験の間に破棄されるスキャン・ラインやフレームはなく、メモリに格納される。更に、各スキャン・ラインおよびフレームは、これらがその位置において以前に記録されたデータを含む場合、画面上における現フレームの作成に關与することもできる。このように、試験の間に、オペレータがプローブを動かすと、超音波プローブが多く時間を費やす位置および方向ほど、高い密度のデータで、3Dボリュームが再現される(reconstruct)。この方式の利点の1つは、オペレータがより広いエリアにわたって大まかな掃引を行い(身体エリアの「ペインティング」(painting)のように)、対象領域にそのスキニング時間の殆どを集中させることができることである。大きな掃引は、周辺分析の総合的評価を与え、一方集中スキャン(focused scan)はより良い画像を生成する。

【0078】

[0080] 尚、このビームフォーマ・システムは、部分的にハードウェアで、部分的にファームウェアで、そして部分的にソフトウェアで実装し、これらの部分の間の正確な境界を実施の必要性によって決めることができるようにしていることは注記してしかなるべきである。更に、全ての説明および模式図において、本発明の理解にとって補助的なVCA、LNA、電圧フォロワー・スイッチ等のようなエレメントまたはブロックの配置は、電子設計の通常知識を有する者であれば誰でも、それらの機能が、実際の作業回路図、それらの構造において、これらが配置されるべき場所およびパラメータを決定することを理解すると想定して、厳密に守られていない。

【0079】

[0081] 以上の説明は、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビーム形成方法について説明した。この方法は、i)送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを用意するステップと、ii)個々のアレイ・エレメントを個々のチャンネルに分割するステップであって、各チャンネルが少なくとも1つのアレイ・エレメントを含む、ステップと、iii)チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成するステップと、iv)チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、当該チャンネルに關連付けられたサンプル/ホールド・セルのバンクに、サンプリングされたデータを格納するステップであって、サンプル/ホールド・セルのバンクが、サンプリングされた受信入力信号のために、アナログ・ランダム・アクセス・メモリを形成する、ステップと、v)ビーム形成アルゴリズムにしたがって、各ビーム形成過程における特定の出力時間毎に少なくとも1つのチャンネルから少なくとも1つのサンプル/ホールド・セル・データを選択するステップと、vi)ビーム形成過程の間における關連チャンネルから選

扱われたサンプル/ホールド・セル・データの全てを合計し、ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成するステップと、v i i) アナログ・ビーム形成受信信号サンプルをデジタル化するステップとを含む。

【0080】

[0082] 結論

以上で論じたように、個々のチャンネルは、総合的に、アレイ・エレメントだけでなく、制御電子回路も含む。更に、サンプリング・レートは固定であっても可変であってもよく、更に、データがセルから読み出されるレート、またはこのようなものがデジタル化されるレートとは独立であってもよいことを注記するのは重要である。デジタル化されたサンプルは、通例、当技術では周知のように、更なる処理のために格納される。超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビーム形成方法では、各チャンネルは1つだけのアレイ・エレメントを含むのでもよい。更に、チャンネル毎に受信入力信号を生成するステップは、少なくとも1つの電圧制御増幅器と少なくとも1つのフィルタによって、アレイ・エレメントからの入力を処理するステップを含んでもよい。加えて、各チャンネルは、動作において40ミリワット未満を使用すればよく、一般にはチャンネル毎に25ミリワット未満であり、典型的にはチャンネル毎に約10ミリワットまたはそれ未満である。各サンプル/ホールド・セルは、キャパシタ・ベース・エレメントとして形成されてもよい。尚、適正な時間利得補償(TGC)値、アパーチャ選択、およびアボダイゼーション重み付けを割り当てる目的で、適正な信号対ノイズ減衰のための合計の前に、選択されたアナログ・ホールド・データが、アナログ・フィルタおよび/または可変利得の増幅器を通過することは特記するに値する。

10

20

【0081】

[0083] アナログ格納/デジタル読み出し式超音波ビーム形成方法において、各バンクにおけるサンプル/ホールド・セルの数が、秒毎のサンプル・レートに、信号経路に対する最大所望遅延を乗算した値以上であればよい。更に、サンプル/ホールド・セルのバンクにおけるサンプリングされたデータの格納のためのサンプリング速度が、サンプル/ホールド・セルのバンクにおけるサンプリングされたデータの読み出しのためのサンプリング速度には独立であってもよい。

【0082】

[0084] 更に、アナログ格納/デジタル読み出し式超音波ビーム形成方法は、送信チャンネル毎に、送信出力パルス信号の少なくとも1つの形状を、この送信チャンネルに関連付けられた送信サンプル/ホールド・セルのバンクに格納するステップを含んでもよい。一実施形態では、送信サンプル/ホールド・セルの1つのバンクが、複数の送信チャンネルに関連付けられる。更に、この方法は、サンプル/ホールド・セルの同じバンクが、チャンネル毎に、サンプル/ホールド・セルの受信バンクおよび送信サンプル/ホールド・セルのバンクを形成することを規定してもよい。あるいは、各チャンネルが、サンプル/ホールド・セルの1つの受信バンクと、送信サンプル/ホールド・セルの1つの異なるバンクとに関連付けられてもよい。

30

【0083】

[0085] 以上で説明した超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビーム形成方法は、複数のアルゴリズムに関連付けられた複数のビーム形成過程を利用してよいことを規定し、更に、アナログ・ビーム形成受信信号をデジタル化する前に、ビーム形成サンプル/ホールド・セルのバンクに、各ビーム形成過程におけるアナログ・ビーム形成受信信号の各々を格納するステップを含んでもよい。

40

【0084】

[0086] 以上で概説したように、サンプル・メモリを編成するには、次の2つの方法がある。1)動作の間、リング・バッファとして編成されたA R A Mにデータが連続的に書き込まれ、現在のサンプルが最後のアドレスに書き込まれたとき、書き込み動作が繰り返し、アレイの最初のアドレスにおいて書き込み始めるようになっている。または、2)A R A Mメモリ深度は、スキャン・ラインに対するチャンネル・データ全長を格納するのに十

50

分であり（ここで、最大遅延は、信号が最大所望スキャン深度まで進行し受信機に戻るのに要する時間である）、複数のビーム形成に対する自由度が広がる。

【0085】

[0087] 以上の説明は、受信ビーム形成を説明したときと本質的に同じ方法で、送信ビーム形成も明確に定める(define)。要するに、送信ビームフォーマは、ビーム形成アルゴリズムによって選択されたチャンネルにおけるサンプル/ホールド・セルの送信バンクに格納されたアナログ・サンプル値を順次読み出すことによって超音波パルスを形成し、送信/受信アレイのエレメントに接続された高電圧増幅器または発電機にこれらを送り、各チャンネルは、送信ビーム形成アルゴリズムにしたがって、既定の時間遅延およびサンプリング・レートで、アナログ・サンプル値を読み出し始める。

10

【0086】

[0088] 以上の説明は、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビームフォーマについて明記したのであり、i) 送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイであって、個々のアレイ・エレメントが個々のチャンネルにグループ化され、各チャンネルが少なくとも1つのアレイ・エレメントを含む、超音波アレイと、ii) チャンネルの各アレイ・エレメントから受け取った入力から、チャンネル毎に受信入力信号を生成する受信入力信号制御回路と、iii) サンプル/ホールド・セルの複数のバンクであって、サンプル/ホールド・セルの各バンクが1つのチャンネルに関連付けられ、ビームフォーマが、チャンネル毎の各受信入力信号をサンプリング・レートでサンプリングし、当該チャンネルに関連付けられたサンプル/ホールド・セルの1つのバンクに、サンプリングされたデータを格納するように構成され、サンプル/ホールド・セルのバンクが、サンプリングされ関連付けられた受信入力信号のために、アナログ・ランダム・アクセス・メモリを形成する、サンプル/ホールド・セルの複数のバンクと、iv) ビーム形成アルゴリズムにしたがって、各ビーム形成過程において少なくとも1つのチャンネルから少なくとも1つのサンプル/ホールド・セル・データを選択するように構成されたビーム形成プロセッサと、v) 各ビーム形成過程の間における各チャンネルから選択されたサンプル/ホールド・セル・データの全てを合計し、ビーム形成過程に対するアナログ・ビーム形成受信信号サンプルを形成するアナログ合計エレメントと、vi) アナログ・ビーム形成受信信号をデジタル化するアナログ/デジタル変換器とを含む。

20

30

【0087】

[0089] 少なくともビーム形成プロセッサは、集積回路として形成されてもよい。本質的に、ビーム形成方法を実現する回路は、特定用途集積回路(AASIC)のような集積回路(IC)を含んでもよい。

【0088】

[0090] また、以上の説明は、超音波撮像システム用のアナログ格納/デジタル読み出し式超音波ビーム形成システムも明確にする。このシステムは、送信および受信に構成された個々の超音波アレイ・エレメントで形成された超音波アレイを含み、個々のアレイ・エレメントが個々のチャンネルに形成され、各チャンネルが、少なくとも1つのアレイ・エレメントを含み、各チャンネルが動作において40ミリワット未満を使用し、一般にチャンネル毎に約25ミリワット未満、多くの場合チャンネル毎に15ミリワット未満、またはチャンネル毎に10ミリワット未満を使用する場合さえある。

40

【0089】

[0091] 本発明によって形成される小型超音波撮像システムは、ビーム形成信号を外周ディスプレイ・デバイスに、ワイヤレスまたは有線によって、ディスプレイ中立システムまたは方法(display neutral system or manner)送ることができる。説明したシステムは、小型のAASIC、低電力デバイス、および多チャンネル数(128以上)を、単純でスケラブルなアーキテクチャで提供する。尚、このビームフォーマ・システムは、部分的にハードウェアで、部分的にファームウェアで、そして部分的にソフトウェアで実装し、これらの部分の間の正確な境界を実施の必要性によって決めることができるようにしてい

50

ることは明白なはずである。

【0090】

[0092] 更に、以上で説明したサブアパーチャ・ビーム形成および副サンプル/ホールド・セル・バンクに関して、A R A Mビーム形成を使用するサブアパーチャ・ビーム形成の第1、第2および第3レベル(任意の数のビーム形成段階)を設けることもできる。サブアパーチャを選択する効果的な方法は、サブアパーチャの中心エレメントに関する最少群遅延に基づいて、アレイのエレメントを組み立てることである。このシステムは、サブアパーチャ・ビームフォーマの異なる段階に対するビームフォーマ方法A R A M、アナログ、デジタルの混合であってもよい。更に、ビーム形成の段階は、プローブ上における第1段階、およびハードウェア側における第2段階というように、空間的に分離されてもよい。

10

【0091】

[0093] 本発明の利点の1つは、診断用超音波撮像システムの大幅な小型化を可能にするので、このA S D R超音波ビームフォーマ・アーキテクチャによるハードウェア構造(hardware build)を、超音波アレイの隣りに位置する1つまたは数個の特定用途集積チップ(A S I C)に配置することができ、診断用超音波撮像システム全体が、超音波プローブのハンドル内に収まることのできる一方、カート規模のシステム(cart-based system)の機能の殆どを持続することである。本発明の他の利点は、このような小型のシステムが、データおよび診断画像を、このような送信を受信するように装備された任意の画像ディスプレイ、あるいはディスプレイ・ユニットのU S BまたはF i r e W i r eのようなデータ・ポートに取り付けられたこのような受信機を有する任意の画像ディスプレイに、ワイヤレスで送ることを可能にすることである。本発明の他の利点は、変換器エレメントからディジタイザへの信号経路のハードウェアの複雑さの劇的な低減により、高い信号対ノイズ比が得られることである。このような信号経路の短縮は、アナログ高電圧およびチャネル・マルチプレクサ、信号ケーブル、および先行技術において超音波アレイを信号処理ハードウェアに接続するために使用されていたコネクタのような、信号経路の多数のコンポーネントを冗長にすることによって達成される。

20

【0092】

[0094] 本発明の他の利点は、アレイの各エレメントがそれ自体の送信および受信チャンネル(典型的な128エレメントのI Dアレイでは、128個の並列送信/受信チャンネル)を動作させるフル・アパーチャ・ビーム形成を実施することにより、更に信号対ノイズ比、診断画像コントラスト、および空間分解能を高めることであり、したがって、利用可能なアパーチャがアレイ全体のサイズと等しくなることである。本発明の他の利点は、チャンネル毎に低電力を使用し、したがってバッテリー電力の場合に動作時間の延長が可能になることである。本発明の他の利点は、2つまたは数個のA S I Cにおける実装により、超音波システムの生産コストが大幅に削減されることである。本発明の他の利点は、スケーラブルなアーキテクチャを有し、線形拡張により、任意の数のエレメントで超音波アレイの構造(construction)を可能にすることである(例えば、1つのA S I Cが128エレメントI Dアレイ、2つのA S I C - 256エレメント・アレイ等を制御する)。本発明の他の利点は、画質を向上させ、1.5 D、1.75 D、および2 Dアレイで構築されたシステムのコストを低減することである。

30

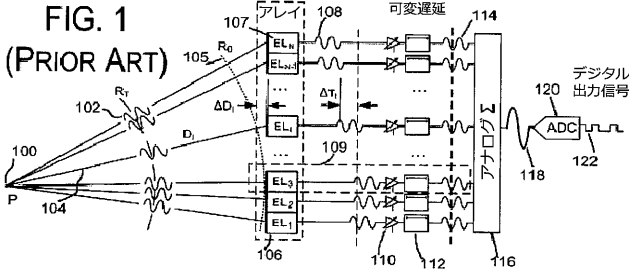
40

【0093】

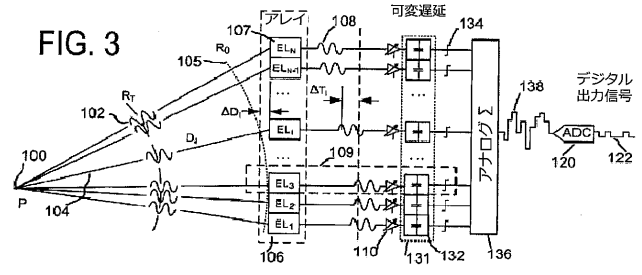
[0095] 以上、本明細書では特定の発明について説明したが、本発明の範囲は、開示した具体的な実施形態に限定されるのではない。本発明の主旨や範囲から逸脱することなく、本発明には種々の変更が可能であることは、当業者には明白であろう。例えば、全スキャン・ライン(whole-scan-line)チャンネル格納の選択肢を設けるために、アレイの長さを選択することもできるが、本発明のシステムや方法の動作の基本を変えることはない。

。

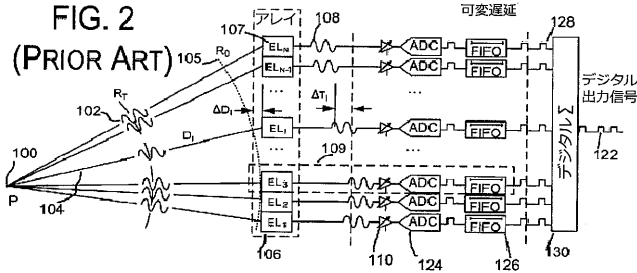
【 図 1 】



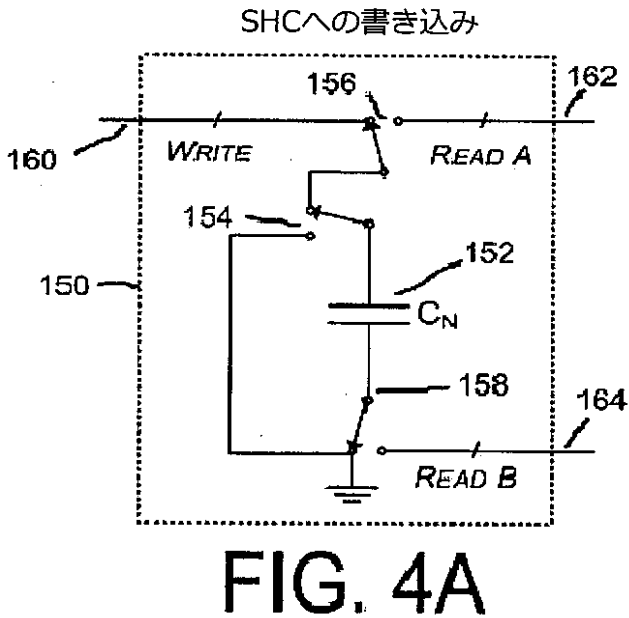
【 図 3 】



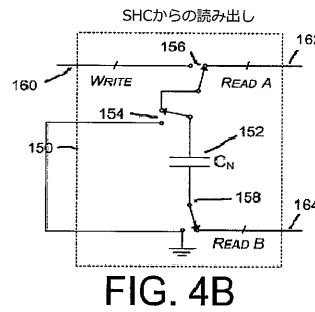
【 図 2 】



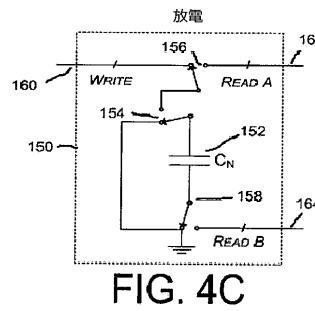
【 図 4 A 】



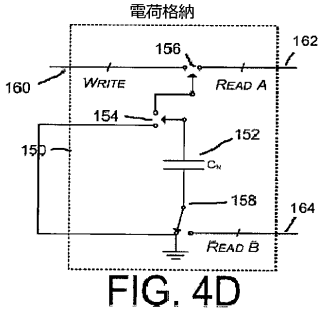
【 図 4 B 】



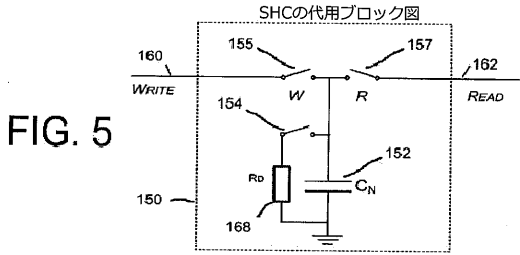
【 図 4 C 】



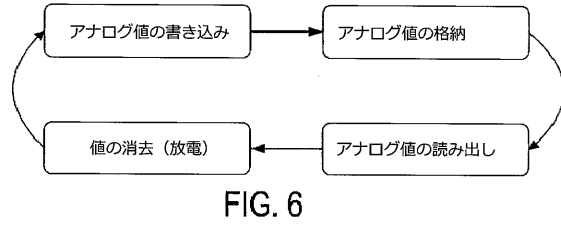
【 図 4 D 】



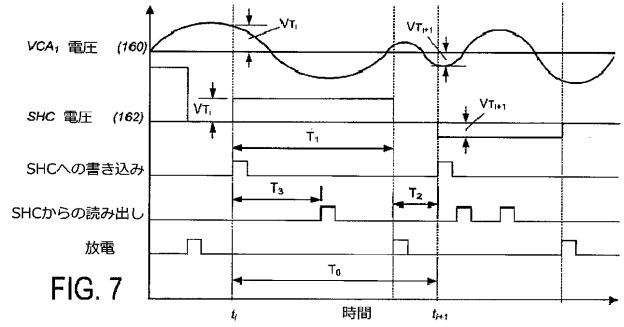
【 図 5 】



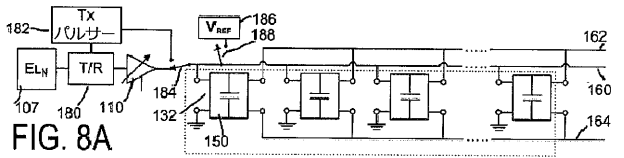
【 図 6 】



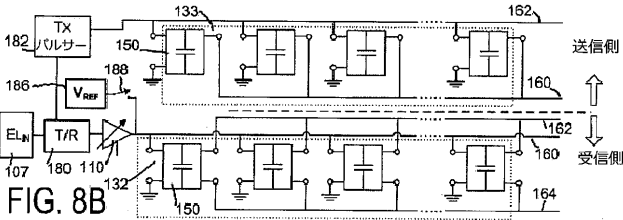
【 図 7 】



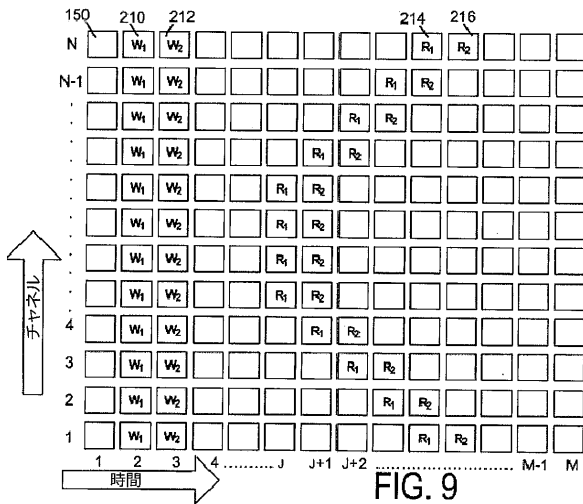
【 図 8 A 】



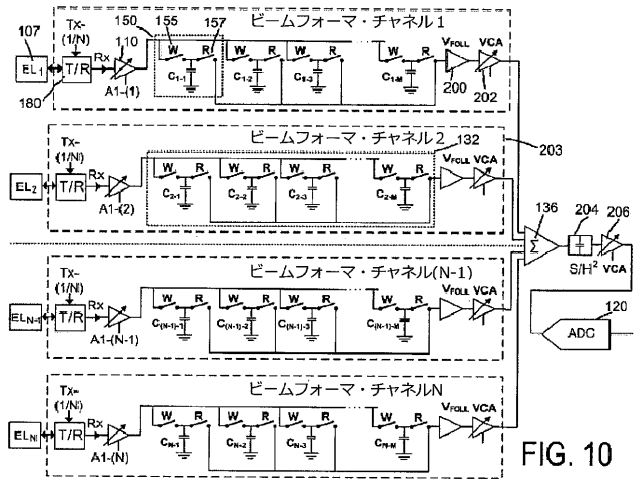
【 図 8 B 】



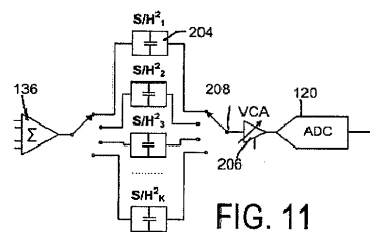
【 図 9 】



【 図 10 】



【 図 11 】



【図 16 C】

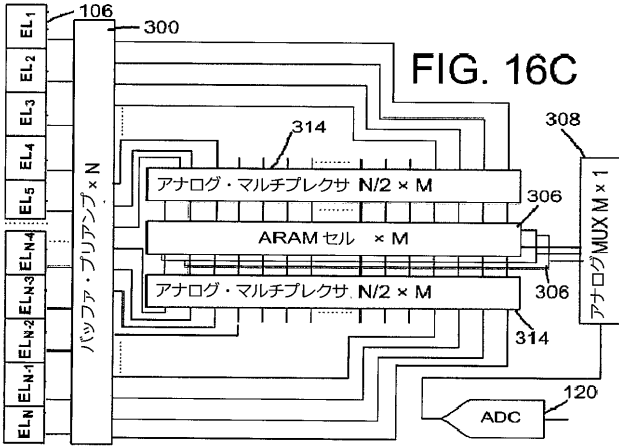


FIG. 16C

【図 16 D】

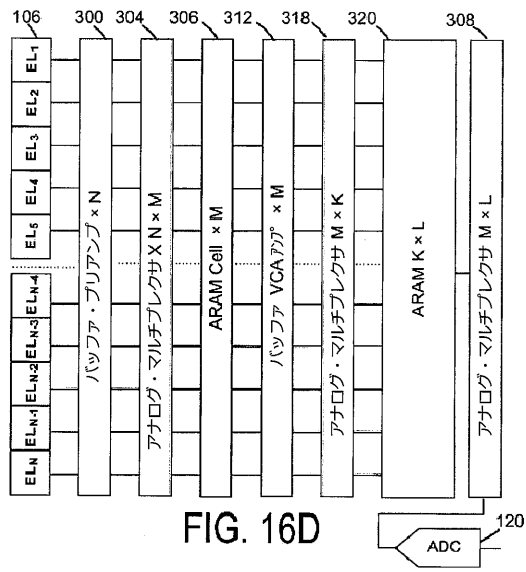


FIG. 16D

【図 17 A】

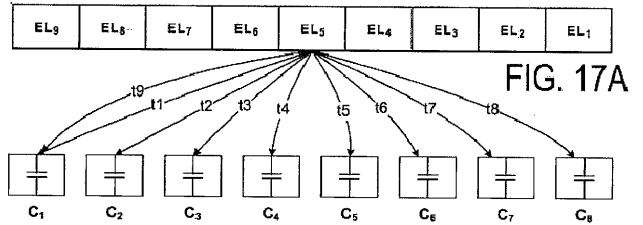


FIG. 17A

【図 17 B】

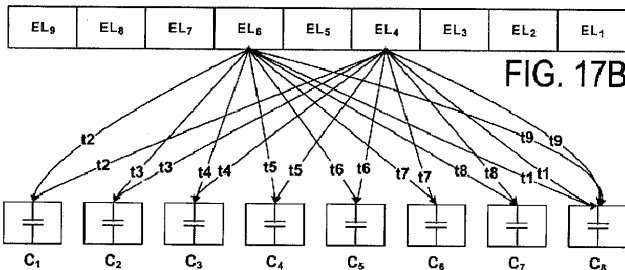


FIG. 17B

【図 17 C】

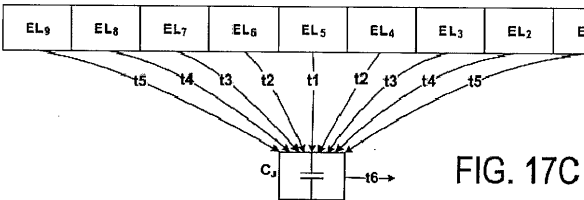


FIG. 17C

【図 18】

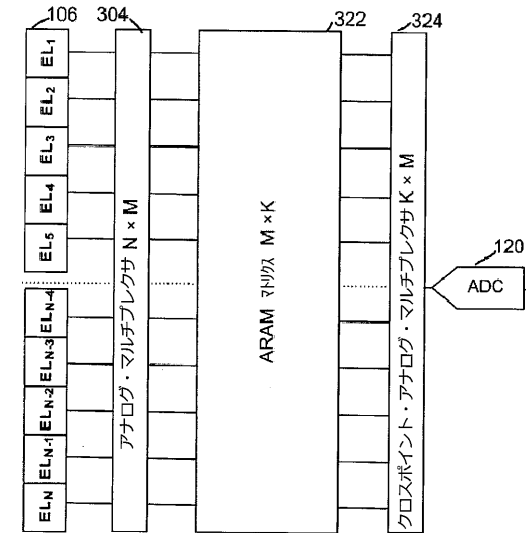


FIG. 18

【 国際調査報告 】

INTERNATIONAL SEARCH REPORT		International application No. PCT/US 2015/060861
A. CLASSIFICATION OF SUBJECT MATTER		
<i>G01N 29/06 (2006.01)</i> <i>A61B 8/00 (2006.01)</i>		
According to International Patent Classification (IPC) or to both national classification and IPC		
B. FIELDS SEARCHED		
Minimum documentation searched (classification system followed by classification symbols)		
G01N 29/00, 29/04, 29/07, 29/11, 29/12, 29/22, 29/34, 29/36, 29/44, A61B 8/00, 8/08, 8/12-8/14		
Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched		
Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)		
PatSearch (RUPTO internal), USPTO, PAJ, K-PION, Esp@cenet, Information Retrieval System of FIPS		
C. DOCUMENTS CONSIDERED TO BE RELEVANT		
Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
X A	US 6500120 B1 (KONINKLIJKE PHILIPS ELECTRONICS N.V.) 31.12.2002, col.1, lines 5-10, col.3, lines 13-30, 40- col.5, line 16, fig.1-3	19, 21 1-18, 20, 22, 23
A	US 2011/0094304 A1 (OLYMPUS NDT) 28.04.2011	1-23
A	US 2013/0072799 A1 (TOMOO SATO) 21.03.2013	1-23
<input type="checkbox"/> Further documents are listed in the continuation of Box C. <input type="checkbox"/> See patent family annex.		
* Special categories of cited documents:		
“A”	document defining the general state of the art which is not considered to be of particular relevance	“T” later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention
“E”	earlier document but published on or after the international filing date	“X” document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone
“L”	document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)	“Y” document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art
“O”	document referring to an oral disclosure, use, exhibition or other means	“&” document member of the same patent family
“P”	document published prior to the international filing date but later than the priority date claimed	
Date of the actual completion of the international search		Date of mailing of the international search report
21 March 2016 (21.03.2016)		31 March 2016 (31.03.2016)
Name and mailing address of the ISA/RU: Federal Institute of Industrial Property, Berezhkovskaya nab., 30-1, Moscow, G-59, GSP-3, Russia, 125993 Facsimile No: (8-495) 531-63-18, (8-499) 243-33-37		Authorized officer E. Iritskiy Telephone No. (499) 240-25-91

フロントページの続き

(81)指定国 AP(BW, GH, GM, KE, LR, LS, MW, MZ, NA, RW, SD, SL, ST, SZ, TZ, UG, ZM, ZW), EA(AM, AZ, BY, KG, KZ, RU, TJ, TM), EP(AL, AT, BE, BG, CH, CY, CZ, DE, DK, EE, ES, FI, FR, GB, GR, HR, HU, IE, IS, IT, LT, LU, LV, MC, MK, MT, NL, NO, PL, PT, RO, RS, SE, SI, SK, SM, TR), OA(BF, BJ, CF, CG, CI, CM, GA, GN, GQ, GW, KM, ML, MR, NE, SN, TD, TG), AE, AG, AL, AM, AO, AT, AU, AZ, BA, BB, BG, BH, BN, BR, BW, BY, BZ, CA, CH, CL, CN, CO, CR, CU, CZ, DE, DK, DM, DO, DZ, EC, EE, EG, ES, FI, GB, GD, GE, GH, GM, GT, HN, HR, HU, ID, IL, IN, IR, IS, JP, KE, KG, KN, KP, KR, KZ, LA, LC, LK, LR, LS, LU, LY, MA, MD, ME, MG, MK, MN, MW, MX, MY, MZ, NA, NG, NI, NO, NZ, OM, PA, PE, PG, PH, PL, PT, QA, RO, RS, RU, RW, SA, SC, SD, SE, SG, SK, SL, SM, ST, SV, SY, TH, TJ, TM, TN, TR, TT, TZ, UA, UG, US

(特許庁注：以下のものは登録商標)

1 . F I R E W I R E

(72)発明者 コプテンコ, セルゲイ・ヴィ

カナダ国オンタリオ エル5エイチ 1ジー5, ミシサガ, レークショア・ロード・ウエスト 1
50, アパートメント 504

Fターム(参考) 4C601 EE13 EE15 GB04 GB07 GB08 HH25 JB02

【要約の続き】

【選択図】図3

专利名称(译)	基于ARAM阵列的超声波束形成系统和方法		
公开(公告)号	JP2017537757A	公开(公告)日	2017-12-21
申请号	JP2017544856	申请日	2015-11-16
[标]发明人	コプテンコセルゲイ·ヴィ		
发明人	コプテンコ,セルゲイ·ヴィ		
IPC分类号	A61B8/14		
CPC分类号	A61B8/4472 G01N29/0672 G01N29/262 G01N2291/106 G01S7/52025 G01S7/5208 G01S7/52096 G01S15/8915 G01S15/8927 G10K11/346		
FI分类号	A61B8/14		
F-TERM分类号	4C601/EE13 4C601/EE15 4C601/GB04 4C601/GB07 4C601/GB08 4C601/HH25 4C601/JB02		
代理人(译)	山本修 宫前彻 中西 基晴		
优先权	62/079855 2014-11-14 US		
其他公开文献	JP2017537757A5		
外部链接	Espacenet		

摘要(译)

使用模拟随机存取存储器单元矩阵的信号波束成形的超声波束形成器架构，用于捕获，存储和处理来自超声阵列元件的模拟信号的瞬时样本执行任务此外，该架构实现了显著的功耗降低和诊断超声成像系统的小型化。具有该超声波束形成器架构的硬件构建可以放置在紧邻超声阵列的一个或多个专用集成芯片（ASIC）中，用于超声诊断整个成像系统可以装配在超声探头的手柄内，同时保持基于推车的系统的大部分功能。该超声波束形成器架构在数字存储器操作时操纵存储器中的模拟样本，并且可以被描述为模拟存储/数字读出（ASDR）波束形成器。该ASDR架构可以增强信噪比并且可扩展。 [选中图]图3

