



(12) 发明专利

(10) 授权公告号 CN 101961248 B

(45) 授权公告日 2013.12.25

(21) 申请号 200910108830.5

CN 1431602 A, 2003. 07. 23.

(22) 申请日 2009.07.23

JP 特表 2002-541696 A, 2002. 12. 03, 全文.

(73) 专利权人 深圳迈瑞生物医疗电子股份有限公司

查鹏.《双功能多普勒超声成像仪数字信号处理系统的设计研究》.《电子科技大学硕士学位论文》.2007,全文.

地址 518057 广东省深圳市南山区高新技术产业园区科技南十二路迈瑞大厦

审查员 陈昭阳

(72)发明人 皮兴俊

(74) 专利代理机构 广州华进联合专利商标代理有限公司 44224

代理人 何平

(51) Int. Cl.

A61B 8/00 (2006.01)

G06F 12/08 (2006.01)

(56) 对比文件

WO 2006/122146 A2, 2006. 11. 16, 全文.

EP 0877260 A1, 1998. 11. 11, 全文.

CN 101023376 A, 2007. 08. 22.

US 2008161691 A1, 2008. 07. 03,

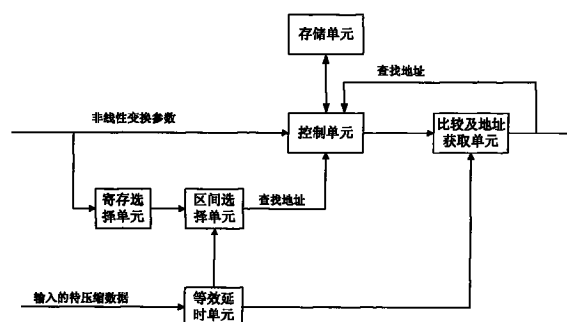
权利要求书3页 说明书7页 附图4页

(54) 发明名称

一种超声系统中非线性压缩的方法与装置

(57) 摘要

本发明公开了一种超声系统中非线性压缩的方法与装置,其包括:设置在处理器片内存储资源中的存储单元,用于存储 b2 份含有非线性变换参数的查找表;与所述控制单元相连的比较及地址获取单元,用于利用二分查表法逐级查找所述多份查找表,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,当所有查找表均查找完毕时输出最后一次的比较结果。本发明不需要片外查表,数据量小、成本低;且速度快,效率高。



1. 一种超声系统中非线性压缩的方法,其特征在于,包括:

查询处理器逻辑资源以及处理器片内存储资源的剩余大小,确定查表次数 b_2 ;

在所述处理器片内存储资源中创建 b_2 份存储缓存,将非线性变换参数依次写入 b_2 份存储缓存中形成 b_2 份查找表,所述 b_2 份查找表份与份之间的内容相同,份内的内容满足单调递增或单调递减,所述 b_2 份查找表中的每份查找表可为对数运算表格、开方运算表格或各种函数的组合运算表格;

利用二分查表法逐级查找所述 b_2 份查找表,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,直到所述 b_2 份查找表均查找完毕,将从最后一次的比较结果作为非线性压缩的结果;

根据处理器逻辑资源以及所述处理器片内存储资源的剩余大小,依据所述查表次数 b_2 ,选择初步比较段数 b_1 ;

写入所述非线性变换参数时,将所述非线性变换参数对应的内容分成 b_1 段,存储每一段内容的第一个数据,共消耗 b_1 段存储空间;

在所述二分查表法过程中,将输入的待压缩数据与所述 b_1 段内容依次进行比较,获得所述输入的待压缩数据位于 b_1 段存储空间的段数,以此段数生成查找第一份查找表的初始查找地址;

所述 b_1 段存储空间包括由 $b_1 \times N$ 个寄存器构成的寄存器序列, N 表示压缩前的位宽;在存储 b_1 段内容的第一数据时,判断写入所述非线性变换参数时的写地址的低 $b-1-b_2$ 位置是否为全零,若不全为零,则将判断的结果作为寄存器序列的使能位;如果全为零,则将当前写地址的查找表内容写入缓存的同时写入寄存器序列;

将输入的待压缩数据与所述 b_1 个内容进行比较的过程中,将输入的待压缩数据逐一与多个寄存器进行比较,并同时寄存比较结果,直到比较结果为输入数据小于寄存器里的值时,输出所有查找表地址的高 $b-1-b_2$ 位,用以生成查找第一份查找表的初始查找地址,其中, b 为压缩后的位数;

当获得所有查找表地址的高 $b-1-b_2$ 位后,将第一份查找表的低 b_2+1 位的最高位置为 1、低 b_2 位置为 0,生成所述查找第一份查找表的初始查找地址;

所述二分查表法过程包括:

根据所述初始查找地址,获取第一份查找表里面的值,并将该值与输入的待压缩数据进行比较,如果该值大于输入的待压缩数据,则继续在二分区间的上一段区间内查找比较,输出的低 b_2+1 位地址为输入的低 b_2+1 右移一位;如果该值小于输入的待压缩数据,则继续在二分区间的下一段区间内查找比较,输出的低 b_2+1 位地址为输入的低 b_2+1 位地址加上输入的低 b_2+1 右移一位后的地址;

完成第一次比较后,获得下一份查找表的查找地址,根据此地址查找下一份查找表,将输出数据与输入的待压缩数据进行比较,如果大于输入的待压缩数据,则继续在小一半的二分区间的上一段区间内查找比较,输出的低 b_2 位地址为输入的低 b_2 右移一位;如果小于输入的待压缩数据,则继续在小一半的二分区间的下一段区间内查找比较,输出的低 b_2 位地址为输入的低 b_2 位地址加上输入的低 b_2 右移一位后的地址;

将上一次比较输出的地址作为下一份查找表的查找地址,依次查找完 b_2 份查找表以及进行 b_2 次流水比较,每比较一次,下一次待比较的区间大小为上一次的一半,最后一次

的比较结果是输入的数据位于两个相邻地址的内容之间,选择较大的地址,作为非线性压缩的结果。

2. 根据权利要求 1 所述的方法,其特征在于,所述逐级查找过程中,当输入的待压缩数据位于查找表中两个相邻地址的数据之间时,选择相邻地址较大的地址作为比较结果输出。

3. 一种超声系统中非线性压缩装置,包括:用于对处理器片内存储资源进行读写控制的控制单元,其特征在于,还包括:

设置在处理器片内存储资源中的存储单元,用于存储 b2 份含有非线性变换参数的查找表;

与所述控制单元相连的比较及地址获取单元,用于利用二分查表法逐级查找所述 b2 份含有非线性变换参数的查找表,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,当所有查找表均查找完毕时输出最后一次的比较结果;

所述存储单元包括:

b2 份双端口 RAM,其一侧端口连接所述控制单元,用以进行非线性变换参数的读写控制,其另一侧端口连接所述比较及地址获取单元,用以获取查找地址;

所述比较及地址获

取单元包括:

第一比较器,用于将输入的待压缩数据与 b2 份查找表中的数据进行比较,输出比较结果;

与所述第一比较器输出端相连的地址生成单元,用于根据所述第一比较器输出的比较结果生成查找地址;

多个输入端分别连接 b2 份查找表的读数据输出端、且输出端连接所述第一比较器的第一选通单元(201),用于分别将 b2 份查找表中的数据送入第一比较器中;

多个输出端分别连接 b2 份查找表的读地址输入端、且输入端连接所述地址生成单元输出端的第二选通单元 202,用于分别将所述地址生成单元生成的查找地址输入至所述 b2 份查找表的读地址输入端;

还包括:

寄存选择单元,用于将写入的非线性变换参数所对应的内容分成 b1 段,并存储每一段数据的第一个内容,共包含 b1 段存储空间;

区间选择单元,用于将输入的待压缩数据与所述 b1 段内容进行比较,获得所述输入的待压缩数据位于 b1 段存储空间的段数,以此段数生成查找第一份查找表的初始查找地址,输出给所述控制单元;

所述寄存选择单元包括:

依次串联的 b1 份 N 比特寄存器,以及用于判断所述非线性变换参数的写地址的低 b-1-b2 位置是否为全零的低位全零判断单元,所述低位全零判断单元的输入端连接所述存储单元的写地址输入,所述低位全零判断单元的输出端连接所有 N 比特寄存器的使能端;

所述区间选择单元包括:

第二比较器,用于将输入的待压缩数据依次与 b1 份 N 比特寄存器的值进行比较,当比

较结果为输入数据小于寄存器里的值时,输出所有查找表地址的高 $b-1-b_2$ 位,用以生成查找第一份查找表的初始查找地址;

多个输入端分别与所述 b_1 份 N 比特寄存器的输出端相连、且输出端连接所述第二比较器的第三选通单元,用于选择输出一份 N 比特寄存器的值;

所述地址生成单元包括:

移位器,用于将写入当前查找表的低位地址向右边移一位,获得右移地址;

加法器,用于将写入当前查找表的低位地址加上所述右移地址,获得加法地址;

两个输入端分别连接所述加法器和移位器输出端的第四选通单元,用于根据所述第一比较器的输出结果,选通输出所述右移地址或者加法地址,作为输出的低位地址。

4. 根据权利要求 3 所述的装置,其特征在于,还包括:与所述比较及地址获取单元相连的等效延时单元,用于将输入的待压缩数据进行延时处理,直到所述比较及地址获取单元获得查找表中的数据。

一种超声系统中非线性压缩的方法与装置

技术领域

[0001] 本发明涉及超声波系统的控制方法及设备领域,具体涉及的是超声系统中数据非线性压缩的方法与装置。

背景技术

[0002] 在超声成像系统中,通过检测回波的包络以及相位的信息来得知人体组织以及血流的情况。一般来说,超声换能器发射超声波到受试者体内,接收从受试者体内返回的超声回波。回波的幅度以及相位均收人体组织调制,回波数据 A/D 变换后,经过各种处理,以黑白灰度或彩色血流的方式显示到屏幕,来表明人体的器官状况。

[0003] 如图 1 所示,给出了传统的多普勒超声检测系统的基本信号处理流程。回波数据波束合成后,对于黑白信号处理流来说,经过包络检波,求模后得到回波的包络模值信息,此时数据的位宽较大,经过对数压缩,将数据压缩到 8 比特可显示的范围,经过后处理,显示黑白信号;对于彩色血流信号处理流来说,经过正交解调后,得到同相分量与正交分量,然后滤波取出低速组织运动信号,自相关后,得到血流信号,此时数据位宽较大,同样需要经过对数压缩,将数据压缩到 8 比特可显示范围;对于多普勒信号,对同相分量与正交分量信号完成快速傅立叶变换 (FFT),数据位宽较大,经过对数压缩以及后处理,最后在屏幕上显示信号。不论是黑白、血流还是频谱多普勒信号,都需要用到对数压缩技术。

[0004] 通常有三种常用的数据压缩方式:

[0005] 第一种是片外查表法,将所有可能情况的数据的非线性结果做成一个表,存储在片外的存储器中,然后将当前的要压缩的数据送出去到片外存储器中查表,得到的结果变为对数压缩后的值,不妨设数据压缩前的位数为 N ,压缩后的位数为 b ,则表的大小为: $b \times 2^N$,假设 $N = 32$ 、 $b = 8$,表的大小为: 32Gbits ,表格大到令人难以接收,数据量太大,成本高;

[0006] 第二种方法是二分查表法,将输出的 b 比特的每一等级对应到压缩之前的 N 比特数据,然后将 2^b 个压缩之前的 N 数据存储在表格中,每次输入一个待压缩的数据,和表格中的数据比较,直到最后比到两个相邻的地址的值之间,将这两个相邻的地址的较大的一个作为压缩结果,用二分查表法,需要的表大小为: $b \times 2^N$,假设 $N = 32$, $b = 8$,表的大小为: 8Kbits ,表格不大,可以用可编程器件的缓存来存储表格,如图 2 所示,对于 $b = 8$,从开始比较到最后得出结果需要 14 个时钟,效率低,耗时长;

[0007] 第三种方法为 CORDIC,利用迭代的方法实时计算对数,可以做到输出速率等于输入速率,仅存在几个迭代时钟的延时,但是会耗费大量的可编程器件内部的逻辑资源。

[0008] 由上可知,当完全采用片外查表得出对数压缩结果时,会消耗大量的存储资源,只能用片外的存储器来搁置压缩后的表格,特别是当输入位宽较大时,消耗资源大得无法容忍,而且占用额外的片外存储器件,不利于板卡设计。当完全采用第三类超越模式的 CORDIC 来实现对数运算时,无需占用存储资源,如果采用全折叠的 CORDIC 迭代方式,消耗的逻辑资源较少,但是计算的速度慢,从开始启动迭代到给出计算结果,至少需十个以上的时钟,

如果采用全流水的 CORDIC 方式实现对数压缩,计算速度快,结果速率和待压缩的输入数据的速率相同,但是消耗大量的逻辑资源。

[0009] 因此,现有技术存在一定的问题,需要进一步地改进和发展。

发明内容

[0010] 本发明的目的在于提供一种超声系统中非线性压缩的方法与装置,其不需要片外查表,数据量小、成本低;且速度快,效率高。

[0011] 为了实现上述目的,本发明采用如下技术方案:

[0012] 本发明提供了一种超声系统中非线性压缩的方法,其包括:

[0013] 查询处理器逻辑资源以及存储资源的剩余大小,确定查表次数 b2;

[0014] 在片内存储资源中创建 b2 份存储缓存,将非线性变换参数依次写入 b2 份存储缓存中形成 b2 份查找表;

[0015] 利用二分查表法逐级查找所述多份查找表,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,直到所有查找表均查找完毕,将从最后一次的比较结果作为非线性压缩的结果。

[0016] 基于上述方法,本发明还提供了一种超声系统中非线性压缩装置,包括:用于对片内存储资源进行读写控制的控制单元,其还包括:

[0017] 设置在处理器片内存储资源中的存储单元,用于存储 b2 份含有非线性变换参数的查找表;

[0018] 与所述控制单元相连的比较及地址获取单元,用于利用二分查表法逐级查找所述多份查找表,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,当所有查找表均查找完毕时输出最后一次的比较结果。

[0019] 从上可见,本发明以处理器的逻辑寄存器资源和缓存资源任意折衷的方式来完成非线性压缩的功能,同时以逐级流水方式的二分查表法,实现时钟频率输入数据的非线性压缩,可不需要片外查表,数据量小、成本低;且速度快,效率高。

附图说明

[0020] 图 1 超声信号处理流程图;

[0021] 图 2 为二分查表存储表结构图;

[0022] 图 3 为非线性压缩结构框图;

[0023] 图 4 为查找表以及读写控制图;

[0024] 图 5 为段标志寄存器移位结构图;

[0025] 图 6 为段区间比较示意图;

[0026] 图 7 为获取下一级查找表地址示意图;

[0027] 图 8 为数据同步延时图。

具体实施方式

[0028] 以下将结合附图,对本发明方法及其系统的具体实现方式进行详细说明。针对非

线性变换包括对数压缩以及开 N 次方运算的特点,以及现有技术方法的缺点,本发明提供了一种改进二分查表与逻辑比较判断相结合的方法,其包括:

[0029] 步骤 A、查询处理器逻辑资源以及存储资源的剩余大小,确定查表次数 b_2 ;

[0030] 步骤 B、在片内存储资源中创建 b_2 份存储缓存,将非线性变换参数依次写入 b_2 份存储缓存中形成 b_2 份查找表;

[0031] 步骤 C、利用二分查表法逐级查找所述多份查找表,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,直到所有查找表均查找完毕,将从最后一次的比较结果作为非线性压缩的结果。在此逐级查找过程中,当输入的待压缩数据位于查找表中两个相邻地址的数据之间时,选择相邻地址较大的地址作为比较结果输出。

[0032] 上述方法中,处理器可以是可编程器件。当超声系统初始化时,将非线性变换参数写入 b_2 份存储缓存中,共形成 b_2 份查找表,份与份之间的内容相同,份内的内容满足单调递增或单调递减即可,无需关心是什么性质的运算,既可以是对数运算表格,也可以是开方运算表格,也可以是各种函数的组合运算结果。不妨设对数压缩后的位数为 b ,压缩前的位宽为 N ,则表格的存储量大小为 $b_2 \times N \times 2^b$ 比特。如图 4 所示,每份存储缓存可以为双端口 RAM,其一侧端口连接上位机,用以供上位机软件进行非线性变换参数的读写控制,将 b_2 存储份缓存供上位机软件读写的写使能信号合在一起,地址信号和写数据信号也合在一起;另外,其另一侧端口只读,用以获取查找地址,该查找地址由步骤 C 中的比较结果提供。在步骤 C 中,第一次查表、比较判断后获得的地址赋给第一份查找表缓存的读地址,然后输出该地址里的内容供第二次查找比较,将第二次查找、比较判断后的地址赋给第二份查找表缓存的读地址,如此反复,直到输出最后一份查找表的待比较的值,从提供地址到比较后下一次的地址输出,需要 2 个时钟,本发明采用流水的方式同步延时缓存中查出的数据以及输入的待压缩数据,以及比较结果,如果采用双沿时钟对片内存储表查找比较,则压缩后的数据速率能等同于输入数据速率,如果采用单沿时钟对片内存储器查找比较,则压缩后的数据速率最快等同于输入数据满速率。总之,本发明能使得输出结果的速率达到和输入速率相同的数量级,而其此过程仅延时几个时钟,当需要更新非线性压缩方式时,上位机只需要重新更新所有的查找表缓存,不用修改硬件配置。

[0033] 根据上述内容可知,本发明采用可编程器件逻辑资源和片内存储资源折衷选择的方式,不需要片外查表,数据量小、成本低;且本发明对二分查表法进行改进,速度快,效率高;另外,在整个数据压缩的过程中,本发明根据处理器逻辑资源以及存储资源的剩余大小来确定 b_2 的大小,所以在使得输出结果的速率达到和输入速率相同的基础上,仅延时几个时钟,且不会耗费大量的可编程器件内部的逻辑资源,不会影响可编程器件的处理速度。

[0034] 在上述方法步骤中,利用二分查表法逐级查找所述多份查找表时,其初始查找地址可以是预先设定的,也可以是通过以下方法获得,此方法包括以下步骤:

[0035] 首先,在上述步骤 A 中,根据处理器逻辑资源以及存储资源的剩余大小,依据所述查表次数 b_2 ,选择初步比较段数 b_1 , b_1 和 b_2 满足下面关系:

$$[0036] \quad b_1 \times 2^{b_2} = 2^{b-1}$$

[0037] 其中, b 表示压缩后的位数。

[0038] 然后,在上述步骤 B 中,写入所述非线性变换参数时,将上述非线性变换参数对应

的内容（即写入的 2^b 个数据）分成 $b1$ 段，存储每一段内容的第一个数据，共消耗 $b1$ 段存储空间。在这里，可以采用对写入的 2^b 个数据进行均分的方式。

[0039] 最后，在上述步骤 C 的二分查表法过程中，将输入的待压缩数据与上述 $b1$ 段内容依次进行比较，获得所述输入的待压缩数据位于 $b1$ 段存储空间的段数，以此段数生成查找第一份查找表的初始查找地址。这样做的目的是为了更加精确的获得查表地址，减少查找工作量，提高查找效率。

[0040] 为了便于在片内进行逻辑控制 and 操作，上述方法中的 $b1$ 段存储空间可以由寄存器序列来实现，比如 $b1$ 段存储空间包括由 $b1 \times N$ 个寄存器构成的寄存器序列， N 表示压缩前的位宽。以下以寄存器序列 $b1$ 份 N 比特寄存器来实现 $b1$ 段存储空间、以双端口 RAM 来存储查找表为最优实施例，来具体说明本发明具体实现方式。

[0041] 如图 4 所示，当超声系统初始化时，将非线性变换参数写入 $b2$ 份双端口 RAM 中，共形成 $b2$ 份查找表。

[0042] 如图 5 所示，在将查找表写入存储缓存的同时，需要将 $b1$ 段内容的第一个数据依次写入寄存器序列，共 $b1$ 个数据，通常 $b1$ 是 2 的整数次幂，这时只需要判断写入非线性变换参数时的写地址的低 $b-1-b2$ 位置是否为全零，若不全为零，则将判断的结果作为寄存器序列的使能位；如果全为零，则将当前写地址的查找表内容写入缓存的同时，写入寄存器序列。假设 $b1 = 4, N = 32$ ，则需要 128 位的寄存器来存储段区间寄存器，写寄存器以及寄存器移位过程如图 5 所示。

[0043] 如图 6 所示，当输入待压缩的数据时，将输入的待压缩数据和段区间的 $b1$ 份寄存器进行逐一比较，初步确定输入的待压缩数据位于哪一段区间，为提高比较速度，采用流水逐点比较法，如图 6 所示，首先将输入的待压缩数据和第一份寄存器比较，同时寄存比较结果，然后和第二份寄存器比较，如果比较结果和上一次比较结果相同，则继续和下一份寄存器比较，直到比较结果为输入数据小于寄存器里的值为止，然后输出所有 $b2$ 份查找表地址的高 $b-1-b2$ 位，用以生成查找第一份查找表的初始查找地址。计算方法为输入数据小于 $b1$ 份寄存器序列的个数，假设 $b1$ 份寄存器中，比较的结果是输入的数据位于第 $K-1$ 份寄存器和第 K 份寄存器之间，则输出的查找表的高 $b-1-b2$ 位地址值为 $k-2$ 。从输入数据到得到高位地址值，仅存在最多 $b1-1$ 个时钟的延时。

[0044] 如图 7 所示，低 $b2+1$ 位地址的获取过程示意图。得到段区间值即所有查找表的高 $b-1-b2$ 位后，将第一份查找表的低 $b2+1$ 位的最高位为 1，低 $b2$ 位置为 0，生成查找第一份查找表的初始查找地址；

[0045] 根据上述初始查找地址，获取第一份查找表里面的值，将第一份查找表里面的值和输入的待压缩数据进行比较，如果该值大于输入的数据，则表明应继续在二分区间的上一段区间内查找比较，输出的低 $b2+1$ 位地址为输入的低 $b2+1$ 右边移一位；如果该值小于输入的数据，则表明应继续在二分区间的下一段区间内查找比较，输出的低 $b2+1$ 位地址为输入的低 $b2+1$ 位地址加上输入的低 $b2+1$ 右移一位后的地址；

[0046] 完成第一次比较后，得到下一份查找表的查找地址，根据此地址查找下一份查找表，将输出数据与输入的待压缩数据进行比较，即将地址输出到第二份查找表的输入地址，得到输出数据后，继续和输入的数据比较，如果大于输入的数据，则表明应继续在小一半的二分区间的上一段区间内查找比较，输出的低 $b2$ 位地址为输入的低 $b2$ 右边移一位；如果小

于输入的数据,则表明应继续在小一半的二分区间的下一段区间内查找比较,输出的低 b_2 位地址为输入的低 b_2 位地址加上输入的低 b_2 右移一位后的地址;

[0047] 将上一次比较输出的地址作为下一份查找表的查找地址,依次查找完 b_2 份查找表以及进行 b_2 次流水比较,每比较一次,下一次待比较的区间的大小为上一次的一半,如此流水比较 b_2 次,最后一次比较的结果是输入的数据位于两个相邻地址的内容之间,选择较大的地址,作为非线性压缩后的值。

[0048] 在上述段选择比较过程中,最多存在 b_1-1 个时钟的延时,在查找表的比较过程中,如果用单沿时钟,一共存在 $2 \times b_2$ 个时钟的延时,如果用双沿时钟,则一共存在 b_2 个时钟的延时,为了不失一般性,不妨假设用单沿时钟查表比较。由于在段比较以及查表比较的过程中延时总数大于 2,假设主时钟频率为 f_s ,如果输入的数据速率为最大速率 f_s ,而输入的数据必须保持 $b_1-1+2 \times b_2$ 个时钟不变,因此需要将输入的数据同步延时,逐级给各比较器供比较之用。从输入有效的待压缩的数据,到最后输出对数压缩结果,一共延时了 $b_1-1+2 \times b_2$ 个时钟。输入数据速率,输出数据时序的关系如下图 8 所示,图中输入数据的速率为最大速率即时钟频率一半的情况。

[0049] 基于上述方法,本发明可以通过软件编程的方式对超声系统中用以实现非线性压缩的处理器(如可编程器件)进行功能配置,以到达上述方法所实现的效果。因此,如图 3 所示,本发明还提供了一种超声系统中非线性压缩装置,其包括:

[0050] 控制单元,用于对处理器的片内存储资源进行读写控制;

[0051] 设置在处理器片内存储资源中的存储单元,用于存储 b_2 份含有非线性变换参数的查找表;

[0052] 与所述控制单元相连的比较及地址获取单元,用于利用二分查表法逐级查找所述多份查找表,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,当所有查找表均查找完毕时输出最后一次的比较结果。

[0053] 如图 4 所示,上述存储单元可以包括: b_2 份双端口 RAM,其一侧端口连接控制单元,用以进行非线性变换参数的读写控制,其另一侧端口连接所述比较及地址获取单元,用以获取查找地址,其具体工作原理参照上述关于图 4 的说明。各个双端口 RAM 的写使能、写数据、写地址端均分别相连,且连接控制单元用以实现读写操作;另外,第一份查找表的只读端输入初始查找地址;依次后续查找表的地址输入分别接收上述 b_2 次比较后获得的查找地址。

[0054] 如图 4 所述,上述比较及地址获取单元 200 包括:

[0055] 第一比较器,用于将输入的待压缩数据与 b_2 份查找表中的数据进行比较,输出比较结果;

[0056] 与所述第一比较器输出端相连的地址生成单元,用于根据所述第一比较器输出的比较结果生成查找地址,即上述图 4 相关描述中所提及的低位地址;

[0057] 第一选通单元 201,用于分别将 b_2 份查找表中的数据送入第一比较器中,第一选通单元 201 的多个输入端分别连接 b_2 份查找表的读数据输出端、且第一选通单元 201 的输出端连接所述第一比较器的一输入端;

[0058] 第二选通单元 202,用于分别将所述地址生成单元生成的查找地址输入至所述 b_2

份查找表的读地址输入端,第二选通单元 202 的多个输出端分别连接 b2 份查找表的读地址输入端、且第二选通单元 202 的输入端连接所述地址生成单元的输出端。

[0059] 根据上述连接关系可知,本发明依次利用第一选通单元 201、第一比较器、地址生成单元对多份查找表进行二分查表法,并依次将从查找表中获得的数据与输入的待压缩数据进行比较,用当前比较结果生成下一份查找表的查找地址,然后利用第二选通单元 202 将生成的查找地址输入至多份查找表,进行逐级查找,当所有查找表均查找完毕时输出最后一次的比较结果。

[0060] 为了获得查找初始地址,则如图 3 所示,上述非线性压缩装置还包括:

[0061] 寄存选择单元,用于将写入的非线性变换参数所对应的内容分成 b1 段,并存储每一段数据的第一个内容,共包含 b1 段存储空间;

[0062] 区间选择单元,用于将输入的待压缩数据与所述 b1 段内容进行比较,获得所述输入数据位于 b1 段存储空间的段数,以此段数生成查找第一份查找表的初始查找地址,输出给所述控制单元。

[0063] 为了保证比较时数据的同步,则如图 3 所示,上述非线性压缩装置还包括:与所述比较及地址获取单元相连的等效延时单元,用于将输入的待压缩数据进行延时处理,直到所述比较及地址获取单元获得查找表中的数据。

[0064] 基于上述方法的最优实施例可知,如图 5 所示,上述寄存选择单元包括:依次串联的 b1 份 N 比特寄存器,以及用于判断所述非线性变换参数的写地址的低 b-1-b2 位置是否为全零的低位全零判断单元,所述低位全零判断单元的输入端连接所述存储单元的写地址输入,所述低位全零判断单元的输出端连接所有 N 比特寄存器的使能端。此 N 比特寄存器可以采用 D 触发器,其具体实现方式参见上述关于图 5 的说明。

[0065] 基于上述 b1 份 N 比特寄存器的实施例,如图 6 所示,上述区间选择单元 300 包括:

[0066] 第二比较器 302,用于将输入的待压缩数据依次与 b1 份 N 比特寄存器的值进行比较,当比较结果为输入数据小于寄存器里的值时,输出所有查找表地址的高 b-1-b2 位,用以生成查找第一份查找表的初始查找地址,其中,b 为压缩后的位数;

[0067] 第三选通单元 301,用于选择输出一份 N 比特寄存器的值,第三选通单元 301 的多个输入端分别连接 b1 份 N 比特寄存器的输出端、且第三选通单元 301 的输出端连接所述第二比较器 302 的一输入端。

[0068] 基于上述 b1 份 N 比特寄存器的实施例,如图 7 所示,图 4 中的地址生成单元 203 包括:

[0069] 移位器,用于将写入当前查找表的低位地址向右边移一位,获得右移地址;

[0070] 加法器,用于将写入当前查找表的低位地址加上所述右移地址,获得加法地址;

[0071] 两个输入端分别连接所述加法器和移位器输出端的第四选通单元 213,用于根据所述第一比较器的输出结果,选通输出所述右移地址或者加法地址,作为输出的低位地址。

[0072] 综上所述,上述各个单元的具体实现方法已在上述方法进行了详细的说明。本发明利用可编程器件片内逻辑资源以及存储资源的剩余情况,选择逻辑的初步比较段数 b1 以及并行二分查表的次数 b2。首先上位机软件将表格内容写入到 b2 个二分查表的片内表格中,每个表格的内容相同,在写入的同时,将表格中均匀的 2^{b1} 段的每段第一个数据,用片内逻辑资源存储下来,共消耗 $b1*N$ 个寄存器;当待压缩的数据输入后,首先和 b1 个寄存

器比较,找出数据位于 b1 段存储空间的第几段,然后再比较查第一个存储表格,将比较后的地址以及输入数据流水输出给第二个存储表格去做查表比较,如此逐级查找比较,共 b2 次,直到查找比较到最后一个存储表格,当前的输入数据的大小位于查找表中两个相邻地址的数据之间,此时完成查表比较过程,选择相邻地址较大的地址作为对数压缩后的输出结果。整个过程采用寄存器分段比较以及流水的查表比较方法,当采用单沿时钟查找比较时,输出的数据速率最大等同于输入数据满速率。

[0073] 与存储单个查找表的对数压缩方式相比,本发明利用处理器的逻辑寄存器资源和缓存资源,折衷选择两者消耗来完成非线性压缩的功能。同时用段比较以及查找表比较的逐级流水方式,能实现满速率的输入数据的非线性压缩,比较方法既能灵活选择资源,又能快速及时实现输入数据的非线性压缩功能,本发明特别适用于数字彩超系统。

[0074] 应当理解的是,对本领域普通技术人员来说,可以根据上述说明加以改进或变换,而所有这些改进和变换都本应属于本发明所附权利要求的保护范围。

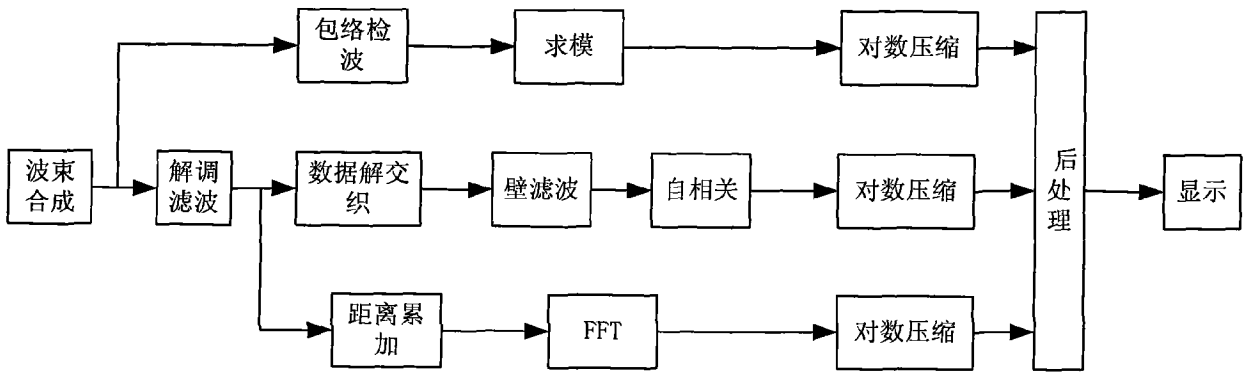


图 1

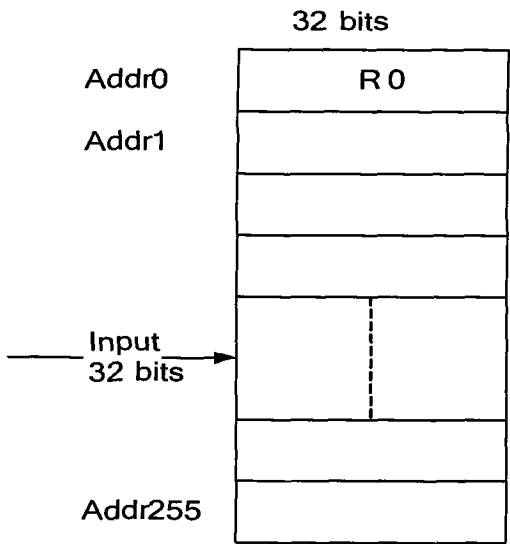


图 2

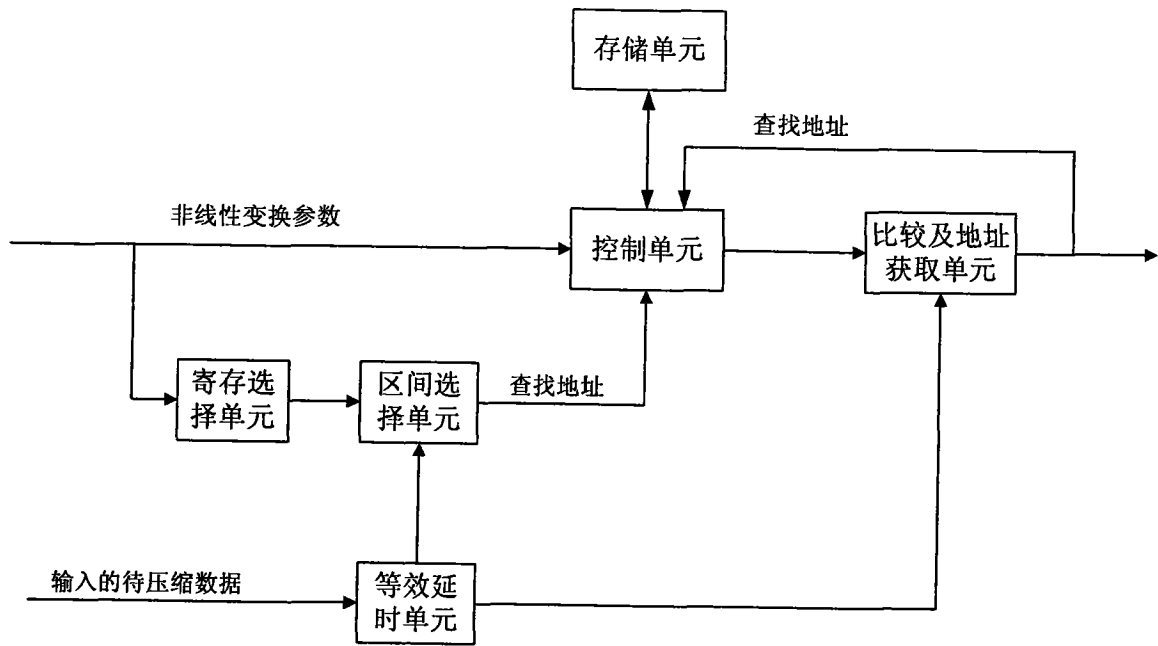


图 3

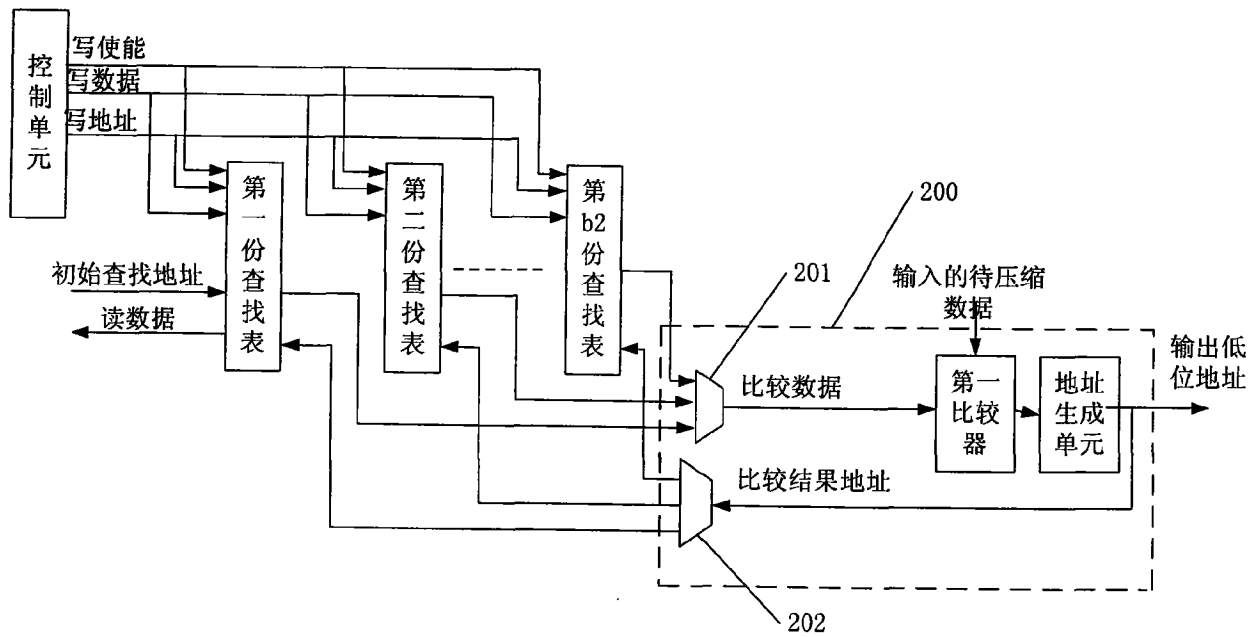


图 4

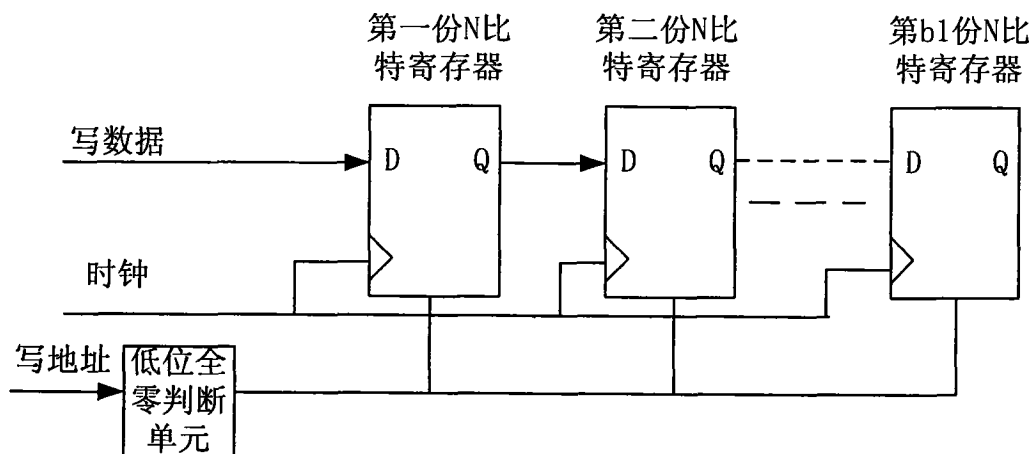


图 5

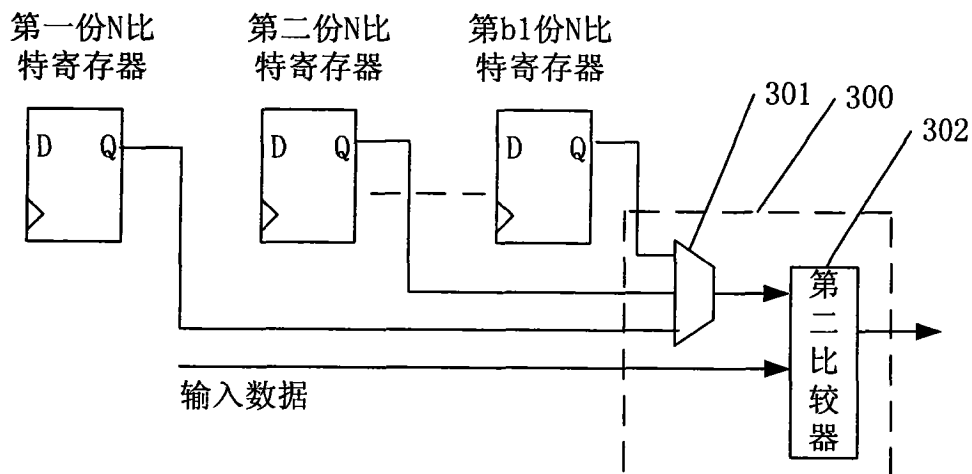


图 6

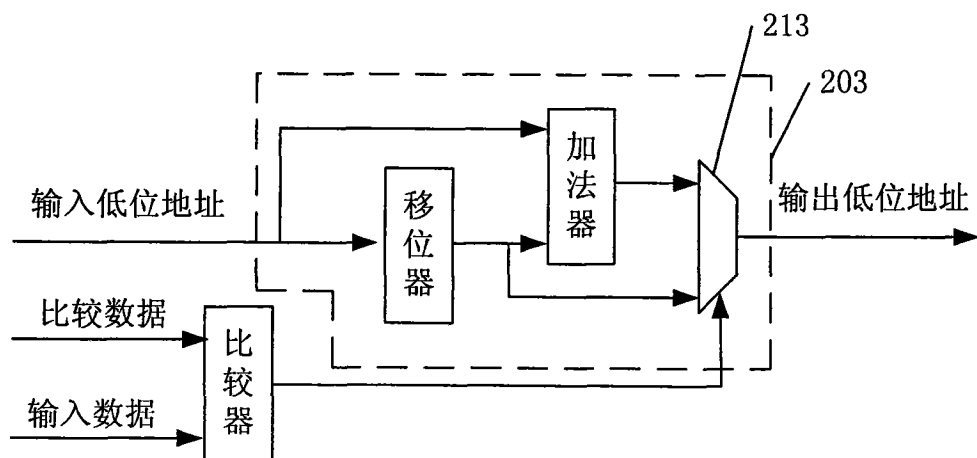


图 7

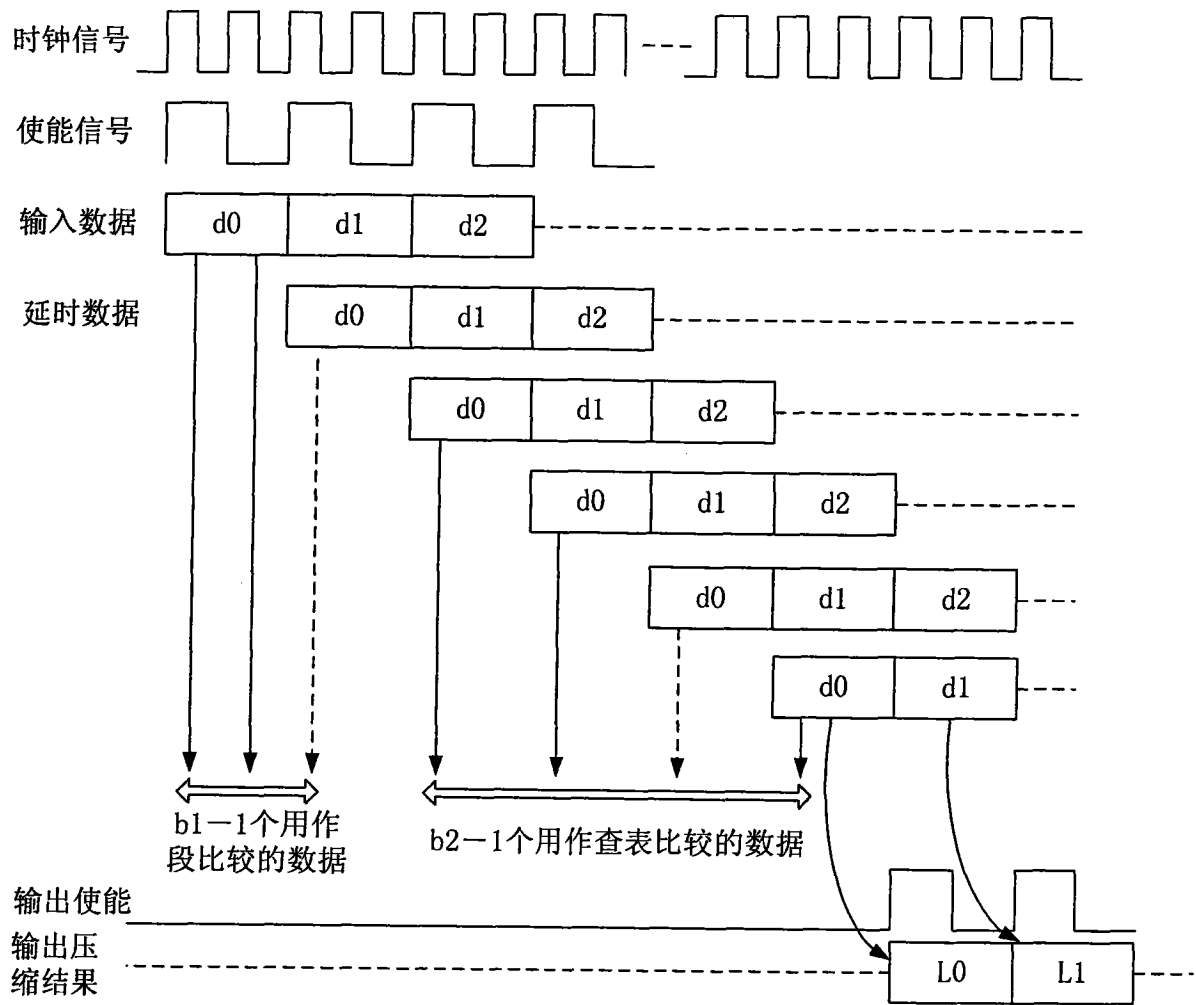


图 8

专利名称(译)	一种超声系统中非线性压缩的方法与装置		
公开(公告)号	CN101961248B	公开(公告)日	2013-12-25
申请号	CN200910108830.5	申请日	2009-07-23
[标]申请(专利权)人(译)	深圳迈瑞生物医疗电子股份有限公司		
申请(专利权)人(译)	深圳迈瑞生物医疗电子股份有限公司		
当前申请(专利权)人(译)	深圳迈瑞生物医疗电子股份有限公司		
[标]发明人	皮兴俊		
发明人	皮兴俊		
IPC分类号	A61B8/00 G06F12/08 G06F12/0882 G06F17/30		
代理人(译)	何平		
审查员(译)	陈昭阳		
其他公开文献	CN101961248A		
外部链接	Espacenet SIPO		

摘要(译)

本发明公开了一种超声系统中非线性压缩的方法与装置，其包括：设置在处理器片内存储资源中的存储单元，用于存储b2份含有非线性变换参数的查找表；与所述控制单元相连的比较及地址获取单元，用于利用二分查表法逐级查找所述多份查找表，并依次将从查找表中获得的数据与输入的待压缩数据进行比较，用当前比较结果生成下一份查找表的查找地址，当所有查找表均查找完毕时输出最后一次的比较结果。本发明不需要片外查表，数据量小、成本低；且速度快，效率高。

