



## (12)发明专利申请

(10)申请公布号 CN 105849890 A

(43)申请公布日 2016.08.10

(21)申请号 201480061660.9

(22)申请日 2014.10.16

(30)优先权数据

13193066.1 2013.11.15 EP

(85)PCT国际申请进入国家阶段日

2016.05.11

(86)PCT国际申请的申请数据

PCT/EP2014/072260 2014.10.16

(87)PCT国际申请的公布数据

W02015/071051 EN 2015.05.21

(71)申请人 皇家飞利浦有限公司

地址 荷兰艾恩德霍芬

(72)发明人 R·德克尔 V·A·亨内肯

A·M·萨沃夫

(74)专利代理机构 永新专利商标代理有限公司  
72002

代理人 李光颖 王英

(51)Int.Cl.

H01L 23/00(2006.01)

A61B 8/00(2006.01)

H01L 23/498(2006.01)

H01L 23/538(2006.01)

H01L 27/146(2006.01)

A61N 1/05(2006.01)

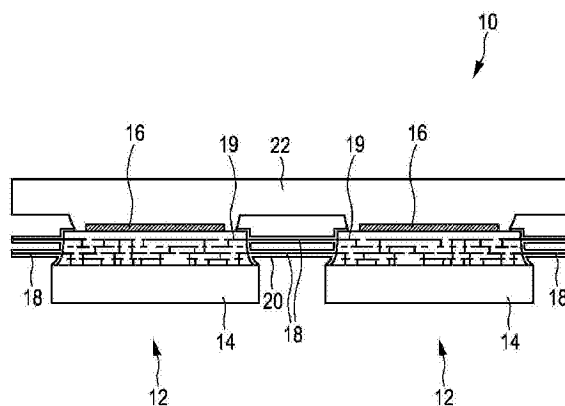
权利要求书2页 说明书6页 附图7页

### (54)发明名称

集成电路阵列和用于制造集成电路阵列的方法

### (57)摘要

公开了一种集成电路阵列,尤其是用于诸如超声成像系统的二维传感器阵列。所述集成电路阵列(10)包括:多个集成电路元件(12),其每一个被形成在基板(14)中,其中,所述基板彼此分离。所述阵列包括柔性和/或可伸展连接层(22),其被连接到所述集成电路元件用于将所述集成电路元件彼此柔性连接。所述阵列还包括多个电互连(18),用于将所述集成电路元件彼此电连接,其中,所述电互连与所述集成电路元件的集成互连整体地形成金属线。



1. 一种集成电路阵列(10), 尤其是用于诸如超声成像系统的二维传感器阵列, 所述集成电路阵列包括:

- 多个集成电路元件(12), 每个所述集成电路元件被形成在基板部分(14)中, 其中, 所述基板部分彼此分离,

- 柔性和/或可伸展连接层(22), 其被耦合到所述集成电路元件, 用于将所述集成电路元件彼此柔性连接, 以及

- 多个电互连(18), 其用于将所述集成电路元件彼此电耦合, 其中, 所述电互连与所述集成电路元件的集成互连整体地被形成为金属线。

2. 根据权利要求1所述的集成电路阵列, 其中, 所述电互连(18)与所述连接层分离。

3. 根据权利要求2所述的集成电路阵列, 其中, 所述电互连借助于隔离层彼此电隔离。

4. 根据权利要求3所述的集成电路阵列, 其中, 所述隔离层包括聚对二甲苯层或由原子层沉积所沉积的层。

5. 根据权利要求1所述的集成电路阵列, 其中, 所述集成电路元件中的每个被耦合到传感器元件(16), 用于检测测量值。

6. 根据权利要求5所述的集成电路阵列, 其中, 所述传感器元件是超声换能器元件, 用于发出和接收超声波。

7. 根据权利要求1所述的集成电路阵列, 其中, 所述电互连被形成为亚微米金属线。

8. 根据权利要求1所述的集成电路阵列, 其中, 所述电互连在顶视图中至少具有分段的弯曲形状, 用于将所述集成电路元件彼此柔性耦合。

9. 一种用于制造集成电路元件(12)的阵列(10)的方法, 尤其是用于制造诸如超声成像系统的二维传感器阵列的方法, 包括以下步骤:

- 提供基板(14), 所述基板包括借助于被形成为集成金属线的电互连(18)而彼此电连接的多个集成电路元件,

- 暴露所述电互连,

- 将柔性和/或可伸展连接层(22)耦合到所述集成电路元件, 以提供所述集成电路元件之间的柔性连接, 并且

- 机械地将包括所述集成电路元件的基板部分彼此分离, 使得借助于所述柔性和/或可伸展连接层来柔性地耦合所述集成电路元件。

10. 根据权利要求9所述的方法, 其中, 在耦合所述柔性连接层之前, 借助于可移除的保护模具(28)嵌入所述互连。

11. 根据权利要求10所述的方法, 其中, 所述保护模具被移除以暴露所述电互连。

12. 根据权利要求9所述的方法, 还包括将传感器元件(16)连接到所述集成电路元件中的每个, 用于检测测量值。

13. 根据权利要求12所述的方法, 其中, 所述传感器元件是超声换能器元件, 用于发出和/或接收超声波。

14. 根据权利要求9所述的方法, 其中, 通过在与所暴露的互连的位置对应的位置处断开所述基板部分, 所述集成电路被彼此机械地分离。

15. 一种超声换能器, 例如用于血管内超声系统, 所述超声换能器包括换能器阵列, 所述换能器阵列包括: 多个超声换能器元件(16), 其用于发出和/或接收超声波; 以及, 根据权

利要求1至8中的任一项所述的集成电路阵列(10),其用于驱动所述换能器元件。

## 集成电路阵列和用于制造集成电路阵列的方法

### 技术领域

[0001] 本发明涉及一种集成电路阵列,尤其是用于诸如超声成像系统的二维传感器阵列,以及制造相应的集成电路阵列的方法。本发明还涉及一种超声换能器,例如用于血管内超声系统。

### 背景技术

[0002] 在二维传感器阵列领域中,通常已知,通过可弯曲的和/或可伸展的电互连来连接电路和传感器,以便提供柔性和/或可伸展的传感器阵列。这种可伸展和/或可弯曲的电路和传感器在生物医学领域中具有日益增长的重要性,这是因为它们能够以这种方式形成或定形:它们与人体匹配,例如圆柱血管内超声换能器或植入式传感器阵列(如视网膜植入性光学传感器)。

[0003] 在微创医学仪器的领域中,柔性和可伸展的电路对于形成高性能传感器系统是重要的,如能够被附接到圆柱形或球形仪器上的成像系统。对于可伸展的电容式微加工超声换能器(CMUT)阵列,将刚性芯片变薄并围绕仪器弯曲,这导致换能器阵列内的机械应力。对于制造可伸展的CMUT阵列,通常在硅晶片上制造个体换能器元件,并将其附接到柔性层或衬箔上,并且通过蚀刻处理彼此分离。个体传感器设备通常通过在分离过程步骤中被连接到每个传感器的电互连而彼此电连接。用于导管的相应电容式微加工超声换能器阵列例如可以从W0 2012/066477 A1获知。

[0004] 已知的电路阵列和传感器阵列的缺点在于:完成后处理步骤期间的电互连的连接,使得增加用于制造电路阵列和/或传感器阵列的技术工作量。

[0005] 根据W0 98/32595,已知一种并入微机电设备的柔性皮肤,其中,柔性皮肤包括被封装到聚酰亚胺薄膜中的硅岛,其中,所述硅岛是通过经由湿蚀刻来将硅晶片蚀刻到期望厚度并经由反应离子蚀刻从后侧图案化而形成的。

[0006] 根据US 2006/0255433 A1,已知一种包含半导体的柔性皮肤,其适于在智能纺织品应用中使用,包括金属层、绝缘层以及夹在第一柔性聚合物层与第二柔性聚合物层之间的一个或多个半导体岛。

[0007] 根据J.Chen在2010年2月1日的Journal of Micromechanics and microengineering,Vol.20,No.2中第23001页的“Topical Review;Capacitive micromachined ultrasonic transducer arrays for minimally invasive medical ultrasound”,可获知一种平面单片式CMUT阵列的组件,其中,成像板通过与换能器整体制造的柔性电介质膜而被彼此连接。根据EP 1 883 107 A2,已知一种封装的微电子设备,其包括至少一个电极,所述电极包括被嵌入封包的芯片,其中所述芯片通过柔性电互连而被彼此连接。

### 发明内容

[0008] 本发明的目的是提供一种改善的柔性或可伸展的集成电路阵列,其能够以较低的

技术工作量来制造。本发明的另一目的在于提供一种用于以较低技术工作量来制造集成电路的柔性和/或可伸展阵列的改善方法。本发明的最后的目的是提供一种可以以较低技术工作量制造的柔性和/或可伸展的超声换能器组件。

[0009] 在本发明的第一方面,提供一种集成电路阵列,尤其是用于诸如超声成像系统的二维传感器阵列,所述集成电路阵列包括:

[0010] -多个集成电路元件,每个集成电路元件被形成在基板部分中,其中,所述基板部分彼此分离,

[0011] -柔性和/或可伸展的连接层,其耦合到所述集成电路元件用于将所述集成电路元件彼此柔性连接,以及

[0012] -多个电互连,用于将所述集成电路元件彼此电耦合,其中,所述电互连与所述集成电路元件的集成互连整体地被形成为金属线。

[0013] 在本发明的另一方面,提供一种用于制造集成电路的阵列的方法,尤其是用于诸如超声成像系统的二维传感器阵列,所述方法包括以下步骤:

[0014] -提供基板,所述基板包括通过被形成为集成金属线的电互连而被彼此电耦合的多个集成电路元件;

[0015] -暴露所述电互连;

[0016] -将柔性和/或可伸展的连接层耦合到与所述电互连分离的所述集成电路元件,以提供所述集成电路元件之间的柔性连接;以及

[0017] -机械地使包括所述集成电路元件的基板部分彼此分离,使得所述集成电路元件通过所述柔性连接层而被柔性地连接。

[0018] 在本发明的另一方面,提供一种超声换能器,例如用于血管内超声系统,所述超声换能器包括:换能器阵列,所述换能器阵列包括多个超声换能器元件,用于发出和/或接收超声波;以及,根据本发明的集成电路阵列,用于驱动所述换能器元件。

[0019] 本发明的优选实施例被定义在从属权利要求中。应当理解,所要求保护的方法具有与所要求保护的设备以及从属权利要求中限定的类似和/或相同的优选实施例。

[0020] 本发明基于这样的想法:使用集成互连将分离的集成电路彼此电连接,以将集成电路柔性地彼此连接。在1C过程中,集成互连与集成电路一起被形成为集成金属线,并且当基板部分彼此分离时暴露所述集成互连。由于在1C过程期间已经处理了电互连,因此能够省略在连接到柔性连接层之后在后处理中集成电路的电连接。因此,能够减少用于制造集成电路阵列的制造工作量。根据本发明,术语“柔性”意味着集成电路在任意方向可以相对彼此移动,例如,可以相对彼此弯曲和/或伸展。在制造过程期间,电互连可以部分或全部暴露。

[0021] 在优选实施例中,电互连与连接层分离。这可以用较低的技术工作量在集成电路元件之间形成可弯曲和可伸展的电连接。

[0022] 在优选实施例中,电互连通过隔离层彼此电隔离。这可以简单地提供彼此相距较短距离的多个电互连,同时确保集成电路元件的电功能。

[0023] 在另一优选实施例中,隔离层包括聚对二甲苯(parylene)层。这可以以较低技术工作量向电互连施加均匀的无针孔隔离层,所述电互连还是可生物相容的,从而集成电路阵列能够用于医学应用。

[0024] 在另一实施例中,隔离层是原子层沉积所沉积的层。

[0025] 在优选实施例中,集成电路元件中的每一个被连接到传感器元件,用于检测测量值。这可以简单地提供具有较小尺寸的二维测量阵列,例如用于血管内应用,这是因为集成电路元件能够用于驱动传感器元件并用于评估所检测到的测量值。

[0026] 在另一优选实施例中,传感器元件是超声换能器元件,用于发出和/或接收超声波。这可以提供柔性和/或可伸展的超声换能器阵列,例如用于血管内超声系统,其能够适用于例如圆柱或球形仪器。

[0027] 在另一优选实施例中,电互连被形成为亚微米金属线。这可以在具有减小尺寸的集成电路元件之间实现高速或大容量的数据连接,因为在集成电路元件之间能够连接多条平行金属线。

[0028] 在优选实施例中,电互连在俯视图中至少具有分段的弯曲形状,用于将所述集成电路元件彼此柔性和/或可伸展地连接。这可以在集成电路元件之间实现可弯曲或可伸展的电连接,从而能够以高的灵活性将集成电路阵列应用到不同表面。

[0029] 在优选实施例中,电互连被形成在布置于彼此之上的多个水平上,其中,不同水平的电互连通过隔离层(尤其是通过氧化物层)彼此至少部分地机械连接。电互连可以分段地被彼此连接,从而隔离层在电互连之间形成支柱。这可以增加电互连的机械稳定性。

[0030] 在方法的优选实施例中,电互连由包括聚对二甲苯的隔离层所涂布。这可以用可靠的无针孔层以较低技术工作量彼此隔离电互连,所述电互连是可生物相容的,从而集成电路阵列能够用于医学应用。

[0031] 在方法的另一优选实施例中,在连接所述柔性连接层之前,通过可移除的保护模具嵌入或成型所述互连。这可以避免电互连被集成或附接到柔性和/或可伸展的连接层,使得能够提供集成电路阵列的可靠的制造方法。

[0032] 在优选实施例中,所述保护模具被移除以暴露所述电互连。这可以提供独立的能够被伸展和弯曲的电互连,从而能够提供可靠的柔性集成电路阵列。

[0033] 在优选实施例中,所述方法还包括以下步骤:将传感器元件连接到集成电路元件中的每个,用于检测测量值。这可以提供具有减小尺寸的二维传感器阵列,这是因为集成电路元件能够用于驱动传感器元件并用于评估测量值。

[0034] 在优选实施例中,所述传感器元件是超声换能器元件,用于发出和/或接收超声波。这可以提供柔性或可伸展的超声换能器阵列。

[0035] 还优选的是,通过在与所暴露的互连的位置对应的位置处断开基板部分,而使得集成电路彼此机械分离。这可以简单地使集成电路元件彼此断开,并提供集成电路的柔性二维阵列。

[0036] 如上所述,由于集成电路元件通过电互连而电连接,其中所述电互连是在集成电路元件与集成电路元件的集成互连整体的集成电路过程期间产生的,在附接柔性连接层之前,能够以低技术工作量制造所述电互连,从而能够减少用于制造集成电路的柔性阵列的所有技术工作量。

## 附图说明

[0037] 根据并参考后文描述的实施例的说明,本发明的这些和其它方面将是显而易见

的。在附图中

[0038] 图1示出了柔性集成电路阵列的示意性截面图；

[0039] 图2示出了图1所示的柔性集成电路阵列的截面俯视图；

[0040] 图3a-i示出了用于制造图1的柔性集成电路阵列的制造步骤的序列；以及

[0041] 图4a-c示出了在示意性透视图暴露的电互连的不同实施例。

## 具体实施方式

[0042] 图1示出了通常以10表示的柔性集成电路阵列的示意性截面图。集成电路阵列10包括多个集成电路元件12,这些元件中的每一个都被形成于基板14中。集成电路元件12中的每个被连接到传感器设备16,该传感器设备16在特定实施例中被形成为超声换能器元件16,例如,电容式微加工超声换能器(CMUT)元件。集成电路元件12包括在CMOS制造期间形成的多个层中的集成电路。集成电路是在硅基板14内通过集成电路过程形成的。集成电路元件的基板14彼此分离,其中,集成电路元件12或集成电路元件12的集成电路通过多个电互连18被彼此电连接。电互连18是金属线,且在集成电路制造过程期间与集成电路元件12的集成电互连19一起被形成,因此,与集成电互连19整体被形成为整体。电互连18上覆盖有形成聚对二甲苯层的隔离层20。聚对二甲苯是涂层,其在低压和室温下由化学气相沉积(CVD)施加。聚对二甲苯提供了保形沉积,并且是无针孔层,并能够被形成具有50-100nm的厚度。聚对二甲苯还是可生物相容的,从而这种材料能够用于医学应用,并且尤其是长期植入物。

[0043] 电互连18在集成电路元件12的集成金属线的制造过程期间被形成为电金属互连,并随后通过后续描述的蚀刻过程暴露,从而电互连18是在集成电路元件12之间的独立式电连接。电互连18在俯视图中具有曲折线形状或马蹄铁形状,从而电互连18易于弯曲或伸展。电互连18优选是在多个层中形成的亚微米互连(例如,总线),从而能够提供数据连接以提交大量数据,例如图像数据。电互连18还可以用于向集成电路元件12提供电功率。

[0044] 集成电路元件12被连接到柔性连接层22,该柔性连接层22优选通过聚二甲硅氧烷(PDMS)层来形成,用于集成电路元件12与彼此的柔性连接。

[0045] 由于基板14彼此机械分离,或者换言之,由于集成电路元件12不具有刚性连接,且由于柔性连接层22被连接到集成电路元件12,集成电路阵列10能够被提供作为集成电路元件12的二维柔性阵列。由于电互连18是可弯曲和可伸展的,柔性集成电路阵列10能够被形成并几乎能够被变形为任意形状,例如,以覆盖例如血管内传感器或内窥镜的圆柱或球形表面。由于传感器元件16被直接接触到集成电路元件12,能够通过集成电路元件12驱动传感器元件16,并且能够直接评估由传感器元件16提供并且经由电互连18传输的测量值,从而能够以较小尺寸提供二维传感器阵列。

[0046] 在优选实施例中,传感器元件16被形成为电容式微机械换能器元件,用于发出和接收超声波,从而能够以小尺寸提供柔性超声图像传感器阵列,例如用于血管内传感器应用。在备选实施例中,传感器元件16是光学传感器,例如,用于提供成像阵列的光电二极管。

[0047] 在图2中示意性示出了图1所示的集成电路阵列10的截面俯视图。相同的元件用相同的附图标记来表示,其中,这里仅详细描述不同之处。

[0048] 集成电路元件12经由电互连18而被彼此连接,电互连18具有曲折线形状,从而电

互连18能够被弯曲和伸展,使得集成电路阵列10能够被覆盖几乎任何非平坦表面,并且可以灵活使用集成电路阵列10。

[0049] 集成电路阵列10被形成为如图2所示的二维阵列,其中,每个内集成电路元件12被连接到四个周围的集成电路元件12。应当理解,在集成电路阵列10的边缘处的集成电路元件12仅被连接到三个集成电路元件12,并且角落集成电路元件12仅被连接到两个周围的集成电路元件12。集成电路阵列10可以由更多或更少的连接的相邻集成电路元件12形成,例如,六边形阵列。通常,元件的形状、大小和/或分布并不局限于图中所示的实施例。

[0050] 图3a-i示出了用于制造集成电路阵列10的制造步骤的序列。相同的元件用相同的附图标记来表示,其中,这里仅详细描述不同之处。

[0051] 在图3a中,示出了方法的开始点,其中提供了完全制造的1C晶片。集成电路元件12被集成到仍然被形成为整体的基板14中。集成电路元件12包括不同的电路层,其中,集成电路元件12通过电互连18而被电连接,所述电互连18在过程的该阶段仍被集成到硅晶片上。在该开始点处的硅晶片可以被提供具有传感器元件16,该传感器元件16可以被连接到集成电路元件12中的每个,其中,传感器元件16在图3中未示出。

[0052] 在图3b所示的后续步骤中,将诸如光阻或硬膜层的阻挡层24应用于硅晶片的表面26。该阻挡层是有图案的,使得集成电路元件12被阻挡层24所覆盖,并且在电互连18之上的表面26在集成电路元件12之间的部分被暴露。

[0053] 在图3c中示出的后续步骤中,对形成围绕电互连18的金属间电介质的氧化物进行蚀刻,从而暴露电互连18。蚀刻过程优选是各向同性蚀刻过程,从而完全暴露电互连18并且移除所有金属间电介质。在备选实施例中,氧化物被部分移除,从而电互连18被部分暴露,使得电互连18通过剩余的氧化物层被部分地彼此连接。这可以通过干蚀刻过程来执行。干蚀刻过程可以是反应离子蚀刻(RIE),其关于电互连18的铝选择性地蚀刻氧化物。适当的湿蚀刻的例子是包括一份酸和两份氟化铵的蚀刻液体。适当的RIE的例子是基于CF<sub>4</sub>的化学反应。

[0054] 在蚀刻过程之后,如图3d所示,移除阻挡层24。因为电互连18的小的尺寸和小的重量,电互连18保持悬停,而不在十几微米的距离上弯曲。

[0055] 在图3e中,隔离层20被沉积在整个硅晶片上,其中隔离层由聚对二甲苯层形成,所述聚对二甲苯层是在低压和室温下通过化学气相沉积(CVD)施加的涂层。聚对二甲苯层展现了在任意和围绕每个暴露结构的保形沉积增长,从而电互连18被聚对二甲苯层整体覆盖和/或隔离。此外,聚对二甲苯对直到50-100nm的层是无针孔的。最后,聚对二甲苯是生物适合的,从而这样涂布的元件能够用于医学应用并用于长期移植。

[0056] 在图3f所示的后续步骤中,在集成电路元件12之间形成临时阻挡结构28,以便保护隔离的电互连18用于后续过程步骤。所述阻挡可以是光阻的,并可以通过旋转涂布或喷雾涂布进行施加,其中阻挡层28是例如通过光刻和显影过程形成图案的,从而暴露集成电路元件12的表面。

[0057] 在图3g所示的后续步骤中,由于与PDMS到硅氧化物的粘附相比PDMS到聚对二甲苯层的粘附较低,因此移除覆盖集成电路元件的表面的隔离层20。

[0058] 在图3h所示的后续步骤中,将聚二甲硅氧烷层(PDMS)施加到硅晶片的表面,以便形成柔性连接层22以用于柔性地连接集成电路元件12。PDMS层优选通过旋转涂布或喷雾涂

布施加,或者取决于所需要的层厚度而建模。

[0059] 在图3i所示的后续步骤中,通过蚀刻过程,优选通过深反应离子蚀刻(DRIE)(其在围绕电互连18的阻挡层28上停止),移除在集成电路元件12之间的基板14或者在电互连18之下使集成电路元件12彼此刚性连接的基板14的部分和阻挡层28。

[0060] 在最后的步骤,通过溶剂(例如,通过丙酮或显影剂)移除阻挡层28,从而隔离的电互连18是独立的,且集成电路元件12通过如图1所示的柔性连接层22仅柔性地彼此连接。

[0061] 最后,由于经由电互连连接集成电路元件12(在集成电路过程期间形成集成金属线),因此集成电路元件12与集成电路元件12的集成电互连19整体形成整体,并在后续步骤期间被暴露,可以以较低技术工作量实现集成电路元件12之间的电连接。

[0062] 图4a-c示出了在示意性透视图中的暴露的电互连的不同实施例。相同的元件由相同的附图标记表示,其中这里仅详细描述差别之处。

[0063] 在图4a中,电互连18被布置在彼此之上并被完全暴露,即,氧化物通过例如湿蚀刻过程或各向同性干蚀刻过程被完全移除。电互连18形成互连的堆栈或多级互连。

[0064] 在图4b中,移除电互连18之上或旁边的氧化物,其中电互连18之间以及电互连18之下的金属间氧化物层29被保留。这些金属间氧化物层29能够防止电互连18之间的短路,并提供电互连18的增加的机械稳定性。这些金属间氧化物层19能够通过干蚀刻过程(如,反应离子蚀刻(RIE))来制造。

[0065] 在图4c中,电互连18之间的金属间氧化物层29被部分或分段移除,从而电互连18通过氧化物的支柱彼此连接。这些支柱能够防止电互连18之间短路,并提供电互连18的增加的机械稳定性,同时电互连18仍是柔性的。

[0066] 在图4a-c中,示出了集成电路阵列10的示意图。出于清楚的原因,在图4a-c中没有示出柔性连接层22。可以理解的是,金属间氧化物层29对于弯曲的电互连18以及对于更大尺寸的电路阵列也是可应用的。

[0067] 尽管在图中和上述描述中图示并描述了本发明,但是这些图示和描述被认为是说明性或示例性的而并非限制性的;本发明并不局限于所公开的实施例。根据研究附图、公开和随附权利要求,实践所要求保护的发明的本领域技术人员可以理解和实践所公开实施例的其它变型。

[0068] 在权利要求中,词语“包括”并不排除其它元件或步骤,并且不定冠词“一”或“一个”并不排除复数形式。单个元件或其它单元可以完成权利要求中记叙的多个项目的功能。事实上,在相互不同的从属权利要求中记叙的某些测量并不表示不能有利使用这些测量的组合。

[0069] 在权利要求中的任意附图标记并不被解释为限制范围。

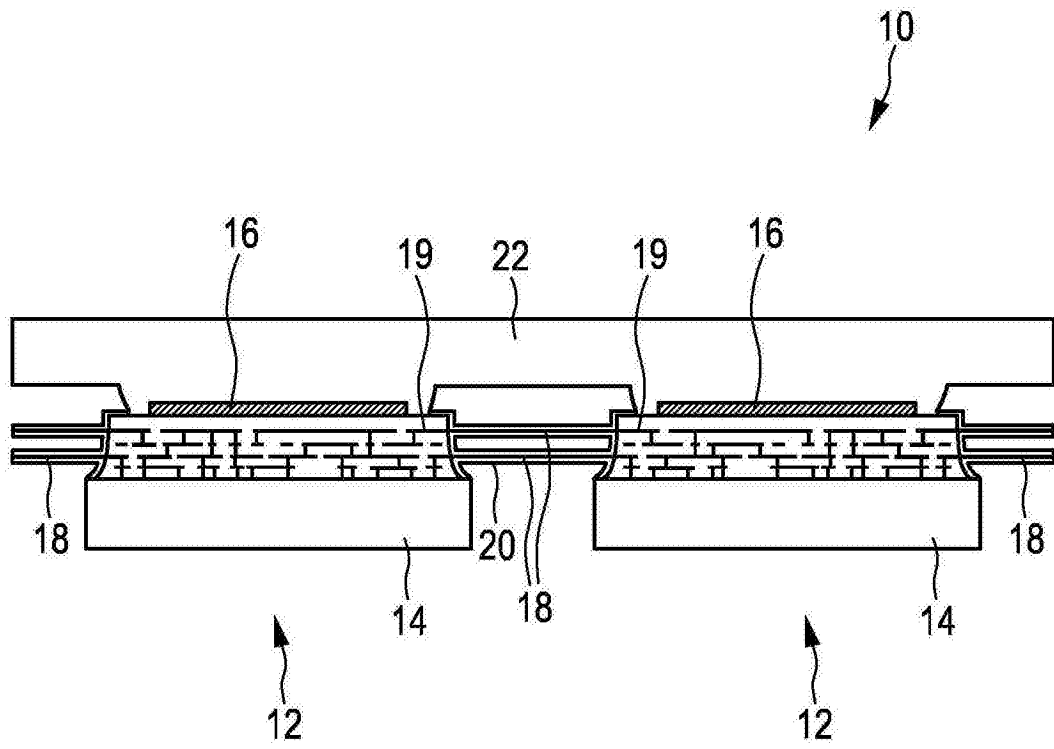


图1

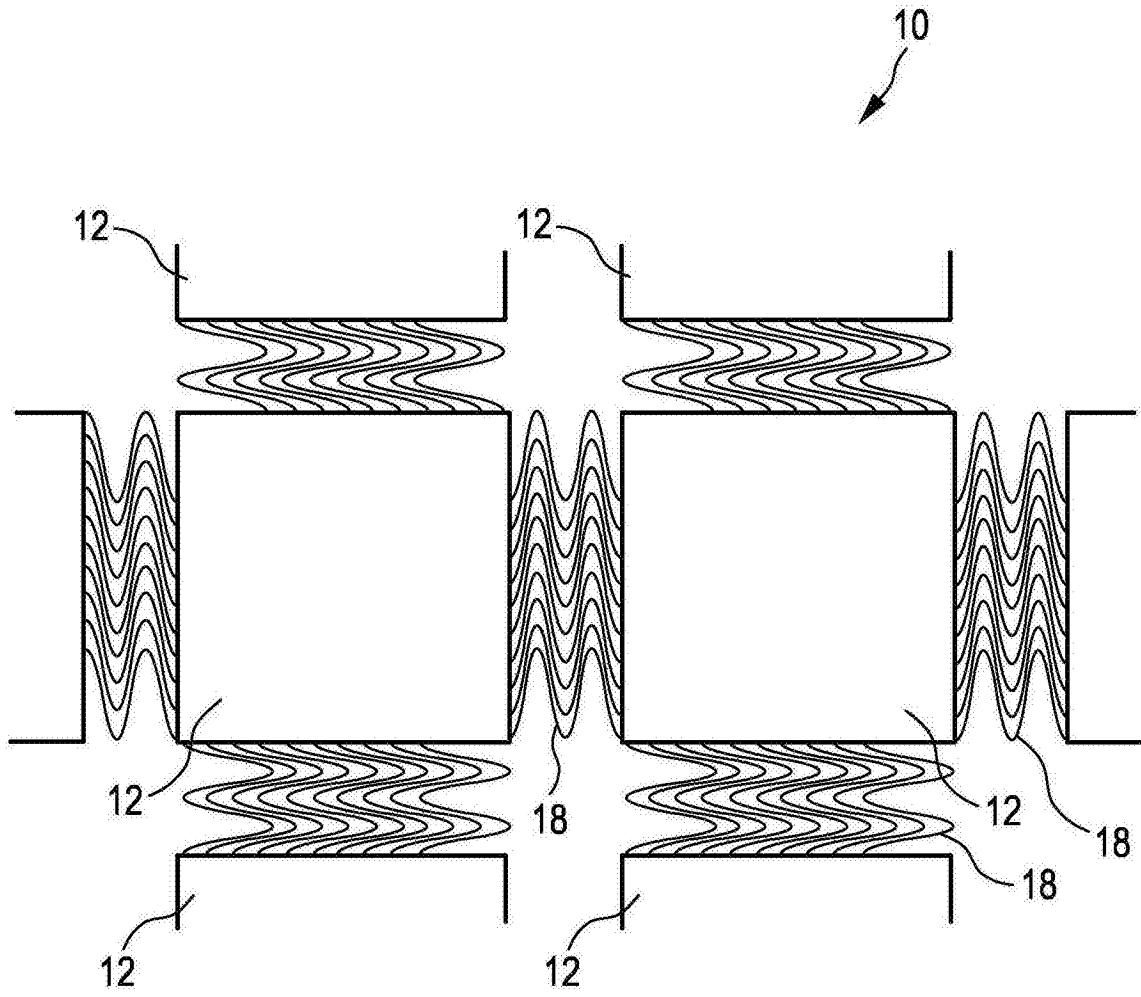


图2

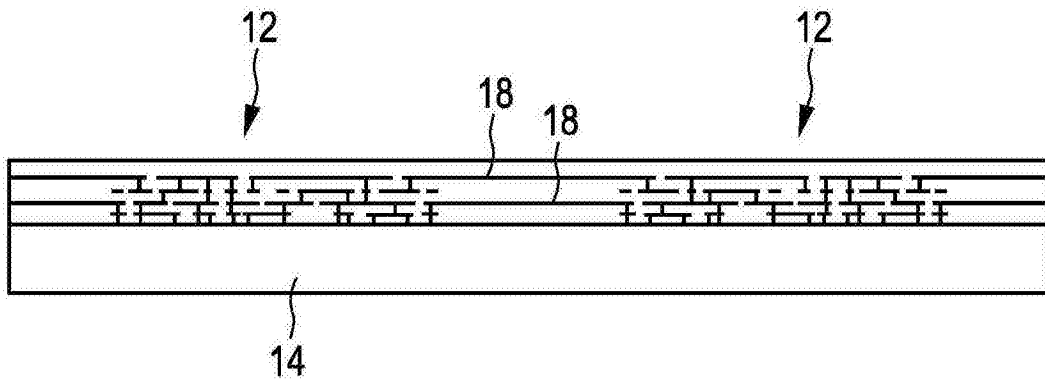


图3a

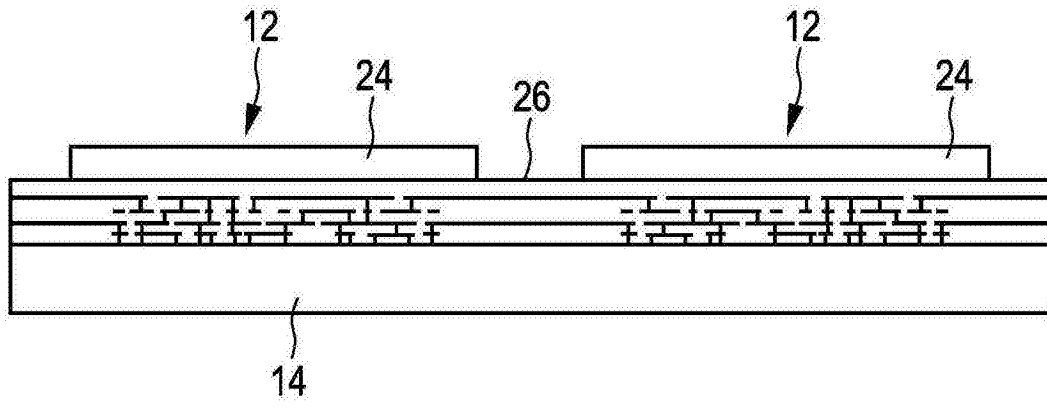


图3b

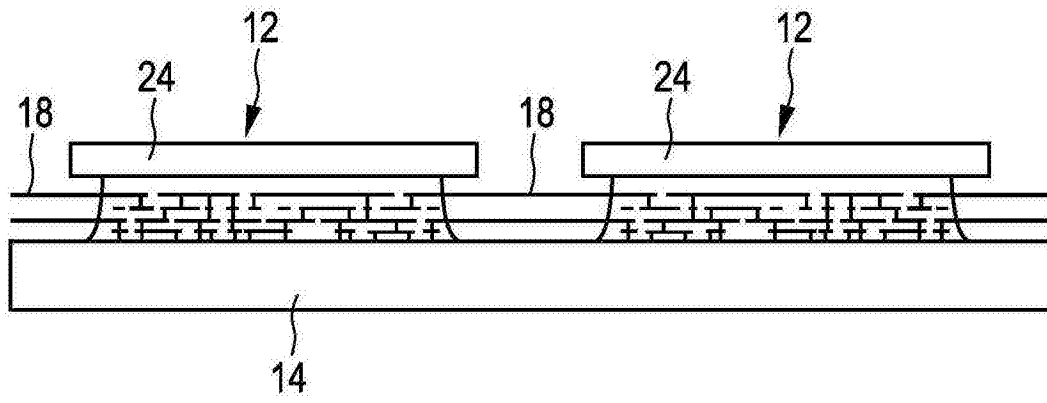


图3c

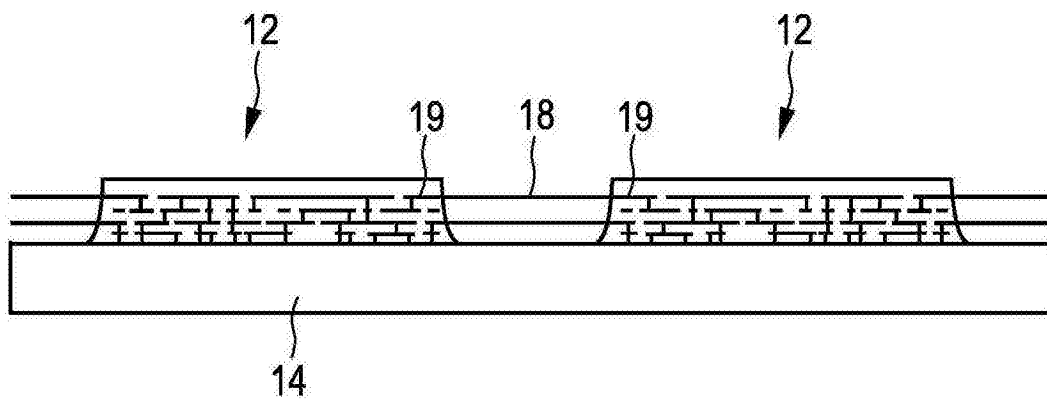


图3d

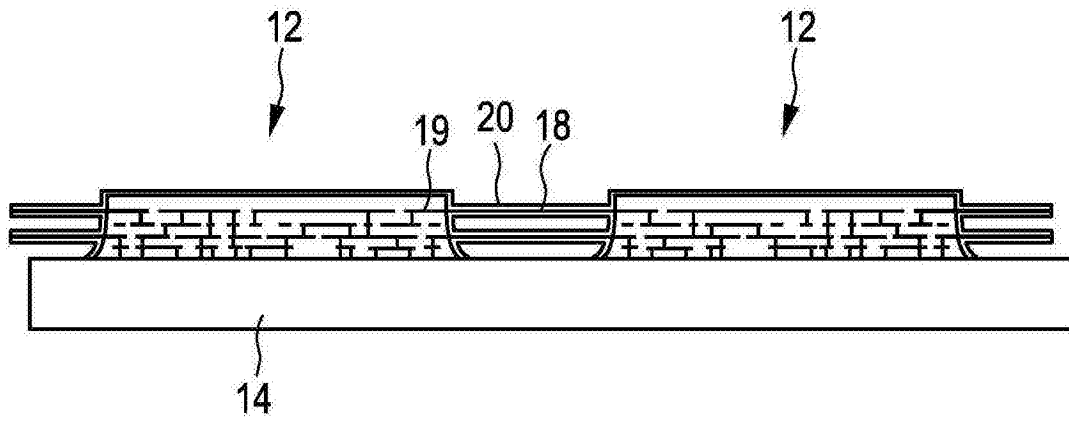


图3e

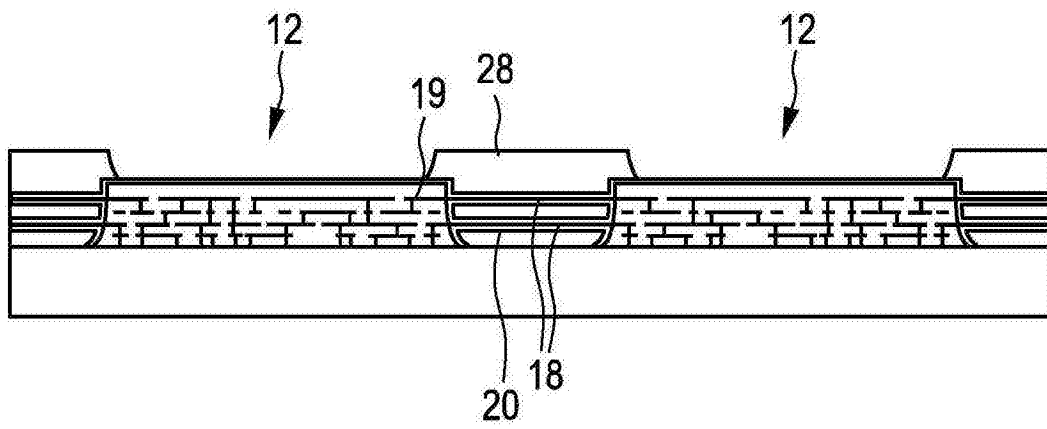


图3f

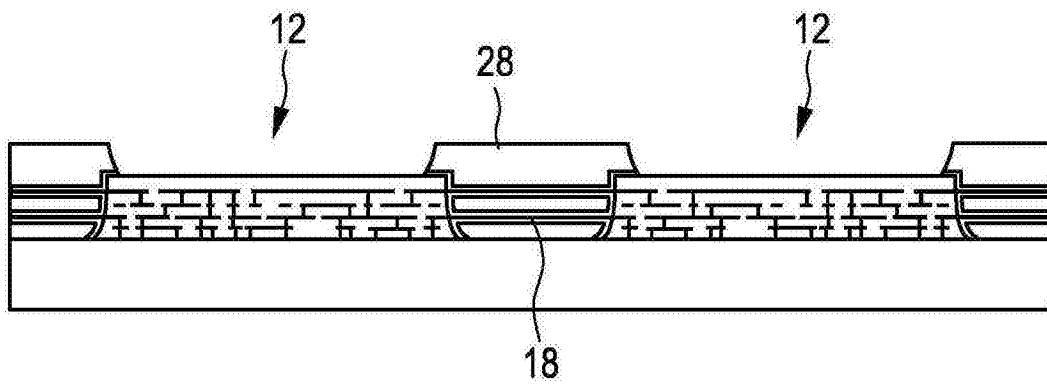


图3g

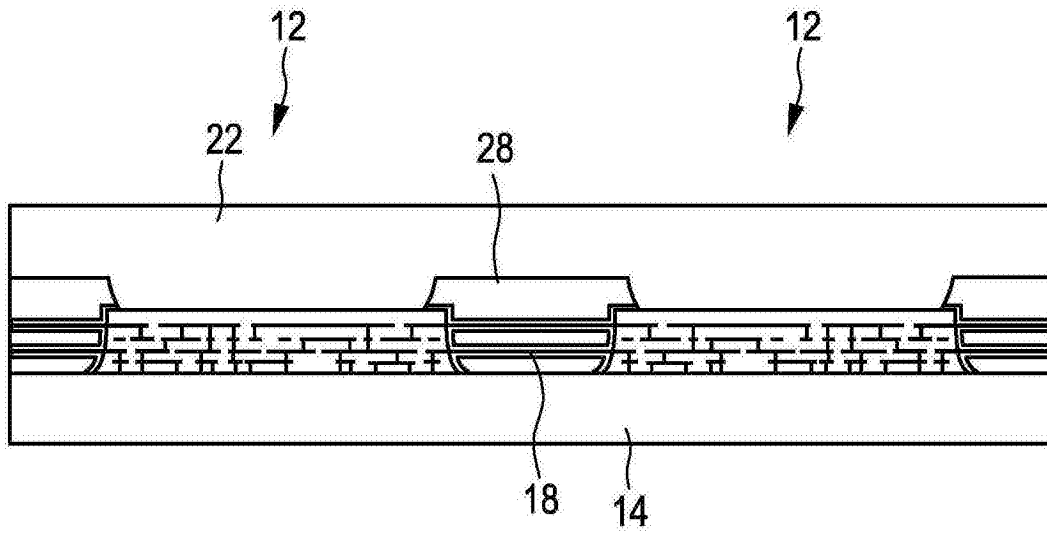


图3h

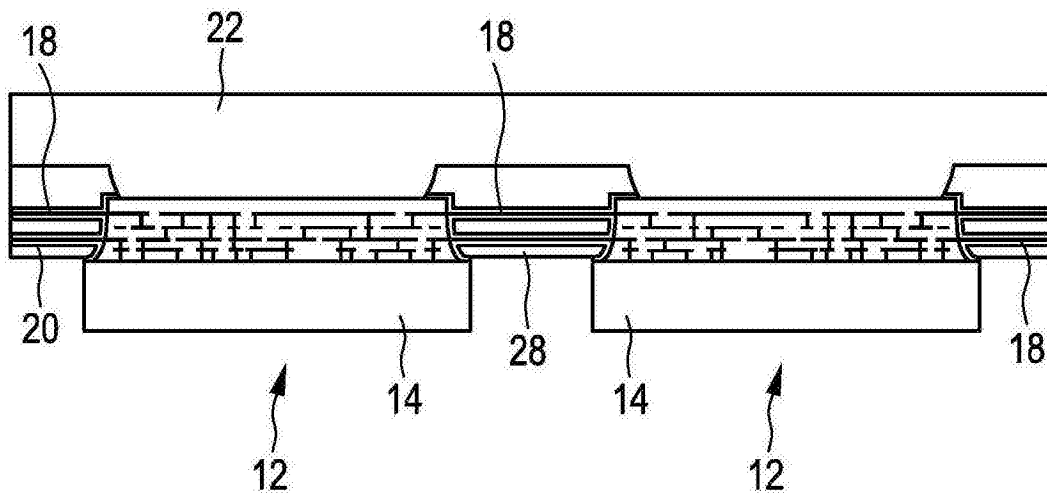


图3i

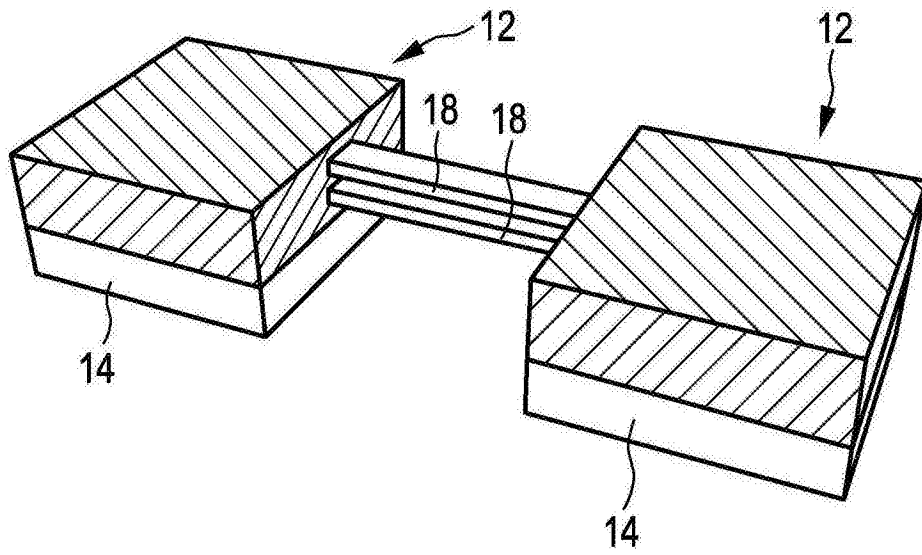


图4a

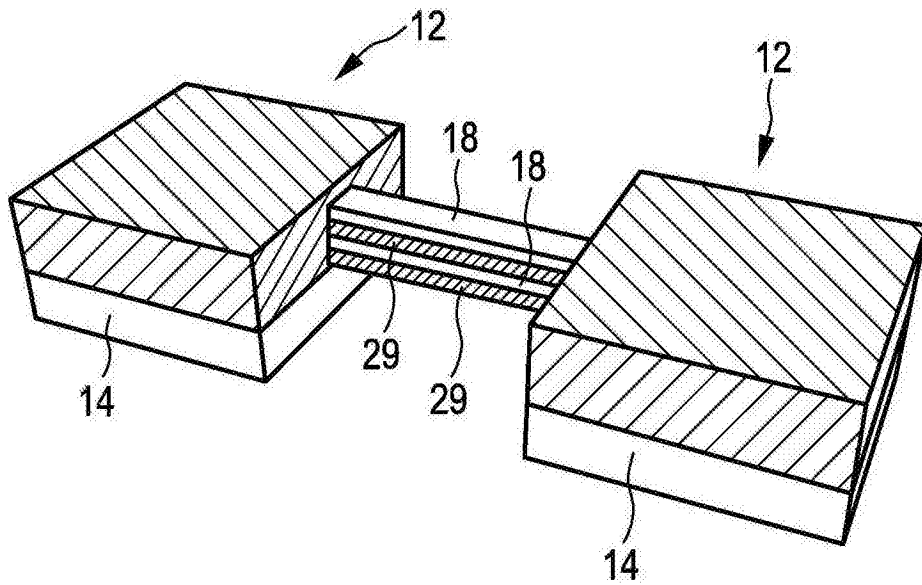


图4b

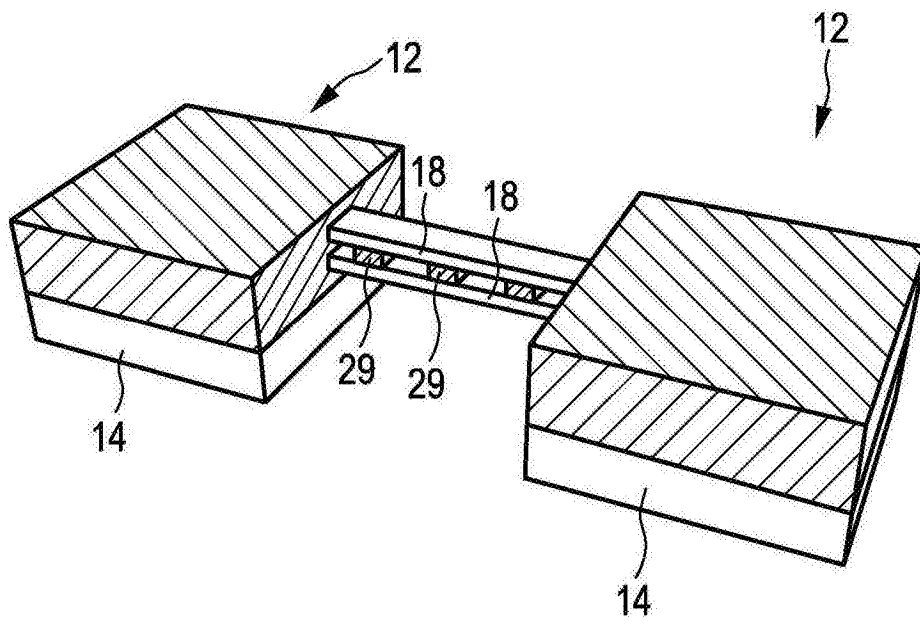


图4c

|                |                                                                                                                                                                      |         |            |
|----------------|----------------------------------------------------------------------------------------------------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 集成电路阵列和用于制造集成电路阵列的方法                                                                                                                                                 |         |            |
| 公开(公告)号        | <a href="#">CN105849890A</a>                                                                                                                                         | 公开(公告)日 | 2016-08-10 |
| 申请号            | CN201480061660.9                                                                                                                                                     | 申请日     | 2014-10-16 |
| [标]申请(专利权)人(译) | 皇家飞利浦电子股份有限公司                                                                                                                                                        |         |            |
| 申请(专利权)人(译)    | 皇家飞利浦有限公司                                                                                                                                                            |         |            |
| 当前申请(专利权)人(译)  | 皇家飞利浦有限公司                                                                                                                                                            |         |            |
| [标]发明人         | R德克尔<br>VA亨内肯<br>AM萨沃夫                                                                                                                                               |         |            |
| 发明人            | R·德克尔<br>V·A·亨内肯<br>A·M·萨沃夫                                                                                                                                          |         |            |
| IPC分类号         | H01L23/00 A61B8/00 H01L23/498 H01L23/538 H01L27/146 A61N1/05                                                                                                         |         |            |
| CPC分类号         | A61B8/4494 A61B8/12 A61B2562/0204 H01L23/5386 H01L23/5387 H01L24/24 H01L24/82 H01L24/94 H01L25/042 H01L2224/24137 H01L2224/94 H01L2924/10253 H01L2924/14 H01L2224/82 |         |            |
| 代理人(译)         | 李光颖<br>王英                                                                                                                                                            |         |            |
| 优先权            | 2013193066 2013-11-15 EP                                                                                                                                             |         |            |
| 其他公开文献         | CN105849890B                                                                                                                                                         |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>                                                                                                                       |         |            |

# 摘要(译)

公开了一种集成电路阵列，尤其是用于诸如超声成像系统的二维传感器阵列。所述集成电路阵列(10)包括：多个集成电路元件(12)，其每一个被形成在基板(14)中，其中，所述基板彼此分离。所述阵列包括柔性和/或可伸展连接层(22)，其被连接到所述集成电路元件用于将所述集成电路元件彼此柔性连接。所述阵列还包括多个电互连(18)，用于将所述集成电路元件彼此电连接，其中，所述电互连与所述集成电路元件的集成互连整体地形成成为金属线。

