



## (12)发明专利申请

(10)申请公布号 CN 109688936 A

(43)申请公布日 2019.04.26

(21)申请号 201780055956.3

(22)申请日 2017.08.29

(30)优先权数据

15/263,939 2016.09.13 US

(85)PCT国际申请进入国家阶段日

2019.03.12

(86)PCT国际申请的申请数据

PCT/US2017/049024 2017.08.29

(87)PCT国际申请的公布数据

WO2018/052701 EN 2018.03.22

(71)申请人 蝴蝶网络有限公司

地址 美国康涅狄格州

(72)发明人 陈凯亮 基思·G·菲费

(74)专利代理机构 北京集佳知识产权代理有限公司 11227

代理人 陈炜 李德山

(51)Int.Cl.

A61B 8/00(2006.01)

A61B 8/14(2006.01)

G01N 29/36(2006.01)

G01S 7/52(2006.01)

G01S 15/89(2006.01)

G06K 9/00(2006.01)

G10K 11/34(2006.01)

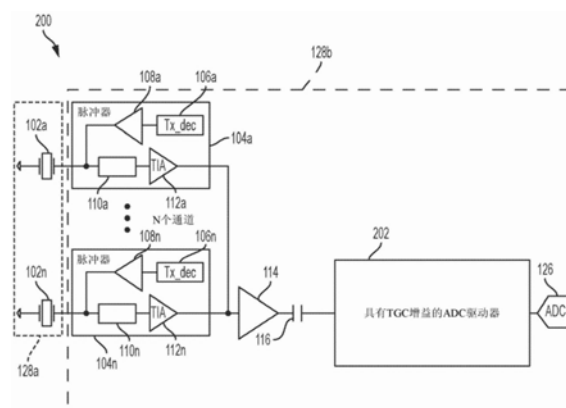
权利要求书3页 说明书8页 附图11页

### (54)发明名称

具有用于超声应用的内置时间增益补偿功能的模数驱动电路

### (57)摘要

用于超声设备的时间增益补偿(TGC)电路包括第一放大器和控制电路,第一放大器具有积分电容器,控制电路被配置成生成控制积分电容器的积分时间的TGC控制信号,从而控制第一放大器的增益。积分时间是在输入信号与第一放大器隔离之前输入信号耦合至第一放大器的时间量。



1. 一种用于超声设备的时间增益补偿 (TGC) 电路, 包括:  
第一放大器, 其具有第一积分电容器; 以及  
控制电路, 其被配置成通过生成控制所述第一积分电容器的积分时间的 TGC 控制信号来控制所述第一放大器的增益, 所述积分时间包括在输入信号与所述第一放大器隔离之前所述输入信号耦合至所述第一放大器的时间量。
2. 根据权利要求1所述的 TGC 电路, 其中, 所述第一放大器包括差分放大器。
3. 根据权利要求2所述的 TGC 电路, 其中, 所述差分放大器包括模数转换器 (ADC) 驱动器。
4. 根据权利要求1所述的 TGC 电路, 其中, 所述控制电路还包括:  
第二放大器, 其具有反馈电容器, 所述第二放大器被配置为比较器电路, 其中, 所述控制电路通过所述第二放大器的输出电压与由可变增益控制输入信号的值确定的阈值电压之间的比较来生成所述 TGC 控制信号。
5. 根据权利要求4所述的 TGC 电路, 其中, 所述第二放大器包括运算放大器。
6. 根据权利要求1所述的 TGC 电路, 其中, 由所述 TGC 控制信号控制的积分时间取决于所述控制电路的 RC 时间常数和可变增益控制输入信号的电压。
7. 根据权利要求6所述的 TGC 电路, 其中, 所述第一放大器的输出增益与所述控制电路的电阻值和电容值与所述第一放大器的电阻值和电容值之间的比率成正比。
8. 根据权利要求7所述的 TGC 电路, 其中, 所述比率约为5。
9. 根据权利要求1所述的 TGC 电路, 其中, 所述第一积分电容器还包括模数转换器 (ADC) 的采样和保持电容器。
10. 根据权利要求9所述的 TGC 电路, 还包括偏移电压电容器, 所述偏移电压电容器被配置成存储并消除与所述第一放大器的输入信号相关联的偏移电压, 以及存储并消除与所述第一放大器本身相关联的偏移电压。
11. 一种用于超声设备的模数转换器 (ADC) 驱动器电路, 包括:  
第一放大器, 其在反馈配置中具有第一积分电容器和第二积分电容器; 以及  
控制电路, 其被配置成通过生成控制所述第一积分电容器和所述第二积分电容器的积分时间的时间增益补偿 (TGC) 控制信号控制所述第一放大器的增益来提供时间增益补偿, 所述积分时间包括在输入信号与所述第一放大器隔离之前所述输入信号耦合至所述第一放大器的时间量。
12. 根据权利要求11所述的 ADC 驱动器电路, 其中, 所述第一放大器包括差分放大器。
13. 根据权利要求12所述的 ADC 驱动器电路, 还包括一对 ADC 采样和保持电容器, 该对 ADC 采样和保持电容器选择性地耦接至所述差分放大器的输出端子。
14. 根据权利要求13所述的 ADC 驱动器电路, 还包括一对偏移电压电容器, 该对偏移电压电容器耦接至所述差分放大器的输入端子。
15. 根据权利要求14所述的 ADC 驱动器电路, 还包括:  
第一对开关, 其被配置成在复位操作模式期间对所述第一积分电容器和所述第二积分电容器进行放电;  
第二对开关, 其被配置成在所述复位操作模式之后将所述输入信号耦合至所述差分放大器, 并且此后根据所述 TGC 控制信号将所述输入信号与所述差分放大器隔离, 所述第二对

开关还被配置成在偏移消除操作模式期间将所述输入信号耦合至所述偏移电压电容器；

第三对开关，其被配置成在所述偏移消除模式期间使所述差分放大器的输入端子和输出端子均衡；以及

第四对开关，其被配置成在采样操作模式期间将所述差分放大器的输出端子耦接至所述ADC采样和保持电容器。

16. 根据权利要求11所述的ADC驱动器电路，其中，所述控制电路还包括：

第二放大器，其具有反馈电容器，所述第二放大器被配置为比较器电路；以及

所述TGC控制信号是通过所述第二放大器的输出电压与由可变增益控制输入信号的值确定的阈值电压之间的比较而生成的。

17. 根据权利要求16所述的ADC驱动器电路，其中，所述第二放大器包括运算放大器。

18. 根据权利要求17所述的ADC驱动器电路，其中，由所述TGC控制信号控制的积分时间取决于RC时间常数和所述可变增益控制输入信号的电压。

19. 根据权利要求18所述的ADC驱动器，其中，所述控制电路的反馈电容器以恒定电流进行充电，使得一旦所述运算放大器的输出电压超过由所述可变增益控制输入信号确定的阈值电压，所述TGC控制信号的状态就改变。

20. 根据权利要求19所述的ADC驱动器，还包括开关，所述开关被配置成选择性地对所述反馈电容器进行放电。

21. 一种超声系统，包括：

接收通道，其被配置成接收来自超声换能器的电信号；以及

模拟电路块，其具有耦接至所述接收通道的输入和耦接至模数转换器(ADC)的输出，所述模拟电路块还包括：

ADC驱动器电路，其包括在反馈配置中具有的第一积分电容器和第二积分电容器的差分放大器；以及

控制电路，其被配置成通过生成控制所述第一积分电容器和所述第二积分电容器的积分时间的增益补偿(TGC)控制信号来提供增益补偿，所述积分时间包括在输入信号与所述差分放大器隔离之前所述输入信号耦合至所述差分放大器的时间量。

22. 根据权利要求21所述的超声系统，其中，所述ADC驱动器电路还包括：

一对ADC采样和保持电容器，其选择性地耦接至所述差分放大器的输出端子；

一对偏移电压电容器，其耦接至所述差分放大器的输入端子；

第一对开关，其被配置成在复位操作模式期间对所述第一积分电容器和所述第二积分电容器进行放电；

第二对开关，其被配置成在所述复位操作模式之后将所述输入信号耦合至所述差分放大器，并且此后根据所述TGC控制信号将所述输入信号与所述差分放大器隔离，所述第二对开关还被配置成在偏移消除操作模式期间将所述输入信号耦合至所述偏移电压电容器；

第三对开关，其被配置成在所述偏移消除模式期间使所述差分放大器的输入端子和输出端子均衡；以及

第四对开关，其被配置成在采样操作模式期间将所述差分放大器的输出端子耦接至ADC采样和保持电容器。

23. 根据权利要求22所述的超声系统，其中，所述控制电路还包括：

运算放大器,其具有反馈电容器,所述运算放大器被配置为比较器电路;以及

所述TGC控制信号是通过所述运算放大器的输出电压与由可变增益控制输入信号的值确定的阈值电压之间的比较而生成的。

24. 根据权利要求23所述的超声系统,其中,由所述TGC控制信号控制的所述积分时间取决于所述反馈电容器的电容和所述可变增益控制输入信号的电压。

25. 根据权利要求24所述的超声系统,其中,所述控制电路的反馈电容器以恒定电流进行充电,使得一旦所述运算放大器的输出电压超过由所述可变增益控制输入信号确定的阈值电压,所述TGC控制信号的状态就改变。

26. 根据权利要求25所述的超声系统,其中,所述控制电路还包括开关,所述开关被配置成选择性地对所述反馈电容器进行放电。

27. 根据权利要求21所述的超声系统,其中,所述第一积分电容器和所述第二积分电容器还用作一对ADC采样和保持电容器。

28. 根据权利要求27所述的超声系统,还包括:

第一对开关,其被配置成在复位操作模式期间对所述第一积分电容器和所述第二积分电容器进行放电;

第二对开关,其被配置成在所述复位操作模式之后将所述输入信号耦合至所述差分放大器,并且此后根据所述TGC控制信号将所述输入信号与所述差分放大器隔离;以及

第三对开关,其被配置成在所述复位模式期间将共模电压耦合至所述差分放大器的输入端子和输出端子。

29. 根据权利要求27所述的超声系统,还包括:

第一对开关,其被配置成在复位操作模式期间对所述第一积分电容器进行放电;

第二对开关,其被配置成在所述复位操作模式期间对所述第二积分电容器进行放电;

第三对开关,其被配置成在所述复位操作模式期间使所述差分放大器的输入端子和输出端子均衡;以及

第四对开关,其被配置成在所述复位操作模式之后将所述第一积分电容器耦接至所述差分放大器的输入端子和输出端子。

30. 根据权利要求27所述的超声系统,其中,所述控制电路还包括:

运算放大器,其具有反馈电容器,所述运算放大器被配置为比较器电路;以及

所述TGC控制信号是通过所述运算放大器的输出电压与由可变增益控制输入信号的值确定的阈值电压之间的比较而生成的。

31. 根据权利要求30所述的超声系统,其中,由所述TGC控制信号控制的所述积分时间取决于所述控制电路的RC时间常数和所述可变增益控制输入信号的电压。

## 具有用于超声应用的内置时间增益补偿功能的模数驱动电路

### 背景技术

[0001] 本申请是要求于2016年9月13日提交的代理案卷号为B1348.70032US00并且题为“ANALOG-TO-DIGITAL DRIVE CIRCUITRY HAVING BUILT-IN TIME GAIN COMPENSATION FUNCTIONALITY FOR ULTRASOUND APPLICATIONS”的美国专利申请序列第15/263,939号的优先权的继续申请,其全部内容在此通过引用并入本文。

### 背景技术

[0002]

[0003] 本公开内容涉及超声设备。具体地,本公开内容涉及具有用于超声应用的内置时间增益补偿(TGC)功能的模数转换(ADC)驱动电路。

[0004] 超声设备可以用于执行诊断成像和/或治疗。超声成像可以用于查看内部软组织身体结构,以及找到疾病来源或排除任何病理。超声设备使用具有相对于人类可听到的频率更高的频率的声波。通过使用探头将超声脉冲发射到组织中来创建超声图像。声波被从组织反射出来,其中不同组织反射不同程度的声音。这些反射的声波可以被转换为电信号,该电信号被放大、数字化、记录并且作为图像显示给操作者。声音信号的强度(幅度)和波穿过身体所需的时间提供了用于产生图像的信息。

[0005] 可以使用超声设备形成许多不同类型的图像。图像可以是实时图像。例如,可以生成示出组织的二维剖面、血液流动、组织随时间的运动、血液的位置、特定分子的存在、组织的硬度或三维区域的解剖结果的图像。

### 发明内容

[0006] 在一个实施方式中,一种用于超声设备的时间增益补偿(TGC)电路包括第一放大器和控制电路,第一放大器具有第一积分电容器,控制电路被配置成生成控制第一积分电容器的积分时间的TGC控制信号,从而控制第一放大器的增益,积分时间包括在输入信号与第一放大器隔离之前输入信号耦合至第一放大器的时间量。

[0007] 在另一实施方式中,一种用于超声设备的模数转换器(ADC)驱动器电路包括第一放大器和控制电路,第一放大器具有反馈配置中的第一积分电容器和第二积分电容器,控制电路被配置成生成控制第一积分电容器和第二积分电容器的积分时间的时间增益补偿(TGC)控制信号,从而通过控制第一放大器的增益来提供时间增益补偿,积分时间包括在输入信号与第一放大器隔离之前输入信号耦合至第一放大器的时间量。

[0008] 在另一实施方式中,一种超声系统包括接收通道和模拟电路块,接收通道被配置成接收来自超声换能器的电信号,模拟电路块具有耦接至接收通道的输入端和耦接至模数转换器(ADC)的输出端,模拟电路块还包括ADC驱动器电路和控制电路,ADC驱动器电路包括具有反馈配置中的第一积分电容器和第二积分电容器的差分放大器,控制电路被配置成生成控制第一积分电容器和第二积分电容器的积分时间的时间增益补偿(TGC)控制信号,从而通过控制差分放大器的增益来提供时间增益补偿,积分时间包括在输入信号与差分放大器隔离之前输入信号耦合至差分放大器的时间量。

## 附图说明

[0009] 将参照以下附图对所公开技术的各个方面和实施方式进行了描述。应当理解的是，附图不一定按比例绘制。出现在多个附图中的项目在它们出现的所有附图中由相同的附图标记来表示，并且其中：

[0010] 图1是示出被配置成用于发射和接收超声信号的示例性电路的示意性框图；

[0011] 图2是示出根据示例性实施方式的被配置成用于发射和接收超声信号的示例性电路的示意性框图；

[0012] 图3是图2中的ADC驱动器/TGC增益电路块的示意图；

[0013] 图4是图2中的ADC驱动器/TGC增益电路块的替选实施方式的示意图；

[0014] 图5是示出根据另一示例性实施方式的被配置成用于发射和接收超声信号的示例性电路的示意性框图；

[0015] 图6是图5中的ADC驱动器/TGC增益/偏移消除电路块的示意图；

[0016] 图7是示出变化的电压信号 $V_G$ 与ADC驱动器放大器的输出之间的一系列波形图，其中变化的电压信号 $V_G$ 与由TGC功能提供的期望增益成正比；

[0017] 图8是示出变化的电压信号 $V_G$ 与用于控制ADC驱动器放大器的各个时钟信号之间的关系的一系列波形图；

[0018] 图9示出了由图8中的时间段9表示的序列的部分；

[0019] 图10示出了由图8中的时间段10表示的序列的部分；

[0020] 图11示出了由图8中的时间段11表示的序列的部分。

## 具体实施方式

[0021] 本公开内容认识到可以有利地对超声接收器电路中的某些模拟电路部件（例如，ADC驱动器、TGC电路）以及可选地自动调零块进行组合。这样的功能组合可以提供一个或多个益处，诸如，例如：减少电路级的数目、提供更好的电力性能和/或提供更精细的时间增益补偿控制。

[0022] 本公开内容的各方面涉及用于超声设备的TGC电路以及被配置成生成控制放大器的积分电容器的积分时间（并且因此控制放大器的增益）的TGC控制信号的控制电路。积分时间是输入信号在与放大器隔离之前耦合至放大器的时间量。

[0023] 下文将参照附图更全面地描述本公开内容的实施方式。在附图中示出了本公开内容的一些但非所有实施方式。实际上，本公开内容可以以许多不同的形式来实施，并且不应被解释为限于本文中阐述的实施方式。相反，提供这些实施方式以使本公开内容清楚地满足适用的法律要求。贯穿全文，相同的附图标记表示相同的元件。如本文所使用的，在一些实施方式中，术语“大约”、“基本”和“约”可以用于指在目标值的 $\pm 20\%$ 内。

[0024] 超声信号在它们穿过身体组织时衰减，因此从较深组织接收的信号比从近场组织接收的信号衰减得更多。此外，来自较深组织的反射信号会比从近场组织反射的反射信号花更长的时间到达换能器。即使深层和表层具有相同的回声反射性，但是由于这种衰减，可以预期来自深层的较晚到达的回声相对于来自表层的较早到达的回声具有更小的振幅。如果通过使用这种“原始”返回的回声形成超声图像，则图像将呈现出在表层较亮而在深层较暗。因此，解决超声衰减的一个方式是通过使用时间增益补偿（TGC）电路，在时间增益补

偿 (TGC) 电路中, 根据发出的波脉冲经过的时间增加信号增益。即使回声组织位于不同深度, 但是这种校正也使它们在得到的图像中看起来一样。

[0025] 通过进一步图示, 图1是描绘了被配置成用于对接收到的超声信号进行处理的示例性电路100的示意性框图。电路100包括N个超声换能器102a...102n, 其中, N是整数。在一些实施方式中, 超声换能器102a至102n是产生表示接收到的超声信号的电信号的传感器。在一些实施方式中, 超声换能器102a至102n也可以发射超声信号。此外, 在一些实施方式中, 超声换能器102a至102n可以是电容式微机械超声换能器 (CMUT)。在其他实施方式中, 超声换能器102a至102n可以是压电微机械超声换能器 (PMUT)。在其他实施方式中也可以使用另外的替选类型的超声换能器。

[0026] 此外, 如图1所示, 电路100还包括可以与相应的超声换能器102a...102n对应的电路通道104a...104n。例如, 可以存在八个超声换能器102a...102n和八个对应的电路通道104a...104n。在一些实施方式中, 超声换能器102a...102n的数目可以大于电路通道104a...104n的数目。

[0027] 电路通道104a...104n可以包括发射电路、接收电路或者发射电路以及接收电路二者。例如, 发射电路可以包括耦接至相应的脉冲器108a...108n的发射解码器106a...106n。脉冲器108a...108n可以控制相应的超声换能器102a...102n发出超声信号。电路通道104a...104n的接收电路可以接收从相应的超声换能器102a...102n输出的电信号。在所示出的示例中, 每个电路通道104a...104n包括相应的接收开关110a...110n和放大器112a...112n。接收开关110a...110n可以被控制以激活/去激活来自给定超声换能器102a...102n的电信号的读出。更一般地, 接收开关110a...110n可以是接收电路, 因为可以采用开关的替选方案来执行相同的功能。放大器112a...112n可以是跨阻抗放大器 (TIA)。

[0028] 电路100还可以包括平均电路114, 平均电路114在本文中也称为加法器或求和放大器。在一些实施方式中, 平均电路114是缓冲器或放大器。平均电路114可以接收来自一个或多个放大器112a...112n的输出信号并且可以提供平均输出信号。平均输出信号可以部分地通过将来自各个放大器112a...112n的信号相加或相减来形成。例如, 平均电路114可以包括可变反馈电阻, 可变反馈电阻的值可以基于平均电路从其接收信号的放大器112a...112n的数目来动态地调节。

[0029] 平均电路114耦接至自动调零块116。虽然未如此具体地描绘, 但是自动调零块116接收差分输入信号, 并且用于对差分对上存在的任何偏移进行采样和存储。自动调零块116的输出耦接至如上所讨论的时间增益补偿 (TGC) 电路118。在所示出的示例中, TGC电路118还包括可变衰减器120和固定增益放大器122。TGC电路118的输出经由ADC驱动器124耦接至模数转换器 (ADC) 126。在所示出的示例中, ADC驱动器124包括第一ADC驱动器125a和第二ADC驱动器125b。ADC 126将来自平均电路114的信号数字化。

[0030] 在一个实施方式中, ADC 126可以是逐次逼近寄存器 (SAR) ADC, 其对模拟输入电压进行采样和保持, 并且使用多位寄存器 (未示出) 来实现二进制搜索算法。多位寄存器被初始化为中间标度, 其中, 寄存器的最高有效位 (MSB) 被设置为1, 而其余位被设置为0。进而将内部数模转换器 (DAC) 输出设置为 $V_{REF}/2$ , 其中,  $V_{REF}$  (未示出) 是提供至ADC 126的参考电压。然后进行比较以确定采样的输入电压 $V_{IN}$  (未示出) 是小于还是大于DAC输出 $V_{DAC}$  (未示出)。如果 $V_{IN}$ 大于 $V_{DAC}$ , 则比较器输出为逻辑高或逻辑1, 并且多位寄存器的MSB保持为1。相反地, 如

果 $V_{IN}$ 小于 $V_{DAC}$ ,则比较器输出为逻辑低,并且寄存器的MSB被清除为逻辑0。然后,SAR控制逻辑移动至下一位,强制该位为高,并且进行另一比较。序列一直持续降至最低有效位(LSB)。一旦完成此操作,转换完成并且数字字可用于寄存器中。

[0031] 应当理解的是,图1中所示出的各个部件可以位于单个基板上或不同基板上。例如,超声换能器102a...102n可以在第一基板128a上,并且其余示出的部件可以在第二基板128b上。第一基板128a和/或第二基板128b可以是半导体基板,例如,硅基板。可替代地,图1的部件可以在单个基板上。例如,超声换能器102a...102n和所示出的电路可以被单片集成在相同的半导体管芯上。通过使用CMUT作为超声换能器可以促进这样的集成。另外,图1的部件形成超声探头设备的一部分。在一个示例中,超声探头可以是手持式的。在另一示例中,图1的部件形成被配置成由患者穿戴的超声贴片的一部分。

[0032] 本公开内容认识到可以对图1中示出的某些部件(及其相应的功能)(例如,ADC驱动器124、TGC电路118)以及可选地自动调零块116有利地进行组合。这样的功能组合可以提供一个或多个益处,诸如,例如:减少电路级的数目、提供更好的电力性能和/或提供更精细的时间增益补偿控制。

[0033] 通过进一步描述,图2是示出根据本申请的非限制性实施方式的被配置成用于对接收到的超声信号进行处理的示例性电路200的示意性框图。与图1相比,将会看到图2的电路200使用表示具有TGC增益功能的ADC驱动器的单个电路块202来替换单独的TGC电路118和ADC驱动器124。图3示出了电路块202的电路配置的一个示例。

[0034] 如图3具体所示,电路块202包括ADC驱动器电路302和辅助放大器电路304。ADC驱动器电路302包括全差分积分放大器306、积分(增益)电容器C0、C1、输入电阻器R0、R1和NMOS/PMOS开关S0至S5。辅助放大器电路304包括运算放大器308、反馈电容器C2、恒流电阻器R2、NMOS/PMOS开关S6和输出时钟逻辑310。

[0035] ADC驱动器电路302的积分电容器C0和C1提供时间增益补偿,这是因为它们对来自输入信号的电荷进行积分的持续时间可以是变化的。该变化的积分时间基于由辅助放大器电路304生成的输出时钟信号( $clks\_new$ )。输出时钟信号 $clks\_new$ 又是变化的电压增益控制输入信号 $V_G$ 的函数,变化的电压增益控制输入信号 $V_G$ 与由TGC功能提供的期望增益成正比。

[0036] 在操作中,在主要的采样时钟信号 $clks$ (其为到时钟逻辑310的输入)被保持为低的情况下,在复位阶段期间,输出时钟信号 $clks\_new$ 的状态为低(其互补信号 $clks\_new\_b$ 为高)。在复位阶段期间,当 $clks\_new$ 为低时,ADC驱动器电路的开关S2和S3断开,这使差分输入信号 $V_{in}$ 与积分放大器306解耦。此外,开关S0和S1闭合,以清除C0和C1上的电荷,并且使放大器306基本恢复至单位增益。开关S4和S5也闭合,以将共模电压( $V_{CM}$ )施加至积分放大器306的输入。

[0037] 在采样阶段期间,至时钟逻辑310的输入时钟信号( $clks$ )将为高,这将辅助放大器电路304的比较器输出信号( $cmpOUT$ )传递为输出时钟信号 $clks\_new$ 。最初,在采样阶段期间, $cmpOUT$ 为高,意味着 $clks\_new$ 也为高。这导致开关S2和S3闭合、输入信号 $V_{in}$ 耦合至差分放大器306以及使输入信号积分到电容器C0和C1上(其中,开关S0、S1、S4和S5断开)。使得输入信号 $V_{in}$ 能够积分到C0和C1上的时间量(以及因此由差分放大器306提供的增益量)取决于开关S2和S3闭合的时间量,而开关S2和S3闭合的时间量又取决于输出时钟信号 $clks\_new$ 保

持为高的时间量。在辅助放大器电路304中,通过经由时钟信号clk<sub>g</sub>及其互补信号clk<sub>g\_b</sub>的合适的脉冲使开关S6闭合而将可变电压V<sub>G</sub>施加至电容器C2两端。在与V<sub>G</sub>的值成比例的时间量之后,cmp0OUT的状态(以及因此clk<sub>s\_new</sub>的状态)从逻辑高翻转至逻辑低。该时间量T<sub>int</sub>由以下表达式给出:

$$[0038] \quad T_{int} = V_G \cdot (R_2 C_2) / V_0.$$

[0039] 根据以下表达式,积分时间T<sub>int</sub>又与输入信号的输出增益有关:

$$[0040] \quad V_{out} = V_{in} / (R_0 C_0) \cdot T_{int} = (V_{in} \cdot V_G) / V_0 \cdot (R_2 C_2) / (R_0 C_0)$$

[0041] 从上面的表达式(以及当前TGC拓扑实施方式的优点)将观察到两个RC时间常数的比率,RC网络的时间常数R<sub>2</sub>C<sub>2</sub>和RC网络的时间常数R<sub>0</sub>C<sub>0</sub>的比率。在半导体芯片制造中,由于制造缺陷,实际的电阻器值和电容器值可能与期望的设计值偏离。然而,形成在同一芯片上的这些部件的电阻器值和电容器值会以一致的方式偏离,这意味着尽管每个单独的电阻器值可能偏离,但是两个电阻器之间或两个电容器之间的比率能够做得非常准确。这里,由于在TGC增益方程中存在电阻器的比率和电容器的比率,因此,即使在由于半导体制造工艺而导致具有不准确值的电子部件的情况下,也可以准确地控制TGC增益。

[0042] 图4示出了用于电路块200的ADC驱动器电路302的备选拓扑结构402。在该实施方式中,相对于图3的实施方式,使用了附加的开关。如图4所示,开关S0和S2耦接至SAR ADC级126,并且在复位阶段期间通过将两个端子连接至共模电压V<sub>CM</sub>来对电容器C0进行放电。对应地,开关S1和S3在复位阶段期间通过将两个端子连接至共模电压V<sub>CM</sub>来对电容器C1进行放电。此外,开关S9和S10在复位阶段期间使V<sub>in</sub>和V<sub>out</sub>短路。在采样和积分期间,开关S4和S5使得输入信号V<sub>in</sub>能够积分到电容器C0上,同时开关S7和S8使得输入信号V<sub>in</sub>能够积分到电容器C1上。

[0043] 如将从图4的实施方式进一步观察到的,除了提供时间增益补偿以外,积分电容器C0和积分电容器C1还可以用作用于SAR ADC拓扑的ADC输入的采样和保持(S/H)电容器。在积分阶段之后,开关S0/S2和S1/S3可以用于经由SAR ADC级126分别连接电容器C0和C1,以使用前述SAR算法执行模数转换。在每次ADC转换操作结束之后,电容器C0和C1被复位至V<sub>CM</sub>,并且清除它们相应的电荷。

[0044] 除了ADC驱动器和TGC功能以外,本文中的备选实施方式还可以用于进一步将这些特征与零偏移能力结合。因此,图5是示出根据本申请的非限制性实施方式的被配置成用于对接收到的超声信号进行处理的示例性电路500的示意性框图。与图1和图2相比,将会看到图5的电路500使用表示具有TGC增益和偏移消除功能的ADC驱动器的单个电路块502来替换单独的自动调零块116、TGC电路118和ADC驱动器124。

[0045] 如图6更具体所示,电路块502包括ADC驱动器电路602和辅助放大器电路604。为了便于描述和比较,具有相似部件的实施方式使用相同的附图标记来表示。ADC驱动器电路602包括全差分积分放大器306、积分(增益)电容器C0、C1、采样和保持电容器C3、C4、偏移电压电容器C5、C6、输入电阻器R0、R1以及NMOS/PMOS开关S0、S1、S2、S3、S4、S5、S7和S8。辅助放大器电路604包括运算放大器308、反馈电容器C2、恒流电阻器R2、NMOS/PMOS开关S6和输出时钟逻辑606。如图5进一步所示,时钟逻辑608示出了由ADC驱动器电路602使用的附加的时钟信号的生成,以实现ADC采样和保持功能、TGC功能以及偏移消除(自动调零)功能。与图3和图4的实施方式相比,积分(增益)电容器C0和C1与采样和保持电容器C3和C4不同,并且可

以具有比C3和C4更小的电容值。这进而允许R0和R1的更大的电阻值,从而降低功率。

[0046] 现在参照图7,示出了说明由图6的实施方式中的电路块502提供的TGC功能的一系列波形图。应当理解的是,图7中描绘的信号的电压电平和频率仅是示例性的,并且可能不一定对应于接收超声信号的实际操作。相反,出于说明的目的,示例性波形描绘了到电路块500的示例输入和来自电路块500的示例输出。如图所示,最上面的波形是变化的电压 $V_G$ ,其再次与期望的TGC成比例。在所描绘的示例中, $V_G$ 是以约500kHz振荡、具有约0.55伏(V)的低值和约1.35V的峰值的简单正弦波。应当注意的是, $V_G$ 以相对于其他信号低得多的速率变化。波形 $V_{in}$ 表示由电路块502接收的差分输入信号的值,并且也是以比 $V_G$ 快约10倍(即,5MHz)振荡的恒定振幅的简单正弦波。 $V_{out}$ (采样)是如在电容器C3和C4处看的积分放大器306的结果输出值,并且 $V_{out}$ (平滑)是 $V_{out}$ (采样)的平滑版本。

[0047] 如将从图7注意到的, $V_G$ 的值确定如在 $V_{out}$ 处看的由积分放大器306提供的增益量。从约1.0 $\mu$ s至约1.5 $\mu$ s, $V_G$ 从中值减小到最小值。对应地,如由 $V_{out}$ 的振幅所见的结果增益减小到最小值。随后,从约1.5 $\mu$ s至约2.5 $\mu$ s, $V_G$ 从最小值转变至最大值,这再次通过从最小值增加至最大值的 $V_{out}$ 的增益反映出来。

[0048] 为了进一步理解电路块502的操作,可以参照图8中的波形图,其包括TGC信号 $V_G$ 以及由ADC驱动器电路602和辅助放大器电路604使用的各个时钟信号。更具体地,时钟信号包括:clkoff及互补信号clkoff\_b(到时钟逻辑608的输入,其控制自动调零偏移消除功能)、clkr2(时钟逻辑608的第一输出,其控制TGC增益的复位)、clks2及互补信号clks2\_b(时钟逻辑608的第二输出,其控制用于ADC输入的采样和保持功能)、clki2及互补信号clki2\_b(时钟逻辑608的第三输出,其控制积分时间并因此控制TGC增益,并且还协同偏移消除一起使用)以及clkg(其控制辅助放大器电路604的操作以最终生成clki2)。

[0049] 如图8所示,时序以相对长的偏移消除(自动调零)操作开始。这通过在约0.8 $\mu$ s(例如,从约0.1 $\mu$ s至约0.9 $\mu$ s)的持续时间时钟信号clkoff变高而反映出来,在此期间,放大器输入处不存在输入差分信号。相反,仅存在信号链DC偏移。此外,如图6中的时钟逻辑608所示,clkr2和clks2二者在偏移消除时间段期间都保持为低。也就是说,输入时钟信号clkr和clks二者都通过clkoff的互补时钟信号(clkoff\_b)关闭。相比之下,时钟逻辑608中包括的或(OR)逻辑使得当clkoff为高时钟信号clki2保持为高。时钟信号clkg在偏移时段期间也关闭。

[0050] 就ADC驱动器电路602而言,在偏移阶段期间,开关S4和S5闭合,这使积分放大器306的输入和输出均衡。同时,开关S2和S3闭合,这使 $V_{in}$ 耦合至电容器C5和C6。通过C5和C6上的电压差将捕获存在的(由图6中的 $V_{offset}$ 表示的)任何偏移电压,并且在偏移复位阶段期间,不存在输入差分AC信号。

[0051] 应当注意的是,在超声接收阶段之前,仅执行一次偏移消除阶段,并且在整个超声接收时段(通常为约50 $\mu$ s至200 $\mu$ s)对偏移电压进行采样并将其存储在电容器C5和C6中。为了防止在该时段期间对任何AC信号的采样(其可能以其他方式导致偏移消除的误差),可以根据整个系统控制序列中的较高电平实施控制,以将超声换能器与模拟链断开,使得仅对DC偏移进行采样,而没有任何AC信号进入。

[0052] 在偏移消除时段结束时,clkoff变低,这使得能够开始对输入信号进行采样,包括TGC。相对于图8中的3.0 $\mu$ s时间标度,由于时钟信号的相对高的速度,因此在后续附图中更

详细地示出了整个序列中的由时间段9、10和11标记的特定部分。

[0053] 参照图9,时序图描绘了由图8的时间段9表示的序列的部分。该时间段涵盖在约1.0 $\mu$ s处clk<sub>g</sub>首次脉冲为高时的数据采样的开始和偏移消除后的复位阶段。clk<sub>g</sub>脉冲的持续时间(约8ns)与clk<sub>s2</sub>的采样时钟脉冲(约4ns)紧接着clk<sub>r2</sub>的复位时钟脉冲(也约4ns)一致。只要clk<sub>g</sub>为高,辅助放大器电路604的电容C<sub>2</sub>就放电,这使运算放大器308的输出电压保持低于V<sub>G</sub>的值。因此,比较器输出信号cmpOUT保持为低。由于输出时钟逻辑606使用clk<sub>g\_b</sub>作为门信号,因此clk<sub>i</sub>(并且因此clk<sub>i2</sub>) 在采样和复位期间保持为低。一旦clk<sub>g</sub>关闭,比较器输出信号cmpOUT则被允许通过输出时钟逻辑606进行传送,其在clk<sub>i</sub>处反转为高。

[0054] 因此,紧接着采样和复位操作,S<sub>2</sub>和S<sub>3</sub>闭合,以将输入信号V<sub>in</sub>耦合至积分放大器306。由于clk<sub>r2</sub>和clk<sub>s2</sub>在clk<sub>g</sub>变低时也关闭,因此开关S<sub>0</sub>和S<sub>1</sub>断开以使得电流能够积分到C<sub>0</sub>和C<sub>1</sub>上,并且开关S<sub>7</sub>和S<sub>8</sub>断开以使采样电容C<sub>3</sub>和C<sub>4</sub>与积分放大器306的输出解耦。

[0055] clk<sub>g</sub>关闭的另一影响是使得电流能够开始对辅助放大器电路604的电容C<sub>2</sub>进行充电,这使得运算放大器308的输出电压增加。一旦该输出电压超过通过V<sub>G</sub>设置的阈值比较值,cmpOUT的状态将从低变为高,这进而导致clk<sub>i</sub>和clk<sub>i2</sub>切换为低并且中断电容C<sub>0</sub>和C<sub>1</sub>上的积分。根据以下表达式,达到该阈值比较值所需的时间仍取决于V<sub>G</sub>的振幅:

[0056]  $T_{int} = V_G \cdot (R_2 C_2) / V_0$ ;

[0057] 其中,输入信号的输出增益由下式给出:

[0058]  $V_{out} = V_{in} / (R_0 C_0) \cdot T_{int} = (V_{in} \cdot V_G) / V_0 \cdot (R_2 C_2) / (R_0 C_0)$

[0059] 可以根据需要设置两个RC时间常数的比率(R<sub>2</sub>C<sub>2</sub>)/(R<sub>0</sub>C<sub>0</sub>)以实现期望的增益范围。在一个示例性实施方式中,(R<sub>2</sub>C<sub>2</sub>)/(R<sub>0</sub>C<sub>0</sub>)的比率可以为约5;然而,也可以考虑其他值。

[0060] 在图9所示的特定时间段中,V<sub>G</sub>的值相对于其最大值和最小值约处于中点处,并且正在减小。因此,该区段中的clk<sub>i2</sub>的接通时间(约8ns)大约是由clk<sub>g</sub>的关闭持续时间(例如,约16ns)所允许的总积分时间的可用量的一半。一旦clk<sub>g</sub>脉冲为高,则C<sub>2</sub>放电,clk<sub>i2</sub>关闭以将输入信号V<sub>in</sub>与积分放大器306隔离。然后,clk<sub>s2</sub>进行脉冲以捕获C<sub>3</sub>和C<sub>4</sub>上的输出,接着clk<sub>r2</sub>脉冲为高以对C<sub>0</sub>和C<sub>1</sub>进行放电,从而将积分放大器306复位为单位增益。

[0061] 现在参照图10,时序图示出了图8的时间段10,其发生在约1.42 $\mu$ s至约1.60 $\mu$ s。该区段对应于V<sub>G</sub>处于最小值的时间段。当V<sub>G</sub>处于最小值时,积分时间T<sub>int</sub>也处于最小值,这意味着clk<sub>i2</sub>具有最短的时钟脉冲。如图10所示,clk<sub>i2</sub>具有约2ns的脉冲持续时间,对应于由ADC驱动器电路602提供的最小TGC值。

[0062] 通过比较,图11的时序图示出了图8的时间段11,其发生在约2.40 $\mu$ s至约2.58 $\mu$ s。该区段对应于V<sub>G</sub>处于最大值的时间段。当V<sub>G</sub>处于最大值时,积分时间T<sub>int</sub>也处于最大值,这意味着clk<sub>i2</sub>具有最长的时钟脉冲持续时间。如图11所示,clk<sub>i2</sub>的脉冲持续时间对应于clk<sub>g</sub>的关闭持续时间的整个时间,从而导致由ADC驱动器电路602提供的最大TGC值。这里,V<sub>G</sub>可以足够大以使得cmpOUT的状态在clk<sub>g</sub>变高之前不会翻转。在这种情况下,它实际上是使clk<sub>i2</sub>关闭的clk<sub>g</sub>变高的转变。

[0063] 如将会理解的,公开了TGC放大器的实施方式,TGC放大器根据从辅助放大器生成的控制信号对输入信号进行积分和放大。到TGC放大器的输入信号是连续模拟信号,其基于采样时钟进行操作。放大器输出是存储在电容器上的离散时间模拟电压采样,其中,模拟电压是输入信号振幅的放大版本,其具有与TGC控制电压成比例的增益。在生成每个采样之

前,TGC放大器复位以清除先前存储在其电容器上的电荷。然后将TGC放大器配置为积分放大器,其将输入信号积分到电容器上,直至辅助放大器越过阈值的点。积分时间 $T_{int}$ 与增益控制输入信号 $V_G$ 成比例,并且因此输入信号被放大达与 $V_G$ 成比例的值。

[0064] 存储在电容器上的离散时间模拟电压采样可以直接耦合至ADC,使得模拟电压采样变成数字字。从这个意义上讲,TGC放大器可以同时用作ADC驱动器。另外,可以在TGC放大器中实现偏移消除功能,其不仅消除来自全差分TGC放大器的偏移,而且消除来自TGC级之前的模拟前端放大器的所有上游偏移。

[0065] 还应当理解的是,虽然积分放大器306在所示实施方式中被描述为全差分放大器,但是在其他实施方式中它也可以实现为单端放大器。相反,虽然辅助放大器电路304的运算放大器308被描述为单端放大器,但是在其他实施方式中它也可以实现为差分放大器。

[0066] 本文描述的技术是示例性的,并且不应当被解释为暗示对本公开内容的任何特定限制。应当理解的是,本领域的技术人员可以从本公开内容想出各种变型、组合和修改。例如,除非另外指定或由步骤本身指示,否则与本文描述的处理相关联的步骤可以以任何顺序执行。本公开内容旨在涵盖落入所附权利要求的范围内的所有这样的变型、修改和变化。

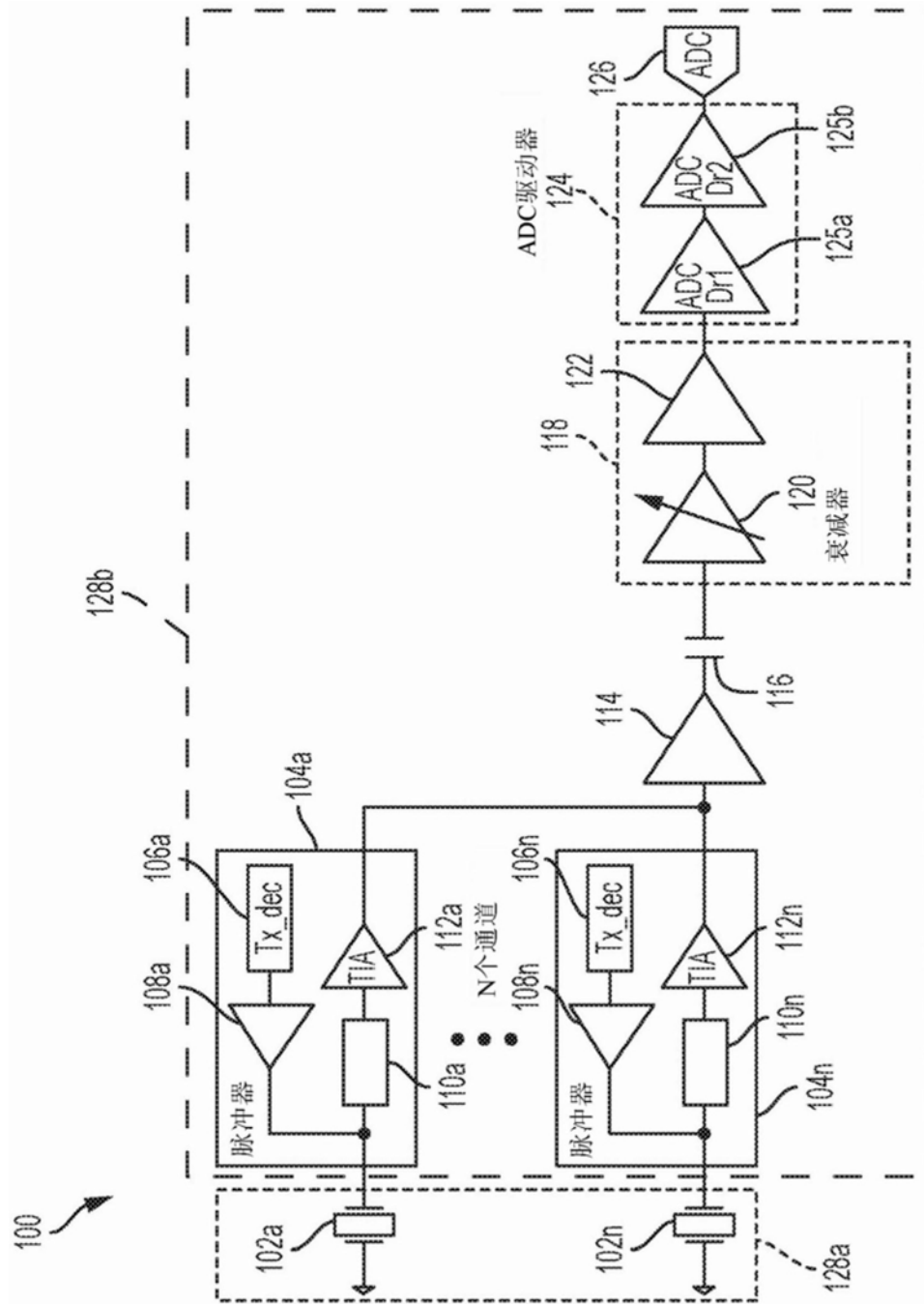


图1

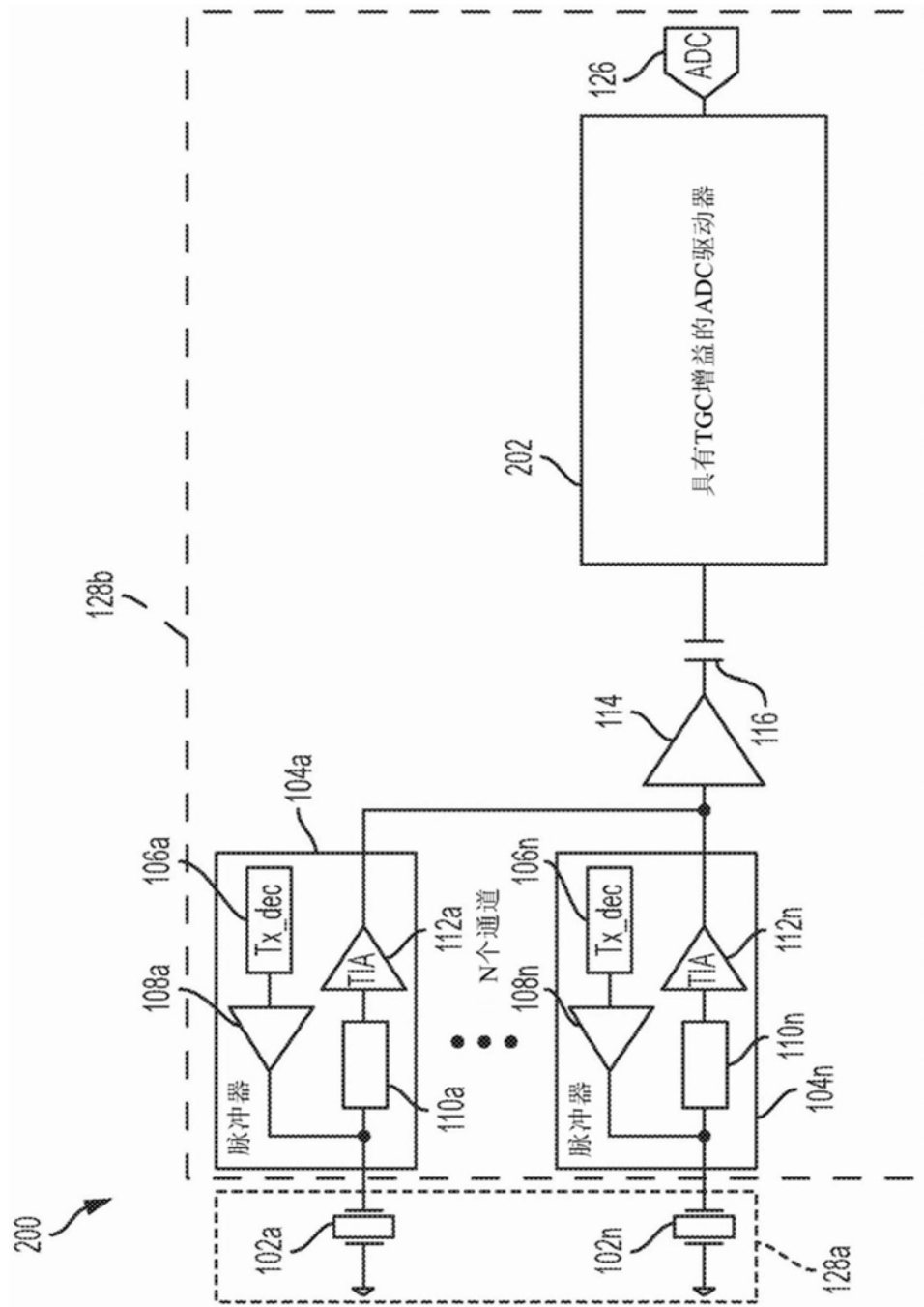


图2

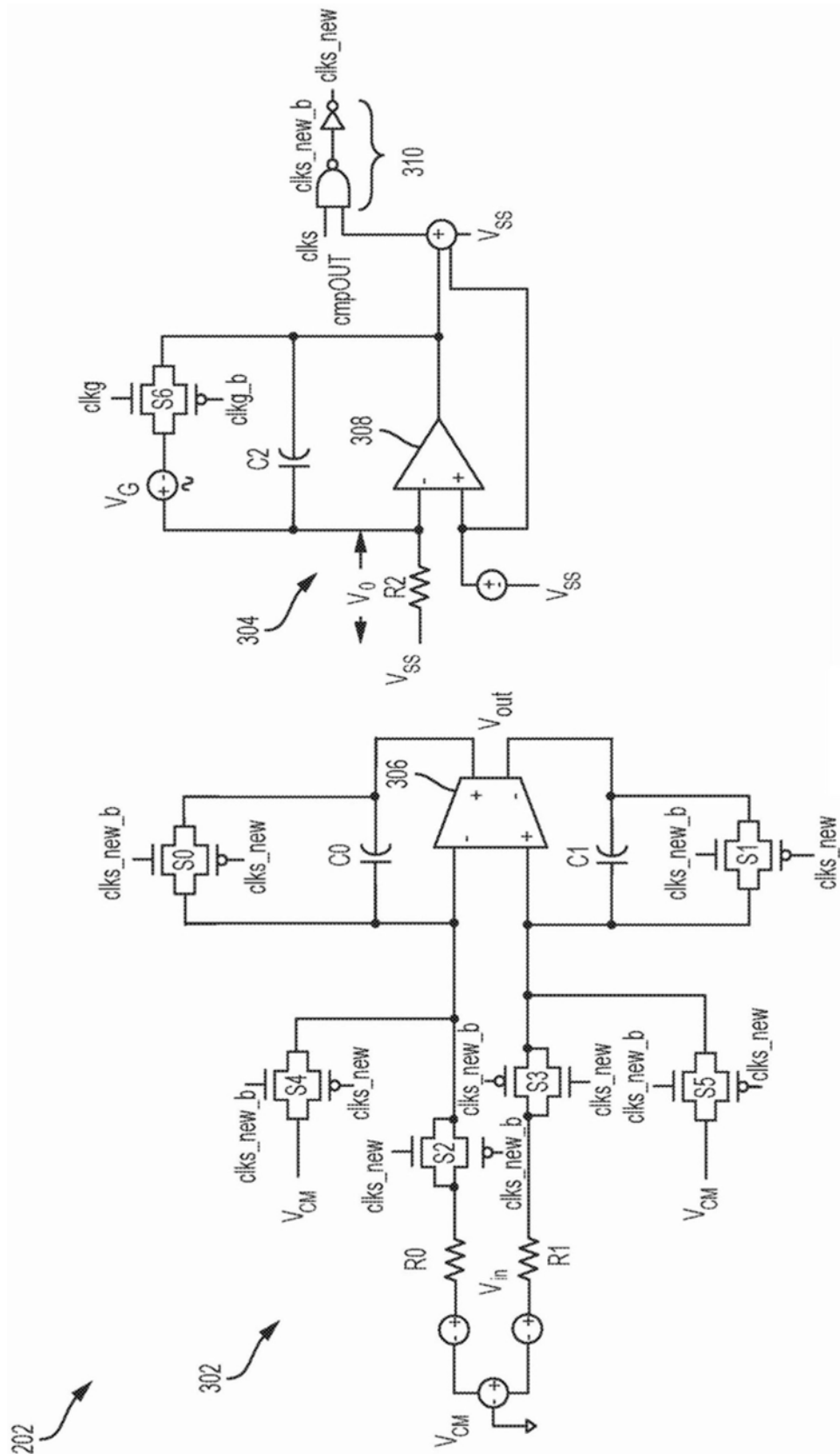


图3

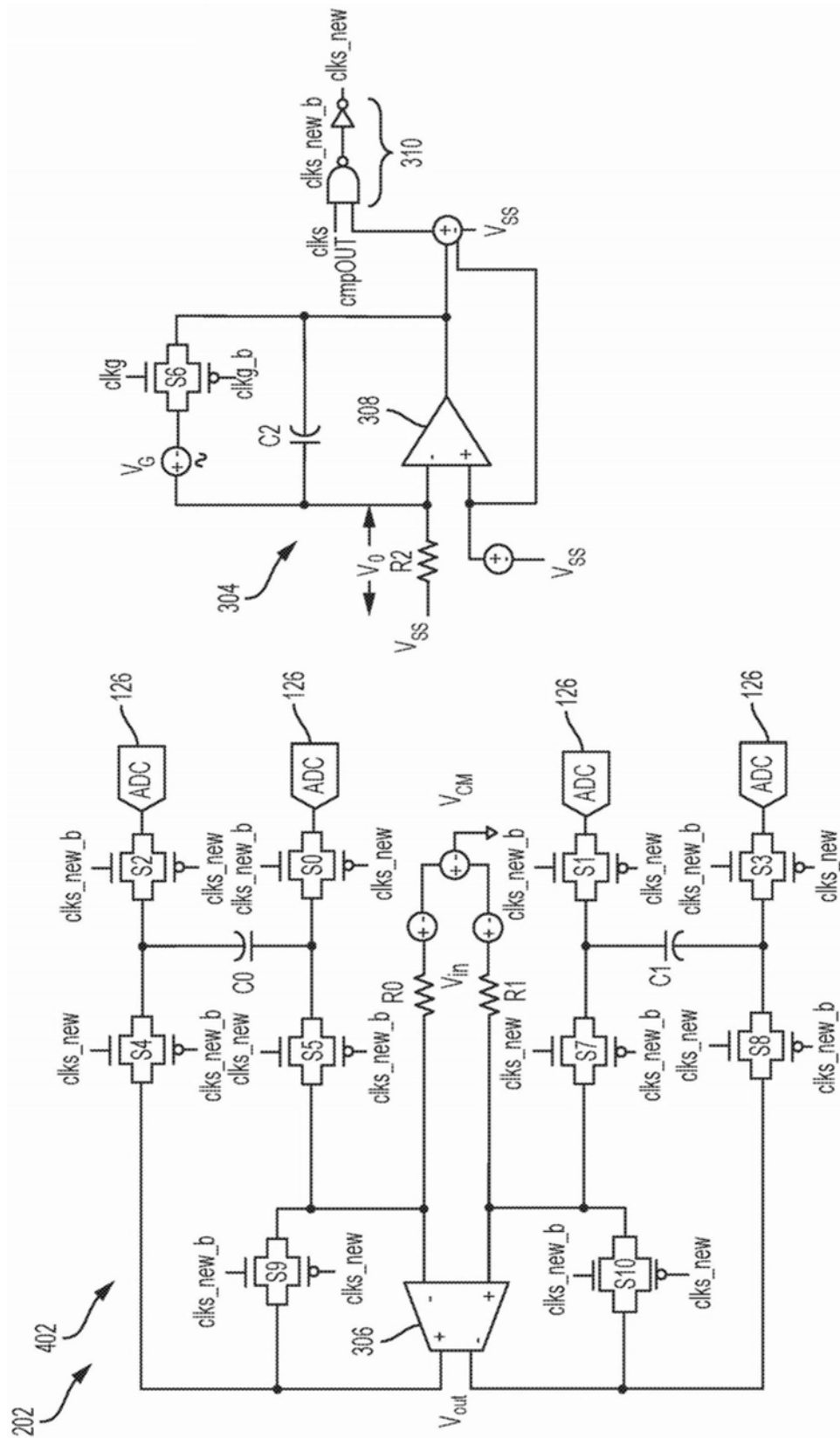


图4

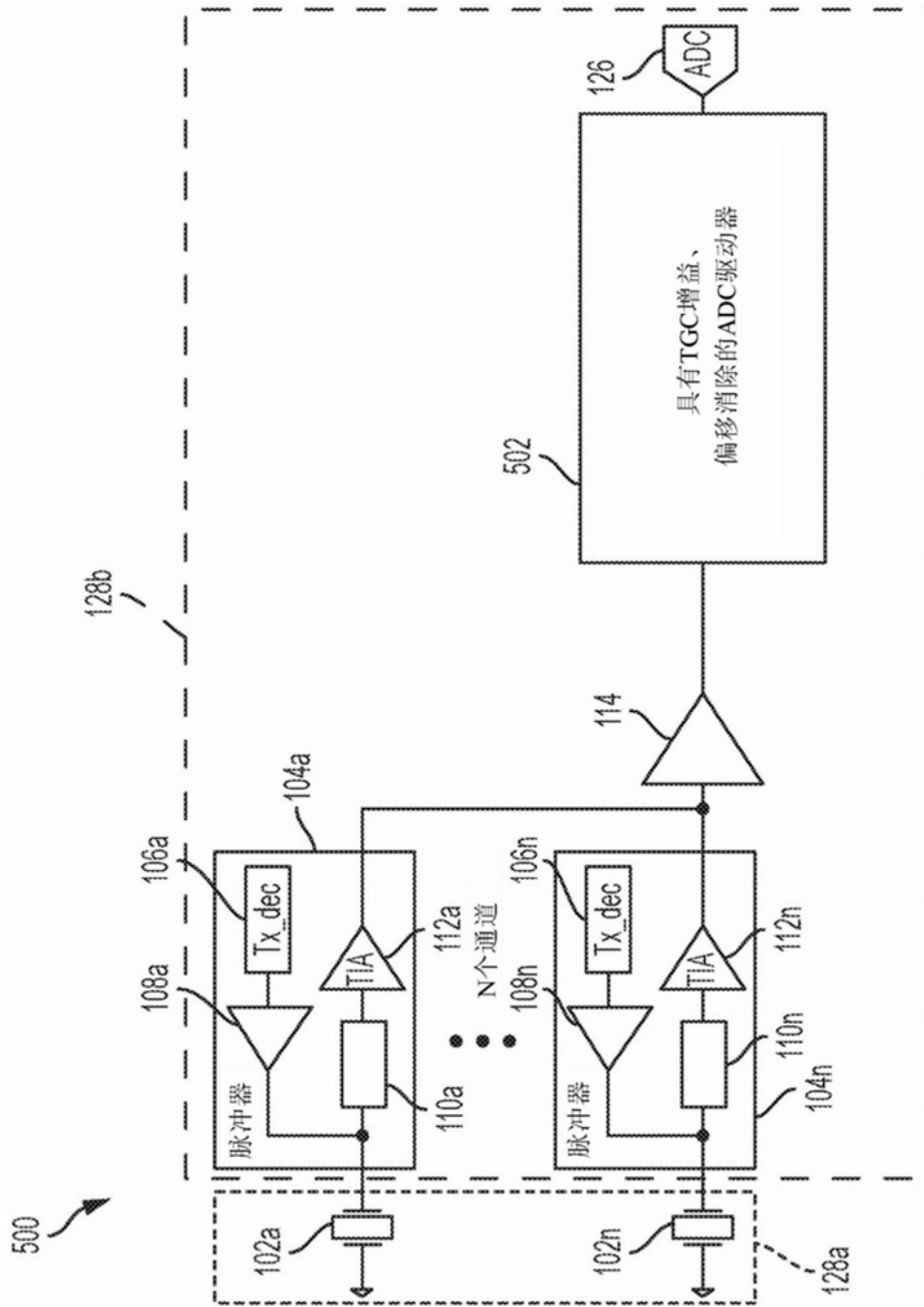


图5

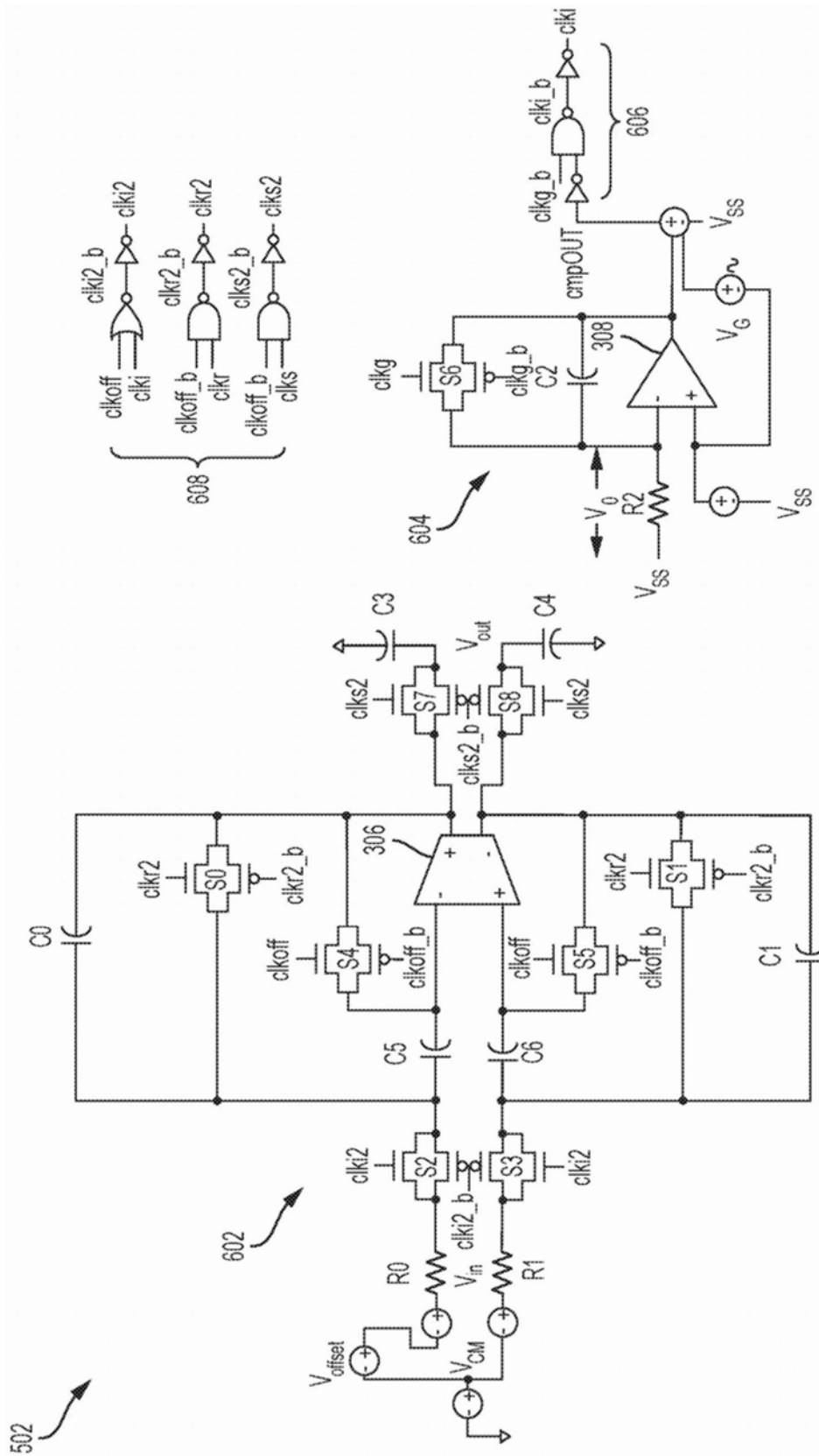


图6

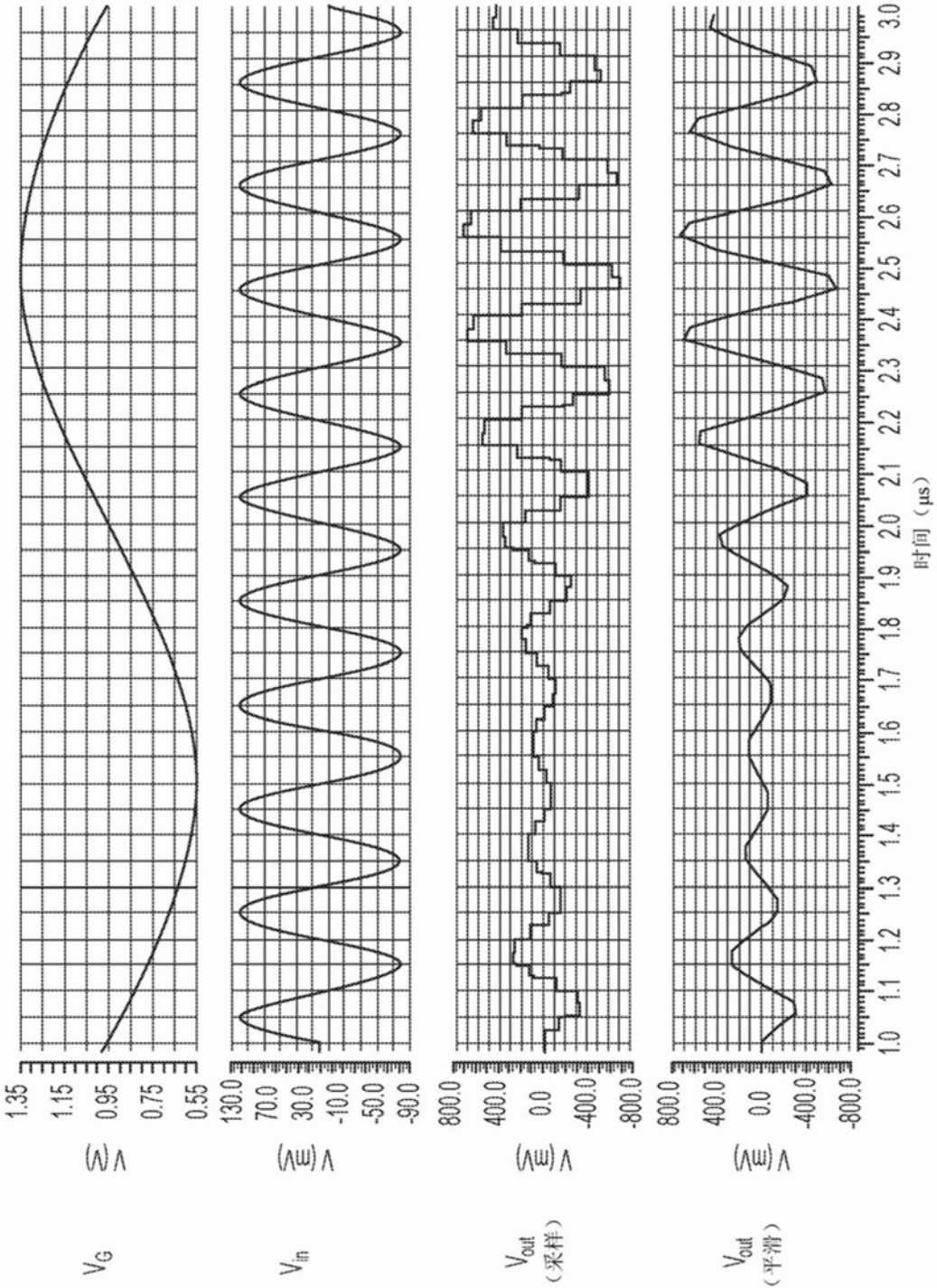


图7

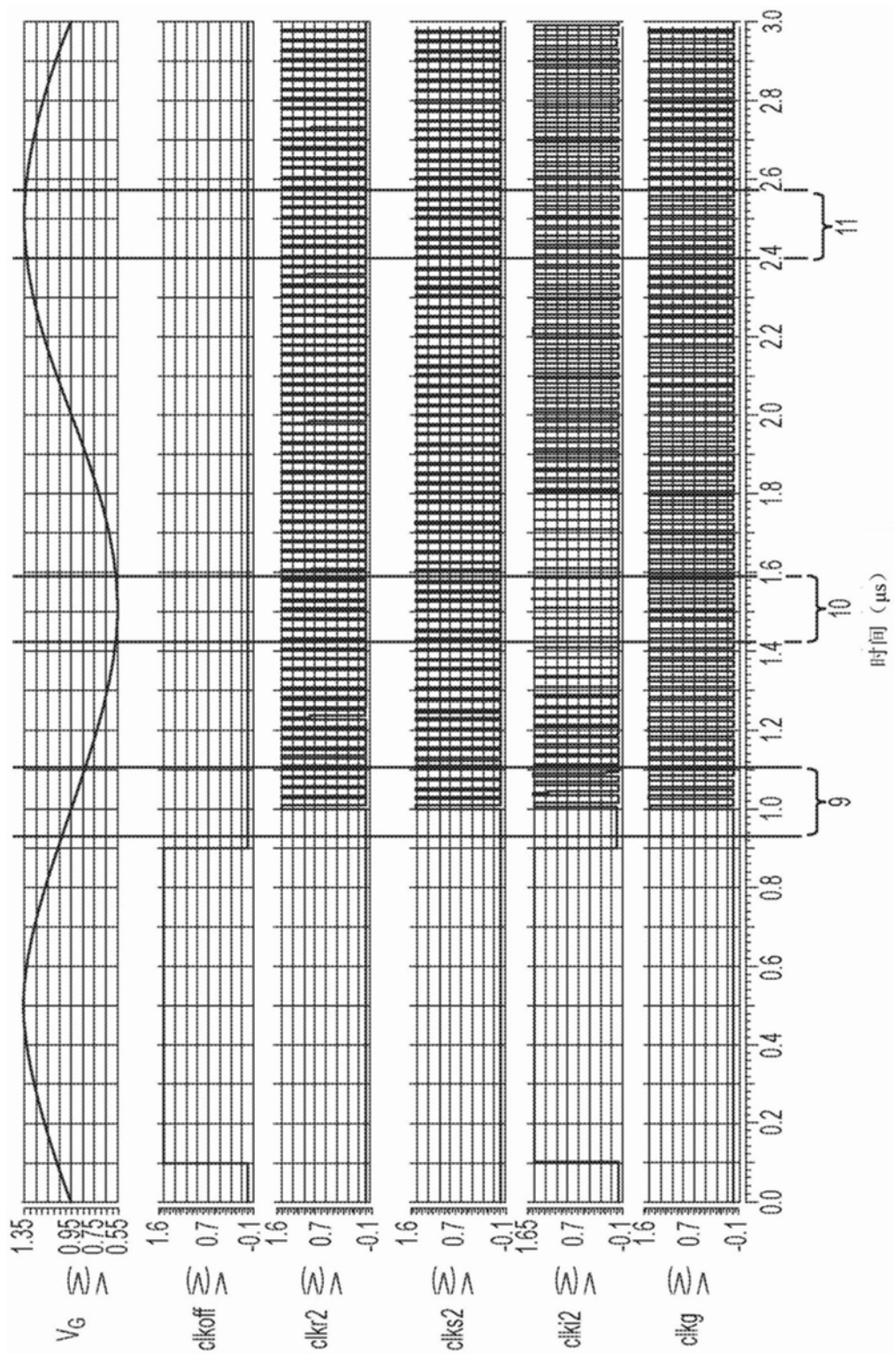


图8

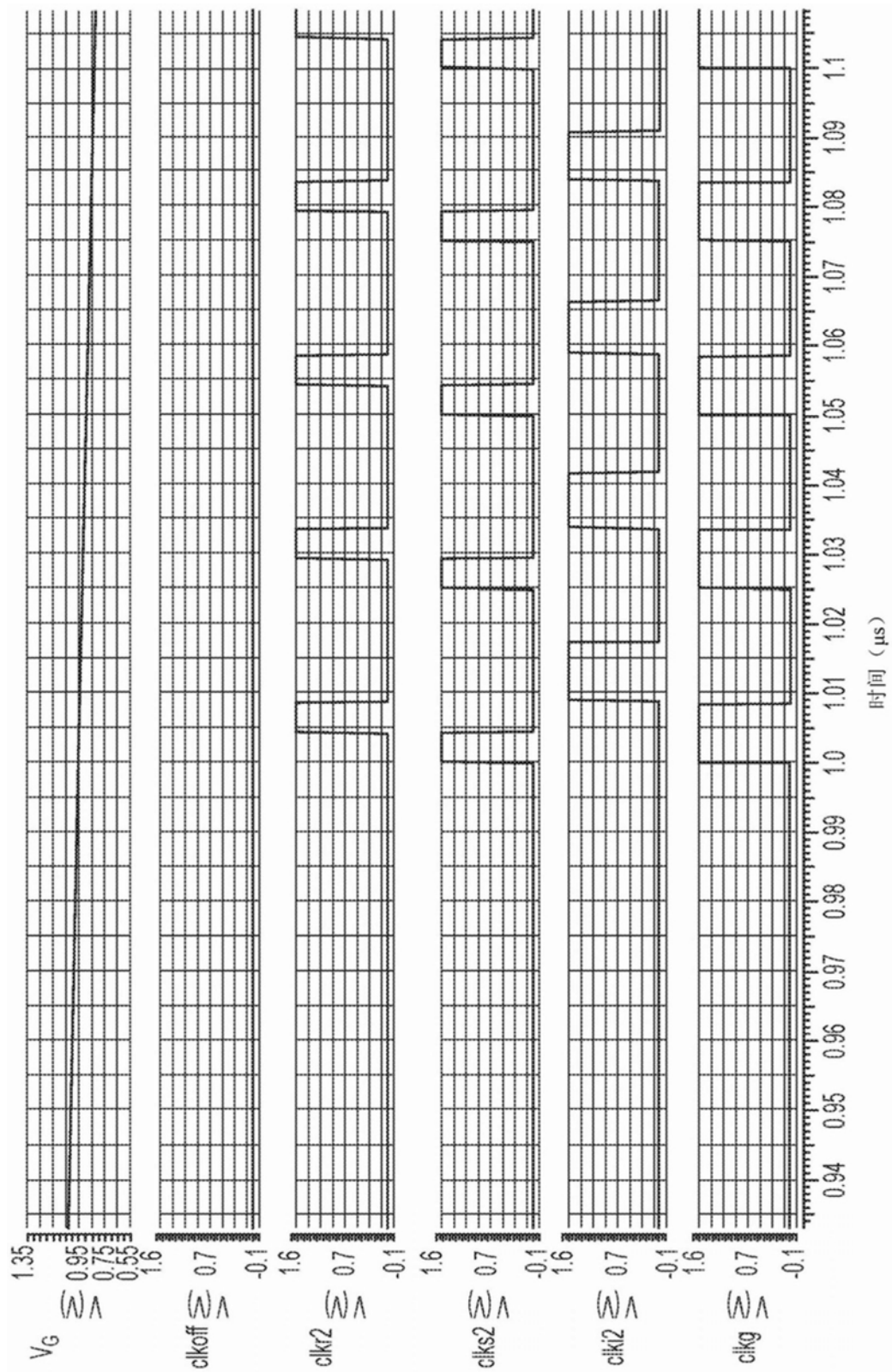


图9

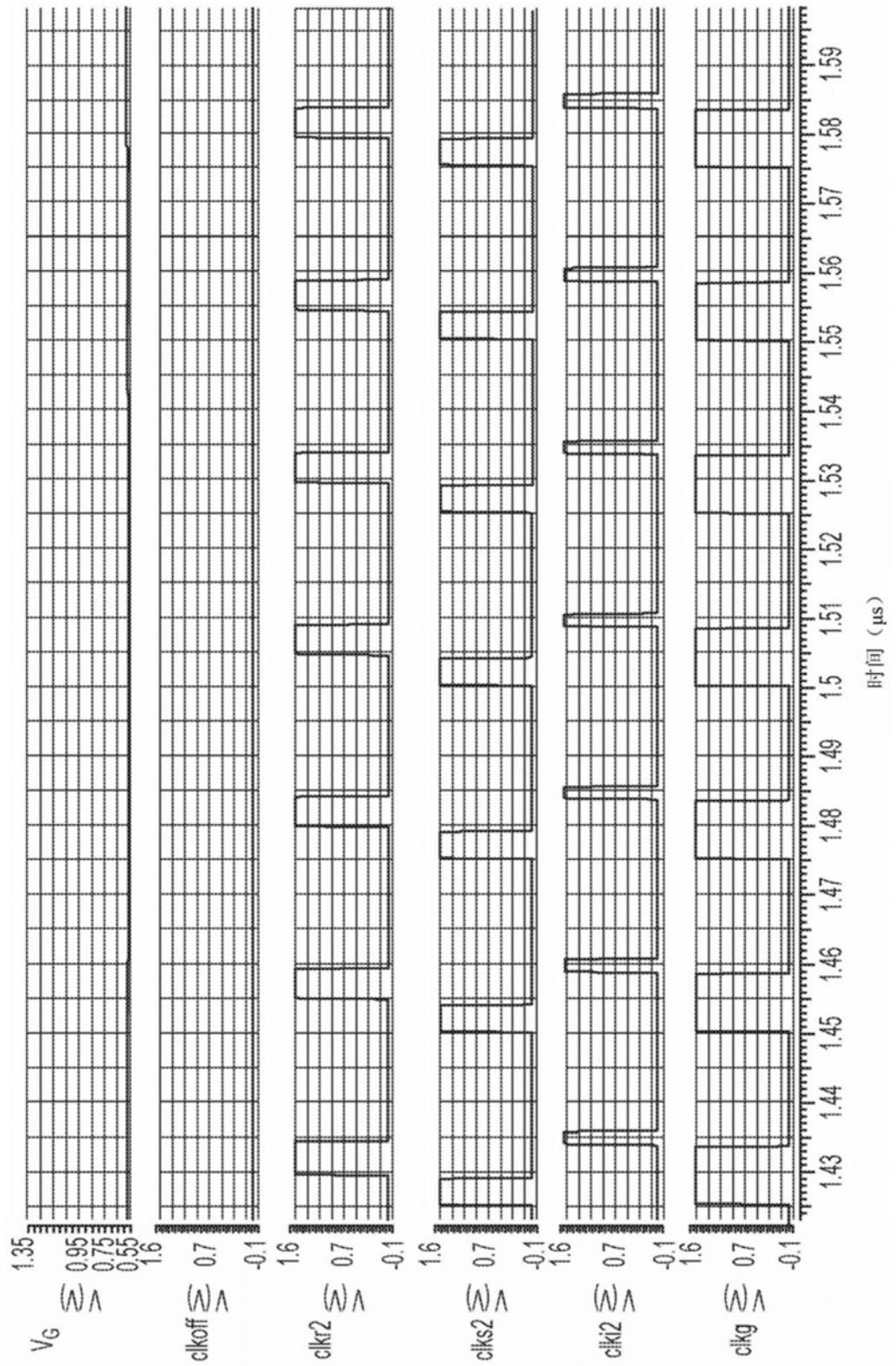


图10

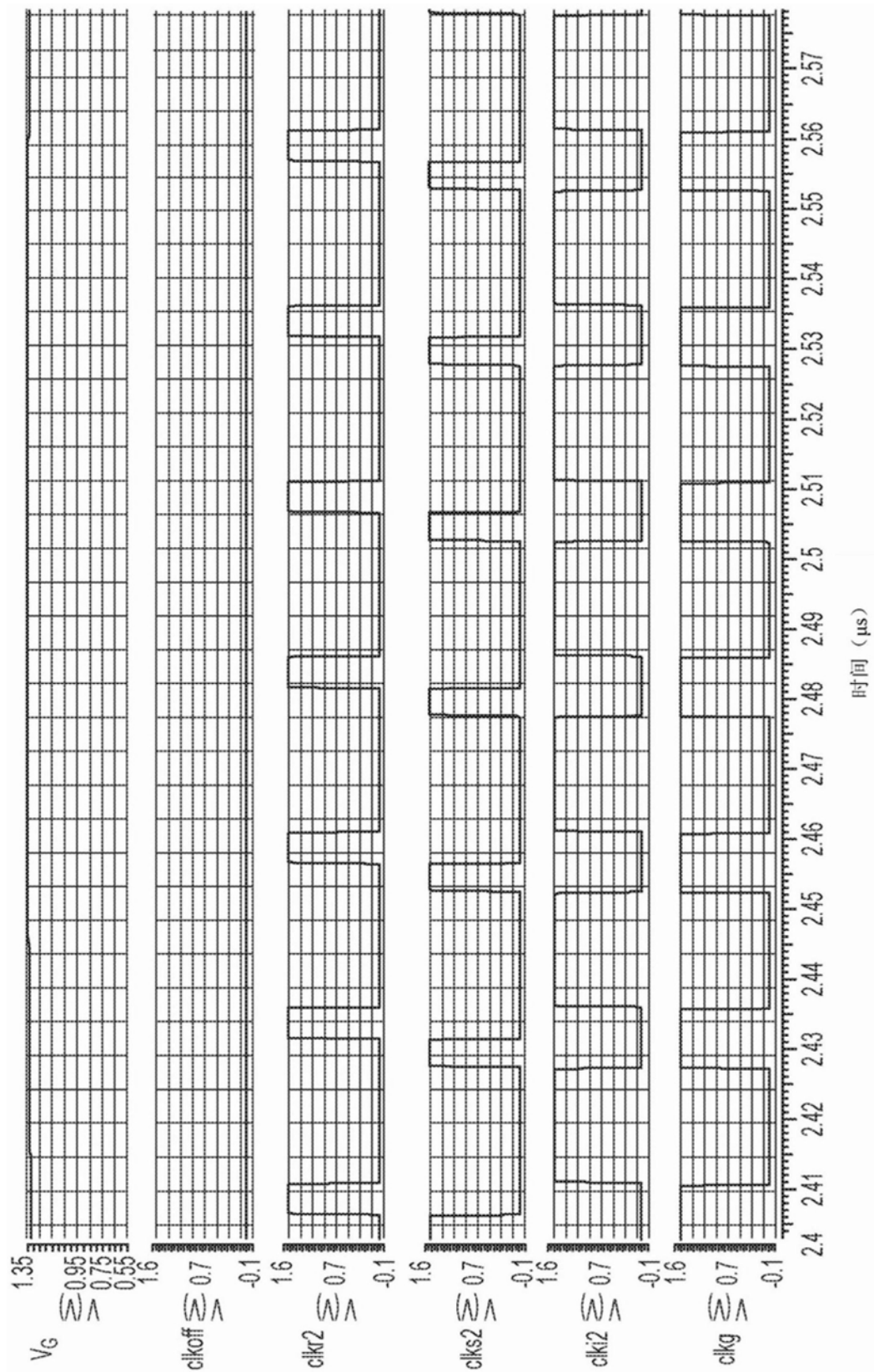


图11

|                |                                                                          |         |            |
|----------------|--------------------------------------------------------------------------|---------|------------|
| 专利名称(译)        | 具有用于超声应用的内置时间增益补偿功能的模数驱动电路                                               |         |            |
| 公开(公告)号        | <a href="#">CN109688936A</a>                                             | 公开(公告)日 | 2019-04-26 |
| 申请号            | CN201780055956.3                                                         | 申请日     | 2017-08-29 |
| [标]申请(专利权)人(译) | 蝴蝶网络有限公司                                                                 |         |            |
| 申请(专利权)人(译)    | 蝴蝶网络有限公司                                                                 |         |            |
| 当前申请(专利权)人(译)  | 蝴蝶网络有限公司                                                                 |         |            |
| [标]发明人         | 陈凯亮<br>基思G菲费                                                             |         |            |
| 发明人            | 陈凯亮<br>基思·G·菲费                                                           |         |            |
| IPC分类号         | A61B8/00 A61B8/14 G01N29/36 G01S7/52 G01S15/89 G06K9/00 G10K11/34        |         |            |
| CPC分类号         | A61B8/5207 A61B8/54 A61B8/56 G01S7/52033 H03M1/129 H03M1/0617 H03M1/1245 |         |            |
| 代理人(译)         | 陈炜<br>李德山                                                                |         |            |
| 优先权            | 15/263939 2016-09-13 US                                                  |         |            |
| 外部链接           | <a href="#">Espacenet</a> <a href="#">SIPO</a>                           |         |            |

#### 摘要(译)

用于超声设备的时间增益补偿(TGC)电路包括第一放大器和控制电路，第一放大器具有积分电容器，控制电路被配置成生成控制积分电容器的积分时间的TGC控制信号，从而控制第一放大器的增益。积分时间是在输入信号与第一放大器隔离之前输入信号耦合至第一放大器的时间量。

