



(12) 发明专利

(10) 授权公告号 CN 101095283 B

(45) 授权公告日 2011.08.17

(21) 申请号 200580045551.9

(51) Int. Cl.

(22) 申请日 2005.08.25

H03K 17/693(2006.01)

(30) 优先权数据

G10K 11/34(2006.01)

10/978, 196 2004.10.29 US

G01N 29/06(2006.01)

(85) PCT申请进入国家阶段日

(56) 对比文件

2007.06.29

EP 1026663 A2, 2000.08.09, 摘要、说明书第9页第6-11行、附图17.

(86) PCT申请的申请数据

同上。

PCT/US2005/030236 2005.08.25

US 4307613 A, 1981.12.29, 权利要求1、说

(87) PCT申请的公布数据

明书第6栏第13行至第10栏第43行、附图2-4.

WO2007/005036 EN 2007.01.11

CN 1527414 A, 2004.09.08, 权利要求10.

(73) 专利权人 通用电气公司

US 6120449 A, 2000.09.19, 说明书第8栏第50行至第10栏第47行、附图7, 8, 12, 13.

地址 美国纽约州

审查员 徐蓉

(72) 发明人 K·E·托梅纽斯 R·A·费希尔

R·G·沃德尼基 C·R·哈扎德

L·S·史密斯 D·M·米尔斯

(74) 专利代理机构 中国专利代理(香港)有限公司 72001

权利要求书 3 页 说明书 14 页 附图 10 页

代理人 王岳 王小衡

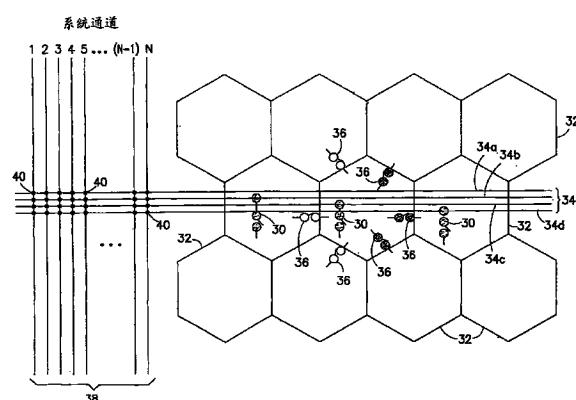
(54) 发明名称

用于传感器元件可重构阵列的转换电路

(57) 摘要

一种设备，包含借助于转换网络可重构的传感器阵列。这些传感器可以是光、热或压力传感器或者超声转换器。更具体的，该设备包含：多个传感器元件；多个总线线路；一组访问开关，用于选择性地连接一行中的一组传感器元件到总线线路，访问开关中的其中一个连接到第一传感器元件；多组矩阵开关，每组矩阵开关选择性地连接多个传感器元件的相应传感器元件到相邻传感器元件的相应组，矩阵开关中的一个连接到第一传感器元件，以及连接到不是该组传感器元件的一个构件的第二传感器元件；以及控制电路，其根据选定的转换配置控制访问开关和矩阵开关，以致第一传感器元件经由所述第一访问开关连接到总线线路，与此同时，第二传感器元件经由所述第一矩阵开关连接到所述一个访问开关。

B
101095283
CN



1. 一种用于传感器元件可重构阵列的设备,包含:

按行排列的多个传感器元件;

多个总线路线;

多个系统通道;

多个多路复用器开关,用于选择性地连接各种总线路线到各种系统通道;

第一组访问开关,用于选择性地连接第一行中的第一组传感器元件到所述多个总线路的第一总线路,所述第一组访问开关的每个访问开关布置在所述第一组传感器元件的相应传感器元件下面,所述第一组访问开关的第一访问开关连接到第一传感器元件,该第一传感器元件是所述第一组传感器元件的一个构件;

多组矩阵开关,所述多组矩阵开关中的每个选择性地连接所述多个传感器元件的相应传感器元件到邻近传感器元件的相应组,所述相应传感器元件的第一矩阵开关将相应传感器元件的连接点连接到不是所述第一组传感器元件的构件的邻近传感器元件的连接点;以及

控制电路,该控制电路根据选定的转换配置控制所述多路复用器开关、所述访问开关和所述矩阵开关,以致所述第一传感器元件经由连接到所述第一总线路的所述多个多路复用器开关的第一多路复用器开关、经由所述第一总线路以及经由所述第一访问开关连接到第一系统通道,与此同时所述邻近传感器元件经由所述第一矩阵开关连接到所述第一访问开关。

2. 如权利要求1所述的设备,还包含:第二组访问开关,用于选择性地连接所述第一行中的第二组传感器元件到所述多个总线路的第二总线路,所述第二组访问开关的每个访问开关布置在所述第二组传感器元件的相应传感器元件下面,所述第二组访问开关的第二访问开关连接并布置在第二传感器元件下面,该第二传感器元件是所述第二组传感器元件的一个构件,所述多组矩阵开关的第二矩阵开关连接到所述第二传感器元件以及连接到不是所述第二组传感器元件的构件的第三传感器元件,其中,所述控制电路根据所述选定的转换配置控制所述多路复用器开关、所述访问开关和所述矩阵开关,以致所述第二传感器元件经由连接到所述第二总线路的所述多个多路复用器开关的第二多路复用器开关、经由所述第二总线路以及经由所述第二访问开关连接到第二系统通道,与此同时所述第三传感器元件经由所述第二矩阵开关连接到所述第二访问开关。

3. 如权利要求1所述的设备,还包含:第二组访问开关,用于选择性地连接所述第一行中的第二组传感器元件到所述第一总线路,所述第二组访问开关的每个访问开关布置在所述第二组传感器元件的相应传感器元件下面,所述第二组访问开关的第二访问开关连接并布置在第二传感器元件下面,该第二传感器元件是所述第二组传感器元件的一个构件,所述多组矩阵开关的第二矩阵开关连接到所述第二传感器元件以及连接到不是所述第二组传感器元件的构件的第三传感器元件,其中,所述控制电路根据所述选定的转换配置控制所述多路复用器开关、所述访问开关和所述矩阵开关,以致所述第二传感器元件经由连接到所述第一总线路的所述多个多路复用器开关的第二多路复用器开关、经由所述第一总线路以及经由所述第二访问开关连接到所述第一系统通道,与此同时所述第三传感器元件经由所述第二矩阵开关连接到所述第二访问开关。

4. 如权利要求1所述的设备,其中,所述传感器元件的每个包含相应多个微加工超声

转换器单元，并且每个微加工超声转换器单元包含顶部电极和底部电极，其中，构成任何特定子元件的微加工超声转换器单元的顶部电极连接在一起，并且不会彼此可转换断开，那些相同微加工超声转换器单元的底部电极连接在一起，并且不会彼此可转换断开。

5. 如权利要求 1 所述的设备，还包含半导体基底，所述访问开关和所述矩阵开关制造在所述半导体基底中或半导体基底上，以及所述传感器元件制造在所述半导体基底中或半导体基底上。

6. 如权利要求 1 所述的设备，还包含层压在一起的第一和第二基底，所述访问开关和所述矩阵开关制造在所述第一基底中或第一基底上，所述传感器元件制造在所述第二基底中或第二基底上。

7. 如权利要求 1 所述的设备，其中，所述控制电路控制所述开关，以致传送上的孔不同于接收上的孔。

8. 如权利要求 1 所述的设备，其中，所述控制电路控制所述开关，以致开启的传感器元件形成了大体环形的环。

9. 如权利要求 2 所述的设备，其中所述第一和第二组访问开关的所述访问开关交错排列，从而减少对于给定数量的总线线路所要求的访问开关的数量。

10. 如权利要求 2 所述的设备，其中，所述第一行中的每个传感器元件仅具有与此相关的一个相应访问开关，所述访问开关的每个连接到与所述第一行传感器元件相关的一组总线线路的仅一个相应总线线路。

11. 如权利要求 10 所述的设备，其中，访问开关到总线线路映射的随机顺序被用来减少由于重复图案引起的人为因素。

12. 如权利要求 2 所述的设备，其中，所述第一行中的每个传感器元件具有与此相关的相应组 N 个访问开关，所述组的访问开关连接到与所述第一行传感器元件相关的一组总线线路的相应总线线路，其中，在与所述第一行传感器元件相关的所述组总线线路中的总线线路的数量大于或等于 N。

13. 如权利要求 1 所述的设备，其中，所述多路复用器开关形成了交叉点转换矩阵，借此，每个总线线路能够选择性地连接到每个系统通道。

14. 如权利要求 1 所述的设备，其中，所述多路复用器开关形成分散的交叉点转换矩阵。

15. 如权利要求 1 所述的设备，其中，所述控制电路控制所述访问开关和矩阵开关，从而确保存在在远程矩阵开关连接的两端上连接的相应不同访问开关，该访问开关连接到相同的总线线路，从而减少延迟。

16. 如权利要求 1 所述的设备，其中，所述多个总线线路包含一组水平总线线路和一组垂直总线线路。

17. 如权利要求 1 所述的设备，其中，所述控制电路控制所述访问开关，以致访问开关被选择位于距离由选定的传感器元件形成的环或其它形状的任一边缘等距处，从而最小化所述环或者其它形状内部的延迟。

18. 如权利要求 1 所述的设备，其中，在每个传感器元件中采用每个总线线路多于一个的访问开关，从而提供冗余连接以改善产量。

19. 如权利要求 1 所述的设备，其中，所述控制电路控制所述开关，以致孔在接收期间

的多个时间间隔上是不同的。

20. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致一个单独的访问开关连接到传感器元件的整个环, 在所述环中的每个传感器元件又通过矩阵开关连接在一起。

21. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致多个访问开关连接到传感器元件的整个环, 传感器元件之间的矩阵开关具有访问开关以便形成所述环的相应部分。

22. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致多个访问开关连接到传感器元件的整个环, 所述访问开关在所述环周围以相等距离间隔分布, 从而减少对于访问开关之间那些传感器元件的信号延迟。

23. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致形成传感器元件的多个环, 其中, 每个环利用一个或多个访问开关连接到一个单独的系统通道, 每个访问开关连接到一总线线路, 总线线路又连接到系统通道。

24. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致为了减少串联电阻并且从而减少延迟, 多个冗余矩阵开关连接被采用, 从而形成单独环。

25. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致选定的矩阵开关被用来路由绕过已知的坏传感器元件。

26. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致开启的传感器元件形成除了环之外的图案, 同时仍选择访问开关的放置来最小化延迟。

27. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致传感器元件的整个环图案能够平移, 从而通过在该平移中的每个新步骤重复利用最小化延迟算法来创建移动波束。

28. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致元件的中心能够通过改变元件的形状被步测小于完整子元件的增量。

29. 如权利要求 1 所述的设备, 其中, 所述控制电路控制所述开关, 以致当步测整数个子元件时, 在不必经由总线线路编程的情况下, 能够直接从子元件向邻近子元件传递开关状态。

30. 如权利要求 1 所述的设备, 还包含扫描转换器, 其中, 所述控制电路控制所述开关, 以致当步测子元件的分段时, 对于每个不同配置的波束能够采用直接的子元件到邻近子元件通信方案独立地以粗略的波束间隔进行步测, 并且最终的过程波束组能够由所述扫描转换器隔行扫描从而得到完全的分辨率。

31. 如权利要求 1 所述的设备, 其中所述控制电路控制所述开关, 以致当步测整数个子元件时, 行总线线路和系统通道之间的多路复用器开关通过通道旋转改变。

32. 如权利要求 1 所述的设备, 还包含系统波束生成器, 其中所述控制电路控制所述开关, 以致当步测整数个子元件时, 行总线线路和系统通道之间的多路复用器开关的状态, 而是所述系统波束形成器改变在给定通道上的延迟, 从而解释了所述步测。

用于传感器元件可重构阵列的转换电路

[0001] 关于联合声明

[0002] 研发资助

[0003] 依据美国军队授予的美国政府合同号 DAMD17-02-1-0181, 美国政府可以拥有本发明中的某些权利。

[0004] 相关专利申请

[0005] 本申请是 2003 年 3 月 6 日申请的, 申请序列号为 10/383, 990, 发明名称是“Mosaic Arrays Using Micromachined UltrasoundTransducers”的美国专利申请的部分继续申请并且要求优先权。

背景技术

[0006] 本发明通常涉及传感器（例如, 光、热、压力、超声）的可重构阵列。具体而言, 本发明涉及可重构微加工超声转换器 (MUT) 阵列。MUT 的一个特殊应用是用在医疗诊断超声成像系统中。另一个特殊例子是用于诸如铸件、锻件或管路等材料的无损评估 (NDE)。

[0007] 传统的超声成像系统包含超声转换器阵列, 用于传送超声波束和接收来自于被调查物体的反射波束。这种扫描包含一系列的测量, 在其中, 传送聚焦的超声波, 在一短时间间隔后将系统转换到接收模式, 反射的超声波被接收, 形成波束并为了显示进行处理。典型的, 在每个测量期间, 传送和接收在相同的方向上聚焦, 从而获取来自于沿着声波束或扫描线的一系列点的数据。当接收到反射的超声波时, 接收器沿着扫描线连续地重新聚焦。

[0008] 为了超声成像, 阵列典型地具有布置在一行或多行并在传送中由分离电压驱动的多个转换器。通过选择延时 (或相位) 以及所施加电压的幅值, 可以控制单个转换器, 从而产生组合形成网状 (net) 超声波的超声波, 该超声波沿着优选的矢量方向传播, 并且沿着波束聚焦在选定区域中。

[0009] 当在接收模式中采用转换器探头接收反射的声音时, 应用相同的原理。在接收转换器处产生的电压被求和, 以致网状信号指示从物体单独聚焦区反射的超声。如同传送模式一样, 通过向来自于每个接收转换器的信号给予分离的延时 (和 / 或相移) 和增益, 获得该超声能量的聚焦接收。该延时通过增加返回信号的深度来调整, 从而提供接收上的动态聚焦。

[0010] 所形成的图象的质量或分辨率部分上是转换器数量的函数, 这些转换器分别构成了转换器阵列的传送和接收孔。相应地, 为了获得高图象质量, 大量的转换器对于二维和三维成像应用来说都是所希望的。超声转换器典型地位于手持转换器探头中, 该探头通过软性电缆连接到处理转换器信号并产生超声图象的电子单元。转换器探头可以携带超声传送电路和超声接收电路。

[0011] 可重构超声阵列是允许子元件组可以动态地连接在一起的一个阵列, 因此最后所得到的元件的形状可以被制造成匹配波前的形状。这可以导致性能改善和 / 或减少通道计数。可重构性可以利用转换网络获得。

[0012] 近来, 半导体加工工艺已经被用来制造一种被称为微加工超声转换器 (MUT) 类型

的超声转换器,这种超声转换器可以是电容 (MUT) 或压电 (pMUT) 品种。MUT 是具有电极的微小的类似膜片的设备,其将接收的超声信号的声音振动转换成调制的电容。为了传送,调制电容电荷,从而震动设备的膜片,从而传送声波。MUT 的一个优点在于,它们可以利用半导体制造工艺制成,例如归类在标题“微加工”下的微制造工艺。由这种微加工工艺产生的系统典型地被称作“微电子机械系统 (MEMS) ”。

[0013] cMUT 通常是六边形结构,具有跨越该结构伸展的膜。该膜通过施加的偏压保持靠近基底表面。通过向已经偏压的 cMUT 施加振荡信号,该膜可以产生振动,从而允许它辐射声能。类似的,当声波入射到膜上时,由此产生的振动可以被检测作为 cMUT 上的电压变化。cMUT 单元是用来描述这些六边形“鼓”结构中单独一个的术语。cMUT 单元可以是非常小的结构。典型的单元尺寸是六边形上从平的边缘到平的边缘的 20–50 微米。单元的尺寸由设计的声响应以许多方式规定。创建较大的单元,同时该较大单元仍在频率响应和预期的灵敏度方面执行很好,这是不可能的。

[0014] 不幸的是,很难产生能够允许单个控制这种小单元的电子设备。尽管总的说来在阵列的声性能方面,小单元尺寸是极好的,而且导致很好的灵活性,但是对较大结构的控制受到限制。将多个单元分组在一起并将它们进行电连接使得能够创建一个较大的子元件,该较大子元件可以在保持预期的声响应时具有单个控制。因此,子元件是一组不能被重构的电连接的单元。为了公开的目的,子元件是最小的独立控制的声部件。可以利用转换网络通过将子元件连接在一起形成环或元件。这些元件可以通过改变转换网络的状态进行重构。然而,子元件包含不能可转换断开的连接单元,因此不能重构。如果阵列由 PZT 或者一些其它普通的或未来的转换器技术构成,那么所有下述分析也是有效的。

[0015] 在美国专利申请序列号为 10/383,990 中描述了利用基于硅的超声转换器子元件的可重构性。可重构性的一种形式是镶嵌环形阵列,这也在该专利申请中进行了描述。镶嵌环形阵列的概念包含通过利用可重构电子转换网络将子元件分组在一起建造环形元件。目的是减少波束形成通道的数量,同时保持图象质量并改善薄片厚度。为了减少系统通道,镶嵌环形阵列利用这样一种事实,即,对于一个未操纵的波束,在基础二维转换器阵列表面上的延迟轮廓是圆形。换句话说,等延迟曲线是环绕波束中心的环形。延迟的圆形对称导致具有普通延迟的那些子元件明显的分组,并且导致环形阵列的概念。可重构性可以被用来沿着较大的基础二维转换器阵列步测波束,从而形成一扫描或图象。可重构性还可以用来通过在近场中将更多的通道分配给更小的活动孔来改善多路传送应用的性能。还存在可重构性可以证实有用的许多其它应用。

[0016] 可重构超声阵列要求一个复杂的转换网络,该转换网络可以通过当前可用的电子设备实现是很困难的或不可能的。因此需要一种提供可接受性能的简化的转换网络。

发明内容

[0017] 本发明涉及一种设备,包含借助于转换网络可重构的传感器阵列。传感器是光、热或压力传感器或者超声转换器。这里公开的实施例利用电容微加工超声转换器 (cMUT) 的二维阵列作为基础网格,较大元件可以由该基础网格构造。然而,本发明不限于 cMUT 结构,同等地可应用到其它传统或未来的转换器技术。

[0018] 本发明的一个方面是一种设备,包含:多个传感器元件;多个总线线路;第一组访

问开关,用于选择性地连接第一行中的第一组传感器元件到多个总线线路的第一总线线路,该第一组访问开关的第一访问开关连接到第一传感器元件,该第一传感器元件是该第一组传感器元件的一个构件;多组矩阵开关,每组矩阵开关选择性地连接多个传感器元件的相应传感器元件到相邻传感器元件的相应组,多组矩阵开关的第一矩阵开关连接到该第一传感器元件,以及连接到不是第一组传感器元件的一个构件的第二传感器元件;以及控制电路,其根据选定的转换配置控制访问开关和矩阵开关,以致第一传感器元件经由第一访问开关连接到第一总线线路,与此同时,第二传感器元件经由第一矩阵开关连接到第一访问开关。

[0019] 本发明的另一个方面是一种设备,包含:按行排列的多个传感器元件;多个总线路线;多个系统通道;多个开关,用于选择性地连接各种总线路线到各种系统通道;第一组访问开关,用于选择性地连接第一行中的第一组传感器元件到多个总线线路的第一总线线路,第一组访问开关的每个访问开关布置在第一组传感器元件的相应传感器元件下面,第一组访问开关的第一访问开关连接到第一传感器元件,该第一传感器元件是第一组传感器元件的一个构件;多组矩阵开关,该多组矩阵开关中的每个选择性地连接多个传感器元件的相应传感器元件到相邻传感器元件的相应组,多组矩阵开关的第一矩阵开关连接该第一传感器元件,以及连接到不是第一组传感器元件的一个构件的第二传感器元件;以及控制电路,其根据选定的转换配置控制多路复用器开关,访问开关和矩阵开关,以致该第一传感器元件经由连接到该第一总线线路的多个交叉点开关的第一交叉点开关,经由该第一总线线路以及经由该第一访问开关连接到第一系统通道,与此同时第二传感器元件经由该第一矩阵开关连接到第一访问开关。

[0020] 本发明的另一个方面是一种超声转换器阵列,包含:多个总线线路;多个访问开关,每个访问开关连接到总线线路中的一个;多个子元件,每个子元件经由访问开关的一个相应访问开关可转换连接到总线线路中的一个,以及包含相应多个 MUT 单元和相应多个矩阵开关,在特定子元件中的每个 MUT 单元连接在一起,并且不能可转换断开,其中,每个子元件经由相应矩阵开关可转换连接到每个相邻子元件。

[0021] 本发明的其它方面在下面予以公开并要求保护。

附图说明

[0022] 图 1 是典型的 cMUT 单元的截面图。

[0023] 图 2 是由七个六边形 MUT 单元形成的“上流”(daisy) 子元件,这些 MUT 单元的顶部和底部电极在没有插入开关的情况下分别连接在一起。该图取自美国专利申请序列号为 10/383,990。

[0024] 图 3 是包含如美国专利申请序列号为 10/383,990 中公开的四个环形元件的镶嵌阵列的部分图,每个元件由配置成每个元件具有大概相等面积的“上流”子元件的镶嵌状格局构成。

[0025] 图 4 是 cMUT 和专用集成电路 (ASIC) 阵列共联体的截面图。

[0026] 图 5 是连接到 ASIC 开关矩阵的 cMUT 晶片的截面图。

[0027] 图 6 是在相关部件开关单元的六边形阵列顶上 cMUT 子元件六边形阵列的顶视图。

[0028] 图 7 是在相关部件开关单元的矩形阵列顶上 cMUT 子元件六边形阵列的顶视图。

[0029] 图 8 是跨越阵列的环形转换器元件的平移图。

[0030] 图 9 是一种结构图, 其中遍及阵列分布所有系统通道, 以便每个转换器子元件访问每个系统通道。

[0031] 图 10 是一种结构图, 其中, 在每个子元件中的开关数量受到子元件的每行具有一个总线线路的限制, 该总线线路经由多路复用器连接到系统通道。

[0032] 图 11 是一种结构图, 子元件的每行具有多个总线线路, 使得可以在相同行内将子元件分组在不同系统通道上。

[0033] 图 12 是根据本发明的一个实施例的结构图, 其允许在第一行中的子元件, 通过经由在第一行中子元件的矩阵开关连接到第二行中相邻子元件的访问开关, 来连接到对于子元件的第二行的总线线路。

[0034] 图 13 是根据本发明的另一个实施例的结构图, 其允许 cMUT 阵列特定行中的特定子元件连接到多个系统通道总线线路中任何一个。

[0035] 图 14 是子元件的六边形阵列图, 具有经由访问开关 (由实点指示的) 连接到子元件相应列的总线线路。

[0036] 图 15 是子元件的六边形阵列图, 具有经由相应访问开关 (由实点指示的) 连接到垂直和水平总线线路的一些子元件。

[0037] 图 16 是子元件的六边形阵列图, 具有沿着六边形阵列的固有轴对角线布置的总线线路。访问开关由实点指示。

[0038] 图 17 是根据图 13 中描绘的实施例, 示出了到在与特定声音子元件相关的电子设备中的公共连接点的连接图。

[0039] 图 18 是代表性部件开关单元的组件图, 该代表性部件开关单元建造在下面并电连接到声音子元件 (未示出)。

[0040] 图 19 是如之前在美国专利申请序列号 10/248,968 中公开的一个访问开关以及用于控制访问开关状态的电路的图。

[0041] 图 20 是供环 (它的一部分由虚弧线指示) 使用的访问开关和矩阵开关的布置图, 其中单独子元件的宽度组装在一起。访问开关由实点指示; 矩阵开关由短划线指示。

[0042] 下面将参考附图, 其中, 在不同图中的相似元件具有相同的附图标记。

具体实施方式

[0043] 本发明涉及一种设备, 包含一个借助于转换网络可重构的传感器阵列。为了说明, 可重构阵列将通过参考电容微加工超声转换器 (cMUT) 进行描述。然而, 应该可以理解的是, 这里公开的本发明的各个方面在应用中不限于采用 cMUT 的探头, 而是还可以应用到采用 pMUT 或者甚至切割的压电陶瓷阵列的探头, 其中在该切割的压电陶瓷阵列中每个切割的子元件通过互联装置连接到基础转换层。本发明的相同方面还应用在光、热或者压力传感器的可重构阵列中。

[0044] 参考图 1, 典型的 cMUT 转换器单元 2 以横截面显示。这种 cMUT 转换器单元阵列典型地在诸如重掺杂的硅 (即, 半导体) 晶片的基底 4 上制造。对于每个 cMUT 转换器单元, 薄的膜或膜片 8, 可以由氮化硅构成, 并悬在基底 4 之上。膜 8 由绝缘支架 6 在其边缘支撑, 该绝缘支架可以由氧化硅或氮化硅构成。膜 8 和基底 4 之间的空腔 14 可以是空气或气体

填充或者完全或部分排空。典型的, cMUT 尽过程所允许的完全排空。导电材料薄膜或导电材料层, 诸如铝合金或者其它合适的导电材料, 形成了膜 8 上的电极 12, 并且由导电材料构成的另一个薄膜或层形成了基底 4 上的电极 10。可选择的, 底部电极可以通过半导体基底 4 的适当掺杂形成。

[0045] 由空腔 14 分隔的两个电极 10 和 12, 形成了电容。当碰撞 (impinging) 声信号引起膜 8 振动时, 电容的变化可以利用相关的电子设备 (未在图 1 中示出) 检测到, 从而将声信号转换成电信号。相反, 施加到其中一个电极的 AC 信号将调制电极上的电荷, 这反过来引起电极之间电容量的调制, 后者引起膜片移动, 从而传送一个声信号。

[0046] 单个单元可以是圆形, 矩形, 六边形或者其它外围形状。六边形提供了转换器子元件的 cMUT 单元的紧凑组装。cMUT 单元可以具有不同的尺寸, 以致转换器子元件将具有不同单元大小的复合特征, 赋予了转换器一个宽波段的特征。

[0047] 不幸的是, 很难生产能够允许单独控制这么小单元的电子设备。尽管总的来说在阵列的声性能方面, 小单元尺寸是优秀的, 并且导致灵活性, 但是控制对较大结构来说是受到限制的。将多个单元分组在一起并将它们电连接可以允许创造一个较大的子元件, 该较大的子元件可以在保持预期的声响应时具有单独控制。可以通过利用转换网络将子元件连接在一起从而形成环或元件。这些元件可以通过改变转换网络的状态而重构。然而, 单个子元件不能被重构从而形成不同的子元件。

[0048] MUT 单元可以在微加工处理中连接在一起 (即, 不用插入开关) 从而形成子元件。术语“声音子元件”在下面将被用于描述这样一个群。这些声音子元件将通过微电子开关进行互联, 从而通过将这种开关放置在硅层内或者放置在位于直接相邻转换器阵列的不同基底上来形成较大的元件。

[0049] 如这里用到的, 术语“声音子元件”是一个单独的单元或者不能重构的一组电连接单元, 也就是, 子元件是最小的独立控制的声部件。术语“子元件”意味着声音子元件以及它相关的集成电子设备。“元件”通过利用转换网络将子元件连接在一起而形成。元件可以通过改变转换网络的状态被重构。包括在转换网络中的至少一些开关是“相关集成电子设备”的一部分, 如在下面更详细的解释。

[0050] 为了说明的目的, 图 2 示出了由七个六边形 cMUT 单元 2 构成的“上流”转换器子元件 16: 中央单元由六个单元的环围绕, 环中的每个单元邻接中央单元和环中的毗连单元的各个边。每个 cMUT 单元 2 的顶部电极 12 通过非可转换断开的连接电耦合在一起。在六边形阵列的情况下, 六个导体从顶部电极 12 向外辐射, 并且分别连接到邻近 cMUT 单元的顶部电极 (除了单元在周边的情况下, 其连接到三个其他单元, 不是六个其它单元)。相似的, 每个单元 2 的底部电极 10 通过非可转换断开的连接电耦合在一起, 形成七倍大的电容转换器子元件 16。

[0051] 图 2 中看到的子元件类型可以被排列以形成半导体 (例如, 硅) 基底上的二维阵列。这些子元件可以利用转换网络被重构以形成诸如环形环的元件。美国专利申请序列号为 10/383,990 中描述了利用基于硅的超声转换器子元件的可重构性。一种形式的可重构性是镶嵌环形阵列, 也描述在那个专利申请中。镶嵌环形阵列概念包含通过利用可重构电子转换网络将子元件分组在一起建造环形元件。目的是减少波束形成通道的数量, 同时保持图像质量并改善薄片厚度。为了减少系统通道, 镶嵌环形阵列利用了这样一个事实,

即,对于未操纵的波束,在基础二维转换器阵列表面上的延迟轮廓是圆形。换句话说,等延迟曲线是围绕波束中心的环状体。该延迟的圆形对称导致了具有普通延迟的那些子元件的明显分组。可重构性可以被用来沿着更大的基础二维转换器阵列步测波束,以便形成扫描或图像。

[0052] 存在可以利用 MUT 单元以及声音子元件形成转换器阵列的许多方法。图 3 示出了形成镶嵌阵列的声音子元件的镶嵌状格局的一个实例。在图 3 所示的实施例中,4 个大致环形的元件(分别由附图标记 18A-D 表示),每个元件包含“上流”声音子元件的镶嵌状格局(每个子元件,7 个 MUT 单元连接在一起),它们配置成每个元件具有大致相等的面积。在每种情况下的镶嵌状格局可以由多个子元件类型构成。该阵列图案不必是镶嵌状格局,而可以是不具有声音子元件的区域。例如,存在通道(bias)以将声音子元件或者单元的顶部电极连接放到阵列下面。

[0053] 该子元件配置可以进行改变从而优化诸如波束宽度,旁瓣电平,或者焦点深度之类的各种声音参数。可替换地,声音子元件可以分组形成用于传送操作的孔,并且为了接收部分直接转换到另一个孔孔。尽管图 3 示出了大致环形元件的各个部分,但是其它配置也可以实现,例如,非连续环,八边环,或者弧。图案的选定取决于应用的需要。

[0054] 大多数孔会包含互联形成一个单独较大元件的邻近分组的子元件,诸如图 3 中显示的环形元件。在这种情况下,不必直接连接每个子元件到其相应总线线路。在一个给定组内连接有限数量的子元件,并将剩余的子元件彼此连接是足够的。这样,传送信号沿着总线线路从系统传播,并沿着有限数量的访问点进入元件。从那,该信号通过本地连接在元件内散布。

[0055] 给定一个特定几何结构,可重构阵列映射声音子元件到系统通道。该映射设计成提供改善的性能。该映射通过转换网络实现,其理想地直接放置在其上构造 cMUT 单元的基底上,还可以放置在相邻转换器基底集成的不同基底上。由于 cMUT 阵列直接建造在硅基底的顶部,所以转换电子设备可以并入到该基底。对于 PZT 或者更多的传统实现,开关网络将简单地制造在分离的硅基底中,并且附加到 PZT 阵列。

[0056] 图 4 示出了 cMUT 和 ASIC 阵列共联体的截面图,用于说明从 ASIC 到 cMUT 怎样实现连接。如图所示,单独的通路 56 被用来连接每个 cMUT 子元件 32 到它的对应 CMOS 子元件(或者“单元”)50。连接信号电极到在开关 ASIC 上形成的相应导电垫 66 的通路 56 可以嵌入到声音衬垫层 62。

[0057] 还可以在分离的晶片上建造 cMUT,并且分别连接它们到 ASIC 开关矩阵,如图 5 所示。在此例如,焊接凸起 64 和导电垫 66 被用来连接单个 cMUT 子元件 32 到它们开关电子设备对应物 50。还可以使用诸如各向异性导电薄膜(ACF)或者灵活互联等其它组装技术。

[0058] 为了最佳的组装密度,如图 6 所示的,在六边形网格上倾斜 cMUT 子元件 32 和相关的电子设备是有用的,图 6 示出了 ASIC 开关矩阵的顶视图。这里,CMOS 部件开关单元 50 按列布置,其中每个第二列偏移单元高度的一半。通过适当选定单元尺寸,将会产生如图所示的垫 66 的完美六边形阵列。通路 56(也排列在六边形阵列中)连接到相应垫(图 4 中未示出),该垫形成到上述转换器层的连接基础,该转换器层包含子元件六边形阵列。图 7 示出了一个更直接的 ASIC 实现。这里,CMOS 部件开关单元 50 排列在水平行和垂直列中,从而形成矩形网格,而它们上面的六边形子元件 32 形成六边形网格。如图 7 所示,按行列排列

形成矩形阵列的部件开关单元垫 66,仍然准确地排列从而产生连接,以致部件开关单元 50 电连接到相应六边形子元件 32。在任何一种情况下,子元件的六边形网格图案使得实现图 3 中所示的镶嵌环形阵列波束图案成为可能。

[0059] 在典型的操作中,可重构阵列编程成具有相似于图 3 中显示的初始孔图案。该图案允许波束形成器在阵列前创建一个波束。在成像期间,如图 8 所示,跨越阵列 60 对孔进行扫描,其中环从环 1, $t = 1$ 出发,到环 2, $t = 2$,并最终在 $t = N$ 到环 N ,其中, t 是时间, N 是大于 2 的正整数。以这种方式,波束在阵列前的空间中扫掠过,并且波束形成的回声被用来构建图像的连续线。可重构阵列的目的能够对于任意复杂的阵列图案电子地完成图 8 中示出的成像操作。以前的超声扫描器能够完成电子扫描,但是由于在竖直方向和固定几何结构中缺少传感器子元件的精细分布,在孔的复杂性中受到限制。

[0060] 如图 8 中显示的完全可重构阵列呈现出了实现中的若干重大挑战。传感器阵列被细分成好几万个子元件。波束图案通过在它们的连接中将子元件分组到有限数量的系统传送 / 接收和波束形成通道而建成。当用于实现镶嵌环形阵列概念时,可重构阵列将形成跨越阵列电子平移的多个环。在该平移中的每个新步骤,整个环图案被重新编程成阵列,从而创建一个新配置。还可以提供在传送和接收之间以及在接收期间以多个间隔更新环图案的能力,从而减少所形成的波束的失真,由此提高图像质量。

[0061] 在典型的系统中,采用了 128 个或者更多的波束形成通道。当前的超声系统利用多路复用结构,该结构可以路由 128 个系统通道到固定数量的转换器元件。利用这些多路复用器网络的明智设计,可以创建具有有限量电子设备的标准扫描图案。然而,在多数情况下,扫描图案是固定的,并且由于网络的限制是不可重构的。完全可重构阵列不会受到这些限制;然而,它需要非常密的转换矩阵来实现它。

[0062] 如图 8 所示的,可重构阵列的基础本质要求任何子元件可以任意地连接到任何系统通道。例如,当孔从第一位置扫描到下一位位置时,子元件 S 2 首先必须是内环(未示出)的一部分,并且必须是环 2 的一部分。这意味着它必须在很短的时间内由与第一系统通道连接转换到与一个不同的系统通道连接。大体上这对于在扫描操作期间阵列中的大量子元件是成立的。

[0063] 实现该要求的最简单方式是遍及阵列分布所有系统通道,使得每个子元件能够访问每个系统通道。图 9 显示了这种结构。为了说明,这里仅显示了 5 个系统通道。每个系统通道通过每个子元件传送信息,该子元件具有用来选择哪个系统通道由哪个子元件挑选的本地开关。

[0064] 在矩阵电子设备直接位于转换器阵列后面的系统中,对于每个子元件的转换电子设备的空间被减小到子元件的大小。在典型的超声系统中,该大小在几百微米的数量级,但是可以更小。由于开关的大小随接通电阻大小相反地变化,因此人们面临一种折衷:具有较高接通电阻的更多开关,或者具有较低接通电阻的更少开关。然而即使就开关小尽可能小的极端情况来看,很明显的是,利用现有半导体技术,超过 16 个的更多开关不容易地装配到分配的空间中。由于对于一个实际的阵列,图 9 的完全填充的结构仍会包含更多开关,那么利用当前现有技术的状态是难应付的。

[0065] 尽管未来的技术使得在相同的空间集成更多开关是可行的,但是在超声上的进步将倾向于减小分配的单元大小,因为它与成像器的波长相关,为了改善的图像质量其必须

缩短。此外，诸如数字控制和传送 / 接收电路等更多的组件，会迁移到该相同的有限面积中。因此，完全填充的结构，尽管因为它的简单性是有吸引力的，但不是立即站得住脚的或可用的。

[0066] 对于上述互联问题更好的解决方案是限制在每个子元件中的开关数量，与此同时，提供可重构阵列中要求的灵活性。这可以通过利用有限数量的总线线路并使这些线路可重构而实现，如在图 10 中所示。这里，使用一个多路复用器 70 来任意选择系统通道 38 (CH. 1 到 CH. N) 之一，使得其连接到总线线路 74 中任何一个，子元件 32 的每行仅由一个单独的总线线路服务。每个子元件（对于每个子元件仅显示了一个 cMUT 单元）的 cMUT 单元 2 借助于相应访问开关 30 连接到总线线路。该结构的一个主要特征在于，许多开关位于阵列外，因此不会受到转换器几何结构的约束。一维图案可以利用该结构，通过连续地选择哪行子元件连接到哪个系统通道，从而跨越阵列进行扫描。图 11 示出了对于该结构的进一步改进。这里，多个总线线路 74, 76 向下路由到子元件 32 的每行。每个子元件 32 的 cMUT 单元 2 或者经由访问开关 30' 连接到总线线路 74，或者经由访问开关 30 连接到总线线路 76。该结构在水平方向上提供了灵活性，因为在相同行内可以分组元件到不同系统通道上。

[0067] 对于上述结构的进一步改进可以通过认识到大多数孔会包含互联形成一个单独的较大元件的邻接分组子元件来实现。在这种情况下，不必直接连接每个子元件到其相应总线线路。在给定组内连接有限数量的子元件并将剩余子元件彼此连接就足够了。这样，传送信号沿着总线线路从系统传播，并沿着有限数量的访问点进入元件。从那，该信号通过本地连接在元件内散布。这个结构在图 12 中示出。这里，单个子元件 32 能够通过访问开关 30 连接到与它们的行相关的总线线路，并且能够通过矩阵开关 36 连接到与相邻行相关的总线线路，这就将一个子元件连接到相邻子元件。

[0068] 图 13 示出了本发明的一个实施例，将所有上述改进包含在一起。这里，访问开关 30 被用来连接给定子元件 32 到总线 34 的一行总线线路。这个结构直接应用到镶嵌环形阵列。在这样一个设备中，可以利用当前结构形成多个环，其中，每个环利用一个或多个访问开关连接到一个单独的系统通道，每个访问开关连接到总线线路，该总线线路又连接到系统通道。

[0069] 访问开关如图 13 所示交错排列，从而减少了对于给定数量的总线线路所要求的数量，如在下面进一步讨论。还可以采用访问开关到总线线路（未示出）的随机排序，从而减少由于重复图案而导致的人为因素。在每个子元件中可以采用多于一个访问开关，用来改善阵列的灵活性。在这种结构中，将会在每个子元件灵活性和访问开关数量之间作出折衷，其中，该数量仍远远小于总线线路和系统通道的数量。还可以在每个元件中对于每个总线线路采用多于一个的访问开关。这将改善设备的产量，因为非功能性访问开关可以利用冗余访问开关绕过。

[0070] 行总线线路利用图 13 所示的交叉点转换矩阵连接到系统通道。分散的交叉点开关也被利用，其中要求更少的多路复用器开关。这种结构在利用空间上更有效，但是要求开关配置的明智选择，从而确保所有的总线线路正确地连接。如图 12 所示，每行可以利用多个总线线路。更多的总线线路以在阵列内部更多的多路复用器开关和更多的路由面积为代价改善了阵列的灵活性。跳过行或者在不同的行上利用不同数量的总线线路是可能的。例如，为了保存面积，在每对相邻行的子元件之间共享一组总线线路是有优势的。

[0071] 尽管目前为止仅讨论了水平总线线路,但是还可以在一个阵列中布置垂直和水平运行总线线路。总线线路可以如图 14 中示出的垂直布置(见总线线路 72,74,76)。参考图 15,一组总线线路 82 可以水平布置,另一个组 84 可以垂直布置。在这种情况下,每个子元件或者子元件组经由一个访问开关可连接到垂直总线线路,并且还经由一个不同的访问开关进一步连接到水平总线线路。然而,在总线线路在两个方向运行的情况下,由于对于总线线路可用的电子固定面积 (realestate) 不断降低,而且需要更多的总线线路,但是在子元件中仍仅有一个单独的访问开关,则每个子元件的访问开关或者可以连接到水平总线线路或者垂直总线线路,而不是连接到两者。最后,总线线路还可以如图 16 中示出的对角线布置。这些线路 76,80 分别沿着六边形阵列的固有轴中的两个运行,并且因此简化了子元件的寻址。

[0072] 访问开关的数量和行总线线路由大小的约束和应用确定。为了公开一个示范的非限制性实现(图 13 中显示),假定对于每个子元件 32 一个单独的访问开关 30,对于每行阵列四个行总线线路 34a-34d。第二种类型的开关是矩阵开关 36,其被用来连接一个子元件的一个连接点 42(见图 17) 到邻近子元件的连接点。这允许声音子元件通过与邻近声音子元件相关的集成电子设备连接到一个系统通道。这还意味着即使声音子元件不直接经由访问开关被连接,声音子元件可以连接到系统通道。尽管图 13 显示了每个子元件三个矩阵开关,还可以有少于三个的矩阵开关,从而保存面积或者允许开关具有较低的接通电阻,从而具有更大的面积。此外,矩阵开关可以被用来对于给定阵列路由绕过已知的坏子元件。最终,尽管显示的是六边形的子元件,但是矩形子元件也是可能的。

[0073] 参考图 17,每个子元件连接到在与声音子元件 32 相关的电子设备中的公共连接点 42。该公共连接点 42 在每个子元件电连接八个组件。公共连接点 42 连接声音子元件或者转换器 32 到用于那个子元件的访问开关 30,到与那个子元件相关的三个矩阵开关 36,以及经由连接 46 连接到与三个邻近子元件相关的三个矩阵开关。通过矩阵开关传播的信号连接到邻近子元件的公共连接点。

[0074] 图 13 描绘了转换网络如何为特定子元件工作。这仅是一个典型的安排。包含四个行总线线路 34a 到 34d 的总线 34 向下运行到子元件 32 的行。图 13 在该行仅显示了 3 个子元件,但是应该可以理解的是,该行中的其它子元件未示出。总线 34 的行总线线路借助于多路复用开关 40 在行末端被多路复用到系统通道总线 38 的系统通道总线线路,这形成了交叉点转换矩阵。如图 13 所示,通过开启适当的多路复用开关 40 并关闭连接特定行总线线路到另一个系统通道总线线路的多路复用开关,每个行总线线路 34a-34d 可以连接到总线 38 的系统通道总线线路中的任何一个。这些多路复用电子设备可以移到旁边,因此不会作为受到大小的限制。图 13 示出了一个完全填充的交叉点开关。然而,在不必具有允许每个总线线路连接到每个系统通道的开关的情况下,可以采用分散的交叉点开关,其中仅系统通道的一小子集可以连接到给定总线线路,在这种情况下仅会出现图 13 中描绘的一些开关 40。

[0075] 访问开关如此命名是因为它赋予了子元件直接访问总线线路。在图 13 描绘的典型实现中,对于每个子元件存在六个其它开关连接。这些连接采取了矩阵开关 36 的形式。矩阵开关允许子元件连接到邻近子元件。尽管在该六边形图案中,对于每个子元件存在到邻近子元件的六个连接,但是仅三个开关驻留在每个子元件中,而其它三个连接由邻近子

元件中的开关控制。因此,在每个子元件中总共有四个开关和相关的数字逻辑电路。这仅是一个典型的实现。总线线路的数量,访问开关的数量以及矩阵开关的数量和拓扑结构可以完全是不同的,但是大体概念可以保留。

[0076] 图 18 示出了建造在下面并且电连接(经由连接点 42)到声音子元件(未示出)的一些代表性部件开关单元的组件。部件开关单元可以经由图 4 中描绘的类型的金属垫 66 电耦合到声音子元件。部件开关单元包含访问开关 30,该访问开关连接连接点 42 到总线线路 34,以及三个矩阵开关 36。这些开关是具有用于存储当前开关状态的开关状态存储器的类型。部件开关单元还包含锁存器 88(仅显示了一个),用于存储代表访问开关 30 和三个矩阵开关 36 的未来开关状态的数据。未来开关状态数据经由包含多个总线线路(图 18 中仅显示了一个总线线路)的数字数据总线 45 接收。作为对经由包含多个总线线路(又仅显示了一个总线线路)的控制总线 44 接收的写信号的响应,数据总线 45 上的未来开关状态数据被写入到锁存器 88 中。作为在随后循环期间对经由控制总线 44 接收的读信号的响应,开关状态数据被从锁存器中读出,并转换成(通过未显示的逻辑电路)会相应改变开关状态的控制信号。这些新的开关状态将存储在开关的开关状态存储器中。锁存器 88 和开关 30 和 36 经由电源线 90 接收电源电压。

[0077] 尽管访问和矩阵开关可以是分离组装的组件,但是可以将开关制造在相同半导体基底内,在其上 MUT 阵列被制造。这些开关可以包含美国专利申请序列号为 10/248,968,题目是“Integrated High-Voltage Switching Circuit for Ultrasound Transducer Array”中公开类型的高压转换电路。每个开关包含两个 DMOS FET,它们背对背连接(源极节点短接在一起),从而允许双极操作。只要两个 FET 开启时,电流流过开关端子。开关的状态由相应开关控制电路控制。开关控制电路的状态又由来自于编程电路的输出指示,该编程电路根据利用这里公开的算法导出的最优转换配置编程开关控制电路。扫描控制器将最优转换配置加载到编程电路中。尽管利用 CMOS 高压开关是一个优选的实施例,但是这里描述的发明直接应用于其它转换技术,诸如低压开关,MEMS 开关以及发展中的其它未来开关技术。

[0078] 图 19 示出了经由公共连接点 42 连接到访问开关 30 的声音子元件 32。连接到连接点 42 的六个其它线路未示出。对于该实例,访问开关 30 包含前述的背对背 DMOS FET 对。控制电路 52 开启或关闭开关 30,作为由编程电路 54 传送的控制信号的函数。当访问开关 30 开启时,声音子元件 32(也就是,互联 cMUT 单元的子阵列)连接到行总线线路 34a。对于这种配置,与每个声音子元件相关的电子设备将包含一个访问开关,三个矩阵开关,对于这四个开关中每一个的相应控制电路以及连接公共连接点到三个邻近子元件(未示出)的矩阵开关的相应导体。

[0079] 从子元件传播到行总线线路的信号是电接收信号。这里,当声音压力波与转换器相互作用时,接收信号是由声音子元件生成的电响应。传送信号从行总线线路传播到矩阵开关,在传送信号中电脉冲由超声系统生成。对于给定通道,该电激励脉冲通过系统通道总线线路传播到行总线线路。该信号通过访问开关从行总线线路传播到声音子元件,并且还通过矩阵开关传播到其它子元件。

[0080] 安装在声音子元件后的开关数量是有限的。该开关的大小确定了开关的接通电阻以及开关越小接通电阻越大。由转换引起的延迟和失真随着开关的接通电阻的增加而增

加。这意味着在声音子元件后的开关数量和由那些开关引入的延迟之间存在折衷。对于折衷的解决方案包含将开关数量减少到很小的数量，同时保持尽可能高的灵活性。该减少通过利用矩阵开关从而允许声音子元件通过其它子元件连到系统通道上，并且通过将访问开关数量限制到很小的数量而获得。

[0081] 连接访问开关到系统通道的总线线路也占用了电子设备层的空间，因此最小化总线线路的数量也是有益的。总线线路的数量决定了可以直接连接到相同行中声音子元件的唯一通道的数量。然而，由于矩阵开关允许一行中的子元件连接到其它行中的子元件，因此一行中通道的数量通过矩阵开关增加。这允许了总线线路的数量保持很小，同时仍服务于大量的通道。当然，拥有更多的总线线路增加了灵活性，但是要求更多的空间。

[0082] 矩阵开关的使用意味着在每个子元件后的访问开关数量可以减少。在一个极端的情况下，对于每个子元件仅有一个访问开关。然而，如果存在多于一个的总线线路，必须作出每个访问开关应该连接到哪个总线线路的决定。一个解决方案是交错排列这些连接，以致总线线路被连接以便重复一行中的每 N 个子元件，其中 N 是如下讨论的最小信号失真的要求所决定的数量。参考图 13，在该行中的每个子元件 32 经由相应的访问开关 30 连接到行总线 34 中行总线线路之一。该交错排列连接的图案每四个子元件进行重复。交错排列允许更多的总线线路具有较少的访问开关，并且与矩阵开关结合，仍允许关于哪个系统通道可以连接到每个子元件的很大灵活性。当然，每个单元具有超过一个的访问开关增加了连接的灵活性，但是要求较小的开关具有较高的接通电阻。

[0083] 大体上，行的数量 N（在 N 之后图案重复）由最大的矩阵开关数量决定，该矩阵开关可以排在一起同时仍然保持充分的信号完整性。该数量出于这样一种理解，即，矩阵开关电阻和 cMUT 电容一起形成了具有延迟时间常数的 RC 延迟线，该延迟时间常数随着串联抽头数量 N 指数变化。在多个行总线线路上交错排列访问开关允许可以支持的元件数量在给定延迟线约束的条件下增加。如图 20 所示，在具有单独子元件宽度的环（其一部分由虚弧指示）紧密组装在一起的情况下出现对于该设计最差的情况。该环的垂直部分提供了最差的情况，因为在该设计中总线线路 74, 76 水平运行。在该环的水平部分，可以在每个子元件上恰好采用一个单独的访问开关，因为它们与平行于环运行的总线线路是完全一样的。然而，在垂直部分，子元件 32 的每行与连接到不同系统通道的不同总线线路相关。因此，在该面积中垂直间隔的子元件仅可以采用矩阵开关 36 支持，由虚线代表。在图 20 中，每行存在两个总线线路，访问开关 30 的图案（由点代表）每四行进行重复。在每行，两个环由两个访问开关支持，并且它们相关的子元件串由矩阵开关分组。由于图案在四行后重复，因此该特定结构将支持最多 $2 \times 4 = 8$ 个环。大体上，对于每行上 M 个总线线路并且子元件每串 N 个抽头的阵列，可以支持最多 K 个系统通道，其中 $K = M \times N$ 。当然，环的大部分将不会完全水平或完全垂直。因此，系统设计者的任务是在该结构约束的条件下最优化在孔中所有点上的阵列配置。

[0084] 对于这里公开的可重构性的特定实现，存在由电子设备强加的限制。存在一组规则，该规则支配对一个系统的转换配置。除了硬规则之外，还存在指导原则，诸如减少声音子元件和连接点之间的距离。这些规则必须遵守，指导原则可以被用来改善性能。规则如下：

[0085] 每行有“n”个行总线线路。对于这里公开的实例， $n = 4$ 。这意味着，对于整个行，

仅存在访问开关可以连接的四个系统通道总线线路。

[0086] 行中的每个子元件仅连接 n 个行总线线路中的一个。这是从这样一个事实得出的,即,子元件中仅存在一个单独的访问开关。这还意味着一个给定子元件仅可以直接连接到一个单独的系统通道,那个系统通道由系统通道总线线路和行总线线路之间的多路复用器确定。

[0087] 每行总线线路连接到单独的系统通道总线线路。尽管系统通道总线线路被多路复用到行总线线路,但是对给定的配置,该连接不能改变。

[0088] 哪个行总线线路连接到给定访问开关的图案在行上重复。对于这里描述的情况,该图案每四个子元件进行重复。

[0089] 对于给定的电路实现,连接到相同行总线线路的访问开关总数是很小的有限数。在该说明书中后面讨论的特定情况下,该有限数是 4。这是由行总线线路的有限大小强加的电流提取限制造成的。该限制基于仿真,并且通过增加行总线线路的大小而增加,从而,能够允许较大的电流提取,但是这可能要求较大的子元件。

[0090] 确定转换网络配置需要确定哪些访问开关开启以及行总线线路和系统通道总线线路之间的多路复用器(指图 13 中部分描绘的多路复用器开关 40 的集合(bank))如何设置。一旦已知预期的图案,矩阵开关状态就容易确定。矩阵开关通过简单地确定开关所连接的邻近子元件是否应该在相同的系统通道上而设置。因此,该工作确定怎样连接系统通道到多路复用的行总线线路。一旦知道,访问开关也容易指定。

[0091] 为了形成线性扫描,镶嵌环形阵列的活动孔必须跨越基础二维阵列被步测。该步测要求转换网络可重构。存在几种实现步测的方式。如果如阵列的分辨率和即将到来的应用所确定的,所要求的波束间隔是这样地以致步测整个子元件是可接受的,则对于每个波束可以采用相同算法导出的开关配置。在这种情况下,转换配置简单地对于每个波束在一个或几个子元件上步测。为了最小化系统重配置所使用到的重新编程和功率,可以将开关状态直接从一个子元件转换到临近的子元件,因此避免了外部重新编程整个阵列。然而,除了平移访问和矩阵开关图案外,连接行总线线路到系统通道总线线路的多路复用器也必须被改变。当在行总线线路的方向上由整个子元件步测波束时,该改变是简单地通道旋转。例如,如果分别由 A, B, C 和 D 表示的四个系统通道对于特定配置来说被连接到特定行的四个行总线线路,当转换图案被扫描到下一个波束位置,系统通道 / 行多路复用器的状态必须进行调整,以致系统通道在四个行总线线路之间旋转,例如,系统通道 B, C, D 和 A 以这一顺序分别连接到相同的四个行总线线路。可选择的,与其在系统通道和行总线线路之间改变多路复用,还不如系统波束形成器可以考虑几何形状直接地改变,因此调整在四个通道上的延迟,从而考虑新的延迟。

[0092] 如上所述,如果环形环被步测,以致该动作是子元件的整数倍数,不需要对于每个波束重优化(假定基础开关矩阵具有跨越整个基础二维阵列的统一电特性)。然而,可能存在这种情况,即,预期的波束密度要求线路相比单独的子元件更紧密地在一起。在这种情况下,波束中心被步测子元件的一小分段(fractional),例如,孔进行变形从而有效地操纵波束在孔的完全步测之间的半步,从而增加成像器的分辨率。对于这些情况,最优化不是简单地平移,并且对于每个分段步测必须运行新的最优化。然而,当跨越基础二维阵列步测环形阵列从而形成线性扫描时,这些分段步测配置可以重新发生。在这些情况下,无论在哪要求

相同的分段步测，最优化会是相同的，并且可以重新采用。所以即使在分段步测的情况下，存在所要求的很小数量的最优化。在这些情况下，为了节省编程时间和功率消耗，可以对于特定配置激起所有的波束，并且以粗略的波束间隔跨越该阵列步测该配置。在这种情况下，从子元件直接传递配置到临近子元件是可以的。在完成了粗略的扫描之后，可以编程代表来自于旧配置的分段步测的新配置，并跨越该阵列步测该新配置。这可以对于每个分段步测进行重复。来自于每个配置的最终粗略间隔的波束可以通过扫描转换器隔行扫描，从而赋予预期的精细波束间隔。还应该理解的是当混合来自于不同配置的波束时，有必要从波束到波束进行调整增益，从而弥补波束形成的增益差并且混和来自于不同配置的线路。

[0093] 上述方面可以总结如下：

[0094] (a) 当步测整数个子元件时，在不必经由数字总线编程的情况下，可以直接从子元件向临近子元件传递开关状态。这节省了时间和功率。

[0095] (b) 当步测子元件的一分段时，对于每个不同配置的波束可以采用直接的子元件到临近子元件通信方案独立地以粗略的波束间隔进行步测，并且最终的过程波束组可以由扫描转换器隔行扫描从而得到完全的分辨率。

[0096] (c) 当步测整数个子元件时，行总线线路和系统通道之间的多路复用器以预定好的方式改变，即，通道的旋转。这可以简化控制。

[0097] (d) 当步测整数个子元件时，实际上不必改变行总线线路和系统通道之间的多路复用器。如果系统波束形成器察觉到状态，它可以改变在给定通道上的延迟，从而解释新几何结构。然而，这要求更复杂的系统波束形成器，并且不允许这些可重构的探头在当前机器上操作。

[0098] 为了连接传感器元件到总线线路而使访问和矩阵开关的结合提供了更大的灵活性。根据本发明的各种实施例，可以采用一个或多个下述特征：

[0099] (1) 访问开关可以交错排列从而减少对于给定数量的总线线路所要求的访问开关数量。

[0100] (2) 一个单独的访问开关可以用于交错排列图案中的一个子元件。

[0101] (3) 访问开关到总线线路映射的随机排序可以被采用来减少由于重复图案所引起的人为因素。

[0102] (4) 在每个子元件中可以使用多于一个的访问开关，但是仍然少于总线线路和系统通道的数量。

[0103] (5) 总线线路可以利用交叉点转换矩阵连接到系统通道。

[0104] (6) 分散交叉点开关可以用来连接总线线路到系统通道。

[0105] (7) 开关可以被配置，从而确保存在在远程矩阵开关连接的两端上连接的相应不同访问开关，该访问开关连接到相同的总线线路，从而减少延迟。

[0106] (8) 可以采用转换配置，其中存在一组矩阵开关和有限数量的访问开关。矩阵开关动态地连接邻近子元件。访问开关连接到总线线路，该总线线路多路复用到系统通道。

[0107] 根据本发明的各个实施例，在系统中可以出现一个或多个下述附加特征：

[0108] (1) 在每个子元件中采用每个总线线路一个访问开关。

[0109] (2) 每行可以采用多个总线线路。

[0110] (3) 总线线路在阵列内水平和垂直布置。根据一个实施例，如果一组总线线路水平

布置,另一组垂直布置,那么每个子元件或子元件组将经由一个访问开关可连接到垂直总线线路,并且进一步经由不同的访问开关可连接到水平总线线路。然而,在总线线路在两个方向运行的情况下,因为对于总线线路可用的电子设备固定面积不断降低并且需要更多的总线线路,但是在一个子元件中仍仅存在一个单独的访问开关,则每个子元件的访问开关或者可以连接到水平总线线路,或者连接到垂直总线线路,而不是连接两者。这还暗示着,对于给定总线线路可以启动的开关数量何时受到电流提取和线路大小的限制。

[0111] (4) 访问开关可以被选择位于距离环(或其它形状)的任一边缘等距处,从而最小化环内部的延迟。“环的边缘”指的是这种情况,即,可重构性可以被用来近似环形阵列。在这种情况下,存在人们想通过连接子元件模拟的一些预期的环形阵列,或者环结构。环的边缘指的是人们打算近似的环的边缘附近的子元件,即,它是通过连接子元件形成的较大元件的边缘。访问开关应该可以选择在元件的两边,不是所有的开关都在一边。该形状不必是个环;相反的,可以采用其它形状,并且最好的是在通过连接子元件近似的形状的两个边缘上均具有访问开关。

[0112] (5) 在每个子元件中可以采用每个总线线路多于一个的访问开关。该冗余连接改善了设备产量。

[0113] (6) 可以提供在传送和接收之间以及在接收期间以多个时间间隔更新环图案的能力。

[0114] (7) 一个单独的访问开关可以连接到子元件的整个环,每个子元件又通过矩阵开关连接在一起。

[0115] (8) 多个访问开关可以连接到整个环,子元件之间的矩阵开关具有访问开关,从而形成环的各个部分。

[0116] (9) 多个访问开关可以连接到整个环,这些开关在环周围以相等距离间隔分布,从而减少对于开关之间的那些子元件的信号延迟。

[0117] (10) 可以形成多个环,其中每个环利用一个或多个访问开关连接到单独的系统通道,每个访问开关连接到总线线路,该总线线路又连接到系统通道。

[0118] (11) 为了减少串联电阻,并从而减少延迟,多个冗余矩阵开关连接可以被采用,从而形成单独的环。

[0119] (12) 矩阵开关可以被用来对于给定阵列路由绕过已知的坏子元件。

[0120] (13) 可以形成除了环之外的图案,同时仍选择访问开关的放置从而最小化延迟。

[0121] (14) 可以平移整个环图案,从而通过在该平移中的每个新步骤重复利用最小化延迟算法来创建移动波束。

[0122] (15) 元件的中心可以通过改变元件的形状被步测小于完整子元件的一个增量。

[0123] 转换电子设备可以利用 CMOS 或者 BiCMOS,或者 SOI,或者 MEMS 或者其它还没有确定的转换技术来建造。

[0124] 尽管参考优选实施例对本发明进行了描述,但是本领域技术人员仍然可以理解,在不背离本发明范围的情况下,可以作出多种改变,并且可以对于其中的元件进行相等物替换。此外,在不背离基本范围的情况下,可以根据本发明的教导作出许多改进来适应特定情况。因此,本发明不限于为了实施本发明作为最好的模式所公开的特定实施例,但是本发明将包括落入所附权利要求范围中的所有实施例。

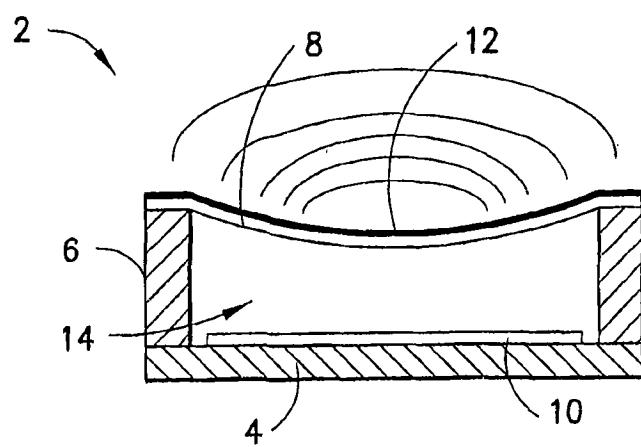


图 1

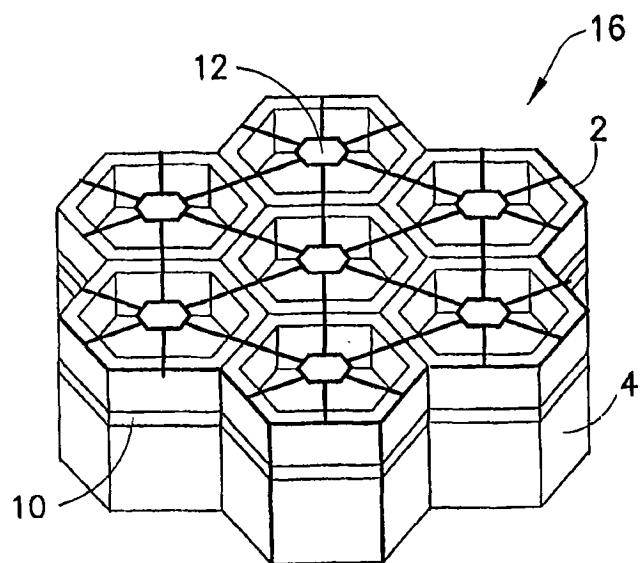


图 2

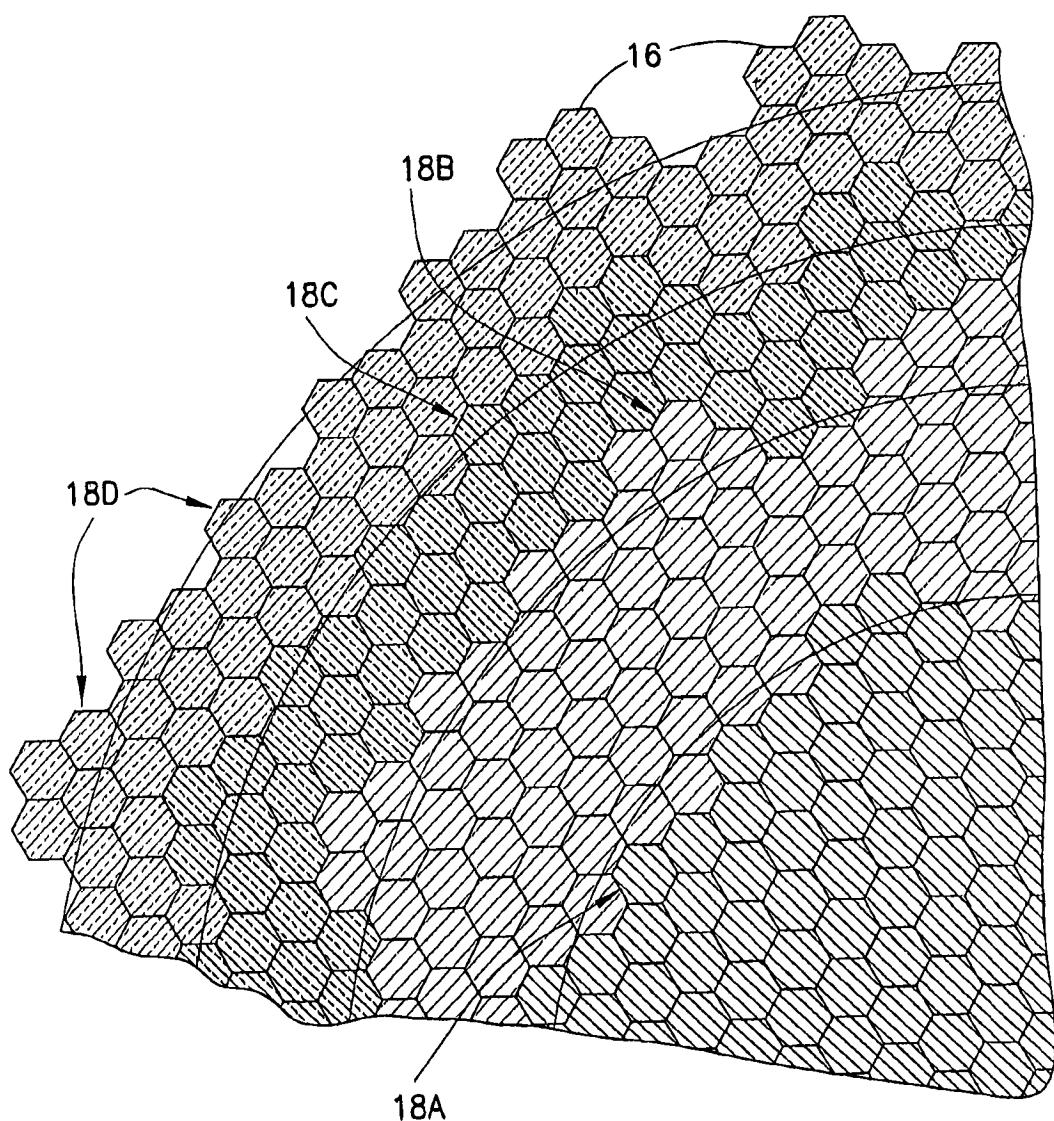


图 3

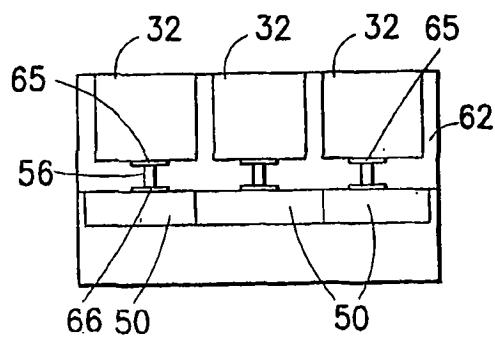


图 4

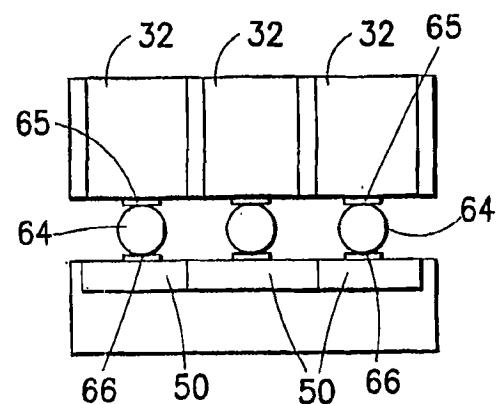


图 5

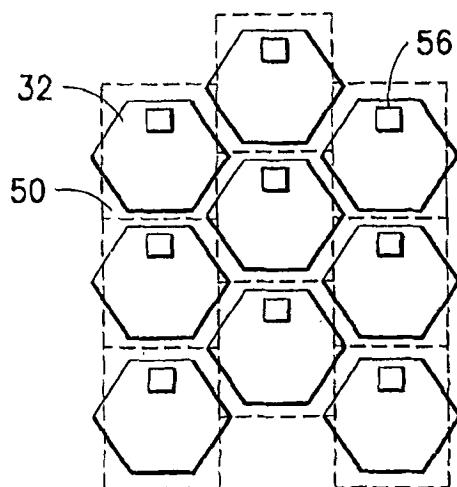


图 6

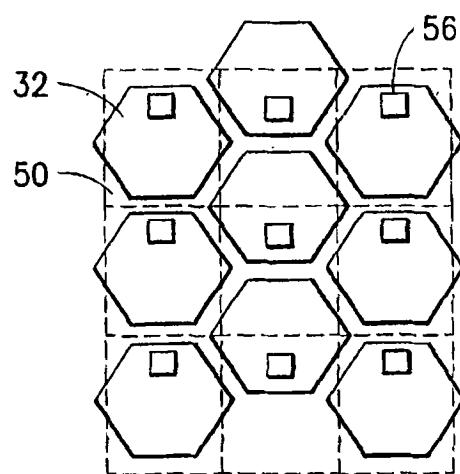


图 7

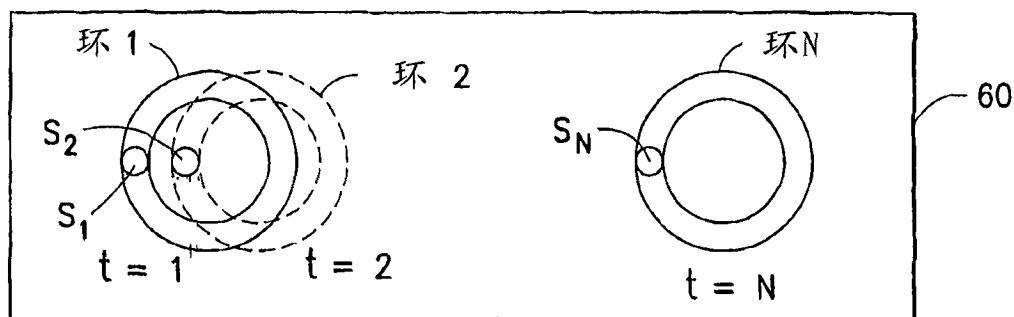


图 8

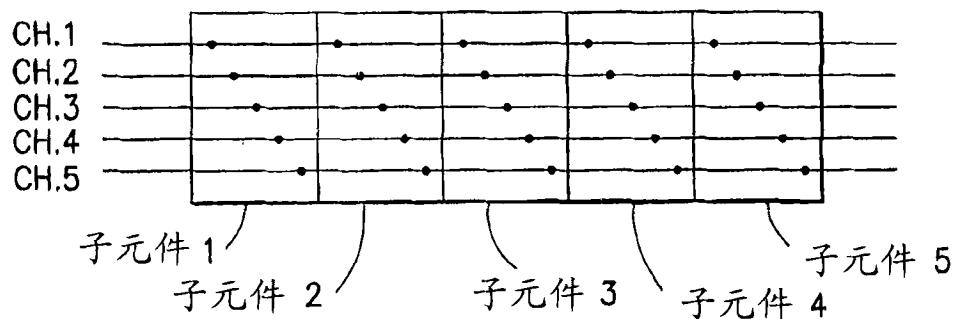


图 9

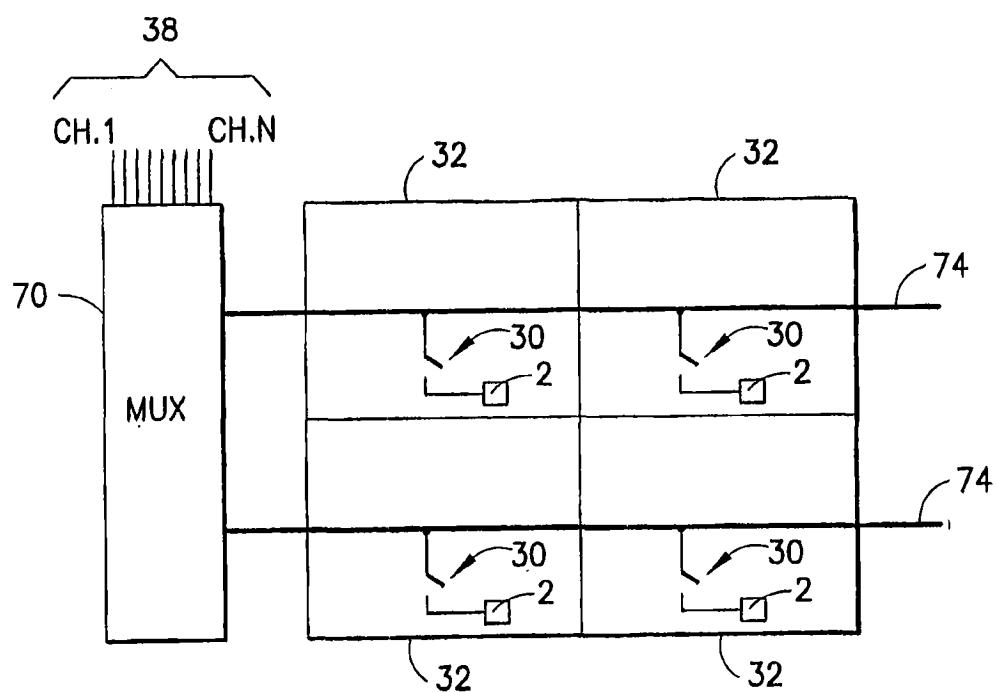


图 10

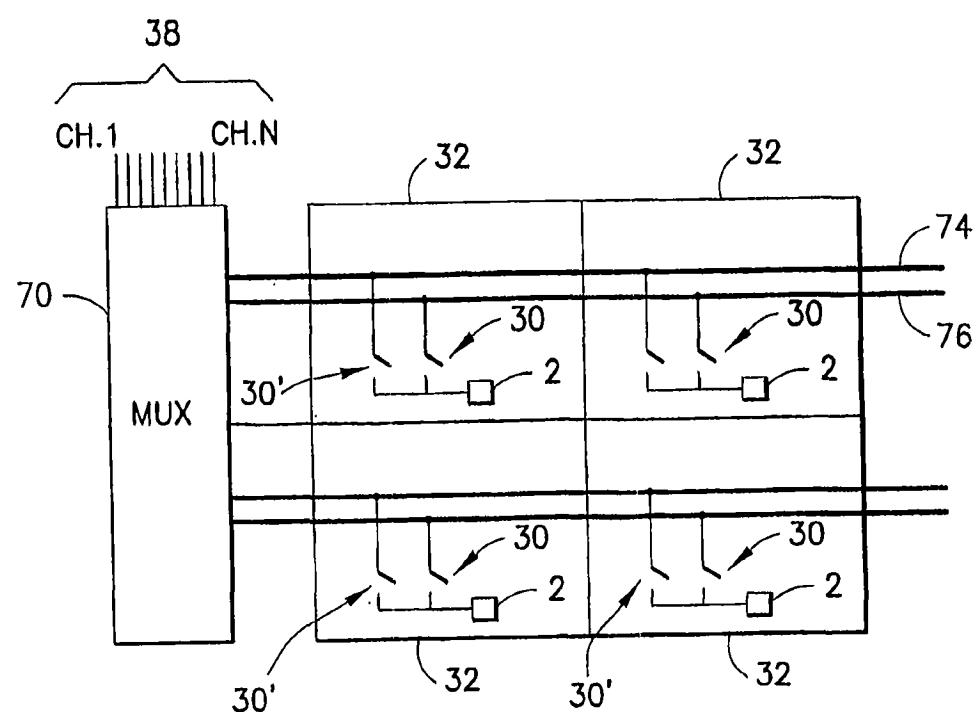


图 11

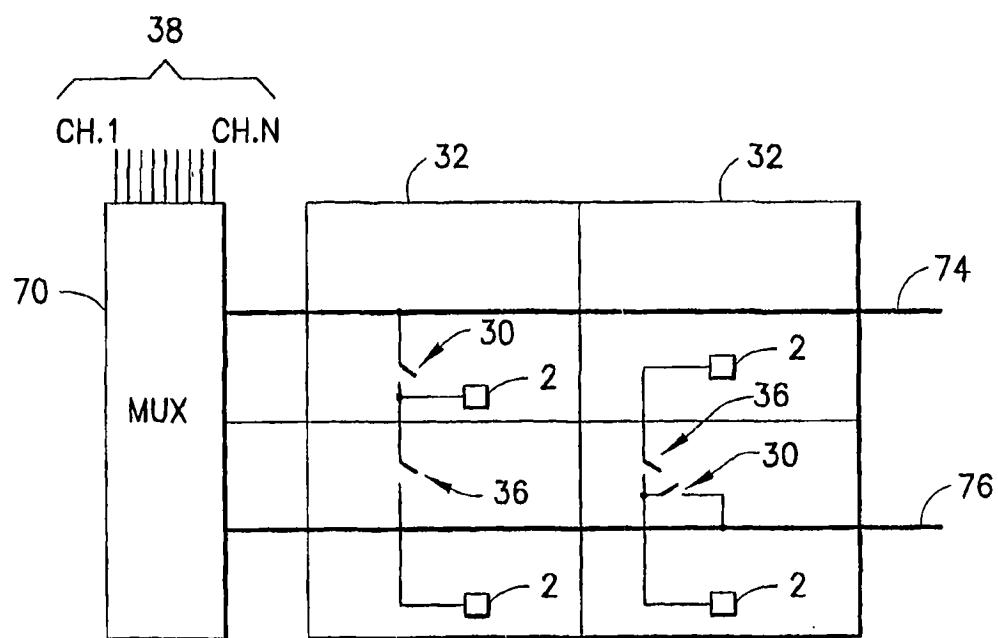
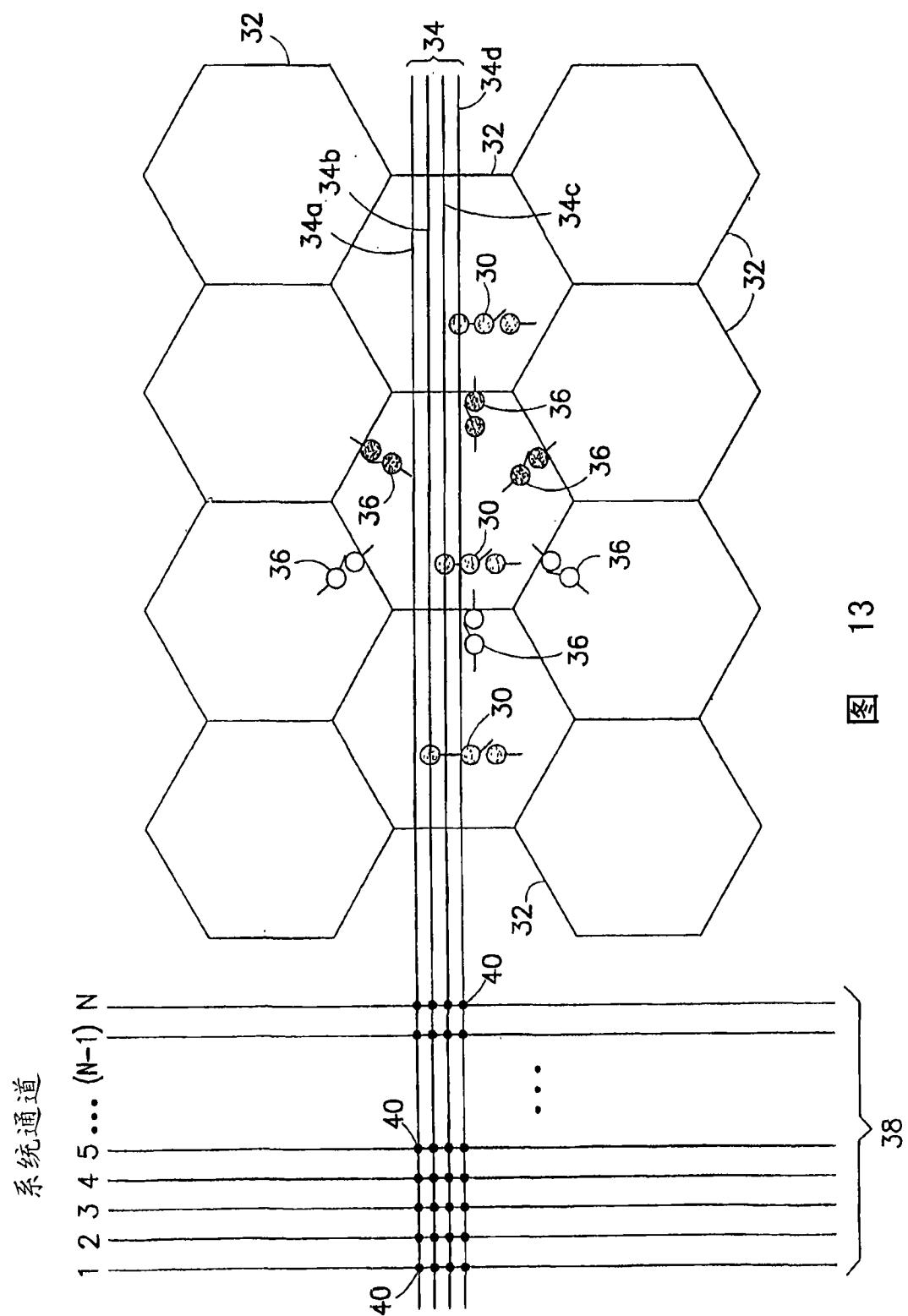


图 12



13

图

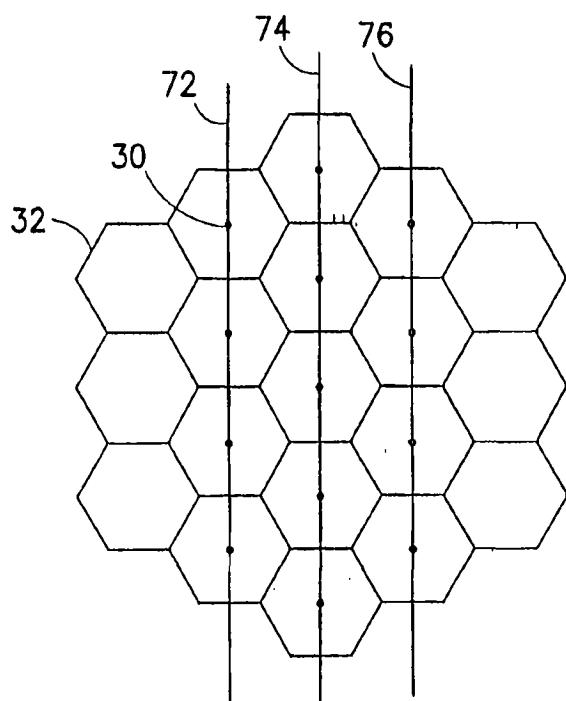


图 14

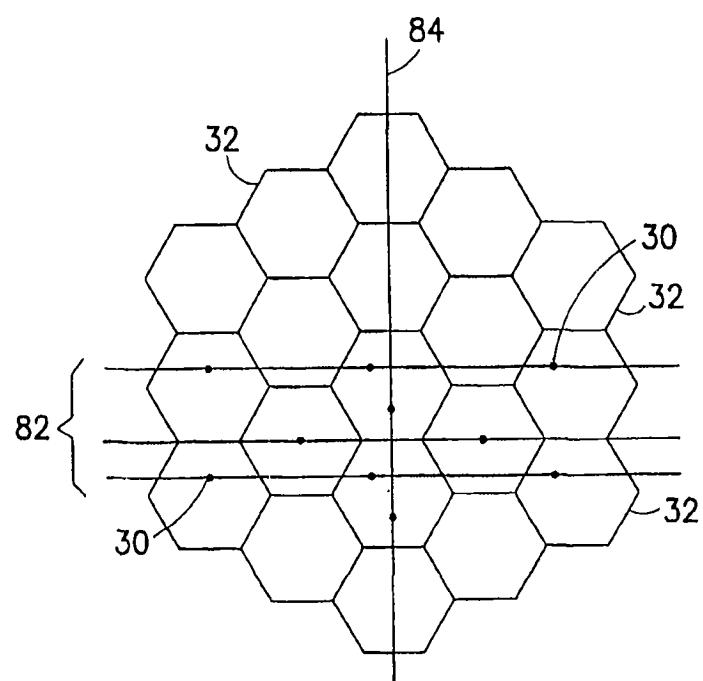


图 15

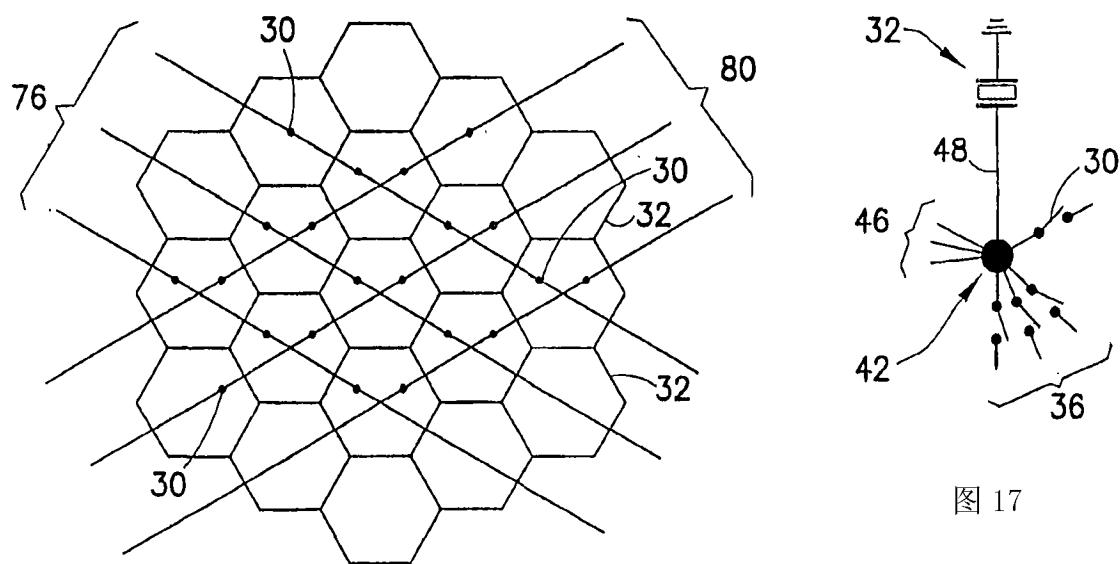


图 16

图 17

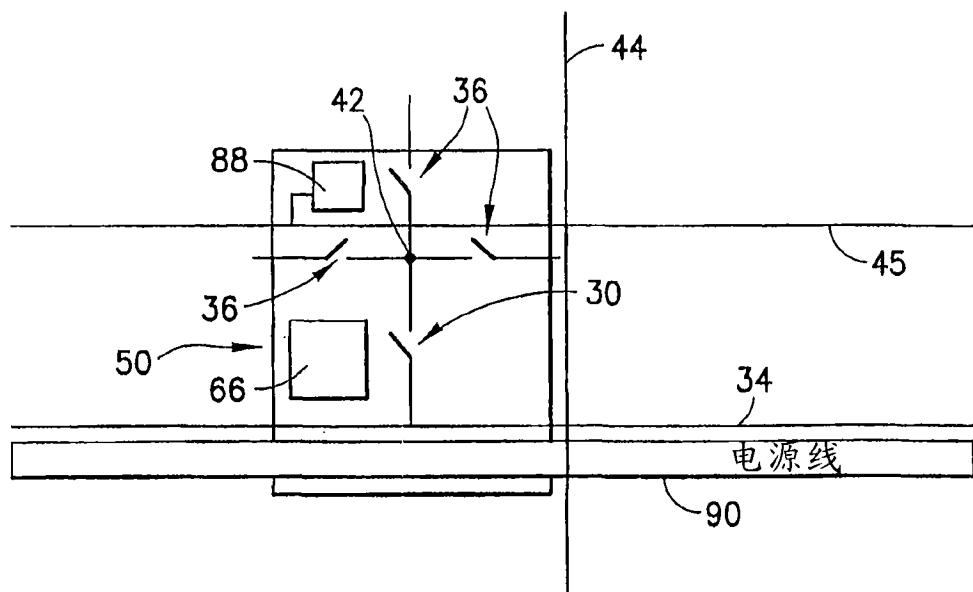


图 18

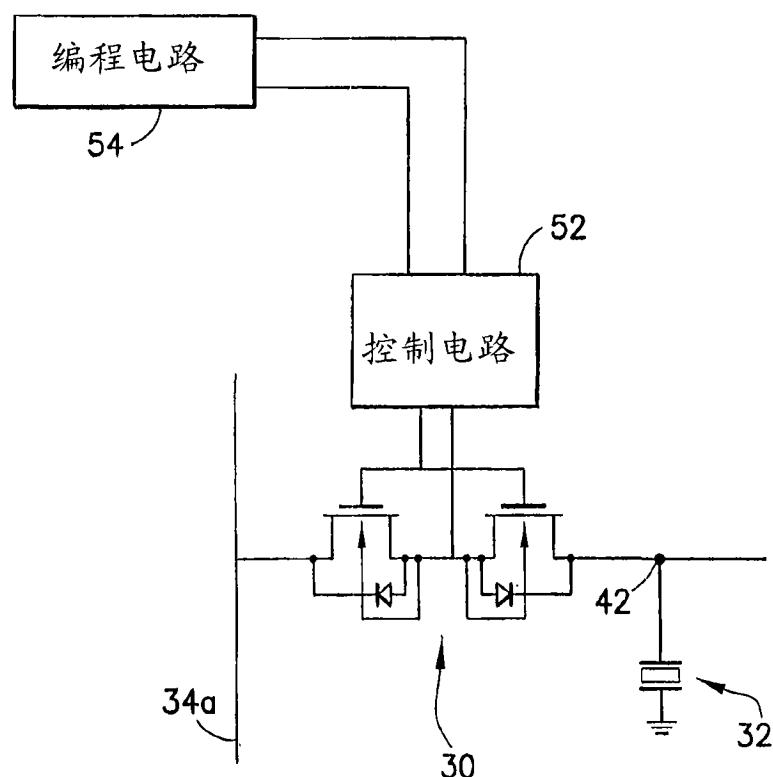


图 19

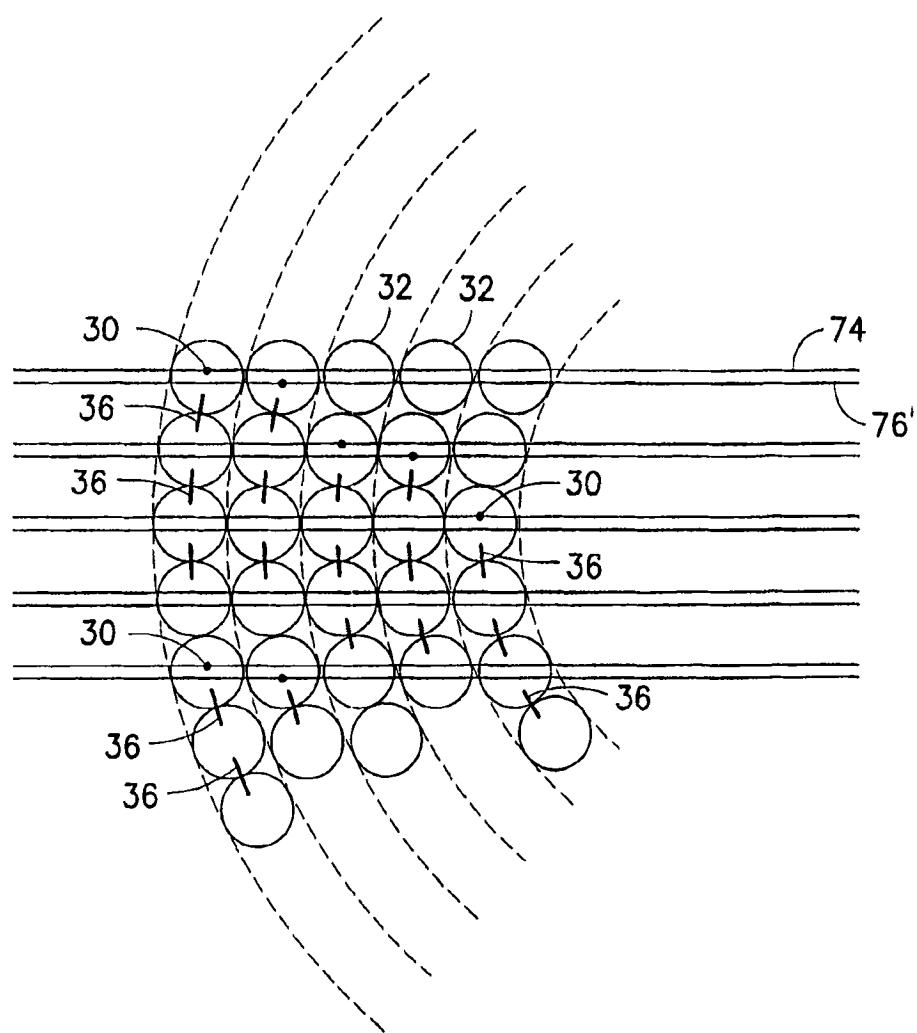


图 20

专利名称(译)	用于传感器元件可重构阵列的转换电路		
公开(公告)号	CN101095283B	公开(公告)日	2011-08-17
申请号	CN200580045551.9	申请日	2005-08-25
[标]申请(专利权)人(译)	通用电气公司		
申请(专利权)人(译)	通用电气公司		
当前申请(专利权)人(译)	通用电气公司		
[标]发明人	KE托梅纽斯 RA费希尔 RG沃德尼基 CR哈扎德 LS史密斯 DM米尔斯		
发明人	K· E· 托梅纽斯 R· A· 费希尔 R· G· 沃德尼基 C· R· 哈扎德 L· S· 史密斯 D· M· 米尔斯		
IPC分类号	H03K17/693 G10K11/34 G01N29/06 A61B8/00 B06B1/02 B06B1/06 H04R17/00		
CPC分类号	H03M11/00 B06B1/0207 G01N29/262 G01N2291/044 B06B1/0292 G01N2291/106		
代理人(译)	王岳		
审查员(译)	徐蓉		
优先权	10/978196 2004-10-29 US		
其他公开文献	CN101095283A		
外部链接	Espacenet Sipo		

摘要(译)

一种设备，包含借助于转换网络可重构的传感器阵列。这些传感器可以是光、热或压力传感器或者超声转换器。更具体的，该设备包含：多个传感器元件；多个总线线路；一组访问开关，用于选择性地连接一行中的一组传感器元件到总线线路，访问开关中的其中一个连接到第一传感器元件；多组矩阵开关，每组矩阵开关选择性地连接多个传感器元件的相应传感器元件到相邻传感器元件的相应组，矩阵开关中的一个连接到第一传感器元件，以及连接到不是该组传感器元件的一个构件的第二传感器元件；以及控制电路，其根据选定的转换配置控制访问开关和矩阵开关，以致第一传感器元件经由所述第一访问开关连接到总线线路，与此同时，第二传感器元件经由所述第一矩阵开关连接到所述一个访问开关。

