

[19] 中华人民共和国国家知识产权局

[51] Int. Cl.

H04R 19/01 (2006.01)

H04R 31/00 (2006.01)

A61B 8/00 (2006.01)



# [12] 发明专利申请公布说明书

[21] 申请号 200710005121.5

[43] 公开日 2007 年 8 月 15 日

[11] 公开号 CN 101018428A

[22] 申请日 2007.2.9

[21] 申请号 200710005121.5

[30] 优先权

[32] 2006. 2. 9 [33] US [31] 11/350424

[71] 申请人 通用电气公司

地址 美国纽约州

[72] 发明人 田维诚 L·S·史密斯

C·-Y·魏 R·G·沃德尼基

R·A·费希尔 D·M·米尔斯

S·C·楚 H·-J·关

[74] 专利代理机构 中国专利代理(香港)有限公司

代理人 张雪梅 梁 永

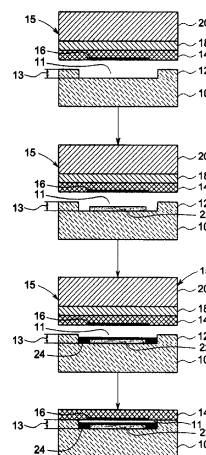
权利要求书 2 页 说明书 19 页 附图 14 页

## [54] 发明名称

电容微机械超声换能器及其制造方法

## [57] 摘要

提供了一种制造电容微机械超声换能器单元的方法。所述方法包括提供载体衬底(10)，其中所述载体衬底(10)包括玻璃。提供玻璃衬底的步骤可以包括在所述玻璃衬底内形成通孔(171)。此外，所述方法还包括提供隔膜(14)，使得所述载体衬底(10)或所述隔膜(14)的至少其中之一包括支柱(12)，其中将所述支柱(12)配置用以限定腔深度。所述方法还包括利用所述支柱将所述隔膜接合至所述载体衬底，其中所述载体衬底、所述隔膜和所述支柱(12)限定声腔。



1. 一种制造电容微机械超声换能器单元的方法，包括：  
提供载体衬底（10），其中所述载体衬底（10）包括玻璃；  
提供隔膜（14），使得所述载体衬底（10）或所述隔膜（14）的至少其中之一包括支柱（12），其中将所述支柱（12）配置用以限定腔深度；以及  
通过利用所述支柱（12）将所述隔膜（14）接合至所述载体衬底（10），其中所述载体衬底（10）、所述隔膜（14）和所述支柱（12）限定了声腔。
2. 根据权利要求1所述的方法，其中所述玻璃包括富含钠的玻璃。
3. 根据权利要求2所述的方法，其中所述玻璃包括硼硅酸盐玻璃。
4. 根据权利要求1所述的方法，其中提供载体衬底（10）的步骤还包括在载体衬底（10）上提供底部电极（22），以便由所述底部电极（22）和所述隔膜（14）来界定所述声腔。
5. 根据权利要求1所述的方法，其中接合步骤包括阳极接合、焊料接合、化学接合或其组合中的一种。
6. 根据权利要求1所述的方法，其中提供载体衬底（10）的步骤还包括在所述衬底（10）内形成通孔（171）。
7. 一种制造电容微机械超声换能器单元的方法，包括：  
提供具有第一表面和第二表面的载体衬底（108），其中所述载体衬底包括玻璃；  
在所述载体衬底（108）内形成通孔（112），其中所述通孔（112）从所述载体衬底（108）的第一表面延伸到第二表面；以及  
将所述隔膜（184）耦接至所述载体衬底（108）以限定声腔，其中由支柱（176）限定所述声腔的深度，并且其中所述载体衬底（108）或所述隔膜（184）之一包括所述支柱（176）。
8. 一种制造电容微机械超声换能器阵列的方法，包括：  
提供具有第一表面和第二表面的玻璃衬底，其中将所述第一表面划分为多个部分；  
在所述玻璃衬底内形成通孔（192），其中所述通孔从所述玻璃

衬底的第一表面延伸到所述玻璃衬底的第二表面；

在所述玻璃衬底的第一表面的所述部分的每一个上淀积底部电极（198）；

将多个隔膜（202）耦接到所述玻璃衬底，以便将每个隔膜（202）耦接到所述玻璃衬底的一部分以限定声腔，并且其中所述声腔的深度由设置于所述玻璃衬底或所述隔膜（202）之一内的支柱（190）限定；以及

在所述玻璃衬底的第一表面上淀积接触焊盘（28），以便在所述玻璃衬底的所述部分上形成所述接触焊盘（28），其没有采用所述声腔，并且其中每一接触焊盘（28）与对应的通孔电连通。

9. 根据权利要求8所述的方法，其中耦接包括阳极接合、焊料接合、化学接合、或其组合。

10. 一种电容微机械超声换能器单元，包括：

具有第一表面和第二表面的玻璃衬底；以及

接合到所述玻璃衬底的第一表面的隔膜，其中所述玻璃衬底的第一表面或所述隔膜之一限定腔。

## 电容微机械超声换能器及其制造方法

### 技术领域

本发明总体上涉及诊断成像领域，更具体而言，涉及电容微机械超声换能器（cMUT）及其制造方法。

### 背景技术

换能器是将一种形式的输入信号转换成另一种形式的输出信号的装置。通常采用的换能器包括光传感器、热传感器和声传感器。超声换能器就是声传感器的一个例子，可以将其应用于医学成像、无损评估以及其他应用当中。

当前，有一种形式的超声换能器是电容微机械超声换能器（cMUT）。CMUT 单元一般包括：衬底、与衬底耦接的底部电极、利用支柱悬置于衬底之上的隔膜以及起着顶部电极的作用的金属化层。所述底部电极、隔膜和顶部电极限定了腔的垂直范围，而支柱则限定了腔的横向范围。典型地，cMUT 单元中采用的衬底含有具有高导电性的材料，例如重掺杂硅。这在 cMUT 单元中导致了更高的寄生电容和漏电流值。而且，当今的诸如硅的衬底需要高温处理，这又将导致更多的处理步骤。例如，当在 cMUT 单元中采用硅衬底时，通常作为生长于衬底上的氧化物的隔膜和支柱将通过在 900°C 以上的温度下执行的熔融接合而相互耦接。如果 cMUT 单元的各层的热膨胀系数（CTE）存在失配，那么这样的高温处理将倾向于导致衬底扭曲和膜剥落，从而降低器件成品率。除了器件成品率低外，产生于每一层的界面处的热应力将改变隔膜的边界条件，从而使隔膜设计（例如谐振频率和崩溃电压（collapsed voltage））具有不可预测性。必须采用一些诸如高温退火的方法缓解上述高温诱发效应，但是这些工艺需要额外的步骤。因此，为了提供实现工艺整合的设计灵活性，并降低制造工艺的成本，可能需要一种能够在较低温度下以较少的步骤制造的 cMUT 单元。

此外，还可能希望通过在操作期间降低寄生电容并降低漏电流来提高作为发射器和接收器的 cMUT 的灵敏度和性能。

## 发明内容

根据本技术的一个方面,提供了一种制造电容微机械超声换能器单元的方法。所述方法包括提供载体衬底,其中,所述载体衬底包括玻璃。此外,所述方法还包括提供隔膜,使得所述载体衬底或所述隔膜的至少其中之一包括支柱,其中,将所述支柱配置为限定腔深度。所述方法还包括利用所述支柱将所述隔膜接合至所述载体衬底,其中,所述载体衬底、所述隔膜和所述支柱限定了声腔。

根据本技术的另一方面,一种制造电容微机械超声换能器单元的方法包括提供具有第一表面和第二表面的载体衬底,其中,所述载体衬底包括玻璃。所述方法还包括在所述载体衬底内形成通孔,其中,所述通孔从所述载体衬底的所述第一表面延伸到所述第二表面。此外,所述方法还包括将隔膜耦接至所述载体衬底以限定声腔,其中,由支柱限定所述声腔的深度,并且其中,所述载体衬底或所述隔膜之一包括所述支柱。

根据本技术的又一方面,一种制造电容微机械超声换能器阵列的方法包括提供具有第一表面和第二表面的玻璃衬底,其中,将所述第一表面划分为多个部分。所述方法还包括在所述玻璃衬底内形成通孔,其中,所述通孔从所述玻璃衬底的所述第一表面延伸到所述玻璃衬底的所述第二表面。此外,所述方法包括在所述玻璃衬底的所述第一表面的每一所述部分上淀积底部电极,以及将多个隔膜耦接到所述玻璃衬底上,从而将每一所述隔膜耦接到所述玻璃衬底的一部分上以限定声腔,并且其中,所述声腔的深度由支柱限定,所述支柱设置于所述玻璃衬底或所述隔膜之一内。此外,所述方法包括在所述玻璃衬底的所述第一表面上淀积接触焊盘,从而在所述玻璃衬底的未采用声腔的部分上形成接触焊盘,并且其中,每一接触焊盘与对应的通孔电连通。

根据本发明的另一方面,一种电容微机械超声换能器单元包括具有第一表面和第二表面的玻璃衬底以及接合到所述玻璃衬底的所述第一表面的隔膜,其中,所述玻璃衬底的所述第一表面或所述隔膜之一限定了腔。

根据本发明的另一方面,一种系统包括具有多个电容微机械超声

换能器单元的换能器阵列，其中每一单元包括：具有第一表面和第二表面的玻璃衬底，接合至所述玻璃衬底的所述第一表面的隔膜，其中，所述玻璃衬底的所述第一表面或所述隔膜之一包括支柱，并且其中所述玻璃衬底、所述隔膜和所述支柱限定了腔，设置于所述腔内并耦接至所述玻璃电极的所述第一表面的电绝缘层，以及设置于腔内的底部电极。

#### 附图说明

当参考附图阅读下面的详细描述时，本发明的这些和其他特征、方面和优点将得到更好的理解，在附图中始终采用类似的附图标记表示类似的部分，其中，

图 1 是示出了根据本技术的特定实施例的电容微机械超声换能器单元的示范性制造方法所涉及的步骤的示意性流程图；

图 2 是根据本技术的特定实施例的示范性电容微机械超声换能器阵列的顶视图，其示出了接触焊盘和真空孔的位置；

图 3 是沿 3-3 线截取的图 2 的电容微机械超声换能器阵列的侧视截面图；

图 4 是示出了具有设置于其上的用于密封所述真空孔的顶部电极以及金属或电介质层的图 3 的电容微机械超声换能器阵列的侧视截面图；

图 5-9 是示出了根据本技术的特定实施例的电容微机械超声换能器单元的制造所涉及的步骤的示意性流程图；

图 10-12 是示出了对于根据本技术的特定实施例的电容微机械超声换能器单元在载体衬底内制作通孔的示范性方法所涉及的步骤的示意性流程图；

图 13 是根据本技术的特定实施例采用了具有底部电极和通孔的载体衬底的示范性电容微机械超声换能器阵列的顶视图，其中，所述通孔耦接至设置于所述载体衬底的表面上的接触焊盘；

图 14 是示出了根据本技术的特定实施例的进行电隔离蚀刻之后的示范性电容微机械超声换能器阵列的顶视图；

图 15 是图 14 的阵列的侧视截面图；以及

图 16 是根据本技术的特定实施例还采用了顶部电极的图 15 的阵

列的侧视截面图。

### 具体实施方式

在诸如医学成像和无损评估的很多领域当中,可能希望采用超声换能器实现高质量诊断图像的生成。可以通过在操作期间降低寄生电容并降低漏电流而提高电容微机械超声换能器(cMUT)作为发射器和接收器的灵敏度和性能,来获得高质量诊断图像。

现在转向图 1,示出了一种 cMUT 单元的制造方法所涉及的步骤的示意性流程图。本领域技术人员将认识到,这些图仅用于说明性目的,且并非按比例绘制。在图示的实施例中,所述方法开始于提供载体衬底 10。正如在下面将要详细描述,在特定实施例中,衬底 10 可以包括在衬底 10 的两侧之间提供电连通的通孔(未示出)。载体衬底 10 可以包括玻璃。在一些实施例中,所述玻璃可以包括富含钠的玻璃。在示范性实施例中,所述富含钠的材料可以包括硼硅酸盐玻璃。可以在不同的衬底上淀积所述富含钠的玻璃,其可以是富含钠的,也可以不富含钠。可以通过在衬底上溅射或旋涂富含钠的玻璃而形成所述富含钠的玻璃,所述衬底例如是玻璃衬底、陶瓷衬底、塑料衬底、聚合物衬底或诸如硅衬底的半导体衬底。所述玻璃衬底可以富含钠,也可以不富含钠。所述半导体衬底可以是本征的或高电阻率的。

应当理解,相对于经常在 cMUT 单元中被用作载体衬底的诸如硅的半导体衬底而言,玻璃衬底表现出了更低的导电性。因此,与其半导体对应物相比,玻璃衬底产生相对更低的寄生电容。对于采用半导体衬底的常规 cMUT 而言,用于 cMUT 运行的静电能或声能的一部分可能会在寄生电容中被浪费掉,并且不能有效地用于 cMUT。然而,在采用玻璃衬底时,获得了低寄生电容值,并且能够通过去除任何可能的泄漏路径来提高器件性能和强度。

载体衬底 10 可以包括支柱 12。此外,可以将隔膜或膜片 14 设置于支柱 12 上,并与支柱 12 耦接。或者,隔膜 14 可以包括支柱 12,如图 5 的实施例中所示。可以将支柱 12 配置为限定具有腔深度 13 的腔 11。而且,支柱 12 还限定了腔 11 的横向范围。通常,支柱 12 的高度为十分之几到几十微米的量级。例如,可以通过蚀刻掉载体

衬底 10 的一部分形成支柱 12。或者，可以通过在隔膜 14 上淀积和/或构图膜（未示出）来形成支柱 12。正如在下面将要详细描述，支柱 12 可以包括可以促进隔膜 14 和载体衬底 10 之间的接合的材料。在一些实施例中，支柱 12 可以包括载体衬底 10 或隔膜 14 的材料。在其他实施例中，支柱 12 可以由例如但不限于下述材料制成：金属、金属合金、玻璃、塑料、聚合物、和半导体材料。半导体材料可以包括氮化硅、氧化硅、单晶硅、外延硅、或多晶硅。

此外，在支柱 12 形成于载体衬底 10 中的实施例中，可以在支柱 12 的顶表面上淀积氧化物层，从而使隔膜耦接至所述氧化物，并且不与载体衬底 10 直接接触。但是，正如将参考图 5 详细描述的，在隔膜 14 包括支柱 12 的实施例中，隔膜可以直接耦接至载体衬底 10。在两种实施例中，载体衬底 10、支柱 12 和隔膜 14 限定了声腔（acoustic cavity）11。此外，根据用于制造 cMUT 单元的微机械加工方法，可以采用诸如，但不限于，氮化硅、氧化硅、单晶硅、外延硅、多晶硅、以及其他半导体材料制造隔膜 14。隔膜 14 的厚度可以是例如大约在 0.1 到 10 微米的范围内。隔膜 14 可以包括诸如硅的半导体材料。在一些实施例中，隔膜 14 可以包括重掺杂的单晶硅、多晶硅、或外延硅。在这些实施例中，可以在硅晶片上淀积隔膜 14。

此外，提供隔膜 14 的步骤还可以包括向隔膜 14 生长或淀积电绝缘层 16。如图所示，在将隔膜 14 耦接至载体衬底 10 时，在声腔 11 的内部淀积电绝缘层 16。在这些实施例中，在电绝缘层 16 的表面与设置于腔 11 的内部的底部电极 22 的表面之间限定声腔 11 的深度。可以在隔膜 14 上生长和/或构图所述电绝缘层，以便在底部电极 22 与隔膜 14 之间电隔离。在这些实施例中，电绝缘层 16 可以包括非导电材料，例如氮化硅，或氧化物，例如高温氧化物、低压化学汽相淀积的氧化物、等离子体增强化学汽相淀积的氧化物、或热生长的氧化物。可以在隔膜 14 上淀积电介质层，其后是抛光和/或光刻。

正如本领域技术人员应当理解的，在 cMUT 单元的制造过程中，可以将隔膜 14 与预先制造的 SOI（绝缘体上硅）晶片 15 集成，所述 SOI 晶片 15 包括硅衬底（隔膜 14）、掩埋氧化物（box）层 18 和硅操作晶片（handle wafer）20。在图示的实施例中，可以在将隔膜



14 接合至玻璃衬底 10 之前，将其耦接至掩埋氧化物 (box) 层 18。掩埋氧化物 (box) 层 18 又可以耦接至操作晶片 20，以形成 SOI 晶片 15。应当认识到，代替 SOI 晶片 15，可以将重掺杂的硅晶片 (未示出) 与隔膜 14 集成。类似地，在图 1、5、6、7、8、9 所示的实施例中，可以交换地采用 SOI 晶片和重掺杂的硅晶片。

此外，如图所示，可以在载体衬底 10 上设置底部电极 22，使得底部电极 22 设置于腔 11 之内。在该实施例中，底部电极 22 和隔膜 14 界定了声腔 11。底部电极 22 可以包括诸如铝的导电材料或导电聚合物。此外，底部电极 22 的厚度可以例如大约在从大约十分之几微米到几微米的范围内。

此外，电介质层 24 可以包围底部电极 22，从而底部电极 22 可以不与周围的支柱 12 或者与电绝缘层 16 发生接触。尽管未示出，但是在替换实施例中，可以只在底部电极 22 的顶部上设置诸如电介质层 24 的电介质层，其面对所述隔膜，并且可以不覆盖底部电极 22 的侧部。电介质层 24 可以包括，例如，氧化硅或氮化硅。在一些实施例中，可以在淀积电介质层 24 之前执行用以淀积底部电极 22 的金属化。尽管图 1、5、6、7、8 所示的实施例表明，所述 cMUT 单元既采用了诸如绝缘层 16、42、58、70、84 的绝缘层，又采用了诸如电介质层 24、50、64、76、92 的电介质层，但是应当注意，在特定实施例中，可以仅采用这些层中的一个在底部电极和隔膜之间提供电绝缘。

接下来，将包括隔膜 14、掩埋氧化物层 18 和操作晶片 20 的 SOI 晶片 15 耦接至载体衬底 10。可以通过采用低温接合技术，例如阳极接合、焊料接合、诸如非常轻微的蚀刻 (VSE) 的化学接合、或其组合，将隔膜 14 耦接至载体衬底 10 或支柱 12。此类低温接合技术的接合温度可以处于大约 25°C 到大约 600°C 的范围内。可以认识到，在这样的低温下，降低了系统中的残余应力，另外在高温下，由于系统中的各部件，例如隔膜 14、载体衬底 10 或支柱 12 的热膨胀系数的失配，其可能升高。玻璃的热膨胀系数为大约 3.9ppm/°C，以及作为隔膜 14 中经常采用的材料的硅的热膨胀系数为大约 3.3ppm/°C。因此，两部件的热膨胀系数值在低温下，例如在低于大约 600°C 的温度下是兼容的。而且，低温处理允许具有 cMUT 单元的

传感器与其他互补金属氧化物半导体 (CMOS) 电子器件集成。

而且,在低温下,所述接合不会对金属化步骤带来任何限制。也就是说,与熔融接合不同,其中不能在将载体衬底 10 与 SOI 晶片 15 熔融接合之前对 cMUT 单元执行用于淀积(例如)电极的金属化步骤。但是,在低温接合中,两个步骤可以相互独立。因此,可以在通过将载体衬底 10 与 SOI 晶片 15 接合而形成声腔 11 之前或者之后形成电极。

如上所述,载体衬底 10 可以包括富含钠的玻璃。在诸如阳极接合的低温接合技术中,通常跨越玻璃衬底-SOI 晶片复合物施加用于产生电场的电势,所述电场驱动玻璃中的钠离子远离玻璃衬底-SOI 晶片复合物的界面,由此在玻璃衬底 10 和 SOI 晶片 15 的界面处形成钠耗尽带。作为钠离子朝向玻璃衬底 10 迁移的结果,所述耗尽带变得富含氧分子,所述氧分子是由钠离子的迁移遗留下来的。这些氧分子从玻璃扩散到 SOI 晶片 15 的硅中,以通过形成无定形硅石层而与 SOI 晶片 15 的硅形成永久共价键。应当认识到,所述共价键极强。对于阳极接合而言,可以使载体衬底 10 或 SOI 晶片 15 中的任何一个保持正极性,并且可以使玻璃衬底-SOI 晶片 15 复合物的另一部件保持负极性。在向玻璃衬底 10 施加负极性的示范性实施例中,可以在大气压下施加处于大约 500 伏到大约 1500 伏的范围内的电压,以便以大约 300° C 到大约 450° C 的接合温度实现阳极接合。在另一个实施例中,可以在 400° C 下,通过施加大约 1000 伏的电压实施阳极接合。接合强度可以根据诸如接合部件的极性、接合压力、接合温度、接合时间等的接合参数而变化。

有利地,对于上述阳极接合和其他低温接合而言,表面平整度的容限大于熔融接合的表面平整度的容限。因此,这些低温接合可以不需要在接合之前对表面修平或抛光,由此减少制造工艺的步骤数量和成本。低温接合的表面平整度的容限可以处于大约几十到几百纳米的数量级。

在特定实施例中,可以通过接合区域的颜色变化验证阳极接合的形成。例如,可以由接合区域出现黑色表示形成了阳极接合。

可以采用其他低温接合技术,例如,焊料接合、化学接合、共晶接合、热压接合、玻璃料接合、或聚合物接合中的一种或多种,来

将载体衬底 10 接合至 SOI 晶片 15。或者，可以采用诸如金属层、合金层或聚合物层的中间层使载体衬底 10 和 SOI 晶片 15 接合。这样的中间层可以在处于大约 25° C 到大约 600° C 的范围内的温度下与载体衬底 10 和 SOI 晶片 15 二者都形成接合。在一个实施例中，中间层可以在低于大约 550° C 的温度下与载体衬底 10 和 SOI 晶片 15 形成接合。如下面将要详细描述，在示范性实施例中，可以在支柱 12 内采用中间层材料。在这一实施例中，可以在载体衬底 10 或隔膜 14 之一上淀积支柱 12，并且在接合时该支柱 12 可以与另一部件形成接合，由此耦接两个部件，以限定声腔 11。

应当认识到，热压接合包括通过每一表面上的金属层的焊接连接两个表面。热压接合可以采用金作为所述金属。此外，适当的粘附层也可以与所述金属层一起被采用。热压接合要求在处于大约 300° C 到大约 400° C 的范围内的温度下在表面上施加压力。由于低温（~ 300° C）和适度的压力（ $10^6$  Pa），该工艺易于与诸如金属化的其他工艺步骤兼容。有利地，热压接合为抽空的腔 11 的密封提供了相对低的脱气作用。

在另一个实施例中，可以在处于大约 400° C 到大约 650° C 的范围内的温度下以及大约  $10^5$  Pa 的压力下，采用玻璃料接合。典型地，在待接合的部件之间施加玻璃层。例如，可以在支柱与隔膜 14 和载体衬底 10 之一之间采用所述玻璃层。所述玻璃层可以被施加为预制件、旋涂、丝网印刷、溅射膜等。此外，可以对所述玻璃层构图，以限定接合区域。例如，可以在真空中执行所述玻璃料接合，以便建立密封抽空的腔。如下面将要详细描述，通过在真空中实施接合工艺，可以避免在将载体衬底 10 与隔膜 14 接合之后对腔抽空的附加步骤，由此减少了该工艺所涉及的步骤的数量。

或者，可以采用焊料接合以形成腔 11。焊料接合工艺通过使低熔点金属回流以形成密封来起作用。焊料接合可以采用诸如金、锡、铜、铅或镉的一种或多种金属。可以通过多种薄膜淀积技术施加金属或金属合金。该技术与热压接合的区别在于，金属中间层需要被熔化用于焊料接合。有利地，焊料接合能忍受颗粒和表面粗糙度。

在其他实施例中，可以通过采用化学接合或粘着接合使相应表面接合来形成腔 11。应当认识到，可以采用诸如环氧树脂、硅树脂、

光致抗蚀剂、或聚酰亚胺的多种粘合剂来形成粘着接合。在位 (In-situ) 对准可以与该接合技术一起使用。可以通过诸如旋涂或喷射的涂覆技术来施加粘合剂。此外, 依赖于所采用的粘合剂和所施加的压力, 可以在室温到大约  $400^{\circ}\text{C}$  之间执行粘着接合。粘着接合能忍受颗粒和表面粗糙度。

此外, 可以应用共晶接合使支柱 12 与载体衬底 10 或隔膜 14 接合, 来形成腔 11。应当认识到, 两材料体系的共晶温度对应于两种材料中的最低熔点成分。在共晶接合中, 将共晶体系的两种材料分别涂覆在将被接合以形成腔 11 的两个部分上。在涂覆之后, 对上述部分加热, 并使其发生接触, 在界面处进行扩散, 并形成合金以建立接合。应当认识到, 界面处的共晶成分合金的熔点比在其任何一侧的材料的熔点低, 由此将熔化限制在薄层。在一些实施例中, 共晶材料可以包括熔点为大约  $363^{\circ}\text{C}$  的金-锡共晶成分或熔点为大约  $183^{\circ}\text{C}$  的铅-锡共晶成分。

此外, 可以为气密或真空密封接合施加力。在一些实施例中, 可以施加该力以补偿隔膜 14、载体衬底 10 或支柱 12 的表面粗糙度或非平整度。如下面关于图 2 所描述的, 在真空中的电介质层或金属层的化学汽相淀积过程中, 可以通过对腔在位密封形成真空密封腔。在特定实施例中, 真空孔密封步骤可以是可选的, 因为在真空中采用低温接合时, 可以执行在位真空密封。

此外, 为了提高接合强度, 可以在接合步骤之前对载体衬底 10、支柱 12 或隔膜 14 中的一个或多个执行表面处理, 以便从所述表面去除杂质, 以增强部件之间的接合。在一个实施例中, 所述表面处理可以包括溅射或蚀刻。例如, 可以在接合之前通过等离子体蚀刻处理支柱 12 的表面。

尽管未示出, 但是在形成低温接合以将 SOI 晶片 15 接合至载体衬底 10 之后, 可以去除操作晶片 20 和 box 层 18。可以通过采用诸如机械抛光或研磨的工艺, 随后采用化学制剂执行湿法蚀刻来去除操作晶片 20, 所述化学制剂是例如, 但不限于, 氢氧化四甲铵 (TMAH)、氢氧化钾 (KOH)、和乙烯二胺邻苯二酚 (Ethylene Diamine Pyrocatechol) (EDP)。在去除操作晶片 20 之后, 可以通过缓冲的氢氟酸 (BHF) 去除氧化物 box 层 18。其后可以在真空中对腔密封,

并淀积顶部电极。

在 cMUT 单元的阵列中,例如图 1 所示的 cMUT 单元,在去除操作晶片 20 和 box 层 18 之后,对隔膜 14 构图,以使 cMUT 单元相互电隔离,并限定真空密封孔 30。图 3 示出了沿 3-3 线截取的图 2 的 cMUT 阵列的截面图,所述 cMUT 阵列采用了多个 cMUT 单元。在图示的实施例中,描述了底部电极 22 和真空孔 30 相对于 cMUT 单元的位置。大体上按照图 13 所示的对底部电极 22 构图。尽管未示出,但是将关于图 13 对底部电极 22 在结构上进行更详细地描述。

接下来,如图 4 所示,可以在真空孔 30 中淀积电介质层 32,以密封所述孔。可以以层的形式淀积电介质层 32,其可以被构图以覆盖真空孔 30。在一个实施例中,可以采用光刻法对电介质层 32 构图。接下来,执行淀积顶部电极 34 的金属化。可以通过淀积金属层,随后对所述层构图以使金属保留在所述位置处来形成顶部电极 34。或者,在一个实施例中,可以通过采用与用于顶部电极层 34 的材料相同的材料来密封真空孔 30。在该实施例中,可以同时执行真空孔 30 的密封和对顶部电极层 34 的淀积和构图,以进一步简化该处理。

图 5 示出了图 1 所示的 cMUT 的制造方法的替换实施例。在图示的实施例中,提供载体衬底 36 和隔膜 38。在该实施例中,初始没有将支柱 40 耦接至载体衬底 36,而是将支柱 40 构建到隔膜 38 内。而且,将电绝缘层 42 耦接至隔膜 38。此外,可以将 box 层 44 和操作晶片 46 耦接至 SOI 晶片的隔膜 38。可以采用金属化和构图在载体衬底 36 上淀积底部电极 48。接下来,可以在底部电极 48 上淀积隔离层 50。所述隔离层可以是非导电层,并且可以包括电介质材料或氧化物。

图 6 示出了又一实施例,其中,提供了具有支柱 54 的载体衬底 52。在图示的实施例中,隔膜 56 在一侧耦接至电绝缘层 58 且在另一侧耦接至操作晶片 60。由于 SOI 晶片通常价格昂贵,因此与图 1 和图 5 所示的实施例相比,本实施例相对节省成本。此外,在图示的实施例中,在载体衬底 52 上淀积底部电极 62。

图 7 示出了图 6 所示的方法的替换实施例。在图示的实施例中,提供载体衬底 66。此外,在该实施例中,隔膜 68 包括支柱 71,并提供电绝缘层 70。与图 6 一样,在所示的实施例中,隔膜 68 与操作

晶片 72 直接耦接，且不具有设置在其间的 box 层。此外，在载体衬底 66 上设置底部电极 74 和诸如电介质层 76 的绝缘层。

图 8 和图 9 示出了其中支柱可以由接合材料形成的实施例。在这些实施例中，可以采用支柱在载体衬底和隔膜之间形成接合。例如，可以采用压力接合、焊料接合、或非常轻微的蚀刻 (VSE) 来接合 cMUT 单元的两个部件。与图 1-7 的实施例一样，在这些实施例中，可以借助支柱的高度来限定腔深度。此外，可以在将载体衬底与隔膜接合之前，通过采用例如等离子体蚀刻对这些支柱进行表面处理。

在一些实施例中，例如，通过晶片接合设备将所述两个表面、支柱和隔膜组合在一起，以产生接合界面。在这些实施例中，通常在接合界面的某一位置处可能发生自发接合，并且所述自发接合可以跨越所述界面传播。在特定实施例中，随着初始接合开始传播，可以在支柱材料与隔膜和载体衬底的材料之间进行产生化学键的诸如聚合作用的化学反应。

在图 8 所示的实施例中，载体衬底 78 包括支柱 80。支柱 80 可以包括金属、金属合金或玻璃料中的一种或多种。此外，可以提供具有隔膜 82、box 层 86 和操作晶片 88 的 SOI 晶片 81。可以将隔膜 82 耦接至电绝缘层 84。此外，可以将具有设置于其上的电介质层 92 的底部电极 90 耦接至载体衬底 78。

图 9 示出了图 8 所示的方法的替换实施例。在图示的实施例中，载体衬底 94 包括支柱 96。支柱 96 可以类似于支柱 80 (图 8)。此外，可以将具有隔膜 98、box 层 102 和操作晶片 104 的 SOI 晶片 97 耦接至支柱。隔膜 98 还包括电绝缘层 100。所述 cMUT 单元还包括设置于载体衬底 94 上的底部电极 106。

如上所述，在特定实施例中，载体衬底可以包括一个或多个通孔以电连接设置于载体衬底的相对侧上的部件。所述通孔可以通过玻璃衬底的厚度延伸。如本领域的普通技术人员将认识到的，所述通孔是互连不同的导电层或金属化层的导电结构，其另外借助一个或多个绝缘层被分开。采用这种方式，可以在多层结构内的不同层或导体之间传导电信号。在一些实施例中，可以配置这些通孔以在隔膜和设置于衬底表面上并与所述衬底表面耦接的电路之间提供电连通，其与形成声腔的表面相对。也就是说，可以采用所述通孔将 cMUT

单元电连接到载体衬底的相对侧。载体衬底的相对侧又可以使用诸如焊料凸点的封装技术接合至电子电路。在特定实施例中，可以在衬底上制作 cMUT 之前，在衬底上形成所述通孔。在玻璃衬底中采用通孔可以消除几个光刻步骤、深反应离子刻蚀、或其他高温工艺，其另外可以用于制作具有硅基衬底的 cMUT，由此使所述工艺节省成本。

图 10-12 示出了在诸如载体衬底 10、36、52、66、78 或 94 的载体衬底中制作通孔的方法的替换实施例。所述通孔可以具有不同的截面，例如，所述通孔可以具有圆形截面、椭圆形截面、或任何其他几何形状。此外，所述通孔可以具有不同的形状。例如，所述通孔可以为圆柱形或圆锥形。而且，所述通孔相对于载体衬底表面的取向可以变化。例如，所述通孔可以垂直于载体衬底的表面。或者，所述通孔可以相对于载体衬底的表面倾斜。例如，所述通孔可以在一个表面上会聚，且在另一个上发散，也就是说，所述通孔可以被定向以便它们可以促进器件的扇出布置。

在图 10 所示的实施例中，提供将要形成通孔的载体衬底 108。载体衬底 108 可以是本征的或低电阻的硅晶片。实施光刻来形成蚀刻掩模 110，并限定通孔直径。蚀刻掩模 110 可以包括诸如氧化物或氮化物的电介质材料、诸如光致抗蚀剂的弹性材料或金属中的一种或多种。接下来，可以通过采用诸如喷砂、超声钻孔、激光钻孔或其他微机械加工的工艺对通孔 112 进行微机械加工。在一些实施例中，可以通过采用湿法蚀刻、电化学蚀刻或干法蚀刻实施微机械加工。在特定实施例中，湿法蚀刻可以采用 KOH、EDP 或 TMAH 中的一种或多种。

在形成通孔 112 之后，去除蚀刻掩模 110。接下来，可以通过在通孔 112 上实施热氧化以形成氧化物层 109 来提供电绝缘。接下来，将操作晶片 114 耦接至载体衬底 108。操作晶片 114 可以包括设置于其上的多层结构 115。多层结构 115 可以包括设置于光致抗蚀剂 116 的两层之间的金属层 118。结构 118 可以起用于在通孔 112 内电镀金属的晶种层 (seed layer) 的作用。接下来，采用构图的载体衬底 108 作为光掩模，以将该多层结构 115 暴露于紫外线 (UV) 光。曝光之后，从结构 115 清洗掉曝光的光致抗蚀剂层。接下来，在通孔 112

内执行淀积导电金属层 120 的金属电镀。导电金属层 120 可以包括铜、镍或其他能够被电镀的金属。或者,也可以采用任何其他导电材料的软焊料诸如锡作为通孔 108 内的互连。

采用溶剂或显影剂去除操作晶片,并通过采用蚀刻剂或溶剂在载体衬底 108 的两侧上执行化学机械抛光(CMP)。接下来,执行湿法金属蚀刻和光刻,以便为通孔 108 的两侧上的电子器件限定互连 122 和 124。接下来,可以采用上述方法在载体衬底 108 的一侧上制作 cMUT。并且可以将诸如倒装芯片或板上芯片的电子封装耦接至载体衬底 108 的另一侧。

图 11 示出了在载体衬底 126 内制作通孔 132 的方法替换实施例。载体衬底 126 可以是玻璃晶片。所述方法包括提供载体衬底 126 和蚀刻掩模 128。采用光刻法对蚀刻掩模 128 构图。接下来,通过采用关于图 10 描述的工艺在载体衬底 126 内限定通孔 132。应当注意,可以将掩模 128 设置在衬底 126 的两侧上,或者可以如所示只将其设置在衬底 126 的一侧上。接下来,去除构图的光掩模 128。接下来,在通孔 132 的内壁上以及载体衬底 126 的表面上淀积晶种层 130。晶种层 130 可以包括铬、金、镍、铜或其他导电材料。可以采用溅射来淀积晶种层 130。

在淀积晶种层 130 之后,在衬底操作晶片 142 上设置载体衬底 126。操作晶片 142 可以包括多层结构 143。该多层结构 143 包括设置于两个光致抗蚀剂层 144 之间的晶种金属层 146。接下来,通过上述光刻法蚀刻掉其中一个光致抗蚀剂层 144。接下来,电镀用以填充通孔 132 的导电金属层 134。

在采用导电金属层 134 填充通孔 132 之后,去除操作晶片 142,并针对表面粗糙度,通过 CMP 对载体衬底 126 的两表面进行处理。接下来,执行光刻和湿法蚀刻,以限定在两侧上的互连。尽管未示出,但是可以采用第二掩模形成互连 138 和 140。

图 12 是诸如载体衬底 148 的玻璃载体衬底内的通孔的制作方法的一替换实施例。与图 10 和图 11 的实施例一样,在图 12 中,通过采用蚀刻掩模 150 在载体衬底 148 内形成通孔 156。接下来,将具有设置于其上的光致抗蚀剂层 154 的操作晶片 152 耦接至构图的载体衬底 148。接下来,采用例如溅射在通孔 156 的壁上淀积用于互连



的导电材料层 158。导电材料层 158 可以包括铬、铝、金、镍、铜或其组合。接下来，可以执行电镀以提高层 158 的厚度，并通过诸如聚酰亚胺的非导电材料 160 填充通孔 156。在电镀中采用的金属可以包括钨、钼、铝、铬、镍或铜中的一种或多种。

或者，可以采用诸如聚酰亚胺、聚对亚苯基二甲基 (parylene) 的非导电聚合物填充通孔 156。可以通过采用诸如旋涂或化学汽相淀积的淀积技术在通孔内淀积导电聚合物。此外，可以在填充通孔 156 之后使导电聚合物固化。

接下来，可以对非导电材料 160 进行蚀刻或抛光，以暴露层 158。此外，可以执行金属化，以覆盖导电材料层 158 的暴露部分 159，并可以去除操作晶片 152，且可以在载体衬底 148 的同一侧上制作 cMUT。

图 13-16 示出了在采用图 10-12 所示的方法之一形成的载体衬底上形成 cMUT 单元的方法。所述载体衬底具有通孔和互连。图 13 示出了载体衬底 170 的顶视图，该载体衬底 170 具有设置于其上的多个底部电极 172 和多个互连 174。在图示的实施例中，可以通过金属化、其后执行光刻来形成底部电极。互连 174 可以类似于图 10 的互连 122 或 124、图 11 的 138 或 140、或者图 12 的 162。接下来，可以采用上面参考图 1-9 描述的技术在载体衬底 170 上制作 cMUT 单元。在特定实施例中，可以去除采用化学汽相淀积工艺进行真空密封的步骤。替代地，可以通过在真空环境中接合所述腔来获得在声腔内部的真空。

此外，然后可以在载体晶片 170 上淀积玻璃膜。可以将所述玻璃膜溅射或旋涂淀积在载体衬底 170 上，并且可以采用所述玻璃膜限定声腔的腔深度。而且，可以采用所述玻璃膜将载体衬底接合至隔膜。或者，可以对隔膜进行蚀刻以限定支柱和腔深度。如图 14 和 15 所示，在限定腔深度之后，通过采用上面参考图 1-9 讨论的接合技术接合载体衬底 170 和隔膜 176。可以在真空中进行接合。衬底 170 包括通孔 171，而其被导电材料 173 填充并在载体衬底 170 的两个表面处形成互连 175。

接下来，可以对隔膜 176 构图，以在诸如 180 的部分处对顶部电极开口，以暴露载体衬底 170 上的接触焊盘 178。还可以在设置于载

体衬底 170 上的 cMUT 阵列的元件之间形成电隔离 182。可以通过去除隔膜 176 的一部分形成电隔离。

此外，在图示的实施例中，cMUT 单元包括可以设置于隔膜 176 上的电绝缘层 184。尽管未示出，但是可以在隔膜 176 上淀积用以形成顶部电极的导电材料。还可以在去除了隔膜 176 的部分处淀积用于顶部电极的金属化。也就是说，也可以在开口 180 处产生金属化，由此在顶部电极和互连 178 之间形成电连接。接下来，可以执行用以对顶部电极构图的光刻。

图 16 示出了图 15 所示的 cMUT 阵列的替换实施例。在图示的实施例中，载体衬底 188 包括支柱 190。如上面参考图 10-12 所述的，载体衬底 188 还包括用导电材料填充的通孔 192。通孔 192 还包括形成于载体衬底 188 的两个相对表面处的互连 196 和 198。可以将互连 198 配置为用作 cMUT 的底部电极。可以通过例如金属化、其后执行光刻来在载体衬底 188 上形成另外的底部电极 200。此外，cMUT 可以包括具有设置于其上的电绝缘层 204 的隔膜 202，其中，每一电绝缘层 204 对应于底部电极 198 或 200。所述 cMUT 还可以包括顶部电极 206。可以采用上面参考图 15 描述的方法形成顶部电极 206。如上所述，可以在淀积顶部电极 206 的工艺过程中形成电连接 208。此外，cMUT 可以包括电隔离 210，该电隔离 210 是通过去除隔膜 202 的靠近支柱且远离顶部和底部电极 206 和 198 的部分而形成的。

尽管已经关于 cMUT 器件讨论了本技术。应当注意，可以将类似的技术用于诸如基于隔膜的器件的其他半导体器件。例如，也可以在微机械系统（MEMS）中采用本技术的通孔。此外，可以在互连上制作 MEMS 或 cMUT，并且可以采用倒装芯片或其他封装技术将电子电路附着于这一衬底之下。

尽管这里只示出并描述了本发明的特定特征，但是对于本领域技术人员来说可以进行多种修改和变化。因此，应当理解，所附权利要求旨在覆盖所有此类落在本发明的实质精神的范围内的修改和变化。

---

## 元件列表

- 10 载体衬底
- 11 腔
- 12 支柱
- 13 支柱的高度
- 14 隔膜
- 15 SOI 晶片
- 16 绝缘层
- 18 掩埋氧化物层
- 20 操作晶片
- 22 底部电极
- 24 电介质层
- 28 接触焊盘
- 30 真空孔
- 32 电介质层
- 34 顶部电极
- 36 载体衬底
- 38 隔膜
- 40 支柱
- 42 绝缘层
- 44 掩埋氧化物层
- 46 操作晶片
- 48 底部电极
- 50 电介质层
- 52 载体衬底
- 54 支柱
- 56 隔膜
- 58 绝缘层
- 60 操作晶片
- 62 底部电极
- 64 电介质层
- 66 载体衬底

- 
- 68 隔膜
  - 70 绝缘层
  - 71 支柱
  - 72 操作晶片
  - 74 底部电极
  - 76 电介质层
  - 78 载体衬底
  - 80 支柱
  - 81 SOI 晶片
  - 82 隔膜
  - 84 绝缘层
  - 86 掩埋氧化物层
  - 88 操作晶片
  - 90 底部电极
  - 92 电介质层
  - 94 载体衬底
  - 96 支柱
  - 97 SOI 晶片
  - 98 隔膜
  - 100 绝缘层
  - 102 掩埋氧化物层
  - 104 操作晶片
  - 106 底部电极
  - 108 载体衬底
  - 110 掩模
  - 112 沟道
  - 114 操作晶片
  - 116 光致抗蚀剂层
  - 118 晶种层
  - 120 沟道中的导电材料
  - 122 用于单元的电互连
  - 124 用于电子电路的电互连

- 
- 126 载体衬底
  - 128 掩模
  - 130 晶种层
  - 132 沟道
  - 134 沟道中的导电材料
  - 136 金属化部分的表面
  - 138 用于单元的电互连
  - 140 用于电子电路的电互连
  - 142 操作晶片
  - 143 多层结构
  - 144 光致抗蚀剂层
  - 146 镍-铬层
  - 148 载体衬底
  - 150 掩模
  - 152 操作晶片
  - 154 光致抗蚀剂层
  - 156 沟道
  - 158 晶种层
  - 160 导电材料
  - 162 用于电子电路的电互连
  - 164 具有通孔的载体衬底
  - 166 用于单元的电互连
  - 168 隔膜
  - 170 电子电路
  - 171 通孔
  - 172 用于电子电路或单元的电互连
  - 173 导电材料
  - 174 接触焊盘
  - 175 互连
  - 176 支柱
  - 178 导电材料
  - 180 接触焊盘

---

182 电隔离  
184 隔膜  
188 载体衬底  
190 支柱  
192 通孔  
194 通孔中的导电材料  
196 互连  
198 底部电极  
200 底部电极  
202 隔膜  
204 氧化层  
206 顶部电极  
208 电互连  
210 电隔离

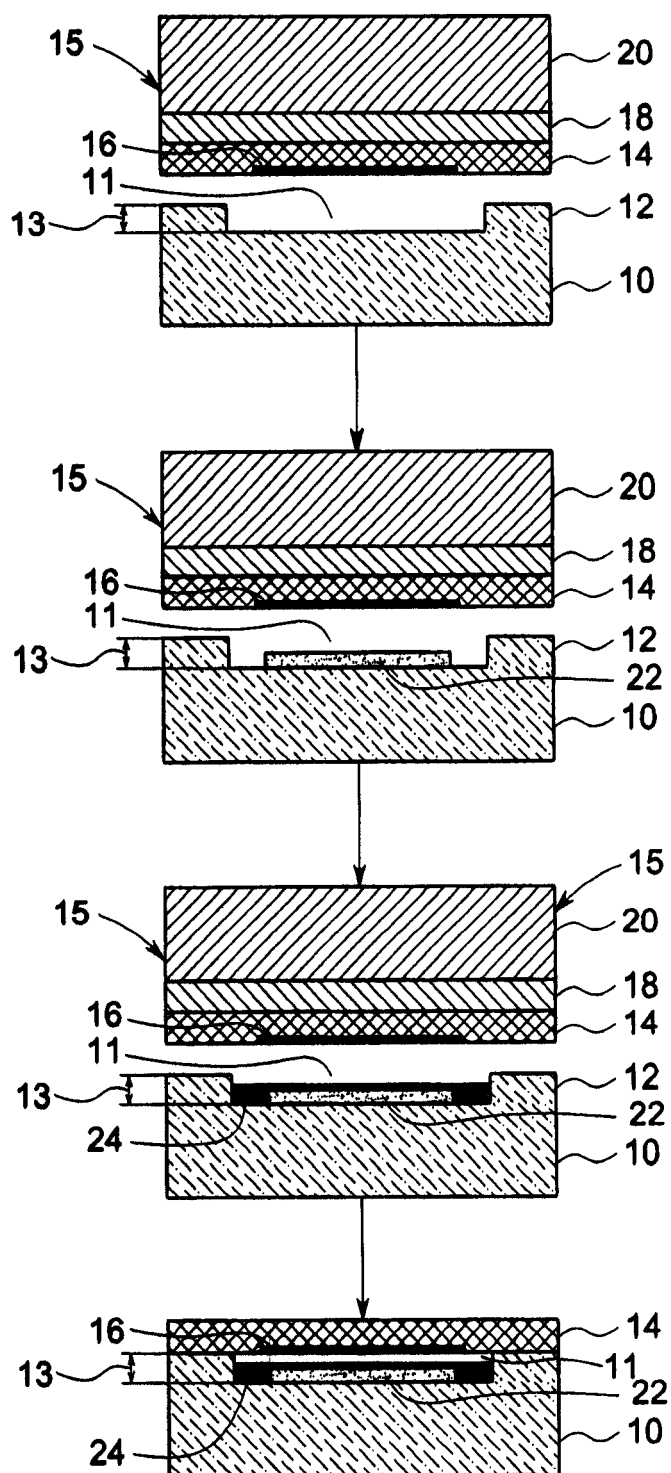


图 1

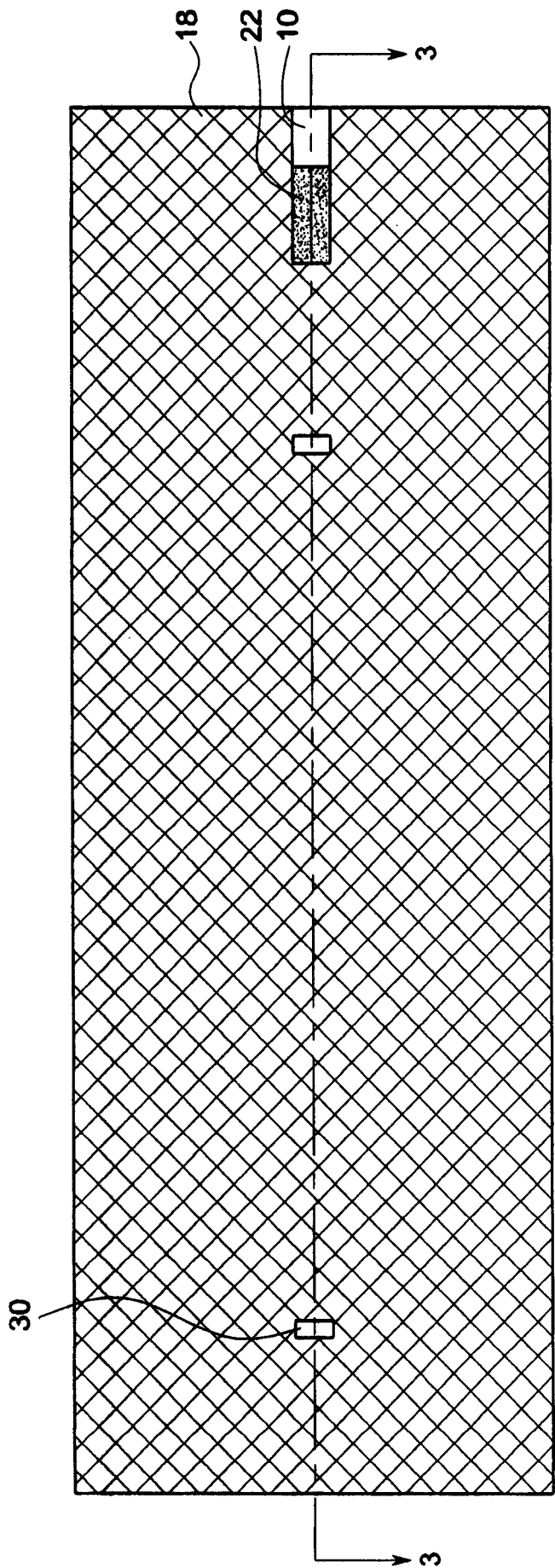


图 2

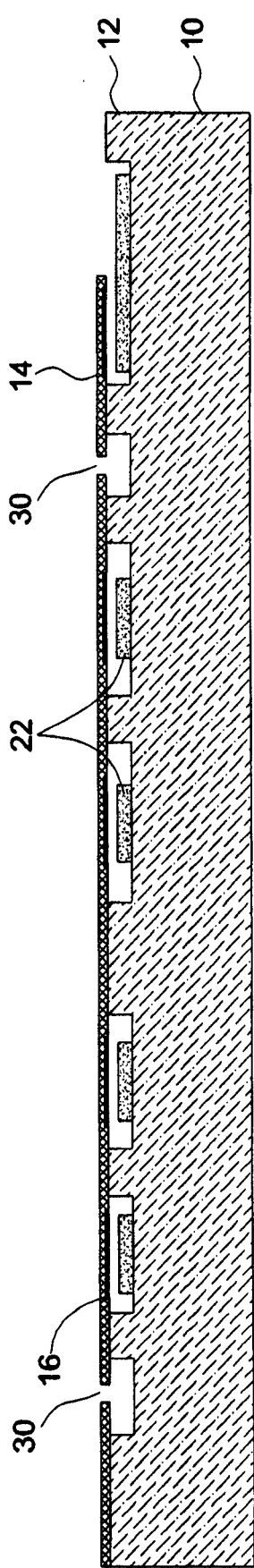


图 3



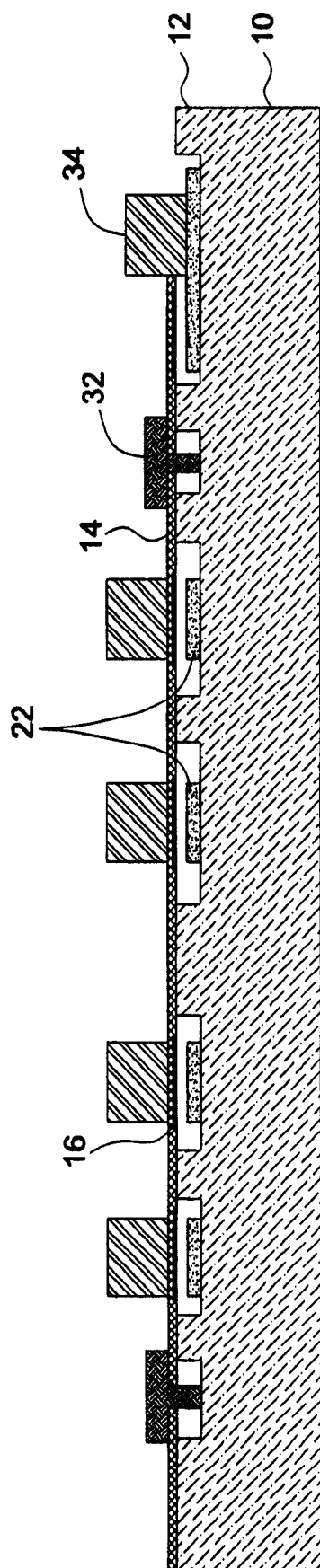


图 4

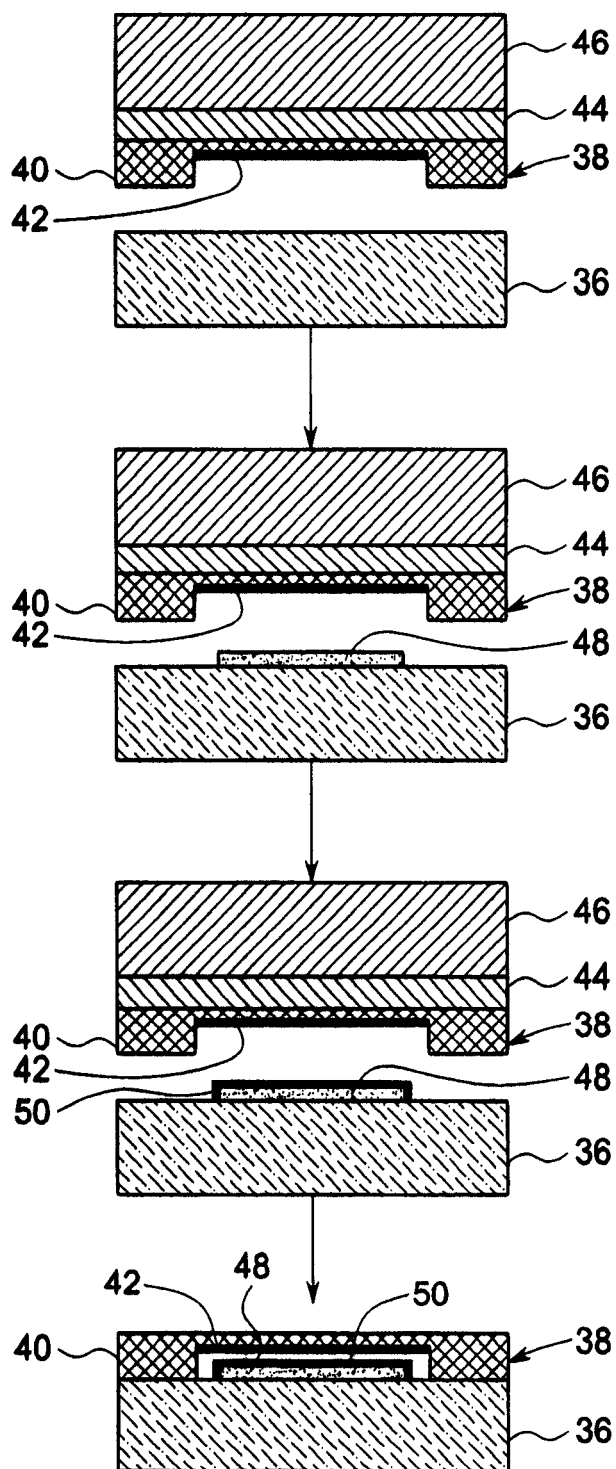


图 5

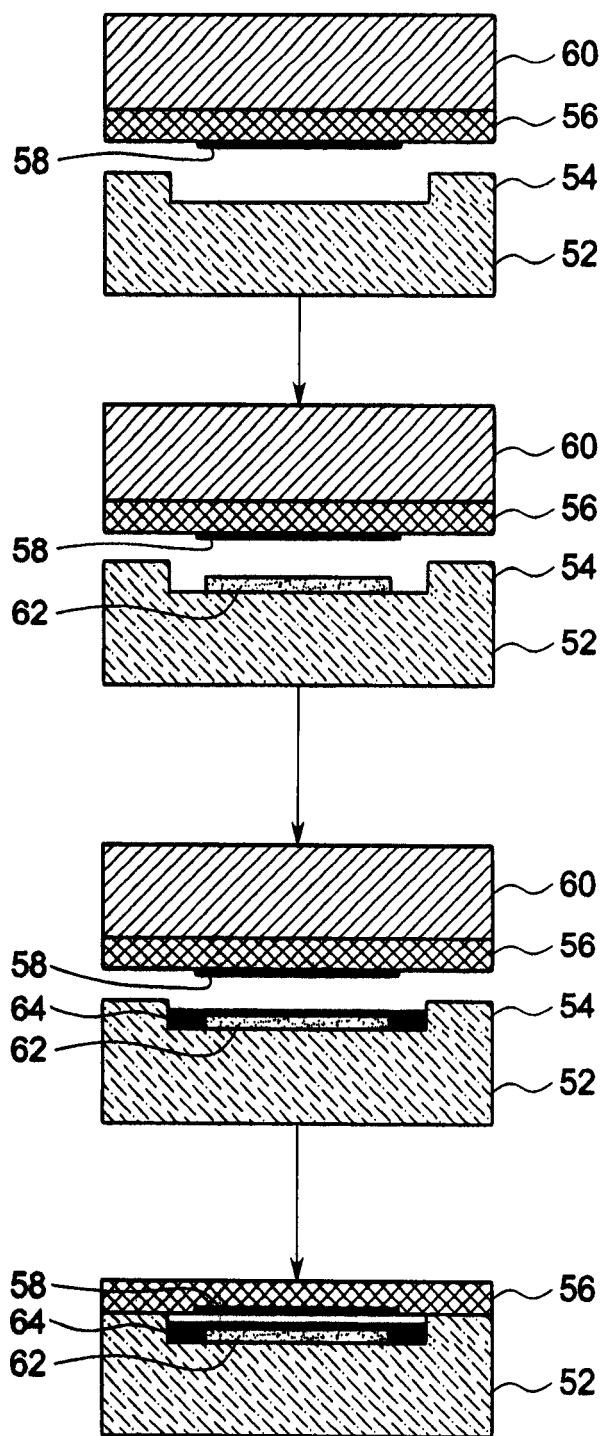


图 6

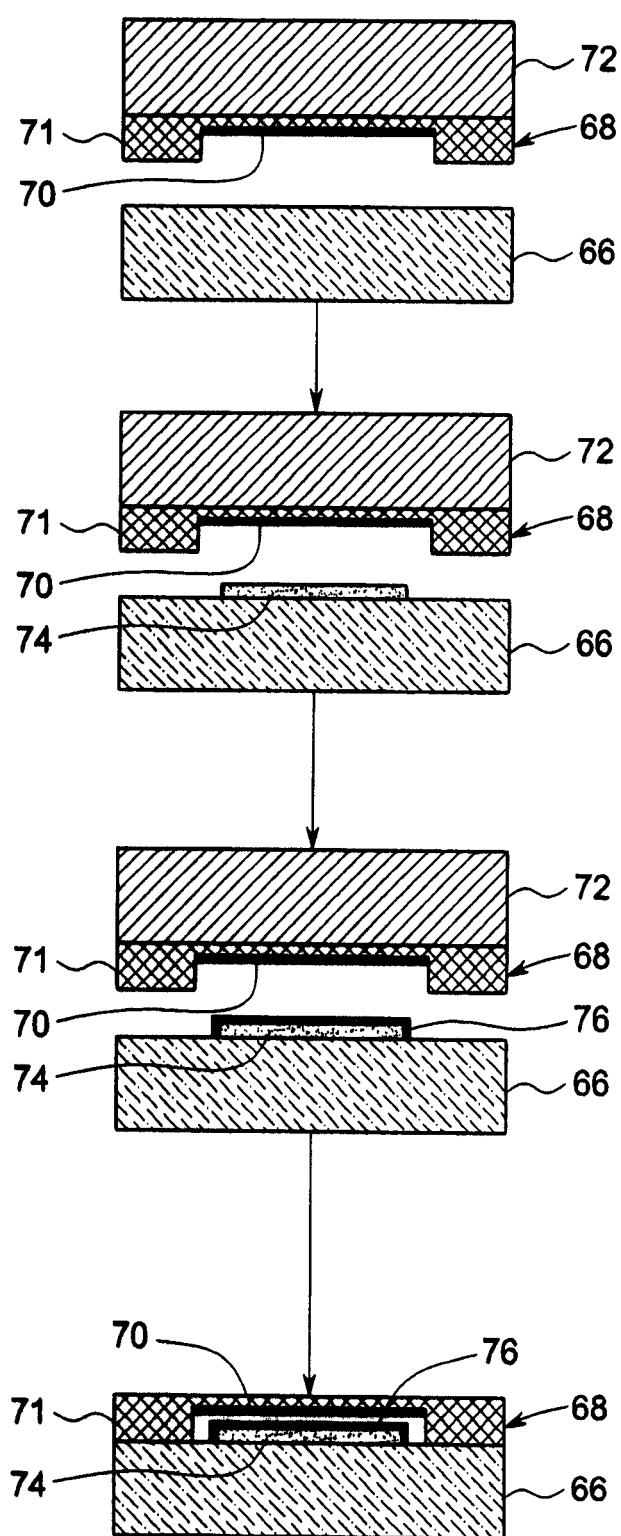


图 7

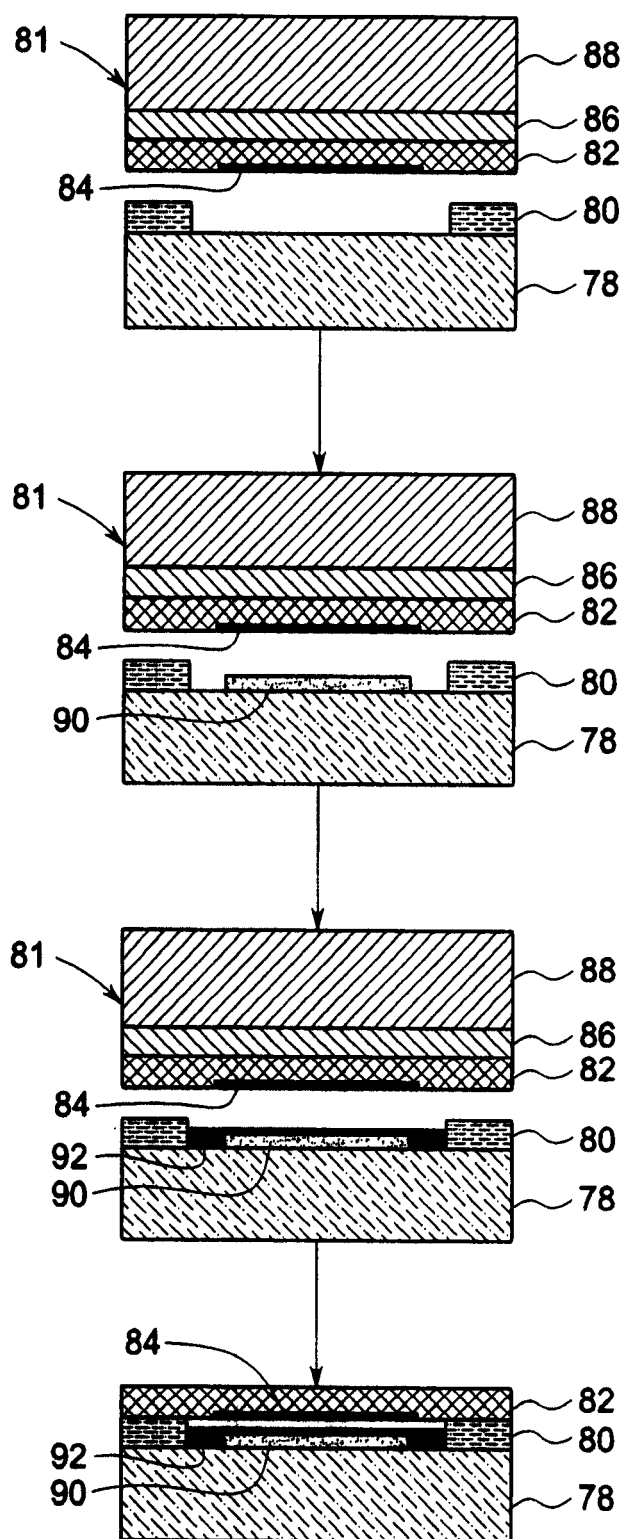


图 8

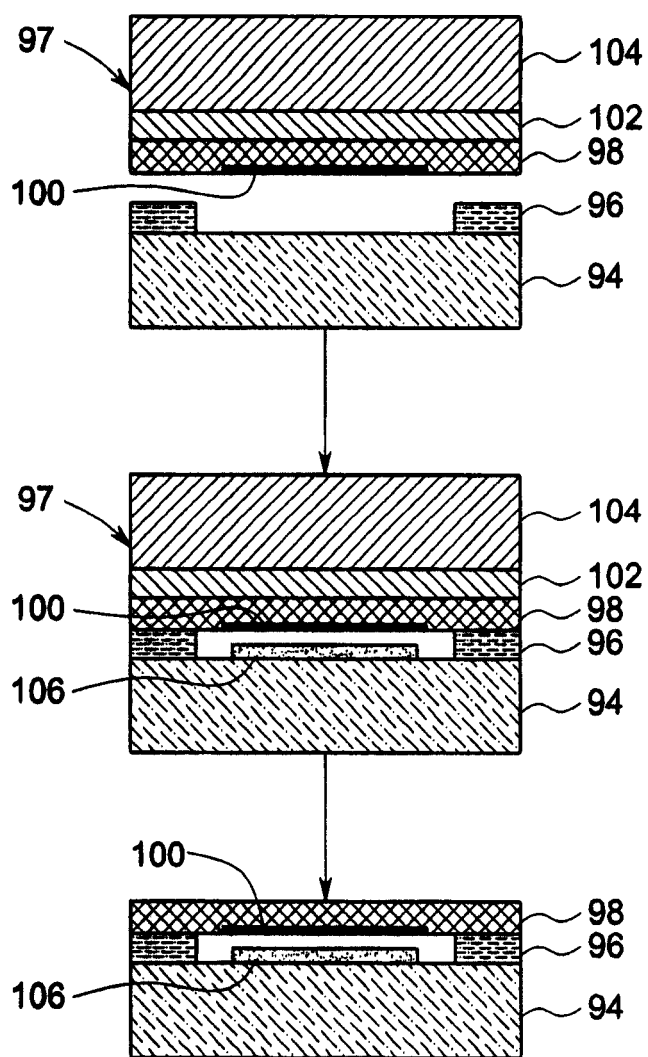


图 9

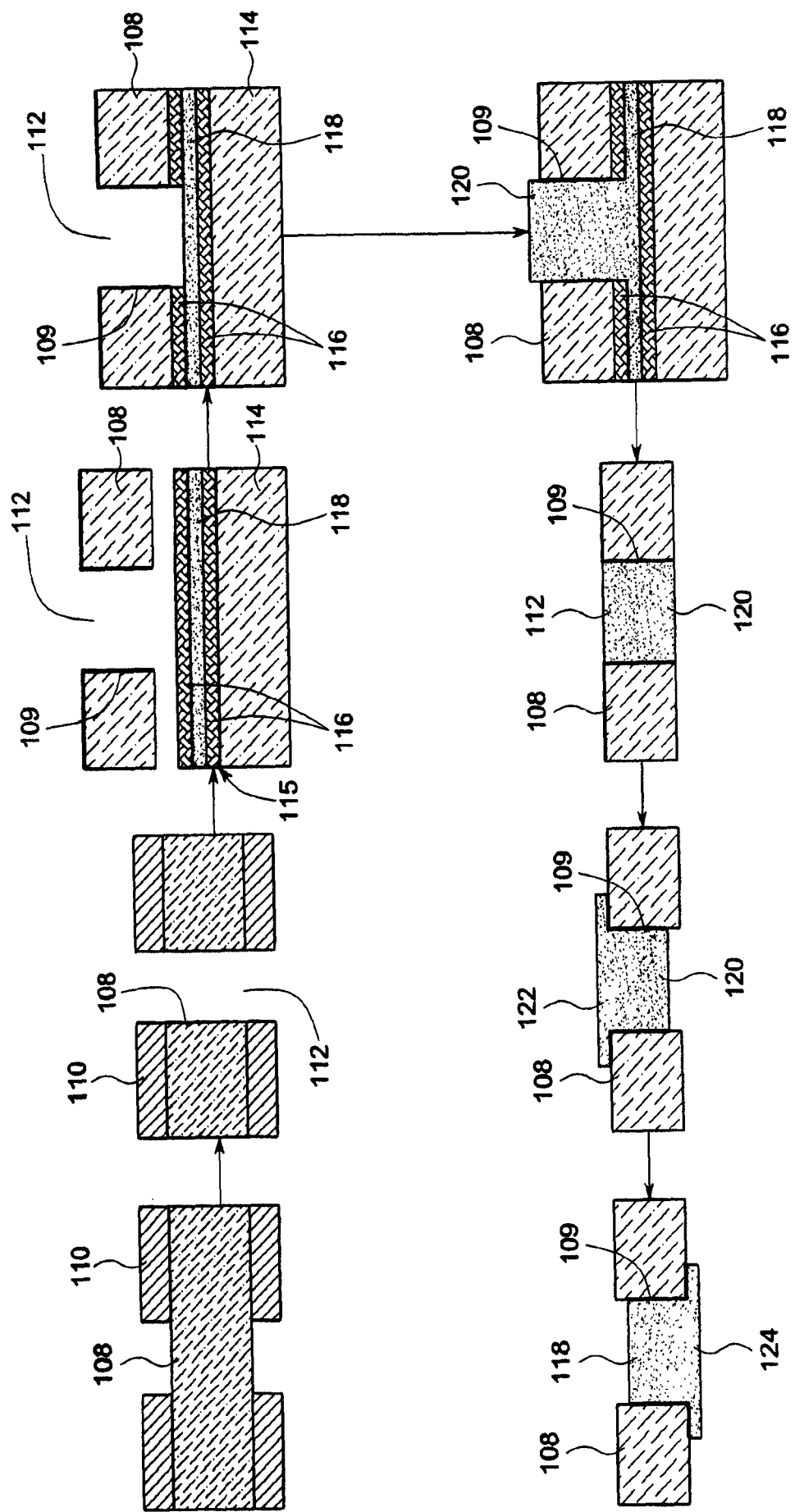


图 10

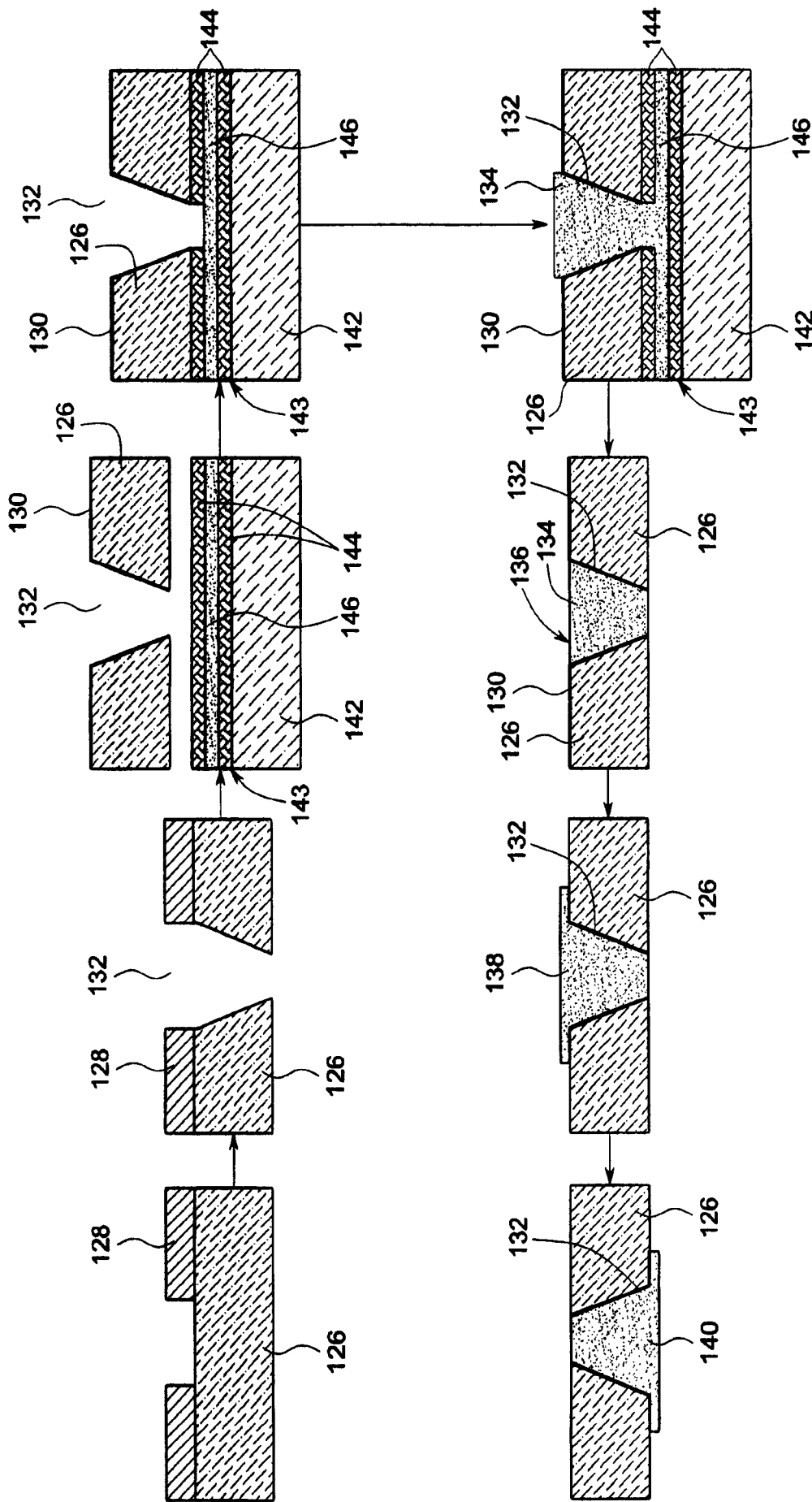


图 11



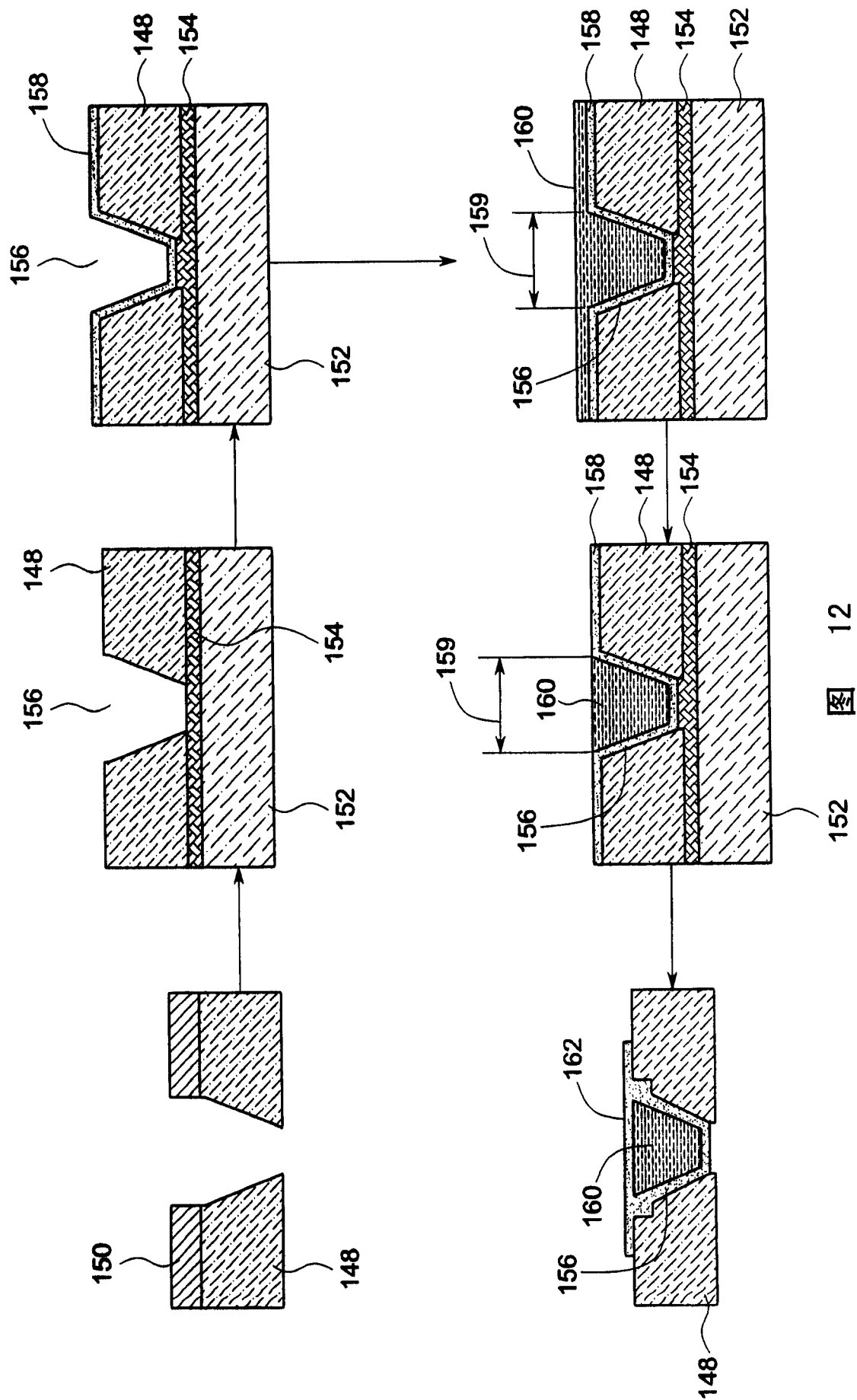


图 12

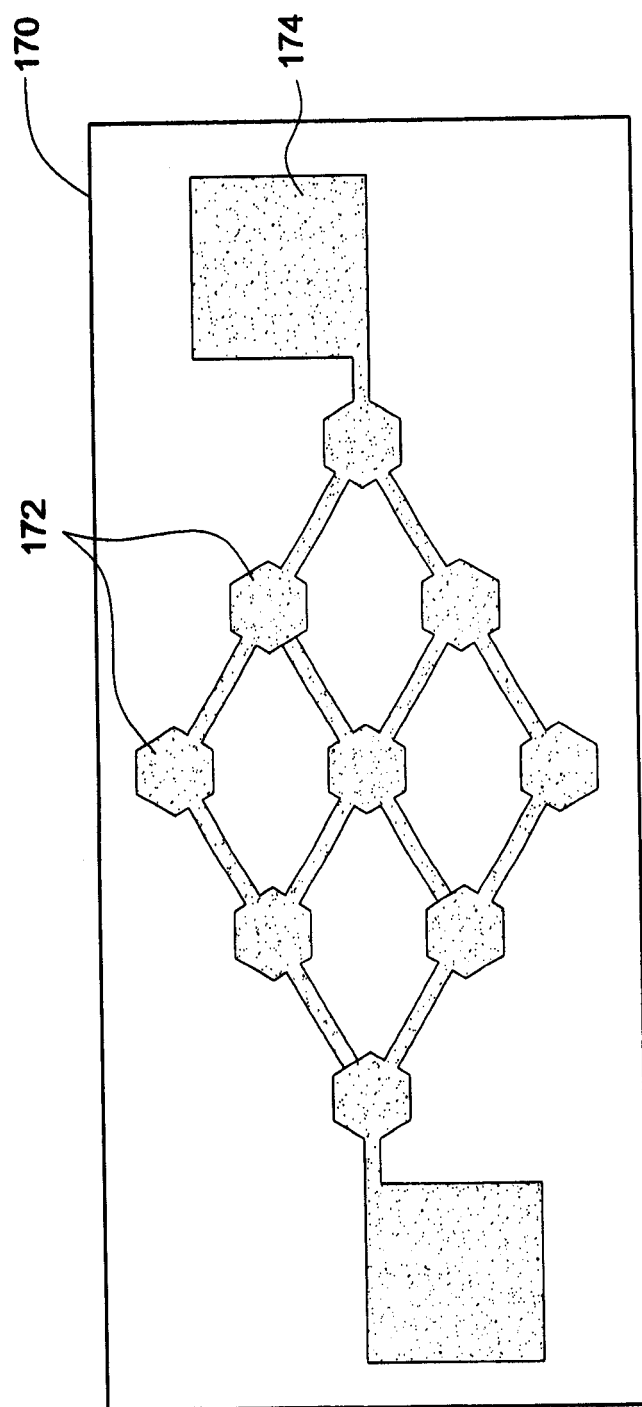


图 13

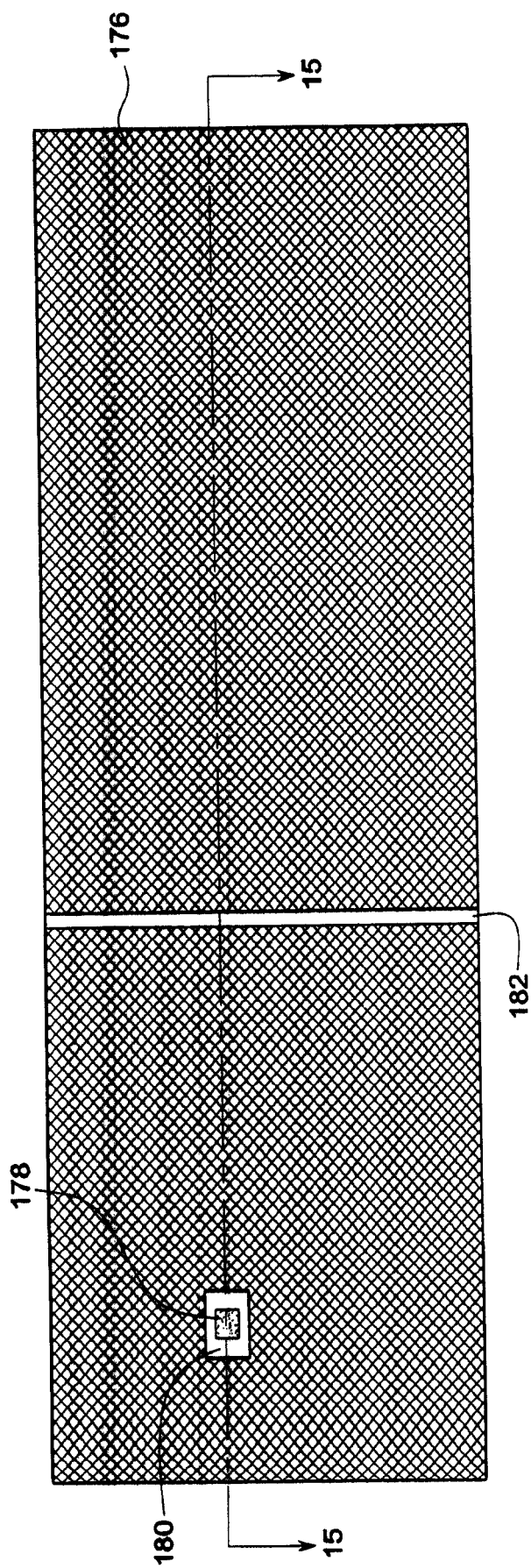


图 14

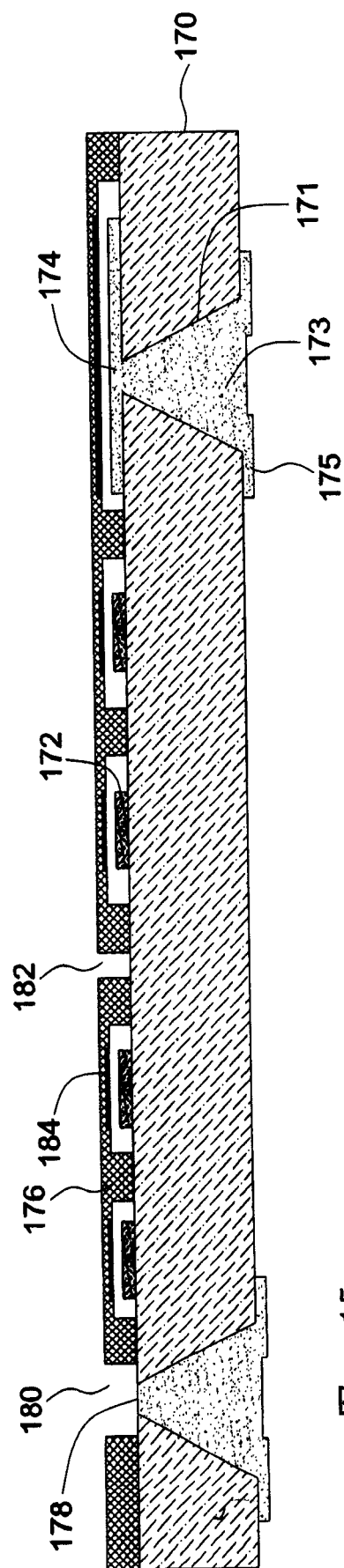
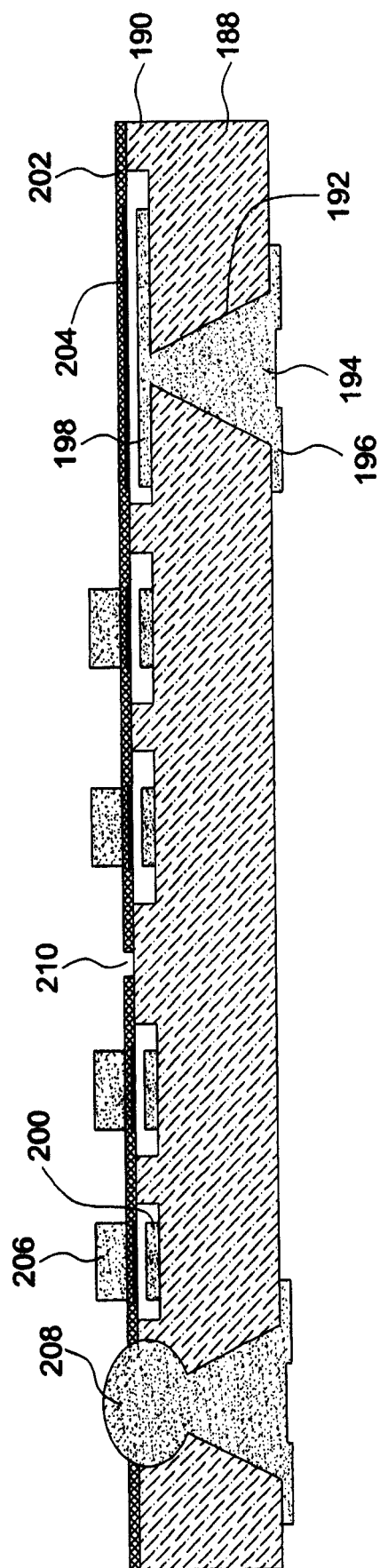


图 15



16 圖

专利名称(译)	电容微机械超声换能器及其制造方法		
公开(公告)号	<a href="#">CN101018428A</a>	公开(公告)日	2007-08-15
申请号	CN200710005121.5	申请日	2007-02-09
[标]申请(专利权)人(译)	通用电气公司		
申请(专利权)人(译)	通用电气公司		
当前申请(专利权)人(译)	通用电气公司		
[标]发明人	田维诚 LS史密斯 C Y魏 RG沃德尼基 RA费希尔 DM米尔斯 SC楚 H J关		
发明人	田维诚 L· S· 史密斯 C· - Y· 魏 R· G· 沃德尼基 R· A· 费希尔 D· M· 米尔斯 S· C· 楚 H· - J· 关		
IPC分类号	H04R19/01 H04R31/00 A61B8/00		
CPC分类号	A61B2562/028 Y10T29/49005 B06B1/0292		
代理人(译)	张雪梅 梁永		
优先权	11/350424 2006-02-09 US		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

# 摘要(译)

提供了一种制造电容微机械超声换能器单元的方法。所述方法包括提供载体衬底(10)，其中所述载体衬底(10)包括玻璃。提供玻璃衬底的步骤可以包括在所述玻璃衬底内形成通孔(171)。此外，所述方法还包括提供隔膜(14)，使得所述载体衬底(10)或所述隔膜(14)的至少其中之一包括支柱(12)，其中将所述支柱(12)配置用以限定腔深度。所述方法还包括利用所述支柱将所述隔膜接合至所述载体衬底，其中所述载体衬底、所述隔膜和所述支柱(12)限定声腔。

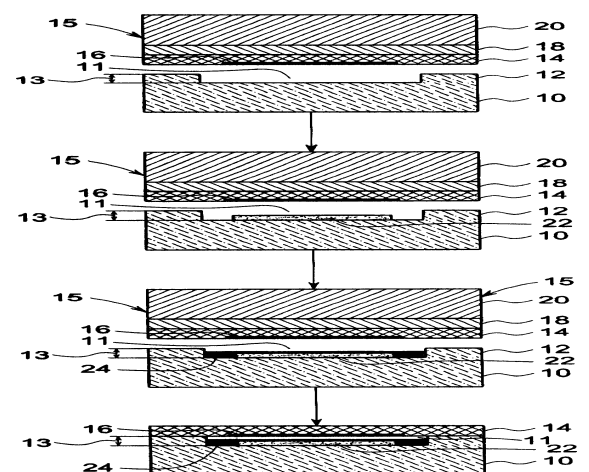


图 1