



(12) 发明专利申请

(10) 申请公布号 CN 105054963 A

(43) 申请公布日 2015. 11. 18

(21) 申请号 201510438314. 4

(22) 申请日 2015. 07. 23

(66) 本国优先权数据

201510355497. 3 2015. 06. 24 CN

(71) 申请人 青岛海信医疗设备股份有限公司

地址 266100 山东省青岛市崂山区松岭路
169 号软件园外包中心三层北侧

(72) 发明人 陈宗喜

(74) 专利代理机构 北京中博世达专利商标代理
有限公司 11274

代理人 申健

(51) Int. Cl.

A61B 8/00(2006. 01)

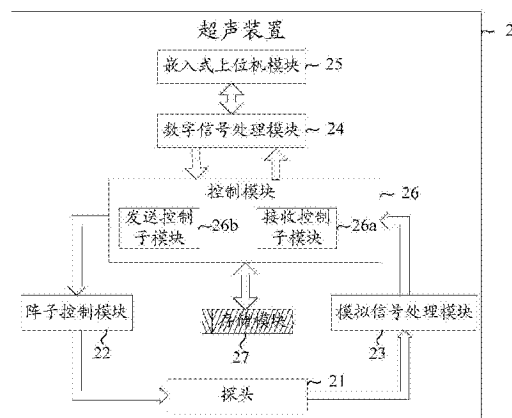
权利要求书3页 说明书9页 附图10页

(54) 发明名称

一种超声装置

(57) 摘要

本发明实施例提供一种超声装置,以至少解决现有的便携式超声装置在超声处理过程中发送端和接收端资源分配合理性不足的问题。该超声装置包括:探头、阵子控制模块、模拟信号处理模块、数字信号处理模块、与模拟信号处理模块、数字信号处理模块和阵子控制模块均连接的控制模块、以及与控制模块连接的存储模块;其中,控制模块包括接收控制子模块和发送控制子模块,接收控制子模块和发送控制子模块在存储模块所占的存储资源与接收控制子模块和接发送控制子模块要处理的数据量正相关。本发明涉及医疗超声检测仪器技术领域。



1. 一种超声装置,所述超声装置包括探头、阵子控制模块、模拟信号处理模块、数字信号处理模块,其特征在于,所述超声装置还包括:与所述模拟信号处理模块、所述数字信号处理模块和所述阵子控制模块均连接的控制模块、以及与所述控制模块连接的存储模块;其中,所述控制模块包括接收控制子模块和发送控制子模块,所述接收控制子模块和所述发送控制子模块在所述存储模块所占的存储资源与所述接收控制子模块和所述发送控制子模块要处理的数据量正相关;

所述接收控制子模块,用于接收所述模拟信号处理模块发送的第一数据,并发送所述第一数据给所述存储模块,由所述存储模块存储所述第一数据;

所述接收控制子模块,还用于接收所述数字信号处理模块发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据发送给所述数字信号处理模块,其中,所述第二数据为所述第一数据的部分或全部数据;

所述发送控制子模块,用于接收所述数字信号处理模块发送的控制信号,并根据所述控制信号通过所述阵子控制模块控制所述探头。

2. 根据权利要求1所述的超声装置,其特征在于,所述接收控制子模块,还用于根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据发送给所述数字信号处理模块,具体包括:

所述接收控制子模块,还用于根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,对所述第二数据进行处理,获得对所述第二数据进行处理后的数据,并将所述对所述第二数据进行处理后的数据发送给所述数字信号处理模块。

3. 根据权利要求1所述的超声装置,其特征在于,所述控制模块还包括:共享片上存储子模块;

所述接收控制子模块,还用于根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据发送给所述数字信号处理模块,具体包括:

所述接收控制子模块,还用于根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据写入所述共享片上存储子模块中,由所述发送控制子模块读取所述共享片上存储子模块中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据;

所述接收控制子模块,还用于从所述共享片上存储子模块中读取对所述第二数据进行处理后的数据,并将所述对所述第二数据进行处理后的数据发送给所述数字信号处理模块。

4. 根据权利要求3所述的超声装置,其特征在于,所述接收控制子模块包括第一片内外设,所述发送控制子模块包括第二片内外设;其中,

所述接收控制子模块,用于将所述第二数据写入所述共享片上存储子模块中,由所述发送控制子模块读取所述共享片上存储子模块中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据,具体包括:

所述接收控制子模块,用于将所述第二数据写入所述共享片上存储子模块中,并通过所述第一片内外设和所述第二片内外设通知所述发送控制子模块,由所述发送控制子模块读取所述共享片上存储子模块中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据。

5. 根据权利要求 1 所述的超声装置,其特征在于,所述接收控制子模块包括第一接收控制子模块、第二接收控制子模块、以及与所述第一接收控制子模块和所述第二接收控制子模块均连接的共享片上存储子模块;

所述接收控制子模块,用于接收所述模拟信号处理模块发送的第一数据,并发送所述第一数据给所述存储模块,由所述存储模块存储所述第一数据,包括:

所述第一接收控制子模块,用于接收所述模拟信号处理模块发送的第一数据,并发送所述第一数据给所述存储模块,由所述存储模块存储所述第一数据;

所述接收控制子模块,还用于接收所述数字信号处理模块发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据发送给所述数字信号处理模块,包括:

所述第一接收控制子模块,还用于接收所述数字信号处理模块发送的数据请求消息,并根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据写入所述共享片上存储子模块中,由所述第二接收控制子模块读取所述共享片上存储子模块中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据;

所述第一接收控制子模块,还用于从所述共享片上存储子模块中读取对所述第二数据进行处理后的数据,并将所述对所述第二数据进行处理后的数据发送给所述数字信号处理模块。

6. 根据权利要求 5 所述的超声装置,其特征在于,所述第一接收控制子模块,还用于根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,将所述第二数据写入所述共享片上存储子模块中,由所述第二接收控制子模块读取所述共享片上存储子模块中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据,具体包括:

所述第一接收控制子模块,还用于根据所述数据请求消息,结合预设算法从所述存储模块中读取第二数据后,对所述第二数据进行预处理,获得预处理后的第二数据,并将所述预处理后的第二数据写入所述共享片上存储子模块中,由所述第二接收控制子模块读取所述共享片上存储子模块中的所述预处理后的第二数据后进行进一步处理,获得对所述预处理后的第二数据进行进一步处理后的数据。

7. 根据权利要求 5 所述的超声装置,其特征在于,所述第一接收控制子模块包括第一片内外设,所述第二接收控制子模块包括第二片内外设;其中,

所述第一接收控制子模块,用于将所述第二数据写入所述共享片上存储子模块中,由所述第二接收控制子模块读取所述共享片上存储子模块中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据,具体包括:

所述第一接收控制子模块,用于将所述第二数据写入所述共享片上存储子模块中,并通过所述第一片内外设和所述第二片内外设通知所述第二接收控制子模块,由所述第二接收控制子模块读取所述共享片上存储子模块中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据。

8. 根据权利要求 4 或 7 所述的超声装置,其特征在于,所述第一片内外设具体为第一通用异步收发传输器 UART,所述第二片内外设具体为第二 UART,其中,所述第一 UART 的 TX 端口与所述第二 UART 的 RX 端口连接,所述第一 UART 的 RX 端口与所述第二 UART 的 TX 端口连接。

9. 根据权利要求4或7所述的超声装置,其特征在于,所述第一片内外设具体为第一内部整合电路 I2C,所述第二片内外设具体为第二 I2C,其中,所述第一 I2C 的串行时钟端口与所述第二 I2C 的串行时钟端口连接,所述第一 I2C 的串行数据端口与所述第二 I2C 的串行数据端口连接。

10. 根据权利要求1-9任一项所述的超声装置,其特征在于,所述存储模块包括一闪存 FLASH 和一同步动态随机存储器 SDRAM。

11. 根据权利要求1-9任一项所述的超声装置,其特征在于,所述控制模块具体为现场可编程门阵列 FPGA。

12. 根据权利要求11所述的超声装置,其特征在于,所述接收控制子模块包括第一先进的精简指令集计算机处理器 ARM、以及所述第一 ARM 的片内外设单元和片上存储单元;所述发送控制子模块包括第二 ARM、以及所述第二 ARM 的片内外设单元和片上存储单元。

一种超声装置

[0001] 本申请要求于 2015 年 06 月 24 日提交中国专利局、申请号为 201510355497.3、发明名称为“一种超声装置”的中国专利申请的优先权，其全部内容通过引用结合在本申请中。

技术领域

[0002] 本发明涉及医疗超声检测仪器技术领域，尤其涉及一种超声装置。

背景技术

[0003] 超声检测技术作为现有四大医学诊断技术中最安全的一种技术，可应用于人体全身各部位的检查，如腹部脏器的检查、乳腺检查和妇产科检查等。

[0004] 如图 1 所示为传统的便携式超声装置的硬件电路结构示意图。其中，该电路分为接收端和发送端。在接收端，多路双向探头将采集的模拟信号输入到模拟信号处理模块进行放大和模拟 / 数字 (Analog/Digital, 简称 :A/D) 转换等处理。进而，将处理后的信号输入到先进的精简指令集计算机 (Reduced Instruction Set Computer, 简称 :RISC) 处理器 (Advanced RISC Machines, 简称 :ARM) 中，ARM 将接收的全部数据存储在到外接的同步动态随机存储器 (Synchronous Dynamic Random Access Memory, 简称 :SDRAM) 中。当数字信号处理 (digital signal processing, 简称 :DSP) 模块向 ARM 请求数据时，ARM 按一定逻辑算法从 SDRAM 中取出有用数据并存储到 ARM 的片内随机接入存储器 (Random Access Memory, 简称 :RAM) 中，然后发送到数字信号处理模块。其中有用数据为一幅完整的图像数据。数字信号处理模块将 ARM 输入的有用数据进行数字信号处理，针对超声装置，进行图像还原、压缩和优化等工作，数字信号处理模块通过外围设备互联 (Peripheral Component Interconnect, 简称 :PCI) (PCI-Express, 简称 :PCIE) 接口将图像数据传输到嵌入式上位机模块，嵌入式上位机模块通过算法处理显示不同的成像效果。在发送端，嵌入式上位机模块通过数字信号处理模块输出控制信号到 ARM，ARM 通过控制振子控制模块来控制探头振子的发射延时等，达到良好的信号聚焦等效果，从而控制图像成像方式和效果。

[0005] 然而，由于接收端的任务量远大于发送端，若接收端持续高负荷工作，容易导致持续发热，从而降低芯片的性能，而发送端没有充分利用，容易导致资源浪费。

[0006] 因此，如何解决现有的便携式超声装置在超声处理过程中发送端和接收端资源分配合理性不足的问题，成为目前亟待解决的问题。

发明内容

[0007] 本发明的实施例提供一种超声装置，以至少解决现有的便携式超声装置在超声处理过程中发送端和接收端资源分配合理性不足的问题。

[0008] 为达到上述目的，本发明的实施例采用如下技术方案：

[0009] 一种超声装置，所述超声装置包括探头、阵子控制模块、模拟信号处理模块、数字信号处理模块、与所述模拟信号处理模块、所述数字信号处理模块和所述阵子控制模块均

连接的控制模块、以及与所述控制模块连接的存储模块；其中，所述控制模块包括接收控制子模块和发送控制子模块，所述接收控制子模块和所述发送控制子模块在所述存储模块所占的存储资源与所述接收控制子模块和所述发送控制子模块要处理的数据量正相关；

[0010] 所述接收控制子模块，用于接收所述模拟信号处理模块发送的第一数据，并发送所述第一数据给所述存储模块，由所述存储模块存储所述第一数据；

[0011] 所述接收控制子模块，还用于接收所述数字信号处理模块发送的数据请求消息，并根据所述数据请求消息，结合预设算法从所述存储模块中读取第二数据后，将所述第二数据发送给所述数字信号处理模块，其中，所述第二数据为所述第一数据的部分或全部数据；

[0012] 所述发送控制子模块，用于接收所述数字信号处理模块发送的控制信号，并根据所述控制信号通过所述阵子控制模块控制所述探头。

[0013] 基于本发明实施例提供的超声装置，一方面，该超声装置的接收控制子模块和发送控制子模块在存储模块所占的存储资源与所述接收控制子模块和所述发送控制子模块要处理的数据量正相关，也就是说，本发明技术方案针对接收控制子模块和发送控制子模块所要处理的数据吞吐量不同，可给各自分配相应的存储资源，要处理的数据吞吐量增长，所分配的存储资源也随之增长，要处理的数据吞吐量减少，所分配的存储资源也随之减少，从而满足了超声装置发送端和接收端实际的处理需求，提高了超声装置发送端和接收端的资源利用率。另一方面，该超声装置使用一控制模块替代现有技术中的两片 ARM，并且接收控制子模块和发送控制子模块共用一存储模块，相比于现有技术中接收端和发送端的两片 RAM 需各自配置 SDRAM 和 FLASH 的方案，该方案减少了芯片数量和电路线路，优化了系统硬件结构，从而提高了电磁兼容性、可靠性和稳定性，减小了电路板面积，便于便携式超声装置的小型化设计。

附图说明

[0014] 为了更清楚地说明本发明实施例或现有技术中的技术方案，下面将对实施例或现有技术描述中所需要使用的附图作简单地介绍，显而易见地，下面描述中的附图仅仅是本发明的一些实施例，对于本领域普通技术人员来讲，在不付出创造性劳动的前提下，还可以根据这些附图获得其他的附图。

[0015] 图 1 为现有技术中的超声装置的结构示意图；

[0016] 图 2 为本发明实施例提供的超声装置的结构示意图一；

[0017] 图 3 为本发明实施例提供的超声装置的结构示意图二；

[0018] 图 4 为本发明实施例提供的超声装置中接收控制子模块与发送控制子模块的通信示意图一；

[0019] 图 5 为本发明实施例提供的超声装置中接收控制子模块与发送控制子模块的通信示意图二；

[0020] 图 6 为本发明实施例提供的超声装置中接收控制子模块与发送控制子模块的通信示意图三；

[0021] 图 7 为本发明实施例提供的超声装置的结构示意图三；

[0022] 图 8 为本发明实施例提供的超声装置的结构示意图四；

[0023] 图 9 为本发明实施例提供的超声装置的结构示意图五；

[0024] 图 10 为本发明实施例提供的超声装置中第一接收控制子模块与第二接收控制子模块的通信示意图一；

[0025] 图 11 为本发明实施例提供的超声装置中第一接收控制子模块与第二接收控制子模块的通信示意图二；

[0026] 图 12 为本发明实施例提供的超声装置中第一接收控制子模块与第二接收控制子模块的通信示意图三；

[0027] 图 13 为本发明实施例提供的超声装置的结构示意图六；

[0028] 图 14 为本发明实施例提供的超声装置的结构示意图七。

具体实施方式

[0029] 下面将结合本发明实施例中的附图，对本发明实施例中的技术方案进行清楚、完整地描述，显然，所描述的实施例仅仅是本发明一部分实施例，而不是全部的实施例。基于本发明中的实施例，本领域普通技术人员在没有做出创造性劳动前提下所获得的所有其他实施例，都属于本发明保护的范围。

[0030] 为了便于清楚描述本发明实施例的技术方案，在本发明的实施例中，采用了“第一”、“第二”等字样对功能和作用基本相同的相同项或相似项进行区分，本领域技术人员可以理解“第一”、“第二”等字样并不对数量和执行次序进行限定。

[0031] 本发明实施例提供一种超声装置 2，所述超声装置 2 包括探头 21、阵子控制模块 22、模拟信号处理模块 23、数字信号处理模块 24、与所述模拟信号处理模块 23、所述数字信号处理模块 24 和所述阵子控制模块 22 均连接的控制模块 26、以及与所述控制模块 26 连接的存储模块 27。

[0032] 其中，所述控制模块 26 包括接收控制子模块 26a 和发送控制子模块 26b，所述接收控制子模块 26a 和所述发送控制子模块 26b 在存储模块 27 所占的存储资源与所述接收控制子模块 26a 和所述发送控制子模块 26b 要处理的数据量正相关。

[0033] 所述接收控制子模块 26a，用于接收所述模拟信号处理模块 23 发送的第一数据，并发送所述第一数据给所述存储模块 27，由所述存储模块 27 存储所述第一数据。

[0034] 所述接收控制子模块 26a，还用于接收所述数字信号处理模块 24 发送的数据请求消息，并根据所述数据请求消息，结合预设算法从所述存储模块 27 中读取第二数据后，将所述第二数据发送给所述数字信号处理模块 24，其中，所述第二数据为所述第一数据的部分或全部数据。

[0035] 所述发送控制子模块 26b，用于接收所述数字信号处理模块 24 发送的控制信号，并根据所述控制信号通过所述阵子控制模块 22 控制所述探头 21。

[0036] 具体的，本发明实施例中，第一数据具体为模拟信号处理模块 23 发送给接收控制子模块 26a 的全部数据，第二数据具体为第一数据中包含的一幅完整的图像数据，即通常所说的有用数据。

[0037] 具体的，本发明实施例中，预设算法为从第一数据中提取第二数据的算法，本发明实施例对该算法不作具体限定。

[0038] 需要说明的是，本发明实施例中，接收控制子模块 26a 和发送控制子模块 26b 共用

一存储模块 27。通常,由于彩色图像数据量大,因此接收控制子模块 26a 对存储模块 27 的需求量大,占用了存储模块 27 大部分容量,发送控制子模块 26b 占用了剩余的小部分容量。示例性的,存储模块 27 容量为 1G 字节,接收控制子模块 26a 可以占用 768M 字节容量,从偏移地址 0x00000000 到 0x30000000,发送控制子模块 26b 占用 256M byte 容量,从 0x30000000 到 0x40000000。

[0039] 需要说明的是,为了更好的显示,图 2 用不同方向的斜线框表示接收控制子模块 26a 和发送控制子模块 26b 对该存储模块 27 的容量使用情况。

[0040] 基于本发明实施例提供的超声装置,一方面,该超声装置的接收控制子模块和发送控制子模块在存储模块所占的存储资源与所述接收控制子模块和所述发送控制模块要处理的数据量正相关,也就是说,本发明技术方案针对接收控制子模块和发送控制子模块所要处理的数据吞吐量不同,可给各自分配相应的存储资源,要处理的数据吞吐量增长,所分配的存储资源也随之增长,要处理的数据吞吐量减少,所分配的存储资源也随之减少,从而满足了超声装置发送端和接收端实际的处理需求,提高了超声装置发送端和接收端的资源利用率。另一方面,该超声装置使用一控制模块替代现有技术中的两片 ARM,并且接收控制子模块和发送控制子模块共用一存储模块,相比于现有技术中接收端和发送端的两片 RAM 需各自配置 SDRAM 和 FLASH 的方案,该方案减少了芯片数量和电路线路,优化了系统硬件结构,从而提高了电磁兼容性、可靠性和稳定性,减小了电路板面积,便于便携式超声装置的小型化设计。

[0041] 进一步的,一种可能的实现方式中,所述接收控制子模块 26a,还用于根据所述数据请求消息,结合预设算法从所述存储模块 27 中读取第二数据后,将所述第二数据发送给所述数字信号处理模块 24,具体包括:

[0042] 所述接收控制子模块 26a,还用于根据所述数据请求消息,结合预设算法从所述存储模块 27 中读取第二数据后,对所述第二数据进行处理,获得对所述第二数据进行处理后的数据,并将所述对所述第二数据进行处理后的数据发送给所述数字信号处理模块 24。

[0043] 即,本发明实施例中,由于所述接收控制子模块 26a 和所述发送控制子模块 26b 在存储模块 27 所占的存储资源与所述接收控制子模块 26a 和所述发送控制子模块 26b 要处理的数据量正相关,也就是说,本发明技术方案针对接收控制子模块 26a 和发送控制子模块 26b 所要处理的数据吞吐量不同,可给各自分配相应的存储资源,要处理的数据吞吐量增长,所分配的存储资源也随之增长,要处理的数据吞吐量减少,所分配的存储资源也随之减少,因此可以给接收控制子模块 26a 分配相应的资源,将数字信号处理模块 24 的一些简单数据处理任务分配给接收控制子模块 26a,由接收控制子模块 26a 对数据进行初步处理,如数据优化处理等操作,这样,即可以合理利用资源,又避免了当数字信号处理模块 24 遇到性能瓶颈时,数据无法处理的问题,提升了系统的整体性能。

[0044] 另一种可能的实现方式中,如图 3 所示,所述控制模块 26 还包括:共享片上存储子模块 26c。

[0045] 所述接收控制子模块 26a,还用于根据所述数据请求消息,结合预设算法从所述存储模块 27 中读取第二数据后,将所述第二数据发送给所述数字信号处理模块 24,具体包括:

[0046] 所述接收控制子模块 26a,还用于根据所述数据请求消息,结合预设算法从所述存

储模块 27 中读取第二数据后,将所述第二数据写入所述共享片上存储子模块 26c 中,由所述发送控制子模块 26b 读取所述共享片上存储子模块 26c 中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据。

[0047] 所述接收控制子模块 26a,还用于从所述共享片上存储子模块 26c 中读取对所述第二数据进行处理后的数据,并将所述对所述第二数据进行处理后的数据发送给所述数字信号处理模块 24。

[0048] 即,本发明实施例中,由于所述接收控制子模块 26a 和所述发送控制子模块 26b 在存储模块 27 所占的存储资源与所述接收控制子模块 26a 和所述发送控制子模块 26b 要处理的数据量正相关,也就是说,本发明技术方案针对接收控制子模块 26a 和发送控制子模块 26b 所要处理的数据吞吐量不同,可给各自分配相应的存储资源,要处理的数据吞吐量增长,所分配的存储资源也随之增长,要处理的数据吞吐量减少,所分配的存储资源也随之减少,因此可以给发送控制子模块 26b 分配相应的资源,将数字信号处理模块 24 的一些简单数据处理任务分配给发送控制子模块 26b,由发送控制子模块 26b 对数据进行初步处理,如数据优化处理等操作,这样,即可以合理利用资源,又避免了当数字信号处理模块 24 或接收控制子模块 26a 遇到性能瓶颈时,数据无法处理的问题,进一步提升了系统的整体性能。同时,由于所述接收控制子模块 26a 和所述发送控制子模块 26b 可以通过各自对共享片上存储子模块 26c 的访问,实现两者的交互,因此可以实现对同一数据的并行处理,从而提高了数据的处理速度。

[0049] 需要说明的是,此处的并行处理,是指接收控制子模块 26a 和发送控制子模块 26b 可以对同一数据进行处理,而在传统的硬件连接关系中,虽然接收控制子模块 26a 和发送控制子模块 26b 可以各自独立处理自己的数据,但是无法对同一数据并行处理。

[0050] 进一步的,如图 4 所示,所述接收控制子模块 26a 包括第一片内外设,所述发送控制子模块 26b 包括第二片内外设;其中,

[0051] 所述接收控制子模块 26a,用于将所述第二数据写入所述共享片上存储子模块 26c 中,由所述发送控制子模块 26b 读取所述共享片上存储子模块 26c 中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据,具体包括:

[0052] 所述接收控制子模块 26a,用于将所述第二数据写入所述共享片上存储子模块 26c 中,并通过所述第一片内外设和所述第二片内外设通知所述发送控制子模块 26b,由所述发送控制子模块 26b 读取所述共享片上存储子模块 26c 中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据。

[0053] 这样,由于接收控制子模块 26a 将第二数据存入共享片上存储子模块 26c 后,通过所述第一片内外设和所述第二片内外设通知发送控制子模块 26b,进而发送控制子模块 26b 对第二数据进行进一步处理,因此保证了接收控制子模块 26a 将数据写入共享片上存储子模块 26c 和发送控制子模块 26b 读取所述共享片上存储子模块 26c 中的数据进行优化处理的有序进行,提升了数据处理的及时性与准确性。

[0054] 再一种可能的实现方式中,如图 9 所示,所述接收控制子模块 26a 包括第一接收控制子模块 26a1、第二接收控制子模块 26a2、以及与所述第一接收控制子模块 26a1 和所述第二接收控制子模块 26a2 均连接的共享片上存储子模块 26a3。

[0055] 所述接收控制子模块 26a,用于接收所述模拟信号处理模块 23 发送的第一数据,

并发送所述第一数据给所述存储模块 27, 由所述存储模块 27 存储所述第一数据, 具体包括:

[0056] 所述第一接收控制子模块 26a1, 用于接收所述模拟信号处理模块 23 发送的第一数据, 并发送所述第一数据给所述存储模块 27, 由所述存储模块 27 存储所述第一数据。

[0057] 所述接收控制子模块 26a, 还用于接收所述数字信号处理模块 24 发送的数据请求消息, 并根据所述数据请求消息, 结合预设算法从所述存储模块 27 中读取第二数据后, 将所述第二数据发送给所述数字信号处理模块 24, 具体包括:

[0058] 所述第一接收控制子模块 26a1, 还用于接收所述数字信号处理模块 24 发送的数据请求消息, 并根据所述数据请求消息, 结合预设算法从所述存储模块 27 中读取第二数据后, 将所述第二数据写入所述共享片上存储子模块 26a3 中, 由所述第二接收控制子模块 26a2 读取所述共享片上存储子模块 26a3 中的所述第二数据后进行处理, 获得对所述第二数据进行处理后的数据。

[0059] 所述第一接收控制子模块 26a1, 还用于从所述共享片上存储子模块 26a3 中读取对所述第二数据进行处理后的数据, 并将所述对所述第二数据进行处理后的数据发送给所述数字信号处理模块 24。

[0060] 即, 本发明实施例中, 接收控制子模块 26a 中的第一接收控制子模块 26a1 与存储模块 27 连接, 用于在接收所述模拟信号处理模块 23 发送的第一数据后, 发送所述第一数据给所述存储模块 27, 由所述存储模块 27 存储所述第一数据。

[0061] 接收控制子模块 26a 中的第一接收控制子模块 26a1 和第二接收控制子模块 26a2 还可以通过各自对共享片上存储子模块 26a3 的访问, 实现两者的交互, 进而实现对同一数据的并行处理, 这样, 既提升了超声装置接收端数据处理的速度, 又避免了当超声装置的数字信号处理模块遇到性能瓶颈时, 数据无法处理的问题, 提升了系统的整体性能。

[0062] 需要说明的是, 此处的并行处理, 是指第一接收控制子模块 26a1 和第二接收控制子模块 26a2 可以对同一数据进行处理, 比如, 第一接收控制子模块 26a1 从存储模块 27 中读取第二数据后, 将所述第二数据写入所述共享片上存储子模块 26a3 中, 由所述第二接收控制子模块 26a2 读取所述共享片上存储子模块 26a3 中的所述第二数据后进行处理, 获得对所述第二数据进行处理后的数据。而在传统的超声装置中, 接收侧仅包含一个 ARM 核, 无法实现对同一数据的并行处理。

[0063] 进一步的, 所述第一接收控制子模块 26a1, 还用于根据所述数据请求消息, 结合预设算法从所述存储模块 27 中读取第二数据后, 将所述第二数据写入所述共享片上存储子模块 26a3 中, 由所述第二接收控制子模块 26a2 读取所述共享片上存储子模块 26a3 中的所述第二数据后进行处理, 获得对所述第二数据进行处理后的数据, 具体包括:

[0064] 所述第一接收控制子模块 26a1, 还用于根据所述数据请求消息, 结合预设算法从所述存储模块 27 中读取第二数据后, 对所述第二数据进行预处理, 获得预处理后的第二数据, 并将所述预处理后的第二数据写入所述共享片上存储子模块 26a3 中, 由所述第二接收控制子模块 26a2 读取所述共享片上存储子模块 26a3 中的所述预处理后的第二数据后进一步处理, 获得对所述预处理后的第二数据进行进一步处理后的数据。

[0065] 即, 本发明实施例中, 根据实际的需求, 第一接收控制子模块 26a1 可以对第二数据进行预处理后再将预处理后的第二数据写入所述共享片上存储子模块 26a3 中, 由第二

接收控制子模块 26a1 进一步处理,以进一步提升数据处理的速度,本发明实施例对此不作具体限定。

[0066] 示例性的,第一接收控制子模块 26a1 从所述存储模块 27 中读取第二数据后,可以先进行数字滤波处理,滤除部分噪声,再将数字滤波处理后的第二数据写入所述共享片上存储子模块 26a3 中,由第二接收控制子模块 26a1 读取该数字滤波处理后的第二数据后进行数据优化处理。

[0067] 进一步的,如图 10 所示,所述第一接收控制子模块 26a1 包括第一片内外设,所述第二控制子模块 26a2 包括第二片内外设;其中,

[0068] 所述第一接收控制子模块 26a1,用于将所述第二数据写入所述共享片上存储子模块 26a3 中,由所述第二接收控制子模块 26a2 读取所述共享片上存储子模块 26a3 中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据,具体包括:

[0069] 所述第一接收控制子模块 26a1,用于将所述第二数据写入所述共享片上存储子模块 26a3 中,并通过所述第一片内外设和所述第二片内外设通知所述第二接收控制子模块 26a2,由所述第二接收控制子模块 26a2 读取所述共享片上存储子模块 26a3 中的所述第二数据后进行处理,获得对所述第二数据进行处理后的数据。

[0070] 这样,由于第一接收控制子模块 26a1 将第二数据存入共享片上存储子模块 26a3 后,通过所述第一片内外设和所述第二片内外设通知第二接收控制子模块 26a2,进而第二接收控制子模块 26a2 对第二数据进行进一步处理,因此保证了第一接收控制子模块 26a1 将数据写入共享片上存储子模块 26a3 和第二接收控制子模块 26a2 读取所述共享片上存储子模块 26a3 中的数据进行优化处理的有序进行,提升了数据处理的及时性与准确性。

[0071] 具体的,一种可能的实现方式中,如图 5 或图 11 所示,所述第一片内外设具体为第一通用异步收发传输器 (Universal Asynchronous Receiver/Transmitter,简称:UART),所述第二片内外设具体为第二 UART,其中,所述第一 UART 的 TX 端口与所述第二 UART 的 RX 端口连接,所述第一 UART 的 RX 端口与所述第二 UART 的 TX 端口连接。

[0072] 另一种可能的实现方式中,如图 6 或图 12 所示,所述第一片内外设具体为第一内部整合电路 (Inter-Integrated Circuit,简称:I2C),所述第二片内外设具体为第二 I2C,其中,所述第一 I2C 的串行时钟端口 1 与所述第二 I2C 的串行时钟端口 1 连接,所述第一 I2C 的串行数据端口 2 与所述第二 I2C 的串行数据端口 2 连接。

[0073] 需要说明的是,图 6 和图 7 仅是两种可能的接收控制子模块 26a 与发送控制子模块 26b 之间的简单数据通信的方式,图 11 和图 12 仅是两种可能的第一接收控制子模块 26a1 与第二接收控制子模块 26a2 之间的简单数据通信的方式。当然,第一片内外设和第二片内外设还可能为其它,本发明实施例对此不作具体限定。

[0074] 优选的,如图 7 或图 13 所示,本发明实施例中,所述存储模块 27 具体可以包括一闪存 FLASH27a 和一 SDRAM27b。

[0075] 其中,FLASH27a 用于快速处理静态数据,SDRAM27b 用于处理动态数据。利用不同存储介质的特性对不同的数据进行存储,从而实现数据的快速存储。

[0076] 需要说明的是,本发明实施例中,接收控制子模块 26a 和发送控制子模块 26b 共用一 FLASH27a 和一 SDRAM27b。该 SDRAM27b 和 FLASH27a 容量可以分别为图 1 中所示的两片 SDRAM 容量之和两片 FLASH 容量之和。

[0077] 需要说明的是,为了更好的显示,图 7 或图 13 用不同方向的斜线框表示接收控制子模块 26a 和发送控制子模块 26b 对同一片 SDRAM27b 和 FLASH27a 的容量使用情况。

[0078] 优选的,考虑到现场可编程门阵列(Field-Programmable Gate Array,简称:FPGA)的硬件可编程性使其能够针对不同应用设计不同的硬件方案,在门电路数量足够的情况下,可以自由分配硬件资源,因此,本发明实施例中,所述控制模块 26 具体可以为 FPGA,从而使得所述接收控制子模块 26a 和所述发送控制子模块 26b 的资源可根据所述接收控制子模块 26a 和所述发送控制子模块 26b 要处理的数据量进行配置。

[0079] 需要说明的是,在 FPGA 逻辑门数量足够的情况下,可分配给接收控制子模块 26a 更多的资源,此处的资源一般是指逻辑门,其中,逻辑门在编程后可实现比如存储,通信的功能。

[0080] 进而,如图 8 所示,所述接收控制子模块 26a 具体可以包括第一 ARM26a1、以及所述第一 ARM26a1 的片内外设单元 26a2 和片上存储单元 26a3;所述发送控制子模块 26b 具体可以包括第二 ARM26b1、以及所述第二 ARM26b1 的片内外设单元 26b2 和片上存储单元 26b3。

[0081] 其中,本发明实施例中的片上存储单元(包括 26a3 和 26b3)具体可以为片上 RAM 和/或片上只读存储器(Read-Only Memory,简称:ROM),本发明实施例对此不作具体限定。

[0082] 需要说明的是,本发明实施例中第一 ARM26a1 的片内外设单元 26a2 具体可以包括上述的第一片内外设,本发明实施例中第二 ARM26b1 的片内外设单元 26b2 具体可以包括上述的第二片内外设,本发明实施例对此不作具体限定。当然,本发明实施例中第一 ARM26a1 的片内外设单元 26a2 和第二 ARM26b1 的片内外设单元 26b2 还可能包含其它的外设,比如第一 ARM26a1 的片内外设单元 26a2 包含与数字信号处理模块 24 通信的外设或者与模拟信号处理模块 23 通信的外设等,第二 ARM26b1 的片内外设单元 26b2 包含与数字信号处理模块 24 通信的外设或者与阵子控制模块 22 通信的外设等,本发明实施例对此不作具体限定。

[0083] 需要说明的是,基于 FPGA 的可编程特性,本发明实施例中的接收控制子模块 26a 和发送控制子模块 26b 还可以包含定制逻辑单元,本发明实施例对此不作具体限定。

[0084] 或者,如图 14 所示,所述第一接收控制子模块 26a1 具体可以包括第一 ARM26a11、以及所述第一 ARM26a11 的片内外设单元 26a12 和片上存储单元 26a13;所述第二接收控制子模块 26a2 具体可以包括第二 ARM26a21、以及所述第二 ARM26a21 的片内外设单元 26a22 和片上存储单元 26a23;所述发送控制子模块 26b 具体可以包括第三 ARM26b1、以及所述第三 ARM26b1 的片内外设单元 26b2 和片上存储单元 26b3。

[0085] 其中,本发明实施例中的片上存储单元(包括 26a13、26a23 和 26b3)具体可以为片上 RAM 和/或片上 ROM,本发明实施例对此不作具体限定。

[0086] 需要说明的是,本发明实施例中第一 ARM26a1 的片内外设单元 26a12 具体可以包括上述的第一片内外设,本发明实施例中第二 ARM26a2 的片内外设单元 26a22 具体可以包括上述的第二片内外设,本发明实施例对此不作具体限定。当然,本发明实施例中第一 ARM26a1 的片内外设单元 26a12、第二 ARM26a2 的片内外设单元 26a22 以及第三 ARM26b1 的片内外设单元 26b2 还可能包含其它的外设,比如第一 ARM26a1 的片内外设单元 26a12 包含与数字信号处理模块 24 通信的外设或者与模拟信号处理模块 23 通信的外设等,第三 ARM26b1 的片内外设单元 26b2 包含与数字信号处理模块 24 通信的外设或者与阵子控制模块 22 通信的外设等,本发明实施例对此不作具体限定。

[0087] 需要说明的是,基于 FPGA 的可编程特性,本发明实施例中的第一接收控制子模块 26a1、第二接收控制子模块 26a2 和发送控制子模块 26b 还可以包含定制逻辑单元,本发明实施例对此不作具体限定。

[0088] 一方面,由于 FPGA 工艺技术高,而且采用内部 IO 口进行通讯,而不是通过外部接口通过电流驱动进行信号传递,因此功耗较低;另一方面,FPGA 可灵活添加片内模块,从而为用户定制为实现特定功能而自主开发的硬件电路或逻辑。比如,对 SDRAM 和片上 RAM 操作的功能、双口 RAM 等。在逻辑门数量足够的情况下,还可增加片内 ARM 数量来并行处理更多的数据。并且,只要 FPGA 具有足够数量的逻辑门电路,就可以根据功能需求,重新编辑程序写入,不需要更换硬件系统就可以实现软件和硬件电路的整体功能升级,灵活性与可扩展性较强,确保后期方便维护,能有效推广超声装置的应用,使更多医疗机构使用到符合自身需求的超声装置。

[0089] 所属领域的技术人员可以清楚地了解到,为描述的方便和简洁,上述描述的装置,仅以上述各功能模块的划分进行举例说明,实际应用中,可以根据需要而将上述功能分配由不同的功能模块完成,即将装置的内部结构划分成不同的功能模块,以完成以上描述的全部或者部分功能。上述描述的系统、装置和单元的具体工作过程,可以参考前述方法实施例中的对应过程,在此不再赘述。

[0090] 在本申请所提供的几个实施例中,应该理解到,所揭露的系统、装置和方法,可以通过其它的方式实现。例如,以上所描述的装置实施例仅仅是示意性的,例如,所述模块或单元的划分,仅仅为一种逻辑功能划分,实际实现时可以有另外的划分方式,例如多个单元或组件可以结合或者可以集成到另一个系统,或一些特征可以忽略,或不执行。另一点,所显示或讨论的相互之间的耦合或直接耦合或通信连接可以是通过一些接口,装置或单元的间接耦合或通信连接,可以是电性,机械或其它的形式。

[0091] 所述作为分离部件说明的单元可以是或者也可以不是物理上分开的,作为单元显示的部件可以是或者也可以不是物理单元,即可以位于一个地方,或者也可以分布到多个网络单元上。可以根据实际的需要选择其中的部分或者全部单元来实现本实施例方案的目的。

[0092] 另外,在本发明各个实施例中的各功能单元可以集成在一个处理单元中,也可以是各个单元单独物理存在,也可以两个或两个以上单元集成在一个单元中。上述集成的单元既可以采用硬件的形式实现,也可以采用软件功能单元的形式实现。

[0093] 所述集成的单元如果以软件功能单元的形式实现并作为独立的产品销售或使用,可以存储在一个计算机可读取存储介质中。基于这样的理解,本发明的技术方案本质上或者说对现有技术做出贡献的部分或者该技术方案的全部或部分可以以软件产品的形式体现出来,该计算机软件产品存储在一个存储介质中,包括若干指令用以使得一台计算机设备(可以是个人计算机,服务器,或者网络设备等)或处理器(processor)执行本发明各个实施例所述方法的全部或部分步骤。而前述的存储介质包括:U 盘、移动硬盘、ROM、RAM)、磁碟或者光盘等各种可以存储程序代码的介质。

[0094] 以上所述,仅为本发明的具体实施方式,但本发明的保护范围并不局限于此,任何熟悉本技术领域的技术人员在本发明揭露的技术范围内,可轻易想到变化或替换,都应涵盖在本发明的保护范围之内。因此,本发明的保护范围应以所述权利要求的保护范围为准。

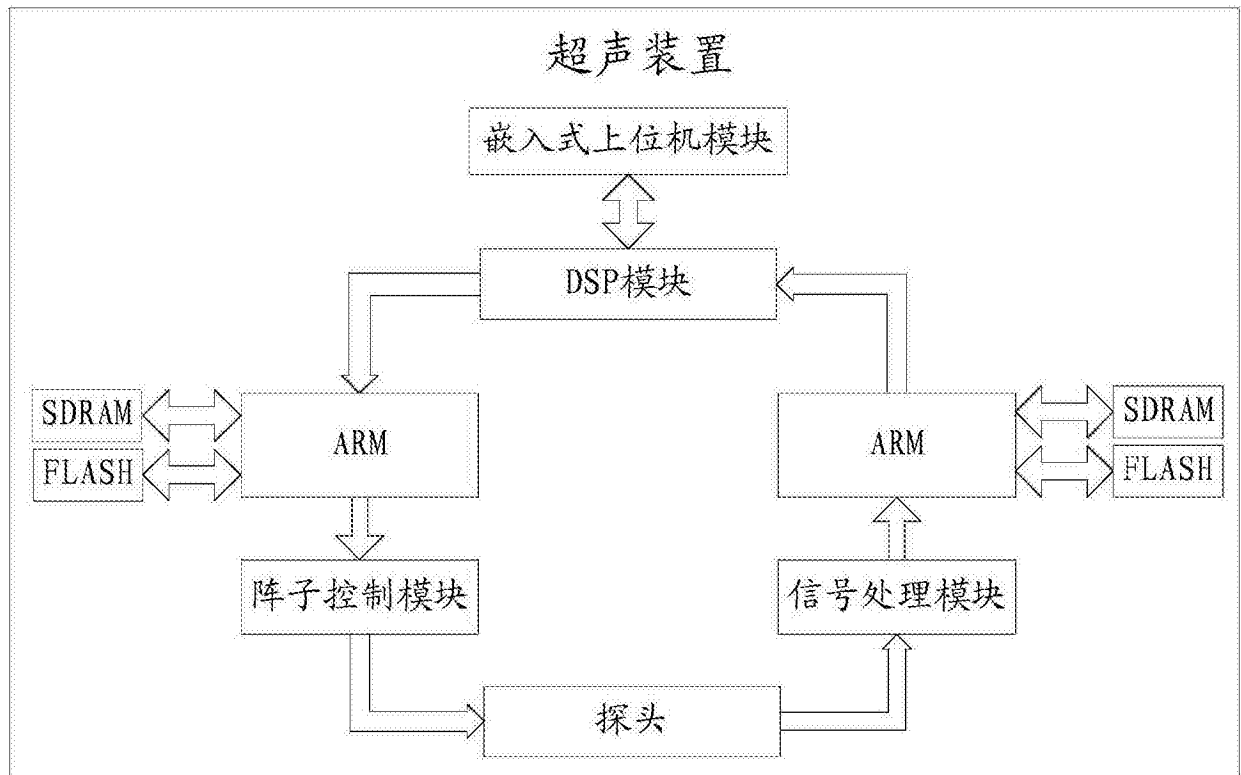


图 1

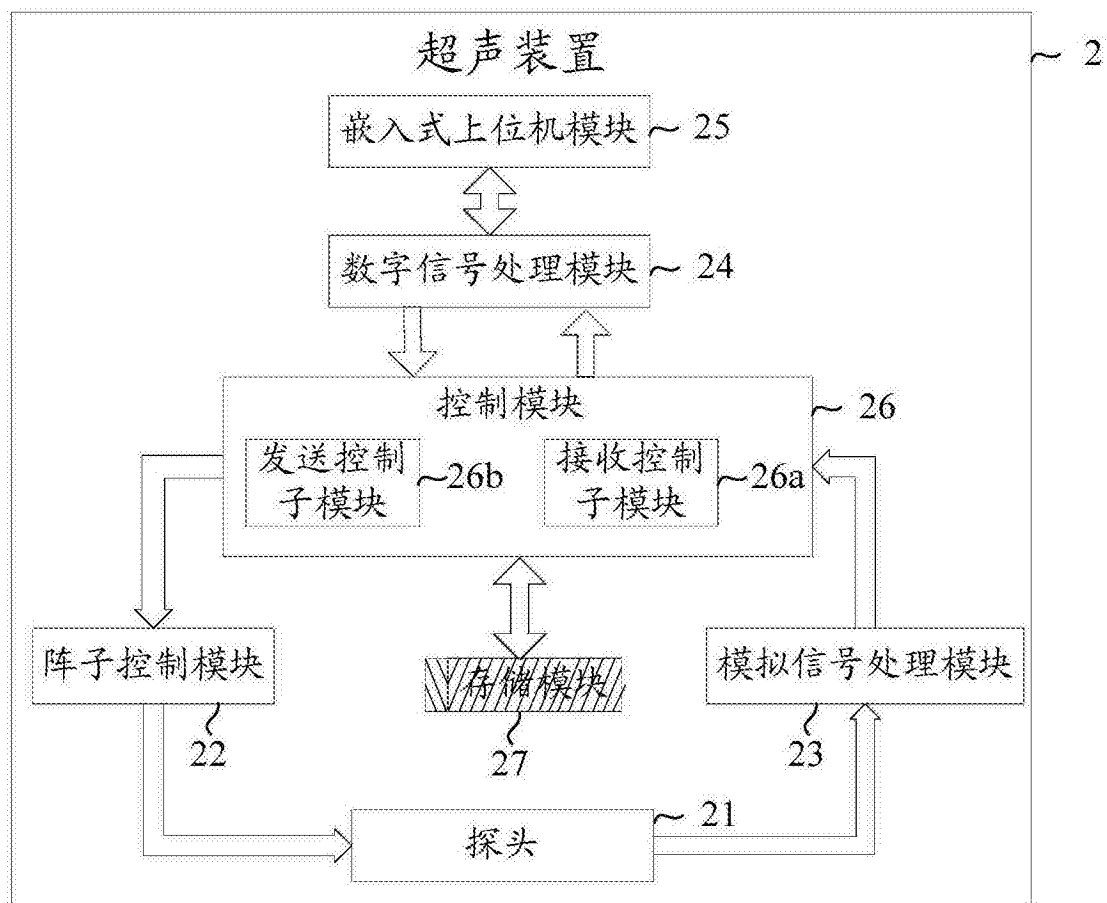


图 2

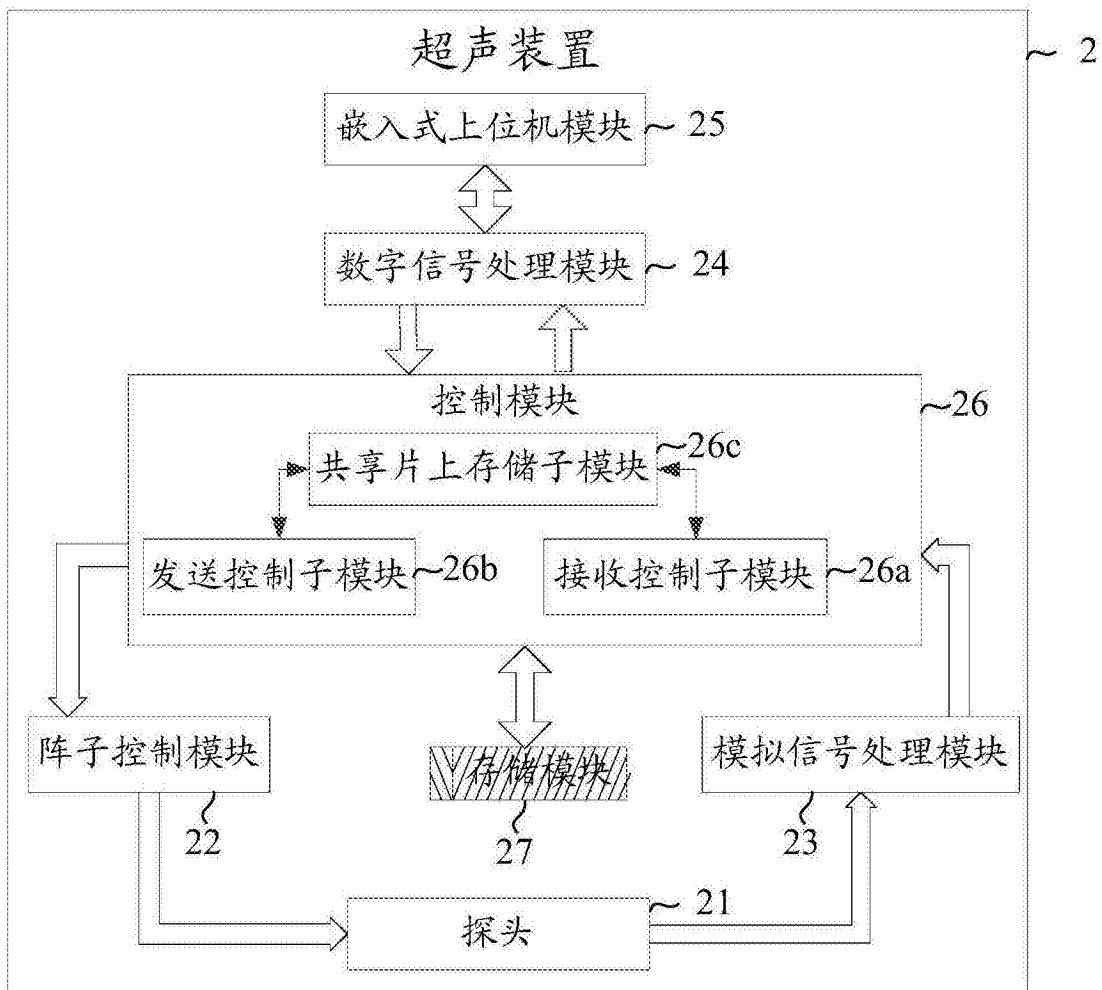


图 3

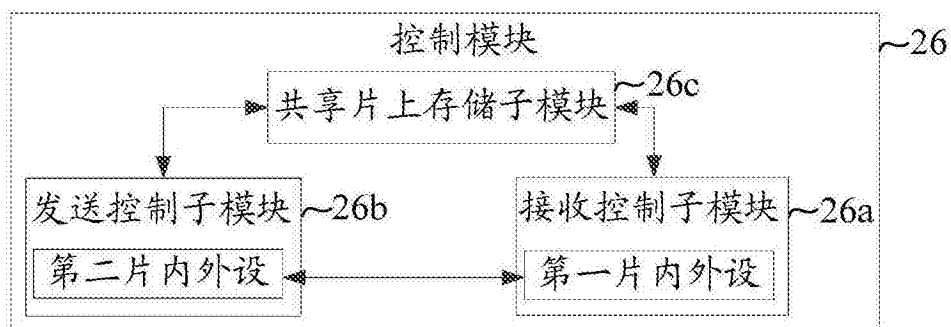


图 4

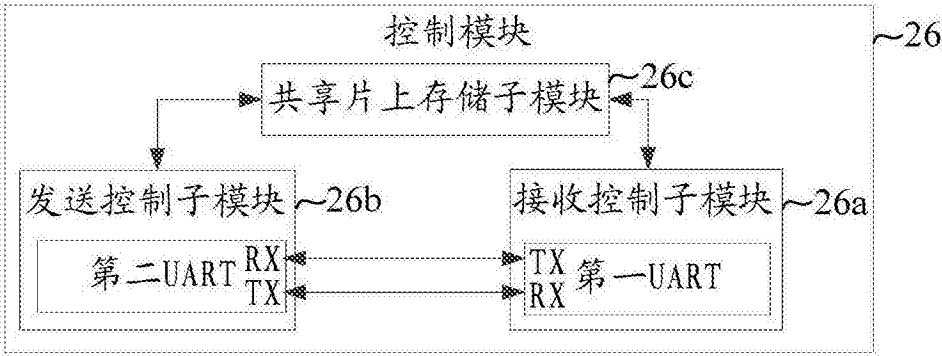


图 5

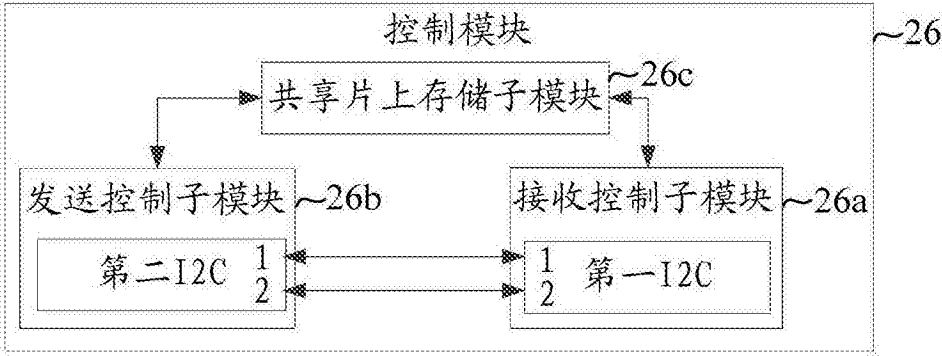


图 6

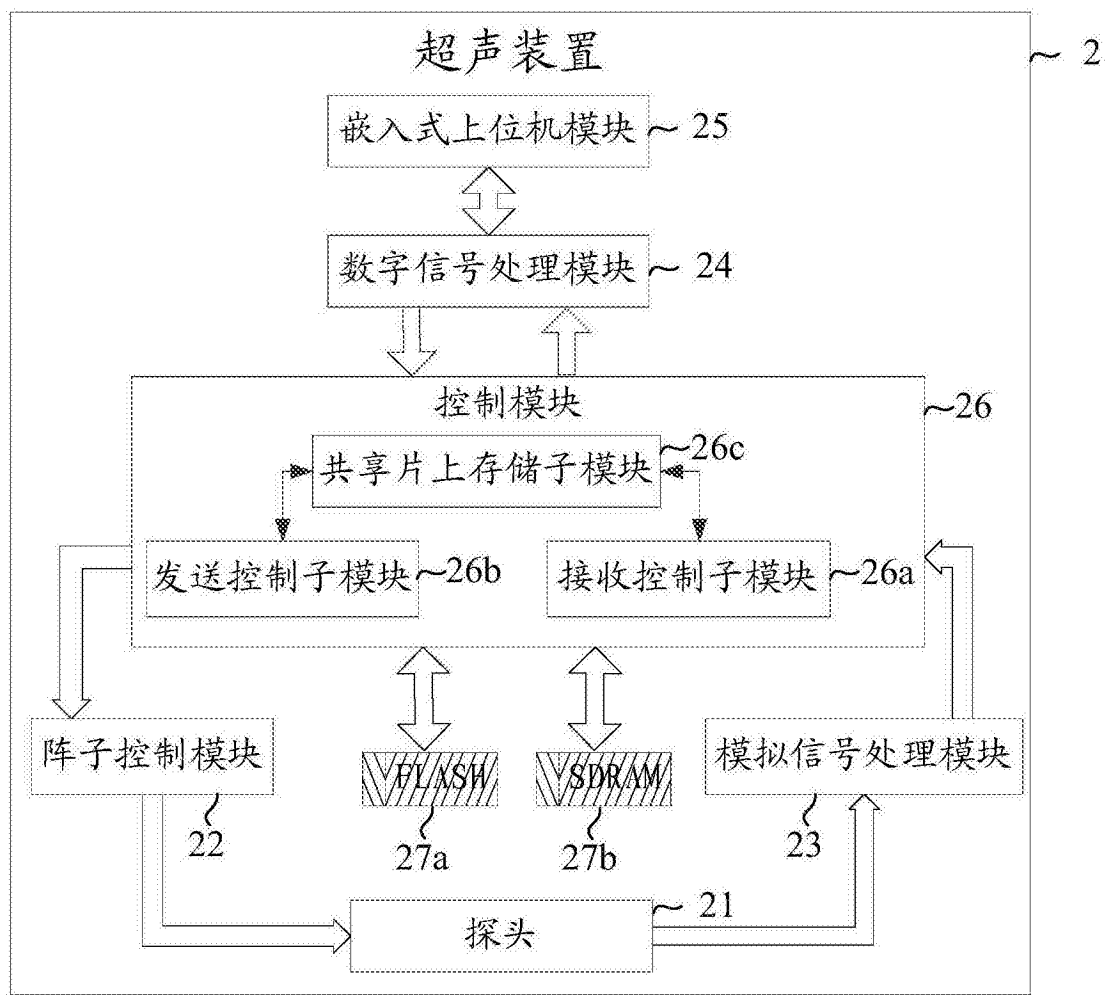


图 7

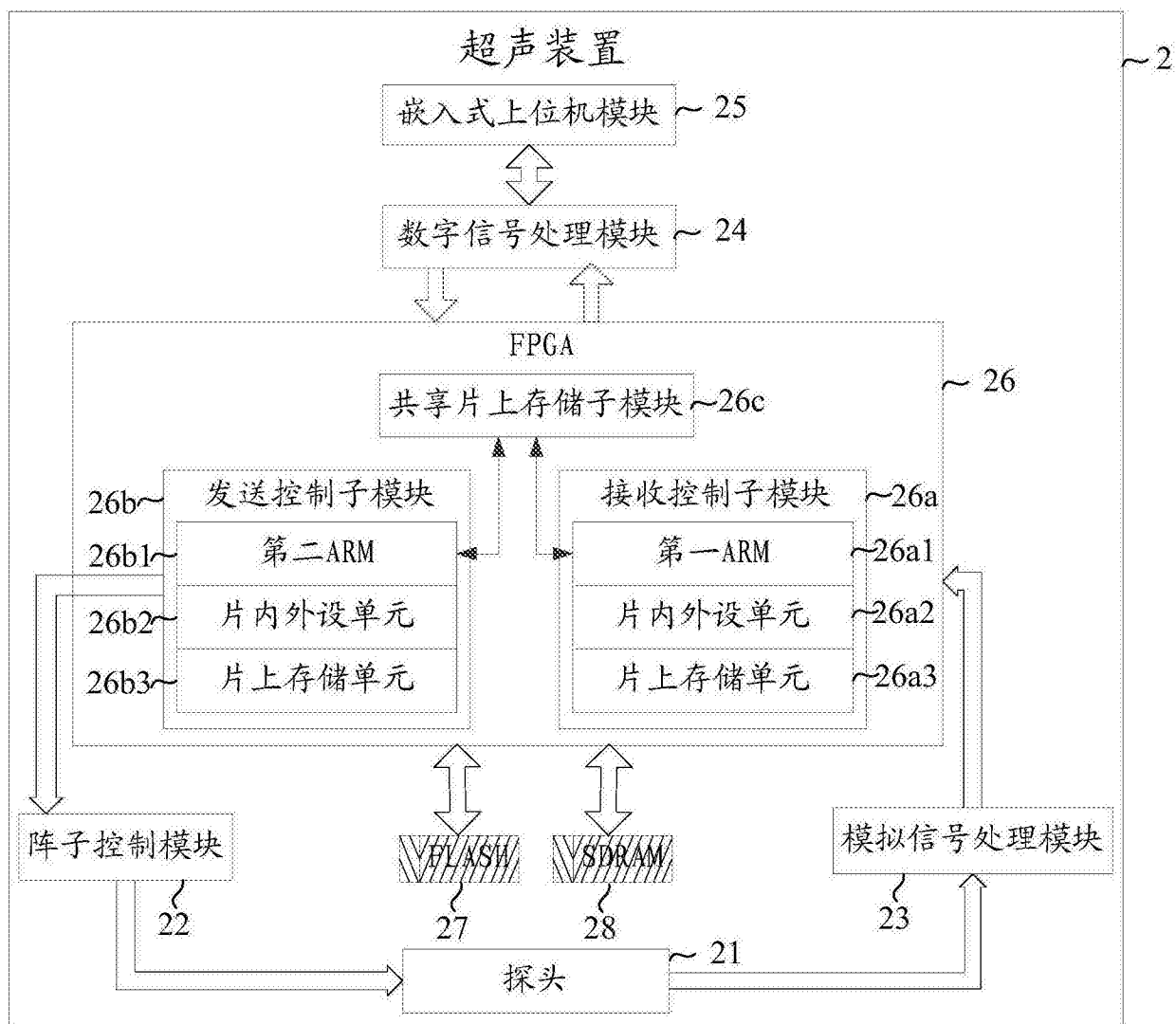


图 8

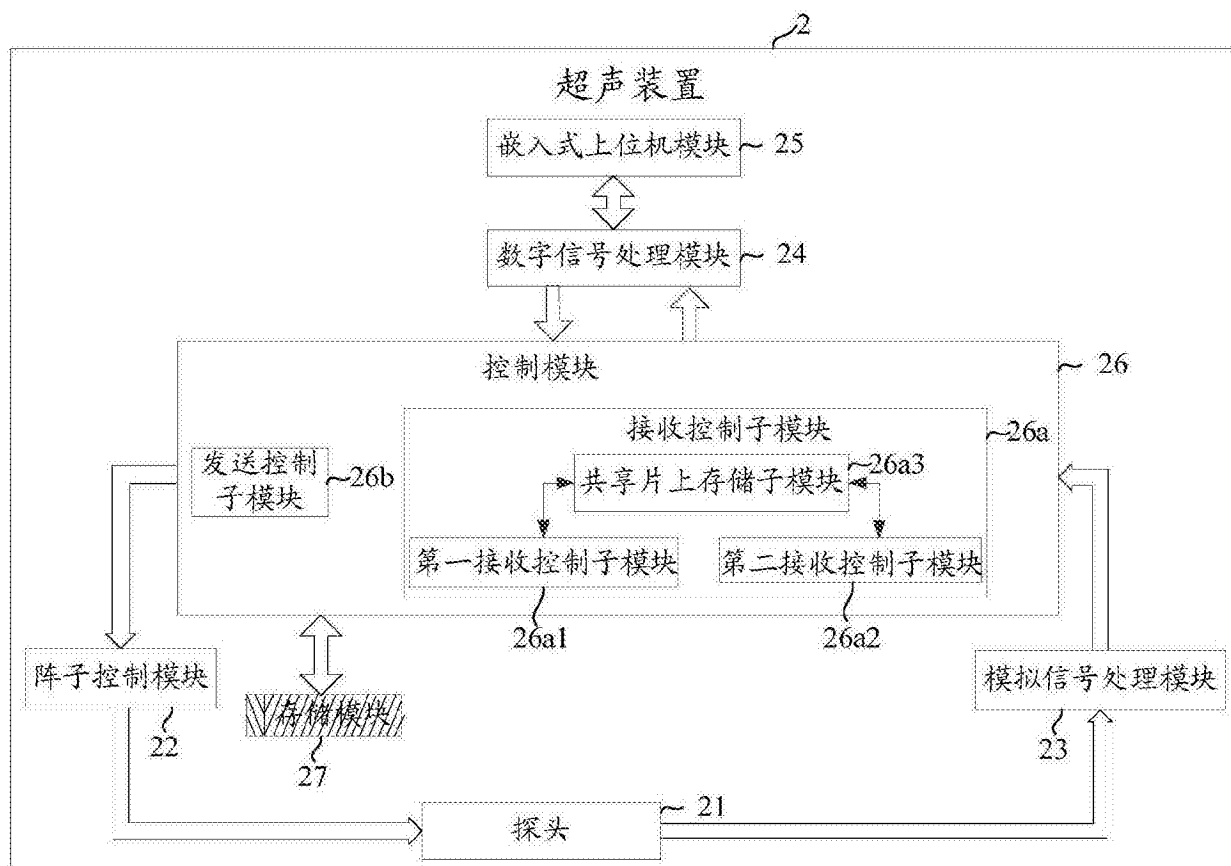


图 9

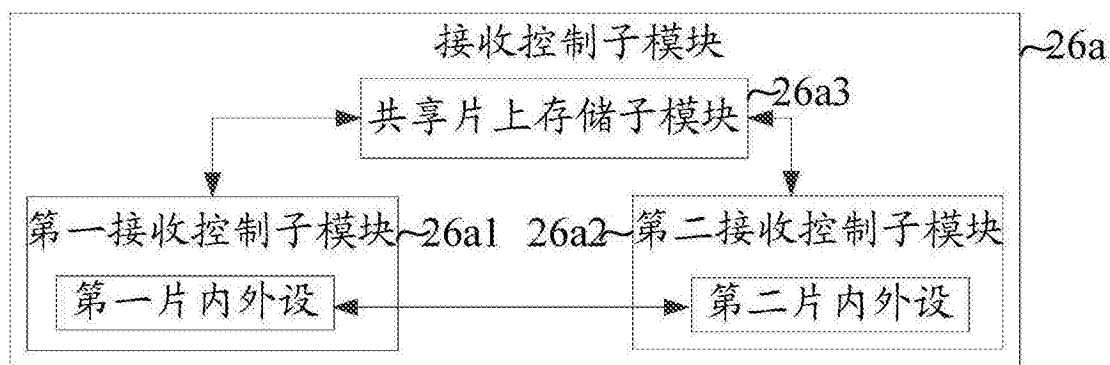


图 10

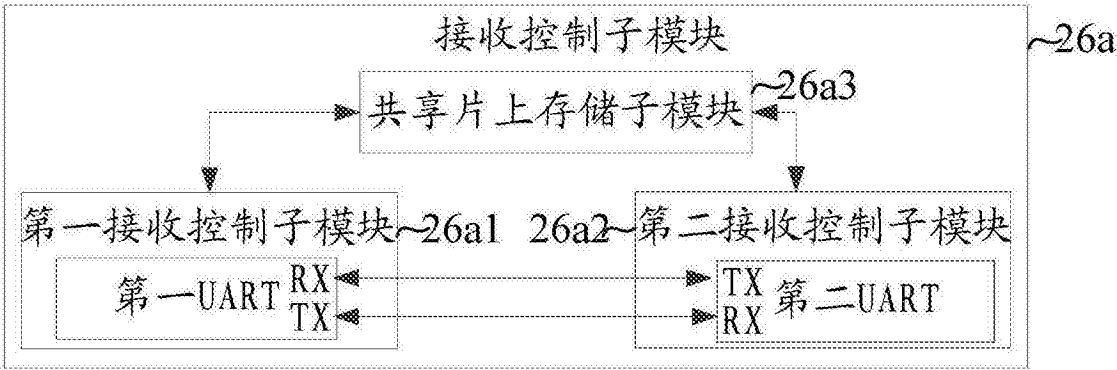


图 11

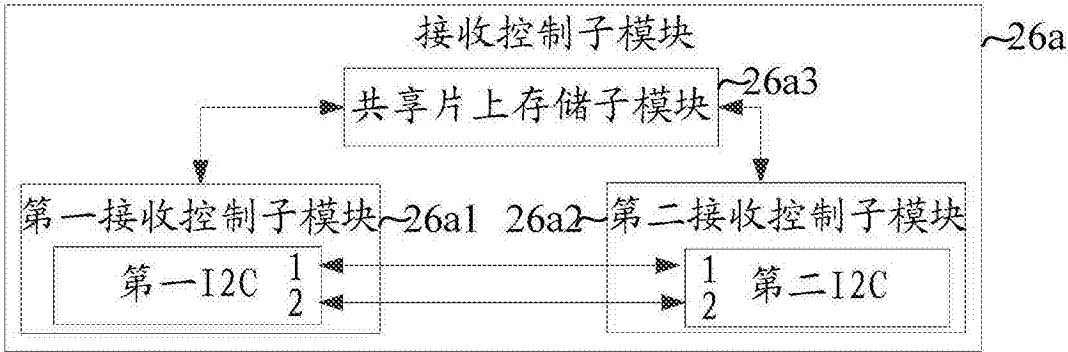


图 12

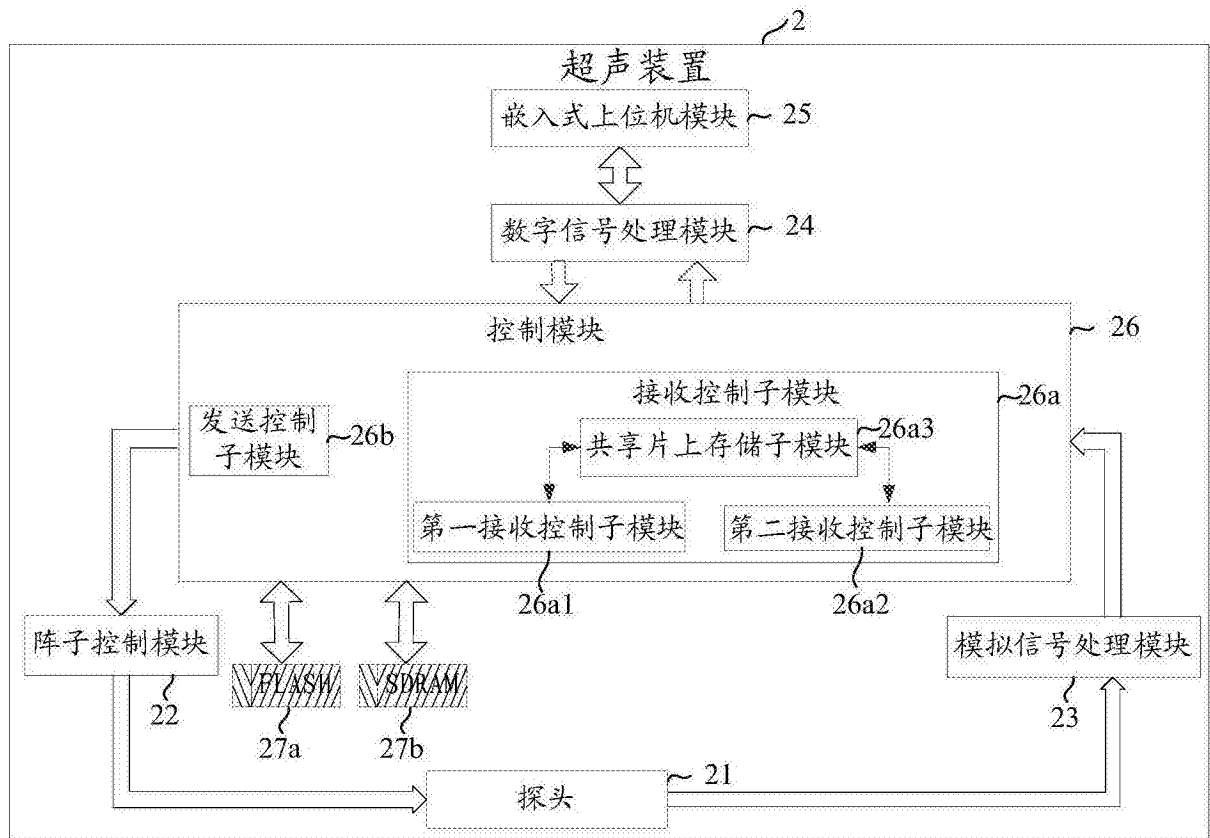


图 13

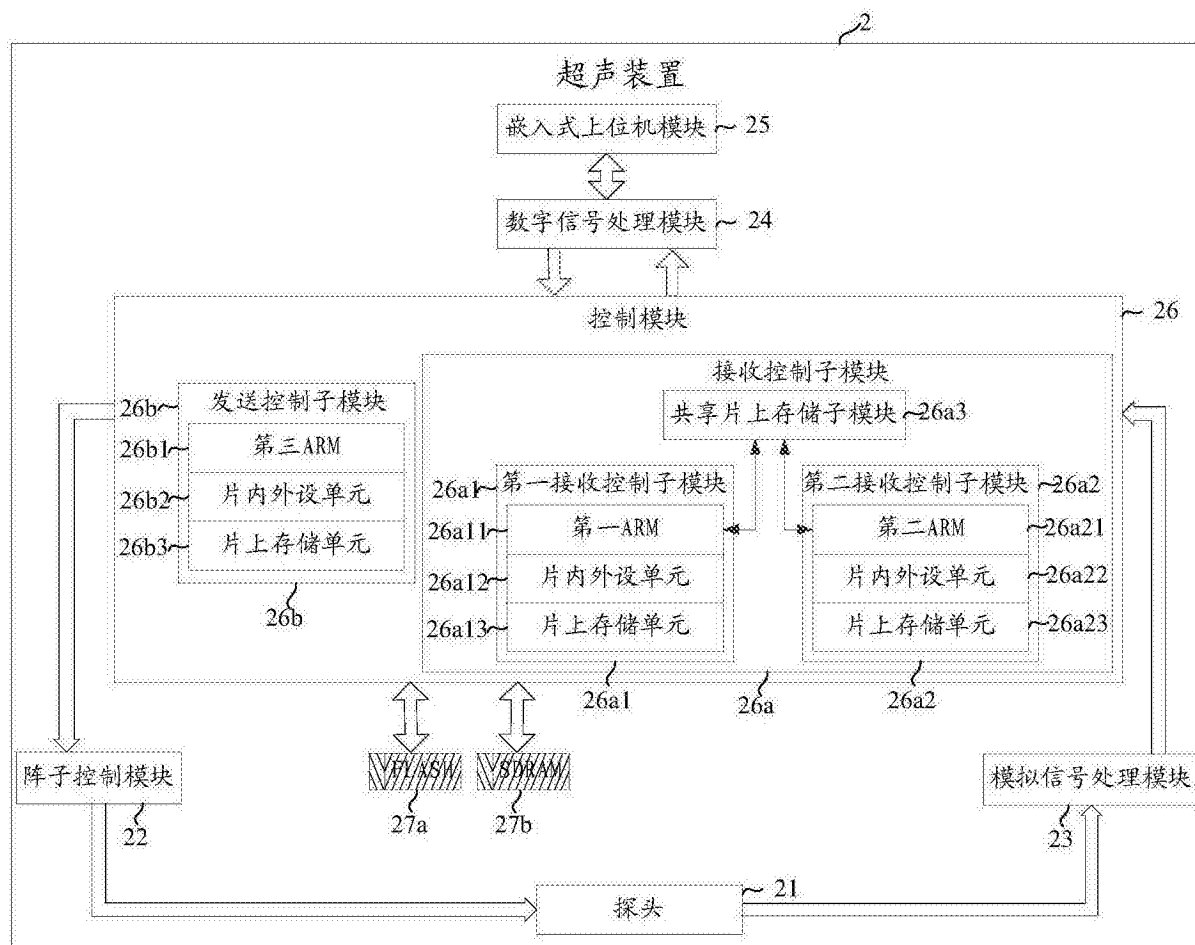


图 14

专利名称(译)	一种超声装置		
公开(公告)号	CN105054963A	公开(公告)日	2015-11-18
申请号	CN201510438314.4	申请日	2015-07-23
[标]申请(专利权)人(译)	青岛海信医疗设备股份有限公司		
申请(专利权)人(译)	青岛海信医疗设备股份有限公司		
当前申请(专利权)人(译)	青岛海信医疗设备股份有限公司		
[标]发明人	陈宗喜		
发明人	陈宗喜		
IPC分类号	A61B8/00		
代理人(译)	申健		
优先权	201510355497.3 2015-06-24 CN		
其他公开文献	CN105054963B		
外部链接	Espacenet SIPO		

摘要(译)

本发明实施例提供一种超声装置，以至少解决现有的便携式超声装置在超声处理过程中发送端和接收端资源分配合理性不足的问题。该超声装置包括：探头、阵子控制模块、模拟信号处理模块、数字信号处理模块、与模拟信号处理模块、数字信号处理模块和阵子控制模块均连接的控制模块、以及与控制模块连接的存储模块；其中，控制模块包括接收控制子模块和发送控制子模块，接收控制子模块和发送控制子模块在存储模块所占的存储资源与接收控制子模块和接发送控制子模块要处理的数据量正相关。本发明涉及医疗超声检测仪器技术领域。

