

(12) 实用新型专利

(10) 授权公告号 CN 202196397 U

(45) 授权公告日 2012. 04. 18

(21) 申请号 201120250791. 5

(22) 申请日 2011. 07. 15

(73) 专利权人 武剑辉

地址 523808 广东省东莞市松山湖高新技术产业
开发区总部二路

(72) 发明人 武剑辉

(74) 专利代理机构 东莞市华南专利商标事务所
有限公司 44215

代理人 张明

(51) Int. Cl.

G06F 13/28(2006. 01)

A61B 8/00(2006. 01)

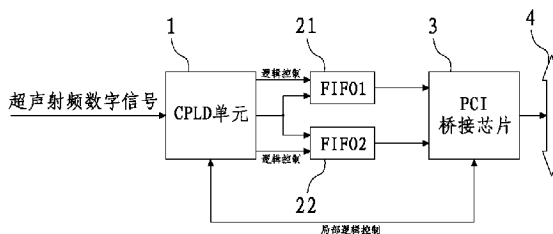
权利要求书 1 页 说明书 3 页 附图 1 页

(54) 实用新型名称

一种超声射频数字信号采集卡

(57) 摘要

本实用新型涉及超声医学成像技术领域, 尤其涉及一种超声医学成像系统中用于对超声射频数字信号进行采集与传输的超声射频数字信号采集卡, 其包括有 CPLD 单元、FIFO 外部缓存单元、PCI 桥接芯片, CPLD 单元设置有信号输入端、信号输出端, CPLD 单元的信号输出端与 FIFO 外部缓存单元的输入端连接, FIFO 外部缓存单元的输出端与 PCI 桥接芯片的输入端连接; CPLD 单元还设置有用以产生中断信号的中断信号端, CPLD 单元的中断信号端与 PCI 桥接芯片的本地中断信号端连接; PCI 桥接芯片的输出端通过 PCI 总线连接计算机。本实用新型可将包含着回波信号中最原始信息的超声射频数字信号完整地、实时地传输到计算机。



1. 一种超声射频数字信号采集卡,其特征在于:包括有CPLD单元、FIFO外部缓存单元、PCI桥接芯片,所述CPLD单元设置有用输入超声射频数字信号的信号输入端、信号输出端,所述CPLD单元的信号输出端与所述FIFO外部缓存单元的输入端连接,所述FIFO外部缓存单元的输出端与所述PCI桥接芯片的输入端连接;所述CPLD单元还设置有用产生中断信号的中断信号端,所述CPLD单元的中断信号端与PCI桥接芯片的本地中断信号端连接;所述PCI桥接芯片的输出端通过PCI总线连接计算机。

2. 根据权利要求1所述的超声射频数字信号采集卡,其特征在于:所述FIFO外部缓存单元包括有第一FIFO缓存器、第二FIFO缓存器,所述CPLD单元的信号输出端与第一FIFO缓存器的输入端、第二FIFO缓存器的输入端连接,第一FIFO缓存器的输出端、第二FIFO缓存器的输出端均与所述PCI桥接芯片的输入端连接。

3. 根据权利要求1或2所述的超声射频数字信号采集卡,其特征在于:所述CPLD单元为逻辑控制芯片,该逻辑控制芯片的型号为EPM7128。

4. 根据权利要求3所述的超声射频数字信号采集卡,其特征在于:所述PCI桥接芯片的型号为PCI9054。

5. 根据权利要求4所述的超声射频数字信号采集卡,其特征在于:所述PCI总线的时钟频率为33MHz、总线宽度为32位、传输带宽为132MB/S。

一种超声射频数字信号采集卡

技术领域

[0001] 本实用新型涉及超声医学成像技术领域,尤其涉及一种超声医学成像系统中用于对超声射频数字信号进行采集与传输的超声射频数字信号采集卡。

背景技术

[0002] 超声射频数字信号(即超声射频数据)是超声换能器采集到回波信号后,经过 A/D(模拟转数字)转换并延迟加权叠加(即波束形成)得到的射频数据流,它包含着回波信号中最原始的数据信息。

[0003] 现有的超声信号采集系统主要包括超声视频信号采集卡,超声视频信号采集卡设置有视频解码芯片、FPGA\CPLD(现场可编程门阵列\复杂可编程逻辑器件)等电路单元,超声视频信号采集卡通过采集超声诊断仪输出的模拟视频信号,然后由视频解码芯片将模拟视频信号转化为数字视频信号,同时将数字视频信号与状态信号分离,传送到 FPGA\CPLD, FPGA\CPLD 根据状态信号实现数字视频信号的控制与处理,并产生缓存的读写使能信号,控制缓存的读写,最后,在 FPGA\CPLD 的控制下,将处理后的数字视频信号传输到计算机。从上述方案可以看出,这种超声视频信号采集卡,是将采集的超声模拟视频信号经过一系列处理后,再传输到计算机,所以它不能将原始的超声射频数字信号完整地、实时地传输到计算机,超声视频信号相比原始的超声射频数字信号已经失去了许多有价值的信息,不能对信号处理算法的有效性做出正确的评估。

发明内容

[0004] 本实用新型的目的在于针对现有技术的不足而提供一种可将超声医学成像系统中的超声射频数字信号完整地、实时地传输到计算机的超声射频数字信号采集卡。

[0005] 本实用新型的目的通过以下技术措施实现:一种超声射频数字信号采集卡,包括有 CPLD 单元、FIFO(First Input First Output,先进先出)外部缓存单元、PCI(Peripheral Component Interconnect)桥接芯片,所述 CPLD 单元设置有用输入超声射频数字信号的信号输入端、信号输出端,所述 CPLD 单元的信号输出端与所述 FIFO 外部缓存单元的输入端连接,所述 FIFO 外部缓存单元的输出端与所述 PCI 桥接芯片的输入端连接;所述 CPLD 单元还设置有用产生中断信号的中断信号端,所述 CPLD 单元的中断信号端与 PCI 桥接芯片的本地中断信号端连接;所述 PCI 桥接芯片的输出端通过 PCI 总线连接计算机。

[0006] 所述 FIFO 外部缓存单元包括有第一 FIFO 缓存器、第二 FIFO 缓存器,所述 CPLD 单元的信号输出端与第一 FIFO 缓存器的输入端、第二 FIFO 缓存器的输入端连接,第一 FIFO 缓存器的输出端、第二 FIFO 缓存器的输出端均与所述 PCI 桥接芯片的输入端连接。

[0007] 所述 CPLD 单元为逻辑控制芯片,该逻辑控制芯片的型号为 EPM7128。

[0008] 所述 PCI 桥接芯片的型号为 PCI9054。

[0009] 所述 PCI 总线的时钟频率为 33MHz、总线宽度为 32 位、传输带宽为 132MB/S。

[0010] 本实用新型有益效果在于:本实用新型包括有 CPLD 单元、FIFO 外部缓存单元、PCI

32 位、传输带宽为 132MB/S。当然,上述电子元件和电路单元的型号及参数值仅供参考,在具体实施本技术方案时,可根据实际环境进行修改。

[0021] 本实用新型在使用时,可采集来自超声换能器、超声数字化前端模块的原始超声射频数字信号,使原始的超声射频数字信号可以输入本实用新型的 CPLD 单元 1 的信号输入端,然后,CPLD 单元 1 将输入的超声射频数字信号整合成 32 位数据后,CPLD 单元 1 根据 FIFO 外部缓存单元中 FIFO1 和 FIFO2 的空/满标志位产生 FIFO1 和 FIFO2 的读/写选择信号,将超声射频数字信号通过乒乓传输交替写入 FIFO 外部缓存单元中,当向 FIFO 外部缓存单元写入的数据量达到预设的要求时,CPLD 单元 1 向 PCI 桥接芯片 3 产生本地中断信号,PCI 桥接芯片 3 在接收到中断信号后开启 DMA 通道,将超声射频数字信号通过 PCI 总线 4 传输到计算机。

[0022] 其中,本实用新型预先存储有在 VC6.0 环境下开发的驱动程序,该驱动程序是首先调用函数扫描 PCI 总线 4,根据厂商号和设备号检测出 PCI 板卡,在检测到板卡后再对 PCI 桥接芯片 3 的寄存器进行配置并对设备进行初始化(包括 DMA 通道的选择,传输方式的设定并根据每帧数据的大小开辟合适的内存缓冲区等),初始化完成之后便进行中断使能,驱动程序在检测到本地中断寄存器的值改变之后则进入中断处理函数,在中断处理函数中关闭中断使能,开启 DMA 传输,将本实用新型采集的超声射频数字信号传输至计算机开辟的缓冲区中,每次传输完成之后重新开启中断使能,这样在接收到下一个中断信号时又能进入中断处理,通过这种方式实现数据的连续传输。

[0023] 综上所述,本实用新型用于完成超声医学成像系统中超声射频数字信号的采集与传输,本实用新型可将包含着回波信号中最原始信息的超声射频数字信号完整地、实时地传输到计算机,再利用计算机成熟并且强大的图像处理功能从超声射频数字信号还原出超声图像,不但能加快医学信息化的进度,而且还能最大限度地降低超声医学成像设备的研发成本。

[0024] 最后应当说明的是,以上实施例仅用以说明本实用新型的技术方案,而非对本实用新型保护范围的限制,尽管参照较佳实施例对本实用新型作了详细地说明,本领域的普通技术人员应当理解,可以对本实用新型的技术方案进行修改或者等同替换,而不脱离本实用新型技术方案的实质和范围。

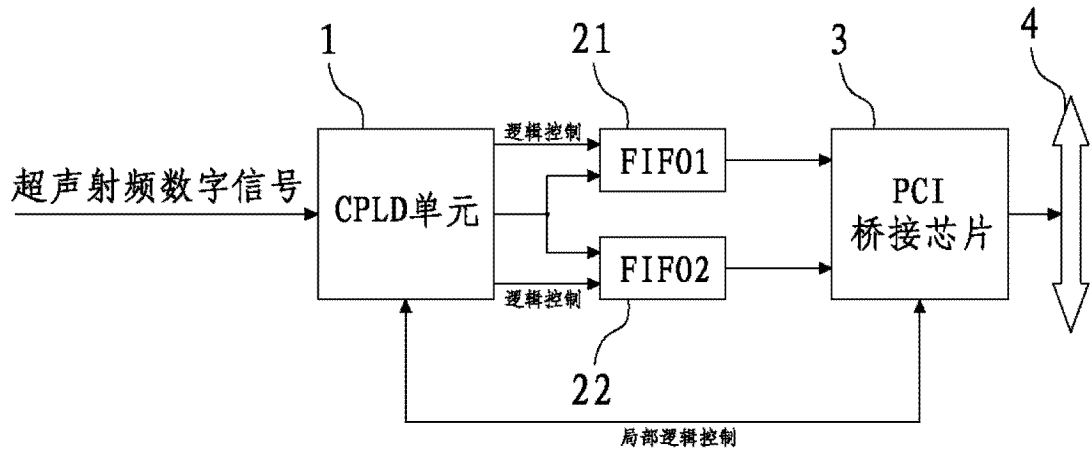


图 1

专利名称(译)	一种超声射频数字信号采集卡		
公开(公告)号	CN202196397U	公开(公告)日	2012-04-18
申请号	CN201120250791.5	申请日	2011-07-15
[标]申请(专利权)人(译)	武剑辉		
申请(专利权)人(译)	武剑辉		
当前申请(专利权)人(译)	武剑辉		
[标]发明人	武剑辉		
发明人	武剑辉		
IPC分类号	G06F13/28 A61B8/00		
代理人(译)	张明		
外部链接	Espacenet	SIPO	

摘要(译)

本实用新型涉及超声医学成像技术领域，尤其涉及一种超声医学成像系统中用于对超声射频数字信号进行采集与传输的超声射频数字信号采集卡，其包括有CPLD单元、FIFO外部缓存单元、PCI桥接芯片，CPLD单元设置有信号输入端、信号输出端，CPLD单元的信号输出端与FIFO外部缓存单元的输入端连接，FIFO外部缓存单元的输出端与PCI桥接芯片的输入端连接；CPLD单元还设置有用于产生中断信号的中断信号端，CPLD单元的中断信号端与PCI桥接芯片的本地中断信号端连接；PCI桥接芯片的输出端通过PCI总线连接计算机。本实用新型可将包含着回波信号中最原始信息的超声射频数字信号完整地、实时地传输到计算机。

