



(12)发明专利

(10)授权公告号 CN 105534546 B

(45)授权公告日 2018.09.07

(21)申请号 201511022823.5

(22)申请日 2015.12.30

(65)同一申请的已公布的文献号  
申请公布号 CN 105534546 A

(43)申请公布日 2016.05.04

(73)专利权人 哈尔滨工业大学  
地址 150000 黑龙江省哈尔滨市南岗区西  
大直街92号

(72)发明人 沈毅 崔一鸣 章欣 郭威 张淼

(74)专利代理机构 哈尔滨龙科专利代理有限公  
司 23206

代理人 高媛

(51)Int.Cl.  
A61B 8/00(2006.01)

(56)对比文件

CN 105167801 A,2015.12.23,  
CN 103616681 A,2014.03.05,  
CN 105030280 A,2015.11.11,

审查员 王传利

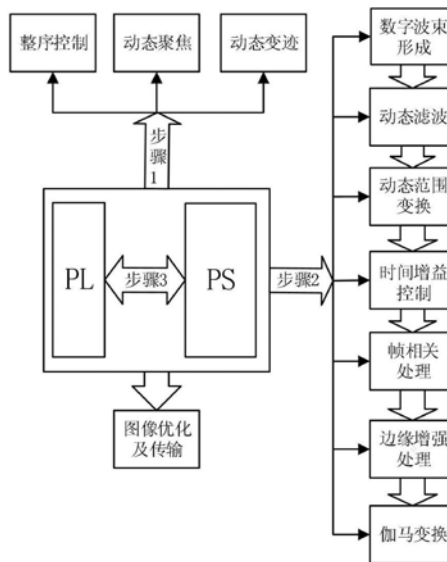
权利要求书1页 说明书6页 附图2页

(54)发明名称

一种基于ZYNQ系列FPGA的超声成像方法

(57)摘要

本发明公开了一种基于ZYNQ系列FPGA的超声成像方法,具体步骤如下:步骤1:用ZYNQ系列FPGA自带的Vivado HLS软件设计超声信号的发射控制以及信号接收的程序,控制超声收发芯片,获取超声成像所需的数据。步骤2:通过Vivado HLS软件,利用ZYNQ内PL部分对接收到的超声回波信号进行处理。步骤3:通过SDK软件,利用ZYNQ内PS部分对处理后的超声回波图像进行优化并传输给后端。本方法在ZYNQ内实现了超声成像的全过程,有效地提高了控制芯片的集成度,缩小了超声成像设备的体积;同时通过使用Vivado HLS和SDK软件,有效地提高了研发效率,降低了开发的难度,增强了方法的可移植性,很适合应用于便携、无线超声成像设备等小型化产品。



1. 一种基于ZYNQ系列FPGA的超声成像方法,其特征在于所述方法具体步骤如下:

步骤1:用ZYNQ系列FPGA自带的Vivado HLS软件设计超声信号的发射控制以及信号接收的程序,控制超声收发芯片,获取超声成像所需的数据;

所述步骤1的具体步骤如下:

(1a) 将若干个阵元进行组合发射超声波,使阵元的发射顺序就满足整序控制要求;

(1b) 在VivadoHLS中建立Dyn\_Focus模块,将延迟数据存放在开辟的ROM中;

(1c) 先把计算好的加权系数提前存放在变迹ROM中,当回波数据从寄存器中读出时,同步地从变迹ROM中取出各个通道对应的加权系数,两两相乘后相加合成,输出具有加权特性的数据;

(1d) 对控制超声发射的所有程序进行封装,在Vivado HLS中生成一个Sign\_Producing的IP核,并且预留出参数更改的接口,方便程序的移植和调用;

步骤2:通过Vivado HLS软件,利用ZYNQ内PL部分对接收到的超声回波信号进行处理,将处理后的超声回波信号封装成IP核;

所述步骤2中,超声回波信号处理主要包括数字波束形成、动态滤波、动态范围变换、时间增益控制、帧相关处理、边缘增强处理和伽马变换;

步骤3:通过SDK软件,利用ZYNQ内PS部分对处理后的超声回波图像进行成优化并传输给后端;

所述步骤3的具体步骤如下:

首先在Vivado HLS中调用已经封装好的超声回波信号处理的IP核,编译综合并生成Bitstream;将生成的Bitstream导入到SDK中并进行编译,利用SDK构建Linux嵌入式系统,并安装网络接口对应的驱动程序,通过网络接口将产生的回波图像在后端显示屏上显示;

所述ZYNQ内部PS部分与PL部分通过AXI4总线进行互联。

## 一种基于ZYNQ系列FPGA的超声成像方法

### 技术领域

[0001] 本发明属于医疗超声成像领域,涉及一种基于高集成度控制芯片的超声成像方法。

### 背景技术

[0002] 超声成像技术具有无辐射,成像清晰直观等优点,在许多医疗领域发挥着重要作用。其主要工作方式是通过FPGA控制超声收发芯片发射超声信号,并对返回的信号进行接收和预处理。利用ARM对预处理的数据进行深度处理并成像与优化。

[0003] 传统的超声设备体积庞大,十分笨重。这是因为大部分设备将FPGA与ARM芯片分立,FPGA部分采用Altera或者Xilinx公司的芯片,ARM部分配有GPU以提高整体运行速度。这样的设备由于芯片过多,硬件设计时难度较大,设备的体积和功耗也很大。也有一些设备选择不使用ARM芯片,而是在FPGA内部用程序编写出ARM软核,这样的设备虽然体积和功耗有所改善,但是开发难度太大,而且对FPGA的性能要求很高,超声图像难以实时显示,设备的性能与成本有所提高。

[0004] ZYNQ是Xilinx公司推出的一款集成了ARM-Cortex-A9双核(Processing System, PS)以及最多可达500多万个逻辑门的可编程逻辑单元(Programmable Logic, PL)的高端芯片,能够更灵活地用于各种目标应用。与其他独立Cortex-A9与Xilinx FPGA在单板上相比,ZYNQ具有如下优点:①设计成本降低;②设计整体功耗降低;③设计体积减少;④设计风险降低;⑤具有更灵活的设计。Xilinx公司在设计ZYNQ时不仅解决了不同工艺特征的处理器和FPGA融合在同一个芯片上并保证良品率的问题,还通过AXI总线实现了高效的片内高性能处理器与FPGA之间互联通路,以保证PS与PL部分通信速度和质量的可靠。AXI总线具有如下特点:总线的地址/控制和数据通道是分离的;支持不对齐的数据传输;同时在突发传输中,只需要首地址;同时具有分离读/写数据通道;支持先主传输访问和乱序访问;更容易进行时序收敛。

[0005] 此外,Xilinx公司还提供了最新集成设计环境Vivado HLS,它以基于知识产权(IP)核的设计方法为主,允许设计者对不同的设计方案和策略进行尝试,从中选择最佳的解决方案的方法,提高了FPGA的设计效率。此外,Vivado HLS提供的以IP核为中心的开发环境,攻克了系统级集成和实现的技术难关。性能方面,与Xilinx公司前一代的设计平台ISE相比,Vivado的提升分为以下几个方面:实现速度提升4倍,器件利用率提升了20%,最多3个速度级性能优势,功耗降低35%,增量编译速度提高一倍,IP集成速度提高4倍,RTL仿真速度提高3倍以及C/C++/SystemC至RTL的转换速度提高4倍。通过这些性能的提升,使得VivadoHLS比ISE更适合对较为复杂的FPGA的开发。软件运行速度的提高缩短了开发流程,众所周知,由于ISE、QuatusII等软件编译、实现等过程运行速度欠佳,使得FPGA的开发周期相对ARM、DSP来说十分漫长。而器件利用率的提高更为重要,当FPGA用于超声成像时,中间经历的波束形成、动态滤波、坐标变换等过程,使得FPGA内部的逻辑资源十分紧缺,这样大大增加了了软件优化算法的难度和硬件电路的成本。Vivado HLS的出现,减轻了软件编程

的难度,缩短了硬件开发的时间,其意义是十分重大的。

[0006] 对于软硬件协同开发而言,可以使用Vivado HLS来构建硬件系统,但是想要该硬件能够更具需求进行工作,则需对其进行软件的开发。Xilinx使用SDK (Software Development Kit) 作为ARM开发工具,并在上面集成了一些Xilinx全可编程器件开发流程中需要用到的工具。它是一个基于Eclipse的图形化嵌入式软件开发环境,它支持包括最新的7系列FPGA和Zynq-7000AP SoC器件在内的所有Xilinx FPGA架构。此外,Xilinx SDK还包含标准Eclipse环境下构建,集成编辑器、编译器、生成工具、flash管理和JTAG/GDB调试,可定制库和器件驱动程序,提供现成的裸机和Linux开发支持,提供商用RTOS支持以及支持源代码版本管理等诸多优良特性。基于ZYNQ系列FPGA的超声成像方法很适合应用于便携、无线超声成像设备等小型化产品。

### 发明内容

[0007] 为了解决超声成像设备体积庞大笨重、硬件电路复杂、设计难度大等问题,本发明提供了一种基于ZYNQ系列FPGA的超声成像方法。本方法在ZYNQ内实现了超声成像的全过程,有效地提高了控制芯片的集成度,缩小了超声成像设备的体积;同时通过使用Vivado HLS和SDK软件,有效地提高了研发效率,降低了开发的难度,增强了方法的可移植性,很适合应用于便携、无线超声成像设备等小型化产品。

[0008] 本发明的目的是通过以下技术方案实现的:

[0009] 一种基于ZYNQ系列FPGA的超声成像方法,采用ZYNQ系列FPGA作为控制芯片,ZYNQ中的PL部分具有FPGA的逻辑功能,可以实现对超声信号收发和预处理,包括简单的控制信号收发、波束形成、帧相关、伽马变换等;ZYNQ的PS部分具有ARM的嵌入式功能,可以实现对超声信号预处理后数据的成像和优化。ZYNQ内部PS部分与PL部分是通过AXI4总线进行互联的,如图1所示,共分为三个步骤,具体步骤如下:

[0010] 步骤1:用ZYNQ系列FPGA自带的Vivado HLS软件设计超声信号的发射控制以及信号接收的程序,控制超声收发芯片,获取超声成像所需的数据。

[0011] 步骤2:通过Vivado HLS软件,利用ZYNQ内PL部分对接收到的超声回波信号进行处理,包括波束形成、动态滤波、帧相关、伽马变换等。

[0012] 步骤3:通过SDK软件,利用ZYNQ内PS部分对处理后的超声回波图像进行成优化并传输给后端。

[0013] 本发明与现有技术相比具有如下优点:

[0014] 1) 本发明采用的ZYNQ系列FPGA是全球首款将完整的ARM处理器片上系统SoC和28nm低功耗可编程逻辑器件集成在一起的芯片。ZYNQ系列FPGA资源丰富,管脚众多,功耗较低,集成度高;

[0015] 2) 本发明利用ZYNQ系列FPGA自带的集成开发环境VivadoHLS,该集成开发环境性能与传统的ISE和Quatus II相比,综合、实现、仿真等过程的效率和质量都有明显提升,对FPGA资源的分配也更加合理,大大提高了FPGA的使用效率和超声成像设备的开发效率;

[0016] 3) 本发明直接把在Vivado HLS软件中实现的超声成像代码转换成能够加载到FPGA的寄存器传输级RTL,整个过程不需要开发人员了解任何关于RTL的知识。降低了超声成像的开发难度,缩短了开发时间;

[0017] 4) 本发明最终将所涉及到的ZYNQ的程序都通过Vivado HLS封装成IP核,方便移植和调用。本发明通过Vivado HLS与SDK的配合,实现了软硬件协同设计,最大程度地发挥了异构多核处理器的优势,拓宽了系统的优化空间,具有更好的灵活性;

[0018] 5) 本发明涉及到的超声成像采用8通道128阵元,算法可移植扩展为16通道或32通道以及更多通道。

### 附图说明

[0019] 图1是本发明实现的总流程图;

[0020] 图2是本发明中数字波束形成实现框图;

[0021] 图3是本发明中动态范围变换实现框图;

[0022] 图4是本发明中帧相关过程实现框图。

### 具体实施方式

[0023] 下面结合附图对本发明的技术方案作进一步的说明,但并不局限于此,凡是对本发明技术方案进行修改或者等同替换,而不脱离本发明技术方案的精神和范围,均应涵盖在本发明的保护范围内。

[0024] ZYNQ系列FPGA主要用在以下三个方面:超声信号发射,超声回波信号处理以及超声图像传输,下面结合图1对本发明做进一步详细描述,本发明的具体实施步骤如下:

[0025] 执行步骤1:控制超声探头发射,主要包括整序控制,动态聚焦和动态变迹,产生超声成像所需的数据。

[0026] (1a) 在探头发射超声波的过程中,为了获得比较好的成像效果和比较高的分辨率,通常采用将若干个阵元组合成一个后发射超声波取代同一时刻只有一个阵元发射超声波。这样,对探头阵元的发射顺序就有一定的要求,成为整序控制。本发明以128阵元组成的探头为例,利用其中的8个阵元进行组合发射超声波,探头阵元的分组如表1所示。

[0027] 表1阵元分组列表

[0028]

阵元组	阵元号
第一组	1, 9, 17, 25, 33, 41, 49, 57, 65, 73, 81, 89, 97, 105, 113, 121
第二组	2, 10, 18, 26, 34, 42, 50, 58, 66, 74, 82, 90, 98, 106, 114, 122
第三组	3, 11, 19, 27, 35, 43, 51, 59, 67, 75, 83, 91, 99, 107, 115, 123
第四组	4, 12, 20, 28, 36, 44, 52, 60, 68, 76, 84, 92, 100, 108, 116, 124
第五组	5, 13, 21, 29, 37, 45, 53, 61, 69, 77, 85, 93, 101, 109, 117, 125
第六组	6, 14, 22, 30, 38, 46, 54, 62, 70, 78, 86, 94, 102, 110, 118, 126
第七组	7, 15, 23, 31, 39, 47, 55, 63, 71, 79, 87, 95, 103, 111, 119, 127
第八组	8, 16, 24, 32, 40, 48, 56, 64, 72, 80, 88, 96, 104, 112, 120, 128

[0029] (1b) 通过控制各个阵元发射超声波的延迟时间来改变焦点的位置,进而控制焦点在波束上的移动位置来获得不同深度和位置的断面图像,实际应用时是通过控制模拟数字转换器的起始时间和采样间隔时间来实现数字延迟的非均匀采样法实现的。具体操作过程是在VivadoHLS中建立Dyn\_Focus模块,将延迟数据存放在开辟的ROM中。

[0030] (1c) 为了增强主瓣并抑制旁瓣,需要进行发射动态变迹处理,其原理是对各个通道的数据进行加权求和。具体操作是先把计算好的加权系数提前存放在变迹ROM中,当回波数据从寄存器中读出时,同步地从变迹ROM中取出各个通道对应的加权系数,两两相乘后相加合成,输出具有加权特性的数据。

[0031] (1d) 对控制超声发射的所有程序进行封装,在Vivado HLS中生成一个Sign\_Producing的IP核,并且预留出参数更改的接口,方便程序的移植和调用。

[0032] 执行步骤2:超声回波信号处理,主要包括数字波束形成,动态滤波,动态范围变换,时间增益控制,帧相关处理,边缘增强处理,伽马变换,最终将程序封装成IP核方便调用和移植。

[0033] (2a) 首先是对回波信号进行数字波束形成,它的主要功能是对接收通道的回波数据进行A/D转换,然后在系统控制模块的协调下进行延时加权求和处理。具体实现分为三个过程如图2所示,延时过程是在Vivado HLS中通过调用ZYNQ内部PL部分的计数器计数实现的,在写使能信号write\_en的作用下,RAM写计数器开始计数,计数器的输出结果作为RAM的写地址,在时钟信号的配合下回波数据首先写入双端口RAM中,然后延时计数器DBFrdcnt给出双端口RAM的读地址,将回波数据从RAM中读出,实现数据的延时输出。聚焦过程是通过控制采样时钟产生器来实现的,加权求和是通过ZYNQ内部PL部分的加法器和乘法器实现的。

[0034] (2b) 接着是对波束合成后的数据进行截止频率不断变化的动态滤波,进而提高图像在整个深度范围内的分辨率。实现过程是通过Vivado HLS在ZYNQ的一部分ROM中存储已经计算好的滤波器系数,当回波数据从寄存器中读出时,利用乘法器将回波数据与从ROM中取出的各个通道对应的滤波器系数做乘法并输出。具体操作是在输入时钟和使能信号的作用下,计数器开始计数,计数器的输出值作为存放动态滤波器系数寄存器Dyn\_ROM的输入,在系统时钟的作用下,Dyn\_ROM的输出数据同输入数据寄存器EchoReg的输出值相乘,乘积结果作为动态滤波后的输出值。

[0035] (2c) 然后是对回波图像进行动态范围变换,即在保留原有图像信息的前提下,压缩回波图像,使回波图像能在显示器中显示。具体实现过程分两个步骤如图3,首先是构造对数变换表存储在ZYNQ的部分ROM中,接着根据对数变换表的地址找到对应的数据并输出对数变换后的数值。

[0036] (2d) 其次是采用时间增益控制来实现对超声波在人体组织中的衰减的抑制和补偿,以保证不同深度的相同声阻抗差界面发射的回波数据在显示器上显示的灰度近似相同。具体实现方法是将与通过实际测量的方法确定的超声波衰减系数相关的时间增益控制参数存储在ZYNQ中PL部分的ROM中,当回波数据从寄存器中读出时,同步地从ROM中取出时间增益控制参数并与回波数据相乘后输出。

[0037] (2e) 再次是对回波图像的优化,首先是通广对图像帧与帧之间对应像素灰度进行平滑处理,通过帧相关处理滤除由于有限机噪声造成的超声图像中的斑点噪声。帧相关处理其实是一种递归滤波处理方法,如图4所示,可以用下式表示:

$$[0038] \quad y^{(n)}(i, j) = a \cdot y^{(n-1)}(i, j) + (1-a) \cdot x^{(n)}(i, j)。$$

[0039] 其中 $x^{(n)}(i, j)$ 为第n幅超声回波图像中各个像素点的灰阶值, $y^{(n)}(i, j)$ 为帧相关处理后的图像,a为相关系数。具体实现过程为地址产生器由一个计数器实现,在每一帧处理的开始时,计数器清零,根据时钟CLK计数生成地址,然后依据此地址进行存储器的读写。

在一个时钟周期内,先从寄存器中读出数据并与a相乘,然后同步地输入回波数据并与1-a相乘,相加求和后写入原来的地址,同时该数据输出到后面模块进行进一步处理。

[0040] (2f) 为了使超声图像轮廓更加突出,需要对帧相关处理后的回波图像进行边缘增强,设 $x(n)$ 为未经过边缘增强处理的第n条线的灰度值, $y(n)$ 为经过边缘增强处理后的第n条线的灰度值,则:

$$[0041] \quad y(n) = a \cdot x(n) + (1-a) \cdot [x(n) - x(n-1)],$$

$$[0042] \quad y(n) = x(n) - (1-a) \cdot x(n-1)。$$

[0043] 经过归一化处理可得:

$$[0044] \quad y(n) = \frac{k}{2^k} \cdot [x(n) - x(n-1)] + \frac{k}{2^k} \cdot x(n)。$$

[0045] 其中, $0 \leq a < 1$ , $0 \leq k \leq 2^k - 1$ ,取 $K=3$ , $0 \leq K \leq 7$ ,共有8档可选。 $K=0$ 时,边缘增强功能关闭, $K=7$ 时,边缘增强程度最大。

[0046] (2g) 最后,对与灰度分布均匀的图像,采用伽马变换实现对具有均匀灰度的图像的所有灰度值进行逐点修正。显示像素的灰度 $g(x,y)$ 与输入像素的灰度 $f(x,y)$ 之间具有以下函数特性:

$$[0047] \quad g(x,y) = f(x,y) \cdot \gamma。$$

[0048] 其中 $\gamma$ 的取值在1-4之间,当 $\gamma=1$ 时,函数关系成为线性关系,此时图像不需要再进行修正。实际操作是采用灰度值查表的方式实现的,预先将全部可能的灰度值的修正结果写在一个ROM中。当系统运行时,每一像素灰度值数据作为地址加到ROM的地址输入端,则在ROM的数据输出端就可获得已修正的原图像的灰度数据。

[0049] (2h) 对超声回波信号处理的所有程序进行封装,在Vivado HLS中分别生成与数字波束形成,动态滤波等过程所对应的IP核,并且预留出参数更改的接口,方便程序的移植和调用。

[0050] 执行步骤3:超声图像优化及传输,在Vivado HLS中通过调用Xilinx公司提供的AXI总线相应的IP核,将ZYNQ中PL部分处理过的图像传递给PS部分,在PS部分搭建嵌入式系统并将收到的图像传递给后端加以显示。

[0051] (3a) 前端产生并处理过的超声回波图像需要送入后端的图像处理模块进行加工,经过图像存储器和坐标变化与插补后便可以在显示器上显示出来。同时,后端还需要传输全局控制信号和参数总线信号等诸多信息给前端。AXI总线是一种描述主设备和从设备之间的数据传输方式,主设备和从设备之间通过握手信号建立连接,传输速率和质量都具有保障。具体操作是通过Vivado HLS和SDK (Software Development Kit) 的协同工作来实现的。

[0052] (3b) 首先在Vivado HLS中调用已经封装好的超声发射和超声回波信号处理的IP核,编译综合并生成Bitstream。将生成的Bitstream导入到SDK中并进行编译,利用SDK构建Linux嵌入式系统,并安装网络接口对应的驱动程序,通过网络接口将产生的回波图像在后端显示屏上显示。

[0053] 本方法基于ZYNQ系列FPGA实现了一种超声成像方法。与传统的分立元件构成的超声成像系统相比,本方法具有软件开发效率和质量更高,硬件设计更为精简,难度更低等优点,具有良好的可移植性和开发空间,非常适合应用在便携、无线超声成像设备等小型化产

品。

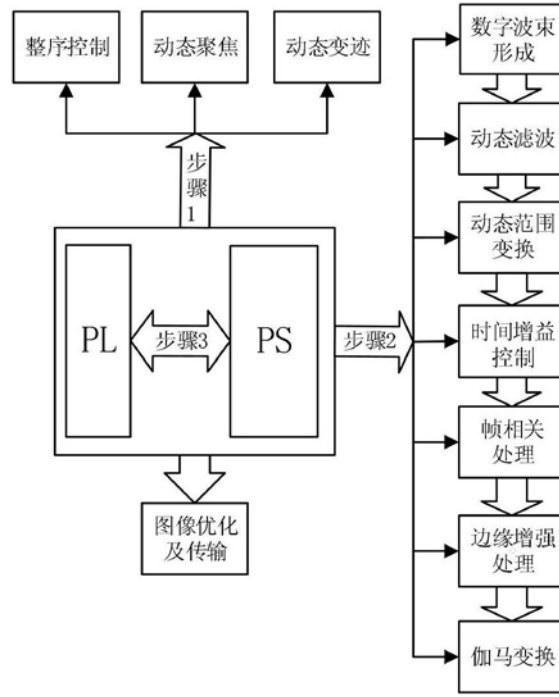


图1

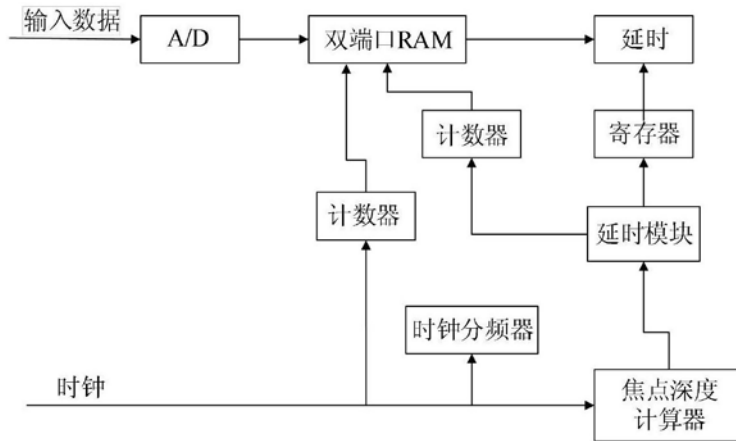


图2

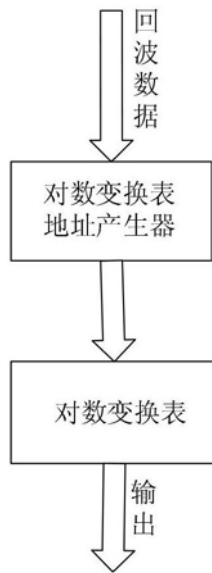


图3

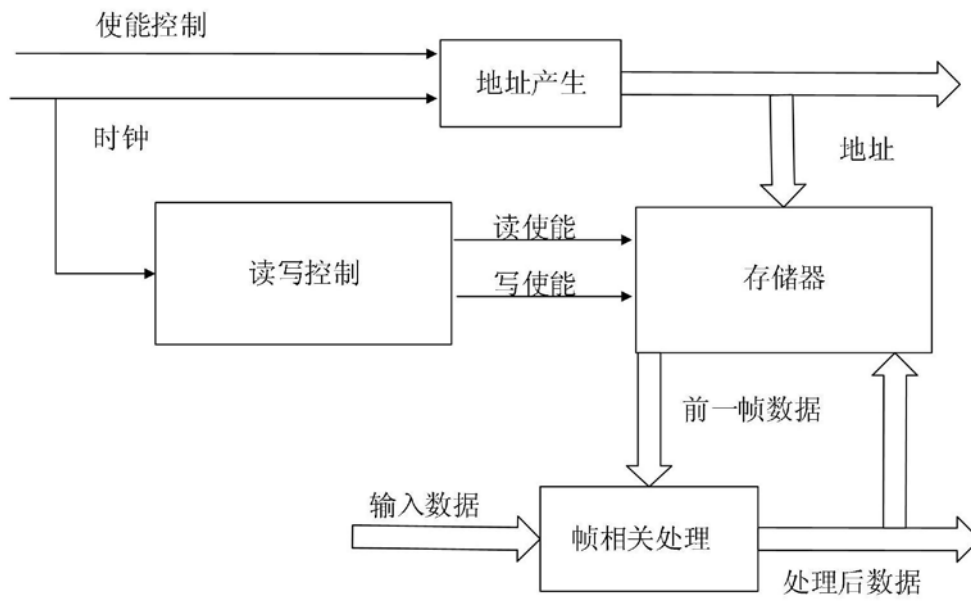


图4

专利名称(译)	一种基于ZYNQ系列FPGA的超声成像方法		
公开(公告)号	<a href="#">CN105534546B</a>	公开(公告)日	2018-09-07
申请号	CN201511022823.5	申请日	2015-12-30
[标]申请(专利权)人(译)	哈尔滨工业大学		
申请(专利权)人(译)	哈尔滨工业大学		
当前申请(专利权)人(译)	哈尔滨工业大学		
[标]发明人	沈毅 崔一鸣 章欣 郭威 张淼		
发明人	沈毅 崔一鸣 章欣 郭威 张淼		
IPC分类号	A61B8/00		
CPC分类号	A61B8/00 A61B8/52 A61B8/54 A61B2560/0443		
代理人(译)	高媛		
审查员(译)	王传利		
其他公开文献	CN105534546A		
外部链接	<a href="#">Espacenet</a> <a href="#">SIPO</a>		

摘要(译)

本发明公开了一种基于ZYNQ系列FPGA的超声成像方法，具体步骤如下：步骤1：用ZYNQ系列FPGA自带的Vivado HLS软件设计超声信号的发射控制以及信号接收的程序，控制超声收发芯片，获取超声成像所需的数据。步骤2：通过Vivado HLS软件，利用ZYNQ内PL部分对接收到的超声回波信号进行处理。步骤3：通过SDK软件，利用ZYNQ内PS部分对处理后的超声回波图像进行优化并传输给后端。本方法在ZYNQ内实现了超声成像的全过程，有效地提高了控制芯片的集成度，缩小了超声成像设备的体积；同时通过使用Vivado HLS和SDK软件，有效地提高了研发效率，降低了开发的难度，增强了方法的可移植性，很适合应用于便携、无线超声成像设备等小型化产品。

