



(12)发明专利申请

(10)申请公布号 CN 110755046 A

(43)申请公布日 2020.02.07

(21)申请号 201911046818.6

H03G 3/00(2006.01)

(22)申请日 2019.10.30

(71)申请人 中国科学院深圳先进技术研究院
地址 518000 广东省深圳市南山区深圳大学
学城学苑大道1068号

(72)发明人 安奇 王怡珊 李烨

(74)专利代理机构 深圳中一联合知识产权代理
有限公司 44414

代理人 张杨梅

(51)Int.Cl.

A61B 5/00(2006.01)

A61B 5/04(2006.01)

A61B 5/0478(2006.01)

A61B 5/0492(2006.01)

H03F 3/21(2006.01)

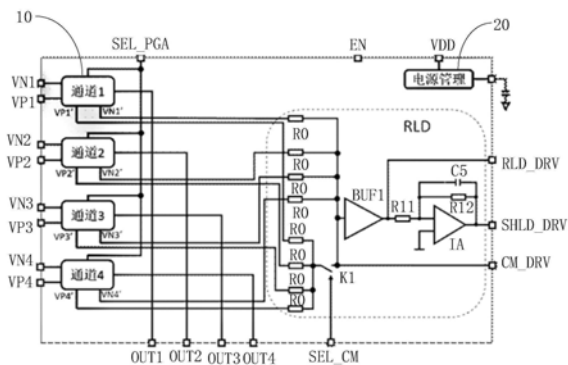
权利要求书2页 说明书8页 附图5页

(54)发明名称

一种用于神经电生理检测的前端模拟电路及前端模拟芯片

(57)摘要

本申请属于神经电生理检测技术领域,提供了一种用于神经电生理检测的前端模拟电路及前端模拟芯片,通过多个信号检测通道对检测电极输入的信号进行放大处理,实现了多个通道信号的同步检测,并通过右腿驱动模块基于多个信号检测通道中的共模信号生成导联屏蔽线驱动信号和右腿驱动信号,从而实现对共模噪声的抑制,解决了现有的神经电信号检测电路存在的噪声较高、结构复杂等问题。



1. 一种用于神经电生理检测的前端模拟电路,与多个检测电极以及右腿电极连接,其特征在于,所述前端模拟电路包括:

与多对所述检测电极一一对应连接的多个信号检测通道,用于对检测电极输入的信号进行放大处理;

与多个所述信号检测通道连接的右腿驱动模块,用于根据多个所述信号检测通道中的共模信号生成导联屏蔽线驱动信号和右腿驱动信号;以及

与多个所述信号检测通道和所述右腿驱动模块连接的电源管理模块,用于为所述信号检测电路进行供电;

其中,所述右腿驱动信号通过右腿电极反馈至人体皮肤表面,以抑制共模噪声。

2. 如权利要求1所述的前端模拟电路,其特征在于,所述信号检测通道包括:

输入缓冲器电路,用于为连接所述检测电极的端口提供输入阻抗;

前置放大器电路,用于将所述输入缓冲器电路输出的信号进行差分放大处理;

增益可调放大器电路,用于对所述前置放大器电路输出的差分信号进行放大处理,并将所述差分信号由双端差分形式转换为单端输出信号;

带通滤波器电路,用于滤除所述单端输出信号中的低频和高频干扰噪声;

输出缓冲器电路,用于为所述带通滤波器电路输出的信号提供输出驱动能力。

3. 如权利要求2所述的前端模拟电路,其特征在于,所述前端模拟电路还包括多个增益控制信号源,用于对所述增益可调放大器电路的放大倍数进行调节。

4. 如权利要求2所述的前端模拟电路,其特征在于,所述带通滤波器电路包括第一电容和低通滤波器,所述第一电容设于所述低通滤波器与所述增益可调放大器电路之间;

其中,所述第一电容用于滤除所述单端输出信号中的低频干扰噪声,所述低通滤波器用于滤除所述单端输出信号中的高频干扰噪声。

5. 如权利要求2所述的前端模拟电路,其特征在于,所述带通滤波器电路与所述输出缓冲器电路之间还设有可编程增益放大器电路,所述可编程增益放大器电路基于外部控制信号对所述单端输出信号进行放大处理。

6. 如权利要求1所述的前端模拟电路,其特征在于,所述电源管理模块包括用于提供基准电压信号和基准电流信号的带隙基准电路、低压差线性稳压器、第一开关管、第一电阻以及第二电阻;

所述带隙基准电路的基准电压输出端与所述低压差线性稳压器的第一输入端连接,所述低压差线性稳压器的输出端与所述第一开关管的控制端连接,所述第一开关管的电流输入端与外接电压源连接,所述第一开关管的电流输出端以及所述第一电阻的第一端共接作为所述电源管理模块的电源电压输出端,所述第一电阻的第二端与所述第二电阻的第一端共接于所述低压差线性稳压器的第二输入端,所述第二电阻的第二端接地。

7. 如权利要求2所述的前端模拟电路,其特征在于,所述前置放大器电路包括:跨导运算放大器、第二开关管、第三开关管、第四开关管、第五开关管、第二电容,第三电容、第四电容以及第五电容;

所述第二电容的第一端与所述输入缓冲器电路的第一输出端连接,所述第二电容的第二端、所述第三电容的第一端、所述跨导运算放大器的第一输入端、所述第二开关管的控制端以及所述第二开关管的电流输出端共接,所述第二开关管的电流输入端、所述第三开关

管的电流输出端以及所述第三开关管的控制端共接,所述第三开关管的电流输入端、所述第三电容的第二端以及所述跨导运算放大器的第一输出端共接于所述增益可调放大器电路的第一输入端,所述第四电容的第一端与所述输入缓冲器电路的第二输出端连接,所述第四电容的第二端、所述第五电容的第一端、所述跨导运算放大器的第二输入端、所述第四开关管的控制端以及所述第四开关管的电流输出端共接,所述第四开关管的电流输入端、所述第五开关管的控制端以及所述第五开关管的电流输出端共接,所述第五开关管的电流输入端、所述第五电容的第二端以及所述跨导运算放大器的第二输出端共接于所述增益可调放大器电路的第二输入端。

8. 如权利要求3所述的前端模拟电路,其特征在于,所述增益可调放大器电路包括:功率放大器、第三电阻、第四电阻、第五电阻、第六电阻、第七电阻、第八电阻、第九电阻、第十电阻、第六开关管、第七开关管、第八开关管以及第九开关管;

所述第三电阻的第一端与所述前置放大器电路的第一输出端连接,所述第四电阻的第一端与所述前置放大器电路的第二输出端连接,所述第三电阻的第二端、所述功率放大器的第一输入端、所述第五电阻的第一端、所述第六电阻的第一端以及所述第七电阻的第一端共接,所述第五电阻的第二端与所述第六开关管的电流输出端连接,所述第六开关管的控制端与所述增益控制信号源连接,所述第六电阻的第二端与所述第七开关管的电流输出端连接,所述第七开关管的控制端与所述增益控制信号源连接,所述第六开关管的电流输入端、所述第七开关管的电流输入端、所述第七电阻的第二端以及所述功率放大器的输出端共接于所述带通滤波器电路的输入端,所述第四电阻的第二端、所述第八电阻的第一端、所述第九电阻的第一端以及所述第十电阻的第一端共接于所述功率放大器的第二输入端,所述第九电阻的第二端与所述第八开关管的电流输出端连接,所述第十电阻的第二端与所述第九开关管的电流输出端连接,所述第八开关管的控制端与所述增益控制信号源连接,所述第九开关管的控制端与所述增益控制信号源连接,所述第八开关管的电流输入端、所述第九开关管的电流输入端以及所述第八电阻的第二端共接于所述电源管理模块。

9. 如权利要求6所述的前端模拟电路,其特征在于,所述右腿驱动模块由缓冲器和反相放大电路组成,其中,所述缓冲器根据多个所述信号检测通道提供的共模信号生成导联屏蔽线驱动信号,所述反相放大电路对所述导联屏蔽线驱动信号进行反相放大滤波处理,以生成右腿驱动信号。

10. 一种神经电生理检测的前端模拟芯片,其特征在于,包括多个检测电极和右腿电极,以及如权利要求1-9任一项所述的前端模拟电路,所述前端模拟电路分别与多对所述检测电极和所述右腿电极连接。

一种用于神经电生理检测的前端模拟电路及前端模拟芯片

技术领域

[0001] 本申请属于神经电生理检测技术领域,尤其涉及一种用于神经电生理检测的前端模拟电路及前端模拟芯片。

背景技术

[0002] 脑电 (EEG) 信号以及肌电信号 (EMG) 均是比较常见的人体神经电生理信号,例如,脑电 (EEG) 信号主要用于识别人大脑的意识状态,肌电信号 (EMG) 是众多肌纤维中运动单元动作电位 (MUAP) 在时间和空间上的叠加,表面肌电信号 (SEMG) 是浅层肌肉 EMG 和神经干上电活动在皮肤表面的综合效应,能在一定程度上反映神经肌肉的活动。因而,神经电生理信号在临床医学、人机功效学、康复医学以及体育科学等方面均有重要的实用价值。

[0003] 然而,现有的神经电生理信号检测电路并没有专用的芯片,存在噪声较高、结构复杂等问题,极大的影响了检测系统的穿戴式应用。

发明内容

[0004] 本申请的目的在于提供一种用于神经电生理检测的前端模拟电路及前端模拟芯片,旨在解决现有的神经电信号检测电路存在的噪声较高、结构复杂等问题。

[0005] 本申请实施例提供了一种前端模拟电路,与多个检测电极以及右腿电极连接,所述前端模拟电路包括:

[0006] 与多对所述检测电极一一对应连接的多个信号检测通道,用于对检测电极输入的信号进行放大处理;

[0007] 与多个所述信号检测通道连接的右腿驱动模块,用于根据多个所述信号检测通道中的共模信号生成导联屏蔽线驱动信号和右腿驱动信号;以及

[0008] 与多个所述信号检测通道和所述右腿驱动模块连接的电源管理模块,用于为所述信号检测电路进行供电;

[0009] 其中,所述右腿驱动信号通过右腿电极反馈至人体皮肤表面,以抑制共模噪声。

[0010] 可选的,所述信号检测通道包括:

[0011] 输入缓冲器电路,用于为连接所述检测电极的端口提供输入阻抗;

[0012] 前置放大器电路,用于将所述输入缓冲器电路输出的信号进行差分放大处理;

[0013] 增益可调放大器电路,用于对所述前置放大器电路输出的差分信号进行放大处理,并将所述差分信号由双端差分形式转换为单端输出信号;

[0014] 带通滤波器电路,用于滤除所述单端输出信号中的低频信号和高频干扰噪声;

[0015] 输出缓冲器电路,用于为所述带通滤波器电路输出的信号提供输出驱动能力。

[0016] 可选的,所述前端模拟电路还包括多个增益控制信号源,用于对所述增益可调放大器电路的放大倍数进行调节。

[0017] 可选的,所述带通滤波器电路包括第一电容和低通滤波器,所述第一电容设于所述低通滤波器与所述增益可调放大器电路之间;

[0018] 其中,所述第一电容用于滤除所述单端输出信号中的低频干扰噪声;所述低通滤波器用于滤除所述单端输出信号中的高频干扰噪声。

[0019] 可选的,所述带通滤波器电路与所述输出缓冲器电路之间还设有可编程增益放大器电路,所述可编程增益放大器电路基于外部控制信号对所述单端输出信号进行放大处理。

[0020] 可选的,所述电源管理模块包括用于提供基准电压信号和基准电流信号的带隙基准电路、低压差线性稳压器、第一开关管、第一电阻以及第二电阻;

[0021] 所述带隙基准电路的基准电压输出端与所述低压差线性稳压器的第一输入端连接,所述低压差线性稳压器的输出端与所述第一开关管的控制端连接,所述第一开关管的电流输入端与外接电压源连接,所述第一开关管的电流输出端以及所述第一电阻的第一端共接作为所述电源管理模块的电源电压输出端,所述第一电阻的第二端与所述第二电阻的第一端共接于所述低压差线性稳压器的第二输入端,所述第二电阻的第二端接地。

[0022] 可选的,所述前置放大器电路包括:跨导运算放大器、第二开关管、第三开关管、第四开关管、第五开关管、第二电容,第三电容、第四电容以及第五电容;

[0023] 所述第二电容的第一端与所述输入缓冲器电路的第一输出端连接,所述第二电容的第二端、所述第三电容的第一端、所述跨导运算放大器的第一输入端、所述第二开关管的控制端以及所述第二开关管的电流输出端共接,所述第二开关管的电流输入端、所述第三开关管的电流输出端以及所述第三开关管的控制端共接,所述第三开关管的电流输入端、所述第三电容的第二端以及所述跨导运算放大器的第一输出端共接于所述增益可调放大器电路的第一输入端,所述第四电容的第一端与所述输入缓冲器电路的第二输出端连接,所述第四电容的第二端、所述第五电容的第一端、所述跨导运算放大器的第二输入端、所述第四开关管的控制端以及所述第四开关管的电流输出端共接,所述第四开关管的电流输入端、所述第五开关管的控制端以及所述第五开关管的电流输出端共接,所述第五开关管的电流输入端、所述第五电容的第二端以及所述跨导运算放大器的第二输出端共接于所述增益可调放大器电路的第二输入端。

[0024] 可选的,所述增益可调放大器电路包括:功率放大器、第三电阻、第四电阻、第五电阻、第六电阻、第七电阻、第八电阻、第九电阻、第十电阻、第六开关管、第七开关管、第八开关管以及第九开关管;

[0025] 所述第三电阻的第一端与所述前置放大器电路的第一输出端连接,所述第四电阻的第一端与所述前置放大器电路的第二输出端连接,所述第三电阻的第二端、所述功率放大器的第一输入端、所述第五电阻的第一端、所述第六电阻的第一端以及所述第七电阻的第一端共接,所述第五电阻的第二端与所述第六开关管的电流输出端连接,所述第六开关管的控制端与所述增益控制信号源连接,所述第六电阻的第二端与所述第七开关管的电流输出端连接,所述第七开关管的控制端与所述增益控制信号源连接,所述第六开关管的电流输入端、所述第七开关管的电流输入端、所述第七电阻的第二端以及所述功率放大器的输出端共接于所述带通滤波器电路的输入端,所述第四电阻的第二端、所述第八电阻的第一端、所述第九电阻的第一端以及所述第十电阻的第一端共接于所述功率放大器的第二输入端,所述第九电阻的第二端与所述第八开关管的电流输出端连接,所述第十电阻的第二端与所述第九开关管的电流输出端连接,所述第八开关管的控制端与所述增益控制信号源

连接,所述第九开关管的控制端与所述增益控制信号源连接,所述第八开关管的电流输入端、所述第九开关管的电流输入端以及所述第八电阻的第二端共接于所述电源管理模块。

[0026] 可选的,所述右腿驱动模块由缓冲器和反相放大电路组成,其中,所述缓冲器根据多个所述信号检测通道提供的共模信号生成导联屏蔽线驱动信号,所述反相放大电路对所述导联屏蔽线驱动共模信号进行反相放大滤波处理,以生成右腿驱动信号。

[0027] 本申请实施例还提供了一种神经电生理检测的前端模拟芯片,包括多个检测电极和右腿电极,以及如上述任一项所述的前端模拟电路,所述前端模拟电路分别与多对所述检测电极和所述右腿电极连接。

[0028] 本申请提供的前端模拟电路及前端模拟芯片中,通过多个信号检测通道对检测电极输入的信号进行放大处理,实现了多个通道信号的同步检测,并通过右腿驱动模块基于多个信号检测通道中的共模信号生成导联屏蔽线驱动信号和右腿驱动信号,从而实现对共模噪声的抑制,解决了现有的神经电信号检测电路存在的噪声较高、结构复杂等问题。

附图说明

[0029] 图1为本申请实施例提供的前端模拟电路的电路结构示意图;

[0030] 图2为本申请实施例提供的一种信号检测通道的电路结构示意图;

[0031] 图3为本申请实施例提供的另一种信号检测通道的电路结构示意图;

[0032] 图4为本申请实施例提供的另一种信号检测通道的电路结构示意图;

[0033] 图5为本申请实施例提供的电源管理模块的电路结构示意图;

[0034] 图6为本申请实施例提供的前置放大器电路的电路结构示意图;

[0035] 图7为本申请实施例提供的增益可调放大器电路的电路结构示意图;

[0036] 图8为本申请实施例提供的采用前端模拟芯片进行EEG信号检测的示意图;

[0037] 图9为本申请实施例提供的采用前端模拟芯片进行EMG信号检测的示意图。

具体实施方式

[0038] 为了使本申请的目的、技术方案及优点更加清楚明白,以下结合附图及实施例,对本申请进行进一步详细说明。应当理解,此处所描述的具体实施例仅仅用以解释本申请,并不用于限定本申请。

[0039] 在本申请的描述中,需要理解的是,术语“第一”、“第二”仅用于描述目的,而不能理解为指示或暗示相对重要性或者隐含指明所指示的技术特征的数量。由此,限定有“第一”、“第二”的特征可以明示或者隐含地包括一个或者更多个该特征。

[0040] 本申请实施例提供了一种前端模拟电路,该前端模拟电路与多个检测电极以及右腿电极连接,所述前端模拟电路包括:与多对所述检测电极一一对应连接的多个信号检测通道,用于对检测电极输入的信号进行放大处理;与多个所述信号检测通道连接的右腿驱动模块,用于根据多个所述信号检测通道中的共模信号生成导联屏蔽线驱动信号和右腿驱动信号;以及与多个所述信号检测通道和所述右腿驱动模块连接的电源管理模块,用于为所述信号检测电路进行供电;其中,所述右腿驱动信号通过右腿电极反馈至人体皮肤表面,以抑制共模噪声。

[0041] 在本实施例中,本实施例中的前端模拟电路采用多个信号检测通道对多个检测电

极提供的信号进行放大处理,可以实现多个通道信号的同步检测,每个信号检测通道中的放大倍数可以基于用户需要进行设置,例如,增加增益控制信号分别对每个信号检测通道的放大倍数进行调节。进一步,本实施例中通过右腿驱动电路生成导联屏蔽线驱动共模信号和右腿驱动信号,并通过右腿驱动电极将右腿驱动信号反馈至用户皮肤表面,从而抑制共模噪声。

[0042] 在本实施例中,右腿驱动电路生成导联屏蔽线驱动信号还可以减小导联线与屏蔽线之间的漏电流,保障病员的安全,提高电路的输入阻抗。由于导联线与屏蔽线之间存在分布电容,对50Hz的信号呈现的容抗为几个兆欧,如果屏蔽线直接接地,这个容抗与输入电路的输入阻抗处于并联状态,将大大降低整机的输入阻抗,增加人体到地的漏电流,降低安全系数。通过导联屏蔽线驱动信号提供较高的输入阻抗,保证了屏蔽线与信号地之间的等电位,又将屏蔽地与信号巧妙地隔离开来,从而保持了输入电路具有高输入阻抗的优点。

[0043] 在本实施例中,前端模拟电路集成于芯片中时,可以通过芯片外部提供的控制信号对芯片的输入模式进行设置,当其输入模式为单电极模式的时,每个通道只连接一个检测电极,连接至输入正极端,信号检测通道输出的共模信号只由正极端采集的信号产生,共模信号通过芯片外部连接至芯片输入负极端;当输入模式为双电极模式时,每个通道连接两个检测电极,分别连接值输入正负极端,共模信号由正极端和负极端采集的信号共同产生。

[0044] 在一个实施例中,图1为本实施例提供的一种前端模拟电路的结构示意图,参见图1所示,本实施例中的前端模拟电路包括四个信号检测通道10,其中,每一信号检测通道10均与外部控制信号源连接,并基于外部控制信号源提供的外部控制信号SEL_PGA设置其增益倍数。腿驱动模块RLD基于四个信号检测通道10采集的信号生成共模信号CM_DRV,导联屏蔽线驱动信号SHLD_DRV和右腿驱动信号RLD_DRV,并通过右腿驱动电极将右腿驱动信号RLD_DRV反馈至用户皮肤表面,从而抑制共模噪声。同时通过外部控制信号SEL_CM设置共模信号的来源,当共模信号由输入正负极端提供时,芯片为双电极输入模式;当共模信号只由输入正极端提供时,芯片为单电极输入模式。电源管理模块20用于对四个信号检测通道10提供电源电压、基准电压以及基准电流。

[0045] 在一个实施例中,所述右腿驱动模块RLD由缓冲器和反相放大电路组成,其中,所述缓冲器根据多个所述信号检测通道提供的共模信号生成导联屏蔽线驱动信号,所述反相放大电路对所述导联屏蔽线驱动信号进行反相放大滤波处理,以生成右腿驱动信号。

[0046] 例如,在一个实施例中,参见图1所示,所述右腿驱动模块RLD包括:八个限流电阻R0、缓冲器BUF1、第十一电阻R11、第十二电阻R12、第五电容C5以及反相放大器IA;其中,八个所述限流电阻R0的第一端分别与多个信号检测通道一一对应连接,八个所述限流电阻R0的第二端共接于所述缓冲器BUF1的输入端,并作为共模信号输出端CM_DRV,所述缓冲器BUF1的输出端与所述第十一电阻R11的第一端共接作为所述前端模拟电路的导联屏蔽线驱动信号输出端SHLD_DRV,第十一电阻R11的第二端、第十二电阻R12的第一端以及第五电容C5的第一端共接于反相放大器IA的第一输入端,反相放大器IA的第二输入端与外接信号源连接,第五电容C5的第二端以及第十二电阻R12的第二端与反相放大器IA的输出端共接作为前端模拟电路的右腿驱动信号输出端RLD_DRV。

[0047] 在本实施例中,每一通道对应连接一对检测电极,用于采集神经电生理信号,例

如,脑电 (EEG) 信号和肌电 (EMG) 信号等。同时通过外部控制信号SEL_CM设置共模信号CM_DRV的来源进行设置,例如,通过外部控制信号SEL_CM对切换开关K1进行控制,当外部控制信号SEL_CM控制切换开关K1闭合时,共模信号CM_DRV由通道的输入正负极端提供,此时,芯片的输入模式为双电极输入模式;当外部控制信号SEL_CM控制切换开关K1断开时,当共模信号CM_DRV只由输入正极端提供,此时,芯片的输入模式为单电极输入模式。

[0048] 在一个实施例中,参见图2所示,所述信号检测通道10包括:输入缓冲器电路11,用于为连接所述检测电极的端口提供输入阻抗;前置放大器电路12,用于将所述输入缓冲器电路11输出的信号进行差分放大处理;增益可调放大器电路13,用于对所述前置放大器电路12输出的差分信号进行放大处理,并将所述差分信号由双端差分形式转换为单端输出信号;带通滤波器电路14,用于滤除所述单端输出信号中的低频信号和高频干扰噪声;以及输出缓冲器电路15,用于为所述带通滤波器电路14输出的信号提供输出驱动能力。

[0049] 在本实施例中,多个信号检测通道10的电路结构相同,参见图2所示,每一信号检测通道10中的输入缓冲器电路11、前置放大器电路12、增益可调放大器电路13、带通滤波器电路14以及输出缓冲器电路15依序连接,其中,输入缓冲器电路11为连接所述检测电极的端口提供高输入阻抗,前置放大器电路12将输入缓冲器电路11输出的信号进行差分放大处理,增益可调放大器电路13对所述前置放大器电路12输出的差分信号进行放大处理,并将所述差分信号由双端差分形式转换为单端输出信号,然后通过带通滤波器电路14滤除所述单端输出信号中的低频和高频干扰噪声,最后通过输出缓冲器电路15为所述带通滤波器电路14输出的信号提供输出驱动能力,从而实现每一信号检测通道的信号采集以及信号放大。

[0050] 在一个实施例中,所述前端模拟电路还包括多个增益控制信号源,用于对所述增益可调放大器电路13的放大倍数进行调节。在本实施例中,增益可调放大器电路13可以由高增益运算放大器电阻负反馈形式实现,通过多个增益控制信号源产生的增益控制信号对反馈电阻的阻值进行调节,从而对增益可调放大器电路13的放大倍数进行调节。

[0051] 例如,在一个实施例中,图3为本实施例提供的信号检测通道1的结构示意图,参见图3所示,增益可调放大器电路13接收增益控制信号源ENA和增益控制信号源ENB提供的增益控制信号对反馈电阻的阻值进行调节,从而对其放大倍数进行调节,输入缓冲器电路11包括两个缓冲器BUF,两个缓冲器BUF的输入端分别与检测电极对应连接,为连接检测电极的端口VN1和VP1提供高输入阻抗,输入缓冲器电路11可以由运算放大器单位负反馈形式实现,此时,两个缓冲器BUF的输出端分别与前置放大器电路12的两输入端连接,例如,两个缓冲器BUF的输出端分别与前置放大器电路12中的放大器PA的两输入端连接,进一步的,两个缓冲器BUF的输出端VN1'和VP1'还与右腿驱动电路RLD连接,并向右腿驱动电路RLD提供共模信号CM_DRV,使右腿驱动电路RLD生成对应的右腿驱动信号RLD_DRV。

[0052] 在一个实施例中,前置放大器电路12将输入缓冲器BUF的输出信号进行差分放大,例如,其放大倍数可以设置为5倍,具体的,前置放大器电路12可以由高增益的运算放大器PA的电容负反馈形式实现,并采用一对PMOS管构成伪电阻,为输入提供偏置电压,进一步,运放放大器PA内部的输入场效应管可以采用大尺寸PMOS结构,从而降低输入端的噪声。

[0053] 在一个实施例中,增益可调放大器电路13可以由增益可调放大器PGA组成,例如,由高增益的运算放大器采用电阻负反馈形式实现,增益可调放大器电路13的放大倍数可以

通过增益控制信号源ENA和增益控制信号源ENB提供的增益控制信号ENA和ENB来控制反馈电阻的整体阻值,使其放大倍数可在10、20及50倍之间调整。并将前置放大器电路12输出的差分信号由双端差分形式转换为单端输出信号PRE_OUT。

[0054] 在一个实施例中,通过增益可调放大器13对其增益进行调节,每一通道的总增益可以在100-500倍之间。此时,前端模拟电路的电路结构示意图参见图4所示,通过在芯片设置增益控制信号源端口ENA和ENB,用于接收外部的增益控制信号,其中,增益控制信号源端口ENA和ENB分别连接至每一信号检测通道,用于对其通道增益进行控制。

[0055] 在一个实施例中,所述带通滤波器电路14包括第一电容C1和低通滤波器LPF,所述第一电容C1设于所述低通滤波器LPF与所述增益可调放大器电路13之间;其中,所述第一电容C1用于滤除所述单端输出信号中的低频干扰噪声,所述低通滤波器LPF用于滤除所述单端输出信号PRE_OUT中的高频干扰噪声。

[0056] 在本实施例中,第一电容C1可以为片外电容,增益可调放大器电路13和低通滤波器LPF均形成于一芯片内,第一电容C1两端分别连接增益可调放大器电路13的输出端PRE_OUT和低通滤波器LPF的输入端。单端输出信号PRE_OUT1经过第一电容C1后,进入芯片的CHP1信号端口,然后进入低通滤波器LPF,此时,该第一电容C1与低通滤波器LPF构成了带通滤波器BPF,从而滤除了单端输出信号PRE_OUT1的低频和高频干扰噪声。

[0057] 在一个实施例中,第一电容C1的电容可以为100nF,此时,高通带宽设为10Hz,低通滤波器LPF的带宽可以为1KHz,进一步的,通过调整第一电容C1的容值可以调整带通滤波器电路14的高通带宽。

[0058] 进一步的,第一电容C1与低通滤波器LPF的位置可以互换,即先滤除了单端输出信号PRE_OUT1的低频干扰噪声,然后再滤除高频干扰噪声。

[0059] 在一个实施例中,输出缓冲器电路15由缓冲器BUF形成,用于为经过放大和滤波处理的信号提供输出驱动能力,从而输出到芯片外。

[0060] 在本实施例中,信号检测通道10的结构示意图可以如图4所示,此时,增益可调放大器电路13中可以设置一固定增益放大器FGA,该固定增益放大器FGA的放大倍数可以设置为20倍,并将前置放大器电路12输出的差分信号由双端差分形式转换为单端输出信号PRE_OUT1,具体的,该固定增益放大器FGA可以由高增益运算放大器电阻负反馈形式实现。

[0061] 在一个实施例中,参见图4所示,所述带通滤波器电路14与所述输出缓冲器电路15之间还设有可编程增益放大器电路16,所述可编程增益放大器电路16基于外部控制信号对所述单端输出信号进行放大处理。

[0062] 在本实施例中,在带通滤波器电路14与输出缓冲器电路15之间设置一可编程增益放大器电路16,可以使信号检测通道形成三级放大结构,从而对EEG小信号好进行放大处理,此时,可编程增益放大器电路16对前级低通滤波后的信号再次进行放大。其中,可编程增益放大器电路16可以由增益放大器PGA组成,放大器PGA的放大倍数可由外部控制信号SEL_PGA选择,当SEL_PGA=0时,放大器PGA的增益为15倍,使得通道总增益为1500倍;SEL_PGA=1时,放大器PGA的增益为7.5倍,使得通道总增益为750倍。

[0063] 在一个实施例中,参见图5所示,所述电源管理模块20包括用于提供基准电压信号和基准电流信号的带隙基准电路(BandGap Reference)、低压差线性稳压器LDI、第一开关管M1、第一电阻R1以及第二电阻R2;所述带隙基准电路的基准电压输出端V_ref与所述低压

差线性稳压器LDI的第一输入端连接,所述带隙基准电路的基准电流输出端I_{ref}提供基准电流信号,所述低压差线性稳压器LDI的输出端与所述第一开关管M1的控制端连接,所述第一开关管M1的电流输入端与外接电压源VCC连接,所述第一开关管M1的电流输出端以及所述第一电阻R1的第一端共接作为所述电源管理模块20的电源电压输出端VDD,所述第一电阻R1的第二端与所述第二电阻R2的第一端共接于所述低压差线性稳压器LDI的第二输入端,所述第二电阻R2的第二端接地。

[0064] 在本实施例中,外接电压源VCC可以为电池供电电源,通过对电池的供电电源进行处理得到基准电压和基准电流以及前端模拟电路的工作电源,为前端模拟电路应用于可穿戴设备提供了更便捷的方案。

[0065] 在本实施例中,第一开关管M1可以为P型MOS管,P型MOS管的漏极为第一开关管M1的电流输入端,P型MOS管的源极为第一开关管M1的电流输出端,P型MOS管的栅极为第一开关管M1的控制端。

[0066] 在一个实施例中,参见图6所示,所述前置放大器电路12包括:跨导运算放大器OTA、第二开关管M2、第三开关管M3、第四开关管M4、第五开关管M5、第二电容C2,第三电容C3、第四电容C4以及第五电容C5;所述第二电容C2的第一端与所述输入缓冲器电路11的第一输出端连接,所述第二电容C2的第二端、所述第三电容C3的第一端、所述跨导运算放大器OTA的第一输入端、所述第二开关管M2的控制端以及所述第二开关管M2的电流输出端共接,所述第二开关管M2的电流输入端、所述第三开关管M3的电流输出端以及所述第三开关管M3的控制端共接,所述第三开关管M3的电流输入端、所述第三电容C3的第二端以及所述跨导运算放大器OTA的第一输出端共接于所述增益可调放大器电路13的第一输入端,所述第四电容C4的第一端与所述输入缓冲器电路11的第二输出端连接,所述第四电容C4的第二端、所述第五电容C5的第一端、所述跨导运算放大器OTA的第二输入端、所述第四开关管M4的控制端以及所述第四开关管M4的电流输出端共接,所述第四开关管M4的电流输入端、所述第五开关管M5的控制端以及所述第五开关管M5的电流输出端共接,所述第五开关管M5的电流输入端、所述第五电容C5的第二端以及所述跨导运算放大器OTA的第二输出端共接于所述增益可调放大器电路13的第二输入端。

[0067] 在一个实施例中,参见图7所示,所述增益可调放大器电路13包括:功率放大器AMP、第三电阻R3、第四电阻R4、第五电阻R5、第六电阻R6、第七电阻R7、第八电阻R8、第九电阻R9、第十电阻R10、第六开关管M6、第七开关管M7、第八开关管M8以及第九开关管M9;所述第三电阻R3的第一端与所述前置放大器电路12的第一输出端连接,所述第四电阻R4的第一端与所述前置放大器电路12的第二输出端连接,所述第三电阻R3的第二端、所述功率放大器AMP的第一输入端、所述第五电阻R5的第一端、所述第六电阻R6的第一端以及所述第七电阻R7的第一端共接,所述第五电阻R5的第二端与所述第六开关管M6的电流输出端连接,所述第六开关管M6的控制端与所述增益控制信号源ENB连接,所述第六电阻R6的第二端与所述第七开关管M7的电流输出端连接,所述第七开关管M7的控制端与所述增益控制信号源ENA连接,所述第六开关管M6的电流输入端、所述第七开关管M7的电流输入端、所述第七电阻R7的第二端以及所述功率放大器AMP的输出端共接于所述带通滤波器电路14的输入端,所述第四电阻R4的第二端、所述第八电阻R8的第一端、所述第九电阻R9的第一端以及所述第十电阻R10的第一端共接于所述功率放大器AMP的第二输入端,所述第九电阻R9的第二端

与所述第八开关管M8的电流输出端连接,所述第十电阻R10的第二端与所述第九开关管M9的电流输出端连接,所述第八开关管M8的控制端与所述增益控制信号源ENA连接,所述第九开关管M9的控制端与所述增益控制信号源ENB连接,所述第八开关管M8的电流输入端、所述第九开关管M9的电流输入端以及所述第八电阻R8的第二端共接于所述电源管理模块20。

[0068] 在本实施例中,电源管理模块20用于为增益可调放大器电路13提供基准电压信号VREF,使得前端模拟电路在电池供电条件下也可以在稳定的电压电流下进行工作。

[0069] 本申请实施例还提供了一种神经电生理检测的前端模拟芯片,包括多个检测电极和右腿电极,以及如上述任一项所述的前端模拟电路,所述前端模拟电路分别与多对所述检测电极和所述右腿电极连接。

[0070] 在本实施例中,图8为本实施例中的前端模拟芯片对人体脑电波信号进行测试验证的测试结果示意图,参见图8所示,分别将测试者在观看恐怖视频时的脑电(EEG)信号与平静状态下由闭眼到睁眼过程的脑电信号进行对比,精确的检测到其脑电信号的电压水平的变化。

[0071] 图9为检测人体上肢肌肉运动的测试结果示意图,其中,方框中为人体肌电(EMG)信号,通过上述前端模拟芯片,可以通过多个检测电极识别人体肌肉的运动状态,进一步的,还可以通过识别方框中的肌电信号控制假肢的动作,具有较为广阔的应用前景。

[0072] 本申请提供的前端模拟电路及前端模拟芯片中,通过多个信号检测通道对检测电极输入的信号进行放大处理,实现了多个通道信号的同步检测,并通过右腿驱动模块基于多个信号检测通道中的共模信号生成导联屏蔽线驱动信号和右腿驱动信号,从而实现对共模噪声的抑制,解决了现有的神经电信号检测电路存在的噪声较高、结构复杂等问题。

[0073] 以上所述仅为本申请的较佳实施例而已,并不用以限制本申请,凡在本申请的精神和原则之内所作的任何修改、等同替换和改进等,均应包含在本申请的保护范围之内。

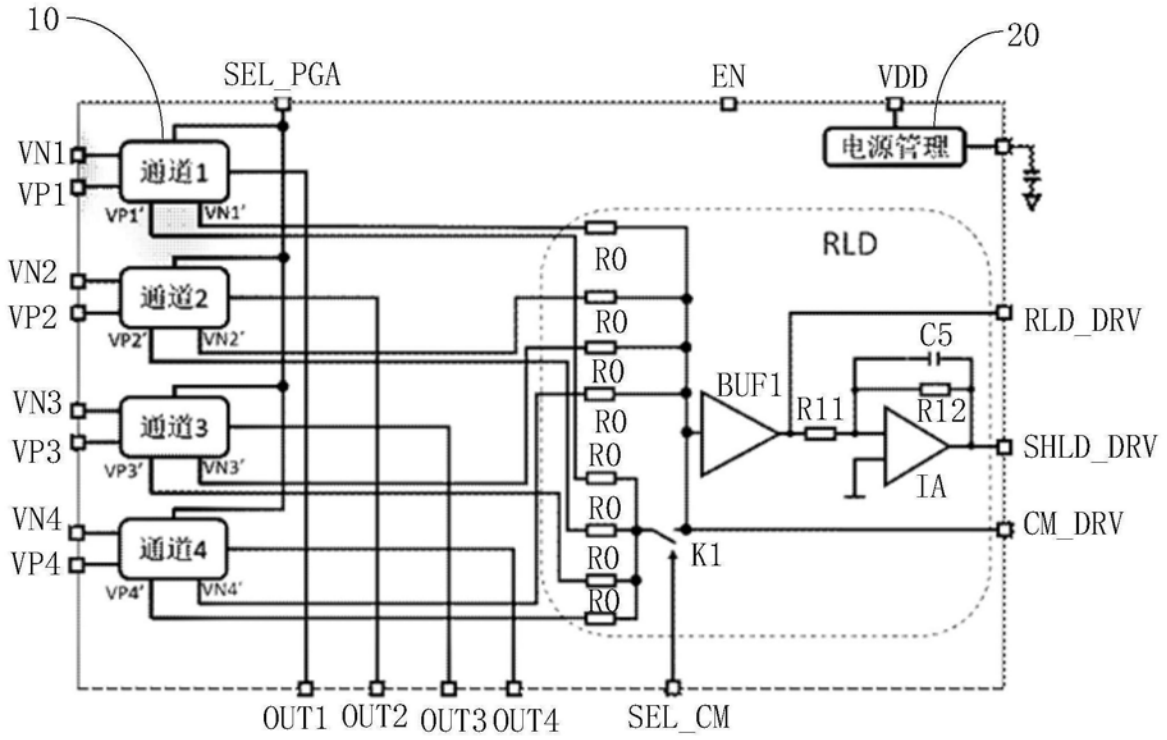


图1

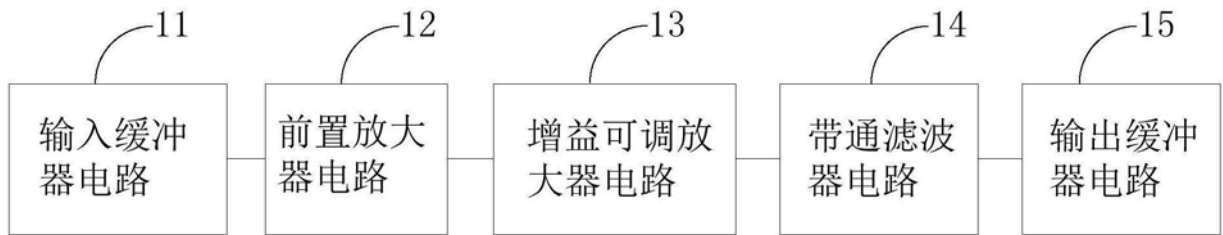


图2

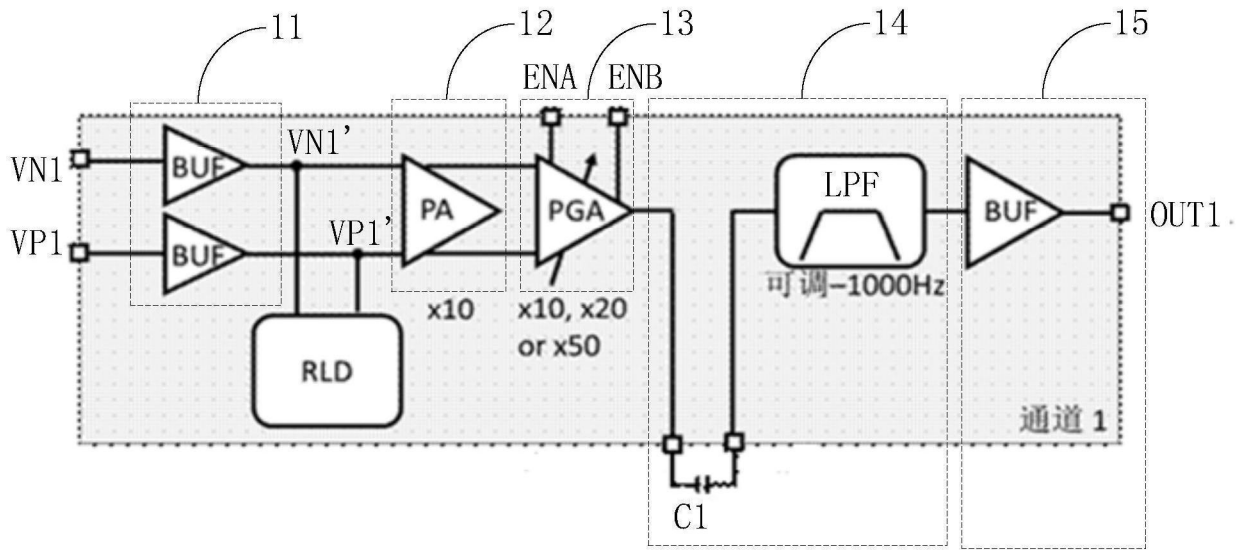


图3

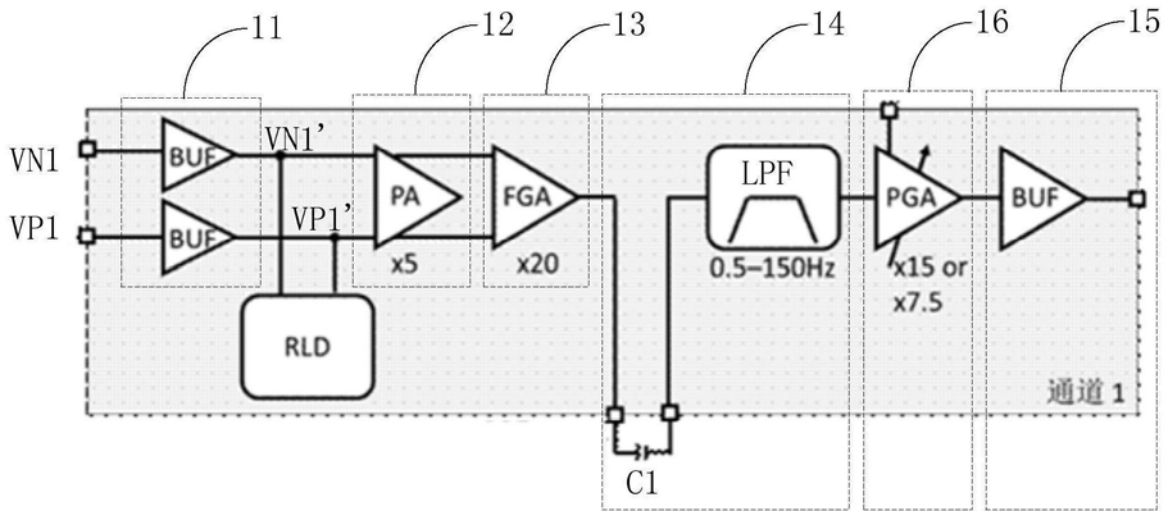


图4

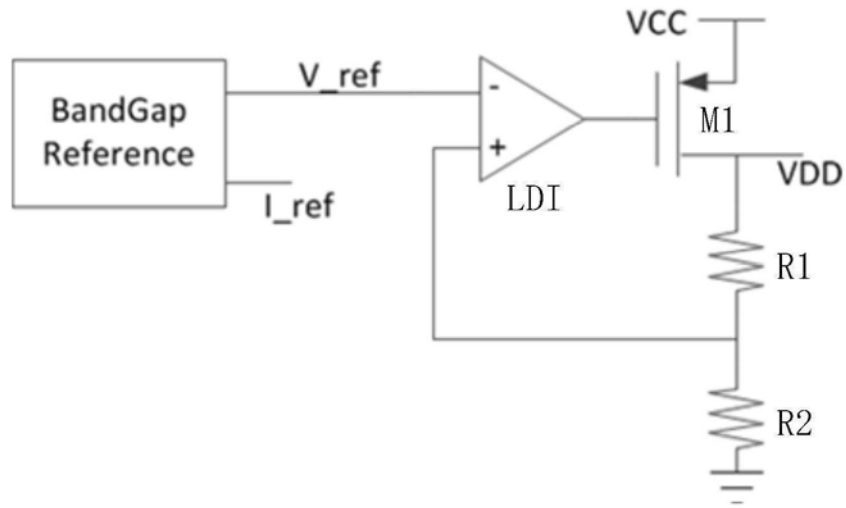


图5

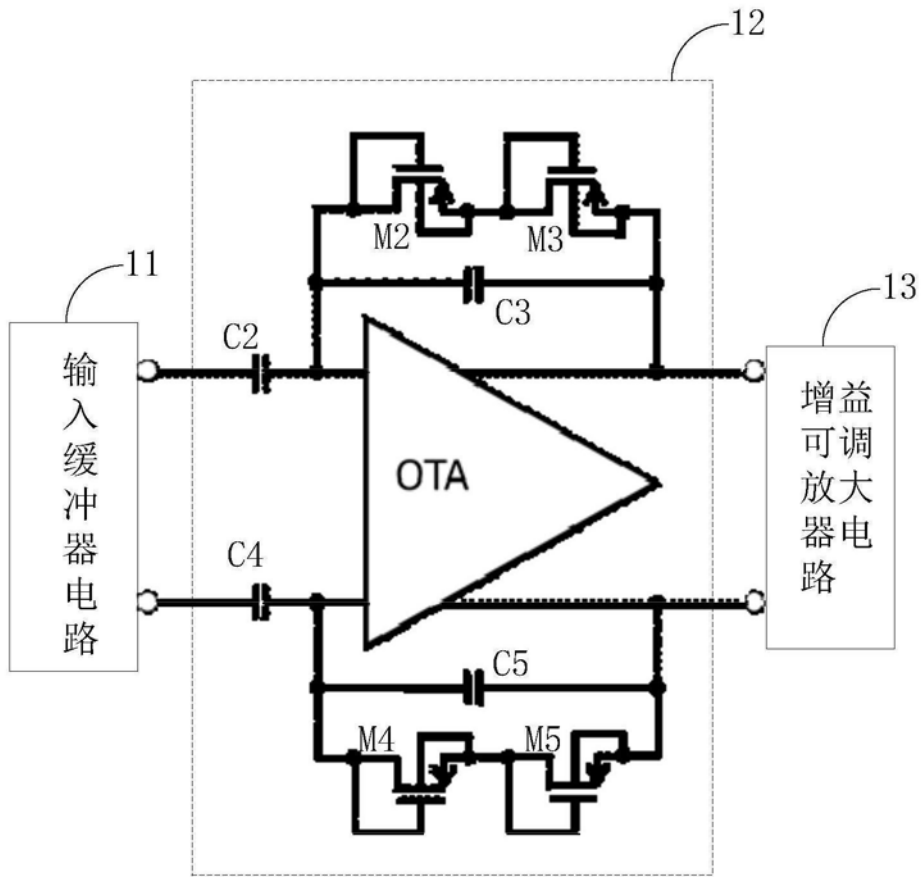


图6

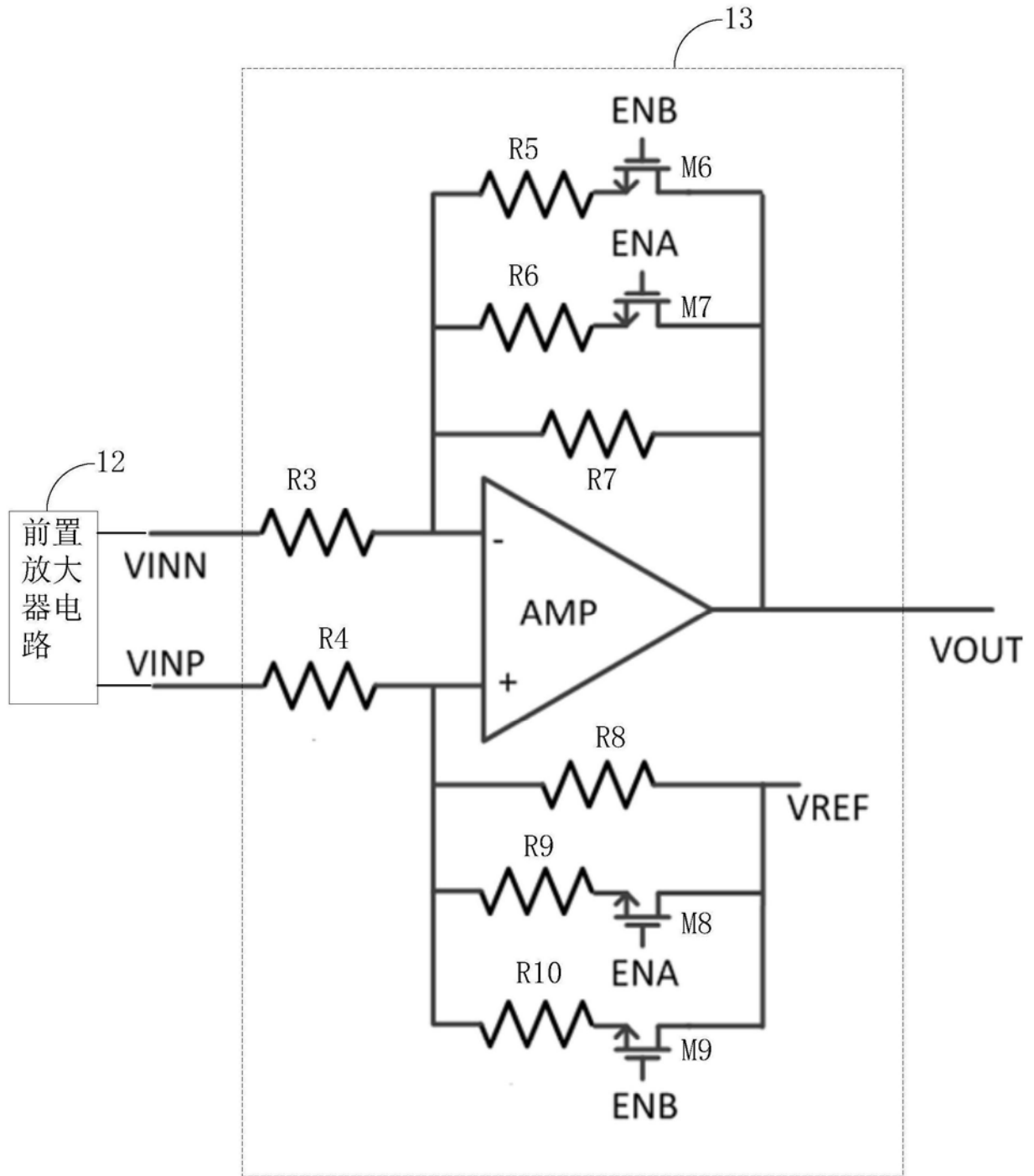


图7

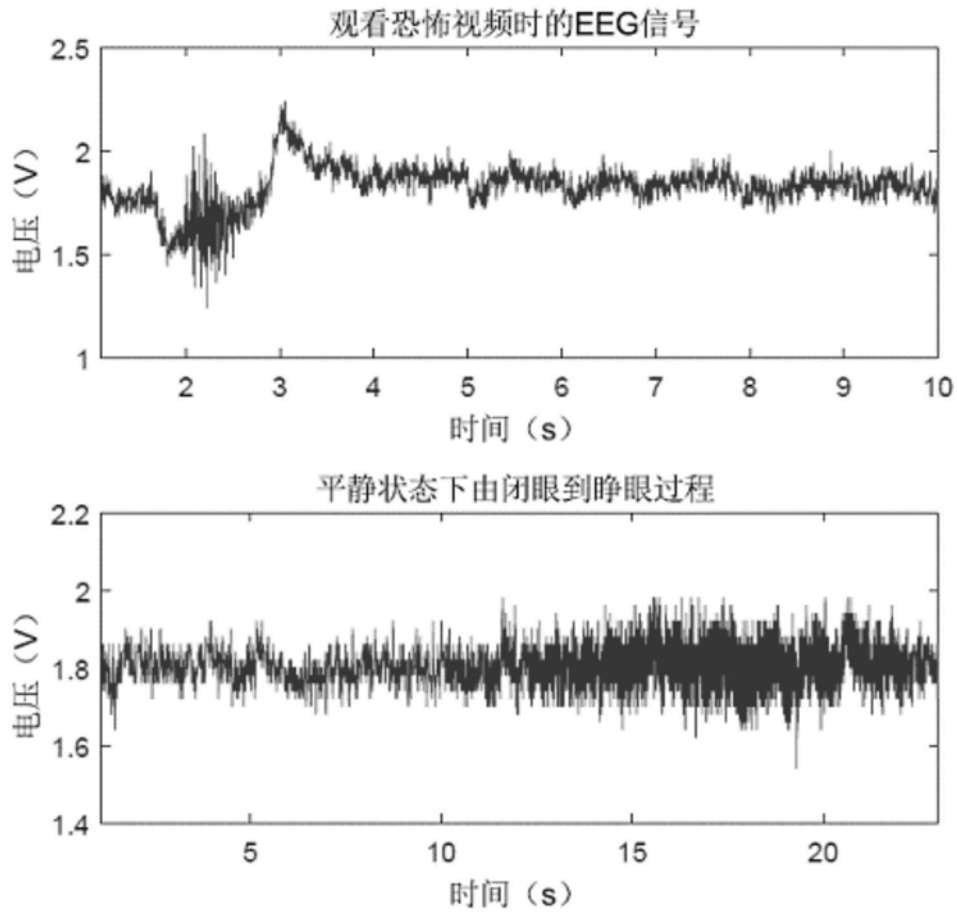


图8

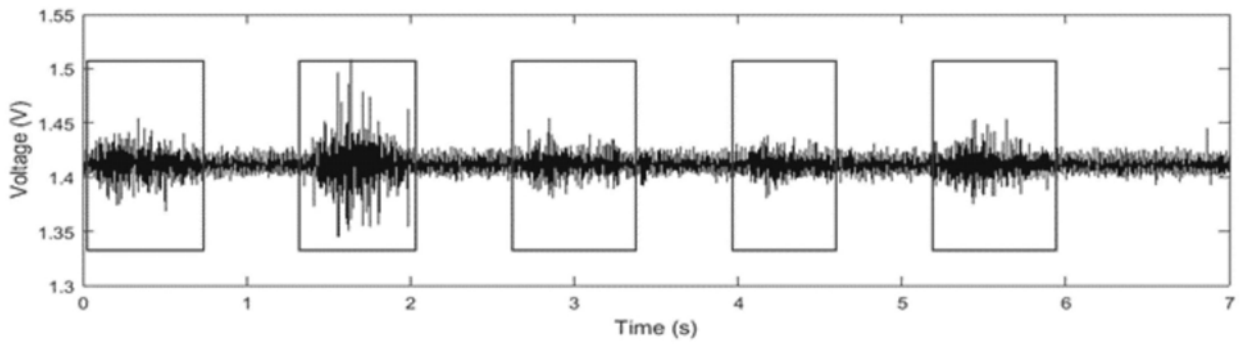


图9

专利名称(译)	一种用于神经电生理检测的前端模拟电路及前端模拟芯片		
公开(公告)号	CN110755046A	公开(公告)日	2020-02-07
申请号	CN201911046818.6	申请日	2019-10-30
[标]申请(专利权)人(译)	深圳先进技术研究院		
申请(专利权)人(译)	中国科学院深圳先进技术研究院		
当前申请(专利权)人(译)	中国科学院深圳先进技术研究院		
[标]发明人	安奇 王怡珊 李焯		
发明人	安奇 王怡珊 李焯		
IPC分类号	A61B5/00 A61B5/04 A61B5/0478 A61B5/0492 H03F3/21 H03G3/00		
CPC分类号	A61B5/04001 A61B5/04004 A61B5/0478 A61B5/0492 A61B5/7203 A61B5/7225 H03F3/21 H03G3/00		
外部链接	Espacenet	SIPO	

摘要(译)

本申请属于神经电生理检测技术领域，提供了一种用于神经电生理检测的前端模拟电路及前端模拟芯片，通过多个信号检测通道对检测电极输入的信号进行放大处理，实现了多个通道信号的同步检测，并通过右腿驱动模块基于多个信号检测通道中的共模信号生成导联屏蔽线驱动信号和右腿驱动信号，从而实现对共模噪声的抑制，解决了现有的神经电信号检测电路存在的噪声较高、结构复杂等问题。

