



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2017-0000038
(43) 공개일자 2017년01월02일

(51) 국제특허분류(Int. Cl.)
G09G 3/32 (2016.01)

(52) CPC특허분류
G09G 3/3208 (2013.01)
G09G 2320/0233 (2013.01)

(21) 출원번호 10-2015-0088541

(22) 출원일자 2015년06월22일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성로 1 (농서동)

(72) 발명자

유현석

경기도 성남시 분당구 장미로 139 매화마을주공2
단지아파트, 201동 1202호

(74) 대리인

박영우

전체 청구항 수 : 총 16 항

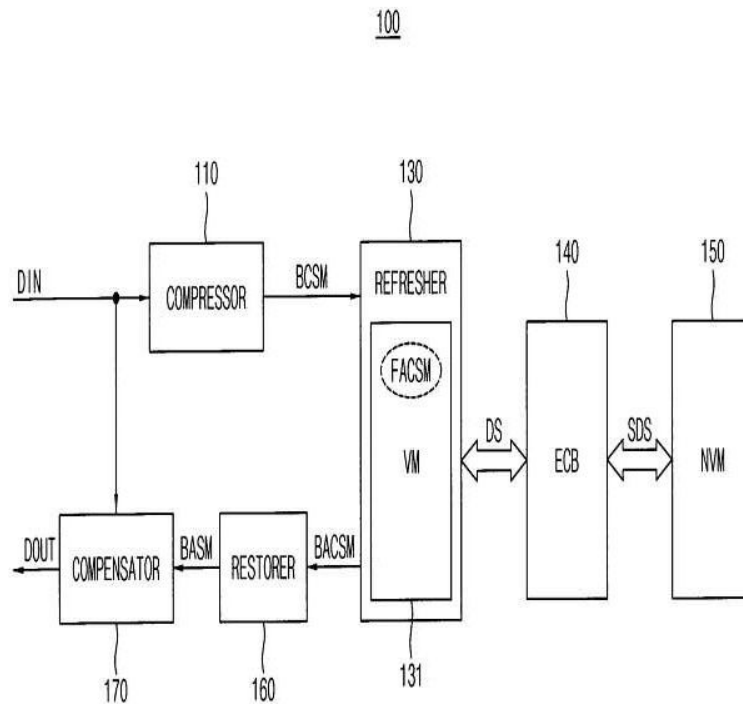
(54) 발명의 명칭 유기 발광 다이오드 표시 장치의 열화 보상기

(57) 요약

열화 보상기는 압축부, 비휘발성 메모리 장치, 갱신부, 에러 정정부, 복원부 및 내부 보상부를 포함한다. 압축부는 블록의 R, G 및 B 입력 신호들에 기초하여 블록 압축 스트레스 행렬을 생성한다. 갱신부는 프레임 누적 압축 스트레스 행렬에 블록 압축 스트레스 행렬을 더하여 프레임 누적 압축 스트레스 행렬을 갱신한다. 에러 정정부는

(뒷면에 계속)

대표도



전원 공급이 중단될 때 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들을 각각 다른 강도로 오류 정정 인코딩하여 비휘발성 메모리 장치의 저장 데이터로서 기입한다. 예러 정정부는 전원 공급이 시작될 때 저장 데이터를 오류 정정 디코딩하여 프레임 누적 압축 스트레스 행렬로서 기입한다. 복원부는 블록 누적 압축 스트레스 행렬을 복원하여 블록 누적 스트레스 행렬을 생성한다. 내부 보상부는 블록 누적 스트레스 행렬에 기초하여 생성한 데이터 보상 값들과 R, G 및 B 입력 신호들을 각각 더하여 보상된 R, G 및 B 출력 신호들을 생성한다.

(52) CPC특허분류

G09G 2320/043 (2013.01)

명세서

청구범위

청구항 1

프레임에 포함되는 블록의 R, G 및 B 입력 신호들에 의한 상기 블록의 열화량을 나타내는 블록 압축 스트레스 행렬을 생성하는 압축부;

비휘발성 메모리 장치;

휘발성 메모리를 포함하고, 상기 휘발성 메모리에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬에 상기 블록 압축 스트레스 행렬을 더하여 상기 프레임 누적 압축 스트레스 행렬을 갱신하는 갱신부;

전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들을 각각 다른 강도로 오류 정정 인코딩하여 상기 비휘발성 메모리 장치의 저장 데이터로서 기입하고, 전원 공급이 시작될 때 상기 저장 데이터를 오류 정정 디코딩하여 상기 휘발성 메모리의 상기 프레임 누적 압축 스트레스 행렬로서 기입하는 에러 정정부;

상기 프레임 누적 압축 스트레스 행렬 중 상기 블록에 상응하는 블록 누적 압축 스트레스 행렬을 복원하여 블록 누적 스트레스 행렬을 생성하는 복원부; 및

상기 블록 누적 스트레스 행렬에 기초하여 생성한 데이터 보상 값들과 상기 R, G 및 B 입력 신호들을 각각 더하여 상기 블록에 상응하는 보상된 R, G 및 B 출력 신호들을 생성하는 내부 보상부를 포함하는 열화 보상기.

청구항 2

제1 항에 있어서,

상기 원소들은 적어도 하나의 저주파 원소와 적어도 하나의 고주파 원소를 포함하는 열화 보상기.

청구항 3

제2 항에 있어서,

상기 적어도 하나의 저주파 원소에 적용되는 오류 정정 인코딩의 강도는 상기 적어도 하나의 고주파 원소에 적용되는 오류 정정 인코딩의 강도 이상인 열화 보상기.

청구항 4

제2 항에 있어서,

상기 적어도 하나의 저주파 원소의 오류 정정 인코딩 시 생성되는 패리티(Parity) 비트 수가 상기 적어도 하나의 고주파 원소의 오류 정정 인코딩 시 생성되는 패리티 비트 수 이상인 열화 보상기.

청구항 5

제2 항에 있어서,

상기 적어도 하나의 저주파 원소의 상위 비트들에 적용되는 오류 정정 인코딩의 강도는 상기 적어도 하나의 저주파 원소의 하위 비트들에 적용되는 오류 정정 인코딩의 강도 이상이고,

상기 적어도 하나의 고주파 원소의 상위 비트들에 적용되는 오류 정정 인코딩의 강도는 상기 적어도 하나의 고주파 원소의 하위 비트들에 적용되는 오류 정정 인코딩의 강도 이상인 열화 보상기.

청구항 6

제2 항에 있어서,

상기 적어도 하나의 저주파 원소의 상위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수는 상기 적어도

하나의 저주파 원소의 하위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수 이상이고,

상기 적어도 하나의 고주파 원소의 상위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수는 상기 적어도 하나의 고주파 원소의 하위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수 이상인 열화 보상기.

청구항 7

제1 항에 있어서,

상기 압축부는

상기 R, G 및 B 입력 신호들에 기초하여 상기 블록에 상응하는 블록 스트레스 행렬을 생성하는 스트레스 행렬 생성부;

상기 블록 스트레스 행렬에 선형 변환을 적용하여 변환 스트레스 행렬을 생성하는 변환부; 및

상기 변환 스트레스 행렬의 일부를 선택하여 상기 블록 압축 스트레스 행렬을 생성하는 선택부를 포함하는 열화 보상기.

청구항 8

제7 항에 있어서,

상기 블록 스트레스 행렬이 4 x 4 행렬이고 상기 선형 변환이 DCT (Discrete Cosine Transform)인 경우, 상기 선택부는 상기 변환 스트레스 행렬의 저주파 원소들인 제(1, 1) 원소, 제(1, 2) 원소, 제(2, 1) 원소 및 제(2, 2) 원소를 선택하여 상기 블록 압축 스트레스 행렬을 생성하는 열화 보상기.

청구항 9

제7 항에 있어서,

상기 블록 스트레스 행렬이 4 x 4 행렬이고 상기 선형 변환이 하다마드 변환(Hadamard Transform)인 경우, 상기 선택부는 상기 변환 스트레스 행렬의 제(1, 1) 원소, 제(1, 3) 원소, 제(3, 1) 원소 및 제(3, 3) 원소를 선택하여 상기 블록 압축 스트레스 행렬을 생성하는 열화 보상기.

청구항 10

제7 항에 있어서,

상기 선형 변환은 하아 변환(Haar Transform)인 열화 보상기.

청구항 11

프레임에 포함되는 블록의 R, G 및 B 입력 신호들에 의한 상기 블록의 열화량을 나타내는 블록 압축 스트레스 행렬을 생성하는 압축부;

비휘발성 메모리 장치;

휘발성 메모리를 포함하고, 인에이블 신호가 활성화된 경우 상기 휘발성 메모리에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬에 상기 블록 압축 스트레스 행렬을 더하여 상기 프레임 누적 압축 스트레스 행렬을 갱신하고, 전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들의 일부분을 일부 데이터 신호로서 순차적으로 출력하는 갱신부;

전원 공급이 중단될 때 상기 일부 데이터 신호를 중복 순환 검사(Cyclic Redundancy Check)하여 생성한 CRC 패리티를 상기 비휘발성 메모리 장치에 기입하는 중복 순환 검사부;

상기 프레임 누적 압축 스트레스 행렬 중 상기 블록에 상응하는 블록 누적 압축 스트레스 행렬을 복원하여 블록 누적 스트레스 행렬을 생성하는 복원부; 및

상기 블록 누적 스트레스 행렬에 기초하여 생성한 데이터 보상 값들과 상기 R, G 및 B 입력 신호들을 더한 값들을 상기 블록에 상응하는 보상된 R, G 및 B 출력 신호들로서 출력하는 내부 보상부를 포함하고,

상기 갱신부는 전원 공급이 시작될 때 상기 비휘발성 메모리 장치로부터 상기 CRC 패리티 및 상기 프레임 누적

압축 스트레스 행렬을 독출하고 상기 독출된 프레임 누적 압축 스트레스 행렬로부터 재생성된 CRC 패리티와 상기 독출된 CRC 패리티를 비교하여 상기 인에이블 신호를 활성화 또는 비활성화하는 열화 보상기.

청구항 12

제11 항에 있어서,

상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 동일한 경우 상기 인에이블 신호를 활성화하고,

상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 서로 다른 경우 상기 인에이블 신호를 비활성화하는 열화 보상기.

청구항 13

제11 항에 있어서,

상기 CRC 패리티가 제1 내지 제3 CRC 패리티 비트들을 포함하고,

상기 중복 순환 검사부는 제1 및 제2 배타적 논리합 게이트들 및 제1 내지 제3 D 플립-플롭들을 포함하고,

상기 제1 배타적 논리합 게이트의 제1 입력단에 상기 일부 데이터 신호가 인가되고, 상기 제1 배타적 논리합 게이트의 제2 입력단에 상기 제3 CRC 패리티 비트가 입력되고, 상기 제1 배타적 논리합 게이트의 출력단은 제1 신호를 출력하고,

상기 제1 D 플립-플롭의 데이터 입력단에 상기 제1 신호가 인가되고, 상기 제1 D 플립-플롭의 클럭 입력단에 클럭 신호가 인가되고, 상기 제1 D 플립-플롭의 데이터 출력단은 상기 제1 CRC 패리티 비트를 출력하고,

상기 제2 배타적 논리합 게이트의 제1 입력단에 상기 제1 신호가 인가되고, 상기 제2 배타적 논리합 게이트의 제2 입력단에 상기 제1 CRC 패리티 비트가 인가되고, 상기 제2 배타적 논리합 게이트의 출력단은 제2 신호를 출력하고,

상기 제2 D 플립-플롭의 데이터 입력단에 상기 제2 신호가 인가되고, 상기 제2 D 플립-플롭의 클럭 입력단에 상기 클럭 신호가 인가되고, 상기 제2 D 플립-플롭의 데이터 출력단은 상기 제2 CRC 패리티 비트를 출력하고,

상기 제3 D 플립-플롭의 데이터 입력단에 상기 제2 CRC 패리티 비트가 인가되고, 상기 제3 D 플립-플롭의 클럭 입력단에 상기 클럭 신호가 인가되고, 상기 제3 D 플립-플롭의 데이터 출력단은 상기 제3 CRC 패리티 비트를 출력하는 열화 보상기.

청구항 14

프레임에 포함되는 블록의 R, G 및 B 입력 신호들에 의한 상기 블록의 열화량을 나타내는 블록 압축 스트레스 행렬을 생성하는 압축부;

비휘발성 메모리 장치;

휘발성 메모리를 포함하고, 인에이블 신호가 활성화된 경우 상기 휘발성 메모리에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬에 상기 블록 압축 스트레스 행렬을 더하여 상기 프레임 누적 압축 스트레스 행렬을 갱신하고, 전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들의 일부분을 일부 데이터 신호로서 순차적으로 출력하는 갱신부;

전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들을 각각 다른 강도로 오류 정정 인코딩하여 상기 비휘발성 메모리 장치의 저장 데이터로서 기입하고, 전원 공급이 시작될 때 상기 저장 데이터를 오류 정정 디코딩하여 상기 휘발성 메모리의 상기 프레임 누적 압축 스트레스 행렬로서 기입하는 에러 정정부;

전원 공급이 중단될 때 상기 일부 데이터 신호를 중복 순환 검사(Cyclic Redundancy Check)하여 생성한 CRC 패리티를 상기 비휘발성 메모리 장치에 기입하는 중복 순환 검사부;

상기 프레임 누적 압축 스트레스 행렬 중 상기 블록에 상응하는 블록 누적 압축 스트레스 행렬을 복원하여 블록 누적 스트레스 행렬을 생성하는 복원부; 및

상기 블록 누적 스트레스 행렬에 기초하여 생성한 데이터 보상 값들과 상기 R, G 및 B 입력 신호들을 각각 더한 값들을 상기 블록에 상응하는 보상된 R, G 및 B 출력 신호들로서 출력하는 내부 보상부를 포함하고,

상기 갱신부는 전원 공급이 시작될 때 상기 비휘발성 메모리 장치로부터 상기 CRC 패리티를 독출하고 상기 에러 정정부가 상기 휘발성 메모리에 기입한 상기 프레임 누적 압축 스트레스 행렬로부터 재생성된 CRC 패리티와 상기 독출된 CRC 패리티를 비교하여 상기 인에이블 신호를 활성화 또는 비활성화하는 열화 보상기.

청구항 15

제14 항에 있어서,

상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 동일한 경우 상기 인에이블 신호를 활성화하고,

상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 서로 다른 경우 상기 인에이블 신호를 비활성화하는 열화 보상기.

청구항 16

제14 항에 있어서,

전원 공급이 중단될 때 상기 비휘발성 메모리 장치로부터 재독출한 프레임 누적 압축 스트레스 행렬의 원소들과 상기 갱신된 프레임 누적 압축 스트레스 행렬의 원소들 간의 차이가 일정 범위를 초과하는 경우, 상기 에러 정정부는 상기 비휘발성 메모리 장치에 대한 기입 동작을 중단하는 열화 보상기.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치에 관한 것이다. 보다 상세하게는, 유기 발광 다이오드 표시 장치의 열화 보상기에 관한 것이다.

배경 기술

[0002] 유기 발광 표시 장치는 스스로 빛을 내는 유기 발광 소자를 이용하여 화상을 표시하기 때문에, 액정 표시 장치와는 달리 별도의 광원(예를 들어, 백라이트 유닛)을 필요로 하지 않아 상대적으로 두께와 무게가 작다는 장점이 있다. 또한, 유기 발광 표시 장치는 소비 전력, 휘도 및 응답 속도 등에서 액정 표시 장치에 비해 유리하기 때문에, 전자 기기의 소형화 및 저전력화 추세에 따라 전자 기기의 표시 장치로서 많이 사용되고 있다.

[0003] 유기 발광 다이오드 표시 장치의 표시 패널에서 높은 휘도로 지속적으로 같은 패턴을 발광하는 로고 부분(e.g. MBC와 같은 방송사 로고)에 상응하는 픽셀 회로의 경우, 지속적으로 강한 전류가 구동 트랜지스터에 인가되어 구동 트랜지스터의 이동도(Mobility)가 감소(열화)된다. 픽셀 회로가 열화된 이후 유기 발광 다이오드 표시 장치가 상기 로고 부분이 제거된 다른 이미지를 표시할 때에도 상기 로고 부분이 시청자의 눈에 인식되는 이미지 고착(Image sticking) 현상이 발생한다.

[0004] 유기 발광 다이오드 표시 장치의 표시 패널에 가해진 열화량 혹은 스트레스를 정확히 계산해야 이를 보상하여 이미지 고착을 제거할 수 있다. 스트레스의 정확한 계산을 위해서, 상기 표시 패널의 각 부분에서 표시해 왔던 휘도들의 합에 비례하는 스트레스의 누적 값을 스트레스 행렬의 형태로 저장한다. 스트레스 행렬이 큰 저장 공간을 요하기 때문에 스트레스 행렬은 먼저 선형 변환 및 압축된 후 누적된다. 누적된 스트레스 행렬 중 저주파 성분에 에러가 발생하고 유기 발광 다이오드 표시 장치가 에러가 발생한 누적된 스트레스 행렬에 따라 입력 신호를 보상하는 경우, 일정 블록의 휘도가 왜곡되어 표시되는 문제점이 있다.

발명의 내용

해결하려는 과제

[0005] 본 발명의 일 목적은 유기 발광 다이오드 표시 장치의 표시 패널의 스트레스 행렬에 발생하는 에러를 줄이고, 스트레스 행렬에 에러가 검출된 경우 에러의 누적을 방지하는 열화 보상기를 제공하는 것이다.

과제의 해결 수단

- [0006] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 열화 보상기는 압축부, 비휘발성 메모리 장치, 갱신부, 에러 정정부, 복원부 및 내부 보상부를 포함한다. 상기 압축부는 프레임에 포함되는 블록의 R, G 및 B 입력 신호들에 의한 상기 블록의 열화량을 나타내는 블록 압축 스트레스 행렬을 생성한다. 상기 갱신부는 휘발성 메모리를 포함한다. 상기 갱신부는 상기 휘발성 메모리에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬에 상기 블록 압축 스트레스 행렬을 더하여 상기 프레임 누적 압축 스트레스 행렬을 갱신한다. 상기 에러 정 정부는 전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들을 각각 다른 강도로 오류 정정 인코딩하여 상기 비휘발성 메모리 장치의 저장 데이터로서 기입한다. 상기 에러 정 정부는 전원 공급이 시작될 때 상기 저장 데이터를 오류 정정 디코딩하여 상기 휘발성 메모리의 상기 프레임 누적 압축 스트레스 행렬로서 기입한다. 상기 복원부는 상기 프레임 누적 압축 스트레스 행렬 중 상기 블록에 상응하는 블록 누적 압축 스트레스 행렬을 복원하여 블록 누적 스트레스 행렬을 생성한다. 상기 내부 보상부는 상기 블록 누적 스트레스 행렬에 기초하여 생성한 데이터 보상 값들과 상기 R, G 및 B 입력 신호들을 각각 더하여 상기 블록에 상응하는 보상된 R, G 및 B 출력 신호들을 생성한다.
- [0007] 일 실시예에 있어서, 상기 원소들은 적어도 하나의 저주파 원소와 적어도 하나의 고주파 원소를 포함할 수 있다.
- [0008] 일 실시예에 있어서, 상기 적어도 하나의 저주파 원소에 적용되는 오류 정정 인코딩의 강도는 상기 적어도 하나의 고주파 원소에 적용되는 오류 정정 인코딩의 강도 이상일 수 있다.
- [0009] 일 실시예에 있어서, 상기 적어도 하나의 저주파 원소의 오류 정정 인코딩 시 생성되는 패리티(Parity) 비트 수가 상기 적어도 하나의 고주파 원소의 오류 정정 인코딩 시 생성되는 패리티 비트 수 이상일 수 있다.
- [0010] 일 실시예에 있어서, 상기 적어도 하나의 저주파 원소의 상위 비트들에 적용되는 오류 정정 인코딩의 강도는 상기 적어도 하나의 저주파 원소의 하위 비트들에 적용되는 오류 정정 인코딩의 강도 이상일 수 있다. 상기 적어도 하나의 고주파 원소의 상위 비트들에 적용되는 오류 정정 인코딩의 강도는 상기 적어도 하나의 고주파 원소의 하위 비트들에 적용되는 오류 정정 인코딩의 강도 이상일 수 있다.
- [0011] 일 실시예에 있어서, 상기 적어도 하나의 저주파 원소의 상위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수는 상기 적어도 하나의 저주파 원소의 하위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수 이상일 수 있다. 상기 적어도 하나의 고주파 원소의 상위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수는 상기 적어도 하나의 고주파 원소의 하위 비트들의 오류 정정 인코딩 시 생성되는 패리티 비트 수 이상일 수 있다.
- [0012] 일 실시예에 있어서, 상기 압축부는 스트레스 행렬 생성부, 변환부 및 선택부를 포함할 수 있다. 상기 스트레스 행렬 생성부는 상기 R, G 및 B 입력 신호들에 기초하여 상기 블록에 상응하는 블록 스트레스 행렬을 생성할 수 있다. 상기 변환부는 상기 블록 스트레스 행렬에 선형 변환을 적용하여 변환 스트레스 행렬을 생성할 수 있다. 상기 선택부는 상기 변환 스트레스 행렬의 일부를 선택하여 상기 블록 압축 스트레스 행렬을 생성할 수 있다.
- [0013] 일 실시예에 있어서, 상기 블록 스트레스 행렬이 4×4 행렬이고 상기 선형 변환이 DCT (Discrete Cosine Transform)인 경우, 상기 선택부는 상기 변환 스트레스 행렬의 저주파 원소들인 제(1, 1) 원소, 제(1, 2) 원소, 제(2, 1) 원소 및 제(2, 2) 원소를 선택하여 상기 블록 압축 스트레스 행렬을 생성할 수 있다.
- [0014] 일 실시예에 있어서, 상기 블록 스트레스 행렬이 4×4 행렬이고 상기 선형 변환이 하다마드 변환(Hadamard Transform)인 경우, 상기 선택부는 상기 변환 스트레스 행렬의 제(1, 1) 원소, 제(1, 3) 원소, 제(3, 1) 원소 및 제(3, 3) 원소를 선택하여 상기 블록 압축 스트레스 행렬을 생성할 수 있다.
- [0015] 일 실시예에 있어서, 상기 선형 변환은 하아 변환(Haar Transform)일 수 있다.
- [0016] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 열화 보상기는 압축부, 비휘발성 메모리 장치, 갱신부, 중복 순환 검사부, 복원부 및 내부 보상부를 포함한다. 상기 압축부는 프레임에 포함되는 블록의 R, G 및 B 입력 신호들에 의한 상기 블록의 열화량을 나타내는 블록 압축 스트레스 행렬을 생성한다. 상기 갱신부는 휘발성 메모리를 포함한다. 상기 갱신부는 인에이블 신호가 활성화된 경우 상기 휘발성 메모리에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬에 상기 블록 압축 스트레스 행렬을 더하여 상기 프레임 누적 압축 스트레스 행렬을 갱신한다. 상기 갱신부는 전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들의 일부분을 일부 데이터 신호로서

순차적으로 출력한다. 상기 중복 순환 검사부는 전원 공급이 중단될 때 상기 일부 데이터 신호를 중복 순환 검사(Cyclic Redundancy Check)하여 생성한 CRC 패리티를 상기 비휘발성 메모리 장치에 기입한다. 상기 복원부는 상기 프레임 누적 압축 스트레스 행렬 중 상기 블록에 상응하는 블록 누적 압축 스트레스 행렬을 복원하여 블록 누적 스트레스 행렬을 생성한다. 상기 내부 보상부는 상기 블록 누적 스트레스 행렬에 기초하여 생성한 데이터 보상 값들과 상기 R, G 및 B 입력 신호들을 더한 값들을 상기 블록에 상응하는 보상된 R, G 및 B 출력 신호들로서 출력한다. 상기 갱신부는 전원 공급이 시작될 때 상기 비휘발성 메모리 장치로부터 상기 CRC 패리티 및 상기 프레임 누적 압축 스트레스 행렬을 독출하고 상기 독출된 프레임 누적 압축 스트레스 행렬로부터 재생성된 CRC 패리티와 상기 독출된 CRC 패리티를 비교하여 상기 인에이블 신호를 활성화 또는 비활성화한다.

[0017] 일 실시예에 있어서, 상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 동일한 경우 상기 인에이블 신호를 활성화하고, 상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 서로 다른 경우 상기 인에이블 신호를 비활성화할 수 있다.

[0018] 일 실시예에 있어서, 상기 CRC 패리티가 제1 내지 제3 CRC 패리티 비트들을 포함할 수 있다. 상기 중복 순환 검사부는 제1 및 제2 배타적 논리합 게이트들 및 제1 내지 제3 D 플립-플롭들을 포함할 수 있다. 상기 제1 배타적 논리합 게이트의 제1 입력단에 상기 일부 데이터 신호가 인가되고, 상기 제1 배타적 논리합 게이트의 제2 입력단에 상기 제3 CRC 패리티 비트가 입력되고, 상기 제1 배타적 논리합 게이트의 출력단은 제1 신호를 출력할 수 있다. 상기 제1 D 플립-플롭의 데이터 입력단에 상기 제1 신호가 인가되고, 상기 제1 D 플립-플롭의 클럭 입력단에 클럭 신호가 인가되고, 상기 제1 D 플립-플롭의 데이터 출력단은 상기 제1 CRC 패리티 비트를 출력할 수 있다. 상기 제2 배타적 논리합 게이트의 제1 입력단에 상기 제1 신호가 인가되고, 상기 제2 배타적 논리합 게이트의 제2 입력단에 상기 제1 CRC 패리티 비트가 인가되고, 상기 제2 배타적 논리합 게이트의 출력단은 제2 신호를 출력할 수 있다. 상기 제2 D 플립-플롭의 데이터 입력단에 상기 제2 신호가 인가되고, 상기 제2 D 플립-플롭의 클럭 입력단에 상기 클럭 신호가 인가되고, 상기 제2 D 플립-플롭의 데이터 출력단은 상기 제2 CRC 패리티 비트를 출력할 수 있다. 상기 제3 D 플립-플롭의 데이터 입력단에 상기 제2 CRC 패리티 비트가 인가되고, 상기 제3 D 플립-플롭의 클럭 입력단에 상기 클럭 신호가 인가되고, 상기 제3 D 플립-플롭의 데이터 출력단은 상기 제3 CRC 패리티 비트를 출력할 수 있다.

[0019] 본 발명의 일 목적을 달성하기 위하여, 본 발명의 실시예들에 따른 열화 보상은 압축부, 비휘발성 메모리 장치, 갱신부, 에러 정정부, 중복 순환 검사부, 복원부 및 내부 보상부를 포함한다. 상기 압축부는 프레임에 포함되는 블록의 R, G 및 B 입력 신호들에 의한 상기 블록의 열화량을 나타내는 블록 압축 스트레스 행렬을 생성한다. 상기 갱신부는 휘발성 메모리를 포함한다. 상기 갱신부는 인에이블 신호가 활성화된 경우 상기 휘발성 메모리에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬에 상기 블록 압축 스트레스 행렬을 더하여 상기 프레임 누적 압축 스트레스 행렬을 갱신한다. 상기 갱신부는 전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들의 일부분을 일부 데이터 신호로서 순차적으로 출력한다. 상기 에러 정정부는 전원 공급이 중단될 때 상기 프레임 누적 압축 스트레스 행렬에 포함되는 블록 누적 압축 스트레스 행렬의 원소들을 각각 다른 강도로 오류 정정 인코딩하여 상기 비휘발성 메모리 장치의 저장 데이터로서 기입한다. 상기 에러 정정부는 전원 공급이 시작될 때 상기 저장 데이터를 오류 정정 디코딩하여 상기 휘발성 메모리의 상기 프레임 누적 압축 스트레스 행렬로서 기입한다. 상기 중복 순환 검사부는 전원 공급이 중단될 때 상기 일부 데이터 신호를 중복 순환 검사(Cyclic Redundancy Check)하여 생성한 CRC 패리티를 상기 비휘발성 메모리 장치에 기입한다. 상기 복원부는 상기 프레임 누적 압축 스트레스 행렬 중 상기 블록에 상응하는 블록 누적 압축 스트레스 행렬을 복원하여 블록 누적 스트레스 행렬을 생성한다. 상기 내부 보상부는 상기 블록 누적 스트레스 행렬에 기초하여 생성한 데이터 보상 값들과 상기 R, G 및 B 입력 신호들을 각각 더한 값들을 상기 블록에 상응하는 보상된 R, G 및 B 출력 신호들로서 출력한다. 상기 갱신부는 전원 공급이 시작될 때 상기 비휘발성 메모리 장치로부터 상기 CRC 패리티를 독출하고 상기 에러 정정부가 상기 휘발성 메모리에 기입한 상기 프레임 누적 압축 스트레스 행렬로부터 재생성된 CRC 패리티와 상기 독출된 CRC 패리티를 비교하여 상기 인에이블 신호를 활성화 또는 비활성화한다.

[0020] 일 실시예에 있어서, 상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 동일한 경우 상기 인에이블 신호를 활성화하고, 상기 갱신부는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 서로 다른 경우 상기 인에이블 신호를 비활성화할 수 있다.

[0021] 일 실시예에 있어서, 전원 공급이 중단될 때 상기 비휘발성 메모리 장치로부터 재독출한 프레임 누적 압축 스트레스 행렬의 원소들과 상기 갱신된 프레임 누적 압축 스트레스 행렬의 원소들 간의 차이가 일정 범위를 초과하

는 경우, 상기 에러 정정부는 상기 비휘발성 메모리 장치에 대한 기입 동작을 중단할 수 있다.

발명의 효과

- [0022] 본 발명의 실시예들에 따른 표시 패널의 열화량을 나타내는 스트레스 행렬 상에 발생하는 에러를 줄이고, 스트레스 행렬 상에 에러가 검출된 경우 에러의 누적을 방지하여, 표시 장치 출력의 질을 제고할 수 있다.
- [0023] 다만, 본 발명의 효과는 상술한 효과들로 한정되는 것이 아니며, 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위에서 다양하게 확장될 수 있을 것이다.

도면의 간단한 설명

- [0024] 도 1은 본 발명의 일 실시예에 따른 열화 보상기를 나타내는 블록도이다.
- 도 2는 도 1의 열화 보상기에 포함되는 압축부를 나타내는 블록도이다.
- 도 3은 도 2의 압축부의 동작을 나타내는 도면이다.
- 도 4는 도 1의 열화 보상기에 포함되는 갱신부의 동작을 나타내는 도면이다.
- 도 5는 도 1의 열화 보상기에 포함되는 갱신부의 휘발성 메모리에 저장된 프레임 누적 압축 스트레스 행렬을 나타내는 도면이다.
- 도 6은 도 1의 열화 보상기에 포함되는 에러 정정부의 일 실시예를 나타내는 블록도이다.
- 도 7 내지 10은 도 6의 오류 정정부의 동작을 나타내는 도면들이다.
- 도 11은 도 1의 열화 보상기에 포함되는 에러 정정부의 다른 실시예를 나타내는 블록도이다.
- 도 12 내지 15는 도 11의 오류 정정부의 동작을 나타내는 도면들이다.
- 도 16은 본 발명의 다른 실시예에 따른 열화 보상기를 나타내는 블록도이다.
- 도 17은 도 16의 열화 보상기에 포함되는 갱신부가 출력하는 일부 데이터 신호를 나타내는 도면이다.
- 도 18은 도 16의 열화 보상기에 포함되는 중복 순환 검사부를 나타내는 블록도이다.
- 도 19는 본 발명의 또 다른 실시예에 따른 열화 보상기를 나타내는 블록도이다.
- 도 20은 본 발명의 일 실시예에 따른 열화 보상기를 포함하는 표시 장치를 나타내는 블록도이다.
- 도 21은 본 발명의 일 실시예에 따른 표시 장치를 포함하는 전자 기기를 나타내는 블록도이다.

발명을 실시하기 위한 구체적인 내용

- [0025] 이하, 첨부한 도면들을 참조하여 본 발명의 실시예들을 보다 상세하게 설명하고자 한다. 도면 상의 동일한 구성 요소에 대해서는 동일한 참조 부호를 사용하고, 동일한 구성 요소에 대해서는 중복된 설명을 생략하기로 한다.
- [0026] 도 1은 본 발명의 일 실시예에 따른 열화 보상기를 나타내는 블록도이다.
- [0027] 도 1을 참조하면, 열화 보상기(100)는 압축부(110), 비휘발성 메모리 장치(150), 갱신부(130), 에러 정정부(ECB), 복원부(160) 및 내부 보상부(170)를 포함한다.
- [0028] 압축부(110)는 프레임에 포함되는 제1 블록의 R, G 및 B 입력 신호들(DIN)에 의한 상기 제1 블록의 열화량을 나타내는 블록 압축 스트레스 행렬(BCSM)을 생성한다.
- [0029] 갱신부(130)는 휘발성 메모리(131)를 포함한다. 갱신부(130)는 휘발성 메모리(131)에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬(FACSM)에 블록 압축 스트레스 행렬(BCSM)을 더하여 프레임 누적 압축 스트레스 행렬(FACSM)을 갱신한다.
- [0030] 에러 정정부(140)는 전원 공급이 중단될 때 프레임 누적 압축 스트레스 행렬(FACSM)에 포함되는 블록 누적 압축 스트레스 행렬의 원소들을 데이터 신호(DS)를 통해 입력 받아 각각 다른 강도로 오류 정정 인코딩하여 비휘발성 메모리 장치(150)의 저장 데이터(SDS)로서 기입한다. 에러 정정부(140)는 전원 공급이 시작될 때 저장 데이터(SDS)를 오류 정정 디코딩하여 데이터 신호(DS)를 통해 휘발성 메모리(131)의 프레임 누적 압축 스트레스 행렬

(FACSM)로서 기입한다.

- [0031] 복원부(160)는 프레임 누적 압축 스트레스 행렬(FACSM) 중 상기 제1 블록에 상응하는 블록 누적 압축 스트레스 행렬(BACSM)을 복원하여 블록 누적 스트레스 행렬(BASM)을 생성한다. 내부 보상부(170)는 블록 누적 스트레스 행렬(BASM)에 기초하여 생성한 데이터 보상 값들과 R, G 및 B 입력 신호들(DIN)을 각각 더하여 상기 제1 블록에 상응하는 보상된 R, G 및 B 출력 신호들(DOUT)을 생성한다.
- [0032] 도 2는 도 1의 열화 보상기에 포함되는 압축부를 나타내는 블록도이다.
- [0033] 도 2를 참조하면, 압축부(110)는 스트레스 행렬 생성부(111), 변환부(112) 및 선택부(113)를 포함할 수 있다.
- [0034] 스트레스 행렬 생성부(111)는 R, G 및 B 입력 신호들(DIN)에 기초하여 상기 제1 블록에 상응하는 블록 스트레스 행렬(BSM)을 생성할 수 있다. 블록 스트레스 행렬(SM)은 2 x 2 행렬, 4 x 4 행렬, 16 x 16 행렬 또는 사용자가 임의로 지정한 크기의 행렬일 수 있다. 블록 스트레스 행렬(BSM)을 생성하는 과정은 통상의 기술자에게 널리 알려져 있는 공지의 기술이므로 자세한 설명은 생략한다.
- [0035] 변환부(112)는 블록 스트레스 행렬(BSM)에 선형 변환을 적용하여 변환 스트레스 행렬(TSM)을 생성할 수 있다. 일 실시예에 있어서, 상기 선형 변환은 DCT(Discrete Cosine Transform), 하다마드 변환(Hadamard Transform) 또는 하아 변환(Haar Transform)일 수 있다. 다른 실시예에 있어서, 상기 선형 변환은 통상의 기술자에게 널리 알려진 일반적인 선형 변환들 중 하나일 수 있다.
- [0036] 선택부(113)는 변환 스트레스 행렬(TSM)의 일부를 선택하여 블록 압축 스트레스 행렬(BCSM)을 생성할 수 있다.
- [0037] 도 3은 도 2의 압축부의 동작을 나타내는 도면이다.
- [0038] 도 3은 블록 스트레스 행렬(BSM)이 4 x 4 행렬이고, 블록 압축 스트레스 행렬(BCSM)이 2 x 2 행렬인 경우를 도시한다.
- [0039] 스트레스 행렬 생성부(111)는 블록(4 x 4 픽셀)에 포함된 16개의 픽셀들 각각의 R, G 및 B 입력 신호들(DIN)에 의한 블록의 열화 정도(스트레스)를 나타내는 블록 스트레스 행렬(BSM)을 생성한다. 블록 스트레스 행렬(BSM)의 제(1, 1) 원소(S(1, 1))는 블록에 포함된 제(1, 1) 픽셀의 스트레스를 나타내고, 블록 스트레스 행렬(BSM)의 제(1, 2) 원소(S(1, 2))는 블록에 포함된 제(1, 2) 픽셀의 스트레스를 나타낸다. 블록 스트레스 행렬(BSM)의 나머지 원소들은 상기 설명에 기초하여 이해할 수 있다.
- [0040] 변환부(112)는 블록 스트레스 행렬(BSM)과 선형 변환(T)을 곱하여 변환 스트레스 행렬(TSM)을 생성한다. 일 실시예에 있어서, 선형 변환(T)이 DCT인 경우, 변환 스트레스 행렬(TSM)의 제(1, 1), 제(1, 2), 제(2, 1) 및 제(2, 2) 원소들(C(1, 1), C(1, 2), C(2, 1) 및 C(2, 2))은 변환 스트레스 행렬(TSM)의 저주파 원소들(DC1)일 수 있고, 변환 스트레스 행렬(TSM)의 제(1, 3), 제(1, 4), 제(2, 3), 제(2, 4), 제(3, 1), 제(3, 2), 제(3, 3), 제(3, 4), 제(4, 1), 제(4, 2), 제(4, 3) 및 제(4, 4) 원소들(C(1, 3), C(1, 4), C(2, 3), C(2, 4), C(3, 1), C(3, 2), C(3, 3), C(3, 4), C(4, 1), C(4, 2), C(4, 3) 및 C(4, 4))은 변환 스트레스 행렬(TSM)의 고주파 원소들(AC1)일 수 있다.
- [0041] 일 실시예에 있어서, 선형 변환(T)이 DCT(Discrete Cosine Transform)인 경우, 선택부(113)는 변환 스트레스 행렬(TSM)의 저주파 원소들(DC1)을 선택하여 블록 압축 스트레스 행렬(BCSM)을 생성할 수 있다. 자세히 말하면, 블록 압축 스트레스 행렬(BCSM)의 제(1, 1) 원소(CT(1, 1))는 변환 스트레스 행렬(TSM)의 제(1, 1) 원소(C(1, 1))이고, 블록 압축 스트레스 행렬(BCSM)의 제(1, 2) 원소(CT(1, 2))는 변환 스트레스 행렬(TSM)의 제(1, 2) 원소(C(1, 2))이고, 블록 압축 스트레스 행렬(BCSM)의 제(2, 1) 원소(CT(2, 1))는 변환 스트레스 행렬(TSM)의 제(2, 1) 원소(C(2, 1))이고, 블록 압축 스트레스 행렬(BCSM)의 제(2, 2) 원소(CT(2, 2))는 변환 스트레스 행렬(TSM)의 제(2, 2) 원소(C(2, 2))일 수 있다.
- [0042] 일 실시예에 있어서, 선형 변환(T)이 하다마드 변환(Hadamard Transform)인 경우, 선택부(113)는 변환 스트레스 행렬(TSM)의 일정 원소들을 선택하여 블록 압축 스트레스 행렬(BCSM)을 생성할 수 있다. 자세히 말하면, 블록 압축 스트레스 행렬(BCSM)의 제(1, 1) 원소(CT(1, 1))는 변환 스트레스 행렬(TSM)의 제(1, 1) 원소(C(1, 1))이고, 블록 압축 스트레스 행렬(BCSM)의 제(1, 2) 원소(CT(1, 2))는 변환 스트레스 행렬(TSM)의 제(1, 3) 원소(C(1, 3))이고, 블록 압축 스트레스 행렬(BCSM)의 제(2, 1) 원소(CT(2, 1))는 변환 스트레스 행렬(TSM)의 제(3, 1) 원소(C(3, 1))이고, 블록 압축 스트레스 행렬(BCSM)의 제(2, 2) 원소(CT(2, 2))는 변환 스트레스 행렬(TSM)의 제(3, 3) 원소(C(3, 3))일 수 있다.

- [0043] 일 실시예에 있어서, 선형 변환(T)은 하아 변환(Haar Transform)일 수 있다.
- [0044] 블록 압축 스트레스 행렬(BCSM)의 제(1, 1) 원소(CT(1, 1))는 블록 압축 스트레스 행렬(BCSM)의 저주파 원소(DC2)일 수 있고, 블록 압축 스트레스 행렬(BCSM)의 제(1, 2), 제(2, 1) 및 제(2, 2) 원소들(CT(1, 2), CT(2, 1) 및 CT(2, 2))은 블록 압축 스트레스 행렬(BCSM)의 고주파 원소들(AC2)일 수 있다.
- [0045] 복원부(160)는 블록 누적 압축 스트레스 행렬(BACSM)에 대하여 도 3의 압축 과정을 역으로 적용하여 블록 누적 스트레스 행렬(BASM)을 생성할 수 있다.
- [0046] 도 4는 도 1의 열화 보상기에 포함되는 갱신부의 동작을 나타내는 도면이다.
- [0047] 도 4를 참조하면, 갱신부(130)는 프레임 누적 압축 스트레스 행렬(FACSM) 중 상기 제1 블록에 상응하는 제1 블록 누적 압축 스트레스 행렬(BACSM)에 블록 압축 스트레스 행렬(BCSM)을 더하여 프레임 누적 압축 스트레스 행렬(FACSM)을 갱신한다. 제1 블록 누적 압축 스트레스 행렬(BACSM)은 제1 프레임부터 제N 프레임(N은 1이상의 자연수)까지의 블록 압축 스트레스 행렬들을 누적한 행렬이다.
- [0048] 도 5는 도 1의 열화 보상기에 포함되는 갱신부의 휘발성 메모리에 저장된 프레임 누적 압축 스트레스 행렬을 나타내는 도면이다.
- [0049] 도 5를 참조하면, 프레임은 제1 내지 제8 블록들(210, 220, 230, 240, 250, 260, 270 및 280)을 포함할 수 있다. 프레임 누적 압축 스트레스 행렬(FACSM)은 제1 내지 제8 블록 누적 압축 스트레스 행렬들(211, 221, 231, 241, 251, 261, 271 및 281)을 포함한다. 제1 블록 누적 압축 스트레스 행렬(211)은 제1 블록(210)에 상응하고, 저주파 원소(211A) 및 고주파 원소들(211B, 211C 및 211D)을 포함한다. 제2 블록 누적 압축 스트레스 행렬(221)은 제2 블록(220)에 상응하고, 저주파 원소(221A) 및 고주파 원소들(221B, 221C 및 221D)을 포함한다. 제3 내지 제8 블록 누적 압축 스트레스 행렬들(231, 241, 251, 261, 271 및 281)은 상기 설명에 기초하여 이해할 수 있다.
- [0050] 도 6은 도 1의 열화 보상기에 포함되는 에러 정정부의 일 실시예를 나타내는 블록도이다.
- [0051] 도 6을 참조하면, 에러 정정부(140A)는 제1 내지 제4 에러 정정 유닛들(141A, 142A, 143A 및 144A)을 포함할 수 있다. 일 실시예에 있어서, 에러 정정부(140A)는 제1 내지 제4 에러 정정 유닛들(141A, 142A, 143A 및 144A) 외에도 추가적으로 에러 정정 유닛들을 포함할 수 있다. 다른 실시예에 있어서, 에러 정정부(140A)는 제1 내지 제4 에러 정정 유닛들(141A, 142A, 143A 및 144A)보다 적은 수의 에러 정정 유닛들을 포함할 수 있다.
- [0052] 제1 에러 정정 유닛(141A)은 저주파 원소들(211A, 221A, 231A, 241A, 251A, 261A, 271A 및 281A)을 제1 일부 데이터 신호(PDS1A)로서 입력 받아 제1 강도로 오류 정정 인코딩하여 제1 저장 데이터(SDS1A)로서 비휘발성 메모리 장치(150)에 저장할 수 있다. 제2 에러 정정 유닛(142A)은 제1 고주파 원소들(211B, 221B, 231B, 241B, 251B, 261B, 271B 및 281B)을 제2 일부 데이터 신호(PDS2)로서 입력 받아 제2 강도로 오류 정정 인코딩하여 제2 저장 데이터(SDS2A)로서 비휘발성 메모리 장치(150)에 저장할 수 있다. 제3 에러 정정 유닛(143A)은 제2 고주파 원소들(211C, 221C, 231C, 241C, 251C, 261C, 271C 및 281C)을 제3 일부 데이터 신호(PDS3)로서 입력 받아 제3 강도로 오류 정정 인코딩하여 제3 저장 데이터(SDS3A)로서 비휘발성 메모리 장치(150)에 저장할 수 있다. 제4 에러 정정 유닛(144A)은 제3 고주파 원소들(211D, 221D, 231D, 241D, 251D, 261D, 271D 및 281D)을 제4 일부 데이터 신호(PDS4)로서 입력 받아 제4 강도로 오류 정정 인코딩하여 제4 저장 데이터(SDS4A)로서 비휘발성 메모리 장치(150)에 저장할 수 있다.
- [0053] 저주파 원소들(211A, 221A, 231A, 241A, 251A, 261A, 271A 및 281A)의 중요도가 제1 고주파 원소들(211B, 221B, 231B, 241B, 251B, 261B, 271B 및 281B) 및 제2 고주파 원소들(211C, 221C, 231C, 241C, 251C, 261C, 271C 및 281C)의 중요도보다 높으므로, 제1 강도는 제2 및 제3 강도들 이상이다. 다시 말해, 제1 오류 정정 유닛(141A)이 생성하는 패리티 비트 수가 제2 및 제3 오류 정정 유닛들(142A 및 143A)이 생성하는 패리티 비트 수 이상이다.
- [0054] 제1 고주파 원소들(211B, 221B, 231B, 241B, 251B, 261B, 271B 및 281B) 및 제2 고주파 원소들(211C, 221C, 231C, 241C, 251C, 261C, 271C 및 281C)의 중요도가 제3 고주파 원소들(211D, 221D, 231D, 241D, 251D, 261D, 271D 및 281D)의 중요도보다 높으므로, 제2 및 제3 강도들은 제4 강도 이상일 수 있다. 다시 말해, 제2 및 제3 오류 정정 유닛들(142A 및 143A)이 생성하는 패리티 비트 수가 제4 오류 정정 유닛(144A)이 생성하는 패리티 비트 수 이상이다.

- [0055] 도 7 내지 10은 도 1의 열화 보상기에 포함되는 오류 정정부의 동작의 일 실시예를 나타내는 도면들이다.
- [0056] 도 7을 참조하면, 제1 오류 정정 유닛(141A)은 저주파 원소들(211A, 221A, 231A, 241A, 251A, 261A, 271A 및 281A)을 제1 일부 데이터 신호(PDS1A)로서 입력 받아 오류 정정 인코딩하여 4 개의 패리티 비트(Parity bits)를 포함하는 제1 저장 데이터(SDS1A)를 생성한다. 도 8을 참조하면, 제2 오류 정정 유닛(142A)은 제1 고주파 원소들(211B, 221B, 231B, 241B, 251B, 261B, 271B 및 281B)을 제2 일부 데이터 신호(PDS2A)로서 입력 받아 오류 정정 인코딩하여 2 개의 패리티 비트를 포함하는 제2 저장 데이터(SDS2A)를 생성한다. 도 9를 참조하면, 제3 오류 정정 유닛(143A)은 제2 고주파 원소들(211C, 221C, 231C, 241C, 251C, 261C, 271C 및 281C)을 제3 일부 데이터 신호(PDS3A)로서 입력 받아 오류 정정 인코딩하여 2 개의 패리티 비트를 포함하는 제3 저장 데이터(SDS3A)를 생성한다. 도 10을 참조하면, 제4 오류 정정 유닛(144A)은 제3 고주파 원소들(211D, 221D, 231D, 241D, 251D, 261D, 271D 및 281D)을 제4 일부 데이터 신호(PDS4A)로서 입력 받아 오류 정정 인코딩하여 1 개의 패리티 비트를 포함하는 제4 저장 데이터(SDS4A)를 생성한다.
- [0057] 도 11은 도 1의 열화 보상기에 포함되는 에러 정정부의 다른 실시예를 나타내는 블록도이다.
- [0058] 도 11을 참조하면, 에러 정정부(140B)는 제1 내지 제5 에러 정정 유닛들(141B, 142B, 143B, 144B 및 145B)을 포함할 수 있다. 일 실시예에 있어서, 에러 정정부(140B)는 제1 내지 제5 에러 정정 유닛들(141B, 142B, 143B, 144B 및 145B) 외에도 추가적으로 에러 정정 유닛들을 포함할 수 있다. 다른 실시예에 있어서, 에러 정정부(140B)는 제1 내지 제5 에러 정정 유닛들(141B, 142B, 143B, 144B 및 145B)보다 적은 수의 에러 정정 유닛들을 포함할 수 있다.
- [0059] 제1 에러 정정 유닛(141B)은 제1 일부 데이터 신호(PDS1B)를 입력 받아 5개의 패리티 비트로 오류 정정 인코딩하여 제1 저장 데이터(SDS1B)로서 비휘발성 메모리 장치(150)에 저장할 수 있다. 제2 에러 정정 유닛(142B)은 제2 일부 데이터 신호(PDS2B)를 입력 받아 4개의 패리티 비트로 오류 정정 인코딩하여 제2 저장 데이터(SDS2B)로서 비휘발성 메모리 장치(150)에 저장할 수 있다. 제3 에러 정정 유닛(143B)은 제3 일부 데이터 신호(PDS3B)를 입력 받아 3개의 패리티 비트로 오류 정정 인코딩하여 제3 저장 데이터(SDS3B)로서 비휘발성 메모리 장치(150)에 저장할 수 있다. 제4 에러 정정 유닛(144B)은 제4 일부 데이터 신호(PDS4B)를 입력 받아 2개의 패리티 비트로 오류 정정 인코딩하여 제4 저장 데이터(SDS4B)로서 비휘발성 메모리 장치(150)에 저장할 수 있다. 제5 에러 정정 유닛(145B)은 제5 일부 데이터 신호(PDS5B)를 입력 받아 1개의 패리티 비트로 오류 정정 인코딩하여 제5 저장 데이터(SDS5B)로서 비휘발성 메모리 장치(150)에 저장할 수 있다.
- [0060] 도 12 내지 15는 도 1의 열화 보상기에 포함되는 오류 정정부의 동작의 다른 실시예를 나타내는 도면들이다. 도 12 내지 15는 프레임 누적 압축 스트레스 행렬(FACSM)의 원소들의 크기가 각각 10 비트인 경우를 도시한다.
- [0061] 도 12 내지 15를 참조하면, 제1 오류 정정 유닛(141B)은 저주파 원소들(211A, 221A, 231A, 241A, 251A, 261A, 271A 및 281A)의 상위 3 비트들을 제1 일부 데이터 신호(PDS1B)로서 입력 받아 오류 정정 인코딩하여 5 개의 패리티 비트를 포함하는 제1 저장 데이터(SDS1B)를 생성한다. 제2 오류 정정 유닛(142B)은 제1 고주파 원소들(211B, 221B, 231B, 241B, 251B, 261B, 271B 및 281B)의 상위 3 비트들을 제2 일부 데이터 신호(PDS2B)로서 입력 받아 오류 정정 인코딩하여 4 개의 패리티 비트를 포함하는 제2 저장 데이터(SDS2B)를 생성한다. 제3 오류 정정 유닛(143B)은 저주파 원소들(211A, 221A, 231A, 241A, 251A, 261A, 271A 및 281A)의 중간 3 비트들, 제1 고주파 원소들(211B, 221B, 231B, 241B, 251B, 261B, 271B 및 281B)의 중간 3 비트들, 제2 고주파 원소들(211C, 221C, 231C, 241C, 251C, 261C, 271C 및 281C)의 중간 3 비트들 및 제3 고주파 원소들(211D, 221D, 231D, 241D, 251D, 261D, 271D 및 281D)의 상위 3 비트들을 제3 일부 데이터 신호(PDS3B)로서 입력 받아 오류 정정 인코딩하여 3 개의 패리티 비트를 포함하는 제3 저장 데이터(SDS3B)를 생성한다. 제4 오류 정정 유닛(144B)은 저주파 원소들(211A, 221A, 231A, 241A, 251A, 261A, 271A 및 281A)의 하위 4 비트들, 제1 고주파 원소들(211B, 221B, 231B, 241B, 251B, 261B, 271B 및 281B)의 하위 4 비트들, 제2 고주파 원소들(211C, 221C, 231C, 241C, 251C, 261C, 271C 및 281C)의 하위 4 비트들 및 제3 고주파 원소들(211D, 221D, 231D, 241D, 251D, 261D, 271D 및 281D)의 중간 3 비트들을 제4 일부 데이터 신호(PDS4B)로서 입력 받아 오류 정정 인코딩하여 2 개의 패리티 비트를 포함하는 제4 저장 데이터(SDS4B)를 생성한다. 제5 오류 정정 유닛(145B)은 제3 고주파 원소들(211D, 221D, 231D, 241D, 251D, 261D, 271D 및 281D)의 하위 4 비트들을 제5 일부 데이터 신호(PDS5B)로서 입력 받아 오류 정정 인코딩하여 1 개의 패리티 비트를 포함하는 제5 저장 데이터(SDS5B)를 생성한다.
- [0062] 도 16은 본 발명의 다른 실시예에 따른 열화 보상기를 나타내는 블록도이다.

- [0063] 도 16을 참조하면, 열화 보상기(300)는 압축부(310), 비휘발성 메모리 장치(350), 갱신부(330), 중복 순환 검사부(340), 복원부(360) 및 내부 보상부(370)를 포함한다.
- [0064] 압축부(310)는 프레임에 포함되는 제1 블록의 R, G 및 B 입력 신호들(DIN)에 의한 상기 제1 블록의 열화량을 나타내는 블록 압축 스트레스 행렬(BCSM)을 생성한다. 압축부(310)는 도 2의 압축부(110)와 동일한 구조를 가질 수 있다. 압축부(310)는 도 2 및 3을 참조하여 이해할 수 있으므로 자세한 설명을 생략한다.
- [0065] 갱신부(330)는 휘발성 메모리(331)를 포함한다. 갱신부(330)는 인에이블 신호가 활성화된 경우 휘발성 메모리(331)에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬(FACSM)에 블록 압축 스트레스 행렬(BCSM)을 더하여 프레임 누적 압축 스트레스 행렬(FACSM)을 갱신한다. 갱신부(330)가 프레임 누적 압축 스트레스 행렬(FACSM)을 갱신하는 과정은 도 4를 참조하여 이해할 수 있다. 프레임 누적 압축 스트레스 행렬(FACSM)은 도 5를 참조하여 이해할 수 있다.
- [0066] 갱신부(330)는 전원 공급이 중단될 때 프레임 누적 압축 스트레스 행렬(FACSM)에 포함되는 블록 누적 압축 스트레스 행렬의 원소들의 일부분을 일부 데이터 신호(PDS)로서 순차적으로 출력한다. 일부 데이터 신호(PDS)에 대하여 도 17을 참조하여 후술한다.
- [0067] 중복 순환 검사부(340)는 전원 공급이 중단될 때 일부 데이터 신호(PDS)를 중복 순환 검사(Cyclic Redundancy Check)하여 생성한 CRC 패리티(CP)를 비휘발성 메모리 장치(350)에 기입한다.
- [0068] 갱신부(330)는 전원 공급이 시작될 때 비휘발성 메모리 장치(350)로부터 CRC 패리티(CP) 및 프레임 누적 압축 스트레스 행렬(FACSM)을 독출하고 상기 독출된 프레임 누적 압축 스트레스 행렬(FACSM)로부터 재생성된 CRC 패리티와 상기 독출된 CRC 패리티를 비교하여 인에이블 신호를 활성화 또는 비활성화한다.
- [0069] 복원부(360)는 프레임 누적 압축 스트레스 행렬(FACSM) 중 상기 제1 블록에 상응하는 블록 누적 압축 스트레스 행렬(BACSM)을 복원하여 블록 누적 스트레스 행렬(BASM)을 생성한다. 내부 보상부(370)는 블록 누적 스트레스 행렬(BASM)에 기초하여 생성한 데이터 보상 값들과 R, G 및 B 입력 신호들(DIN)을 더한 값들을 상기 제1 블록에 상응하는 보상된 R, G 및 B 출력 신호들(DOUT)로서 출력한다.
- [0070] 일 실시예에 있어서, 갱신부(330)는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 동일한 경우 상기 인에이블 신호를 활성화하여 프레임 누적 압축 스트레스 행렬(FACSM)이 갱신되도록 하고, 갱신부(330)는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 서로 다른 경우 상기 인에이블 신호를 비활성화하여 프레임 누적 압축 스트레스 행렬(FACSM)의 갱신이 중단되도록 할 수 있다.
- [0071] 도 17은 도 16의 열화 보상기에 포함되는 갱신부가 출력하는 일부 데이터 신호를 나타내는 도면이다.
- [0072] 도 17을 참조하면, 일부 데이터 신호(PDS)는 저주파 원소들(211A, 221A, 231A, 241A, 251A, 261A, 271A 및 281A)의 상위 비트들일 수 있다.
- [0073] 도 18은 도 16의 열화 보상기에 포함되는 중복 순환 검사부를 나타내는 블록도이다.
- [0074] 도 18은 CRC 패리티(CP)가 제1 내지 제3 CRC 패리티 비트들(CP1, CP2 및 CP3)을 포함하는 경우를 도시한다. 일 실시예에 있어서, CRC 패리티(CP)는 제1 내지 제3 CRC 패리티 비트들(CP1, CP2 및 CP3) 외 추가적인 패리티 비트들을 더 포함할 수 있다. 다른 실시예에 있어서, CRC 패리티(CP)는 제1 내지 제3 CRC 패리티 비트들(CP1, CP2 및 CP3)보다 적은 패리티 비트들을 포함할 수 있다.
- [0075] 중복 순환 검사부(340)는 제1 및 제2 배타적 논리합 게이트들(344 및 345) 및 제1 내지 제3 D 플립-플롭들(341, 342 및 343)을 포함할 수 있다.
- [0076] 제1 배타적 논리합 게이트(344)의 제1 입력단에 일부 데이터 신호(PDS)가 인가되고, 제1 배타적 논리합 게이트(344)의 제2 입력단에 제3 CRC 패리티 비트(CP3)가 입력되고, 제1 배타적 논리합 게이트(344)의 출력단은 제1 신호(SIG1)를 출력할 수 있다. 제1 D 플립-플롭(341)의 데이터 입력단에 제1 신호(SIG1)가 인가되고, 제1 D 플립-플롭(341)의 클럭 입력단에 클럭 신호(CLK)가 인가되고, 제1 D 플립-플롭(341)의 데이터 출력단은 제1 CRC 패리티 비트(CP1)를 출력할 수 있다. 제2 배타적 논리합 게이트(345)의 제1 입력단에 제1 신호(SIG1)가 인가되고, 제2 배타적 논리합 게이트(345)의 제2 입력단에 제1 CRC 패리티 비트(CP1)가 인가되고, 제2 배타적 논리합 게이트(345)의 출력단은 제2 신호(SIG2)를 출력할 수 있다. 제2 D 플립-플롭(342)의 데이터 입력단에 제2 신호(SIG2)가 인가되고, 제2 D 플립-플롭(342)의 클럭 입력단에 클럭 신호(CLK)가 인가되고, 제2 D 플립-플롭(342)의 데이터 출력단은 제2 CRC 패리티 비트(CP2)를 출력할 수 있다. 제3 D 플립-플롭(343)의 데이터 입력단에 제2

CRC 패리티 비트(CP2)가 인가되고, 제3 D 플립-플롭(342)의 클럭 입력단에 클럭 신호(CLK)가 인가되고, 제3 D 플립-플롭(342)의 데이터 출력단은 제3 CRC 패리티 비트(CP3)를 출력할 수 있다.

[0077] 도 19는 본 발명의 또 다른 실시예에 따른 열화 보상기를 나타내는 블록도이다.

[0078] 도 19를 참조하면, 열화 보상기(400)는 압축부(410), 비휘발성 메모리 장치(450), 갱신부(430), 에러 정정부(441), 중복 순환 검사부(442), 복원부(460) 및 내부 보상부(470)를 포함한다.

[0079] 압축부(410)는 프레임에 포함되는 제1 블록의 R, G 및 B 입력 신호들(DIN)에 의한 상기 제1 블록의 열화량을 나타내는 블록 압축 스트레스 행렬(BCSM)을 생성한다. 압축부(410)는 도 2의 압축부(110)와 동일한 구조를 가질 수 있다. 압축부(410)는 도 2 및 3을 참조하여 이해할 수 있으므로 자세한 설명을 생략한다.

[0080] 갱신부(430)는 휘발성 메모리(431)를 포함한다. 갱신부(430)는 인에이블 신호가 활성화된 경우 휘발성 메모리(431)에 저장되고 상기 프레임의 누적 열화량을 나타내는 프레임 누적 압축 스트레스 행렬(FACSM)에 블록 압축 스트레스 행렬(BCSM)을 더하여 프레임 누적 압축 스트레스 행렬(FACSM)을 갱신한다. 갱신부(430)가 프레임 누적 압축 스트레스 행렬(FACSM)을 갱신하는 과정은 도 4를 참조하여 이해할 수 있다. 프레임 누적 압축 스트레스 행렬(FACSM)은 도 5를 참조하여 이해할 수 있다.

[0081] 갱신부(430)는 전원 공급이 중단될 때 프레임 누적 압축 스트레스 행렬(FACSM)에 포함되는 블록 누적 압축 스트레스 행렬의 원소들의 일부분을 일부 데이터 신호(PDS)로서 순차적으로 출력한다. 일부 데이터 신호(PDS)는 도 17을 참조하여 이해할 수 있다.

[0082] 에러 정정부(441)는 전원 공급이 중단될 때 프레임 누적 압축 스트레스 행렬(FACSM)에 포함되는 블록 누적 압축 스트레스 행렬의 원소들을 데이터 신호(DS)를 통해 입력 받아 각각 다른 강도로 오류 정정 인코딩하여 비휘발성 메모리 장치(450)의 저장 데이터로서 기입한다. 에러 정정부(441)는 전원 공급이 시작될 때 상기 저장 데이터를 오류 정정 디코딩하여 휘발성 메모리(431)의 프레임 누적 압축 스트레스 행렬(FACSM)로서 기입한다.

[0083] 중복 순환 검사부(442)는 전원 공급이 중단될 때 일부 데이터 신호(PDS)를 중복 순환 검사(Cyclic Redundancy Check)하여 생성한 CRC 패리티(CP)를 비휘발성 메모리 장치(450)에 기입한다.

[0084] 갱신부(430)는 전원 공급이 시작될 때 비휘발성 메모리 장치(450)로부터 CRC 패리티(CP)를 독출하고 에러 정정부(441)가 휘발성 메모리(431)에 기입한 프레임 누적 압축 스트레스 행렬(FACSM)로부터 재생성된 CRC 패리티와 상기 독출된 CRC 패리티를 비교하여 상기 인에이블 신호를 활성화 또는 비활성화한다.

[0085] 갱신부(430)는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 동일한 경우 상기 인에이블 신호를 활성화하여 프레임 누적 압축 스트레스 행렬(FACSM)이 갱신되도록 하고, 갱신부(430)는 상기 재생성된 CRC 패리티와 상기 독출된 CRC 패리티가 서로 다른 경우 상기 인에이블 신호를 비활성화하여 프레임 누적 압축 스트레스 행렬(FACSM)의 갱신의 중단되도록 할 수 있다.

[0086] 복원부(460)는 프레임 누적 압축 스트레스 행렬(FACSM) 중 상기 제1 블록에 상응하는 블록 누적 압축 스트레스 행렬(BACSM)을 복원하여 블록 누적 스트레스 행렬(BASM)을 생성한다. 내부 보상부(470)는 블록 누적 스트레스 행렬(BASM)에 기초하여 생성한 데이터 보상 값들과 R, G 및 B 입력 신호들(DIN)을 각각 더한 값들을 상기 제1 블록에 상응하는 보상된 R, G 및 B 출력 신호들(DOUT)로서 출력한다.

[0087] 일 실시예에 있어서, 전원 공급이 중단될 때 비휘발성 메모리 장치(450)로부터 재독출한 프레임 누적 압축 스트레스 행렬의 원소들과 상기 갱신된 프레임 누적 압축 스트레스 행렬의 원소들 간의 차이가 일정 범위를 초과하는 경우, 에러 정정부(441)는 비휘발성 메모리 장치(450)에 대한 기입 동작을 중단할 수 있다. 상기 재독출한

프레임 누적 압축 스트레스 행렬이 제1 저주파 원소($\sum_{i=1}^N C_{TDC}^i$) 및 제1 고주파 원소($\sum_{i=1}^N C_{TAC}^i$)를 가지고, 상기 갱신된 프레임 누적 압축 스트레스 행렬이 제1 저주파 원소($\sum_{i=1}^N C_{TDC}^i$)에 상응하는 제2 저주파 원소($\sum_{i=1}^{N+n} C_{TDC}^i$) 및 제1 고주파 원소($\sum_{i=1}^N C_{TAC}^i$)에 상응하는 제2 고주파 원소($\sum_{i=1}^{N+n} C_{TAC}^i$)를 가지는 경우를 가정한다.

[0088] 일 실시예에 있어서, 제2 저주파 원소($\sum_{i=1}^{N+n} C_{TDC}^i$)가 제1 저주파 원소($\sum_{i=1}^N C_{TDC}^i$)보다 작아진 경우, 오로지 증가하는 저주파 원소의 특성을 고려한다면 에러가 발생한 것이 확실하므로, 에러 정정부(441)는 전원 공급이 중단될 때

상기 갱신된 프레임 누적 압축 스트레스 행렬을 오류 정정 인코딩하여 비휘발성 메모리 장치(450)의 저장 데이터로서 기입하는 동작을 중단할 수 있다.

[0089] 일 실시예에 있어서, 제2 저주파 원소($\sum_{i=1}^{N+n} C_{TDC}^i$)와 제1 저주파 원소($\sum_{i=1}^N C_{TDC}^i$)의 차이($\sum_{i=1}^{N+n} C_{TDC}^i - \sum_{i=1}^N C_{TDC}^i$)가 저주파 원소 최대 증가 값($Threshold_{DC}$)보다 큰 경우, 즉 제2 저주파 원소($\sum_{i=1}^{N+n} C_{TDC}^i$)가 제1 저주파 원소($\sum_{i=1}^N C_{TDC}^i$)로부터 물리적 최대 변이량인 저주파 원소 최대 증가 값($Threshold_{DC}$)을 넘어 변화한 경우, 제2 저주파 원소($\sum_{i=1}^{N+n} C_{TDC}^i$)에 에러가 발생한 것을 의미하므로, 에러 정정부(441)는 전원 공급이 중단될 때 상기 갱신된 프레임 누적 압축 스트레스 행렬을 오류 정정 인코딩하여 비휘발성 메모리 장치(450)의 저장 데이터로서 기입하는 동작을 중단할 수 있다.

[0090] 일 실시예에 있어서, 제2 고주파 원소($\sum_{i=1}^{N+n} C_{TAC}^i$)와 제1 고주파 원소($\sum_{i=1}^N C_{TAC}^i$)의 차이의 절대값($|\sum_{i=1}^{N+n} C_{TAC}^i - \sum_{i=1}^N C_{TAC}^i|$)이 고주파 원소 최대 증가 값($Threshold_{AC}$)보다 큰 경우, 즉 제2 고주파 원소($\sum_{i=1}^{N+n} C_{TAC}^i$)가 제1 고주파 원소($\sum_{i=1}^N C_{TAC}^i$)로부터 물리적 최대 변이량인 고주파 원소 최대 증가 값($Threshold_{AC}$)을 넘어 변화한 경우, 제2 고주파 원소($\sum_{i=1}^{N+n} C_{TAC}^i$)에 에러가 발생한 것을 의미하므로, 에러 정정부(441)는 전원 공급이 중단될 때 상기 갱신된 프레임 누적 압축 스트레스 행렬을 오류 정정 인코딩하여 비휘발성 메모리 장치(450)의 저장 데이터로서 기입하는 동작을 중단할 수 있다.

[0091] 도 20은 본 발명의 일 실시예에 따른 열화 보상기를 포함하는 표시 장치를 나타내는 블록도이다.

[0092] 도 20을 참조하면, 표시 장치(500)는 열화 보상기(COMP; 550), 타이밍 제어부(TIMING CNTL; 540), 표시 패널(DISPLAY PANEL; 520), 데이터 구동부(DATA DRIVER; 510) 및 스캔 구동부(SCAN DRIVER; 530)를 포함한다.

[0093] 열화 보상기(550)는 R, G 및 B 입력 신호(DIN)에 의한 스트레스를 누적 계산하여 데이터 보상 값들을 생성하고, R, G 및 B 입력 신호(DIN)에 상기 데이터 보상 값들을 더하여 보상된 R, G 및 B 출력 신호들(DOUT)로서 출력한다. 열화 보상기(550)는 도 1, 16 및 19의 열화 보상기들(100, 300 및 400) 중 하나와 동일 또는 유사한 구조를 가질 수 있다. 열화 보상기(550)는 도 1 내지 19를 통해 이해할 수 있다.

[0094] 타이밍 제어부(540)는 보상된 R, G 및 B 출력 신호들(DOUT)에 기초하여 데이터 구동부 제어 신호(DCS) 및 스캔 구동부 제어 신호(SCS)를 생성한다. 표시 패널(520)은 복수의 픽셀들(521)을 포함한다. 데이터 구동부(510)는 데이터 구동부 제어 신호(DCS)에 기초하여 복수의 데이터 신호들을 생성하여 복수의 데이터 신호 라인들(D1, D2 내지 DN)을 통해 상기 복수의 픽셀들(521)에 제공한다. 스캔 구동부(530)는 스캔 구동부 제어 신호(SCS)에 기초하여 복수의 스캔 신호들을 생성하여 복수의 스캔 신호 라인들(S1, S2 내지 SM)을 통해 복수의 픽셀들(521)에 제공한다.

[0095] 도 21은 본 발명의 일 실시예에 따른 표시 장치를 포함하는 전자 기기를 나타내는 블록도이다.

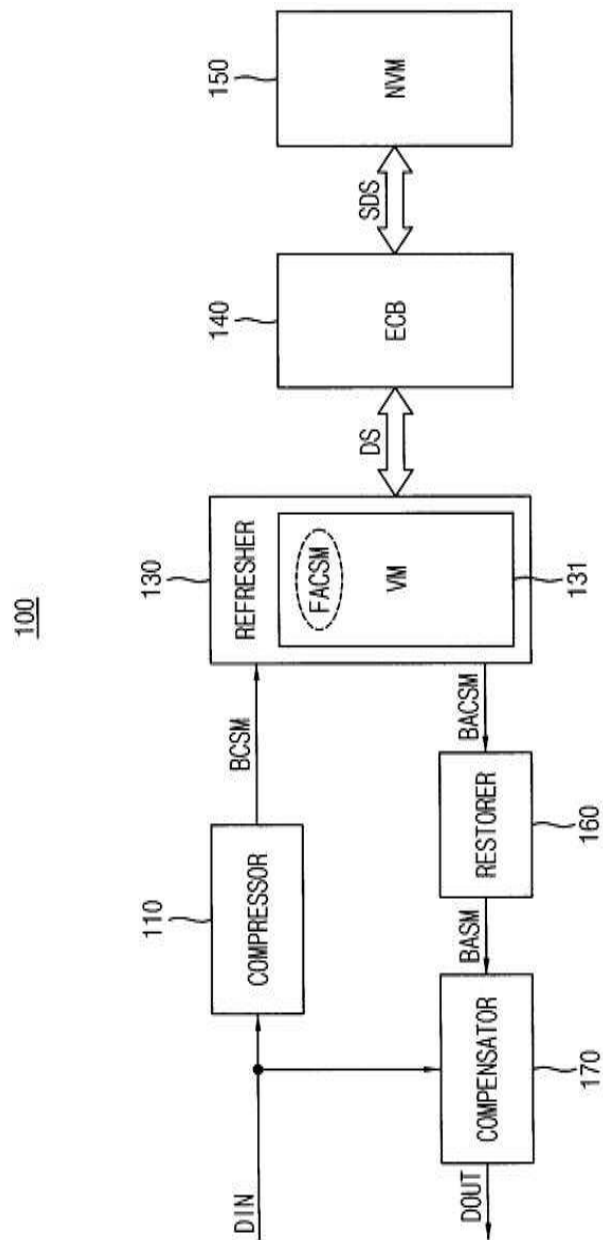
[0096] 도 21을 참조하면, 전자 기기(600)는 프로세서(610), 메모리 장치(620), 저장 장치(630), 입출력 장치(640), 파워 서플라이(650) 및 표시 장치(660)를 포함할 수 있다. 전자 기기(600)는 비디오 카드, 사운드 카드, 메모리 카드, USB 장치 등과 통신하거나, 또는 다른 시스템들과 통신할 수 있는 여러 포트(port)들을 더 포함할 수 있다. 한편, 전자 기기(600)는 스마트폰으로 구현될 수 있으나, 전자 기기(600)가 그에 한정되는 것은 아니다.

[0097] 프로세서(610)는 특정 계산들 또는 태스크(task)들을 수행할 수 있다. 실시예에 따라, 프로세서(610)는 마이크로프로세서(microprocessor), 중앙 처리 장치(CPU) 등일 수 있다. 프로세서(610)는 어드레스 버스(address bus), 제어 버스(control bus) 및 데이터 버스(data bus) 등을 통하여 다른 구성 요소들에 연결될 수 있다. 실시예에 따라서, 프로세서(610)는 주변 구성요소 상호연결(Peripheral Component Interconnect; PCI) 버스와 같은 확장 버스에도 연결될 수 있다.

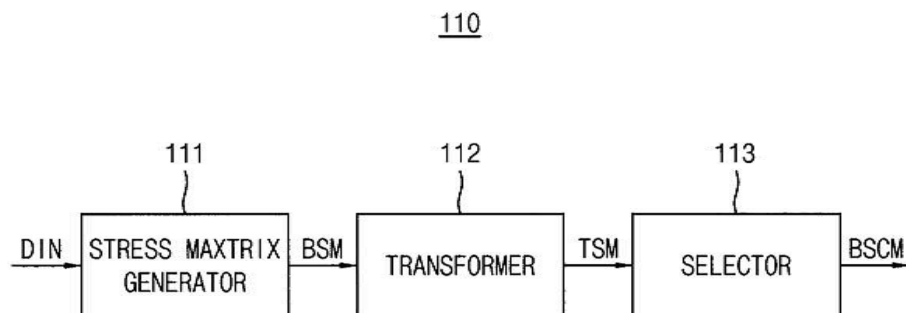
- [0098] 메모리 장치(620)는 전자 기기(600)의 동작에 필요한 데이터들을 저장할 수 있다. 예를 들어, 메모리 장치(620)는 EPROM(Erasable Programmable Read-Only Memory), EEPROM(Electrically Erasable Programmable Read-Only Memory), 플래시 메모리(Flash Memory), PRAM(Phase Change Random Access Memory), RRAM(Resistance Random Access Memory), NFGM(Nano Floating Gate Memory), PoRAM(Polymer Random Access Memory), MRAM(Magnetic Random Access Memory), FRAM(Ferroelectric Random Access Memory) 등과 같은 비휘발성 메모리 장치 및/또는 DRAM(Dynamic Random Access Memory), SRAM(Static Random Access Memory), 모바일 DRAM 등과 같은 휘발성 메모리 장치를 포함할 수 있다.
- [0099] 저장 장치(630)는 솔리드 스테이트 드라이브(Solid State Drive; SSD), 하드 디스크 드라이브(Hard Disk Drive; HDD), 씨디롬(CD-ROM) 등을 포함할 수 있다. 입출력 장치(640)는 키보드, 키패드, 터치패드, 터치스크린, 마우스 등과 같은 입력 수단, 및 스피커, 프린터 등과 같은 출력 수단을 포함할 수 있다. 파워 서플라이(650)는 전자 기기(600)의 동작에 필요한 파워를 공급할 수 있다. 표시 장치(660)는 상기 버스들 또는 다른 통신 링크를 통해서 다른 구성 요소들에 연결될 수 있다.
- [0100] 표시 장치(660)는 도 20의 표시 장치(500)일 수 있다. 표시 장치(500)에 대하여 도 1 내지 20을 참조하여 이해할 수 있으므로 설명을 생략한다.
- [0101] 실시예에 따라, 전자 기기(600)는 디지털 TV(Digital Television), 3D TV, 개인용 컴퓨터(Personal Computer; PC), 가정용 전자기기, 노트북 컴퓨터(Laptop Computer), 태블릿 컴퓨터(Tablet Computer), 휴대폰(Mobile Phone), 스마트폰(Smart Phone), 개인 정보 단말기(personal digital assistant; PDA), 휴대형 멀티미디어 플레이어(portable multimedia player; PMP), 디지털 카메라(Digital Camera), 음악 재생기(Music Player), 휴대용 게임 콘솔(portable game console), 네비게이션(Navigation) 등과 같은 표시 장치(660)를 포함하는 임의의 전자 기기일 수 있다.
- 산업상 이용가능성**
- [0102] 본 발명은 유기 발광 표시 장치 및 이를 구비한 전자 기기에 다양하게 적용될 수 있다. 예를 들어, 본 발명은 모니터, 텔레비전, 컴퓨터, 노트북, 디지털 카메라, 휴대폰, 스마트폰, 스마트패드, 피디에이(PDA), 피엠펜(PMP), MP3 플레이어, 네비게이션 시스템, 캠코더 등에 적용될 수 있다.
- [0103] 이상에서는 본 발명의 예시적인 실시예들을 참조하여 설명하였지만, 해당 기술 분야에서 통상의 지식을 가진 자라면 하기의 특허 청구의 범위에 기재된 본 발명의 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

도면

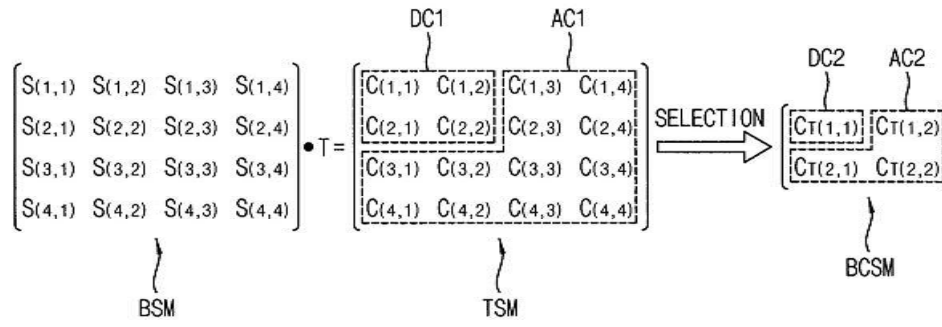
도면1



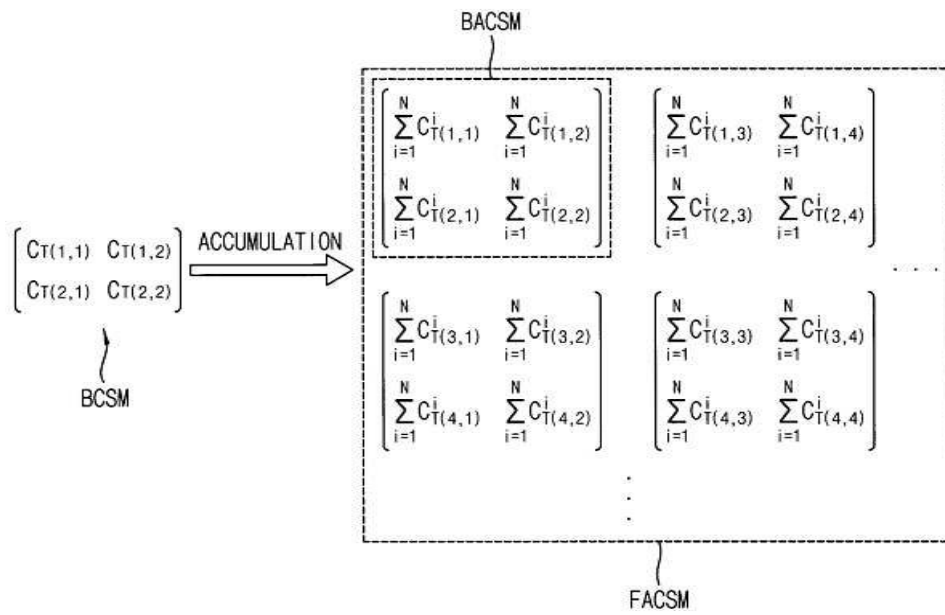
도면2



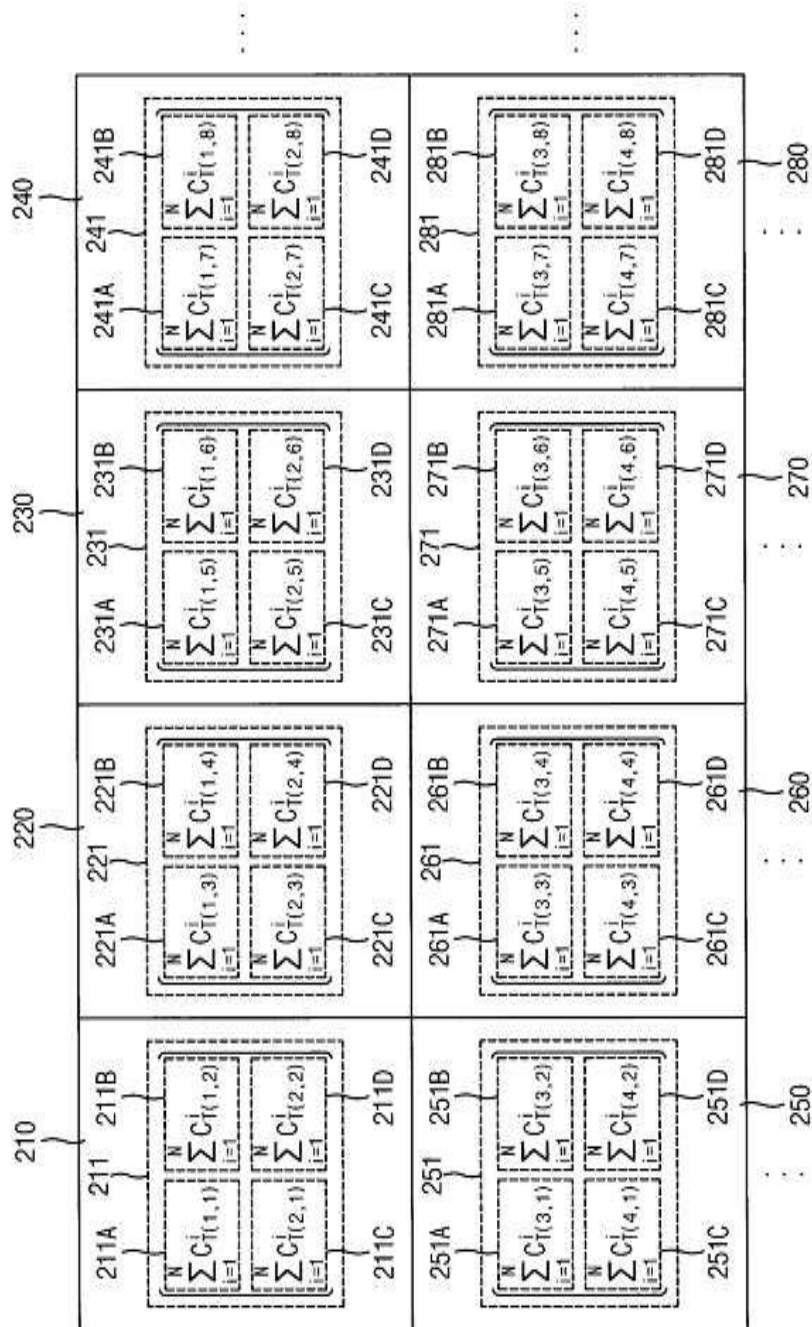
도면3



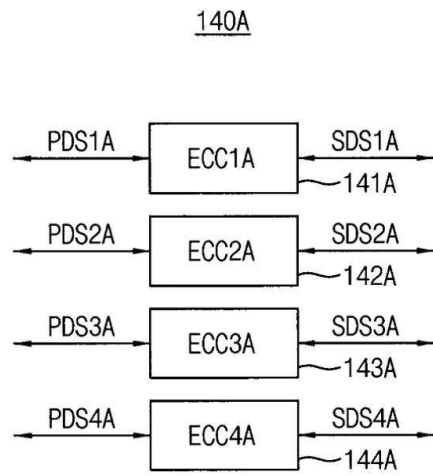
도면4



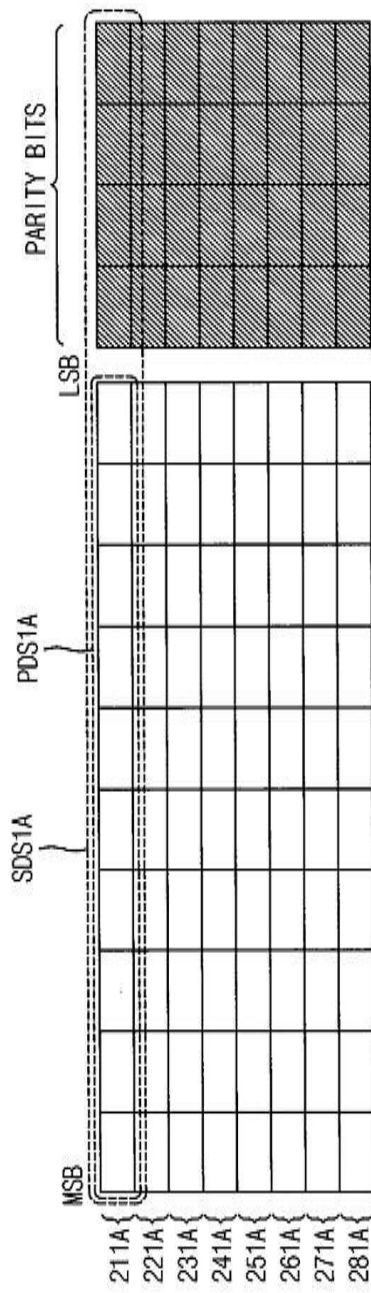
도면5



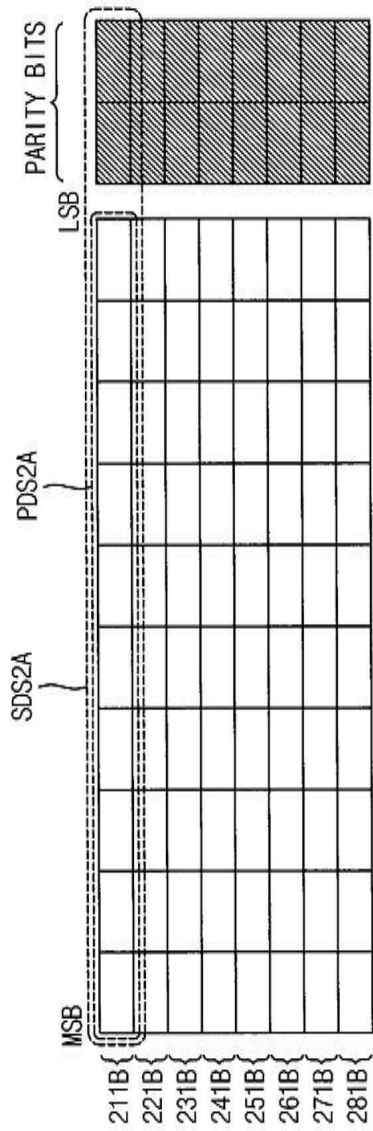
도면6



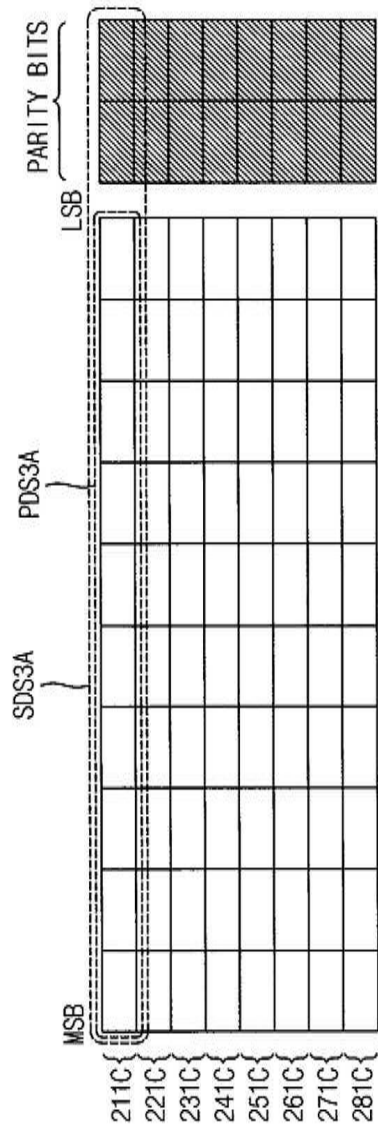
도면7



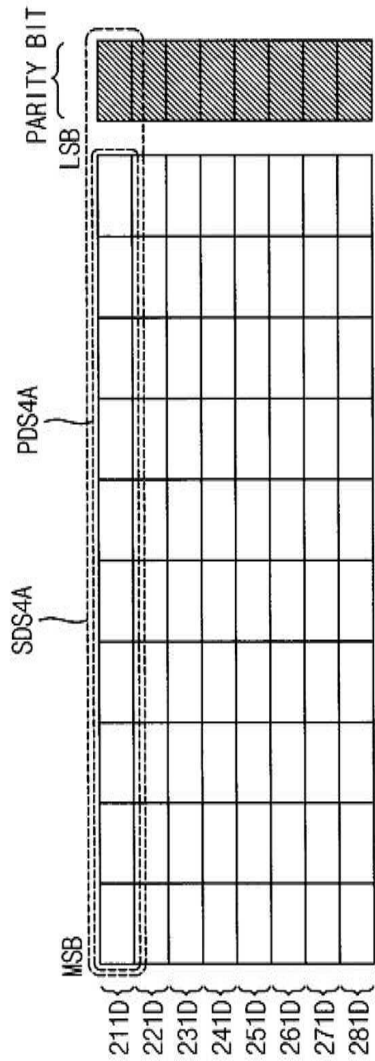
도면8



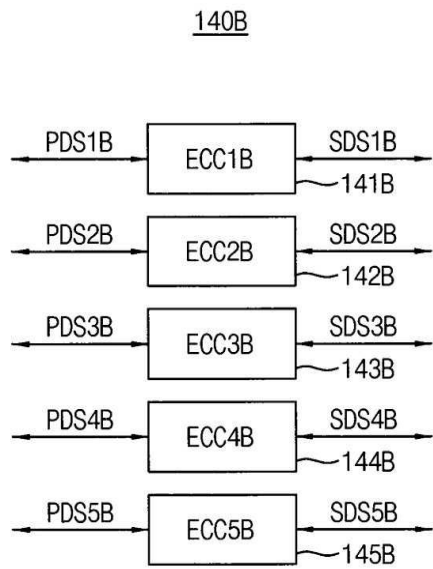
도면9



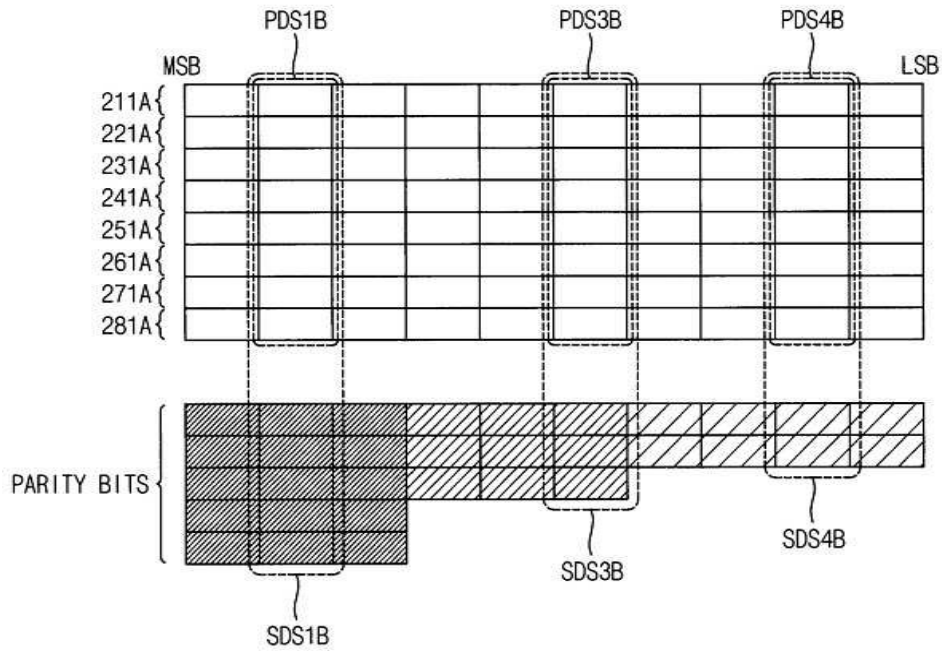
도면10



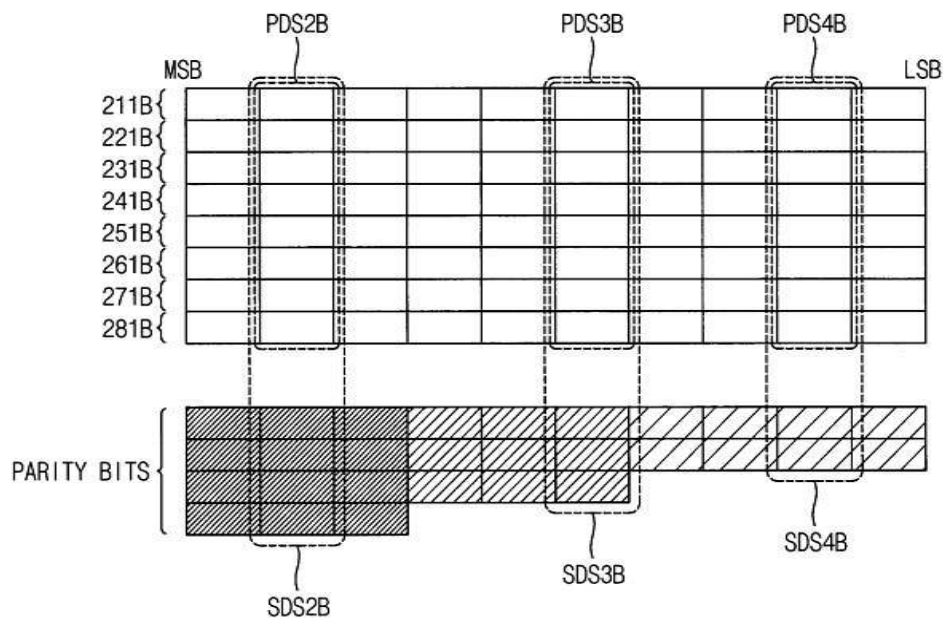
도면11



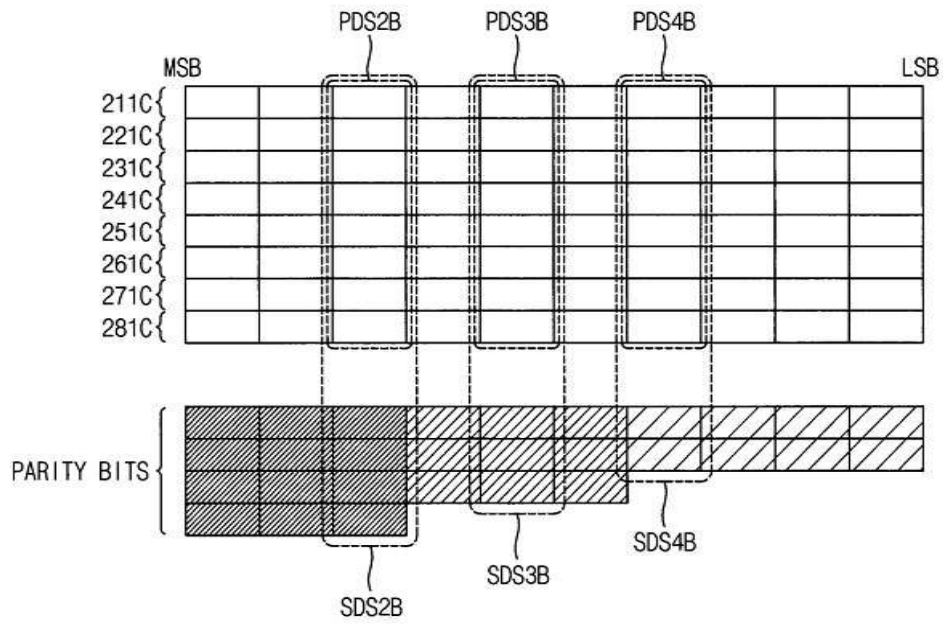
도면12



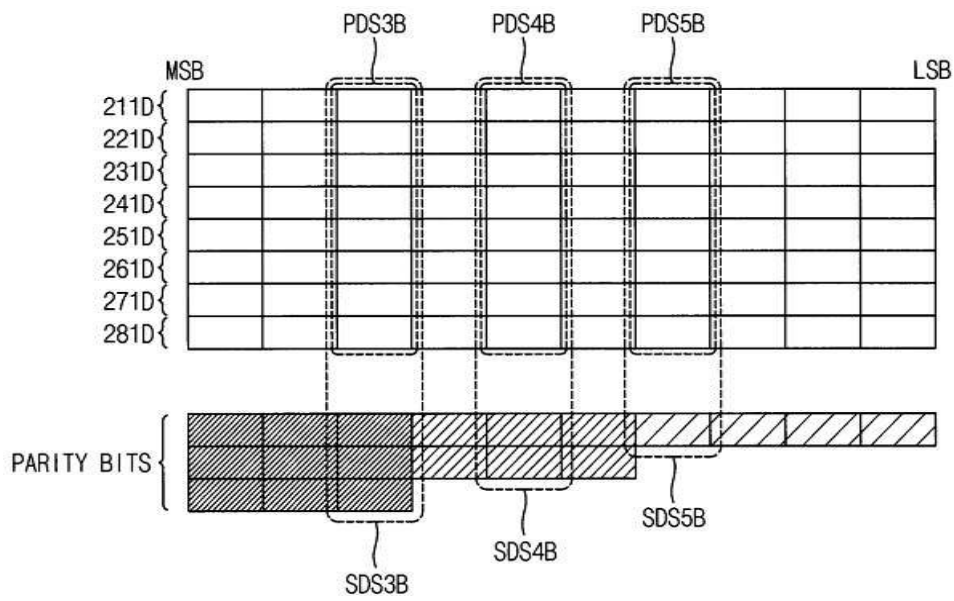
도면13



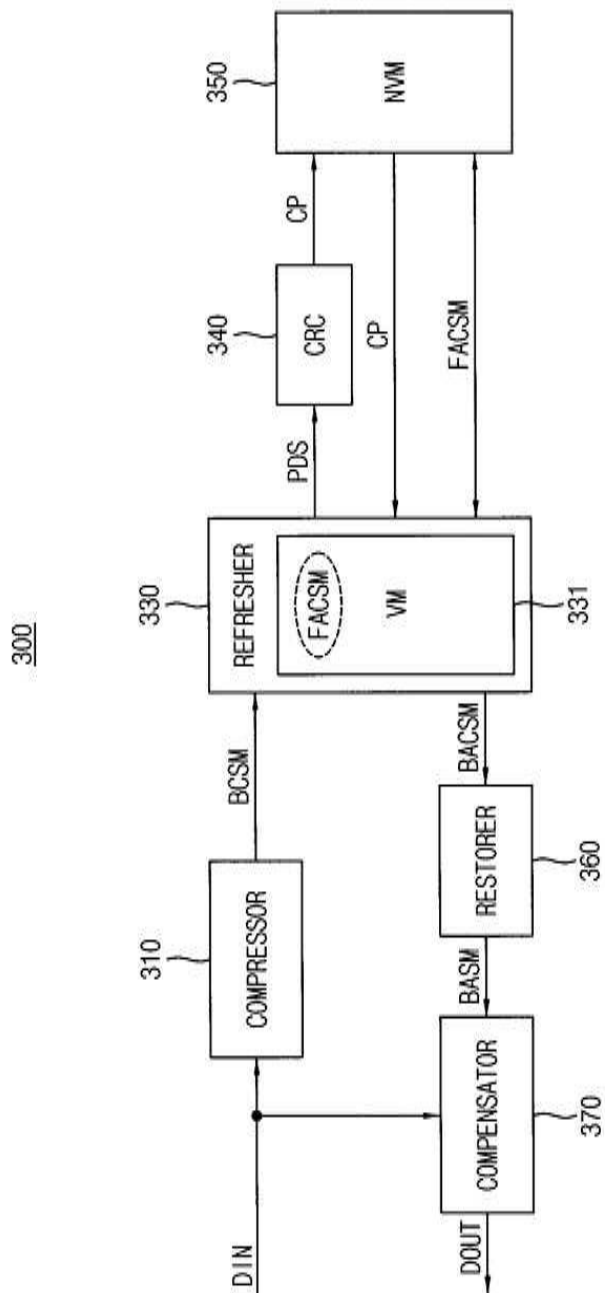
도면14



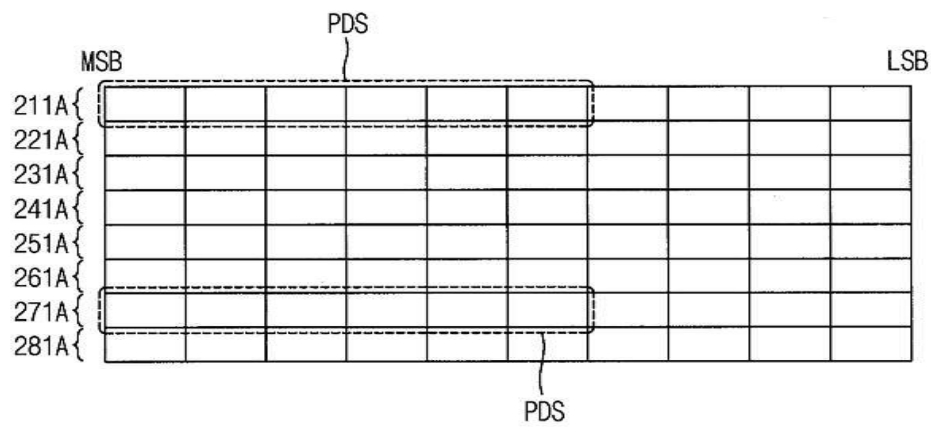
도면15



도면16

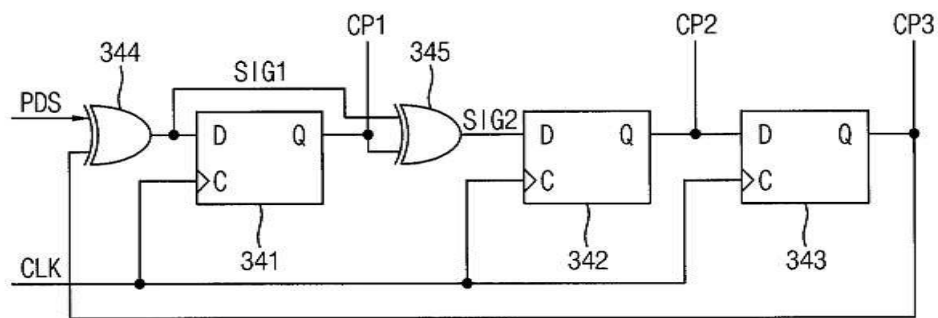


도면17

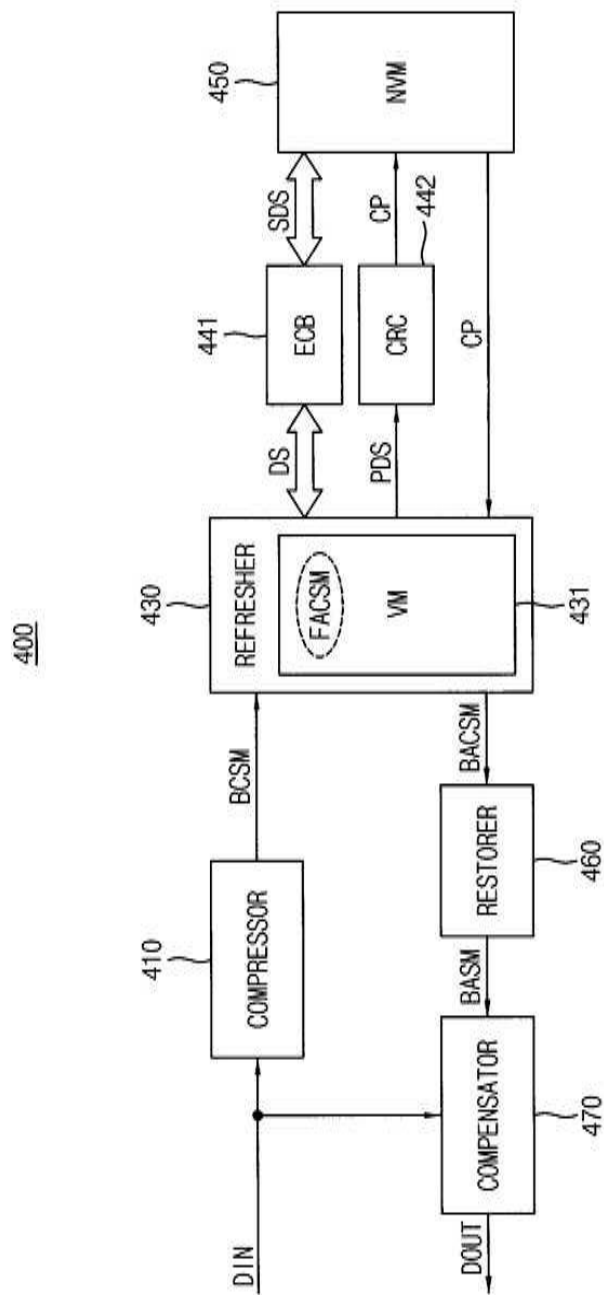


도면18

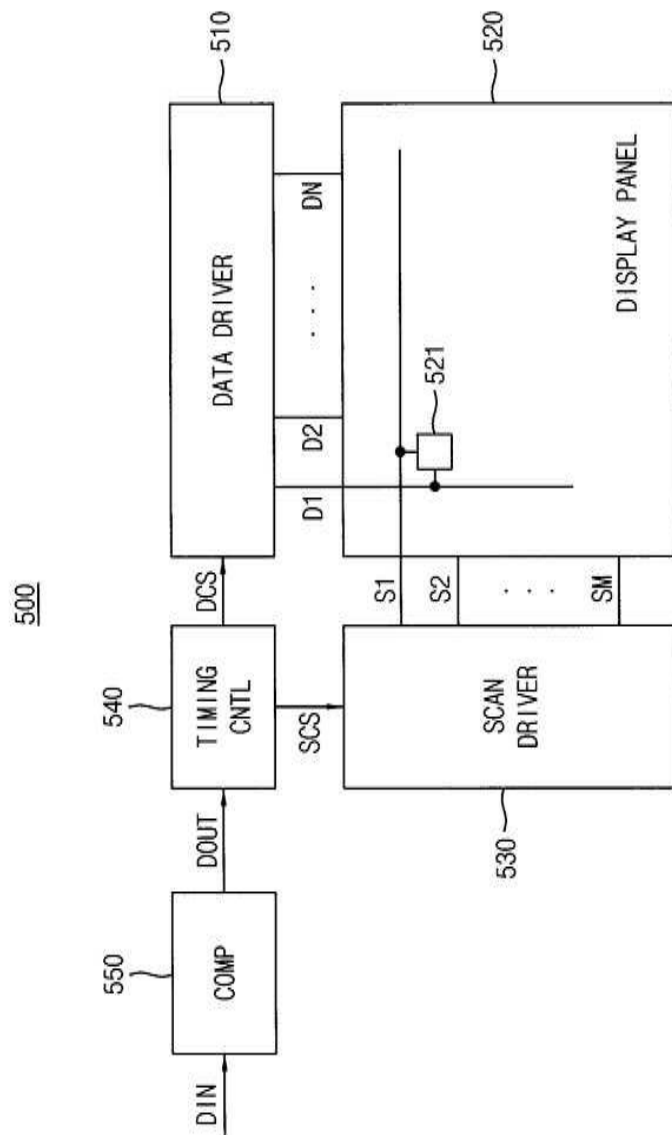
340



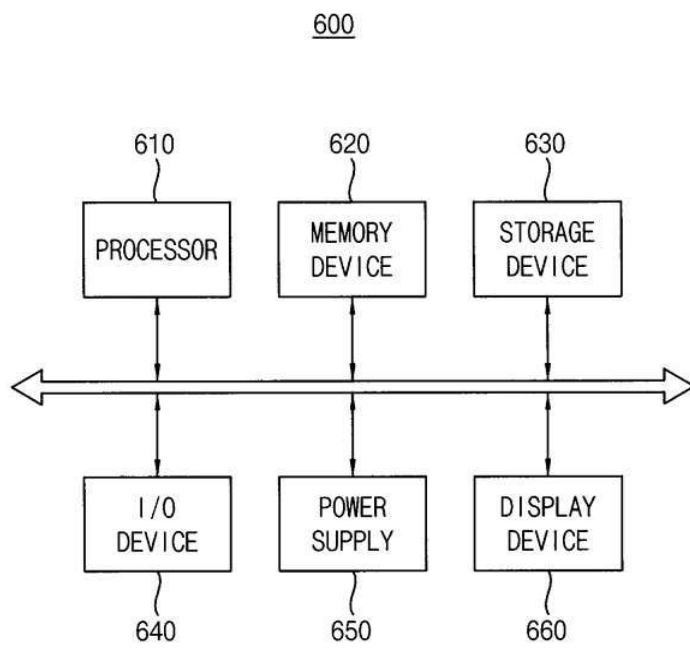
도면19



도면20



도면21



专利名称(译)	标题：有机发光二极管显示装置的劣化补偿器		
公开(公告)号	KR1020170000038A	公开(公告)日	2017-01-02
申请号	KR1020150088541	申请日	2015-06-22
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	YOO HYUN SEUK 유현석		
发明人	유현석		
IPC分类号	G09G3/32		
CPC分类号	G09G3/3208 G09G2320/043 G09G2320/0233 G09G3/3225 G09G3/2003 G09G3/3233 G09G5/22 G09G2300/043 G09G2300/0857 G09G2320/0257 G09G2320/046 G09G2340/16 G09G2360/127		
代理人(译)	英西湖公园		
外部链接	Espacenet		

摘要(译)

恶化补偿器包括：压缩部，非易失性存储单元，更新单元，纠错，回收部和内部的补偿。基于所述R，G和压缩，以产生压缩应力块矩阵的块单位的B输入端的信号。除了更新的累积块单位帧压缩应力在压缩应力矩阵矩阵帧累积压缩它更新应力矩阵。错误校正单元的供给纠错编码来堆叠时中断被写入与存储在非易失性存储器装置中的数据中的压缩应力包括在累积压缩应力帧矩阵的矩阵的彼此强度元件的块。对于电源启动时存储数据的纠错的纠错部填补累计压缩应力矩阵解码的帧。通过恢复累计压缩应力减压单元块矩阵生成矩阵块累积的压力。通过另外的输入信号的基础上产生的补偿数据值和对R，G和B基于所累积的应力基质内部补偿单元块，分别将补偿的R，G和B输出它产生的信号。

