



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0024198
(43) 공개일자 2019년03월08일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5262 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2017-0110949
(22) 출원일자 2017년08월31일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
김진태
경기도 파주시 월롱면 엘지로 245
구원희
경기도 파주시 월롱면 엘지로 245
최용훈
경기도 파주시 월롱면 엘지로 245
(74) 대리인
네이트특허법인

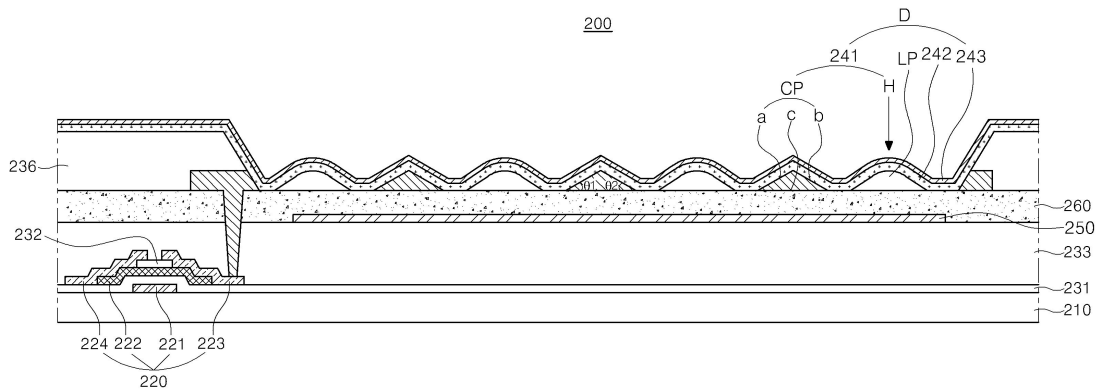
전체 청구항 수 : 총 14 항

(54) 발명의 명칭 전계발광 표시장치

(57) 요약

본 발명에 따르면, 제 1 전극에 형성된 각각의 홀에 광 추출 패턴을 배치하거나, 굴곡부와 패턴부를 포함하는 제 1 전극을 배치하여, 발광층에 갇혀있는 광을 외부로 고르게 출력 가능하게 함으로써, 광 추출효율을 효과적으로 향상시킵과 동시에 암부를 방지할 수 있게 된다.

대표도



(52) CPC특허분류

H01L 51/5203 (2013.01)

H01L 51/5253 (2013.01)

명세서

청구범위

청구항 1

기관 상부에 배치되는 오버코팅층;

상기 오버코팅층 상부에 배치되며, 상기 오버코팅층을 노출하는 다수의 홀을 포함하는 제 1 전극;

상기 오버코팅층과 상기 제 1 전극 상에 배치되며, 상기 제 1 전극을 노출하는 개구부를 포함하는 बैं크층;

상기 다수의 홀에 의하여 노출되는 상기 오버코팅층 상에 아일랜드 형상으로 배치되는 적어도 하나의 광 추출 패턴;

상기 제 1 전극과 상기 광 추출 패턴 및 상기 오버코팅층 상부에 배치된 발광층;

상기 발광층 상부에 배치되는 제 2 전극

을 포함하는 전계발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 적어도 하나의 광 추출 패턴은 상기 다수의 홀에 각각 배치되는 다수의 광 추출 패턴인 전계발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 광 추출 패턴과 상기 बैं크층은 동일층, 동일물질인 전계발광 표시장치.

청구항 4

제 1 항에 있어서,

상기 광 추출 패턴의 높이는 상기 다수의 홀 각각의 깊이보다 큰 값을 갖거나 동일한 값을 갖는 전계발광 표시장치.

청구항 5

제 1 항에 있어서,

상기 제 1 전극은 상면과 상기 상면에 반대인 하면을 포함하고,

상기 다수의 홀 각각은, 상기 하면에서 상기 상면으로 갈수록 면적이 커지는 전계발광 표시장치.

청구항 6

제 4 항에 있어서,

상기 광 추출 패턴의 평면 형상은 원형이며, 상기 원형의 면적은 상기 다수의 홀 각각의 면적보다 작은 전계발

광 표시장치.

청구항 7

제 2 항에 있어서,

상기 다수의 광 추출 패턴은 서로 4um 내지 4.5um 이격거리를 가지며 이격되는 전계발광 표시장치.

청구항 8

제 4 항에 있어서,

상기 광 추출 패턴의 높이는 0.7um 내지 1um인 전계발광 표시장치.

청구항 9

발광영역을 포함하는 기판;

상기 기판 상부에 배치되며, 상기 발광 영역에 구비된 다수의 돌출부를 포함하는 오버코팅층;

상기 오버코팅층 상부에 배치되고, 상기 다수의 돌출부 각각에 대응하는 굴곡부와, 상기 굴곡부 사이에 배치되는 패턴부를 포함하는 제 1 전극;

상기 오버코팅층 및 제 1 전극 상부에 배치되며, 상기 제 1 전극을 노출하는 개구부를 포함하는 बैं크층;

상기 बैं크층 및 제 1 전극 상부에 배치되는 발광층;

상기 발광층 상부에 배치되는 제 2 전극

을 포함하는 전계발광 표시장치.

청구항 10

제 9 항에 있어서,

상기 패턴부는 단면이 삼각형인 전계발광 표시장치.

청구항 11

제 9 항에 있어서,

상기 다수의 돌출부 각각의 높이는 상기 패턴부의 높이보다 큰 값을 갖는 전계발광 표시장치.

청구항 12

제 11 항에 있어서,

상기 다수의 돌출부 각각의 높이는 0.9um 내지 1.1um인 전계발광 표시장치.

청구항 13

제 9 항에 있어서,

상기 굴곡부와 상기 패턴부는 서로 이격된 전계발광 표시장치.

청구항 14

제 9 항에 있어서,

상기 발광층 및 제 2 전극은 상기 발광영역에서 상기 제 1 전극의 형상에 따라 배치되는 전계발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 전계발광 표시장치에 관한 것으로, 보다 상세하게는 광 추출효율을 향상시킬 수 있는 전계발광 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 박형화, 경량화, 저 소비전력화 등의 우수한 특성을 가지는 평판표시장치(flat panel display)가 널리 개발되어 다양한 분야에 적용되고 있다.

[0003] 평판표시장치 중에서, 전계발광 표시장치(electroluminescent display device)는, 전자 주입 전극인 음극과 정공 주입 전극인 양극 사이에 형성된 발광층에 전하를 주입하여 전자와 정공이 엑시톤(exciton)을 형성한 후, 이 엑시톤이 발광 재결합(radiative recombination) 함으로써 빛을 내는 소자이다.

[0004] 이러한 전계발광 표시장치는 플라스틱과 같은 유연한 기판(flexible substrate) 위에도 형성할 수 있을 뿐 아니라, 자체 발광형이기 때문에 대조비(contrast ratio)가 크며, 응답시간이 수 마이크로초(μs) 정도이므로 동화상 구현이 쉽고, 시야각의 제한이 없으며 저온에서도 안정적이고, 직류 5V 내지 15V의 비교적 낮은 전압으로 구동이 가능하므로 구동회로의 제작 및 설계가 용이한 장점을 가진다.

[0005] 도 1은 일반적인 전계발광 표시장치의 개략적인 단면도이다.

[0006] 도 1에 도시된 바와 같이, 전계발광 표시장치(1)는 기판(10)과, 상기 기판(10) 상에 위치하는 박막트랜지스터(Tr)와, 상기 기판(10) 상부에 위치하고 상기 박막트랜지스터(Tr)에 연결된 발광다이오드(D)를 포함하며, 발광다이오드(D) 상부에는 인캡슐레이션층(미도시)이 위치할 수 있다.

[0007] 여기서, 발광다이오드(D)는 제 1 전극(41), 발광층(42), 제 2 전극(43)을 포함하며, 발광층(42)으로부터의 빛이 제1 전극(41)을 통해 외부로 출력된다.

[0008] 이와 같이, 발광층(42)에서 발광된 광은 전계발광 표시장치(1)의 여러 구성들을 통과하여 전계발광 표시장치(1) 외부로 나오게 된다.

[0009] 그러나, 금속과 발광층(42) 경계에서 발생하는 표면 플라즈몬 성분과 양쪽 반사층 내부에 삽입된 발광층(42)에 의해 구성되는 광 도파 모드가 발광된 빛의 60~70 % 가량을 차지한다.

[0010] 이에 따라, 발광층(42)에서 발광된 광 중 전계발광 표시장치(1) 외부로 나오지 못하고 전계발광 표시장치(1) 내부에 갇히는 광들이 존재하게 되어, 전계발광 표시장치(1)의 광 추출 효율이 저하되는 문제가 있다.

발명의 내용

해결하려는 과제

[0011] 본 발명은 제 1 전극 사이에 광 추출 패턴을 배치하거나, 오버코팅층의 굴곡부를 형성하여 광 추출 효율을 향상시킨 전계발광 표시장치를 제공하는 것에 과제가 있다.

과제의 해결 수단

[0012] 전술한 바와 같은 과제를 달성하기 위해, 본 발명은 기판 상부에 배치되는 오버코팅층과, 상기 오버코팅층 상부에 배치되며, 상기 오버코팅층을 노출하는 다수의 홀을 포함하는 제 1 전극과, 상기 오버코팅층과 상기 제 1 전극 상에 배치되며, 상기 제 1 전극을 노출하는 개구부를 포함하는 뱅크층과, 상기 다수의 홀에 의하여 노출되는

상기 오버코팅층 상에 아일랜드 형상으로 배치되는 적어도 하나의 광 추출 패턴과, 상기 제 1 전극과 상기 광 추출 패턴 및 상기 오버코팅층 상부에 배치된 발광층과, 상기 발광층 상부에 배치되는 제 2 전극을 포함하는 전계발광 표시장치를 제공한다.

- [0013] 그리고, 상기 적어도 하나의 광 추출 패턴은 상기 다수의 홀에 각각 배치되는 다수의 광 추출 패턴일 수 있다.
- [0014] 또한, 상기 광 추출 패턴과 상기 बैं크층은 동일층, 동일물질일 수 있다.
- [0015] 여기서, 상기 광 추출 패턴의 높이는 상기 다수의 홀 각각의 깊이보다 큰 값을 갖거나 동일한 값을 가질 수 있다.
- [0016] 그리고, 상기 제 1 전극은 상면과 상기 상면에 반대인 하면을 포함하고, 상기 다수의 홀 각각은, 상기 하면에서 상기 상면으로 갈수록 면적이 커질 수 있다.
- [0017] 또한, 상기 광 추출 패턴의 평면 형상은 원형이며, 상기 원형의 면적은 상기 다수의 홀 각각의 면적보다 작을 수 있다.
- [0018] 여기서, 상기 다수의 광 추출 패턴은 서로 4um 내지 4.5um 이격거리를 가지며 이격될 수 있다.
- [0019] 그리고, 상기 광 추출 패턴의 높이는 0.7um 내지 1um일 수 있다.
- [0020] 한편, 본 발명은 발광영역을 포함하는 기관과, 상기 기관 상부에 배치되며, 상기 발광 영역에 구비된 다수의 돌출부를 포함하는 오버코팅층과, 상기 오버코팅층 상부에 배치되고, 상기 다수의 돌출부 각각에 대응하는 굴곡부와, 상기 굴곡부 사이에 배치되는 패턴부를 포함하는 제 1 전극과, 상기 오버코팅층 및 제 1 전극 상부에 배치되며, 상기 제 1 전극을 노출하는 개구부를 포함하는 बैं크층과, 상기 बैं크층 및 제 1 전극 상부에 배치되는 발광층과, 상기 발광층 상부에 배치되는 제 2 전극을 포함하는 전계발광 표시장치를 제공한다.
- [0021] 여기서, 상기 패턴부는 단면이 삼각형일 수 있다.
- [0022] 그리고, 상기 다수의 돌출부 각각의 높이는 상기 패턴부의 높이보다 큰 값을 가질 수 있다.
- [0023] 또한, 상기 다수의 돌출부 각각의 높이는 0.9um 내지 1.1um일 수 있다.
- [0024] 여기서, 상기 굴곡부와 상기 패턴부는 서로 이격될 수 있다.
- [0025] 그리고, 상기 발광층 및 제 2 전극은 상기 발광영역에서 상기 제 1 전극의 형상에 따라 배치될 수 있다.

발명의 효과

- [0026] 본 발명에서는, 제 1 전극에 형성된 각각의 홀에 광 추출 패턴을 배치하거나, 굴곡부와 패턴부를 포함하는 제 1 전극을 배치하여, 발광층에 간혀있는 광을 외부로 출력 가능하게 함으로써, 광 추출효율을 효과적으로 향상시킬 수 있게 된다.

도면의 간단한 설명

- [0027] 도 1은 일반적인 전계발광 표시장치의 개략적인 단면도이다.
- 도 2는 본 발명의 실시예에 따른 전계발광 표시장치의 하나의 서브화소 영역을 나타내는 회로도이다.
- 도 3은 본 발명의 제 1 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.
- 도 4는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적으로 나타낸 평면도이다.
- 도 5는 도 4의 V-V'를 따라 절단한 단면도이다.
- 도 6은 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 연결부 영역에서의 광의 경로를 개략적으로 나타낸 도면이다.
- 도 7a는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 홀 영역에서의 광의 경로를 개략적으로 나타낸 도면이다.
- 도 7b는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 홀 영역에서 암부가 시인되는 사진이다.
- 도 8은 본 발명의 제 2 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.

도 9는 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적으로 나타낸 평면도이다.

도 10은 도 9의 X-X'를 따라 절단한 단면도이다.

도 11은 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 광의 경로를 개략적으로 나타낸 도면이다.

도 12는 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 광이 출력되는 사진이다.

도 13은 본 발명의 제 3 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.

도 14는 본 발명의 제 3 실시예에 따른 전계발광 표시장치의 개략적으로 나타낸 평면도이다.

도 15는 도 14의 XV-XV'를 따라 절단한 단면도이다.

도 16은 본 발명의 제 3 실시예에 따른 전계발광 표시장치의 광의 경로를 개략적으로 나타낸 도면이다.

발명을 실시하기 위한 구체적인 내용

[0028]

이하, 도면을 참조하여 본 발명의 실시예를 설명한다.

[0029]

< 제 1 실시예 >

[0030]

도 2는 본 발명의 실시예에 따른 전계발광 표시장치의 하나의 서브화소 영역을 나타내는 회로도이다.

[0031]

도 2에 도시한 바와 같이, 본 발명의 실시예에 따른 전계발광 표시장치는 서로 교차하여 서브화소영역(SP)을 정의하는 게이트 배선(GL)과 데이터 배선(DL)을 포함하고, 각각의 화소영역(P)에는 스위칭 박막트랜지스터(Ts)와 구동 박막트랜지스터(Td), 스토리지 커패시터(Cst), 그리고 발광다이오드(D)가 형성된다.

[0032]

보다 상세하게, 스위칭 박막트랜지스터(Ts)의 게이트 전극은 게이트 배선(GL)에 연결되고 소스 전극은 데이터 배선(DL)에 연결된다. 구동 박막트랜지스터(Td)의 게이트 전극은 스위칭 박막트랜지스터(Ts)의 드레인 전극에 연결되고, 소스 전극은 고전위 전압(VDD)에 연결된다. 발광다이오드(D)의 애노드(anode)는 구동 박막트랜지스터(Td)의 소스 전극에 연결되고, 캐소드(cathode)는 저전위 전압(VSS)에 연결된다. 스토리지 커패시터(Cst)는 구동 박막트랜지스터(Td)의 게이트 전극과 소스 전극에 연결된다.

[0033]

이러한 전계발광 표시장치의 영상표시 동작을 살펴보면, 게이트 배선(GL)을 통해 인가된 게이트 신호에 따라 스위칭 박막트랜지스터(Ts)가 턴-온(turn-on) 되고, 이때, 데이터 배선(DL)으로 인가된 데이터 신호가 스위칭 박막트랜지스터(Ts)를 통해 구동 박막트랜지스터(Td)의 게이트 전극과 스토리지 커패시터(Cst)의 일 전극에 인가된다.

[0034]

구동 박막트랜지스터(Td)는 데이터 신호에 따라 턴-온 되어 발광다이오드(D)를 흐르는 전류를 제어하여 영상을 표시한다. 발광다이오드(D)는 구동 박막트랜지스터(Td)를 통하여 전달되는 고전위 전압(VDD)의 전류에 의하여 발광한다.

[0035]

즉, 발광다이오드(D)를 흐르는 전류의 양은 데이터 신호의 크기에 비례하고, 발광다이오드(D)가 방출하는 빛의 세기는 발광다이오드(D)를 흐르는 전류의 양에 비례하므로, 화소영역(P)은 데이터 신호의 크기에 따라 상이한 계조를 표시하고, 그 결과 전계발광 표시장치는 영상을 표시한다.

[0036]

스토리지 커패시터(Cst)는 데이터 신호에 대응되는 전하를 일 프레임(frame) 동안 유지하여 발광다이오드(D)를 흐르는 전류의 양을 일정하게 하고 발광다이오드(D)가 표시하는 계조를 일정하게 유지시키는 역할을 한다.

[0037]

한편, 서브화소영역(SP)에는 스위칭 및 구동 박막트랜지스터(Ts, Td)와 스토리지 커패시터(Cst) 외에 다른 트랜지스터 및/또는 커패시터가 더 추가될 수도 있다.

[0038]

도 3은 본 발명의 제 1 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.

[0039]

도 3에 도시한 바와 같이, 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)는 기판(110), 박막 트랜지스터(120), 컬러필터 패턴(150), 오버코팅층(160), 박막 트랜지스터(120)와 전기적으로 연결된 발광다이오드(D)를 포함한다.

[0040]

본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)는 발광층(142)으로부터의 빛이 제 1 전극(141)을 통해 외부로 출력되는 하부 발광 방식(bottom emission type)을 나타내고 있으나 이에 한정되는 것은 아니다.

[0041]

즉, 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)는 컬러 필터 패턴(150)이 기판(110)의 반대측에 위

치하여, 발광층(142)으로부터의 빛이 제 2 전극(143)을 통해 외부로 출력되는 상부 발광 방식(top emission type)일 수도 있다.

- [0042] 그리고, 상부 발광 방식(top emission type)인 경우에는 제 1 전극(141) 하부에는 반사전극 또는 반사층이 더욱 형성될 수 있다. 예를 들어, 상기 반사전극 또는 반사층은 알루미늄-팔라듐-구리(aluminum-paladium-copper: APC) 합금으로 이루어질 수 있다. 이때, 상기 제 2 전극(143)은 빛이 투과되도록 상대적으로 얇은 두께를 가질 수 있다.
- [0043] 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)는 기판(110) 상에 게이트 전극(121), 액티브층(122), 소스 전극(123) 및 드레인 전극(124)을 포함하는 박막 트랜지스터(120)를 포함할 수 있다.
- [0044] 구체적으로, 제 1 기판(110) 상에 박막 트랜지스터(120)의 게이트 전극(121) 및 게이트 절연막(131)이 배치될 수 있다.
- [0045] 그리고, 게이트 절연막(131) 상에는 게이트 전극(121)과 중첩하는 액티브층(122)이 배치될 수 있다.
- [0046] 또한, 액티브층(122) 상에는 액티브층(122)의 채널 영역을 보호하기 위한 에치 스톱퍼(132)가 배치될 수 있다.
- [0047] 그리고, 액티브층(122) 상에는 액티브층(122)과 접촉하는 소스전극(123) 및 드레인전극(124)이 배치될 수 있다.
- [0048] 본 발명의 제 1 실시예가 적용될 수 있는 전계발광 표시장치(100)는 도 3에 국한되지 않으며, 기판(110)과 액티브층(122) 사이에 배치되는 버퍼층을 더 포함할 수도 있으며, 에치 스톱퍼(132)가 배치되지 않을 수도 있다.
- [0049] 한편, 설명의 편의를 위해 전계발광 표시장치(100)에 포함될 수 있는 다양한 박막 트랜지스터 중 구동박막 트랜지스터만을 도시하였으며, 박막 트랜지스터(120)가 액티브층(122)을 기준으로 게이트 전극(121)이 소스 전극(123) 및 드레인 전극(124)의 반대 편에 위치하는 역 스테거드(inverted staggered) 구조 또는 바텀 게이트 구조인 것으로 설명하나 이는 일 예시이며, 액티브층(122)을 기준으로 게이트 전극(121)이 소스전극(123) 및 드레인 전극(124)과 같은 편에 위치하는 코플라나(coplanar) 구조 또는 탑 게이트 구조의 박막 트랜지스터도 사용될 수 있다.
- [0050] 드레인 전극(124) 및 소스 전극(123) 상에는 보호층(133)이 배치될 수 있으며, 보호층(133) 상부에는 컬러필터 패턴(150)이 배치될 수 있다.
- [0051] 여기서, 보호층(133)이 박막 트랜지스터(120) 상부를 평탄화하는 것으로 도시되었으나, 보호층(133)은 박막 트랜지스터(120) 상부를 평탄화하지 않고, 하부에 위치한 구성들의 표면 형상을 따라 배치될 수도 있다.
- [0052] 그리고, 컬러필터 패턴(150)은 발광층(142)에서 발광된 광이 색을 변환시키기 위한 것으로서, 적색 컬러필터 패턴, 녹색 컬러필터패턴 및 청색 컬러필터 패턴 중 하나일 수 있다.
- [0053] 여기서, 컬러필터 패턴(150)은 보호층(133) 상에서 발광 영역에 대응하는 위치에 배치될 수 있으며, 일부의 발광 영역에만 배치될 수도 있다.
- [0054] 여기서, 발광 영역은 제 1 전극(141) 및 제 2 전극(143)에 의해 발광층(142)이 발광하는 영역을 의미하고, 발광 영역에 대응하는 위치에 컬러필터 패턴(150)이 배치된다는 것은 인접한 발광 영역들에서 발광된 광이 서로 섞여 블러링 현상 및 고스트 현상이 발생하는 것을 방지하도록 컬러필터 패턴(150)이 배치되는 것을 의미한다.
- [0055] 예를 들어, 컬러필터 패턴(150)은 발광 영역 중첩되도록 배치되고, 구체적으로 발광 영역 이하의 크기를 가질 수 있다.
- [0056] 다만, 컬러필터 패턴(150)의 배치 위치, 크기는 발광 영역의 크기 및 위치뿐만 아니라, 컬러필터 패턴(150)과 제 1 전극(141) 사이의 거리, 컬러필터 패턴(150)과 오버코팅층(160) 사이의 거리, 발광 영역과 비발광 영역 사이의 거리 등과 같은 다양한 팩터에 의해 결정될 수 있다.
- [0057] 한편, 본 발명의 화소(pixel)는 하나 이상의 서브화소(subpixel)를 포함할 수 있다. 예를 들면, 1 개의 화소는 2 개 내지 4 개의 서브화소를 포함할 수 있다.
- [0058] 여기서, 서브화소는 특정한 한 종류의 컬러필터 패턴(150)이 형성되거나, 또는 컬러필터 패턴(150)이 형성되지 않고 발광다이오드(D)가 특별한 색상을 발광할 수 있는 단위를 의미한다.
- [0059] 서브화소에서 정의하는 색상으로 적색(R), 녹색(G), 청색(B)과 선택적으로 백색(W)을 포함할 수 있으나, 이에 한정되는 것은 아니다.

- [0060] 여기서, 컬러필터 패턴(150) 및 보호층(133) 상에 오버코팅층(160)이 배치될 수 있다.
- [0061] 한편, 보호층(133)은 생략될 수 있다. 즉, 박막 트랜지스터(120) 상에 오버코팅층(160)이 배치될 수도 있다.
- [0062] 또한, 컬러필터 패턴(150)이 보호층(133) 상에 배치되는 것으로 도시하였으나, 이에 한정되는 것은 아니고, 컬러필터 패턴(150)은 오버코팅층(160)과 기판(110) 사이의 임의의 위치에 배치될 수 있다.
- [0063] 오버코팅층(160) 상에 제 1 전극(141), 발광층(142) 및 제 2 전극(143)을 포함하는 발광다이오드(D)가 배치될 수 있다.
- [0064] 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)의 제 1 전극(141)은 다수의 홀(H)을 포함할 수 있다.
- [0065] 즉, 노출된 제 1 전극(141)은 오버코팅층(160)과 접촉하는 하면과 하면에 반대인 상면을 포함할 수 있다.
- [0066] 그리고, 다수의 홀(H) 각각은 제 1 전극(141)의 하면과 상면을 관통하며 형성될 수 있다.
- [0067] 여기서, 다수의 홀(H) 각각의 면적은 제 1 전극(141)의 하면에서 상면으로 갈수록 증가할 수 있다.
- [0068] 이에 따라, 이웃하는 홀(H) 사이에는 단면이 삼각형인 연결부(CP)가 위치할 수 있다.
- [0069] 여기서, 연결부(CP)는 밀면(c)과 밀면(c)과 연결된 제 1, 2 경사면(a, b)을 포함할 수 있다.
- [0070] 그리고, 밀면(c)과 제 1 경사면(a)이 이루는 제 1 각도(θ_1)와 밀면(c)과 제 2 경사면(b)이 이루는 제 2 각도(θ_2)는 동일할 수 있으나, 이에 한정되는 것은 아니고 서로 다른 각을 가질 수도 있다.
- [0071] 여기서, 제 1 각도(θ_1) 및 제 2 각도(θ_2)가 15도 미만인 경우 광 추출효율이 미약할 수 있으며, 70도를 초과하는 경우 유효 발광 영역에서부터 진행하기 시작하는 광의 진행 각도가 42도 이상으로 결국 발광다이오드 (D) 내부에 갇히게 되어 광 추출 효율을 향상시킬 수 없는 바, 제 1 각도(θ_1)와 제 2 각도(θ_2)는 15 내지 70도를 가질 수 있다.
- [0072] 또한, 오버코팅층(160)으로부터의 아웃개싱 (outgassing)이 발광다이오드(D)에 확산되는 것을 차단하기 위하여 오버코팅층(160)과 제 1 전극(141) 사이에 절연성의 제 2 보호층(미도시)배치될 수 있다.
- [0073] 여기서, 제 1 전극(141)은 발광층(142)에 전자 또는 정공 중 하나를 공급하기 위한 애노드(anode) 또는 캐소드(cathode)일 수도 있다.
- [0074] 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)의 제 1 전극(141)이 애노드(anode)인 경우를 예를 들어 설명한다.
- [0075] 여기서, 제 1 전극(141)은 비정질 금속 산화물을 포함할 수 있다. 예를 들어 비정질 금속 산화물은 IZO(Indium Zinc Oxide), ZTO(Zinc Tin Oxide), SnO₂(Tin Oxide), ZnO(Zinc oxide), In₂O₃(Indium oxide), GITO(Gallium Indium Tin oxide), IGZO(Indium Gallium Zinc oxide), ZITO(Zinc Indium Tin oxide), IGO(Indium Gallium oxide), Ga₂O₃ (Gallium oxide), AZO(Aluminum Zinc oxide) 또는 GZO(Gallium Zinc oxide)로 이루어진 군에서 선택되는 어느 하나를 포함할 수 있다.
- [0076] 그리고, 제 1 전극(141)은 오버코팅층(160)에 형성된 콘택홀을 통해 박막 트랜지스터(120)의 소스 전극(123)과 연결될 수 있으며, 각 화소영역 별로 분리되어 형성될 수 있다.
- [0077] 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)는 N-type 박막 트랜지스터를 일레로 제 1 전극(141)이 소스 전극(123)과 연결되는 것으로 설명하였으나, 이에 한정되는 것은 아니고 박막 트랜지스터(120)가 P-type 박막 트랜지스터인 경우에는 제 1 전극(141)이 드레인 전극(124)에 연결될 수도 있다.
- [0078] 또한, 제 1 전극(141)은 도전성 물질을 사이에 두고 발광층(142)과 접하여 전기적으로 연결될 수도 있다.
- [0079] 그리고, 오버코팅층(160)과 제 1 전극(141) 상에 बैं크층(136)이 배치될 수 있다.
- [0080] बैं크층(136)은 제 1 전극(141)을 노출시키는 개구부를 포함할 수 있다.
- [0081] 여기서, बैं크층(136)은 인접하는 화소(또는 서브 화소) 영역 간을 구분하는 역할을 하여, 인접하는 화소(또는 서브 화소) 영역 사이에 배치될 수도 있다.
- [0082] 그리고, 제 1 전극(141) 상에 발광층(142)이 배치될 수 있다.
- [0083] 발광층(142)은 백색광을 발광하기 위해 복수의 발광층이 적층된 구조(tandem white)일 수 있다.

- [0084] 예를 들어, 발광층(142)은 청색광을 발광하는 제 1 발광층 및 제 1 발광층 상에 배치되고, 청색과 혼합하여 백색이 되는 색의 광을 발광하는 제 2 발광층을 포함할 수 있다.
- [0085] 여기서, 제 2 발광층은 황녹색(yellowgreen) 광을 발광하는 발광층일 수 있다.
- [0086] 한편, 발광층(142)은 청색광, 적색광, 녹색광 중 하나를 발광하는 발광층만을 포함할 수도 있다. 이 경우에는 컬러필터 패턴(150)을 포함하지 않을 수 있다.
- [0087] 여기서, 발광층(142)의 발광물질은 유기발광물질이나 양자 점(quantum dot)과 같은 무기발광물질일 수 있다.
- [0088] 그리고, 발광층(142)은 제 1 전극(141)의 형상에 따라 배치될 수 있다.
- [0089] 즉, 다수의 홀(H)을 포함하는 제 1 전극(141)의 형상에 따라 배치될 수 있다.
- [0090] 또한, 발광층(142) 상부에는 발광층(142)에 전자 또는 정공 중 하나를 공급하기 위한 제 2 전극(143)이 배치될 수 있다.
- [0091] 여기서, 제 2 전극(143)은 애노드(anode) 또는 캐소드(cathode)일 수도 있다.
- [0092] 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)의 제 2 전극(143)이 캐소드(cathode)인 경우를 예를 들어 설명한다.
- [0093] 제 2 전극(143)은 표시영역의 전면에 위치하며 일함수 값이 비교적 작은 도전성 물질로 이루어질 수 있다. 예를 들어, 제 2 전극(143)은 알루미늄(Al)과 마그네슘(Mg), 은(Ag) 또는 이들의 합금으로 이루어질 수 있으나, 이에 한정되는 것은 아니다.
- [0094] 여기서, 제 2 전극(143)은 발광층(142)의 모폴로지(morphology)를 따르는 형상으로 배치된다.
- [0095] 이와 같은 제 1 전극(141), 발광층(142) 및 제 2 전극(143)은 발광다이오드(D)를 이루게 된다.
- [0096] 즉, 발광층(142) 및 제 2 전극(143)은 제 1 전극(141) 상면의 모폴로지(morphology)를 따르는 형상으로 배치된다. 따라서, 발광층(142) 및 제 2 전극(143)은 제 1 전극(141)의 홀(H)에서 오목하고, 연결부(CP)에서 볼록한 모폴로지를 갖게 된다.
- [0097] 이와 같이, 제 1 전극(131)의 다수의 홀(H)과 연결부(CP)를 이용하여 발광다이오드(D)의 형상을 구현할 수 있게 된다.
- [0098] 도 4는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 개략적으로 나타낸 평면도이다.
- [0099] 도 4에 도시한 바와 같이, 본 발명의 제 1 실시예에 따른 전계발광 표시장치(도 3의 100)의 발광층(143) 및 제 2 전극(143)은 제 1 전극(141)의 상면의 모폴로지(morphology)를 따르는 형상으로 배치될 수 있다.
- [0100] 여기서, 제 1 전극(141)은 다수의 홀(H)을 포함할 수 있다.
- [0101] 다수의 홀(H) 각각은 평면상 육각형 형상으로 이루어질 수 있으나, 이에 제한되지 않고 반원 형상 또는 반타원체 형상, 사각 형상, 원형상 등 다양한 형상일 수 있다.
- [0102] 여기서, 다수의 홀(H) 각각의 면적은 제 1 전극(141)의 하면에서 상면으로 갈수록 증가할 수 있다.
- [0103] 이에 따라, 이웃하는 홀(H) 사이에는 제 1 경사면(a) 및 제 2 경사면(b)을 포함하는 연결부(CP)가 위치할 수 있다.
- [0104] 이와 같은, 연결부(CP)는 제 1 전극(141)의 홀(H) 하면의 폭만큼 이격거리(d)를 가지며 배치될 수 있으며, 연결부(CP)의 폭(w)은 이격거리(d)보다 좁게 형성될 수 있다.
- [0105] 여기서, 제 1 전극(141)의 다수의 홀(H)의 형상은 포토리소그래피(photolithography), 습식 식각(wet etching) 및 건식 식각(dry etching) 등과 같은 공정을 통해 형성할 수 있으며, 수행되는 열처리 과정을 조절하여 제 1 전극(141)의 홀(H)의 모폴로지를 조절할 수 있다.
- [0106] 도 5는 도 4의 V-V'를 따라 절단한 단면도이다.
- [0107] 도 5에 도시한 바와 같이, 오버코팅층(160) 상에 제 1 전극(141), 발광층(142) 및 제 2 전극(143)을 포함하는 발광다이오드(D)가 배치될 수 있다.

- [0108] 여기서, 제 1 전극(141)은 다수의 홀(H) 및 연결부(CP) 포함할 수 있다.
- [0109] 그리고, 다수의 홀(H) 각각은 제 1 전극(141)의 하면과 상면을 관통하며 형성될 수 있다.
- [0110] 여기서, 다수의 홀(H) 각각의 면적은 제 1 전극(141)의 하면에서 상면으로 갈수록 증가할 수 있다.
- [0111] 이에 따라, 이웃하는 홀(H) 사이에는 단면이 삼각형인 연결부(CP)가 위치할 수 있다.
- [0112] 여기서, 연결부(CP)는 밑면(c)과 밑면(c)과 연결된 제 1, 2 경사면(a, b)을 포함할 수 있다.
- [0113] 그리고, 연결부(CP)는 일정거리 이격되어 배치될 수 있다. 연결부(CP)의 이격거리(d)(홀의 하면의 폭에 해당)는 연결부(CP)의 폭(w)(연결부의 밑면의 길이에 해당)의 길이보다 큰 값을 가질 수 있다.
- [0114] 예를 들어, 연결부(CP)의 폭(w)은 2.5um 내지 3um일 수 있으며, 다수의 연결부(CP) 각각의 이격거리(d)는 4um 내지 5um일 수 있으나, 이에 한정되는 것은 아니다.
- [0115] 또한, 연결부(CP)의 높이(h)는 0.7um 내지 0.8um일 수 있으나, 이에 한정되는 것은 아니다.
- [0116] 도 6은 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 연결부 영역에서의 광의 경로를 개략적으로 나타낸 도면이다.
- [0117] 도 6에 도시한 바와 같이, 연결부 영역(CPA)에서는 발광층(142)에서 발광된 광(L) 중에서 제 1 전극(141)과 발광층(142) 내부에 전반사 되어 외부에 출력되지 못하던 광(L)을 제 1 전극(141)의 연결부(CP)의 경사면(a)에 대응하여 위치하는 제 2 전극(143)에서 재반사되어 외부로 추출할 수 있게 되어 광 추출 효율을 향상시킬 수 있게 된다.
- [0118] 도 7a는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 홀 영역에서의 광의 경로를 개략적으로 나타낸 도면이고, 도 7b는 본 발명의 제 1 실시예에 따른 전계발광 표시장치의 홀 영역에서 암부가 시인되는 사진이다. 도 5를 함께 참조하여 설명한다.
- [0119] 도 7a에 도시한 바와 같이, 발광층(142)에서 발광된 광(L)이 제 1 전극(141)의 연결부(CP)가 이격된 영역, 즉, 홀 영역(HA)에서는 외부로 나오지 못하고 발광층(142) 내부에서 전반사되며 진행하게 된다.
- [0120] 이에 따라, 도 7b에 도시한 바와 같이, 홀 영역(HA)이 암부로 시인되는 문제점이 있다
- [0121] 이와 같이, 본 발명의 제 1 실시예에 따른 전계발광 표시장치(100)는 제 1 전극(141)에 다수의 홀(H)을 형성하여, 다수의 홀(H) 사이의 연결부 영역(CPA)의 광 추출 효율을 향상시킬 수 있으나, 홀 영역(HA)이 암부로 시인되는 문제가 수반된다.
- [0122] 이하, 다수의 홀 사이의 연결부 영역의 광 추출 효율을 향상시킴과 동시에 홀이 형성된 영역에도 광 추출 효율을 향상시켜, 홀이 형성된 영역이 암부로 시인되는 문제를 방지할 수 있는 전계발광 표시장치에 대하여 제 2 실시예 및 제 3 실시예에서 설명한다.
- [0123] <제 2 실시예>
- [0124] 도 8은 본 발명의 제 2 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.
- [0125] 도 8에 도시한 바와 같이, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)는 기판(210), 박막 트랜지스터(220), 컬러필터 패턴(250), 오버코팅층(260), 박막 트랜지스터(220)와 전기적으로 연결된 발광다이오드(D)를 포함할 수 있다.
- [0126] 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)는 발광층(242)으로부터의 빛이 제 1 전극(241)을 통해 외부로 출력되는 하부 발광 방식(bottom emission type)을 나타내고 있으나 이에 한정되는 것은 아니다.
- [0127] 즉, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)는 컬러 필터 패턴(250)이 기판(210)의 반대측에 위치하여, 발광층(242)으로부터의 빛이 제 2 전극(243)을 통해 외부로 출력되는 상부 발광 방식(top emission type)일 수도 있다.
- [0128] 그리고, 상부 발광 방식(top emission type)인 경우에는 제 1 전극(241) 하부에는 반사전극 또는 반사층이 더욱 형성될 수 있다. 예를 들어, 상기 반사전극 또는 반사층은 알루미늄-팔라듐-구리(aluminum-paladium-copper: APC) 합금으로 이루어질 수 있다. 이때, 상기 제 2 전극(243)은 빛이 투과되도록 상대적으로 얇은 두께를 가질 수 있다.

- [0129] 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)는 기관(210) 상에 게이트 전극(221), 액티브층(222), 소스 전극(223) 및 드레인 전극(224)을 포함하는 박막 트랜지스터(220)를 포함할 수 있다.
- [0130] 구체적으로, 제 1 기관(210) 상에 박막 트랜지스터(220)의 게이트 전극(221) 및 게이트 절연막(231)이 배치될 수 있다.
- [0131] 그리고, 게이트 절연막(231) 상에는 게이트 전극(221)과 중첩하는 액티브층(222)이 배치될 수 있다.
- [0132] 또한, 액티브층(222) 상에는 액티브층(222)의 채널 영역을 보호하기 위한 에치 스톱퍼(232)가 배치될 수 있다.
- [0133] 그리고, 액티브층(222) 상에는 액티브층(222)과 접촉하는 소스전극(223) 및 드레인전극(224)이 배치될 수 있다.
- [0134] 본 발명의 제 2 실시예가 적용될 수 있는 전계발광 표시장치(200)는 도 8에 국한되지 않으며, 기관(210)과 액티브층(222) 사이에 배치되는 버퍼층을 더 포함할 수도 있으며, 에치 스톱퍼(232)가 배치되지 않을 수도 있다.
- [0135] 한편, 설명의 편의를 위해 전계발광 표시장치(200)에 포함될 수 있는 다양한 박막 트랜지스터 중 구동박막 트랜지스터만을 도시하였으며, 박막 트랜지스터(220)가 액티브층(222)을 기준으로 게이트 전극(221)이 소스 전극(223) 및 드레인 전극(224)의 반대 편에 위치하는 역 스테거드(inverted staggered) 구조 또는 바텀 게이트 구조인 것으로 설명하나 이는 일 예시이며, 액티브층(222)을 기준으로 게이트 전극(221)이 소스전극(223) 및 드레인 전극(224)과 같은 편에 위치하는 코플라나(coplanar) 구조 또는 탑 게이트 구조의 박막 트랜지스터도 사용될 수 있다.
- [0136] 드레인 전극(224) 및 소스 전극(223) 상에는 보호층(233)이 배치될 수 있으며, 보호층(233) 상부에는 컬러필터 패턴(250)이 배치될 수 있다.
- [0137] 여기서, 보호층(233)이 박막 트랜지스터(220) 상부를 평탄화하는 것으로 도시되었으나, 보호층(233)은 박막 트랜지스터(220) 상부를 평탄화하지 않고, 하부에 위치한 구성들의 표면 형상을 따라 배치될 수도 있다.
- [0138] 그리고, 컬러필터 패턴(250)은 발광층(242)에서 발광된 광이 색을 변환시키기 위한 것으로서, 적색 컬러필터 패턴, 녹색 컬러필터패턴 및 청색 컬러필터 패턴 중 하나일 수 있다.
- [0139] 여기서, 컬러필터 패턴(250)은 보호층(233) 상에서 발광 영역에 대응하는 위치에 배치될 수 있으며, 일부의 발광 영역에만 배치될 수도 있다.
- [0140] 여기서, 발광 영역은 제 1 전극(241) 및 제 2 전극(243)에 의해 발광층(242)이 발광하는 영역을 의미하고, 발광 영역에 대응하는 위치에 컬러필터 패턴(250)이 배치된다는 것은 인접한 발광 영역들에서 발광된 광이 서로 섞여 블러링 현상 및 고스트 현상이 발생하는 것을 방지하도록 컬러필터 패턴(250)이 배치되는 것을 의미한다.
- [0141] 예를 들어, 컬러필터 패턴(250)은 발광 영역 중첩되도록 배치되고, 구체적으로 발광 영역 이하의 크기를 가질 수 있다.
- [0142] 다만, 컬러필터 패턴(250)의 배치 위치, 크기는 발광 영역의 크기 및 위치뿐만 아니라, 컬러필터 패턴(250)과 제 1 전극(241) 사이의 거리, 컬러필터 패턴(250)과 오버코팅층(260) 사이의 거리, 발광 영역과 비발광 영역 사이의 거리 등과 같은 다양한 팩터에 의해 결정될 수 있다.
- [0143] 한편, 본 발명의 화소(pixel)는 하나 이상의 서브화소(subpixel)를 포함할 수 있다. 예를 들면, 1 개의 화소는 2 개 내지 4 개의 서브화소를 포함할 수 있다.
- [0144] 여기서, 서브화소는 특정한 한 종류의 컬러필터 패턴(250)이 형성되거나, 또는 컬러필터 패턴(250)이 형성되지 않고 발광다이오드(D)가 특별한 색상을 발광할 수 있는 단위를 의미한다.
- [0145] 서브화소에서 정의하는 색상으로 적색(R), 녹색(G), 청색(B)과 선택적으로 백색(W)을 포함할 수 있으나, 이에 한정되는 것은 아니다.
- [0146] 여기서, 컬러필터 패턴(250) 및 보호층(233) 상에 오버코팅층(260)이 배치될 수 있다.
- [0147] 한편, 보호층(233)은 생략될 수 있다. 즉, 박막 트랜지스터(220) 상에 오버코팅층(260)이 배치될 수도 있다.
- [0148] 또한, 컬러필터 패턴(250)이 보호층(233) 상에 배치되는 것으로 도시되었으나, 이에 한정되는 것은 아니고, 컬러필터 패턴(250)은 오버코팅층(260)과 기관(210) 사이의 임의의 위치에 배치될 수 있다.
- [0149] 오버코팅층(260) 상부에는 제 1 전극(241), 광 추출 패턴(LP), 발광층(242) 및 제 2 전극(243)을 포함하는 발광

다이오드(D)가 배치될 수 있다.

- [0150] 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)의 제 1 전극(241)은 오버코팅층(260)을 노출시키는 다수의 홀(H)을 포함할 수 있다.
- [0151] 즉, 제 1 전극(241)은 오버코팅층(260)과 접촉하는 하면과 하면에 반대인 상면을 포함할 수 있다.
- [0152] 그리고, 다수의 홀(H) 각각은 제 1 전극(241)의 하면과 상면을 관통하며 형성될 수 있다.
- [0153] 여기서, 다수의 홀(H) 각각의 면적은 제 1 전극(241)의 하면에서 상면으로 갈수록 증가할 수 있다.
- [0154] 이에 따라, 이웃하는 홀(H) 사이에는 단면이 삼각형인 연결부(CP)가 위치할 수 있다.
- [0155] 여기서, 연결부(CP)는 밑면(c)과 밑면(c)과 연결된 제 1, 2 경사면(a, b)을 포함할 수 있다.
- [0156] 그리고, 밑면(c)과 제 1 경사면(a)이 이루는 제 1 각도(θ_1)와 밑면(c)과 제 2 경사면(b)이 이루는 제 2 각도(θ_2)는 동일할 수 있으나, 이에 한정되는 것은 아니고 서로 다른 각을 가질 수도 있다.
- [0157] 여기서, 제 1 각도(θ_1) 및 제 2 각도(θ_2)가 15도 미만인 경우 광 추출효율이 미약할 수 있으며, 70도를 초과하는 경우 유효 발광 영역에서부터 진행하기 시작하는 광의 진행 각도가 42도 이상으로 결국 발광다이오드 (D) 내부에 갇히게 되어 광 추출 효율을 향상시킬 수 없는 바, 제 1 각도(θ_1)와 제 2 각도(θ_2)는 15 내지 70도를 가질 수 있다.
- [0158] 또한, 오버코팅층(260)으로부터의 아웃개싱 (outgassing)이 발광다이오드(D)에 확산되는 것을 차단하기 위하여 오버코팅층(260)과 제 1 전극(241) 사이에 절연성의 제 2 보호층(미도시)배치될 수 있다.
- [0159] 여기서, 제 1 전극(241)은 발광층(242)에 전자 또는 정공 중 하나를 공급하기 위한 애노드(anode) 또는 캐소드(cathode)일 수도 있다.
- [0160] 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)의 제 1 전극(241)이 애노드(anode)인 경우를 예를 들어 설명한다.
- [0161] 제 1 전극(241)은 비정질 금속 산화물을 포함할 수 있다. 예를 들어 비정질 금속 산화물은 IZO(Indium Zinc Oxide), ZTO(Zinc Tin Oxide), SnO₂(Tin Oxide), ZnO(Zinc oxide), In₂O₃(Indium oxide), GITO(Gallium Indium Tin oxide), IGZO(Indium Gallium Zinc oxide), ZITO(Zinc Indium Tin oxide), IGO(Indium Gallium oxide), Ga₂O₃ (Gallium oxide), AZO(Aluminum Zinc oxide) 또는 GZO(Gallium Zinc oxide)로 이루어진 군에서 선택되는 어느 하나를 포함할 수 있다.
- [0162] 제 1 전극(241)은 오버코팅층(260)에 형성된 콘택홀을 통해 박막 트랜지스터(220)의 소스 전극(223)과 연결될 수 있으며, 각 화소영역 별로 분리되어 형성될 수 있다.
- [0163] 본 발명의 제 2 실시예에 따른 전계발광 표시장치는 N-type 박막 트랜지스터를 일레로 제 1 전극(241)이 소스 전극(223)과 연결되는 것으로 설명하였으나, 이에 한정되는 것은 아니고 박막 트랜지스터(220)가 P-type 박막 트랜지스터인 경우에는 제 1 전극(241)이 드레인 전극(224)에 연결될 수도 있다.
- [0164] 또한, 제 1 전극(241)은 도전성 물질을 사이에 두고 발광층(242)과 접하여 전기적으로 연결될 수도 있다.
- [0165] 그리고, 오버코팅층(260)과 제 1 전극(241) 상에 बैं크층(236)이 배치될 수 있다.
- [0166] बैं크층(236)은 제 1 전극(241)을 노출시키는 개구부를 포함할 수 있다.
- [0167] 여기서, बैं크층(236)은 인접하는 화소(또는 서브 화소) 영역 간을 구분하는 역할을 하여, 인접하는 화소(또는 서브 화소) 영역 사이에 배치될 수도 있다.
- [0168] बैं크층(236)은 포토 아크릴계 유기물질로 형성될 수 있으나 이에 한정되는 것은 아니다.
- [0169] 여기서, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)는 다수의 홀(H)에 의하여 노출되는 오버코팅층(260) 상에 아일랜드 형상으로 배치되는 광 추출 패턴(LP)를 포함할 수 있다.
- [0170] 즉, 제 1 전극(241)에 형성된 다수의 홀(H)에는 광 추출 패턴(LP)이 형성될 수 있다.
- [0171] 예를 들어, 제 1 전극(241)의 다수의 홀(H) 각각에 광 추출 패턴(LP)이 형성될 수 있으며, 다수의 홀(H) 일부에 광 추출 패턴(LP)이 형성될 수도 있다.

- [0172] 따라서, 단면상 전계발광 표시장치(200)의 발광영역에는 광 추출 패턴(LP)과 연결부(CP)가 교번하여 배치될 수 있다.
- [0173] 이에 따라, 광 추출 패턴(LP)이 홀(H) 영역에서 외부로 출력되지 않고 갇혀있는 광(도 7a L)을 외부로 추출할 수 있게 하여 홀(H) 영역이 암부로 시인되는 것을 방지할 수 있게 된다.
- [0174] 또한, 광 추출 패턴(LP)은 बैं크층(236)과 동일층에 동일한 물질로 형성할 수 있다.
- [0175] 즉, 별도의 공정을 거치지 않고 बैं크층(236) 형성 공정을 이용하여, 제 1 전극(241)의 홀(H)에 광 추출 패턴(LP)을 형성할 수 있으므로, 별도의 공정이 요구되지 않는다. 예를 들어, 반투과 마스크를 이용하여 बैं크층(236) 및 광 추출 패턴(LP)을 형성할 수 있다.
- [0176] 광 추출 패턴(LP)에 대해서는 차후 좀 더 자세히 살펴보도록 한다.
- [0177] 그리고, 제 1 전극(241), 광 추출 패턴(LP), 오버코팅층(260) बैं크층(236) 상에 발광층(242)이 배치될 수 있다.
- [0178] 여기서, 발광층(242)은 백색광을 발광하기 위해 복수의 발광층이 적층된 구조(tandem white)일 수 있다.
- [0179] 예를 들어, 발광층(242)은 청색광을 발광하는 제 1 발광층 및 제 1 발광층 상에 배치되고, 청색과 혼합하여 백색이 되는 색의 광을 발광하는 제 2 발광층을 포함할 수 있다.
- [0180] 여기서, 제 2 발광층은 황녹색(yellowgreen) 광을 발광하는 발광층일 수 있다.
- [0181] 한편, 발광층(242)은 청색광, 적색광, 녹색광 중 하나를 발광하는 발광층만을 포함할 수도 있다. 이 경우에는 컬러필터 패턴(250)을 포함하지 않을 수 있다.
- [0182] 여기서, 발광층(242)의 발광물질은 유기발광물질이나 양자 점(quantum dot)과 같은 무기발광물질일 수 있다.
- [0183] 그리고, 발광층(242)은 발광영역에서 제 1 전극(241), 광 추출 패턴(LP) 및 오버코팅층(260)의 형상에 따라 배치될 수 있다.
- [0184] 즉, 다수의 홀(H)을 포함하는 제 1 전극(241) 및 다수의 홀(H)에 형성된 광 추출 패턴(LP) 형상에 따라 배치될 수 있다.
- [0185] 또한, 발광층(242) 상부에는 발광층(242)에 전자 또는 정공 중 하나를 공급하기 위한 제 2 전극(243)이 배치될 수 있다.
- [0186] 여기서, 제 2 전극(243)은 애노드(anode) 또는 캐소드(cathode)일 수도 있다.
- [0187] 본 발명의 제 2 실시예에 따른 전계발광 표시장치(200)의 제 2 전극(243)이 캐소드(cathode)인 경우를 예를 들어 설명한다.
- [0188] 제 2 전극(243)은 표시영역의 전면에 위치하며, 일함수 값이 비교적 작은 도전성 물질로 이루어질 수 있다. 예를 들어, 제 2 전극(243)은 알루미늄(Al)과 마그네슘(Mg), 은(Ag) 또는 이들의 합금으로 이루어질 수 있으나, 이에 한정되는 것은 아니다.
- [0189] 여기서, 제 2 전극(243)은 발광층(242)의 모폴로지(morphology)를 따르는 형상으로 배치된다.
- [0190] 이와 같은 제 1 전극(241), 광 추출 패턴(LP), 발광층(242) 및 제 2 전극(243)은 발광다이오드(D)를 이루며, 발광다이오드(D)는 제 1 전극의 연결부(CP), 홀(H) 및 홀(H)에 형성된 광 추출 패턴(LP)의 모폴로지를 따른다.
- [0191] 즉, 발광층(242) 및 제 2 전극(243)은 제 1 전극(241) 및 광 추출 패턴(LP) 상면의 모폴로지(morphology)를 따르는 형상으로 배치된다.
- [0192] 이와 같이, 제 1 전극(231)의 다수의 홀(H), 연결부(CP) 및 다수의 홀(H)에 형성된 광 추출 패턴(LP)를 이용하여 발광다이오드(D)의 형상을 구현할 수 있게 된다.
- [0193] 도 9는 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 개략적으로 나타낸 평면도이다.
- [0194] 도 9에 도시한 바와 같이, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(도 9의 200)의 발광층(242) 및 제 2 전극(243)은 제 1 전극(241) 및 광 추출 패턴(LP)의 상면의 모폴로지(morphology)를 따르는 형상으로 배치될 수 있다.
- [0195] 여기서, 제 1 전극(242)은 다수의 홀(H)을 포함할 수 있다.

- [0196] 또한, 다수의 홀(H) 각각은 평면상 육각형 형상일 수 있으나, 이에 제한되지 않고 반원 형상 또는 반타원체 형상, 사각 형상, 원형상 등 다양한 형상일 수 있다.
- [0197] 여기서, 다수의 홀(H) 각각의 면적은 제 1 전극(241)의 하면에서 상면으로 갈수록 증가할 수 있다.
- [0198] 이에 따라, 이웃하는 홀(H) 사이에는 제 1경사면(a) 및 제 2 경사면(b)을 포함하는 연결부(CP)가 위치할 수 있다.
- [0199] 이와 같은, 연결부(CP)는 제 1 전극(241)의 홀(H) 하면의 폭만큼 이격거리(d)를 가지며 배치되고, 연결부(CP)의 폭(w)은 이격거리(d)보다 좁게 형성될 수 있다.
- [0200] 제 1 전극(241)의 다수의 홀(H)의 형상은 포토리소그래피(photolithography), 습식 식각(wet etching) 및 건식 식각(dry etching) 등과 같은 공정을 통해 형성되는데, 이 때 수행하게 되는 열처리 과정을 조절하면 제 1 전극(241)의 홀(H)의 모폴로지를 조절할 수 있다.
- [0201] 특히, 오버코팅층(260) 상에 아일랜드 형상으로 배치되는 광 추출 패턴(LP)이 배치될 수 있다.
- [0202] 여기서, 광 추출 패턴(LP)은 평면상 원형일 수 있으나, 이에 한정되는 것은 아니고, 반원 형상 또는 반타원체 형상, 사각 형상, 육각형 형상 등 다양한 형상일 수 있다.
- [0203] 또한, 광 추출 패턴(LP)은 각각의 홀(H)보다 작은 크기로 배치될 수 있다.
- [0204] 이에 따라, 연결부(CP)와 광 추출 패턴(LP) 사이에 오버코팅층(도 8의 260)이 노출될 수도 있다.
- [0205] 한편, 제 1 전극(241)의 다수의 홀(H) 각각에 광 추출 패턴(LP)이 형성된 것으로 도시하였으나, 이에 한정되는 것은 아니며, 다수의 홀(H) 일부에 광 추출 패턴(LP)이 형성될 수도 있다.
- [0206] 도 10은 도 9의 X-X'를 따라 절단한 단면도이다. 도 9를 함께 참조하여 설명한다.
- [0207] 도 10에 도시한 바와 같이, 오버코팅층(260) 상에 제 1 전극(241), 광 추출 패턴(LP), 발광층(242) 및 제 2 전극(243)을 포함하는 발광다이오드(D)가 배치될 수 있다.
- [0208] 여기서, 제 1 전극(241)은 다수의 홀(H) 및 연결부(CP)를 포함할 수 있다.
- [0209] 그리고, 다수의 홀(H) 각각은 제 1 전극(241)의 하면과 상면을 관통하며 형성될 수 있다.
- [0210] 여기서, 다수의 홀(H) 각각의 면적은 제 1 전극(241)의 하면에서 상면으로 갈수록 증가할 수 있다.
- [0211] 이에 따라, 이웃하는 홀(H) 사이에는 단면이 삼각형인 연결부(CP)가 위치할 수 있다.
- [0212] 여기서, 연결부(CP)는 밑면(c)과 밑면(c)과 연결된 제 1, 2 경사면(a, b)을 포함할 수 있다.
- [0213] 그리고, 연결부(CP)는 일정거리 이격되어 배치될 수 있다.
- [0214] 즉, 연결부(CP)의 이격거리(d1)(홀의 하면의 폭에 해당)는 연결부(CP)의 폭(w)(연결부의 밑면의 길이에 해당)의 길이보다 큰 값을 가질 수 있다.
- [0215] 예를 들어, 연결부(CP)의 폭(w)은 2.5um 내지 3um일 수 있으며, 다수의 연결부(CP) 각각의 이격거리(d1)는 4um 내지 5um일 수 있으나, 이에 한정되는 것은 아니다.
- [0216] 또한, 연결부(CP)의 높이(h)는 0.7um 내지 0.8um일 수 있으나, 이에 한정되는 것은 아니다.
- [0217] 특히, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(도 8의 200)의 발광다이오드(D)는 다수의 홀(H)에 의하여 노출되는 오버코팅층(260) 상에 아일랜드 형상으로 배치되는 광 추출 패턴(LP)을 포함할 수 있다.
- [0218] 즉, 제 1 전극(241)에 형성된 다수의 홀(H)에는 광 추출 패턴(LP)이 형성될 수 있다.
- [0219] 예를 들어, 제 1 전극(241)의 다수의 홀(H) 각각에 광 추출 패턴(LP)이 형성될 수 있으며, 다수의 홀(H) 일부에 광 추출 패턴(LP)이 형성될 수도 있다.
- [0220] 즉, 제 1 전극(241)이 형성되지 않은 부분적 비발광부인 다수의 홀(H) 각각에 광 추출 패턴(LP)이 배치될 수 있다.
- [0221] 따라서, 단면상 전계발광 표시장치(200)는 광 추출 패턴(LP)과 연결부(CP)가 교번하여 배치될 수 있다.

- [0222] 이에 따라, 연결부(CP) 영역에서 발광된 빛이 광 추출 패턴(LP)을 통하여 외부로 출력될 수 있게 된다.
- [0223] 즉, 연결부(CP) 영역에서 제 1 전극(241)과 발광층(242) 내부에 전반사 되어 갇히던 광(L1)을 연결부(CP)의 경사면을 이용하여 외부로 광을 추출하고, 홀(H) 영역에 배치되는 광 추출 패턴이 형성된 영역에서 산란을 통하여 재차 외부로 광을 추출할 수 있게 된다.
- [0224] 여기서, 광 추출 패턴(LP)의 평면 형상은 원형일 수 있으며, 원형의 면적은 제 1 전극(241)에 형성된 다수의 홀(H) 각각의 면적보다 작은 값을 가질 수 있다.
- [0225] 다만, 광 추출 패턴(LP)의 평면 형상은 원형에 한정되는 것은 아니며, 다각형 등의 다양한 형태를 가질 수 있다.
- [0226] 또한, 다수의 광 추출 패턴(LP)은 서로 4um 내지 4.5um 이격거리(d2)를 가지며 이격될 수 있으나, 이에 한정되는 것은 아니다.
- [0227] 그리고, 다수의 광 추출 패턴(LP) 각각의 높이(h)는 0.7um 내지 1um일 수 있으나, 이에 한정되는 것은 아니다.
- [0228] 한편, 광 추출 패턴(LP)은 뱅크층(236)과 동일한 층에 동일한 물질로 이루어질 수 있다.
- [0229] 즉, 별도의 공정을 거치지 않고 뱅크층(236) 형성 공정을 이용하여, 제 1 전극(241)의 홀(H)에 광 추출 패턴(LP)을 형성할 수 있으므로, 별도의 공정이 요구되지 않는다. 예를 들어, 반투과 마스크를 이용하여 뱅크층(236) 및 광 추출 패턴(LP)을 형성할 수 있다.
- [0230] 도 11은 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 광의 경로를 개략적으로 나타낸 도면이며, 도 12는 본 발명의 제 2 실시예에 따른 전계발광 표시장치의 광이 출력되는 사진이다. 도 10을 함께 참조하여 설명한다.
- [0231] 도 11에 도시한 바와 같이, 본 발명의 제 2 실시예에 따른 전계발광 표시장치(도 8의 200)는 연결부 영역(CPA)에서 제 1 전극(241)과 발광층(242) 내부에 전반사 되어 갇히던 광(L1)을 제 1 전극(241)의 연결부(CP)의 경사면에 대응하여 위치하는 제 2 전극(243)에서 재반사시켜 외부로 광(L1)을 추출할 수 있게 하여 광 추출 효율을 향상시킬 수 있게 된다.
- [0232] 더욱이, 도 12를 함께 참조하면, 홀 영역(HA)에서 발광층(242) 내부에서 전반사 되면서 갇히던 광(L2)을 광 추출 패턴(LP)과 제 2 전극(243)을 통하여 재반사시켜 홀 영역(HA) 외부로 추출할 수 있게 하여, 광 추출 효율을 더욱 향상시키고 동시에 홀 영역(HA)에서 시인되는 암부를 효과적으로 방지할 수 있게 된다.
- [0233] <제 3 실시예>
- [0234] 이하에서는 제 2 실시예와 동일 유사한 구성에 대한 구체적인 설명은 생략될 수 있다.
- [0235] 도 13은 본 발명의 제 3 실시예에 따른 전계발광 표시장치를 개략적으로 나타낸 단면도이다.
- [0236] 도 13에 도시한 바와 같이, 본 발명의 제 3 실시예에 따른 전계발광 표시장치(300)는 기판(310), 박막 트랜지스터(320), 컬러필터 패턴(350), 오버코팅층(360), 박막 트랜지스터(320)와 전기적으로 연결된 발광다이오드(D)를 포함한다.
- [0237] 구체적으로, 제 1 기판(310) 상에 박막 트랜지스터(320)의 게이트 전극(321) 및 게이트 절연막(331)이 배치될 수 있다.
- [0238] 그리고, 게이트 절연막(331) 상에는 게이트 전극(221)과 중첩하는 액티브층(222)이 배치될 수 있다.
- [0239] 또한, 액티브층(322) 상에는 액티브층(322)의 채널 영역을 보호하기 위한 에치 스톱퍼(332)가 배치될 수 있다.
- [0240] 그리고, 액티브층(322) 상에는 액티브층(322)과 접촉하는 소스전극(323) 및 드레인전극(324)이 배치될 수 있다.
- [0241] 드레인 전극(324) 및 소스 전극(323) 상에는 보호층(333)이 배치될 수 있으며, 보호층(333) 상부에는 컬러필터 패턴(350)이 배치될 수 있다.
- [0242] 여기서, 컬러필터 패턴(350) 및 보호층(333) 상에 오버코팅층(360)이 배치될 수 있다.
- [0243] 특히, 본 발명의 제 3 실시예에 따른 전계발광 표시장치(300)는 광 추출 효율을 향상시키기 위해, 발광영역(EA)에 대응되는 오버코팅층(360)에 마이크로 렌즈(ML)가 구비될 수 있다.
- [0244] 여기서, 마이크로 렌즈(ML)는 다수의 돌출부(PP)를 포함할 수 있다.

- [0245] 즉, 발광영역(EA)에 대응되는 오버코팅층(360)에는 다수의 돌출부(PP) 및 서로 인접한 돌출부(PP)를 연결하는 평탄부(FP)로 구성되는 마이크로 렌즈(ML)가 형성될 수 있다.
- [0246] 다만, 이에 한정되는 것은 아니며 마이크로 렌즈(ML)는 다양한 형태를 가질 수 있다. 예를 들어, 다수의 돌출부(PP) 사이에 함몰부가 형성될 수도 있다
- [0247] 한편, 비 발광영역의 오버코팅층(360)은 평탄한 상면을 가질 수 있다.
- [0248] 여기서, 다수의 돌출부(PP) 각각은 평면상으로 육각 형상, 반원 형상 또는 반타원체 형상, 사각 형상 등 다양한 형상일 수 있다.
- [0249] 이와 같은, 발광영역(EA)에 대응하는 오버코팅층(360)에 다수의 돌출부(PP)를 형성하기 위해서는, 포토레지스트를 도포하여 포토리소그래피 공정을 통해 패터닝 한 후 열처리를 수행한다.
- [0250] 그리고, 오버코팅층(360) 상에 제 1 전극(341), 발광층(342) 및 제 2 전극(343)을 포함하는 발광다이오드(D)가 배치될 수 있다.
- [0251] 여기서, 제 1 전극(341)은 다수의 굴곡부(RA)와 다수의 패턴부(PA)를 포함할 수 있다.
- [0252] 제 1 전극(341)은 오버코팅층(360) 표면의 모폴로지(morphology)를 따르며 배치된다.
- [0253] 즉, 제 1 전극(341)은 오버코팅층(360)의 다수의 돌출부(PP)의 모폴로지를 그대로 따르는 형태로 배치될 수 있다.
- [0254] 이에 따라, 오버코팅층(360)의 다수의 돌출부(PP)에 대응하는 다수의 굴곡부(RA)가 형성될 수 있다.
- [0255] 또한, 다수의 굴곡부(RA) 사이에는 패턴부(PA)가 형성될 수 있다.
- [0256] 여기서, 패턴부(PA)의 단면 형상은 삼각형일 수 있으나, 이에 한정되는 것은 아니다.
- [0257] 이와 같이, 본 발명의 제 3 실시예에 따른 전계발광 표시장치(300)는 오버코팅층(360)의 돌출부(PP)에 대응하여 볼록한 형상을 갖는 다수의 굴곡부(RA)와 오버코팅층(360)의 평탄부(FP)에 형성되며 단면이 삼각형으로 돌출된 패턴부(PA)가 교번하여 배치될 수 있다.
- [0258] 여기서, 패턴부(PA)는 제 1, 2 경사면(a, b)을 포함할 수 있다.
- [0259] 그리고, 굴곡부(RA)와 패턴부(PA)를 포함하는 제 1 전극(341)은 비정질 금속 산화물을 포함할 수 있다. 예를 들어 비정질 금속 산화물은 IZO(Indium Zinc Oxide), ZTO(Zinc Tin Oxide), SnO₂(Tin Oxide), ZnO(Zinc oxide), In₂O₃(Indium oxide), GITO(Gallium Indium Tin oxide), IGZO(Indium Gallium Zinc oxide), ZITO(Zinc Indium Tin oxide), IGO(Indium Gallium oxide), Ga₂O₃ (Gallium oxide), AZO(Aluminum Zinc oxide) 또는 GZO(Gallium Zinc oxide)로 이루어진 군에서 선택되는 어느 하나를 포함할 수 있다.
- [0260] 또한, 제 1 전극(341)은 오버코팅층(360)에 형성된 콘택홀을 통해 박막 트랜지스터(320)의 소스 전극(323)과 연결될 수 있으며, 각 화소영역 별로 분리되어 형성될 수 있다.
- [0261] 한편, 오버코팅층(360)과 제 1 전극(341) 상에 बैं크층(336)이 배치될 수 있다.
- [0262] बैं크층(336)은 제 1 전극(341)을 노출시키는 개구부를 포함할 수 있다.
- [0263] 여기서, बैं크층(336)은 인접하는 화소(또는 서브 화소) 영역 간을 구분하는 역할을 하여, 인접하는 화소(또는 서브 화소) 영역 사이에 배치될 수도 있다.
- [0264] 여기서, 오버코팅층(360)의 복수의 돌출부(PP)는 बैं크층(336)의 개구부에 배치될 수 있다.
- [0265] 그리고, 제 1 전극(341) 상에 발광층(342)이 배치될 수 있으며, 발광층(342)은 청색광, 적색광, 녹색광 중 하나를 발광하는 발광층만을 포함할 수도 있다. 이 경우에는 컬러필터 패턴(350)을 포함하지 않을 수 있다.
- [0266] 여기서, 발광층(342)의 발광물질은 유기발광물질이나 양자 점(quantum dot)과 같은 무기발광물질일 수 있다.
- [0267] 그리고, 발광층(342)은 발광영역에서 제 1 전극(341)의 모폴로지(morphology)를 따르는 형상으로 배치될 수 있다.
- [0268] 즉, 굴곡부(RA)와 패턴부(PA)를 포함하는 제 1 전극(341)의 형상에 따라 배치될 수 있다.

- [0269] 또한, 발광층(342) 상부에는 제 2 전극(343)이 배치될 수 있다.
- [0270] 여기서, 제 2 전극(343)은 표시영역의 전면에 위치하며, 일함수 값이 비교적 작은 도전성 물질로 이루어질 수 있다. 예를 들어, 제 2 전극(343)은 알루미늄(Al)과 마그네슘(Mg), 은(Ag) 또는 이들의 합금으로 이루어질 수 있으나, 이에 한정되는 것은 아니다.
- [0271] 여기서, 제 2 전극(343)은 발광층(342)의 모폴로지(morphology)를 따르는 형상으로 배치될 수 있다.
- [0272] 이와 같이, 다수의 돌출부(PP)를 갖는 오버코팅층(360), 다수의 굴곡부(RA) 및 패턴부(PA)를 갖는 제 1 전극(341)을 이용하여 발광다이오드(D)의 형상을 구현할 수 있게 된다.
- [0273] 도 14는 본 발명의 제 3 실시예에 따른 전계발광 표시장치의 개략적으로 나타낸 평면도이다.
- [0274] 도 14에 도시한 바와 같이, 본 발명의 제 3 실시예에 따른 전계발광 표시장치(도 13의 300)의 발광층(342) 및 제 2 전극(343)은 제 1 전극(341)의 상면의 모폴로지(morphology)를 따르는 형상으로 배치된다.
- [0275] 여기서, 제 1 전극(342)은 다수의 굴곡부(RA)를 포함할 수 있다.
- [0276] 다수의 굴곡부(RA) 각각은 평면 원형일 수 있으나, 이에 한정되는 것은 아니며 반원 형상 또는 반타원체 형상, 사각 형상 등 다양한 형상일 수 있다.
- [0277] 여기서, 제 1 전극(341)의 굴곡부(RA)는 제 1 전극(341) 하부에 배치된 오버코팅층(360)의 돌출부(PP)의 형상에 따라 다양하게 형성될 수 있다.
- [0278] 한편, 이웃하는 굴곡부(RA) 사이에는 제 1 경사면(a) 및 제 2 경사면(b)을 포함하는 패턴부(PA)가 위치할 수 있다.
- [0279] 이와 같은, 패턴부(PA)는 굴곡부(RA)와 이격거리(k)를 가지며 배치될 수 있으나, 이에 한정되는 것은 아니고 패턴부(PA)와 굴곡부(RA)가 이격거리(K)를 가지지 않고 배치될 수도 있다.
- [0280] 도 15는 도 14의 XV-XV'를 따라 절단한 단면도이다. 도 13 및 도 14를 함께 참조하여 설명한다.
- [0281] 도 15에 도시한 바와 같이, 오버코팅층(360) 상에 제 1 전극(341), 발광층(342) 및 제 2 전극(343)을 포함하는 발광다이오드(D)가 배치될 수 있다.
- [0282] 여기서, 발광영역(EA)에 대응하는 오버코팅층(360)은 다수의 돌출부(PP)를 포함할 수 있다.
- [0283] 그리고, 제 1 전극(341)은 다수의 굴곡부(RA)와 다수의 패턴부(PA)를 포함할 수 있다.
- [0284] 여기서, 패턴부(PA)의 단면 형상은 삼각형일 수 있으나, 이에 한정되는 것은 아니다.
- [0285] 이와 같이, 제 1 전극(341)은 오버코팅층(360)의 돌출부(PP)에 대응하여 볼록한 형상을 갖는 다수의 굴곡부(RA)와 오버코팅층(360)의 평탄부(FP)에 형성되며 단면이 삼각형으로 돌출된 패턴부(PA)가 교번하여 배치될 수 있다.
- [0286] 여기서, 패턴부(PA)는 제 1, 2 경사면(a, b)을 포함할 수 있다.
- [0287] 그리고, 다수의 패턴부(PA) 각각은 일정거리 이격되어 배치될 수 있다. 패턴부(PA)의 이격거리(r)는 패턴부(PA)의 폭의 길이보다 큰 값을 가질 수 있다.
- [0288] 예를 들어, 패턴부(PA)의 폭(w)은 2.5um 내지 3um일 수 있으며, 다수의 패턴부(PA) 각각의 이격거리(r)는 4um 내지 5um일 수 있으나, 이에 한정되는 것은 아니다.
- [0289] 그리고, 패턴부(PA)의 높이(Y1)는 오버코팅층(360)에 형성된 돌출부(PP)의 높이(Y2)보다 작은 값을 가질 수 있다.
- [0290] 또한, 패턴부(PA)의 높이(Y1)는 0.7um 내지 0.8um일 수 있으며, 다수의 돌출부(PP) 각각의 높이(Y2)는 0.9um 내지 1.1um일 수 있으나, 이에 한정되는 것은 아니다.
- [0291] 도 16은 본 발명의 제 3 실시예에 따른 전계발광 표시장치의 광의 경로를 개략적으로 나타낸 도면이다.
- [0292] 도 16에 도시한 바와 같이, 본 발명의 제 3 실시예에 따른 전계발광 표시장치(도 13의 300)는 발광층(도 15의 342) 내부에 전반사 되어 갇히던 광(L1, L2)을 제 1 전극(도 15의 341)의 패턴부(도 14의 PA)의 경사면(도 14의 a, b) 및 오버코팅층(도 15의 360)의 돌출부(도 15의 PP)를 통하여 외부로 고르게 추출할 수 있게 하여 광

추출 효율을 향상시키고 동시에 암부를 효과적으로 방지할 수 있게 된다.

[0293] 더욱이, 돌출부(PP) 상부의 발광층(342)도 광을 발광하게 되고, 돌출부(PP)를 통하여 외부로 출력되는 광(L4, L5)이 더욱 증가하므로, 광 추출 효율을 더욱 향상시킬 수 있게 된다.

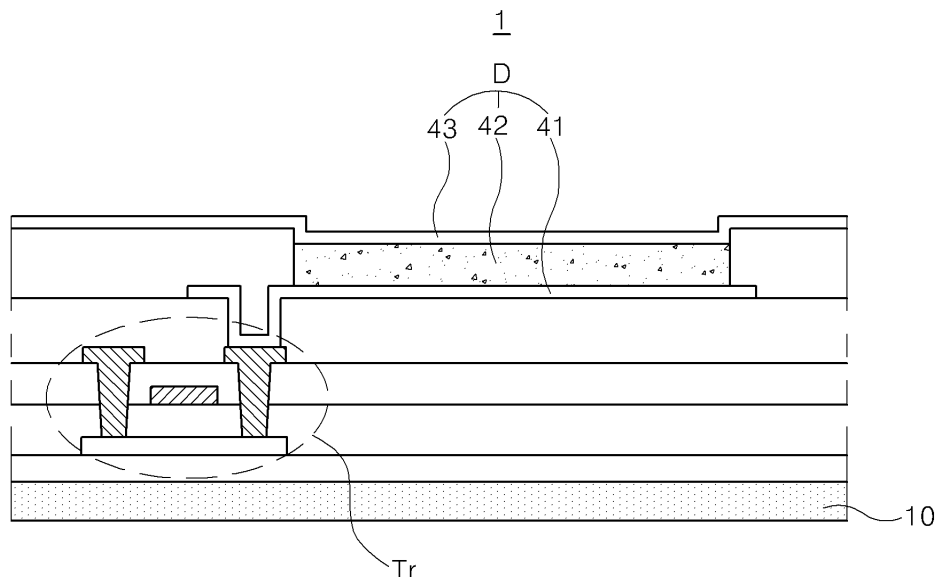
[0294] 상기에서는 본 발명의 바람직한 실시예를 참조하여 설명하였지만, 해당 기술분야의 숙련된 당업자는 하기의 특허청구범위에 기재된 본 발명의 기술적 사상 및 영역으로부터 벗어나지 않는 범위 내에서 본 발명을 다양하게 수정 및 변경시킬 수 있음을 이해할 수 있을 것이다.

부호의 설명

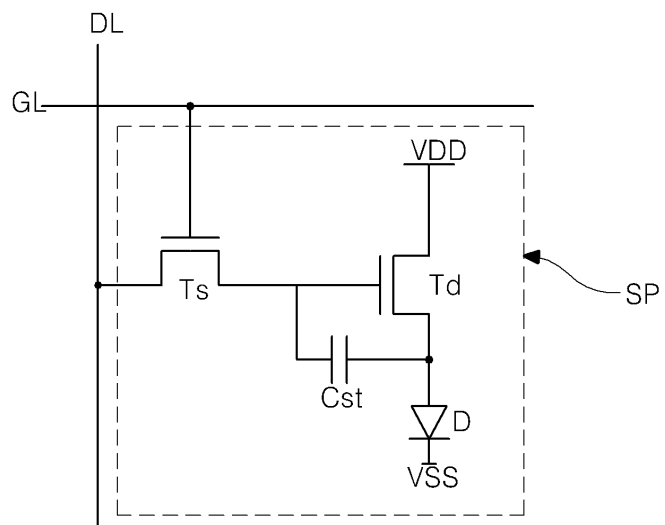
[0295]	200: 전계발광 표시장치	210: 기판
	220: 박막트랜지스터	221: 게이트 전극
	222: 액티브층	223: 소스 전극
	224: 드레인 전극	232: 에치 스톱퍼
	231: 게이트 절연막	233: 보호층
	236: बैं크층	250: 컬러필터 패턴
	260: 오버코팅층	241: 제 1 전극
	242: 발광층	243: 제 2 전극
	CP: 연결부	LP: 광 추출 패턴
	H: 홀	a: 제 1 경사면
	b: 제 2 경사면	c: 밑면

도면

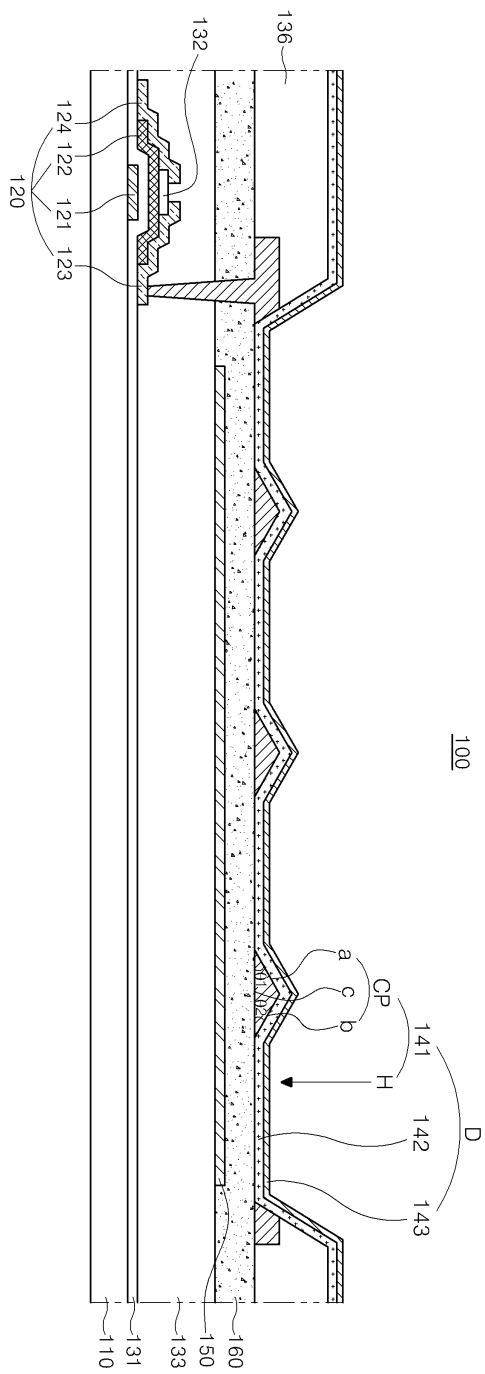
도면1



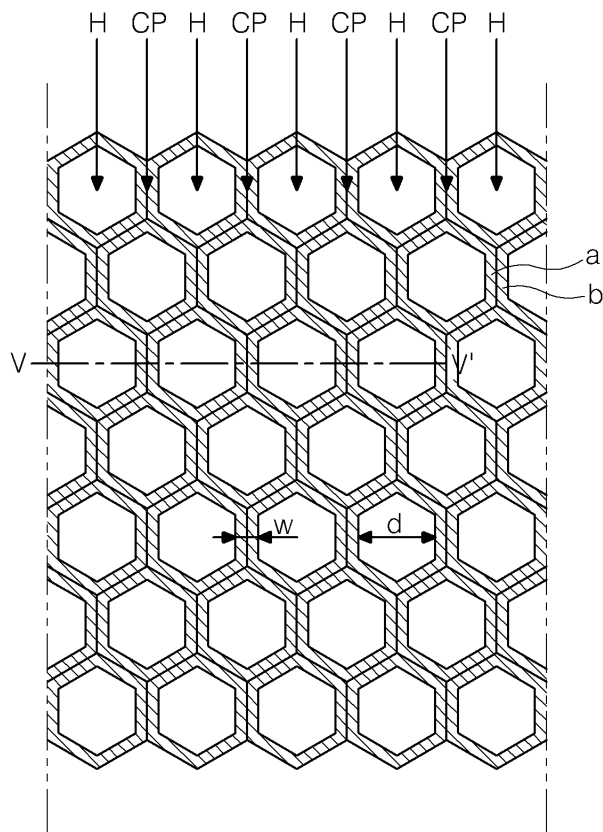
도면2



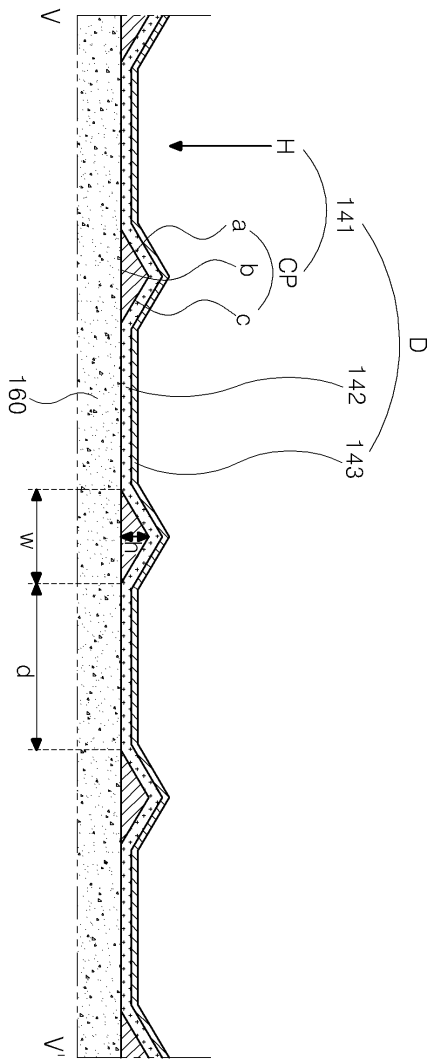
도면3



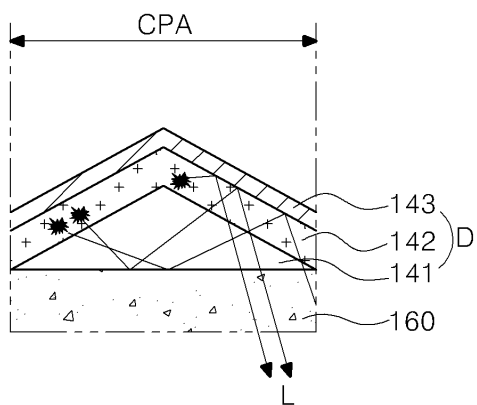
도면4



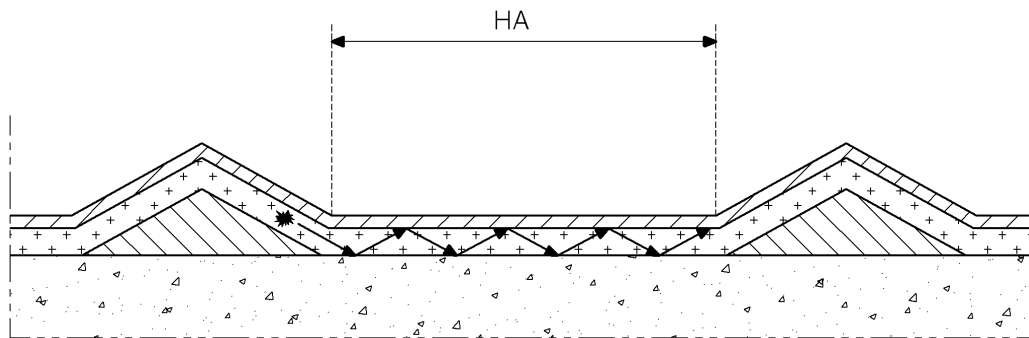
도면5



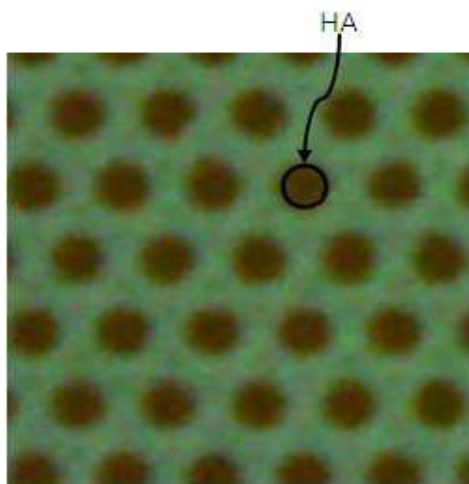
도면6



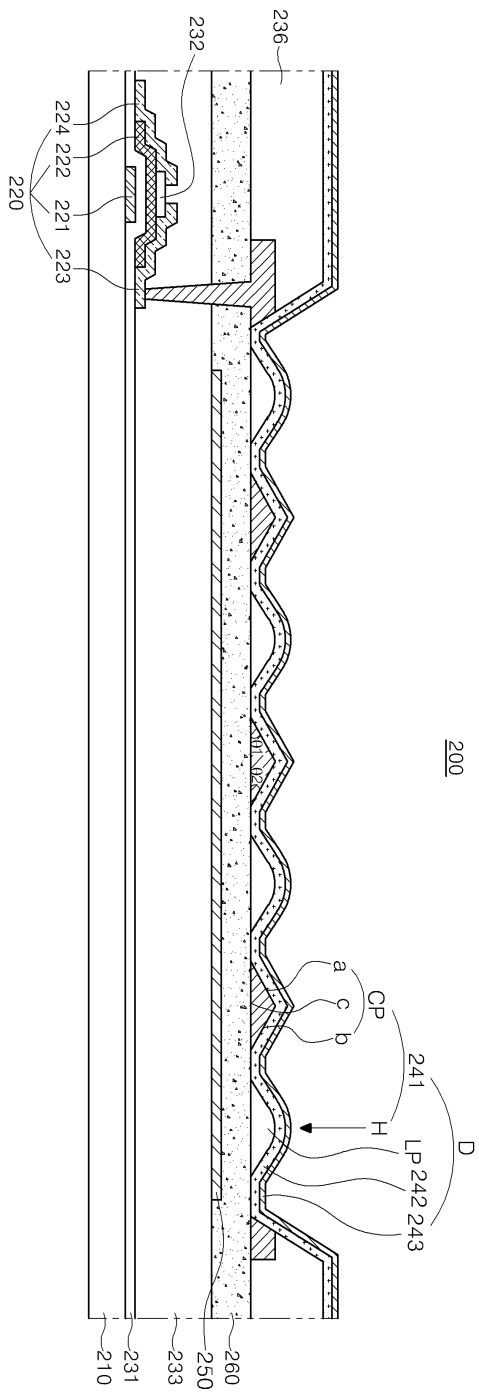
도면7a



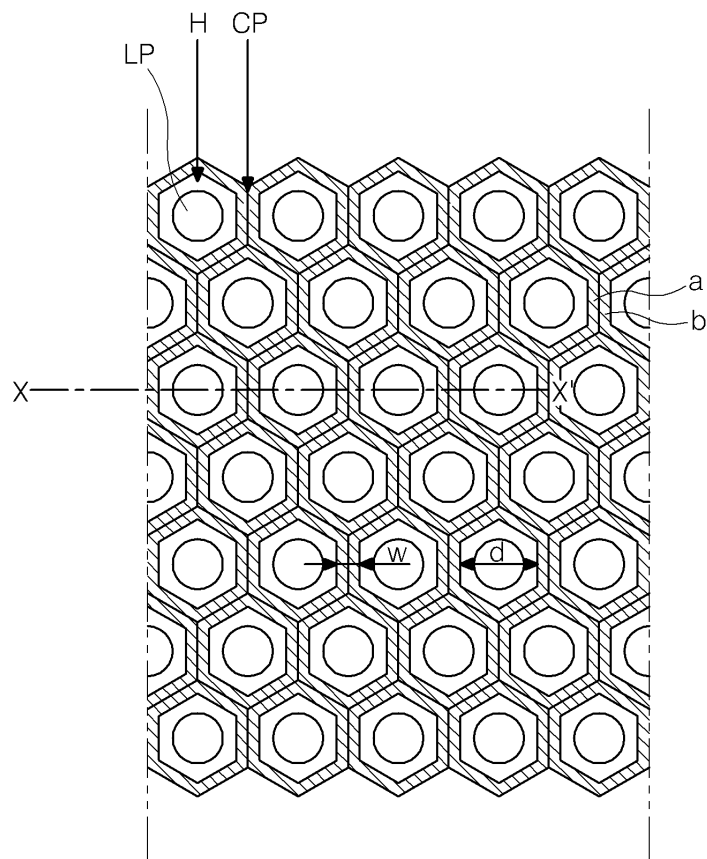
도면7b



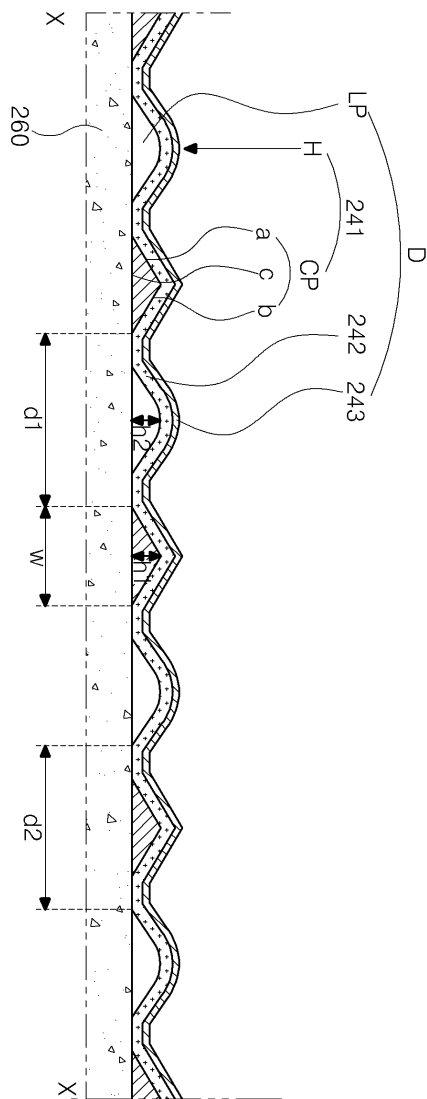
도면8



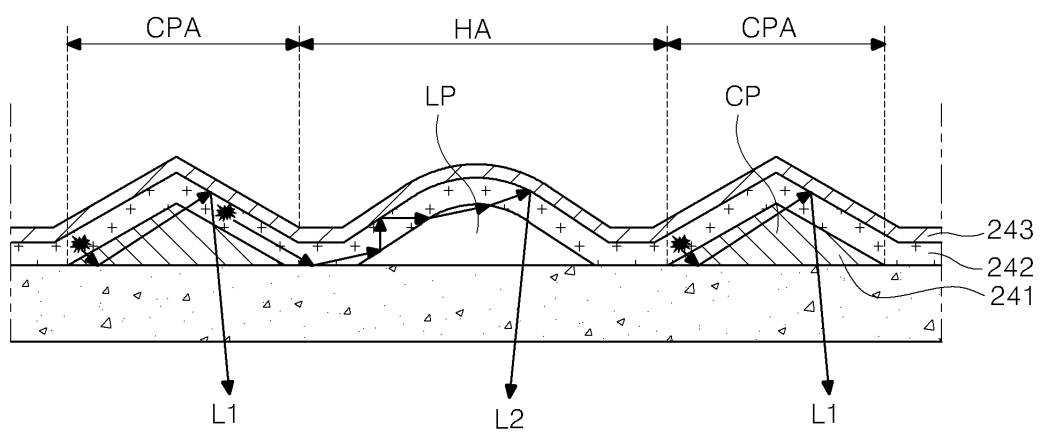
도면9



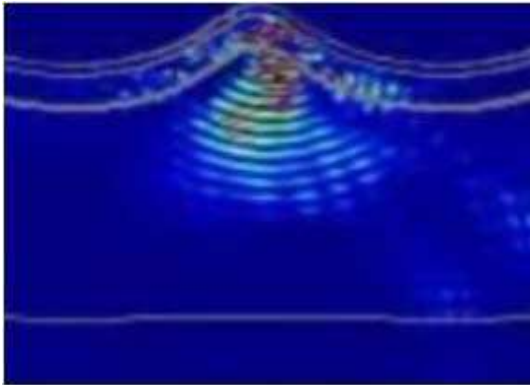
도면10



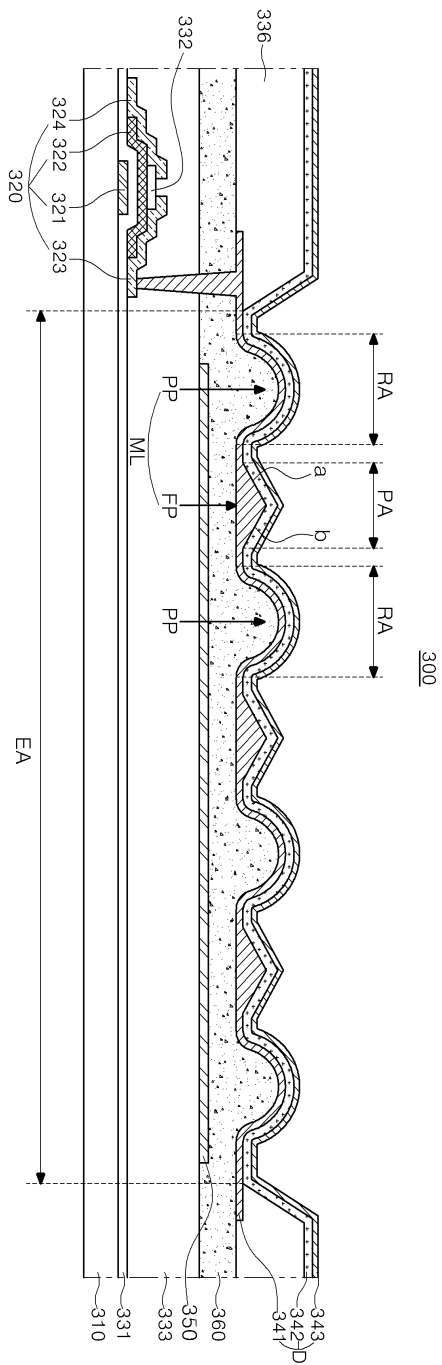
도면11



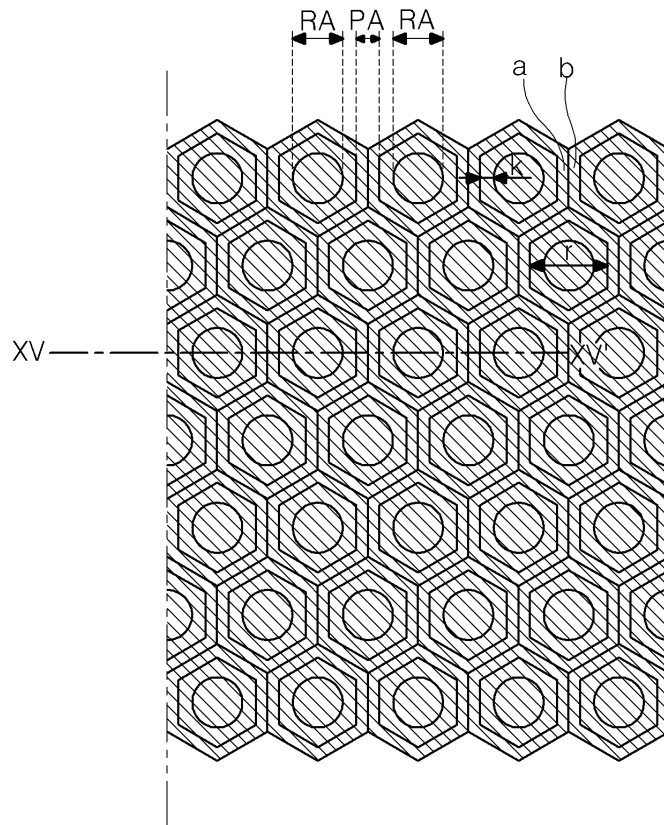
도면12



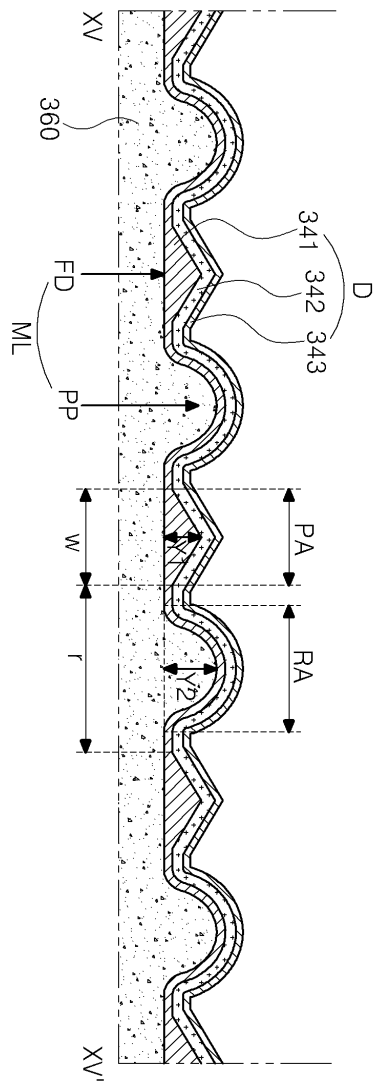
도면13



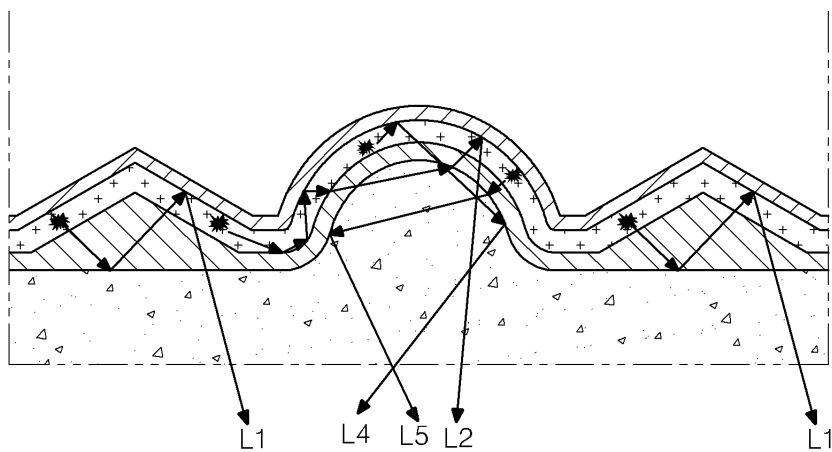
도면14



도면15



도면16



专利名称(译)	电致发光显示器		
公开(公告)号	KR1020190024198A	公开(公告)日	2019-03-08
申请号	KR1020170110949	申请日	2017-08-31
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	김진태 구원희 최용훈		
发明人	김진태 구원희 최용훈		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5262 H01L27/3246 H01L51/5203 H01L51/5253 H01L27/3244 H01L51/5271 H01L27/322 H01L27/3258 H01L51/5206 H01L51/5275		
外部链接	Espacenet		

摘要(译)

根据本发明，将光提取图案设置在第一电极中形成的每个孔中，或者将包括弯曲部分和图案部分的第一电极设置为允许捕获在发光层中的光均匀地输出到外部。可以在防止黑暗区域的同时有效地提高效率。

