



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0042568
(43) 공개일자 2018년04월26일

(51) 국제특허분류(Int. Cl.)
G09G 3/3225 (2016.01)
(52) CPC특허분류
G09G 3/3225 (2013.01)
G09G 2300/043 (2013.01)
(21) 출원번호 10-2016-0134863
(22) 출원일자 2016년10월18일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자
이현석
서울특별시 노원구 노원로22길 53 (중계동,
주공10단지아파트) 1027동 1007호
정진우
전라남도 순천시 동외동 성동3길 38

(74) 대리인
특허법인로얄

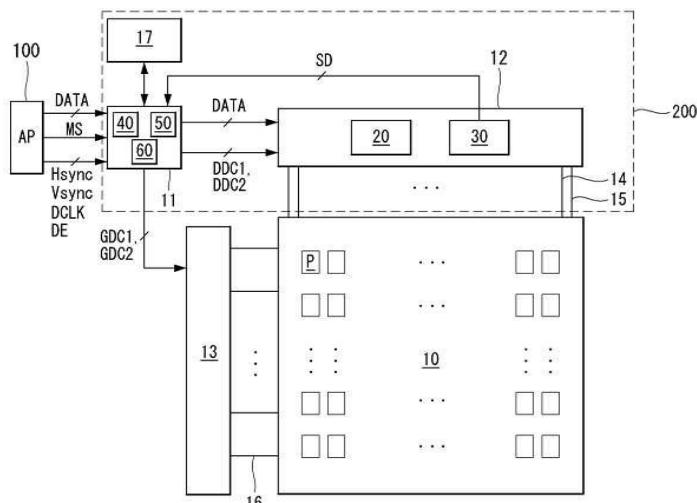
전체 청구항 수 : 총 18 항

(54) 발명의 명칭 유기발광 표시장치와 그 구동방법

(57) 요 약

본 발명의 유기발광 표시장치는 화소들의 전기적 특성 편차를 보상하기 위해 제1 휘도 모드에서 도출된 옵셋 보상계수와 개인 보상계수를 저장하는 메모리; 상기 제1 휘도 모드에서 제2 휘도 모드로 휘도 모드가 변경될 때 화면 밝기를 제어하는 디지털 밝기값을 다르게 출력하는 DBV 블록; 상기 제2 휘도 모드에서 달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하고, 상기 도출된 스케일 값을 상기 메모리의 옵셋 보상계수에 곱하여 보정 옵셋 보상계수를 출력하는 옵셋 스케일러; 및 상기 메모리의 개인 보상계수와 상기 보정 옵셋 보상계수를 기초로 입력 영상 데이터를 보정하여 보상 영상 데이터를 출력하는 데이터 보상부를 구비한다.

대 표 도 - 도2



(52) CPC특허분류

G09G 2300/0828 (2013.01)

G09G 2320/0626 (2013.01)

명세서

청구범위

청구항 1

화소들의 전기적 특성 편차를 보상하기 위해 제1 휘도 모드에서 도출된 옵셋 보상계수와 개인 보상계수를 저장하는 메모리;

상기 제1 휘도 모드에서 제2 휘도 모드로 휘도 모드가 변경될 때 화면 밝기를 제어하는 디지털 밝기값을 다르게 출력하는 DBV 블록;

상기 제2 휘도 모드에서 달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하고, 상기 도출된 스케일 값을 상기 메모리의 옵셋 보상계수에 곱하여 보정 옵셋 보상계수를 출력하는 옵셋 스케일러; 및

상기 메모리의 개인 보상계수와 상기 보정 옵셋 보상계수를 기초로 입력 영상 데이터를 보정하여 보상 영상 데이터를 출력하는 데이터 보상부를 구비하는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 옵셋 스케일러는,

디지털 밝기값과 스케일 값이 맵핑된 제1 툭업 테이블을 포함하여, 상기 디지털 밝기값에 대응되는 스케일 값을 상기 제1 툭업 테이블에서 읽어 내는 유기발광 표시장치.

청구항 3

제 1 항에 있어서,

상기 옵셋 스케일러는,

상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 동일하면 상기 스케일 값을 "1"로 연산하고,

상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 다르면 상기 스케일 값을 상기 "1"이외의 다른 값으로 연산하는 유기발광 표시장치.

청구항 4

제 3 항에 있어서,

상기 옵셋 스케일러는,

상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 다른 경우, 상기 제1 휘도 모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제1 디지털값을, 상기 제2 휘도 모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제2 디지털값으로 나누어 상기 스케일 값을 산출하는 유기발광 표시장치.

청구항 5

제 4 항에 있어서,

상기 아날로그 감마는 리니어(linear) 감마로 구현되는 유기발광 표시장치.

청구항 6

제 1 항에 있어서,

상기 DBV 블록에서 입력되는 상기 디지털 밝기값에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 디지털 리니어 감마를 설정하는 디지털 감마 설정부를 더 구비하는 유기발광 표시장치.

청구항 7

제 6 항에 있어서,

상기 디지털 감마 설정부는 상기 선택된 휘도 모드에 대응되는 제2 루업 테이블을 참조로 하여, 복수의 입력 계조값들에 대응되는 디지털 휘도값들을 리드 아웃하여 상기 디지털 리니어 감마를 구현하는 유기발광 표시장치.

청구항 8

제 1 항에 있어서,

상기 DBV 블록에서 입력되는 상기 디지털 밝기값에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 아날로그 리니어 감마를 설정하는 아날로그 감마 설정부를 더 구비하는 유기발광 표시장치.

청구항 9

제 8 항에 있어서,

상기 아날로그 감마 설정부는 상기 선택된 휘도 모드에 대응되는 제3 루업 테이블을 참조로 하여, 복수의 입력 계조값들에 대응되는 디지털 전압값들을 리드 아웃하여 상기 아날로그 리니어 감마를 구현하는 유기발광 표시장치.

청구항 10

화소들의 전기적 특성 편차를 보상하기 위해 제1 휘도 모드에서 도출된 옵셋 보상계수와 개인 보상계수를 메모리에 저장하는 단계;

상기 제1 휘도 모드에서 제2 휘도 모드로 휘도 모드가 변경될 때 화면 밝기를 제어하는 디지털 밝기값을 다르게 출력하는 단계;

상기 제2 휘도 모드에서 달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하고, 상기 도출된 스케일 값을 상기 메모리의 옵셋 보상계수에 곱하여 보정 옵셋 보상계수를 출력하는 단계; 및

상기 메모리의 개인 보상계수와 상기 보정 옵셋 보상계수를 기초로 입력 영상 데이터를 보정하여 보상 영상 데이터를 출력하는 단계를 구비하는 유기발광 표시장치의 구동방법.

청구항 11

제 10 항에 있어서,

달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하는 단계는,

디지털 밝기값과 스케일 값이 맵핑된 제1 루업 테이블을 이용하여, 상기 디지털 밝기값에 대응되는 스케일 값을 상기 제1 루업 테이블에서 읽어 내는 단계인 유기발광 표시장치의 구동방법.

청구항 12

제 10 항에 있어서,

달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하는 단계는,

상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 동일하면 상기 스케일 값을 "1"로 연산하고,

상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 다르면 상기 스케일 값을 상기 "1"이외의 다른 값으로 연산하는 단계인 유기발광 표시장치의 구동방법.

청구항 13

제 12 항에 있어서,

달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하는 단계는,

상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 다른 경우, 상기 제1 휘도

모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제1 디지털값을, 상기 제2 휘도 모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제2 디지털값으로 나누어 상기 스케일 값을 산출하는 단계인 유기발광 표시장치의 구동방법.

청구항 14

제 13 항에 있어서,

상기 아날로그 감마는 라니어(linear) 감마로 구현되는 유기발광 표시장치의 구동방법.

청구항 15

제 10 항에 있어서,

상기 디지털 밝기값에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 디지털 라니어 감마를 설정하는 단계를 더 구비하는 유기발광 표시장치의 구동방법.

청구항 16

제 15 항에 있어서,

상기 디지털 라니어 감마를 설정하는 단계는, 상기 선택된 휘도 모드에 대응되는 제2 툭업 테이블을 참조로 하여, 복수의 입력 계조값들에 대응되는 디지털 휘도값들을 리드 아웃하여 상기 디지털 라니어 감마를 구현하는 단계인 유기발광 표시장치의 구동방법.

청구항 17

제 10 항에 있어서,

상기 디지털 밝기값에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 아날로그 라니어 감마를 설정하는 단계를 더 구비하는 유기발광 표시장치의 구동방법.

청구항 18

제 17 항에 있어서,

상기 아날로그 라니어 감마를 설정하는 단계는, 상기 선택된 휘도 모드에 대응되는 제3 툭업 테이블을 참조로 하여, 복수의 입력 계조값들에 대응되는 디지털 전압값들을 리드 아웃하여 상기 아날로그 라니어 감마를 구현하는 단계인 유기발광 표시장치의 구동방법.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치와 그 구동방법에 관한 것이다.

배경 기술

[0002] 액티브 매트릭스 타입(active matrix type)의 유기발광 표시장치는 스스로 발광하는 유기발광다이오드(Organic Light Emitting Diode: 이하, "OLED"라 함)를 포함하며, 응답속도가 빠르고 발광효율, 휘도 및 시야각이 큰 장점이 있다.

[0003] 자발광 소자인 OLED는 애노드전극 및 캐소드전극과, 이들 사이에 형성된 유기 화합물층을 포함한다. 유기 화합물층은 정공주입층(Hole Injection layer, HIL), 정공수송층(Hole transport layer, HTL), 발광층(Emission layer, EML), 전자수송층(Electron transport layer, ETL) 및 전자주입층(Electron Injection layer, EIL)으로 이루어진다. 애노드전극과 캐소드전극에 전원전압이 인가되면 정공수송층(HTL)을 통과한 정공과 전자수송층(ETL)을 통과한 전자가 발광층(EML)으로 이동되어 여기자를 형성하고, 그 결과 발광층(EML)이 가시광을 발생하게 된다.

[0004] 유기발광 표시장치는 OLED와 구동 TFT(Thin Film Transistor)를 각각 포함한 화소들을 매트릭스 형태로 배열하고 영상 데이터의 계조에 따라 화소들에서 구현되는 영상의 휘도를 조절한다. 구동 TFT는 자신의 게이트전극과

소스전극 사이에 걸리는 전압(이하, "게이트-소스 간 전압"이라 함)에 따라 OLED에 흐르는 구동전류를 제어한다. 구동전류에 따라 OLED의 발광량이 결정되며, OLED의 발광량에 따라 영상의 휘도가 결정된다.

[0005] 일반적으로 구동 TFT가 포화 영역에서 동작할 때, 구동 TFT의 드레인-소스 사이에 흐르는 구동 전류(Ids)는 아래의 수학식 1과 같이 표현된다.

[0006] [수학식 1]

$$Ids = 1/2 * (\mu * C * W/L) * (Vgs - Vth)^2$$

[0008] 수학식 1에서, μ 는 전자 이동도를, C 는 게이트 절연막의 정전 용량을, W 는 구동 TFT의 채널 폭을, 그리고 L 은 구동 TFT의 채널 길이를 각각 나타낸다. 그리고, Vgs 는 구동 TFT의 게이트-소스 간 전압을 나타내고, Vth 는 구동 TFT의 문턱전압(또는 임계전압)을 나타낸다. 화소 구조에 따라서, 구동 TFT의 게이트-소스 간 전압(Vgs)이 데이터전압과 기준전압 간의 차 전압이 될 수 있다. 데이터전압은 영상 데이터의 계조에 대응되는 아날로그 전압이고 기준전압은 고정된 전압이므로, 데이터전압에 따라 구동 TFT의 게이트-소스 간 전압(Vgs)이 프로그래밍(또는 설정)된다. 그리고, 프로그래밍된 게이트-소스 간 전압(Vgs)에 따라 구동 전류(Ids)가 결정된다.

[0009] 구동 TFT의 문턱 전압(Vth), 구동 TFT의 전자 이동도(μ), 및 OLED의 문턱 전압 등과 같은 화소의 전기적 특성은 구동 전류(Ids)를 결정하는 팩터(factor)가 되므로 모든 화소들에서 동일해야 한다. 하지만, 공정 특성, 시변 특성 등 다양한 원인에 의해 화소들 간에 전기적 특성이 달라질 수 있다. 이러한 전기적 특성 편차는 휘도 편차를 초래하여 원하는 화상에 제약이 된다.

[0010] 화소들 간의 휘도 편차를 보상하기 위해, 화소의 전기적 특성을 센싱하고, 그 센싱 결과를 기초로 입력 영상의 디지털 데이터를 보정하는 외부 보상 기술이 알려져 있다. 휘도 편차가 보상되기 위해서는, 화소에 인가되는 데이터전압이 Δx 만큼 변화될 때 Δy 만큼의 전류 변화가 보장되어야 한다. 따라서, 외부 보상 기술은 화소별 Δx 를 연산하여 동일한 구동 전류가 OLED에 인가되도록 하여 같은 밝기를 구현하는 것이다. 즉, 외부 보상 기술은 계조 값을 조절하여 각 화소별 밝기가 같아지도록 보상하는 것이다.

[0011] 화소에 인가되는 데이터전압은 계조에 의해 결정되며, 입력 계조값 대비 출력 전압값은 디지털-아날로그 변환회로 내의 감마 설정에 의해 결정된다. 외부 보상 기술에서는 보상 오차가 커지기 때문에 2.2 감마 등과 같은 커브 형태의 감마 설정 구성을 채용할 수 있고, 리니어 감마를 채용한다. 감마가 커브 형태로 설정되는 경우에는 보상계수 산출시 계조 대 전압 수식이 추가로 전개되어야 하므로 연산 로직이 복잡해 진다.

[0012] 외부 보상은 아날로그 감마를 리니어 상태로 설정하고 센싱 구동을 통해서 얻어진 센싱 데이터를 기반으로 영상 데이터를 보정함으로써 보상을 진행하게 된다. 만약 휘도 모드 변경에 따라 아날로그 감마가 변경되면 수식을 통하여 산출된 보상 계수가 맞지 않고 틀어지게 되어 잘못된 보상이 초래된다. 예를 들어, 도 1과 같이 외부보상 완료 후 아날로그 감마 변경시 화면 보상이 틀어지며, 아날로그 감마 변경 후의 평균 보상값(CV)이 아날로그 감마 변경 전의 평균 보상값(CV)에 비해 2배 이상 높아질 수 있다. 이 경우 육안으로도 보상 틀어짐이 확인될 수 있다. 이렇게 휘도 모드 변경에 따라 아날로그 감마가 변경되는 경우, 아날로그 감마를 조정하지 않고 디지털 감마만을 조정하면 보상값 왜곡을 방지하는 것이 불가능하다.

발명의 내용

해결하려는 과제

[0013] 따라서, 본 발명의 목적은 휘도 모드에 따라 옵셋 보상 계수를 보정하여 휘도 모드 변경시 보상값 왜곡을 방지할 수 있도록 한 유기발광 표시장치와 그 구동방법을 제공하는 데 있다.

[0014] 본 발명의 또 다른 과제들은 아래의 기재로부터 당업자에게 명확하게 이해될 수 있을 것이다.

과제의 해결 수단

[0015] 상기 목적을 달성하기 위하여, 본 발명의 유기발광 표시장치는 화소들의 전기적 특성 편차를 보상하기 위해 제1 휘도 모드에서 도출된 옵셋 보상계수와 개인 보상계수를 저장하는 메모리; 상기 제1 휘도 모드에서 제2 휘도 모드로 휘도 모드가 변경될 때 화면 밝기를 제어하는 디지털 밝기값을 다르게 출력하는 DBV 블록; 상기 제2 휘도 모드에서 달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하고, 상기 도출된 스케일 값을 상기 메모리의 옵셋 보상계수에 곱하여 보정 옵셋 보상계수를 출력하는 옵셋 스케일러; 및 상기 메모리의 개인 보상계수와

상기 보정 옵셋 보상계수를 기초로 입력 영상 데이터를 보정하여 보상 영상 데이터를 출력하는 데이터 보상부를 구비한다.

[0016] 상기 옵셋 스케일러는, 디지털 밝기값과 스케일 값이 맵핑된 제1 루업 테이블을 포함하여, 상기 디지털 밝기값에 대응되는 스케일 값을 상기 제1 루업 테이블에서 읽어 낸다.

[0017] 상기 옵셋 스케일러는, 상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 동일하면 상기 스케일 값을 "1"로 연산하고, 상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 다르면 상기 스케일 값을 상기 "1"이외의 다른 값으로 연산한다.

[0018] 상기 옵셋 스케일러는, 상기 제1 휘도 모드에서의 디지털 밝기값과 제2 휘도 모드의 디지털 밝기값이 서로 다른 경우, 상기 제1 휘도 모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제1 디지털값을, 상기 제2 휘도 모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제2 디지털값으로 나누어 상기 스케일 값을 산출한다.

[0019] 상기 아날로그 감마는 리니어(linear) 감마로 구현된다.

[0020] 본 발명의 유기발광 표시장치는 상기 DBV 블록에서 입력되는 상기 디지털 밝기값에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 디지털 리니어 감마를 설정하는 디지털 감마 설정부를 더 구비한다.

[0021] 상기 디지털 감마 설정부는 상기 선택된 휘도 모드에 대응되는 제2 루업 테이블을 참조로 하여, 복수의 입력 계조값들에 대응되는 디지털 휘도값들을 리드 아웃하여 상기 디지털 리니어 감마를 구현한다.

[0022] 본 발명의 유기발광 표시장치는 상기 DBV 블록에서 입력되는 상기 디지털 밝기값에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 아날로그 리니어 감마를 설정하는 아날로그 감마 설정부를 더 구비한다.

[0023] 상기 아날로그 감마 설정부는 상기 선택된 휘도 모드에 대응되는 제3 루업 테이블을 참조로 하여, 복수의 입력 계조값들에 대응되는 디지털 전압값들을 리드 아웃하여 상기 아날로그 리니어 감마를 구현한다.

[0024] 본 발명에 따른 유기발광 표시장치의 구동방법은 화소들의 전기적 특성 편차를 보상하기 위해 제1 휘도 모드에서 도출된 옵셋 보상계수와 개인 보상계수를 메모리에 저장하는 단계; 상기 제1 휘도 모드에서 제2 휘도 모드로 휘도 모드가 변경될 때 화면 밝기를 제어하는 디지털 밝기값을 다르게 출력하는 단계; 상기 제2 휘도 모드에서 달라진 상기 디지털 밝기값을 기반으로 스케일 값을 도출하고, 상기 도출된 스케일 값을 상기 메모리의 옵셋 보상계수에 곱하여 보정 옵셋 보상계수를 출력하는 단계; 및 상기 메모리의 개인 보상계수와 상기 보정 옵셋 보상계수를 기초로 입력 영상 데이터를 보정하여 보상 영상 데이터를 출력하는 단계를 구비한다.

발명의 효과

[0025] 본 발명은 휘도 모드 변경에 따른 리니어 감마 변경시 옵셋 보정용 스케일 값을 도출하고, 이 스케일 값을 기 설정된 옵셋 보상계수에 곱하여 옵셋 보상 계수를 보정한 후, 보정된 옵셋 보상계수로 영상 데이터를 보상한다. 이에 따라 본 발명은 휘도 모드 변경시 보상값 왜곡을 방지할 수 있는 효과가 있다.

[0026] 본 발명에 따른 효과는 이상에서 예시된 내용에 의해 제한되지 않으며, 더욱 다양한 효과들이 본 명세서 내에 포함되어 있다.

도면의 간단한 설명

[0027] 도 1은 휘도 모드 변경전과 변경후의 평균 보상값을 서로 비교하여 보여주는 그래프이다.

도 2는 본 발명의 일 실시예에 따른 유기발광 표시장치를 보여주는 블록도이다.

도 3은 본 발명의 실시예에 따른 데이터전압 공급부, 센싱부 및 화소의 일 접속 구성을 보여주는 도면이다.

도 4는 본 발명의 실시예에 따른 데이터전압 공급부, 센싱부 및 화소의 다른 접속 구성을 보여주는 도면이다.

도 5는 휘도 모드 변경시 옵셋 보상계수를 보정하기 위한 스케일 값을 도출하는 일 방안을 보여주는 도면이다.

도 6 및 도 7은 휘도 모드 변경시 옵셋 보상계수를 보정하기 위한 스케일 값을 도출하는 장치 구성을 보여주는 블록도이다.

도 8은 휘도 모드 변경시 옵셋 보상계수를 보정하기 위한 스케일 값을 도출하는 다른 방안을 보여주는 도면이다.

도 9는 디지털 감마 설정부와 아날로그 감마 설정부 각각에 포함된 룩업 테이블의 일 예를 보여주는 도면이다.

도 10은 다수의 휘도 모드들에 각각 대응되도록 디지털 감마 설정부에 포함된 다수의 룩업 테이블들을 보여주는 도면이다.

도 11은 다수의 휘도 모드들에 각각 대응되도록 아날로그 감마 설정부에 포함된 다수의 룩업 테이블들을 보여주는 도면이다.

도 12는 본 발명의 디지털 감마와 아날로그 감마가 리니어(linear) 감마로 구현되는 것을 보여주는 그래프이다.

도 13은 휘도 모드 변경시 리니어 감마의 최상위 출력이 달라지는 것을 보여주는 그래프이다.

도 14는 아날로그 감마 설정부에서 생성되는 감마 기준 전압들을 분압하여 입력 계조에 대응되는 감마 전압들을 생성하는 일 예시 구성을 보여주는 도면이다.

도 15는 휘도 모드 변경전의 평균 보상값, 휘도 모드 변경후에 옵셋 보상계수를 보정하지 않은 경우의 평균 보상값, 및 휘도 모드 변경후에 옵셋 보상계수를 보정한 경우의 평균 보상값을 서로 비교하여 보여주는 그래프이다.

도 16은 최대 밝기 300니트 휘도 모드에서 최대 밝기 100니트 휘도 모드로 휘도 모드가 변경될 때 리니어 감마의 변화에 대한 일 예를 보여주는 그래프이다.

도 17은 도 16을 대상으로, 휘도 모드 변경전, 휘도 모드 변경후에 옵셋 보상계수를 보정하지 않은 경우, 및 휘도 모드 변경후에 옵셋 보상계수를 보정한 경우 각각에 대한 평균 보상값 변화량을 서로 비교하여 보여주는 그래프이다.

발명을 실시하기 위한 구체적인 내용

[0028]

본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시 예들을 참조하면 명확해질 것이다. 그러나, 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.

[0029]

본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것으로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급된 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~ 만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.

[0030]

구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.

[0031]

위치 관계에 대한 설명일 경우, 예를 들어, '~ 상에', '~ 상부에', '~ 하부에', '~ 옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.

[0032]

비록 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이를 구성요소들은 이를 용어에 의해 제한되지 않는다. 이를 용어들은 단지 하나의 구성요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.

[0033]

명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다.

[0034]

본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하며, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시 가능할 수도 있다.

[0035]

이하, 첨부된 도면을 참조하여 본 발명의 다양한 실시예들을 상세히 설명한다.

[0036]

도 2는 본 발명의 일 실시예에 따른 유기발광 표시장치를 보여주는 블록도이다. 도 3은 본 발명의 실시예에 따른 데이터전압 공급부, 센싱부 및 화소의 일 접속 구성을 보여주는 도면이다. 그리고, 도 4는 본 발명의 실시예

에 따른 데이터전압 공급부, 센싱부 및 화소의 다른 접속 구성을 보여주는 도면이다.

[0037] 도 2를 참조하면, 본 발명의 일 실시예에 따른 유기발광 표시장치는 표시패널(10), 어플리케이션 프로세서(100), 및 드라이버 IC(200)를 포함할 수 있다. 표시패널(10)에는 게이트 구동회로(13)가 형성될 수 있다. 드라이버 IC(200)에는 타이밍 콘트롤러(11), 데이터 구동회로(12) 및 메모리(17)가 내장될 수 있다.

[0038] 표시패널(10)에는 복수의 화소(P)들, 복수의 데이터라인들(14), 복수의 기준라인들(15) 및 복수의 게이트라인들(16)이 구비된다.

[0039] 표시패널(10)의 화소(P)들은 매트릭스 형태로 배치되어 화소 어레이(Pixel array)를 구성한다. 각 화소(P)는 데이터전압이 공급되는 데이터라인들(14) 중 어느 하나에, 기준전압이 공급되는 기준라인들(15) 중 어느 하나에, 그리고 스캔 제어신호가 공급되는 게이트라인들(16) 중 어느 하나에 연결된다. 각 화소(P)는 전원생성부로부터 고전위 구동전원과 저전위 구동전원을 공급받도록 구성된다. 예를 들면, 전원생성부는 고전위 구동전원 배선 또는 패드부를 통해서 고전위 구동전원을 공급할 수 있다. 그리고 저전위 구동전원 배선 또는 패드부를 통해서 저전위 구동전원을 공급할 수 있다.

[0040] 실시예에서, 유기발광 표시장치는 적어도 하나의 외부 보상 회로를 포함할 수 있다. 외부 보상 회로로 기술은 화소(P)들에 구비된 구동 TFT 및/또는 OLED의 전기적 특성을 센싱하고 그 센싱 값에 따라 입력 영상 데이터(DAT A)를 보정하는 기술을 의미한다. 예를 들어, 외부 보상 회로는 구동 TFT의 전기적 특성으로써 구동 TFT의 문턱 전압과 구동 TFT의 전자 이동도를 센싱하고 그에 따른 화소(P)간 휘도 편차를 보상하도록 구성될 수 있다. 또한 외부 보상 회로는 OLED의 문턱전압을 센싱하고 그에 따른 화소(P)간 휘도 편차를 보상하도록 구성될 수 있다. 이러한 외부 보상 회로는 메모리(17), 데이터전압 공급부(20), 센싱부(30), DBV 블록(40), 옵셋 스케일러(50), 및 데이터 보상부(60) 등을 포함할 수 있다.

[0041] 데이터 구동회로(12)는 표시패널(10)에 데이터전압을 공급하는 데이터전압 공급부(20)를 포함하며, 경우에 따라서 센싱부(30)를 더 포함할 수 있다.

[0042] 데이터전압 공급부(20)는 데이터라인들(14)을 통해 화소들(P)에 연결된다. 데이터전압 공급부(20)는 복수의 디지털-아날로그 컨버터들(이하, DAC)을 포함한다. 데이터전압 공급부(20)는 디스플레이 구동 시 타이밍 콘트롤러(11)로부터 입력되는 디지털 영상 데이터(DATA)를 디지털-아날로그 컨버터(DAC)를 통해 디스플레이용 데이터전압으로 변환하여 데이터라인들(14)에 공급한다. 데이터전압 공급부(20)는 센싱 구동 시 타이밍 콘트롤러(11)의 제어에 따라 디지털-아날로그 컨버터(DAC)를 통해 센싱용 데이터전압을 생성하여 데이터라인들(14)에 공급한다. 센싱용 데이터전압은 센싱 구동 시 각 화소(P)에 구비된 구동 TFT의 게이트전극에 인가되는 전압이다.

[0043] 센싱부(30)는 기준 라인들(15)을 통해 화소들(P)에 연결된다. 센싱부(30)는 디스플레이 구동 시 기준 전압(Vpre)을 생성하여 기준 라인들(15)에 공급한다. 센싱부(30)는 센싱 구동 시 기준 라인들(15)을 통해 화소들(P)의 구동 TFT 및/또는 OLED의 전기적 특성을 센싱한다. 센싱부(30)는 전압 센싱형 또는 전류 센싱형으로 구현될 수 있다.

[0044] 전압 센싱형은 도 3과 같이 샘플 앤 홀드 회로(SH)와 아날로그-디지털 컨버터(이하, ADC), 및 제1 및 제2 스위치(SW1, SW2)를 포함하여, 구동 TFT의 구동전류에 따른 구동 TFT의 소스전극 전압, 즉 기준 라인(15)의 라인 커페시터에 저장된 구동 TFT의 소스전극 전압을 센싱한다. 제1 및 제2 스위치(SW1, SW2)는 선택적으로 온 된다. 제1 스위치(SW1)는 기준 전압(Vpre)을 기준 라인(15)에 공급하기 위한 스위치이고, 제2 스위치(SW2)는 센싱 구동 시에 온 되는 스위치이다. ADC는 샘플 앤 홀드 회로(SH)에서 샘플링된 아날로그 센싱값들을 디지털 센싱값들(SD)로 변환한다.

[0045] 전류 센싱형은 도 4와 같이 샘플 앤 홀드 회로의 앞단에 전류 적분기를 더 포함하여 센싱 라인에 흐르는 구동 TFT의 구동전류를 직접 센싱한다. 도 4를 참조하면, 전류 센싱형은 전류 적분기와 샘플&홀드부를 포함할 수 있다. 전류 적분기는 기준 라인(15)을 통해 유입되는 전류 정보를 적분하여 아날로그 센싱 전압을 생성한다. 전류 적분기는 기준 라인(15)으로부터 구동 TFT의 전류를 입력받는 반전 입력단자(-), 기준전압(Vpre)을 입력받는 비 반전 입력단자(+), 및 출력 단자를 포함한 앰프(AMP)와, 앰프(AMP)의 반전 입력단자(-)와 출력 단자 사이에 접속된 적분 커페시터(Cfb)와, 적분 커페시터(Cfb)의 양단에 접속된 리셋 스위치(RST)를 포함한다. 전류 적분기는 샘플&홀드부를 통해 ADC에 연결된다. 샘플&홀드부는 앰프(AMP)로부터 출력되는 아날로그 센싱 전압을 샘플링하여 샘플링 커페시터(Cs)에 저장하는 샘플링 스위치(SAM), 샘플링 커페시터(Cs)에 저장된 센싱 전압을 ADC에 전달하기 위한 홀딩 스위치(HOLD)를 포함할 수 있다. ADC는 샘플&홀드부에서 샘플링된 아날로그 센싱값들을 디지털 센싱값들(SD)로 변환한다.

[0046] 게이트 구동회로(13)는 게이트라인들(16)에 공급될 스캔 제어신호를 생성한다. 게이트 구동회로(13)를 구성하는 쉬프터 레지스터들은 공정을 간소화하고, 제조 단가를 줄이기 위해 GIP(Gate driver In Panel) 방식의 TFT 공정을 통해 표시패널(10)의 비 표시영역에 직접 형성될 수 있다.

[0047] 타이밍 콘트롤러(11)는 어플리케이션 프로세서(AP,100)로부터 입력되는 영상 데이터(DATA), 수직 동기신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들을 입력받도록 구성될 수 있으나, 이에 제한되지 않는다.

[0048] 타이밍 콘트롤러(11)는 입력된 신호들에 기초하여 디스플레이 구동시 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC1)와, 센싱 구동시 데이터 구동회로(12)의 동작 타이밍을 제어하기 위한 데이터 타이밍 제어신호(DDC2)와, 디스플레이 구동시 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC1)와, 센싱 구동시 게이트 구동회로(13)의 동작 타이밍을 제어하기 위한 게이트 타이밍 제어신호(GDC2)를 생성하도록 구성될 수 있다.

[0049] 데이터 타이밍 제어신호(DDC1, DDC2)는 소스 스타트 펄스(Source Start Pulse), 소스 샘플링 클럭(Source Sampling Clock), 및 소스 출력 인에이블신호(Source Output Enable) 등을 포함한다. 소스 스타트 펄스는 데이터 구동회로(12)의 데이터 샘플링 시작 타이밍을 제어한다. 소스 샘플링 클럭은 라이징 또는 폴링 에지에 기준하여 데이터의 샘플링 타이밍을 제어하는 클럭신호이다. 소스 출력 인에이블신호는 데이터 구동회로(12)의 출력 타이밍을 제어한다.

[0050] 게이트 타이밍 제어신호(GDC1, GDC2)는 게이트 스타트 펄스(Gate Start Pulse), 게이트 쉬프트 클럭(Gate Shift Clock) 등을 포함한다. 게이트 스타트 펄스는 첫 번째 출력을 생성하는 게이트 구동회로(13)의 게이트 스테이지에 인가되어 게이트 스테이지를 제어한다. 게이트 쉬프트 클럭은 게이트 스테이지들에 공통으로 입력되는 클럭신호로써 게이트 스타트 펄스를 쉬프트시키기 위한 클럭신호이다.

[0051] 타이밍 콘트롤러(11)는 디스플레이 구동을 위한 타이밍 제어신호들(DDC1, GDC1)과 센싱 구동을 위한 타이밍 제어신호들(DDC2, GDC2)을 서로 다르게 생성할 수 있다. 단 이에 제한되지 않는다.

[0052] 타이밍 콘트롤러(11)는 화소(P)의 전기적 특성을 센싱하고 그에 따른 보상 값을 업데이트하기 위한 센싱 구동과, 보상 값이 반영된 입력 영상을 표시하기 위한 디스플레이 구동을 제어할 수 있다. 예를 들면, 타이밍 콘트롤러(11)는 센싱 구동과 디스플레이 구동을 정해진 제어 시퀀스에 따라 분리하도록 구성될 수 있다. 단 이에 제한되지 않는다.

[0053] 예를 들면, 타이밍 콘트롤러(11)의 제어에 의해, 센싱 구동은 디스플레이 구동 중의 수직 블랭크 기간에서 수행되거나, 또는 디스플레이 구동이 시작되기 전의 파워 온 시퀀스 기간에서 수행되거나, 또는 디스플레이 구동이 끝난 후의 파워 오프 시퀀스 기간에서 수행될 수 있다. 단 이에 제한되지 않으며 센싱 구동은 디스플레이 구동 중의 수직 액티브 기간에서 수행되는 것도 가능하다.

[0054] 수직 블랭크 기간은 입력 영상 데이터(DATA)가 기입되지 않는 기간으로서, 1 프레임분의 입력 영상 데이터(DATA)가 기입되는 수직 액티브 구간들 사이마다 배치된다. 파워 온 시퀀스 기간은 구동 전원이 온 된 후부터 입력 영상이 표시될 때까지의 과도 기간을 의미한다. 파워 오프 시퀀스 기간은 입력 영상의 표시가 끝난 후부터 구동 전원이 오프 될 때까지의 과도 기간을 의미한다. 단 센싱 구동은 상술한 기간들에 제한되지 않는다.

[0055] 예를 들면, 타이밍 콘트롤러(11)는 미리 정해진 감지 프로세스에 따라 대기모드, 슬립모드, 저전력모드 등을 감지하고, 센싱 구동을 위한 제반 동작을 제어할 수 있다. 즉, 센싱 구동은 시스템 전원이 인가되고 있는 도중에 표시장치의 화면만 꺼진 상태, 예컨대, 대기모드, 슬립모드, 저전력모드 등에서 수행될 수도 있다. 단 이에 제한되지 않는다.

[0056] 타이밍 콘트롤러(11)는, 디지털 밝기 값(Digital Brightness Value,DBV)이 맵핑된 DBV 블록(40), 옵셋 보상계수를 보정하기 위한 옵셋 스케일러(50)를 포함하여, 디지털 센싱 값들(SD)을 기초로 화소(P)의 전기적 특성 변화를 보상할 수 있는 보상계수를 계산하도록 구성될 수 있다. 이를 위해, 타이밍 콘트롤러(11)는, 유기발광 표시장치에 마련된 저장 메모리(17)와 통신할 수 있다. 저장 메모리(17)에는 보상계수가 저장될 수 있다. 이 보상계수는 센싱 구동 시마다 저장 메모리(17)에 업데이트 될 수 있고, 그에 따라 화소(P)의 시변 특성이 용이하게 보상될 수 있다. 여기서, 보상계수는 옵셋 보상계수와 개인 보상계수를 포함한다. 한편, DBV 블록(40)은 어플리케이션 프로세서(100)에 내장될 수도 있다(도 5 참조).

[0057] 특히, 타이밍 콘트롤러(11)는 휘도 모드 변경시 보상값 틀어짐 현상을 방지하기 위해, 휘도 모드 변경에 따른

디지털 밝기값을 기반으로 스케일 값을 도출하고, 도출된 스케일 값을 융셋 보상계수를 보정할 수 있다.

[0058] 타이밍 콘트롤러(11)는 데이터 보상부(60)를 더 포함하여, 디스플레이 구동시 보정된 융셋 보상계수와 개인 보상계수를 기초로 입력 영상의 디지털 데이터(DATA)를 보정하여 데이터 구동회로(12)에 공급할 수 있다.

[0059] 저장 메모리(17)는 융셋 보상계수와 개인 보상계수를 저장한다. 저장 메모리(50)는 플래시 메모리로 구현될 수 있으나, 이에 한정되지 않는다.

[0060] 어플리케이션 프로세서(AP,100)는 유저의 밝기 조절 동작에 대응하여 휘도 모드를 선택하는 모드 선택신호(MS)를 생성하여 타이밍 콘트롤러(11)에 공급한다. 어플리케이션 프로세서(AP,100)는 영상 데이터(DATA), 수직 동기 신호(Vsync), 수평 동기신호(Hsync), 도트클럭신호(DCLK) 및 데이터 인에이블신호(DE) 등의 타이밍 신호들을 타이밍 콘트롤러(11)에 공급한다. 어플리케이션 프로세서(AP,100)는 호스트 시스템으로 대체될 수도 있다.

도 5는 휘도 모드 변경시 융셋 보상계수를 보정하기 위한 스케일 값을 도출하는 일 방안을 보여주는 도면이다.

[0062] 도 5를 참조하면, 본 발명의 일 실시예에 따른 유기발광 표시장치는 휘도 모드 변경시 보상값 왜곡을 방지하기 위해, 메모리(미도시), 어플리케이션 프로세서(AP,100)에 구비된 DBV 블록(40), 및 드라이버 IC(D-IC, 200)에 구비된 융셋 스케일러(50)와 데이터 보상부(60)와 루업 테이블(LUTx,LUTy)을 포함할 수 있다.

[0063] 어플리케이션 프로세서(AP,100)는 DBV 블록(40)을 포함하여, 유저로부터 입력되는 밝기 정보에 대응되는 디지털 밝기값(Digital Brightness Value, DBV)을 드라이버 IC(D-IC, 200)에 위치하며, 미리 설정된 값을 구비한 루업 테이블(LUTx)에서 읽어 내어 출력한다. 여기서, 루업 테이블(LUTx)에는 실험을 통해 밝기 정보와 디지털 밝기값(DBV)가 미리 맵핑되어 있다.

[0064] 드라이버 IC(D-IC, 200)는 융셋 스케일러(50)를 포함하여, 디지털 밝기값(DBV)에 대응되는 스케일 값을 드라이버 IC(D-IC, 200)에 위치하며, 미리 설정된 값을 구비한 루업 테이블(LUTy)에서 읽어 낸 후, 그 스케일 값을 메모리에 기 저장된 융셋 보상계수(OFFSET)에 곱하여 보정 융셋 보상계수(OFFSET')를 출력한다. 이를 위해 융셋 스케일러(50)는 곱셈기(M2)를 포함할 수 있다. 여기서, 루업 테이블(LUTy)에는 실험을 통해 디지털 밝기값(DBV)과 스케일 값을 미리 설정된 값으로 서로 맵핑되어 있다.

[0065] 드라이버 IC(D-IC, 200)는 데이터 보상부(60)를 포함하여, 메모리에 기 저장된 개인 보상계수(GAIN)와 상기 융셋 스케일러(50)에서 출력되는 보정 융셋 보상계수(OFFSET')를 기초로 입력 영상 데이터를 보정하여 보상 영상 데이터를 출력할 수 있다. 이를 위해, 데이터 보상부(60)는 입력 영상 데이터에 개인 보상계수(GAIN)를 곱하는 곱셈기(M1)와, 개인 보상계수(GAIN)를 곱해진 입력 영상 데이터에 보정 융셋 보상계수(OFFSET')를 더하는 덧셈기(AD)를 포함할 수 있다.

[0066] 도 6 및 도 7은 휘도 모드 변경시 융셋 보상계수를 보정하기 위한 스케일 값을 도출하는 장치 구성을 보여주는 블록도이다. 도 8은 휘도 모드 변경시 융셋 보상계수를 보정하기 위한 스케일 값을 도출하는 다른 방안을 보여주는 도면이다. 도 9는 디지털 감마 설정부와 아날로그 감마 설정부 각각에 포함된 루업 테이블의 일 예를 보여주는 도면이다. 도 10은 다수의 휘도 모드들에 각각 대응되도록 디지털 감마 설정부에 포함된 다수의 루업 테이블들을 보여주는 도면이다. 도 11은 다수의 휘도 모드들에 각각 대응되도록 아날로그 감마 설정부에 포함된 다수의 루업 테이블들을 보여주는 도면이다. 그리고, 도 12는 본 발명의 디지털 감마와 아날로그 감마가 리니어(linear) 감마로 구현되는 것을 보여주는 그래프이다.

[0067] 도 6 내지 도 12를 참조하면, 본 발명의 다른 실시예에 따른 유기발광 표시장치는 휘도 모드 변경시 보상값 왜곡을 방지하기 위해, 어플리케이션 프로세서(AP,100), 메모리(17), DBV 블록(40), 융셋 스케일러(50), 및 데이터 보상부(60)를 포함할 수 있다. 이 유기발광 표시장치는 데이터 보상에 앞서 화질을 처리하기 위해 이미지 프로세서(70)를 더 포함할 수 있다.

[0068] 어플리케이션 프로세서(AP,100)는 유저의 밝기 조절 명령에 응답하여 휘도 모드를 선택하기 위한 모드 선택신호(MS)를 DBV 블록(40)에 출력한다. 어플리케이션 프로세서(AP,100)는 외부로부터 입력되는 영상 데이터를 이미지 프로세서(70)에 공급한다.

[0069] DBV 블록(40)은 모드 선택신호(MS)에 대응되는 디지털 밝기값(Digital Brightness Value, DBV)을 미리 설정된 값을 구비한 루업 테이블(미도시)에서 읽어 내어 출력한다.

[0070] 도 7을 참조하면, 이미지 프로세서(70)는 디지털 감마 설정부(70A), 화질 알고리즘 처리부(70B), 및 아날로그 감마 설정부(70C)를 포함한다.

[0071] 디지털 감마 설정부(70A)는 디지털 값을 이용하여 사용자가 원하는 디지털 리니어 감마를 설정하는 기능을 수행한다. 예컨대, 도 9와 같이 8비트(0~255gray)를 입력받아 10비트(0~1023gray)를 출력하는 디지털 감마의 경우, 원하는 리니어 감마를 설정하기 위해서 8비트 입력 데이터를 변경하여 리니어 감마가 형성되는 10비트로 출력할 수 있다. 디지털 감마 설정부(70A)는 DBV 블록(40)에서 입력되는 디지털 밝기값(DBV)에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 디지털 리니어 감마를 설정할 수 있다.

[0072] 디지털 감마 설정부(70A)는 제품의 휘도 모드 수에 따라 다수의 루업 테이블들(LUT1)을 포함하고, DBV 블록(40)에서 입력되는 디지털 밝기값(DBV)에 따라 해당 휘도 모드의 루업 테이블(LUT1)을 선택하여 사용할 수 있다. 디지털 감마 설정부(70A)는 선택된 휘도 모드에 대응되는 루업 테이블(LUT1)을 참조로 하여, 복수의 입력 계조 값들에 대응되는 디지털 휘도값들을 리드 아웃하여 디지털 리니어 감마를 구현할 수 있다. 일 예로서, 도 10에 도시된 바와 같이, 루업 테이블(LUT1)은 최대 밝기 300니트 휘도 모드(A), 최대 밝기 250니트 휘도 모드(B), 및 최대 밝기 180니트 휘도 모드(C) 각각에 대응된다. 그리고, 각 휘도 모드에 대응되는 루업 테이블(LUT1)에는, 디지털 리니어 감마가 구현되도록 하기 위한 복수의 입력 계조값들에 대응되는 디지털 휘도값들이 미리 설정되어 있다.

[0073] 화질 알고리즘 처리부(70B)는 디지털 감마 처리된 입력 영상 데이터를 대상으로 하여, 화질을 향상시키기 위한 공지의 다양한 화질 알고리즘들을 적용하는 구성이다. 화질 알고리즘 처리부(70B)는 Sharpness Enhancement, Contrast Enhancement, Color Management, Peak Luminance Control 등의 알고리즘들을 이용함으로써, 디지털 감마 처리된 입력 영상 데이터의 화질을 향상시킬 수 있다.

[0074] 아날로그 감마 설정부(70C)는 각 화소의 구동 TFT의 게이트전극에 인가되는 출력 전압을 생성한다. 이 출력 전압은 OLED의 밝기를 결정하며 계조를 표현하기 위해 사용된다. 아날로그 감마 설정부(70C)는 원하는 리니어 감마를 설정하기 위해서 도 9와 같이 아날로그 감마의 전압을 조절할 수 있다. 아날로그 감마 설정부(70C)는 DBV 블록(40)에서 입력되는 디지털 밝기값(DBV)에 따라 휘도 모드를 선택하고, 선택된 휘도 모드에 따라 아날로그 리니어 감마를 설정할 수 있다.

[0075] 아날로그 감마 설정부(70C)는 제품의 휘도 모드 수에 따라 다수의 루업 테이블들(LUT1)을 포함하고, DBV 블록(40)에서 입력되는 디지털 밝기값(DBV)에 따라 해당 휘도 모드의 루업 테이블(LUT2)을 선택하여 사용할 수 있다. 아날로그 감마 설정부(70C)는 선택된 휘도 모드에 대응되는 루업 테이블(LUT2)을 참조로 하여, 복수의 입력 계조값들에 대응되는 디지털 전압값들을 리드 아웃하여 아날로그 리니어 감마를 구현할 수 있다. 일 예로서, 도 11에 도시된 바와 같이, 루업 테이블(LUT2)은 최대 밝기 300니트 휘도 모드(A), 최대 밝기 250니트 휘도 모드(B), 및 최대 밝기 180니트 휘도 모드(C) 각각에 대응된다. 그리고, 각 휘도 모드에 대응되는 루업 테이블(LUT2)에는, 아날로그 리니어 감마가 구현되도록 하기 위한 복수의 입력 계조값들에 대응되는 디지털 전압값들이 미리 설정되어 있다.

[0076] 본 발명에서 외부 보상 진행시 디지털 감마와 아날로그 감마는 리니어 상태에서 센싱, 연산, 및 보상이 이뤄짐으로써, 보상의 정확도를 높인다. 디지털 감마와 아날로그 감마를 리니어 상태로 설정하여 보상하는 이유는 다음과 같다.

[0077] 보상을 하기 전 표시패널에 얼룩이 발생하는 이유는 각 화소별 인가되는 전류가 다르기 때문이다. 각 화소별 인가되는 데이터전압은 동일하나 문턱전압 및 전자 이동도의 산포로 인하여 구동 TFT의 구동 능력에 차이가 생기고, 이로 인해 화소별 전류가 달라지는 것이다. 화소에 인가되는 데이터전압은 계조에 의해 결정되며 계조 대전압은 아날로그 감마의 설정에 의해서 결정된다. 표시 얼룩을 보상하기 위해서는 화소에 인가되는 데이터전압이 Δx 만큼 변화될 때 Δy 만큼의 전류 변화가 보장되어야 한다. 따라서, 본 발명은 화소별 Δx 를 연산하여 동일한 구동 전류가 OLED에 인가되도록 하여 같은 밝기를 구현하는 것이다. 즉, 본 발명은 계조 값을 조절하여 각 화소별 밝기가 같아지도록 보상하는 것이다. 디지털 감마와 아날로그 감마가 리니어 하지 않다면 보상계수 산출시 계조 대 전압 수식이 추가로 전개되어야 하기 때문에 보상 로직 회로가 복잡해 진다. 반면, 도 12와 같이 입력 계조 대비 출력 전압을 리니어하게 할 경우 간소한 보상 로직으로도 보상 오차를 최소화 할 수 있는 잇점이 있다.

[0078] 도 7을 참조하면, 옵셋 스케일러(50)는 메모리(17)로부터 옵셋 보상계수(OFFSET)와 개인 보상계수(GAIN)를 입력 받고, DBV 블록(40)에서 입력되는 디지털 밝기값(DBV)에 따라 옵셋 보상계수(OFFSET)를 보정하기 위한 스케일 값을 연산한다. 옵셋 스케일러(50)는 도 8과 같이, 기존 휘도 모드(또는 제1 휘도 모드)에서의 디지털 밝기값(DBV_1)과 현재 휘도 모드(또는 제2 휘도 모드)에서의 디지털 밝기값(DBV_2)을 비교하여, 디지털 밝기값들(DBV_1, DBV_2)이 서로 동일하면 스케일 값을 "1"로 연산하고, 디지털 밝기값들(DBV_1, DBV_2)이 서로 다르면 스

케일 값을 "1" 이외의 다른 값으로 연산한다.

[0079] 옵셋 스케일러(50)는 디지털 밝기값들(DBV_1,DBV_2)이 서로 다른 경우, 기준 휘도 모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제1 디지털값을, 현재 휘도 모드에서 아날로그 감마의 최상위 전압을 출력하기 위한 제2 디지털값으로 나누어 상기 스케일 값을 산출할 수 있다.

[0080] 옵셋 스케일러(50)는 산출된 스케일 값을 메모리(17)로부터의 옵셋 보상계수(OFFSET)에 곱하여 보정 옵셋 보상계수(OFFSET')를 출력한다.

[0081] 도 13은 휘도 모드 변경시 리니어 감마의 최상위 출력이 달라지는 것을 보여주는 그래프이다. 그리고, 도 14는 아날로그 감마 설정부에서 생성되는 감마 기준 전압들을 분압하여 입력 계조에 대응되는 감마 전압들을 생성하는 일 예시 구성을 보여주는 도면이다.

[0082] 도 13 및 도 14를 참조하면, 외부보상에서 휘도 모드 구현 시 아날로그 감마의 최상위 전압을 변경하여 휘도 모드를 구현해야 한다. DAC에서 계조 템에 대한 감마 기준 전압을 설정하여 드라이버 IC(D-IC)에 인가하면, 드라이버 IC(D-IC)는 템(Tab)과 템 사이의 전압을 저항 스트링에 의해 분배하여 감마전압(출력 전압)을 생성한다.

[0083] 도 13의 "M"은 높은 휘도 모드(Ex_300nit 휘도모드)에서 아날로그 감마의 최상위 전압을 출력하기 위한 디지털 값이며, "N"은 낮은 휘도 모드(Ex_250nit 휘도모드)에서 아날로그 감마의 최상위 전압을 출력하기 위한 디지털 값이다. 예를 들어, 300nit 휘도 모드에서 최상위 계조(1023Gray)의 아날로그 전압 값이 5.0V이고, 5.0V를 출력하기 위한 Digital 값이 "686"이고, 250nit 휘도 모드에서 최상위 계조(1023Gray)의 아날로그 전압 값이 4.5V이고, 4.5V를 출력하기 위한 디지털 값이 "602"인 경우를 가정하면, 옵셋 보상계수를 보상하기 위한 스케일 값은 1.14(686/602)이며, 300nit 휘도 모드에서 250nit 휘도 모드로 변경 시 기존 옵셋 보상계수(OFFSET)에 1.14를 곱하여 보정 옵셋 보상계수(OFFSET')를 생성할 수 있다.

[0084] 이처럼, 휘도 모드 변경으로 인하여 아날로그 감마의 최상위 전압이 바뀔 경우 기준에 산출된 옵셋 및 개인 보상계수는 사용 할 수 없고, 휘도 모드가 변경될 경우에 아날로그 감마값에 따라 산출된 스케일 값을 기초로 옵셋 보상계수(OFFSET)를 보정해야 외부보상의 품질을 유지할 수 있다. 스케일 값은 옵셋 보상계수(OFFSET)에 곱해지는 실수값이다.

[0085] 본 발명은 휘도 모드 변경시 개인 보상계수(GAIN)는 보정하지 않고 옵셋 보상계수(OFFSET)에만 스케일 값을 적용하여 보정하는 데, 그 이유를 설명하면 다음과 같다.

[0086] 도 13에서, V1과 V2는 수학식 2와 같이 표현될 수 있다.

[수학식 2]

$$V1 = K1/1024 * m + a = K2/1024 * n + a \quad (1)$$

$$V2 = K1'/1024 * m + a = K2'/1024 * n + a \quad (2)$$

[0088]

[0089] 수학식 2에서, $m=M-a$ 이고, $n=N-a$ 이며, $K1' = K1 * Gain1 + Offset1$ 이고, $K2' = K2 * Gain2 + Offset2$ 이다.

[0090] 수학식 2의 식(1)과 (2)를 정리하면 수학식 3과 같이 표현된다.

[수학식 3]

$$K1 = n/m * K2 \quad (1')$$

$$m(K1 * Gain1 + Offset1) + a = n(K2 * Gain2 + Offset2) + a \quad (2')$$

$$\rightarrow K1 * Gain1 + Offset1 = n/m * K2 * Gain2 + n/m * Offset2$$

[0092]

[0093] 수학식 3의 식(1')과 (2')를 정리하면 수학식 4와 같이 표현된다.

[수학식 4]

$$n/m * K2 * Gain1 + Offset1 = n/m * K2 * Gain2 + n/m * Offset2$$

[0095]

[0096] 수학식 4에서, $Gain1 = Gain2$ 이고, $Offset1 = n/m * Offset2$ 와 같이 된다.

[0097] 따라서, 휘도 모드 변경에 무관하게 개인 보상계수는 동일값의 적용이 가능하고, 옵셋 보상계수의 경우에는 휘

도 모드 변경시 m/n 스케일 값을 적용해야 한다.

[0098] 도 15는 휘도 모드 변경전의 평균 보상값, 휘도 모드 변경후에 옵셋 보상계수를 보정하지 않은 경우의 평균 보상값, 및 휘도 모드 변경후에 옵셋 보상계수를 보정한 경우의 평균 보상값을 서로 비교하여 보여주는 그래프이다.

[0099] 도 15를 참조하면, 외부보상 완료 후 휘도 모드 변경에 따른 아날로그 감마 변경시 화면 보상이 틀어지며, 아날로그 감마 변경 후의 평균 보상값(CV)(NO 0.S)이 아날로그 감마 변경 전의 평균 보상값(CV)(default)에 비해 2배 이상 높아질 수 있다.

[0100] 반면, 본 발명과 같이, 옵셋 스케일 값으로 옵셋 보상계수를 보정하면 아날로그 감마 변경 후의 평균 보상값(CV)(0.S 적용)을 아날로그 감마 변경 전의 평균 보상값(CV)(default)과 동등 수준으로 맞출 수 있다.

[0101] 도 16은 최대 밝기 300니트 휘도 모드에서 최대 밝기 100니트 휘도 모드로 휘도 모드가 변경될 때 리니어 감마의 변화에 대한 일 예를 보여주는 그래프이다. 도 17은 도 16을 대상으로, 휘도 모드 변경전, 휘도 모드 변경후에 옵셋 보상계수를 보정하지 않은 경우, 및 휘도 모드 변경후에 옵셋 보상계수를 보정한 경우 각각에 대한 평균 보상값 변화량을 서로 비교하여 보여주는 그래프이다.

[0102] 도 16 및 도 17을 참조하면, 휘도 모드가 최대 밝기 300니트 휘도 모드에서 최대 밝기 100니트 휘도 모드로 변할 때, 옵셋 보상계수에 1.16배의 스케일 값을 곱하여 옵셋 보상계수를 보정하면, 리니어 감마 변경전과 동등 수준으로 평균 보상값(CV)이 감소한다. 이처럼, 리니어 감마를 변경할 때 옵셋 보상계수를 보정하지 않으면 평균 보상값(CV)이 증가하나, 이와 반대로 옵셋 보상계수를 보정하면 리니어 감마 변경전과 동등 수준으로 평균 보상값(CV)이 감소한다.

[0103] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술사상을 일탈하지 아니하는 범위에서 다양한 변경 및 수정이 가능함을 알 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정하여져야만 할 것이다.

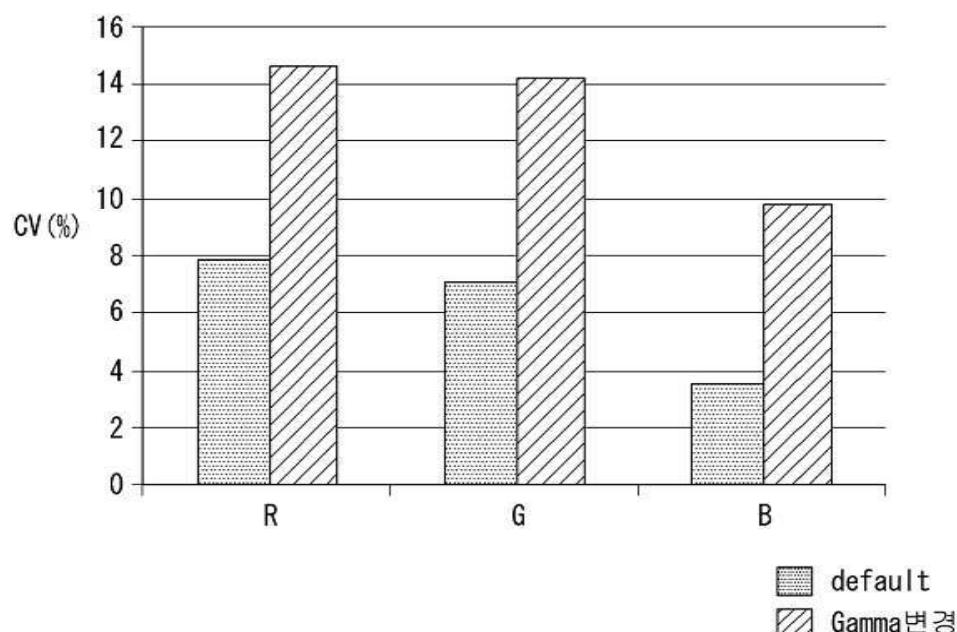
부호의 설명

17 : 메모리 40 : DBV 블록

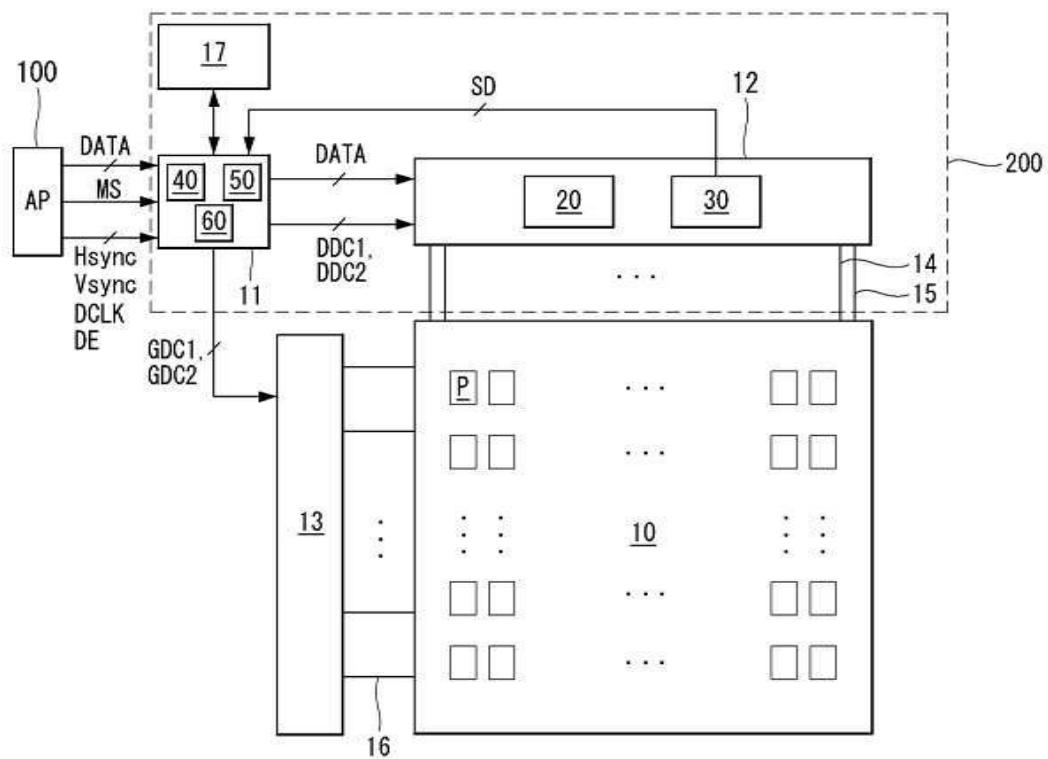
50 : 옵셋 스케일러 60 : 데이터 보상부

도면

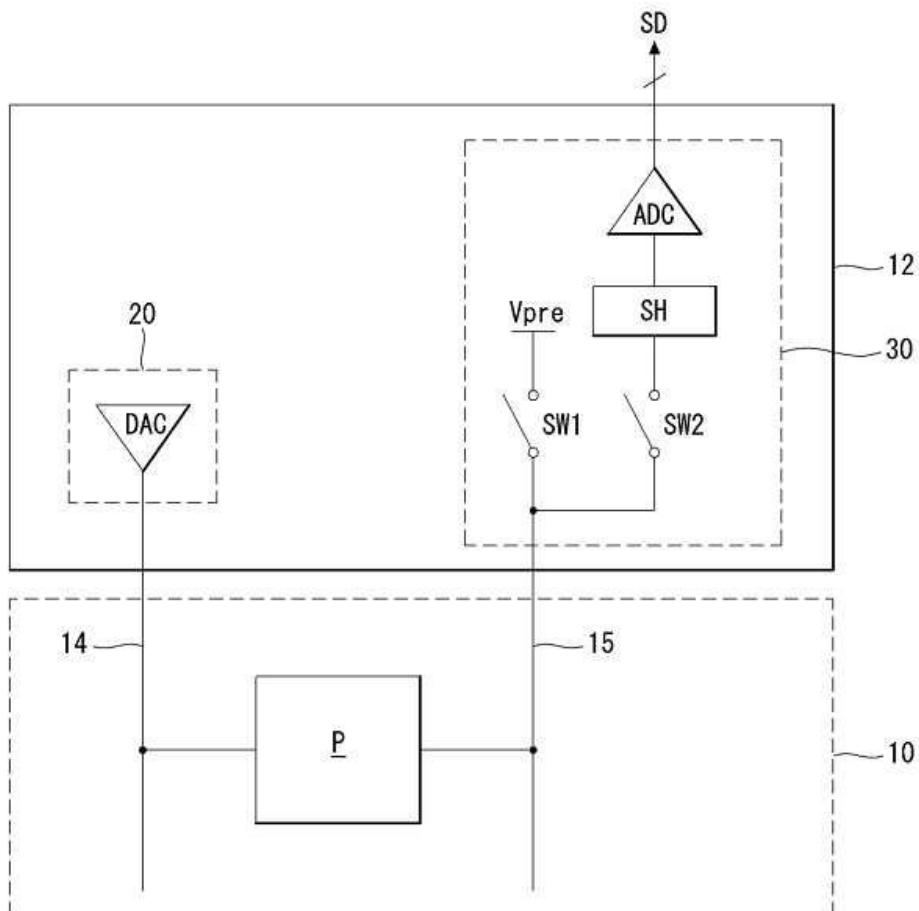
도면1



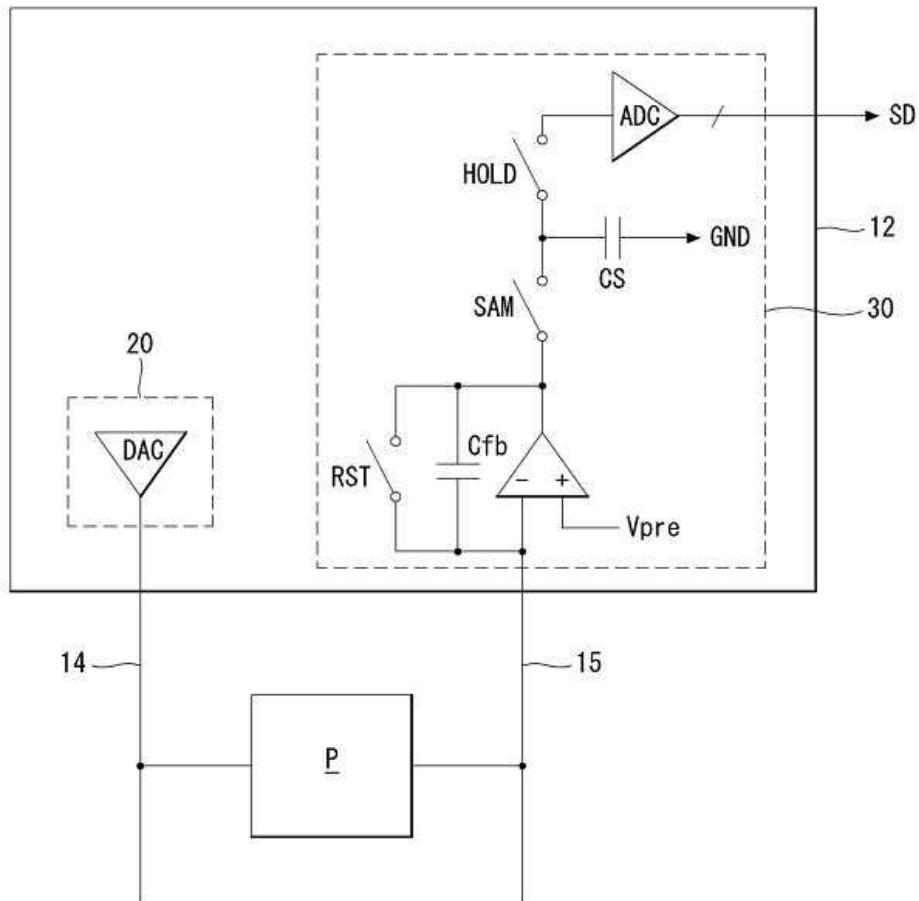
도면2



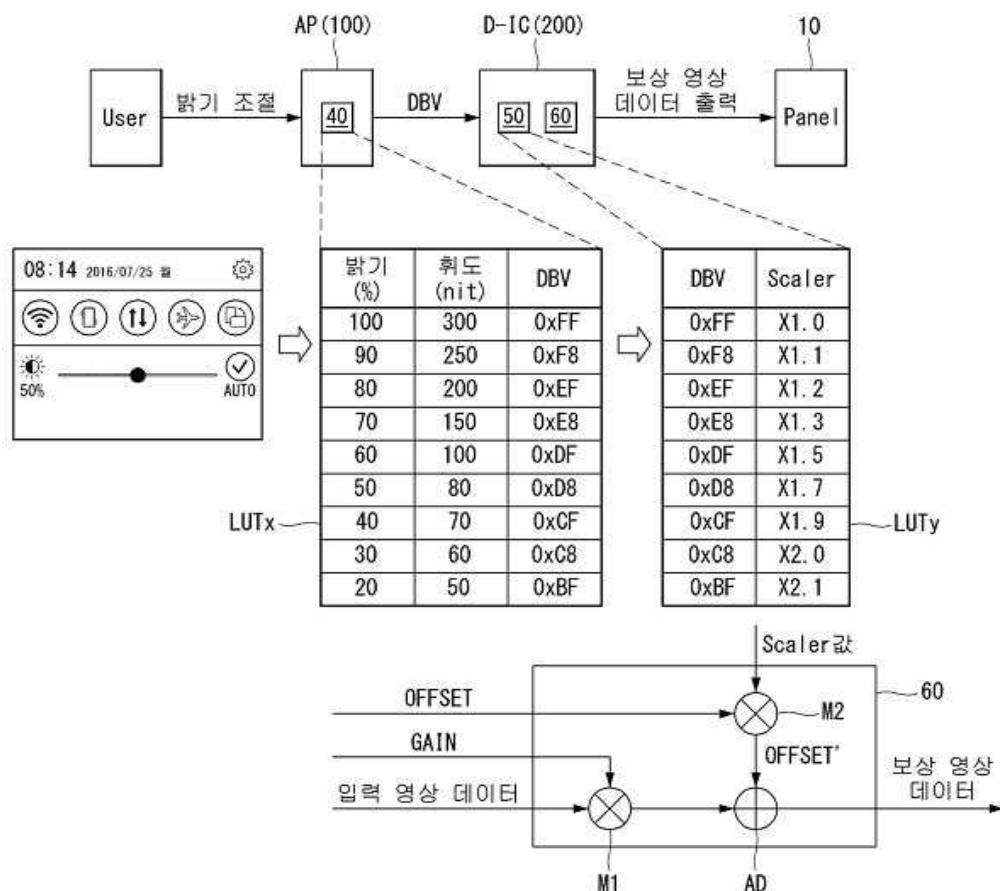
도면3



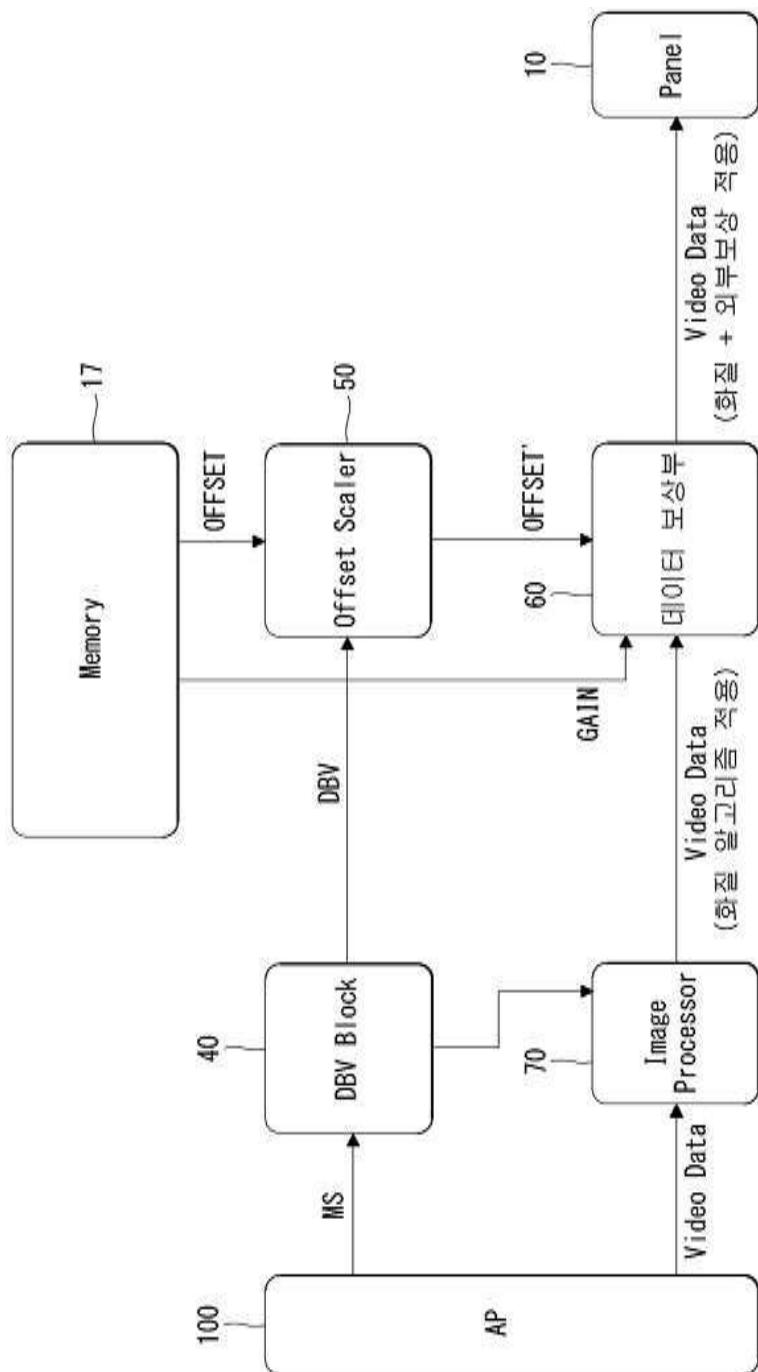
도면4



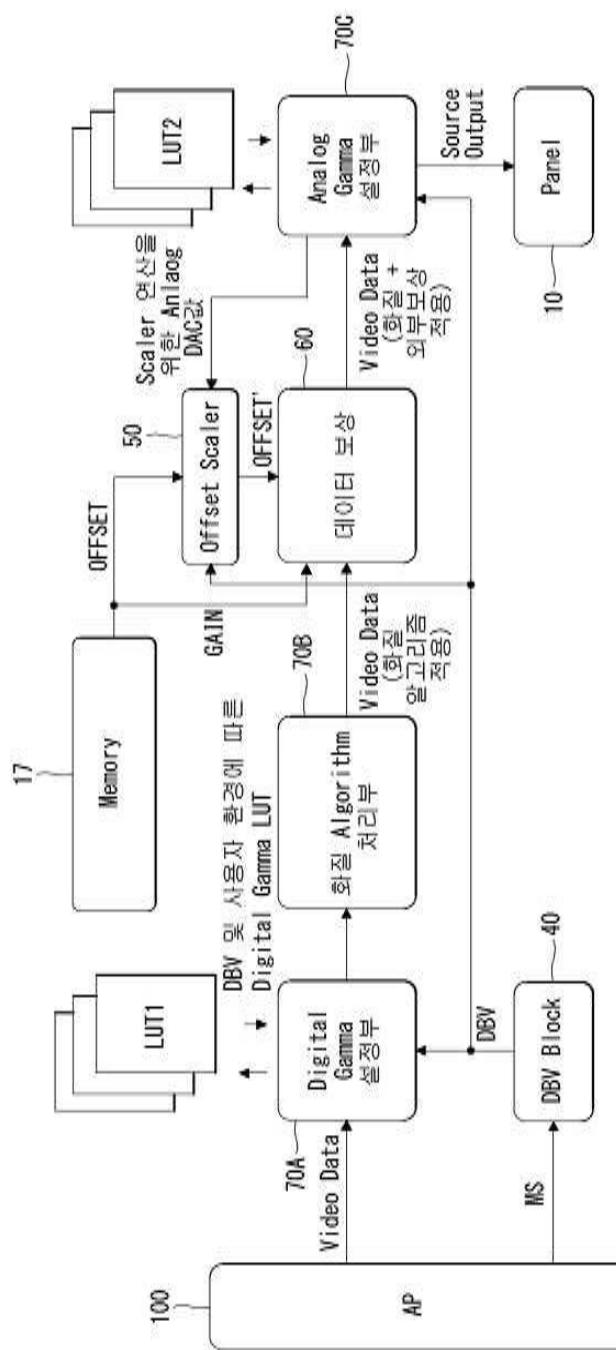
도면5



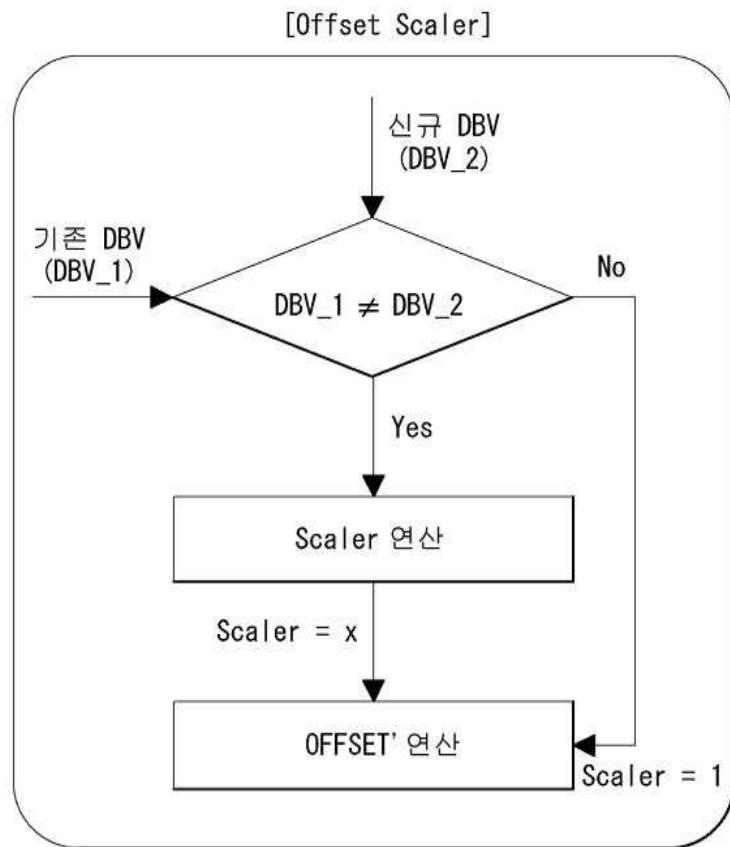
도면6



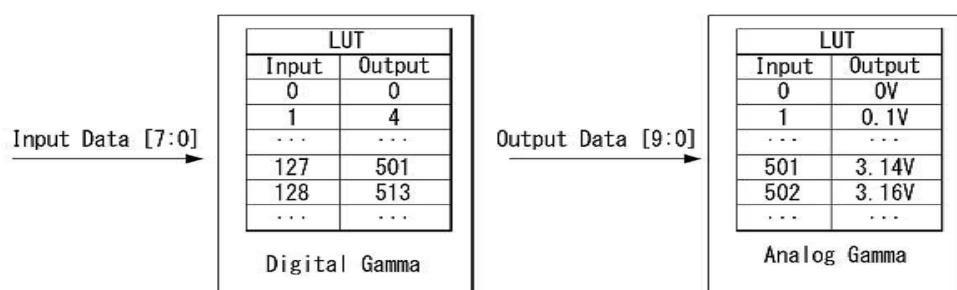
도면7



도면8



도면9



도면10

300nit 휘도모드	
Gray	Digital
0	0
1	1
2	2
...	...
127	508
128	512
129	514
...	...
255	1001

(A)

250nit 휘도모드	
Gray	Digital
0	0
1	1
2	7
...	...
127	509
128	511
129	517
...	...
255	1010

(B)

180nit 휘도모드	
Gray	Digital
0	0
1	2
2	6
...	...
127	500
128	509
129	517
...	...
255	1009

(C)

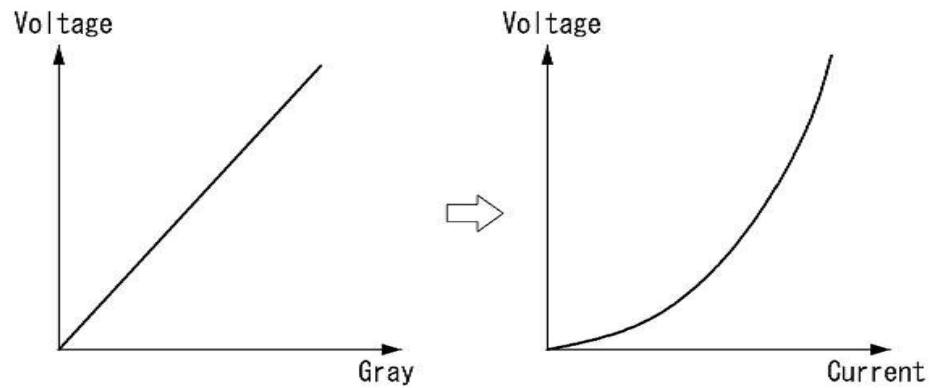
도면11

300nit 흐도모드				250nit 흐도모드				180nit 흐도모드			
Gray	Digital	Digital	Gray	Gray	Digital	Digital	Gray	Gray	Digital	Digital	Digital
0	0	0W	0	0	0W	0	0	0	0	0W	0W
1	1	0.10W	1	1	0.09W	1	1	1	1	0.08W	0.08W
2	8	0.12W	2	8	0.11W	2	8	2	8	0.10W	0.10W
...
510	508	2.14V	510	508	1.87V	510	508	510	508	1.64V	1.64V
511	512	2.16V	511	512	1.89V	511	512	511	512	1.65V	1.65V
512	514	2.19V	512	514	1.94V	512	514	512	514	1.68V	1.68V
...
1024	1001	4.74V	1024	1001	3.87V	1024	1001	1024	1001	3.01V	3.01V

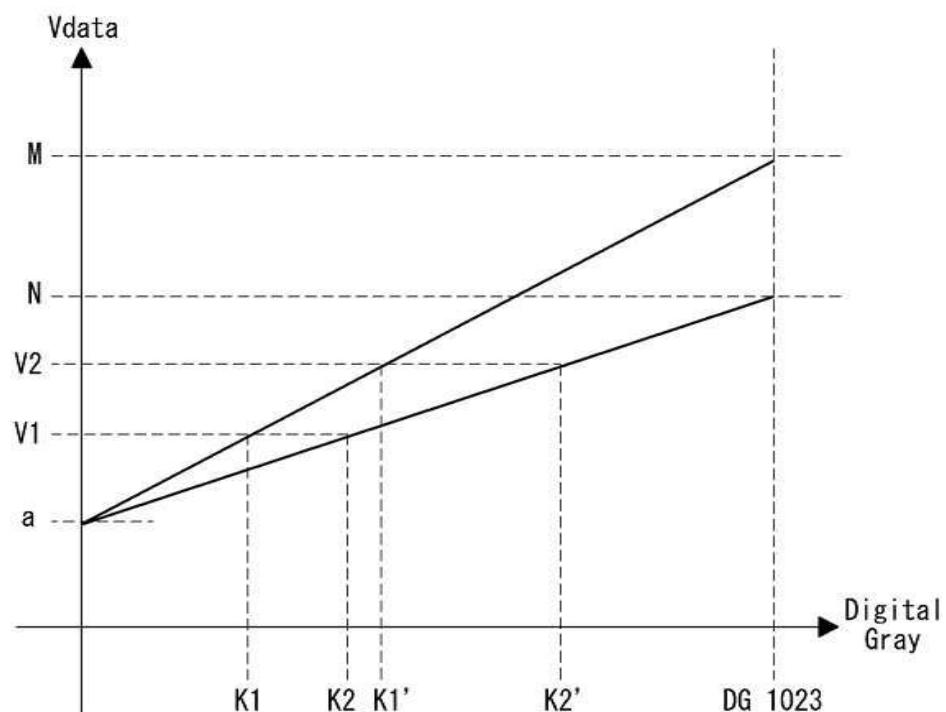
300nit 흐도모드				250nit 흐도모드				180nit 흐도모드			
Gray	Digital	Digital	Gray	Gray	Digital	Digital	Gray	Gray	Digital	Digital	Digital
0	0	0W	0	0	0W	0	0	0	0	0W	0W
1	1	0.10W	1	1	0.09W	1	1	1	1	0.08W	0.08W
2	8	0.12W	2	8	0.11W	2	8	2	8	0.10W	0.10W
...
510	508	2.14V	510	508	1.87V	510	508	510	508	1.64V	1.64V
511	512	2.16V	511	512	1.89V	511	512	511	512	1.65V	1.65V
512	514	2.19V	512	514	1.94V	512	514	512	514	1.68V	1.68V
...
1024	1001	4.74V	1024	1001	3.87V	1024	1001	1024	1001	3.01V	3.01V

300nit 흐도모드				250nit 흐도모드				180nit 흐도모드			
Gray	Digital	Digital	Gray	Gray	Digital	Digital	Gray	Gray	Digital	Digital	Digital
0	0	0W	0	0	0W	0	0	0	0	0W	0W
1	1	0.10W	1	1	0.09W	1	1	1	1	0.08W	0.08W
2	8	0.12W	2	8	0.11W	2	8	2	8	0.10W	0.10W
...
510	508	2.14V	510	508	1.87V	510	508	510	508	1.64V	1.64V
511	512	2.16V	511	512	1.89V	511	512	511	512	1.65V	1.65V
512	514	2.19V	512	514	1.94V	512	514	512	514	1.68V	1.68V
...
1024	1001	4.74V	1024	1001	3.87V	1024	1001	1024	1001	3.01V	3.01V

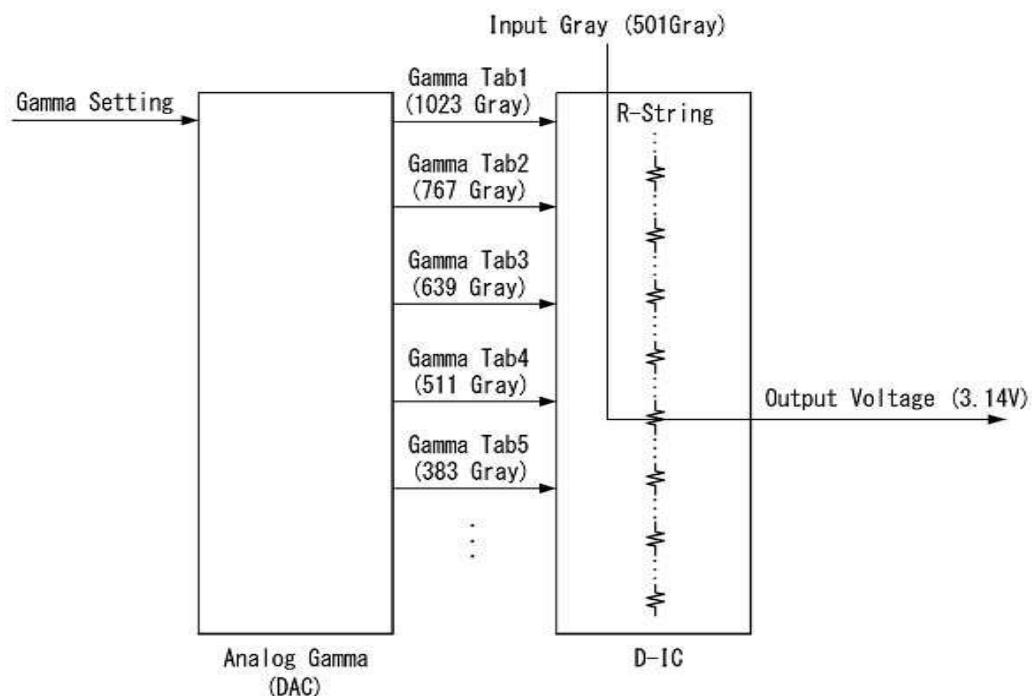
도면12



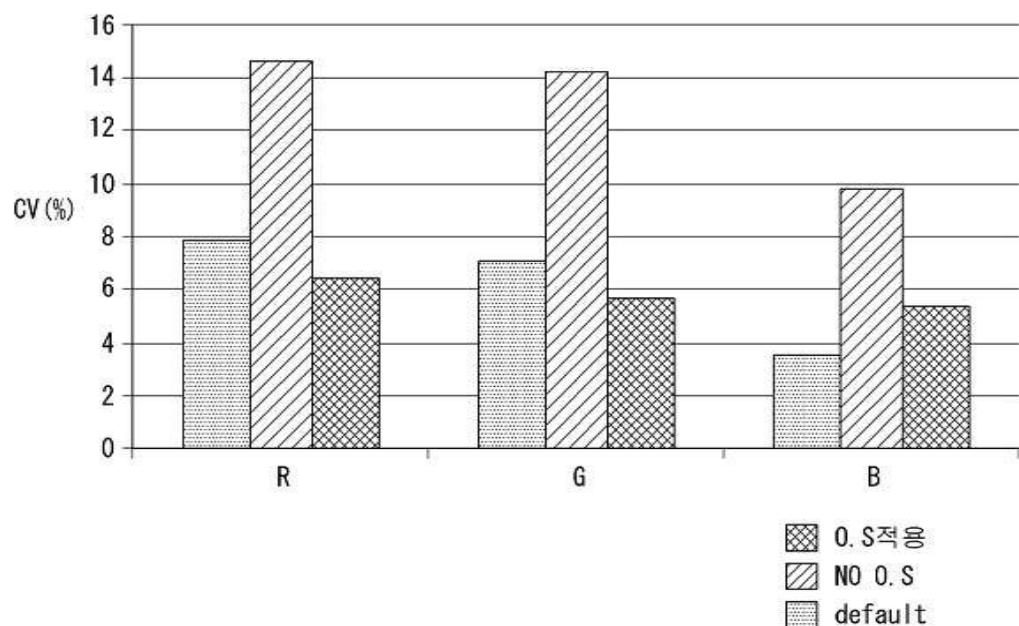
도면13



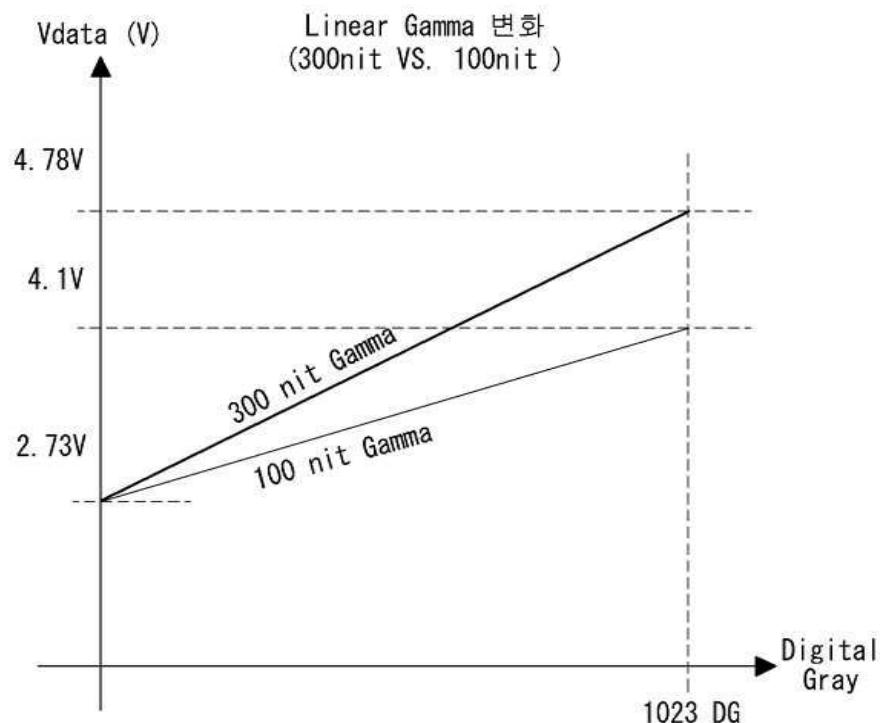
도면14



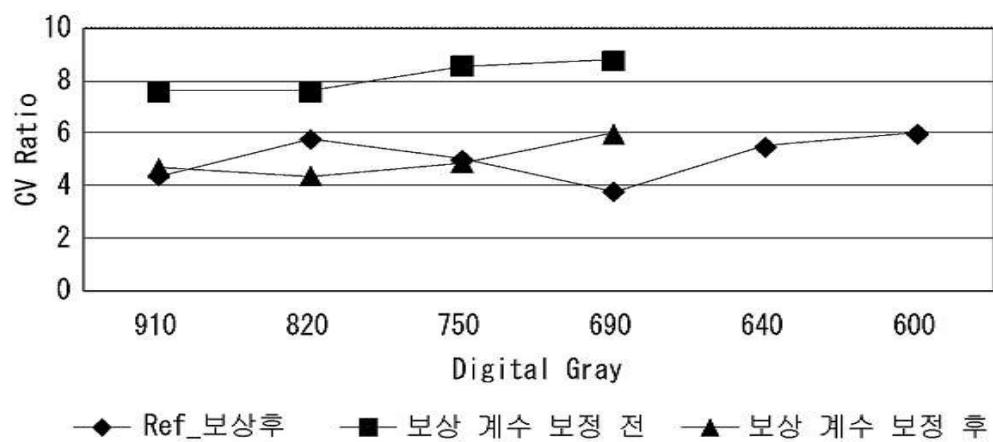
도면15



도면16



도면17



专利名称(译)	OLED显示装置及其驱动方法		
公开(公告)号	KR1020180042568A	公开(公告)日	2018-04-26
申请号	KR1020160134863	申请日	2016-10-18
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	LEE HYUN SUK 이현석 JUNG JIN WOO 정진우		
发明人	이현석 정진우		
IPC分类号	G09G3/3225		
CPC分类号	G09G3/3225 G09G2300/043 G09G2320/0626 G09G2300/0828		
外部链接	Espacenet		

摘要(译)

OLED显示器包括用于存储偏移补偿系数和在第一亮度模式下导出的增益补偿系数的存储器，以补偿像素的电特性变化。DBV块，用于在亮度模式从第一亮度模式变为第二亮度模式时，不同地输出用于控制屏幕亮度的数字亮度值;偏移定标器，用于基于在第二亮度模式中改变的数字亮度值导出比例值，并通过将导出的比例值乘以存储器的偏移补偿系数来输出校正偏移补偿系数;并且数据补偿器用于基于存储器的增益补偿系数补偿输入图像数据和补偿偏移补偿系数以输出补偿图像数据。

