



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2016-0010741

(43) 공개일자 2016년01월28일

(51) 국제특허분류(Int. Cl.)

H01L 27/32 (2006.01)

(21) 출원번호 10-2014-0090575

(22) 출원일자 2014년07월17일

심사청구일자 없음

(71) 출원인

엘지디스플레이 주식회사

서울특별시 영등포구 여의대로 128(여의도동)

(72) 발명자

추교섭

경기 수원시 팔달구 권광로 373, 105동 603호 (우만동, 월드메르디앙아파트)

배종욱

서울 양천구 신목로 7, 104동 1802호 (신정동, 목동삼성아파트)

조보경

경기 용인시 기흥구 탑실로 15, 109동 1005호 (공세동, 탑실마을대주피오레1단지)

(74) 대리인

특허법인로알

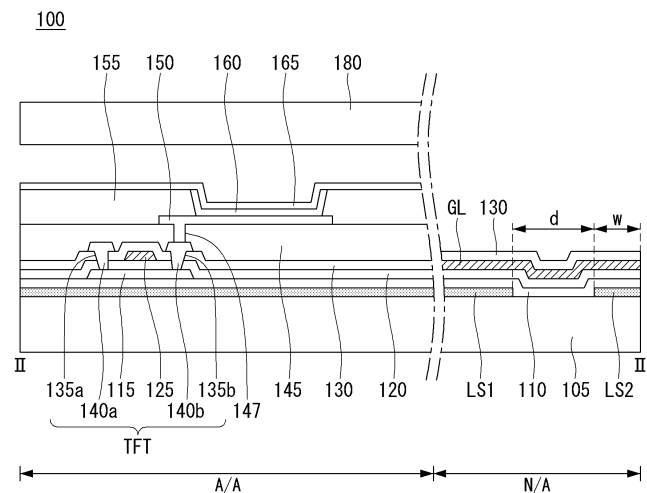
전체 청구항 수 : 총 6 항

(54) 발명의 명칭 표시장치

(57) 요약

본 발명의 일 실시예에 따른 표시장치는 표시영역 및 상기 표시영역 이외에 비표시영역이 구획된 기판, 상기 표시영역에 형성된 제1 차광막 및 상기 비표시영역에 형성된 제2 차광막, 및 상기 제1 차광막 상에 형성된 산화물 박막트랜지스터 및 유기발광 다이오드를 포함하며, 상기 제1 차광막과 상기 제2 차광막은 서로 이격된 것을 특징으로 한다.

대표도 - 도4



명세서

청구범위

청구항 1

표시영역 및 상기 표시영역 이외에 비표시영역이 구획된 기관;
상기 표시영역에 형성된 제1 차광막 및 상기 비표시영역에 형성된 제2 차광막; 및
상기 제1 차광막 상에 형성된 산화물 박막트랜지스터 및 유기발광 다이오드;를 포함하며,
상기 제1 차광막과 상기 제2 차광막은 서로 이격된 것을 특징으로 하는 표시장치.

청구항 2

제1 항에 있어서,
상기 제1 차광막은 상기 표시영역의 전 영역에 형성된 것을 특징으로 하는 표시장치.

청구항 3

제1 항에 있어서,
상기 제2 차광막은 상기 기관의 가장자리를 둘러싸는 것을 특징으로 하는 표시장치.

청구항 4

제3 항에 있어서,
상기 제2 차광막은 연속적 또는 불연속적으로 형성된 것을 특징으로 하는 표시장치.

청구항 5

제1 항에 있어서,
상기 제1 차광막과 상기 제2 차광막이 이격된 거리는 $1\mu\text{m}$ 내지 $10,000\mu\text{m}$ 인 것을 특징으로 하는 표시장치.

청구항 6

제1 항에 있어서,
상기 제2 차광막의 폭은 $1\mu\text{m}$ 내지 $10,000\mu\text{m}$ 인 것을 특징으로 하는 표시장치.

발명의 설명

기술분야

[0001]

본 발명은 표시장치에 관한 것으로, 보다 자세하게는 스크라이빙 공정 시 발생하는 정전기 유입을 방지하여 표시장치의 신뢰성을 향상시킬 수 있는 표시장치에 관한 것이다.

배경 기술

- [0002] 최근, 표시장치(FPD: Flat Panel Display)는 멀티미디어의 발달과 함께 그 중요성이 증대되고 있다. 이에 부응하여 액정표시장치(Liquid Crystal Display : LCD), 플라즈마 디스플레이 패널(Plasma Display Panel: PDP), 전계발광표시장치(Field Emission Display: FED), 유기전계발광표시장치(Organic Light Emitting Device) 등과 같은 여러 가지의 디스플레이가 실용화되고 있다. 이들 중, 유기전계발광표시장치는 응답속도가 1ms 이하로서 고속의 응답속도를 가지며, 소비 전력이 낮고, 자체 발광이므로 시야각에 문제가 없어서, 차세대 표시장치로 주목받고 있다.
- [0003] 표시장치를 구동하는 방식에는 수동 매트릭스(passive matrix) 방식과 박막 트랜지스터(thin film transistor)를 이용한 능동 매트릭스(active matrix) 방식이 있다. 수동 매트릭스 방식은 양극과 음극을 직교하도록 형성하고 라인을 선택하여 구동하는데 비해, 능동 매트릭스 방식은 박막트랜지스터를 각 화소 전극에 연결하고 박막트랜지스터의 게이트 전극에 연결된 커패시터 용량에 의해 유지된 전압에 따라 구동하는 방식이다.
- [0004] 박막트랜지스터는 이동도, 누설전류 등과 같은 기본적인 박막트랜지스터의 특성뿐만 아니라, 오랜 수명을 유지할 수 있는 내구성 및 전기적 신뢰성이 매우 중요하다. 여기서, 박막트랜지스터의 액티브층은 주로 비정질 실리콘 또는 다결정 실리콘으로 형성되는데, 비정질 실리콘은 성막 공정이 간단하고 생산 비용이 적게 드는 장점이 있지만 전기적 신뢰성이 확보되지 못하는 문제가 있다. 또한 다결정 실리콘은 높은 공정 온도로 인하여 대면적 응용이 매우 곤란하며, 결정화 방식에 따른 균일도가 확보되지 못하는 문제점이 있다.
- [0005] 한편, 산화물로 액티브층을 형성할 경우, 낮은 온도에서 성막하여도 높은 이동도를 얻을 수 있으며 산소의 함량에 따라 저항의 변화가 커서 원하는 물성을 얻기가 매우 용이하기 때문에 최근 박막트랜지스터로의 응용에 있어 큰 관심을 끌고 있다. 특히, 액티브층에 사용될 수 있는 산화물로는 아연 산화물(ZnO), 인듐 아연 산화물(InZnO) 또는 인듐 갈륨 아연 산화물(InGaZnO₄) 등을 그 예로 들 수 있다. 산화물 액티브층을 포함하는 박막트랜지스터는 외부 광원에 의해 광전류가 발생하는 불안정한 특성을 가지고 있어, 외부광으로부터 액티브층을 보호하는 차광막이 필요하게 된다.
- [0006] 도 1은 종래 표시장치를 나타낸 평면도이고 도 2는 도 1의 I-I'에 따라 절취한 단면도이다.
- [0007] 도 1을 참조하면, 종래 표시장치는 마더기판인 기판(10)에 복수의 액티브 영역(A/A')이 형성된 표시패널(DP)들이 형성된다. 이렇게 형성된 표시패널(DP)들을 각각 독립된 패널들로 분리하게 위해 스크라이빙 공정이 수행된다. 스크라이빙 공정은 스크라이빙 휠(scribing wheel)을 이용하여 ①번 스크라이빙 라인을 따라 기판(10)을 절삭한 후, ②번 스크라이빙 라인을 따라 기판(10)을 절삭함으로써, 독립된 표시패널(DP)들을 형성하게 된다.
- [0008] 보다 자세하게, 도 2를 참조하면, 기판(10) 상에 차광층(LS)이 위치하고, 차광층(LS) 상에 버퍼층(15)이 위치한다. 차광층(LS)은 추후 형성될 액티브층에 광이 입사되는 것을 방지한다. 버퍼층(15) 상에 액티브층(20)이 위치하고, 액티브층(20) 상에 위치한 게이트 절연막(25)으로 절연된다. 게이트 절연막(25) 상에 게이트 전극(30)이 위치하고, 층간 절연막(35)에 의해 절연된다. 층간 절연막(35) 상에 소스 전극(40a)과 드레인 전극(40b)이 콘택홀들(35a, 35b)을 통해 액티브층(20)에 연결되어 박막트랜지스터(TFT)를 구성한다. 상기 박막트랜지스터(TFT) 상에 유기절연막(45)이 위치하고, 유기절연막(45) 상에 화소 전극(50)이 위치하여 비어홀(47)을 통해 드레인 전극(40b)에 연결된다. 화소 전극(50) 상에 뱅크층(55)이 위치하고, 뱅크층(55)에 의해 노출된 화소 전극(50) 상에 발광층(60)이 위치한다. 발광층(60)이 위치한 기판(20) 상에 대향 전극(65)이 위치하고 이들이 형성된 기판(20)이 대향 기판(70)으로 밀봉되어 표시장치가 구성된다.
- [0009] 한편, 전술한 바와 같이, 산화물로 이루어진 액티브층(20)은 외부 광원에 의해 광전류가 발생하는 불안정한 특성을 가지고 있기 때문에 차광막(LS)이 기판(20) 전면에서 형성된다. 그러나, 스크라이빙 공정에서 스크라이빙 휠(swh)이 기판(20)을 절삭할 때 발생하는 정전기가 차광막(LS)을 통해 액티브 영역(A/A')으로 침투되어 박막트랜지스터에 영향을 주게 된다. 따라서, 박막트랜지스터의 전기적 특성이 저하되어 표시장치의 신뢰성이 저하되는 문제점이 있다.

발명의 내용

해결하려는 과제

[0010] 본 발명은 스크라이빙 공정 시 발생하는 정전기 유입을 방지하여 표시장치의 신뢰성을 향상시킬 수 있는 표시장치를 제공한다.

과제의 해결 수단

[0011] 상기한 목적을 달성하기 위해, 본 발명의 일 실시예에 따른 표시장치는 표시영역 및 상기 표시영역 이외에 비표시영역이 구획된 기관, 상기 표시영역에 형성된 제1 차광막 및 상기 비표시영역에 형성된 제2 차광막, 및 상기 제1 차광막 상에 형성된 산화물 박막트랜지스터 및 유기발광 다이오드를 포함하며, 상기 제1 차광막과 상기 제2 차광막은 서로 이격된 것을 특징으로 한다.

[0012] 상기 제1 차광막은 상기 표시영역의 전 영역에 형성된 것을 특징으로 한다.

[0013] 상기 제2 차광막은 상기 기관의 가장자리를 둘러싸는 것을 특징으로 한다.

[0014] 상기 제2 차광막은 연속적 또는 불연속적으로 형성된 것을 특징으로 한다.

[0015] 상기 제1 차광막과 상기 제2 차광막이 이격된 거리는 $1\mu\text{m}$ 내지 $10,000\mu\text{m}$ 인 것을 특징으로 한다.

[0016] 상기 제2 차광막의 폭은 $1\mu\text{m}$ 내지 $10,000\mu\text{m}$ 인 것을 특징으로 한다.

발명의 효과

[0017] 본 발명의 실시예들에 따른 표시장치는 표시영역과 비표시영역에 형성된 제1 차광막 및 제2 차광막을 구비하여 제1 차광막과 제2 차광막은 서로 이격되도록 형성함으로써, 기관의 스크라이빙 시 발생하는 정전기가 표시영역으로 전달되는 것을 방지하여, 표시장치의 신뢰성을 향상시킬 수 있는 이점이 있다.

도면의 간단한 설명

[0018] 도 1은 종래 표시장치를 나타낸 평면도.

도 2는 도 1의 I-I'에 따라 절취한 단면도.

도 3은 본 발명의 제1 실시예에 따른 표시장치를 나타낸 평면도.

도 4는 도 3의 II-II'에 따라 절취한 단면도.

도 5는 본 발명의 제1 실시예에 따른 표시장치의 스크라이빙 공정을 나타낸 평면도.

도 6은 도 5의 III-III'에 따라 절취한 단면도.

도 7은 본 발명의 제2 실시예에 따른 표시장치를 나타낸 평면도.

도 8은 본 발명의 제2 실시예에 따른 표시장치의 스크라이빙 공정을 나타낸 평면도.

도 9는 본 발명의 제3 실시예에 따른 표시장치를 나타낸 평면도.

도 10은 본 발명의 제3 실시예에 따른 표시장치의 스크라이빙 공정을 나타낸 평면도.

도 11은 본 발명의 제1 실시예에 따라 제조된 표시장치의 박막트랜지스터의 게이트 전압-드레인 전류 곡선을 나타낸 그래프.

도 12는 종래 기술에 따라 제조된 표시장치의 박막트랜지스터의 게이트 전압-드레인 전류 곡선을 나타낸 그래프.

발명을 실시하기 위한 구체적인 내용

[0019] 이하, 첨부한 도면을 참조하여 본 발명의 일 실시 예를 상세히 설명하면 다음과 같다.

[0020] 도 3은 본 발명의 제1 실시예에 따른 표시장치를 나타낸 평면도이고, 도 4는 도 3의 II-II'에 따라 절취한 단면

도이다. 하기에서는 본 발명의 표시장치의 실시예로 유기전계발광표시장치를 예로 설명한다. 다만, 본 발명은 이에 한정되지 않으며 액정표시장치 등의 평판표시장치에도 적용할 수 있다.

[0021] 도 3을 참조하면, 본 발명의 제1 실시예에서 개시하는 표시장치(100)는 기관(105)과 대향기관(180)이 합착되어 구성되고, 표시영역(A/A)과 표시영역(A/A)을 제외한 나머지 영역인 비표시영역(N/A)이 형성되어 있다. 표시영역(A/A)은 박막트랜지스터 어레이와 유기발광다이오드가 형성되어 화상이 표시되는 액티브 영역(active area, A/A)이고, 비표시영역(N/A)은 액티브 영역(A/A) 이외에 화상이 표시되지 않는 비 액티브 영역(non active area, N/A)이다. 상기 비표시영역(N/A)에는 표시영역(A/A)에 구동신호를 인가하기 위해서, 구동칩이 실장되고 외부의 인쇄회로기판으로부터 신호를 인가받는 복수의 배선들이 구비되는 패드부(PAD)가 위치한다.

[0022] 표시영역(A/A)과 비표시영역(N/A)은 외부의 광이 입사되는 것을 차단하는 차광막(LS1, LS2)들이 구비된다. 제1 차광막(LS1)은 최소한 표시영역(A/A)의 전 영역에 위치하여 표시영역(A/A)에 형성된 박막트랜지스터에 광이 입사되는 것을 차단하고, 제2 차광막(LS2)은 비표시영역(N/A)의 가장자리를 둘러싸도록 위치하여, 스크라이빙 공정 시 정전기가 표시영역(A/A)으로 전달되는 것을 방지한다. 이때, 표시영역(A/A)에 위치한 제1 차광막(LS1)과 비표시영역(N/A)에 위치한 제2 차광막(LS2)은 서로 이격되게 형성되어, 스크라이빙 공정 시 정전기가 차광막을 타고 표시영역(A/A)으로 전달되는 것을 방지한다.

[0023] 보다 자세하게, 도 4를 참조하여 표시영역(A/A)과 비표시영역(N/A)에 형성된 제1 및 제2 차광막(LS1, LS2)을 설명하면 다음과 같다. 하기에서는 표시영역(A/A)을 설명하기 위해 하나의 서브픽셀을 예로 설명하였다.

[0024] 기관(105) 상의 표시영역(A/A)에 제1 차광막(LS1)이 위치하고, 비표시영역(N/A)에 제2 차광막(LS2)이 위치한다. 기관(105)은 유리, 플라스틱 또는 금속으로 이루어진다. 제1 및 제2 차광막(LS1, LS2)은 외부 광이 내부로 입사되는 것을 차단하기 위한 것으로, 광을 차단할 수 있는 재료로 이루어진다. 제1 및 제2 차광막(LS1, LS2)은 전기전도 특성과 낮은 반사율을 가지는 재료로 이루어지며, 예를 들어, 비정질 실리콘(a-Si), 게르마늄(Ge), 산화 tantalum(TaOx), 산화구리(CuOx) 등의 반도체 계열의 재료로 이루어질 수 있다.

[0025] 상기 제1 및 제2 차광막(LS1, LS2)이 형성된 기관(105) 상에 버퍼층(110)이 위치한다. 버퍼층(110)은 기관(105)에서 유출되는 알칼리 이온 등과 같은 불순물로부터 후속 공정에서 형성되는 박막트랜지스터를 보호하기 위해 형성하는 것으로, 실리콘 산화물(SiOx), 실리콘 질화물(SiNx) 등으로 이루어진다. 상기 버퍼층(110) 상에 액티브층(115)이 위치한다. 액티브층(115)은 비정질 아연 산화물계 복합 반도체, 특히 a-IGZO 반도체는 갈륨산화물(Ga₂O₃), 인듐산화물(In₂O₃) 및 아연산화물(ZnO)의 복합체 타겟을 이용하여 스퍼터링(sputtering) 방법에 의해 형성될 수 있으며, 이외에도 화학기상증착이나 원자증착(Atomic Layer Deposition; ALD) 등의 화학적 증착방법을 이용할 수도 있다. 여기서, 본 발명의 실시예의 경우에는 갈륨, 인듐, 아연의 원자비가 각각 1:1:1, 2:2:1, 3:2:1 및 4:2:1인 복합 산화물 타겟을 사용하여 비정질 아연 산화물계 복합 반도체를 증착할 수 있으며, 이때 상기 갈륨, 인듐, 아연의 원자비가 2:2:1인 복합 산화물 타겟을 사용하는 경우 상기 갈륨, 인듐, 아연의 당량(equivalent weight)비는 대략 2.8:2.8:1을 가질 수 있다. 도시하지 않았지만 액티브층(115)의 양측에는 불순물이 도핑되어 소스 영역과 드레인 영역이 구비되고, 소스 영역과 드레인 영역 사이에 채널 영역이 구비된다.

[0026] 상기 액티브층(115) 상에 게이트 절연막(120)이 위치한다. 게이트 절연막(120)은 실리콘 산화막(SiOx), 실리콘 질화막(SiNx) 또는 이들의 다중층으로 이루어진다. 상기 게이트 절연막(120) 상의 표시영역(A/A)에는 게이트 전극(125)이 위치하고, 비표시영역(N/A)에는 게이트 전극(125)과 연결된 게이트 신호라인(GL)이 위치한다. 게이트 전극(125)은 구리(Cu), 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd), 탄탈륨(Ta) 및 텅스텐(W)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금의 단층이나 다층으로 이루어진다. 게이트 전극(125)은 상기 액티브층(115)의 채널 영역에 대응되게 위치한다.

[0027] 상기 게이트 전극(125)이 형성된 기관(105) 상에 층간 절연막(130)이 위치한다. 층간 절연막(130)은 실리콘 산화막(SiOx), 실리콘 질화막(SiNx) 또는 이들의 다중층으로 이루어진다. 또한, 층간 절연막(130)과 게이트 절연막(120)은 상기 액티브층(115)의 양 측의 소스 영역과 드레인 영역을 노출하는 콘택홀들(135a, 135b)이 구비된다.

[0028] 상기 층간 절연막(130) 상에 소스 전극(140a)과 드레인 전극(140b)이 위치한다. 소스 전극(140a) 및 드레인 전극(140b)은 단일층 또는 다중층으로 이루어질 수 있으며, 단일층일 경우에는 몰리브덴(Mo), 알루미늄(Al), 크롬(Cr), 금(Au), 티타늄(Ti), 니켈(Ni), 네오디뮴(Nd) 및 구리(Cu)로 이루어진 군에서 선택된 어느 하나 또는 이들의 합금으로 이루어질 수 있다. 또한, 소스 전극(140a) 및 드레인 전극(140b)이 다중층일 경우에는 몰리브덴/알루미늄-네오디뮴, 몰리브덴/알루미늄 또는 티타늄/알루미늄의 2중층이거나 몰리브덴/알루미늄-네오디뮴/몰리

브덴, 몰리브덴/알루미늄/몰리브덴 또는 티타늄/알루미늄/티타늄의 3중층으로 이루어질 수 있다. 소스 전극(140a)과 드레인 전극(140b)은 층간 절연막(130)과 게이트 절연막(120)에 형성된 콘택홀들(135a, 135b)을 통해 액티브층(120)의 소스 영역과 드레인 영역에 각각 접속된다.

[0029] 상기 소스 전극(140a) 및 드레인 전극(140b)이 형성된 기판(105) 상에 유기절연막(145)이 위치한다. 유기절연막(145)은 포토아크릴(photo acryl), 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene resin), 아크릴레이트계 수지(acrylate) 등의 유기물로 이루어질 수 있다. 상기 유기절연막(145)에는 박막트랜지스터(TFT)의 드레인 전극(140b)을 노출하는 비어홀(147)이 구비된다.

[0030] 상기 유기절연막(145) 상에 화소 전극(150)이 위치한다. 화소 전극(150)은 투명도전막으로 이루어질 수 있다. 투명도전막은 ITO(Indium Tin Oxide) 또는 IZO(Indium Zinc Oxide)와 같은 투명하면서도 도전성을 가진 재료일 수 있다. 여기서, 유기전계발광표시장치가 전면발광형 구조로 형성될 경우 투명도전막의 하부에 알루미늄(Al), 알루미늄-네오디움(Al-Nd), 은(Ag), 은 합금(Ag alloy) 등과 같은 고반사율의 특성을 갖는 반사금속막을 더 포함할 수 있고, 투명도전막/반사금속막/투명도전막의 구조로 이루어질 수 있다. 바람직하게 화소 전극(150)은 예를 들어 ITO/Ag/ITO의 구조로 이루어질 수 있다. 화소 전극(150)은 유기절연막(145)에 구비된 비어홀(147)을 통해 드레인 전극(140b)에 연결된다.

[0031] 화소 전극(150) 상에 화소 전극(150)을 노출하는 뱅크층(155)이 위치한다. 뱅크층(155)은 화소를 정의하며 화소 전극(150)을 절연시키는 것으로 폴리이미드(polyimide), 벤조사이클로부텐계 수지(benzocyclobutene series resin), 아크릴레이트(acrylate) 등의 유기물로 이루어진다. 화소 전극(150)과 뱅크층(155) 상에 유기 발광층(160)이 위치한다. 유기 발광층(160)은 적어도 발광층을 포함하며, 정공주입층, 정공수송층, 전자수송층 또는 전자주입층을 더 포함할 수 있다. 유기 발광층(160) 상에 대향 전극(165)이 위치한다. 대향 전극(165)은 일함수가 낮은 금속들로 은(Ag), 마그네슘(Mg), 칼슘(Ca) 등을 사용할 수 있다. 따라서, 화소 전극(150), 유기 발광층(160) 및 대향 전극(165)으로 구성된 유기발광 다이오드가 구성된다. 박막트랜지스터와 유기발광 다이오드가 형성된 기판(105)은 대향 기판(180)을 통해 밀봉되어 본 발명의 표시장치를 구성한다.

[0032] 한편, 본 발명의 기판(105) 상에 형성된 제1 차광막(LS1)과 제2 차광막(LS2)은 표시영역(A/A)과 비표시영역(N/A)에 각각 위치한다. 제1 차광막(LS1)은 최소한 표시영역(A/A)의 전 영역에 위치하여 표시영역(A/A)에 형성된 박막트랜지스터에 광이 입사되는 것을 차단하고, 제2 차광막(LS2)은 비표시영역(N/A)의 가장자리를 둘러싸도록 위치하여, 스크라이빙 공정 시 정전기가 표시영역(A/A)으로 전달되는 것을 방지한다. 제1 차광막(LS1)은 표시영역(A/A)을 모두 커버하도록 판(plate) 형상으로 형성되고, 제2 차광막(LS2)은 기판(105)의 가장자리를 모두 둘러싸도록 끊김 없이 연속적으로 형성된다. 제2 차광막(LS2)은 액자 틀 형상으로 일체형으로 이루어진다.

[0033] 표시영역(A/A)에 위치한 제1 차광막(LS1)과 비표시영역(N/A)에 위치한 제2 차광막(LS2)은 서로 이격되어, 스크라이빙 공정 시 정전기가 차광막을 타고 표시영역(A/A)으로 전달되는 것을 방지한다. 여기서, 제1 차광막(LS1)과 제2 차광막(LS2)의 이격된 거리(d)는 적어도 1 μ m 이상이며, 100 μ m 이상으로 이루어지거나 바람직하게 1000 μ m 이상으로 형성되어, 제2 차광막(LS2)에서 제1 차광막(LS1)으로 정전기가 전달되는 것을 방지한다. 또한, 제2 차광막(LS2)은 기판(105) 측면으로부터 일정 거리만큼의 폭(W)을 가지도록 형성된다. 제2 차광막(LS2)의 폭(w)은 적어도 0.1 μ m 이상이며, 10 μ m 이상으로 이루어지거나 바람직하게 1000 μ m 이상으로 형성되어, 스크라이빙 휠이 제2 차광막(LS2) 영역에서 스크라이빙 될 수 있도록 충분한 폭을 제공한다. 제2 차광막(LS2)의 폭(w)은 10,000 μ m 이하로 이루어져 표시영역(A/A)에까지 도달하지 않도록 한다.

[0034] 도 5는 본 발명의 제1 실시예에 따른 표시장치의 스크라이빙 공정을 나타낸 평면도이고 도 6은 도 5의 III-III'에 따라 절취한 단면도이다.

[0035] 표시장치의 스크라이빙 공정은 표시장치를 제조하는데 있어서 생산성을 높이고자, 복수의 셀 영역이 구분된 대면적 기판들로 수행된다. 즉, 전술한 기판(105)과 대향 기판(80)이 모두 대면적 기판들에 해당된다. 따라서, 상기 대면적 기판들에 복수의 셀을 형성하고 합착한 후 각각의 셀 영역 별로 절단해서 복수의 표시장치용 셀을 얻는다. 상기 스크라이빙 공정은 스크라이빙 휠(wheel)을 이용하여 셀 영역별로 스크라이빙해서 선 모양의 흠집을 내는 스크라이빙 장치, 및 흠집을 따라 대면적 기판들을 실질적으로 절단하여 다수의 표시장치 셀로 형성하는 브레이킹 장치로 나뉘게 된다. 이를 이용한 스크라이빙 공정을 살펴보면 다음과 같다.

[0036] 도 5 및 도 6을 참조하면, 전술한 박막트랜지스터와 유기발광 다이오드가 형성된 기판(105)과 대향 기판(180)이 합착된다. 합착된 기판(105)과 대향 기판(180)에는 다수의 셀 영역(C), 다수의 셀 영역(C) 내에 구획된 표시영역(A/A)과 비표시영역(N/A) 및 패드영역(P)이 구획된다. 다수의 셀 영역(C) 내의 비표시영역(N/A)에 실런트 등

의 밀봉재가 도포되어 기관(105)과 대향 기관(180)이 합착된다.

- [0037] 상기 합착된 기관들(105, 180)의 스크라이빙 라인을 따라 스크라이빙 휠(swh)로 스크라이빙 한다. 보다 자세하게, 기관(105) 상면에 스크라이빙 휠(swh)을 정렬하고 스크라이빙한다. 이때, 스크라이빙 휠(swh)의 위치는 기관(105)의 외면에서 셀 영역(C)의 경계에 해당된다. 특히, 셀 영역(C)의 경계에는 차광막(LS2, LS3)들이 형성되어 스크라이빙 라인의 역할을 한다. 따라서, 셀 영역(C)의 경계 중 ①번 스크라이빙 라인을 따라 먼저 y축(도면에서 세로 방향)으로 스크라이빙 휠(swh)을 이용하여 스크라이빙 한다. 다음, ①번 스크라이빙 라인을 따라 x축(도면에서 가로 방향)으로 스크라이빙 휠(swh)을 이용하여 스크라이빙 한다. 이어, ②번 스크라이빙 라인을 따라 x축으로 스크라이빙 휠(swh)을 이용하여 스크라이빙하여 스크라이빙 공정을 수행한다.
- [0038] 이때, ①번 스크라이빙 라인에는 제2 차광막(LS2)이 위치하고 ②번의 스크라이빙 라인에는 제3 차광막(LS3)이 위치하여, 스크라이빙 휠(swh)에 의한 스크라이빙 공정 시 발생하는 정전기가 제2 차광막(LS2)과 제3 차광막(LS3)에 가두어진다. 그러나, 표시영역(A/A)의 제1 차광막(LS1)과는 이격되어 있으므로, 제2 차광막(LS2)과 제3 차광막(LS3)에 가두어진 정전기가 제1 차광막(LS1)으로 전달되지 않는다. 한편, 도시하지 않았지만, 기관(105)을 반전하여 대향 기관(180)의 상면에 스크라이빙 휠을 정렬한 후, 기관(105)의 패드영역(P)이 노출되도록 대향 기관(180)을 스크라이빙하는 공정이 추가로 수행되어 최종 표시장치가 제조된다.
- [0039] 이와 같이, 스크라이빙 공정이 수행된 표시장치는 전술한 도 3 및 4에 도시된 표시장치의 구조로 형성된다. 따라서, 본 발명의 제1 실시예에 따른 표시장치는 표시영역과 비표시영역에 형성된 제1 차광막 및 제2 차광막을 구비하며, 특히, 제1 차광막과 제2 차광막은 서로 이격되고, 제2 차광막이 스크라이빙되는 기관의 가장자리에 배치된다. 따라서, 기관의 스크라이빙 시 발생하는 정전기를 제2 차광막에서 가두고 표시영역으로 전달되는 것을 방지할 수 있는 이점이 있다.
- [0040] 한편, 도 7은 본 발명의 제2 실시예에 따른 표시장치를 나타낸 평면도이고, 도 8은 본 발명의 제2 실시예에 따른 표시장치의 스크라이빙 공정을 나타낸 평면도이다. 하기에서는 전술한 제1 실시예에 동일한 구성요소에 대해 동일한 도면부호를 붙여 중복되는 설명을 생략하기로 한다.
- [0041] 도 7을 참조하면, 본 발명의 제2 실시예에서 개시하는 표시장치(100)는 기관(105)과 대향기관(180)이 합착되어 구성되고, 표시영역(A/A)과 표시영역(A/A)을 제외한 나머지 영역인 비표시영역(N/A)이 형성되어 있다. 상기 비표시영역(N/A)에는 표시영역(A/A)에 구동신호를 인가하기 위해서, 구동칩이 실장되고 외부의 인쇄회로기판으로부터 신호를 인가받는 복수의 배선들이 구비되는 패드부(PAD)가 위치한다.
- [0042] 표시영역(A/A)과 비표시영역(N/A)은 외부의 광이 입사되는 것을 차단하는 차광막(LS1, LS2)들이 구비된다. 제1 차광막(LS1)은 최소한 표시영역(A/A)의 전 영역에 위치하여 표시영역(A/A)에 형성된 박막트랜지스터에 광이 입사되는 것을 차단하고, 제2 차광막(LS2)은 비표시영역(N/A)의 가장자리를 둘러싸도록 위치하여, 스크라이빙 공정 시 정전기가 표시영역(A/A)으로 전달되는 것을 방지한다. 이때, 표시영역(A/A)에 위치한 제1 차광막(LS1)과 비표시영역(N/A)에 위치한 제2 차광막(LS2)은 서로 이격되게 형성되어, 스크라이빙 공정 시 정전기가 차광막을 타고 표시영역(A/A)으로 전달되는 것을 방지한다.
- [0043] 제1 차광막(LS1)은 표시영역(A/A)을 모두 커버하도록 판(plate) 형상으로 형성되고, 제2 차광막(LS2)은 기관(105)의 가장자리를 둘러싸도록 위치한다. 전술한 제1 실시예와는 달리, 제2 차광막(LS2)은 불연속적으로 이루어지며 예를 들어, 라인 별로 이격된 형상으로 이루어진다. 예를 들어, 도면에 도시된 바와 같이, 기관(105)의 상측에 형성된 제2 차광막(LS2)과, 기관(105)의 하측에 형성된 제2 차광막(LS2), 기관(105)의 좌측에 형성된 제2 차광막(LS2) 및 기관(105)의 우측에 형성된 제2 차광막(LS2)이 모두 끊어진 형상으로 이루어진다.
- [0044] 반면, 도면에 도시하지 않았지만, 기관(105)의 상측에 형성된 제2 차광막(LS2)과 기관(105)의 좌측에 형성된 제2 차광막(LS2)이 연결되지만, 기관(105)의 상측에 형성된 제2 차광막(LS2)이 기관(105)의 우측에 형성된 제2 차광막(LS2)과 끊기고, 기관(105)의 좌측에 형성된 제2 차광막(LS2)이 기관(105)의 하측에 형성된 제2 차광막(LS2)과 끊긴 형상으로도 이루어질 수 있다. 또한, 이와는 반대로, 기관(105)의 상측에 형성된 제2 차광막(LS2)과 기관(105)의 우측에 형성된 제2 차광막(LS2)이 연결되지만, 기관(105)의 상측에 형성된 제2 차광막(LS2)이 기관(105)의 좌측에 형성된 제2 차광막(LS2)과 끊기고, 기관(105)의 우측에 형성된 제2 차광막(LS2)이 기관(105)의 하측에 형성된 제2 차광막(LS2)과 끊긴 형상으로도 이루어질 수 있다.
- [0045] 전술한 제2 실시예에 따른 표시장치(100)는 다음과 같이 스크라이빙 될 수 있다. 도 8을 참조하면, 전술한 박막트랜지스터와 유기발광 다이오드가 형성된 기관(105)과 대향 기관(180)이 합착된다. 합착된 기관(105)과 대향 기관(180)에는 다수의 셀 영역(C), 다수의 셀 영역(C) 내에 구획된 표시영역(A/A)과 비표시영역(N/A) 및 패드영역

역(P)이 구획된다. 다수의 셀 영역(C) 내의 비표시영역(N/A)에 실런트 등의 밀봉재가 도포되어 기관(105)과 대향 기관(180)이 합착된다.

[0046] 상기 합착된 기관들(105, 180)의 스크라이빙 라인을 따라 스크라이빙 휠(swh)로 스크라이빙 한다. 보다 자세하게, 기관(105) 상면에 스크라이빙 휠(swh)을 정렬하고 스크라이빙한다. 이때, 스크라이빙 휠(swh)의 위치는 기관(105)의 외면에서 셀 영역(C)의 경계에 해당된다. 특히, 셀 영역(C)의 경계에는 차광막(LS2, LS3)들이 형성되어 스크라이빙 라인의 역할을 한다. 이때 차광막(LS2, LS3)들은 라인 별로 이격된 형상으로 이루어진다. 예를 들어, 도 8에 도시된 바와 같이, 기관(105)의 상측에 형성된 제2 차광막(LS2)과 제3 차광막(LS3), 기관(105)의 하측에 형성된 제2 차광막(LS2)과 제3 차광막(LS3), 기관(105)의 좌측에 형성된 제2 차광막(LS2)과 제3 차광막(LS3) 및 기관(105)의 우측에 형성된 제2 차광막(LS2)과 제3 차광막(LS3)이 모두 끊어진 형상으로 이루어진다.

[0047] 셀 영역(C)의 경계 중 ①번 스크라이빙 라인을 따라 먼저 y축(도면에서 세로 방향)으로 스크라이빙 휠(swh)을 이용하여 스크라이빙 한다. 다음, ①번 스크라이빙 라인을 따라 x축(도면에서 가로 방향)으로 스크라이빙 휠(swh)을 이용하여 스크라이빙 한다. 이어, ②번 스크라이빙 라인을 따라 x축으로 스크라이빙 휠(swh)을 이용하여 스크라이빙하여 스크라이빙 공정을 수행한다.

[0048] 이때, ①번 스크라이빙 라인에는 제2 차광막(LS2)과 제3 차광막(LS3)이 위치하고 ②번의 스크라이빙 라인에는 제2 차광막(LS2)이 위치하여, 스크라이빙 휠(swh)에 의한 스크라이빙 공정 시 발생하는 정전기가 제2 차광막(LS2)과 제3 차광막(LS3)에 가두어진다. 그러나, 표시영역(A/A)의 제1 차광막(LS1)과는 이격되어 있으므로, 제2 차광막(LS2)과 제3 차광막(LS3)에 가두어진 정전기가 제1 차광막(LS1)으로 전달되지 않는다.

[0049] 전술한 바와 같이, 본 발명의 제2 실시예에 따른 표시장치는 표시영역과 비표시영역에 형성된 제1 차광막 및 제2 차광막을 구비하며, 특히, 제1 차광막과 제2 차광막은 서로 이격되고, 제2 차광막이 스크라이빙되는 기관의 가장자리에 배치된다. 따라서, 기관의 스크라이빙 시 발생하는 정전기를 제2 차광막에서 가두고 표시영역으로 전달되는 것을 방지할 수 있는 이점이 있다.

[0050] 한편, 도 9는 본 발명의 제3 실시예에 따른 표시장치를 나타낸 평면도이고, 도 10은 본 발명의 제3 실시예에 따른 표시장치의 스크라이빙 공정을 나타낸 평면도이다. 하기에서는 전술한 제1 및 제2 실시예에 동일한 구성요소에 대해 동일한 도면부호를 붙여 중복되는 설명을 생략하기로 한다.

[0051] 도 9를 참조하면, 본 발명의 제3 실시예에서 개시하는 표시장치(100)는 기관(105)과 대향기관(180)이 합착되어 구성되고, 표시영역(A/A)과 표시영역(A/A)을 제외한 나머지 영역인 비표시영역(N/A)이 형성되어 있다. 상기 비표시영역(N/A)에는 표시영역(A/A)에 구동신호를 인가하기 위해서, 구동칩이 실장되고 외부의 인쇄회로기판으로부터 신호를 인가받는 복수의 배선들이 구비되는 패드부(PAD)가 위치한다.

[0052] 표시영역(A/A)과 비표시영역(N/A)은 외부의 광이 입사되는 것을 차단하는 차광막(LS1, LS2)들이 구비된다. 제1 차광막(LS1)은 최소한 표시영역(A/A)의 전 영역에 위치하여 표시영역(A/A)에 형성된 박막트랜지스터에 광이 입사되는 것을 차단하고, 제2 차광막(LS2)은 비표시영역(N/A)의 가장자리를 둘러싸도록 위치하여, 스크라이빙 공정 시 정전기가 표시영역(A/A)으로 전달되는 것을 방지한다. 이때, 표시영역(A/A)에 위치한 제1 차광막(LS1)과 비표시영역(N/A)에 위치한 제2 차광막(LS2)은 서로 이격되게 형성되어, 스크라이빙 공정 시 정전기가 차광막을 타고 표시영역(A/A)으로 전달되는 것을 방지한다.

[0053] 제1 차광막(LS1)은 표시영역(A/A)을 모두 커버하도록 판(plate) 형상으로 형성되고, 제2 차광막(LS2)은 기관(105)의 가장자리를 둘러싸도록 위치한다. 전술한 제1 실시예와는 달리, 제2 차광막(LS2)은 불연속적으로 이루어지며 예를 들어, 도트 형상으로 이루어진다. 예를 들어, 도면에 도시된 바와 같이, 기관(105)의 상측과 하측에 각각 형성된 제2 차광막(LS2)은 4개로 분리된 도트 형상으로 이루어지고, 기관(105)의 좌측과 우측에 각각 형성된 제2 차광막(LS2)은 5개로 분리된 도트 형상으로 이루어진다. 그러나, 본 발명은 이에 한정되지 않으며, 제2 차광막(LS2)의 위치별로 도트의 개수는 2개 이상 수 십 개 이하로 이루어질 수 있다. 제2 차광막(LS2)의 도트들의 이격 간격은 적어도 1 μ m 이상이며, 100 μ m 이상으로 이루어지거나 바람직하게 1000 μ m 이상으로 형성되어, 제2 차광막(LS2)들에서 정전기가 전달되는 것을 방지한다.

[0054] 전술한 제3 실시예에 따른 표시장치(100)는 다음과 같이 스크라이빙 될 수 있다. 도 10을 참조하면, 전술한 박막트랜지스터와 유기발광 다이오드가 형성된 기관(105)과 대향 기관(180)이 합착된다. 합착된 기관(105)과 대향 기관(180)에는 다수의 셀 영역(C), 다수의 셀 영역(C) 내에 구획된 표시영역(A/A)과 비표시영역(N/A) 및 패드영역(P)이 구획된다. 다수의 셀 영역(C) 내의 비표시영역(N/A)에 실런트 등의 밀봉재가 도포되어 기관(105)과 대향 기관(180)이 합착된다.

- [0055] 상기 합착된 기관들(105, 180)의 스크라이빙 라인을 따라 스크라이빙 휠(swh)로 스크라이빙 한다. 보다 자세하게, 기관(105) 상면에 스크라이빙 휠(swh)을 정렬하고 스크라이빙한다. 이때, 스크라이빙 휠(swh)의 위치는 기관(105)의 외면에서 셀 영역(C)의 경계에 해당된다. 특히, 셀 영역(C)의 경계에는 차광막(LS2, LS3)들이 형성되어 스크라이빙 라인의 역할을 한다. 이때 차광막(LS2, LS3)들은 도트 형상으로 이루어진다. 예를 들어, 도 10에 도시된 바와 같이, 기관(105)의 상측과 하측에 각각 형성된 제2 차광막(LS2)은 4개의 도트 형상으로 이루어지고, 기관(105)의 좌측과 우측에 각각 형성된 제2 차광막(LS2)은 5개의 도트 형상으로 이루어진다.
- [0056] 셀 영역(C)의 경계 중 ①번 스크라이빙 라인을 따라 먼저 y축(도면에서 세로 방향)으로 스크라이빙 휠(swh)을 이용하여 스크라이빙 한다. 다음, ①번 스크라이빙 라인을 따라 x축(도면에서 가로 방향)으로 스크라이빙 휠(swh)을 이용하여 스크라이빙 한다. 이어, ②번 스크라이빙 라인을 따라 x축으로 스크라이빙 휠(swh)을 이용하여 스크라이빙하여 스크라이빙 공정을 수행한다.
- [0057] 이때, ①번 스크라이빙 라인에는 제2 차광막(LS2)과 제3 차광막(LS3)이 위치하고 ②번의 스크라이빙 라인에는 제2 차광막(LS2)이 위치하여, 스크라이빙 휠(swh)에 의한 스크라이빙 공정 시 발생하는 정전기가 제2 차광막(LS2)과 제3 차광막(LS3)에 가두어진다. 그러나, 표시영역(A/A)의 제1 차광막(LS1)과는 이격되어 있으므로, 제2 차광막(LS2)과 제3 차광막(LS3)에 가두어진 정전기가 제1 차광막(LS1)으로 전달되지 않는다.
- [0058] 전술한 바와 같이, 본 발명의 제2 실시예에 따른 표시장치는 표시영역과 비표시영역에 형성된 제1 차광막 및 제2 차광막을 구비하며, 특히, 제1 차광막과 제2 차광막은 서로 이격되고, 제2 차광막이 스크라이빙되는 기관의 가장자리에 배치된다. 따라서, 기관의 스크라이빙 시 발생하는 정전기를 제2 차광막에서 가두고 표시영역으로 전달되는 것을 방지할 수 있는 이점이 있다.
- [0059] 도 11은 본 발명의 제1 실시예에 따라 제조된 표시장치의 박막트랜지스터의 게이트 전압-드레인 전류 곡선을 나타낸 그래프이고, 도 12는 종래 기술에 따라 제조된 표시장치의 박막트랜지스터의 게이트 전압-드레인 전류 곡선을 나타낸 그래프이다. 여기서, 종래 기술에 따라 제조된 표시장치는 도 2에 도시된 표시장치임을 참고한다.
- [0060] 도 11을 참조하면, 본 발명의 제1 실시예에 따라 스크라이빙 라인에 차광막이 형성된 기관을 스크라이빙하여 제조된 표시장치의 박막트랜지스터는 -2V의 문턱전압을 나타내고 있다. 반면, 도 12를 참조하면, 종래 기술에 따라 기관을 스크라이빙하여 제조된 표시장치의 박막트랜지스터는 -7.6V의 문턱전압을 나타내 본 발명에의 박막트랜지스터보다 -5.4V 정도 쉬프트 된 것을 확인할 수 있었다. 즉, 본 발명은 기관의 스크라이빙 라인에 차광막을 형성하되 표시영역의 차광막과 이격되도록 형성함으로써, 스크라이빙 시 발생하는 정전기에 의해 박막트랜지스터의 특성이 저하되는 것을 방지할 수 있는 이점이 있다.
- [0061] 이상 첨부된 도면을 참조하여 본 발명의 실시예를 설명하였지만, 상술한 본 발명의 기술적 구성은 본 발명이 속하는 기술 분야의 당업자가 본 발명의 그 기술적 사상이나 필수적 특징을 변경하지 않고서 다른 구체적인 형태로 실시될 수 있다는 것을 이해할 수 있을 것이다. 그러므로 이상에서 기술한 실시 예들은 모든 면에서 예시적인 것이며 한정적인 것이 아닌 것으로서 이해되어야 한다. 아울러, 본 발명의 범위는 상기 상세한 설명보다는 후술하는 특허청구범위에 의하여 나타내어진다. 또한, 특허청구범위의 의미 및 범위 그리고 그 등가 개념으로부터 도출되는 모든 변경 또는 변형된 형태가 본 발명의 범위에 포함되는 것으로 해석되어야 한다.

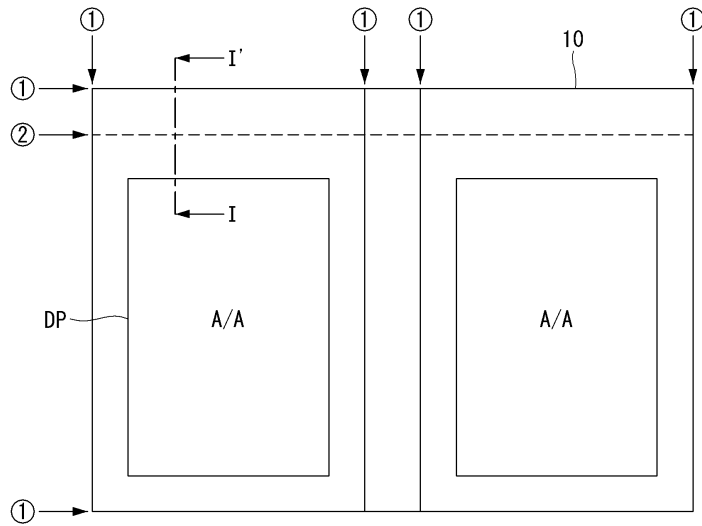
부호의 설명

- [0062] 100 : 표시장치 105 : 기관
110 : 버퍼층 115 : 액티브층
120 : 게이트 절연막 125 : 게이트 전극
130 : 층간 절연막 135a, 135b : 콘택홀
140a : 소스 전극 140b : 드레인 전극
145 : 유기 절연막 150 : 화소 전극
155 : बैं크층 160 : 유기 발광층
165 : 대향 전극 180 : 대향 기관

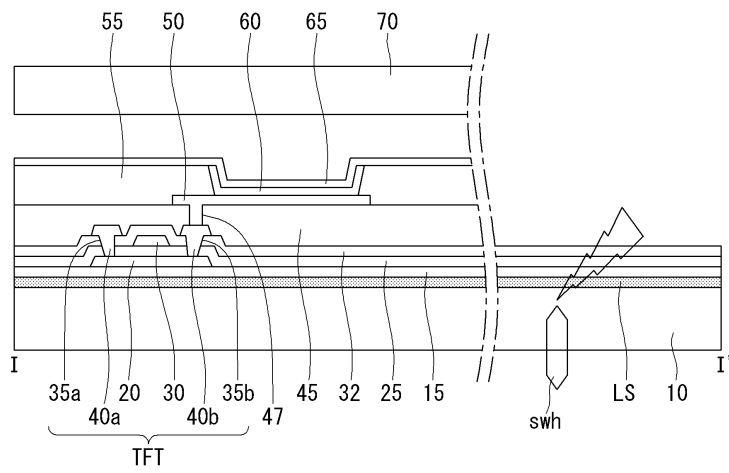
LS1 : 제1 차광막 LS2 : 제2 차광막

도면

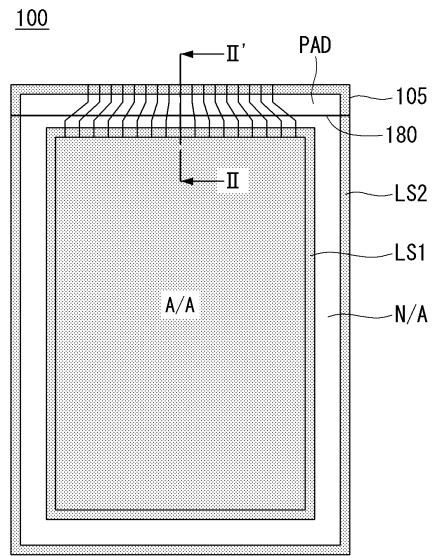
도면1



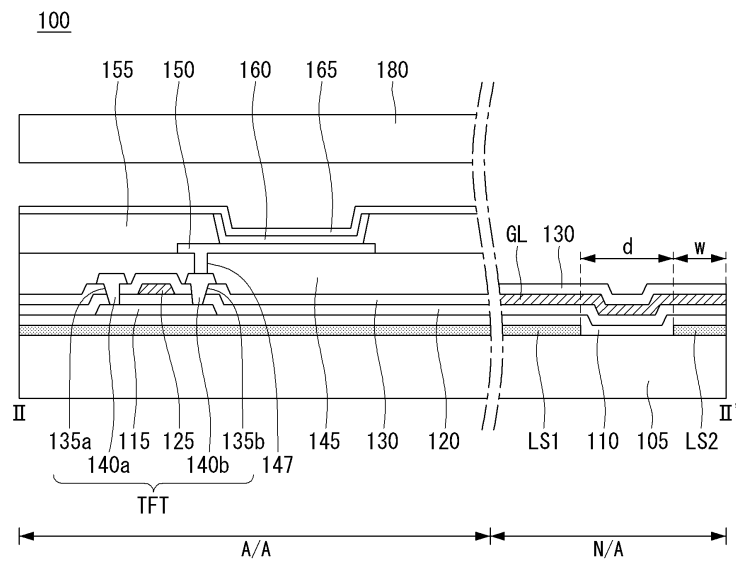
도면2



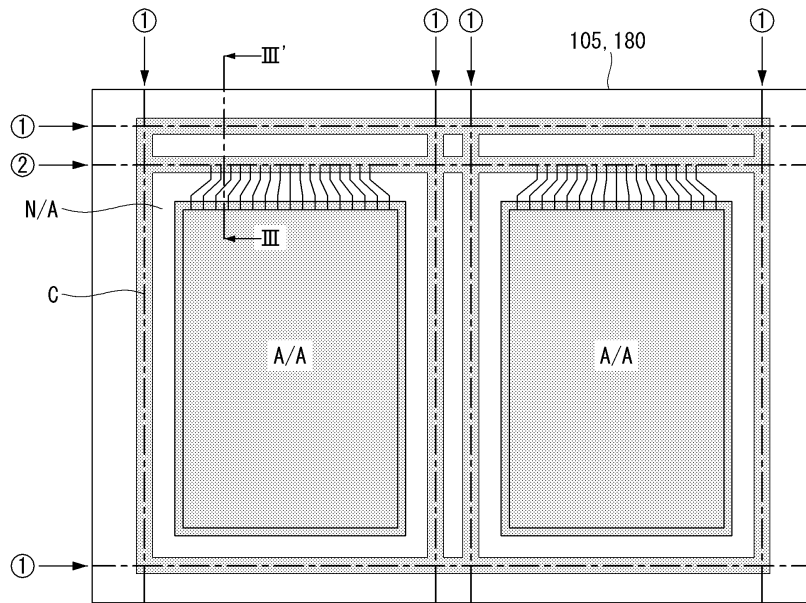
도면3



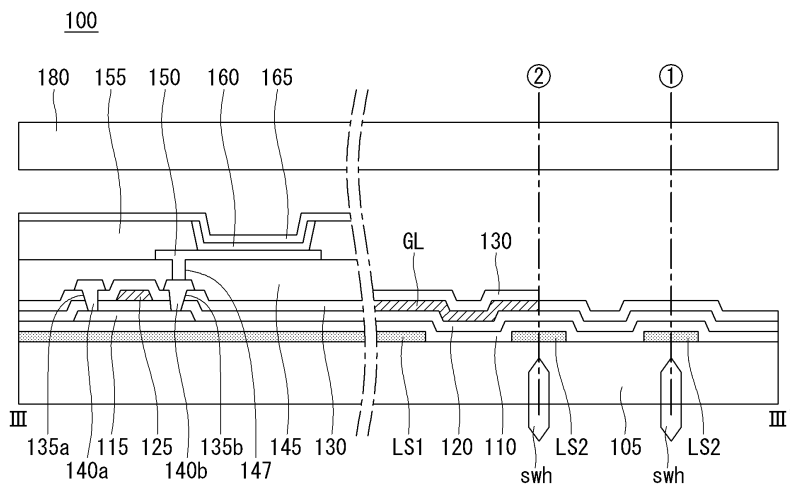
도면4



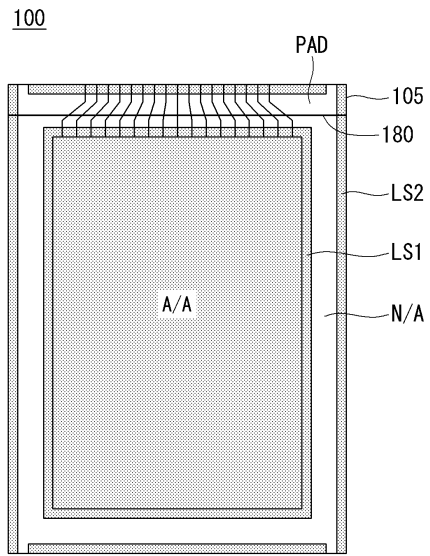
도면5



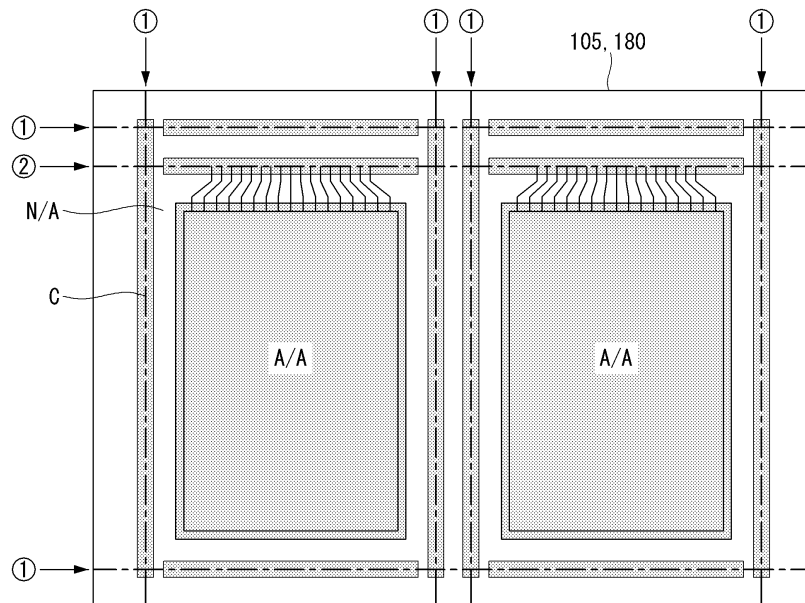
도면6



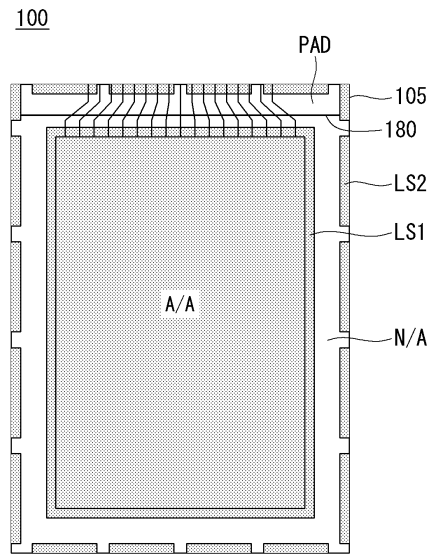
도면7



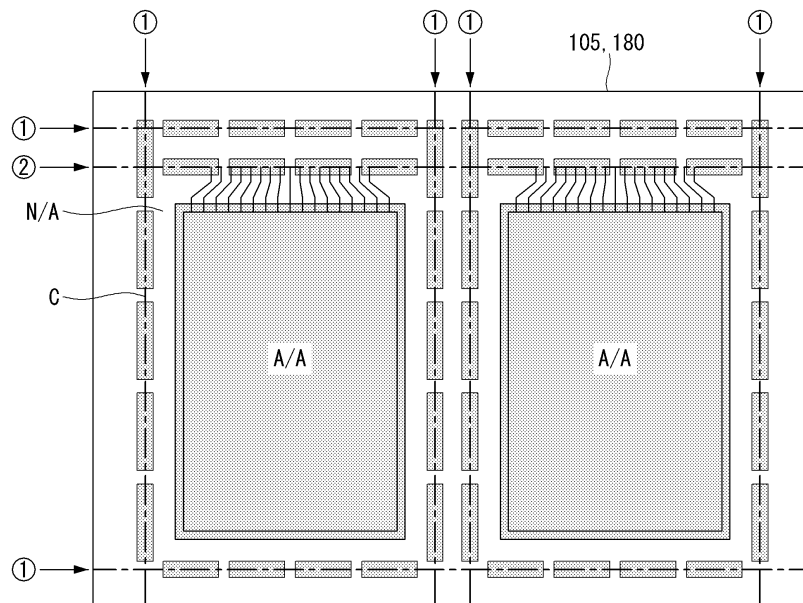
도면8



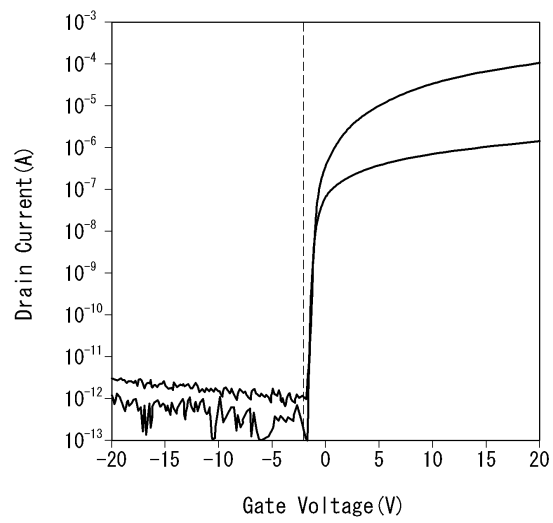
도면9



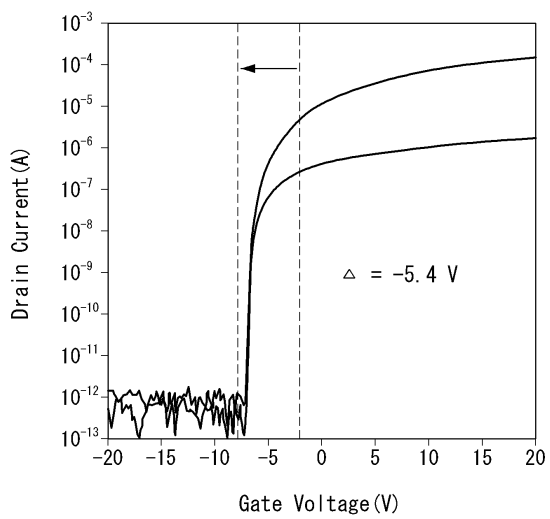
도면10



도면11



도면12



专利名称(译)	显示设备		
公开(公告)号	KR1020160010741A	公开(公告)日	2016-01-28
申请号	KR1020140090575	申请日	2014-07-17
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
当前申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOO KYO SEOP 추교섭 BAE JONG UK 배종욱 CHO BO KYOUNG 조보경		
发明人	추교섭 배종욱 조보경		
IPC分类号	H01L27/32		
CPC分类号	H01L27/3272 H01L27/1225 H01L29/78633 H01L29/7869		
外部链接	Espacenet		

摘要(译)

根据本发明实施例的显示装置包括：除了显示区域之外还在其上限定显示区域和非显示区域的基板，在显示区域上形成的第一遮光膜，第二光-和有机发光二极管，其中第一遮光膜和第二遮光膜彼此间隔开。

