



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2015-0010037

(43) 공개일자 2015년01월28일

(51) 국제특허분류(Int. Cl.)

H01L 51/52 (2006.01) H05B 33/26 (2006.01)

H05B 33/10 (2006.01)

(21) 출원번호 10-2013-0084277

(22) 출원일자 2013년07월17일

심사청구일자 없음

(71) 출원인

삼성디스플레이 주식회사

경기도 용인시 기흥구 삼성2로 95 (농서동)

(72) 발명자

최원규

경기 성남시 분당구 동관교로 122, 201동 903호
(백현동, 백현마을2단지아파트)

(74) 대리인

권혁수, 오세준, 송윤호

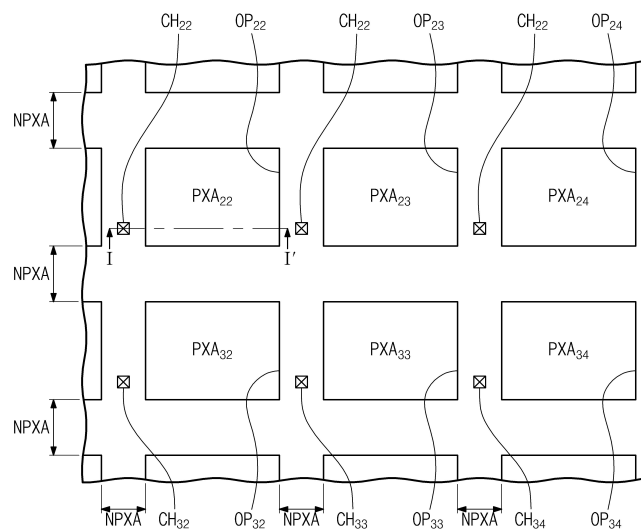
전체 청구항 수 : 총 19 항

(54) 발명의 명칭 표시장치 및 그 제조방법

(57) 요약

본 발명에 따른 표시장치는 제1 전원전압을 수신하는 제1 전극, 제2 전원전압을 수신하는 제2 전극을 포함하는 유기발광소자, 제2 전극 상에 배치되고, 적어도 하나의 무기물층을 포함하는 제1 보호층, 및 제1 보호층 상에 배치되고, 제1 보호층을 관통하여 상기 제2 전극과 전기적으로 연결된 보조 전극층을 포함한다.

대표도 - 도3



특허청구의 범위

청구항 1

적어도 하나의 발광영역 및 상기 발광영역과 인접하고, 적어도 하나의 스위칭 소자가 배치된 비발광영역을 포함하는 기관;

상기 발광영역 상에 배치되고, 상기 스위칭 소자와 연결되어 제1 전원전압을 수신하는 제1 전극, 상기 제1 전극 상에 배치된 유기 박막층 및 상기 유기 박막층 상에 배치되고, 상기 제1 전원전압과 다른 제2 전원전압을 수신하는 제2 전극을 포함하는 유기발광소자;

상기 제2 전극 상에 배치되고, 적어도 하나의 무기물층을 포함하는 제1 보호층; 및

상기 제1 보호층 상에 배치되고, 상기 제1 보호층을 관통하여 상기 제2 전극과 전기적으로 연결된 보조 전극층을 포함하고,

상기 제1 보호층은 상기 제2 전극과 상기 보조 전극층이 전기적으로 연결되는 적어도 하나의 접속부를 포함하는 표시장치.

청구항 2

제1 항에 있어서,

상기 보조 전극층은 상기 발광영역 및 상기 비발광영역과 중첩되는 것을 특징으로 하는 표시장치.

청구항 3

제2 항에 있어서,

상기 접속부는 상기 비발광영역 상에 배치되는 것을 특징으로 하는 표시장치.

청구항 4

제3 항에 있어서,

상기 제1 보호층은 상기 유기발광소자를 보호하는 무기물층을 더 포함하는 것을 특징으로 하는 표시장치.

청구항 5

제4 항에 있어서,

상기 보조 전극층은 투명한 것을 특징으로 하는 표시장치.

청구항 6

제5 항에 있어서,

상기 보조 전극층 상에 배치되고, 적어도 하나의 무기물층을 포함하는 제2 보호층을 더 포함하는 것을 특징으로 하는 표시장치.

청구항 7

서로 이격되어 배치되고, 각각이 유기발광소자를 포함하는 복수 개의 발광영역들 및 상기 복수 개의 발광영역들에 인접한 비발광영역을 포함하는 기관;

상기 유기발광소자를 커버하고, 적어도 하나의 무기물층을 포함하는 제1 보호층; 및

상기 제1 보호층 상에 배치되고, 상기 유기발광소자와 전기적으로 연결된 보조 전극층을 포함하고,

상기 유기발광소자는,

제1 전원전압을 수신하는 제1 전극;

상기 기관 상에 배치되고, 상기 제1 전극의 일부를 노출시키는 개구부 및 상기 기관을 커버하는 절연부를 포함하는 화소 정의막;

상기 노출된 제1 전극 상에 배치된 유기 박막층; 및

상기 유기 박막층 상에 배치되고, 상기 제1 전원전압과 다른 제2 전원전압을 수신하는 제2 전극을 포함하고,

상기 제1 보호층은 상기 제1 보호층을 관통하고, 상기 제2 전극과 상기 보조 전극층이 전기적으로 연결되는 적어도 하나의 접속부를 포함하는 표시장치.

청구항 8

제7 항에 있어서,

상기 보조 전극층은 상기 복수 개의 발광영역들 및 상기 비발광영역과 중첩되는 것을 특징으로 하는 표시장치.

청구항 9

제8 항에 있어서,

상기 보조 전극층은 상기 제2 전극과 동일한 면적을 가지는 것을 특징으로 하는 표시장치.

청구항 10

제8 항에 있어서,

상기 접속부는 복수 개로 구비되고,

상기 복수 개의 접속부들 각각은 상기 복수 개의 발광영역들 각각에 일대일 대응되도록 배치되는 것을 특징으로 하는 표시장치.

청구항 11

제8 항에 있어서,

상기 기관 및 상기 제2 전극 사이에 배치되고, 상기 제1 전극의 일부를 노출시키는 화소 정의막을 더 포함하고,

상기 화소 정의막은,

상기 복수 개의 발광영역들 각각에 대응하는 복수 개의 개구부들; 및

상기 복수 개의 개구부들에 인접하고, 상기 비발광영역에 중첩하는 절연부를 포함하고,

상기 절연부는 일면 상에서 돌출된 돌기부를 더 포함하는 것을 특징으로 하는 표시장치.

청구항 12

제11 항에 있어서,

상기 접속부는 상기 돌기부와 중첩되는 것을 특징으로 하는 표시장치.

청구항 13

제12 항에 있어서,

상기 제1 보호층은,

상기 제2 전극을 보호하고, 유기물을 포함하는 제1 커버층; 및

상기 제1 커버층 상에 배치되고, 무기물을 포함하는 제2 커버층을 포함하는 것을 특징으로 하는 표시장치.

청구항 14

제13 항에 있어서,

상기 제1 보호층 상에 배치되고, 적어도 하나의 무기물층을 포함하는 제2 보호층을 더 포함하는 것을 특징으로

하는 표시장치.

청구항 15

기관 상에 제1 전극을 형성하는 단계;

상기 기관 상에 상기 제1 전극의 일부를 노출시키는 화소 정의막을 형성하는 단계;

상기 노출된 제1 전극 상에 유기 박막층을 형성하는 단계;

상기 유기 박막층 상에 제2 전극을 형성하는 단계;

상기 제2 전극 상에 제1 보호층을 형성하는 단계;

상기 제1 보호층 상에 상기 제2 전극의 일부를 노출시키는 관통홀을 형성하는 단계;

상기 제1 보호층 상에, 상기 관통홀을 통하여 상기 노출된 제2 전극과 접속되는 보조 전극층을 형성하는 단계;
및

상기 보조 전극층 상에 제2 보호층을 형성하는 단계를 포함하는 표시장치 제조방법.

청구항 16

제15 항에 있어서,

상기 화소 정의막을 형성하는 단계는,

상기 기관 상에 절연층을 도포하는 단계; 및

상기 절연층에 제1 전극의 일부를 노출시키는 개구부를 패터닝하는 단계를 포함하는 것을 특징으로 하는 표시장치 제조방법.

청구항 17

제16 항에 있어서,

상기 화소 정의막을 형성하는 단계는,

상기 화소 정의막의 일면 상에서 돌출된 돌기부를 형성하는 단계를 더 포함하는 것을 특징으로 하는 표시장치 제조방법.

청구항 18

제17 항에 있어서,

상기 관통홀은 상기 돌기부와 중첩되는 영역에 형성하는 것을 특징으로 하는 표시장치 제조방법.

청구항 19

제15 항에 있어서,

상기 관통홀은 상기 제1 보호층에 레이저를 조사하여 형성하는 것을 특징으로 하는 표시장치 제조방법.

명세서

기술 분야

[0001]

본 발명은 표시장치 및 그 제조방법에 관한 것으로, 더욱 상세하게는, 캐소드 전극의 전압강하를 방지할 수 있는 표시장치 및 그 제조방법에 관한 것이다.

배경 기술

[0002]

유기 발광 표시 장치는 애노드 전극과 캐소드 전극 사이에 유기물로 이루어진 발광층을 갖는 표시 장치이다. 디스플레이 장치들 중, 유기 발광 표시 장치는 시야각이 넓고 응답속도가 빨라 차세대 디스플레이 장치로서 주목

을 받고 있다.

[0003] 이러한 유기 발광 표시 장치는 광의 투과 방향에 따라 배면 발광 방식과 전면 발광 방식으로 구분된다. 배면 발광 방식에 비하여 전면 발광 방식은 높은 개구율을 가질 수 있다.

[0004] 그러나, 전면 발광 방식에서는 광이 캐소드 전극을 투과하여 전달되므로, 상기 캐소드 전극은 도전 물질이면서도 동시에 투과성을 가져야 한다. 이러한 반투과성 물질은 얇은 두께를 가지기 때문에 저 저항 캐소드 전극을 구현하는 데 한계를 가진다.

[0005] 따라서, 캐소드 전극에서 전압 강하(즉, IR drop) 현상이 나타날 우려가 있고, 특히 유기 발광 표시 장치의 크기가 증가됨에 따라 상기 현상이 두드러질 우려가 있다.

발명의 내용

해결하려는 과제

[0006] 따라서 본 발명은, 각 화소에 제공되는 캐소드 전압 강하를 방지할 수 있는 표시장치 및 그 제조방법을 제공하는 데 그 목적이 있다.

과제의 해결 수단

[0007] 본 발명에 따른 표시장치는 적어도 하나의 발광영역 및 상기 발광영역과 인접하고, 적어도 하나의 스위칭 소자가 배치된 비발광영역을 포함하는 기관, 상기 발광영역 상에 배치되고, 상기 스위칭 소자와 연결되어 제1 전원 전압을 수신하는 제1 전극, 상기 제1 전극 상에 배치된 유기 박막층 및 상기 유기 박막층 상에 배치되고, 상기 제1 전원전압과 다른 제2 전원전압을 수신하는 제2 전극을 포함하는 유기발광소자, 상기 제2 전극 상에 배치되고, 적어도 하나의 무기물층을 포함하는 제1 보호층, 및 상기 제1 보호층 상에 배치되고, 상기 제1 보호층을 관통하여 상기 제2 전극과 전기적으로 연결된 보조 전극층을 포함한다. 이 때, 상기 제1 보호층은 상기 제2 전극과 상기 보조 전극층이 전기적으로 연결되는 적어도 하나의 접속부를 포함한다.

[0008] 상기 보조 전극층은 상기 발광영역 및 상기 비발광영역과 중첩되고, 상기 접속부는 상기 비발광영역 상에 배치될 수 있다.

[0009] 상기 제1 보호층은 상기 유기발광소자를 보호하는 무기물층을 더 포함할 수 있고, 상기 보조 전극층은 투명한 전극층일 수 있다.

[0010] 본 발명에 따른 표시장치는 상기 보조 전극층 상에 배치되고, 적어도 하나의 무기물층을 포함하는 제2 보호층을 더 포함할 수 있다.

[0011] 본 발명에 따른 표시장치는 서로 이격되어 배치되고, 각각이 유기발광소자를 포함하는 복수 개의 발광영역들 및 상기 복수 개의 발광영역들에 인접한 비발광영역을 포함하는 기관, 상기 유기발광소자를 커버하고, 적어도 하나의 무기물층을 포함하는 제1 보호층, 상기 제1 보호층 상에 배치되고, 상기 유기발광소자와 전기적으로 연결된 보조 전극층을 포함한다.

[0012] 상기 유기발광소자는, 제1 전원전압을 수신하는 제1 전극, 상기 기관 상에 배치되고, 상기 제1 전극의 일부를 노출시키는 개구부 및 상기 기관을 커버하는 절연부를 포함하는 화소 정의막, 상기 노출된 제1 전극 상에 배치된 유기 박막층 및 상기 유기 박막층 상에 배치되고, 상기 제1 전원전압과 다른 제2 전원전압을 수신하는 제2 전극을 포함한다. 상기 제1 보호층은 상기 제1 보호층을 관통하고, 상기 제2 전극과 상기 보조 전극층이 전기적으로 연결되는 적어도 하나의 접속부를 포함한다.

[0013] 상기 보조 전극층은 상기 복수 개의 발광영역들 및 상기 비발광영역과 중첩될 수 있고, 상기 보조 전극층은 상기 제2 전극과 동일한 면적을 가질 수 있다.

[0014] 상기 접속부는 복수 개로 구비되고, 상기 복수 개의 접속부들 각각은 상기 복수 개의 발광영역들 각각에 일대일 대응되도록 배치될 수 있다.

[0015] 본 발명에 따른 표시장치는 상기 기관 및 상기 제2 전극 사이에 배치되고, 상기 제1 전극의 일부를 노출시키는 화소 정의막을 더 포함하고, 상기 화소 정의막은, 상기 복수 개의 발광영역들 각각에 대응하는 복수 개의 개구부들, 및 상기 복수 개의 개구부들에 인접하고, 상기 비발광영역에 중첩하는 절연부를 포함하고, 상기 절연부는 일면 상에서 돌출된 돌기부를 더 포함한다. 상기 접속부는 상기 돌기부와 중첩될 수 있다.

- [0016] 상기 제1 보호층은, 상기 제2 전극을 보호하고, 유기물을 포함하는 제1 커버층 및 상기 제1 커버층 상에 배치되고, 무기물을 포함하는 제2 커버층을 포함할 수 있다.
- [0017] 본 발명에 따른 표시장치는 상기 제1 보호층 상에 배치되고, 적어도 하나의 무기물층을 포함하는 제2 보호층을 더 포함할 수 있다.
- [0018] 본 발명에 따른 표시장치 제조방법은 기판 상에 제1 전극을 형성하는 단계, 상기 기판 상에 상기 제1 전극의 일부를 노출시키는 화소 정의막을 형성하는 단계, 상기 노출된 제1 전극 상에 유기 박막층을 형성하는 단계, 상기 유기 박막층 상에 제2 전극을 형성하는 단계, 상기 제2 전극 상에 제1 보호층을 형성하는 단계, 상기 제1 보호층 상에 상기 제2 전극의 일부를 노출시키는 관통홀을 형성하는 단계, 상기 제1 보호층 상에, 상기 관통홀을 통하여 상기 노출된 제2 전극과 접속되는 보조 전극층을 형성하는 단계, 및 상기 보조 전극층 상에 제2 보호층을 형성하는 단계를 포함한다.
- [0019] 상기 화소 정의막을 형성하는 단계는, 상기 기판 상에 절연층을 도포하는 단계, 및 상기 절연층에 제1 전극의 일부를 노출시키는 개구부를 패터닝하는 단계를 포함한다.
- [0020] 상기 화소 정의막을 형성하는 단계는, 상기 화소 정의막의 일면 상에서 돌출된 돌기부를 형성하는 단계를 더 포함할 수 있다.
- [0021] 상기 관통홀은 상기 돌기부와 중첩되는 영역에 형성될 수 있다.
- [0022] 상기 관통홀은 상기 제1 보호층에 레이저를 조사하여 형성될 수 있다.

발명의 효과

- [0023] 본 발명의 표시장치는 캐소드 전극 상에 배치된 보조 전극층을 더 포함하고, 보조 전극층과 캐소드 전극은 서로 전기적으로 연결되는 전기적 접속부를 포함한다. 전기적 접속부를 통해 보조 전극층의 전압을 캐소드 전극의 전면에 고루 인가할 수 있다. 이에 따라 표시장치의 영역에 따른 휘도 저하를 개선할 수 있다.
- [0024] 또한, 본 발명에 따른 표시장치 제조방법은 캐소드 전극과 보조 전극층이 연결되기 위한 전기적 접속부를 레이저 조사를 통하여 형성한다. 따라서, 전기적 접속부를 미세하게 형성할 수 있고, 고해상도 품질 구현에 유리하다.

도면의 간단한 설명

- [0025] 도 1은 본 발명의 일 실시예에 따른 표시장치의 블록도이다.
- 도 2는 도 1에 도시된 화소의 등가회로도이다.
- 도 3은 본 발명의 일 실시예에 따른 표시패널의 평면도이다.
- 도 4는 도 3의 I-I'의 단면도이다.
- 도 5는 도 3의 I-I'의 단면도이다.
- 도 6a 내지 도 6h는 본 발명의 일 실시예에 따른 표시장치 제조방법을 도시한 것이다.

발명을 실시하기 위한 구체적인 내용

- [0026] 도 1은 본 발명의 일 실시예에 따른 표시장치의 블록도이고, 도 2는 도 1에 도시된 화소의 등가회로도이다.
- [0027] 도 1을 참조하면, 본 발명의 실시예에 따른 유기발광 표시장치는 유기발광 표시패널(DP, 이하, 표시패널), 타이밍 제어부(TC), 주사 구동부(SD), 및 데이터 구동부(DD)를 포함한다.
- [0028] 상기 표시패널(DP)은 베이스 기판(101: 도 4 참조), 상기 베이스 기판(101) 상에 배치된 복수 개의 주사 라인들(S1~Sn), 복수 개의 데이터 라인들(D1~Dm), 및 상기 복수 개의 주사 라인들(S1~Sn) 중 대응하는 주사 라인들과 복수 개의 데이터 라인들(D1~Dm) 중 대응하는 데이터 라인들에 연결된 복수 개의 화소들(PX₁₁~PX_{nm})을 포함한다.
- [0029] 복수 개의 주사 라인들(S1~Sn)은 상기 베이스 기판(101)의 일면 상에서 제1 방향(D1)으로 연장되고 상기 제1 방향(D1)에 교차하는 제2 방향(D2)으로 배열된다. 상기 복수 개의 데이터 라인들(D1~Dm)은 상기 복수 개의 주사 라인들(S1~Sn)에 절연되게 교차한다. 상기 복수 개의 데이터 라인들(D1~Dm)은 상기 제2 방향(D2)으로 연장되고

상기 제1 방향(D1)으로 배열된다.

- [0030] 상기 표시패널(DP)는 외부로부터 제1 전원전압(ELVDD) 및 제2 전원전압(ELVSS)을 공급받는다. 상기 복수 개의 화소들(PX₁₁~PX_{nm}) 각각은 대응하는 주사 신호에 응답하여 턴-온된다. 상기 복수 개의 화소들(PX₁₁~PX_{nm}) 각각은 상기 제1 전원전압(ELVDD) 및 상기 제2 전원전압(ELVSS)을 수신하고, 대응하는 데이터 신호에 응답하여 광을 생성한다. 상기 제1 전원전압(ELVDD)은 상기 제2 전원전압(ELVSS) 보다 높은 레벨의 전압이다.
- [0031] 상기 복수 개의 화소들(PX₁₁~PX_{nm}) 각각은 적어도 하나의 트랜지스터, 적어도 하나의 커패시터, 및 유기발광소자를 포함한다. 도 2에는 상기 복수 개의 주사 라인들(S1~Sn) 중 i번째 주사 라인(Si)과 복수 개의 데이터 라인들(D1~Dm) 중 j번째 데이터 라인(Dj)에 연결된 화소(PX_{ij})의 등가회로를 예시적으로 도시하였다.
- [0032] 상기 화소(PX_{ij})는 제1 트랜지스터(TFT1), 제2 트랜지스터(TFT2), 커패시터(Cap), 및 유기발광소자(OLED_{ij})를 포함한다. 상기 제1 트랜지스터(TFT1)는 상기 i번째 주사 라인(Si)에 연결된 제어전극, 상기 j번째 데이터 라인(Dj)에 연결된 입력전극, 및 출력전극을 포함한다. 상기 제1 트랜지스터(TFT1)는 상기 i번째 주사 라인(Si)에 인가된 주사 신호에 응답하여 상기 j번째 데이터 라인(Dj)에 인가된 데이터 신호를 출력한다.
- [0033] 상기 커패시터(Cap)는 상기 제1 트랜지스터(TFT1)에 연결된 제1 커패시터 전극 및 상기 제1 전원전압(ELVDD)을 수신하는 제2 커패시터 전극을 포함한다. 상기 커패시터(Cap)는 상기 제1 트랜지스터(TFT1)로부터 수신한 상기 데이터 신호에 대응하는 전압과 상기 제1 전원전압(ELVDD)의 차이에 대응하는 전하량을 충전한다.
- [0034] 상기 제2 트랜지스터(TFT2)는 상기 제1 트랜지스터(TFT1)의 상기 출력 전극 및 상기 커패시터(Cap)의 상기 제1 커패시터 전극에 연결된 제어전극, 상기 제1 전원전압(ELVDD)을 수신하는 입력전극, 및 출력전극을 포함한다. 상기 제2 트랜지스터(TFT2)의 상기 출력전극은 상기 유기발광소자(OLED_{ij})에 연결된다.
- [0035] 상기 제2 트랜지스터(TFT2)는 상기 커패시터(Cap)에 저장된 전하량에 대응하여 상기 유기발광소자(OLED_{ij})에 흐르는 구동전류를 제어한다. 상기 커패시터(Cap)에 충전된 전하량에 따라 상기 제2 트랜지스터(TFT2)의 턴-온 시간이 결정된다. 실질적으로 상기 제2 트랜지스터(TFT2)의 상기 출력전극은 상기 유기발광소자(OLED_{ij})에 상기 제1 전원전압(ELVDD)보다 낮은 레벨의 전압을 공급한다.
- [0036] 상기 유기발광소자(OLED_{ij})는 상기 제2 트랜지스터(TFT2)에 연결된 제1 전극 및 상기 제2 전원전압(ELVSS)을 수신하는 제2 전극을 포함한다. 상기 유기발광소자(OLED_{ij})는 상기 제1 전극과 상기 제2 전극 사이에 배치된 제1 공통층, 유기 발광 패턴, 및 제2 공통층을 포함할 수 있다. 상기 유기발광소자(OLED_{ij})는 상기 제2 트랜지스터(TFT2)의 턴-온 구간동안 발광된다. 상기 유기발광소자(OLED_{ij})에서 생성된 광의 컬러는 상기 유기 발광 패턴을 이루는 물질에 의해 결정된다. 예컨대, 상기 유기발광소자(OLED_{ij})에서 생성된 광의 컬러는 적색, 녹색, 청색, 백색 중 어느 하나일 수 있다.
- [0037] 상기 타이밍 제어부(TC)는 입력 영상신호들을 수신하고, 상기 표시패널(DP)의 동작모드에 부합하게 변환된 영상 데이터들(I_{DATA})과 각종 제어신호들(SCS, DCS)을 출력한다.
- [0038] 상기 주사 구동부(SD)는 타이밍 제어부(TC)로부터 주사 구동제어신호(SCS)를 수신한다. 상기 주사 구동제어신호(SCS)를 공급받은 상기 주사 구동부(SD)는 복수 개의 주사 신호들을 생성한다. 상기 복수 개의 주사신호들은 상기 복수 개의 주사 라인들(S1~Sn)에 순차적으로 공급된다.
- [0039] 상기 데이터 구동부(DD)는 상기 타이밍 제어부(TC)로부터 데이터 구동제어신호(DCS) 및 상기 변환된 영상데이터들(I_{DATA})을 수신한다. 상기 데이터 구동부(DD)는 상기 데이터 구동제어신호(DCS)와 상기 변환된 영상데이터들(I_{DATA})에 근거하여 복수 개의 데이터 신호들을 생성한다. 상기 복수 개의 데이터 신호들은 상기 복수 개의 데이터 라인들(D1~Dm)에 공급된다.
- [0040] 도 3은 본 발명의 일 실시예에 따른 표시패널의 평면도이고, 도 4는 도 3의 I-I'에 대응하는 단면도이다. 도 3은 6 개의 개구부들(OP₂₂~OP₃₄)에 대응하는 6개의 발광영역들(PXA₂₂~PXA₃₄)을 예시적으로 도시하였다. 도 3에서는 설명의 편의를 위해 일부의 구성들만을 도시하였다. 도 4는 어느 하나의 발광영역(PXA₂₂)의 단면을 예시적으로 도시하였다.

- [0041] 도 3에 도시된 것과 같이, 상기 표시패널(DP)은 복수 개의 발광영역들(PXA₂₂~PXA₃₄)과 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄)에 인접한 비발광영역(NPXA)으로 구분된다. 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄)은 상기 비발광영역(NPXA)에 의해 에워싸인다. 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄)에는 상기 복수 개의 화소들(PX₁₁~PX_{n_m})의 유기발광소자의 제1 전극들이 각각 배치된다.
- [0042] 도 4에 도시된 것과 같이, 베이스 기판(101) 상에는 박막 트랜지스터(TFT)가 형성된다. 상기 박막 트랜지스터(TFT)는 도 2에 도시된 상기 제1 트랜지스터(TFT1) 및 상기 제2 트랜지스터(TFT2) 중 어느 하나일 수 있다. 상기 박막 트랜지스터(TFT)는 반도체층(AL), 게이트 전극(GE) 및 상기 반도체층(AL)에 전기적으로 연결되는 소스 전극(SE) 및 드레인 전극(DE)을 포함한다.
- [0043] 상기 베이스 기판(101) 상에는 상기 반도체층(AL)이 형성된다. 이 때, 상기 베이스 기판(101) 상에는, 상기 반도체층(AL)이 형성되기 전에 버퍼층(미도시)이 더 배치될 수 있다. 상기 버퍼층은 절연층일 수 있다.
- [0044] 상기 반도체층(AL)은 비정질 실리콘 박막 또는 다결정질 실리콘 박막으로 형성될 수 있으나, 반드시 이에 한정되는 것은 아니다. 예컨대, 상기 반도체층(AL)은 유기 반도체를 포함할 수 있다. 도시되지 않았으나, 상기 반도체층(AL)은 N형 불순물이 고농도로 도핑된 소스 영역, P형 불순물이 고농도로 도핑된 드레인 영역, 및 상기 소스영역과 상기 드레인 영역 사이에 배치된 채널영역을 포함한다.
- [0045] 상기 반도체층(AL) 상에는 게이트 절연막(GI)이 배치된다. 상기 게이트 절연막(GI)은 후속공정에서 형성될 층들과 상기 반도체층(AL)이 서로 절연되도록 한다. 상기 게이트 절연막(GI)은 실리콘산화물, 실리콘질화물, 알루미늄 산화물 등과 같은 무기 절연층을 포함할 수 있다. 또는, 상기 게이트 절연막(GI)은 폴리메틸메타크릴렌, 폴리스티렌, 페놀계 고분자, 아크릴계 고분자, 폴리이미드, 폴리비닐 등과 같은 고분자 재료를 포함하는 유기 절연막일 수 있다.
- [0046] 상기 게이트 절연막(GI) 상에는 상기 게이트 전극(GE)이 배치된다. 도시되지 않았으나, 상기 게이트 전극(GE)은 대응되는 주사라인(G₂₂)과 연결된다. 상기 게이트 전극(GE)은 상기 주사라인(G₂₂)으로부터 상기 박막 트랜지스터(TFT)를 온/오프 시키는 신호를 인가받는다. 상기 게이트 전극(GE)은 특히 상기 채널영역 상에 대응되도록 배치될 수 있다.
- [0047] 상기 게이트 전극(GE)은 폴리 실리콘 또는, 불화몰리브덴, 알루미늄, 크롬, 알루미늄/크롬 등과 같은 도전성 금속을 포함할 수 있다. 또는, 상기 게이트 전극(GE)은 도전성 폴리아닐린, 도전성 폴리피롤, 도전성 폴리티오펜, 폴리스티렌술폰산 등과 같은 도전성 폴리머를 포함할 수 있다.
- [0048] 상기 게이트 전극(GE) 상에는 제1 절연층(102)이 배치된다. 상기 제1 절연층(102)은 상기 게이트 전극(GE)을 커버하고, 상기 게이트 전극(GE)과 다른 구성들을 서로 전기적으로 절연시킨다. 상기 제1 절연층(102)은 서로 이격되어 배치된 제1 컨택홀(TH1) 및 제2 컨택홀(TH2)을 구비한다.
- [0049] 상기 제1 절연층(102) 상에는 소스 전극(SE) 및 드레인 전극(DE)이 서로 이격되어 배치된다. 상기 소스 전극(SE) 및 드레인 전극(DE)은 각각 상기 제1 컨택홀(TH1) 및 제2 컨택홀(TH2)을 통해 상기 반도체층(AL)에 접촉한다.
- [0050] 상기 제1 절연층(102) 상에는 제2 절연층(103)이 배치된다. 상기 제2 절연층(103)은 상기 소스 전극(SE) 및 상기 드레인 전극(DE)을 커버한다. 상기 소스전극(SE)은 상기 소스영역에 대응되도록 배치되고, 상기 드레인 전극(DE)은 상기 드레인 영역에 대응되도록 배치될 수 있다.
- [0051] 도시되지 않았으나, 상기 박막 트랜지스터(TFT)는 상기 게이트 전극(GE)이 상기 소스 전극(SE) 및 상기 드레인 전극(DE)의 하측에 배치되는 바텀 게이트 방식일 수 있다. 이 때, 상기 반도체층(AL)은 상기 소스 전극(SE) 및 상기 드레인 전극(DE) 상에 배치된다. 본 발명에 있어서, 상기 박막 트랜지스터(TFT)의 구동 방식은 어느 하나에 제한되지 않으며, 스위칭 기능을 하는 다양한 구조와 방식이 선택될 수 있다.
- [0052] 도 4에 도시된 것과 같이, 상기 제2 절연층(103) 상에는 상기 유기발광소자(OLED₂₂)가 배치된다. 상기 유기발광소자(OLED₂₂)는 상기 제1 전극(ED1), 상기 유기 박막층(EL) 및 상기 제2 전극(ED2)을 포함한다. 본 실시예에서 상기 제1 전극(ED1)은 양극으로 상기 제2 전극(ED2)은 음극으로 설명된다.
- [0053] 상기 제1 전극(ED1)은 상기 제2 절연층(103) 상에 배치된다. 상기 제1 전극(ED1)은 상기 제2 절연층(103)을 관통하는 컨택홀(TH3)을 통해 상기 드레인 전극(DE)과 연결된다. 도시되지 않았으나, 상기 제1 전극(ED1) 및 상기

드레인 전극(DE)은 대응되는 데이터 배선(D₂₂)과 연결되어 상기 제1 전원전압을 수신한다.

- [0054] 상기 제1 전극(ED1)은 전도성 및 일함수(work function)가 높은 물질로 구성될 수 있다. 상기 제1 전극(ED1)은 투명한 전도성 산화물을 포함할 수 있다. 예컨대, 인듐 주석 산화물, 인듐 아연 산화물, 아연 산화물 또는 인듐 산화물을 포함할 수 있다.
- [0055] 도 3 및 도 4에 도시된 것과 같이, 상기 제2 절연층(103) 상에 화소 정의막(PDL)이 배치된다. 상기 화소 정의막(PDL)은 복수 개의 개구부들(OP₂₂~OP₃₄) 및 상기 복수 개의 개구부들(OP₂₂~OP₃₄)에 인접한 절연부를 포함한다. 상기 복수 개의 개구부들(OP₂₂~OP₃₄)은 각각 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄)과 대응되고, 상기 절연부는 상기 비발광영역(NPXA)과 대응된다.
- [0056] 도 4에 도시된 것과 같이, 상기 개구부(OP₂₂)는 상기 제1 전극(ED1)의 일부 영역을 노출시킨다. 상기 개구부(OP₂₂)는 상기 발광영역(PXA₂₂)에 대응한다. 상기 제1 전극(ED1)은 상기 발광영역(PXA₂₂)에 대응하게 배치된다. 상기 제1 전극(ED1)은 상기 제1 전원전압(ELVDD: 도 1 참조)을 수신한다. 도시되지는 않았으나, 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄)에 배치된 제1 전극들은 표시패널 차원에서 제1 전극층을 구성한다.
- [0057] 도 4에 도시된 것과 같이, 상기 제1 전극(ED1) 상에는 상기 유기 박막층(EL)이 배치된다. 상기 유기 박막층(EL)은 제1 공통층(FL1), 유기 발광층(EML), 제2 공통층(FL2)을 포함한다. 상기 유기 박막층(EL)은 저분자 유기물로 형성할 수 있으며, 예컨대 구리 프탈로시아닌, 트리스-8-하이드록시퀴놀린 알루미늄 등으로 형성될 수 있다. 또한 상기 유기층(140)은 고분자 유기물로도 형성 가능하며, 예컨대, 폴리(3,4-에틸렌디옥시티오펜), 폴리페닐렌비니렌, 및 폴리플루오렌계 등 다양한 재료로 형성될 수 있다.
- [0058] 상기 제1 공통층(FL1)은 상기 제1 전극(ED1) 및 상기 화소 정의막의 상기 절연부를 커버하도록 배치될 수 있다. 도시되지는 않았으나, 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄: 도 3 참조) 및 상기 비발광영역(NPXA)에는 일체의 형상의 상기 제1 공통층(FL1)이 배치된다.
- [0059] 상기 제1 공통층(FL1)은 상기 제1 전극(ED1)으로부터 주입되는 정공(hole)의 이동도를 조절한다. 도시되지 않았으나, 상기 제1 공통층(FL1)은 정공 주입층(hole injection layer)을 포함한다. 또한, 상기 제1 공통층(FL1)은 정공 수송층(hole transport layer)을 더 포함할 수 있다.
- [0060] 상기 유기 발광층(EML)은 상기 발광영역(PXA₂₂)에 대응하게 상기 제1 공통층(FL1) 상에 배치된다. 상기 유기 발광층(EML)은 상기 개구부(OP₂₂)에 대응하게 상기 제1 공통층(FL1) 상에 배치된다. 상기 유기 발광층(EML)은 색을 발광한다. 상기 유기 발광층(EML)은 적색, 녹색, 청색, 및 백색 중 어느 하나의 색을 생성한다. 상기 유기 발광층(EML)은 형광 발광물질 또는 인광 발광물질을 포함할 수 있다.
- [0061] 상기 제2 공통층(FL2)은 상기 유기 발광층(EML) 상에 배치된다. 상기 제2 공통층(FL2)은 전자의 이동도를 조절할 수 있다. 도시되지는 않았으나, 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄: 도 3 참조) 및 상기 비발광영역(NPXA)에는 일체의 형상의 상기 제2 공통층(FL2)이 배치된다.
- [0062] 상기 제2 공통층은 전자 주입층(electron injection layer)을 포함한다. 또한, 상기 제2 공통층은 상기 전자 주입층 및 상기 유기 발광층(EML) 사이에 배치된 전자 수송층(electron transport layer)을 더 포함할 수 있다. 한편, 본 발명의 다른 실시예에서, 상기 제2 공통층(FL2)은 생략될 수 있다.
- [0063] 또한, 도시되지 않았으나, 상기 유기발광소자(OLED₂₂)는 상기 제2 공통층(FL2) 및 상기 유기 발광층(EML) 사이에 배치된 정공 저지층(hole block layer)을 더 포함할 수 있다. 상기 정공 저지층은 상기 유기 발광층(EML)으로부터 상기 제2 공통층(FL2)으로 정공이 이동되는 것을 방지하여 발광효율을 높인다.
- [0064] 상기 발광영역(PXA₂₂)에 대응하게 상기 제2 공통층(FL2) 상에 상기 제2 전극(ED2)이 배치된다. 상기 제2 전극은 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄: 도 3 참조) 및 상기 비발광영역(NPXA)을 커버하는 일체의 형상으로 배치될 수 있다. 또는, 도시되지 않았으나, 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄: 도 3 참조)에 배치된 복수 개의 제2 전극들은 표시패널 차원에서 제2 전극층을 구성할 수 있다. 상기 제2 전극(ED2)은 상기 제2 전원전압(ELVSS: 도 1 참조)을 수신한다.
- [0065] 상기 제2 전극(ED2)은 상기 제1 전극(ED1)에 비해 낮은 일함수를 갖는 물질로 구성된다. 예컨대, 상기 제2 전극

(ED2)은 리튬, 칼슘, 리튬플루오르/칼슘, 리튬플루오르/알루미늄, 알루미늄, 은, 마그네슘 또는 이들의 화합물을 포함하는 반사형 전극으로 형성될 수 있다. 또는, 상기 제2 전극(ED2)은 투명한 전극으로 형성될 수 있다. 예컨대, 상기 제2 전극(ED2)은 은을 포함하는 반투과성 박막층으로 형성될 수 있다.

[0066] 상기 유기발광소자(OLED₂₂) 상에는 제1 보호층(200)이 배치된다. 상기 제1 보호층(200)은 상기 제2 전극(ED2) 상에 배치되어 상기 제2 전극(ED2)과 상기 제2 전극(ED2) 상에 배치되는 다른 구성들을 절연시킨다.

[0067] 또한, 상기 제1 보호층(200)은 상기 유기발광소자(OLED₂₂)로 수분 및 산소가 침투하는 것을 방지할 수 있다. 상기 제1 보호층(200)은 적어도 하나 이상의 층으로 형성될 수 있으며, 상기 제1 보호층(200)은 유기막 및 무기막 중 적어도 어느 하나를 포함한다. 상기 제1 보호층(200)은 상기 유기발광소자(OLED₂₂)의 상면을 평탄화시킨다.

[0068] 상기 제1 보호층(200) 상에는 보조 전극층(300)이 배치된다. 도시되지 않았으나, 상기 보조 전극층(300)은 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄: 도 3 참조) 및 상기 비발광영역(NPXA)을 커버하는 일체의 형상으로 배치될 수 있다. 상기 보조 전극층(300)은 상기 제2 전극(ED2)의 형상과 대응되는 형상을 가질 수 있다.

[0069] 상기 보조 전극층(300)은 전도성 물질을 포함할 수 있다. 예컨대, 상기 보조 전극층(300)은 상기 제2 전극(ED2)과 동일한 물질을 포함할 수 있다. 또한, 상기 보조 전극층(300)은 투명한 전도성 물질을 포함할 수 있다.

[0070] 상기 제1 보호층(200)은 상기 제2 전극(ED2) 및 상기 보조 전극층(300)이 접속되는 접속부(CH₂₂)를 포함한다. 도 3에 도시된 것과 같이, 본 발명에 따른 표시패널(DP)은 적어도 하나의 접속부들(CH₂₂~CH₃₄)을 포함할 수 있다.

[0071] 상기 접속부(CH₂₂)는 상기 제2 전극(ED2) 및 상기 보조 전극층(300)이 중첩되는 다양한 영역에 배치될 수 있다. 예컨대, 도시되지 않았으나, 상기 접속부(CH₂₂)는 상기 발광영역(PXA₂₂) 상에 배치될 수 있다. 또는, 도 4에 도시된 것과 같이, 상기 복수 개의 접속부들(CH₂₂~CH₃₄)은 투과율에 영향이 없도록 상기 비발광영역(NPXA)에 배치될 수 있다.

[0072] 상기 표시패널(DP)은 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄) 각각에 대하여 일대일 대응되도록 배치된 복수 개의 접속부들(CH₂₂~CH₃₄)을 포함할 수 있다. 상기 복수 개의 접속부들(CH₂₂~CH₃₄)은 불규칙적인 배열을 이룰 수 있다. 상기 복수 개의 접속부들(CH₂₂~CH₃₄)의 수나 배치영역은 제한되지 않는다.

[0073] 상기 복수 개의 발광영역들(PXA₂₂~PXA₃₄)은 상기 제2 전극(ED2)의 전압강하가 발생하는 영역에 배치될 수 있다. 예컨대, 본 발명에 따른 표시패널의 가장자리 영역을 따라 배치되고, 중심영역의 일부 영역에만 배치될 수 있다.

[0074] 또한, 도시되지 않았으나, 상기 접속부들(CH₂₂~CH₃₄)은 다양한 형상을 가질 수 있다. 예컨대, 상기 접속부(CH₂₂)는 원, 다각형의 단면을 가질 수 있다. 또는, 상기 접속부(CH₂₂)는 라인 형상을 가질 수 있다. 상기 전기적 접속부(CH₂₂)의 면적이 증가하면, 상기 보조 전극층(300)의 전압이 상기 제2 전극(ED2)으로 용이하게 전달된다. 상기 접속부(CH₂₂)는 다양한 형상을 가질 수 있고, 다양한 위치에 배치되어, 상기 제2 전극(ED2)의 전압강하를 방지할 수 있다.

[0075] 상기 제2 전극(ED2)은 증착공정에 의해 비교적 얇은 박막층으로 형성된다. 특히, 상기 표시패널(DP)이 전면발광 방식인 경우, 상기 제2 전극(ED2)은 투과율 향상을 위해 100 Å 내외의 두께를 가진 박막층일 수 있다. 두께가 얇은 경우, 상기 제2 전극(ED2)의 내부저항은 증가한다.

[0076] 특히, 대면적의 표시패널에 적용되는 경우, 상기 제2 전극(ED2)은 상기 표시패널의 전면에 증착될 수 있다. 이때, 대면적의 얇은 박막층으로 형성된 상기 제2 전극(ED2)은 높은 저항을 가져 부분적으로 전압강하가 발생될 수 있다. 특히, 표시패널의 중심 영역일수록 전압강하율은 표시패널의 주변영역에 비해 비교적 높다.

[0077] 상기 보조 전극층(300)은 상기 제2 전극(ED2)에 비해 두껍게 형성된다. 따라서, 상기 표시패널의 동일한 영역에서 상기 제2 전극(ED2)의 일 영역과 대응되는 상기 보조 전극층(300)의 일 영역의 전압강하율은 상대적으로 낮게 나타난다.

[0078] 상기 제2 전극(ED2)은 상기 접속부(CH₂₂)를 통해 상기 보조 전극층(300)의 전압을 인가받는다. 상기 보조 전극

층(300)은 상기 제2 전극(ED2)의 전압강하를 완화시킬 수 있다. 따라서, 본 발명에 따른 표시장치는 상기 보조 전극층(300)을 포함함으로써, 대면적 표시패널에서 나타날 수 있는 표시품질 저하가 방지된다.

[0079] 도 4에 도시된 것과 같이, 본 발명에 따른 표시패널(DP)은 상기 보조 전극층(300) 상에 배치된 제2 보호층(400)을 더 포함할 수 있다. 상기 제2 보호층(400)은 상기 보조 전극층(300)을 외부로부터 보호한다.

[0080] 상기 제2 보호층(400)은 수분 및 산소의 침투를 방지하는 봉지층(passivation layer)일 수 있다. 상기 제2 보호층(400)은 적어도 한 층의 무기막 및 유기막을 포함할 수 있다. 예컨대, 상기 제2 보호층(400)은 Al, Al₂O₃, AlO_xN_y, SiO₂, SiO_xN_y 등을 포함할 수 있다.

[0081] 도 5는 도 3의 I-I'에 대응하는 단면도이다. 도 5에서는 도 4에 도시된 실시예와 다른 형상의 화소정의막(PDL)을 포함하는 실시예를 도시하였다. 또한, 도 5에서는 설명의 편의를 위해 유기박막층(EL)을 하나의 층으로 도시하였다. 한 편, 도 5는 도 1 내지 도 4에서 설명한 구성과 동일한 구성에 대해서는 동일한 참조부호를 부여하고 중복되는 설명은 생략한다.

[0082] 도 5에 도시된 것과 같이, 본 발명의 일 실시예에 따른 표시패널은 돌기부(PDL-B)를 포함하는 화소 정의막(PDL) 및 복수 개의 층으로 구성된 제1 보호층(200)을 포함한다.

[0083] 상기 화소 정의막(PDL)은 개구부(OP₂₂; 도 3 참조) 및 상기 개구부(OP₂₂)와 인접하고, 상기 제2 절연층(103)을 커버하는 절연부(PDL-I)를 포함한다. 상기 절연부(PDL-I)는 상기 개구부(OP₂₂)를 형성하고, 상기 발광영역(PXA₂₂)에 중첩하는 제1 면 및 상기 제1 면으로부터 연장되고, 상기 비발광영역(NPXA)과 중첩하는 제2 면을 포함한다.

[0084] 도 5에 도시된 것과 같이, 상기 절연부(PDL-I)는 상기 돌기부(PDL-B)를 더 포함할 수 있다. 상기 돌기부(PDL-B)는 상기 제2 면으로부터 돌출되어 형성된다. 상기 돌기부(PDL-B)는 상기 절연부(PDL-I)와 동일한 물질로 구성될 수 있다. 한 편, 도시되지 않았으나, 상기 돌기부(PDL-B)는 상기 절연부(PDL-I)와 별개의 구성으로, 상기 절연부(PDL-I) 상에 배치될 수 있다.

[0085] 상기 돌기부(PDL-B)는 상기 비발광영역(NPXA) 상에 배치된다. 도시되지 않았으나, 상기 돌기부(PDL-B)는 표시패널 차원에서 복수 개 제공될 수 있다. 또는, 상기 돌기부(PDL-B)는 상기 비발광영역(NPXA)에 중첩되고, 복수 개의 발광영역들을 에워싸는 일체의 형상을 가질 수 있다. 예컨대, 상기 돌기부(PDL-B)는 발광영역들 각각을 에워싸는 격자 형상을 가질 수 있다.

[0086] 도 5에 도시된 것과 같이, 상기 유기박막층(EL) 상에 상기 제2 전극(ED2)이 배치된다. 상기 제2 전극(ED2)은 상기 발광영역(PXA₂₂) 및 상기 비발광영역(NPXA)에 중첩되도록 배치될 수 있다. 이 때, 상기 제2 전극(ED2)은 상기 절연부(PDL-I) 및 상기 돌출부(PDL-B)를 커버한다. 상기 제2 전극(ED2)은 상기 제2 전극(ED2)이 배치되는 표면의 형상을 따라 배치된다. 따라서, 상기 제2 전극(ED2)은 소정의 단차들을 가질 수 있다.

[0087] 상기 제2 전극(ED2) 상에는 상기 제1 보호층(200)이 배치된다. 상기 제1 보호층(200)은 복수 개의 층이 적층된 다층으로 구성될 수 있다. 상기 제1 보호층(200)은 제1 커버층(210)을 포함한다. 상기 제1 커버층(210)은 투명한 폴리머 및/또는 무기물을 포함할 수 있다. 상기 제1 커버층(210)은 상기 제2 전극(ED2)을 보호하고, 상기 제2 전극(ED2)과 상기 제2 전극(DE2) 상에 배치될 다른 구성들을 절연시킨다.

[0088] 상기 제1 보호층(200)은 제2 커버층(220)을 더 포함할 수 있다. 상기 제2 커버층(220)은 상기 제1 커버층(210) 상에 배치될 수 있다. 상기 제2 커버층(220)은 내열성이 강한 물질을 포함할 수 있다. 상기 제2 커버층(220)은 이후의 후속공정, 예컨대, 상기 보조 전극층(300)의 패터닝 공정 시, 상기 제2 전극(ED2)의 손상을 방지한다.

[0089] 상기 제1 보호층(200)은 상기 제3 커버층(230)을 더 포함할 수 있다. 상기 제3 커버층(230)은 상기 제1 보호층(200)의 최상층에 배치될 수 있다. 상기 제3 커버층(230)은 상기 제2 전극(ED2)을 포함하는 상기 유기발광소자(OLED₂₂)에 수분 및 산소가 침투되는 것을 방지한다. 상기 제3 커버층(230)은 방습성이 높은 무기물을 포함할 수 있다. 예컨대, 상기 제3 커버층(230)은 실리콘옥사이드 또는 실리콘나이트라이드를 포함할 수 있다. 또는, 상기 제3 커버층(230)은 실리콘옥사이드/실리콘나이트라이드의 다층막으로 구성될 수 있다.

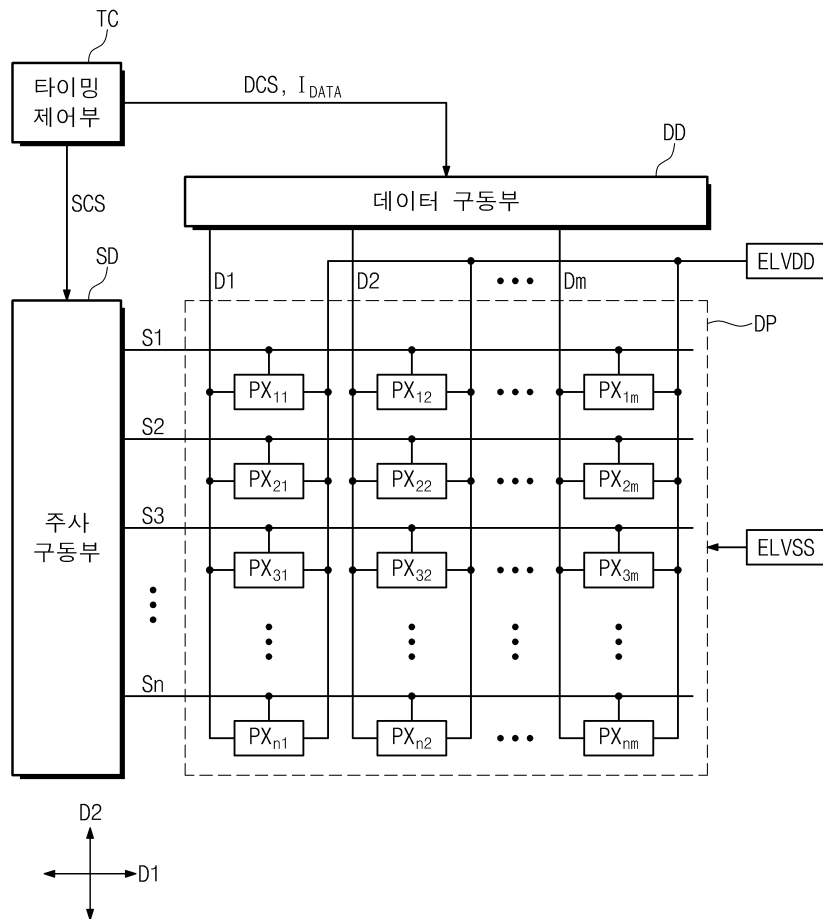
[0090] 상기 제1 보호층(200) 상에는 상기 보조 전극층(300)이 배치된다. 이 때, 상기 보조 전극층(300)은 상기 제2 전극(ED2)과 전기적으로 연결된다. 상기 제1 보호층(200)에는 상기 보조 전극층(300) 및 상기 제2 전극(ED2)의 전기적 접속부(CH₂₂)가 형성된다. 도 5에 도시된 것과 같이, 상기 전기적 접속부(CH₂₂)는 상기 돌기부(PDL-B)에 중

첩하여 배치될 수 있다.

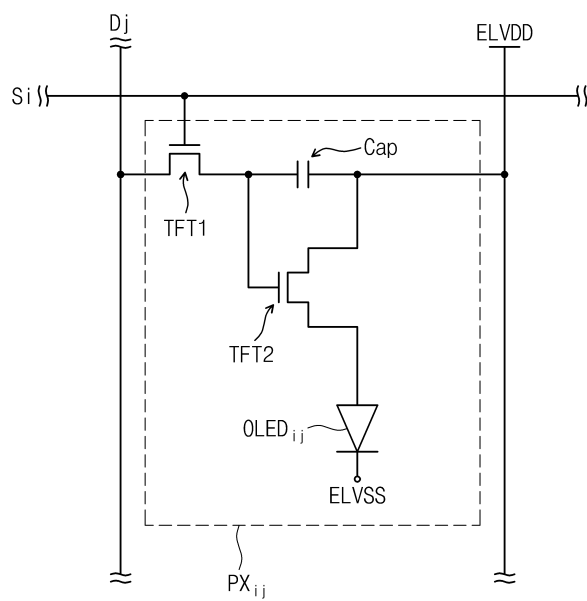
- [0091] 상기 전기적 접속부(CH₂₂)는 상기 제1 보호층(200)을 관통한다. 따라서, 상기 전기적 접속부(CH₂₂)의 측면은 상기 제1 커버층(210), 상기 제2 커버층(220), 및 상기 제3 커버층(230)의 단면들을 포함한다. 상기 보조 전극층(300)은 상기 제1 내지 제3 커버층들(210, 220, 230)의 단면들을 커버한다.
- [0092] 상기 보조 전극층(300)은 상기 전기적 접속부(CH₂₂)를 통해 상기 제2 전극(ED2)과 접촉한다. 따라서, 상기 제2 전극(ED2)은 상기 전기적 접속부(CH₂₂)가 배치된 곳에서 상기 보조 전극층(300)과 동일한 전압을 인가받는다. 상기 보조 전극층(300)은 상기 제2 전극(ED2)의 전압강하를 방지할 수 있다.
- [0093] 상기 보조 전극층(300) 상에는 상기 제2 보호층(400)이 배치된다. 상기 제2 보호층(400)은 상기 보조 전극층(300)에 수분 및 산소가 침투되는 것을 방지하는 봉지층의 역할을 한다. 이에 관해서는 도 4의 설명과 중복되어 생략한다. 상기 제1 보호층(200) 및 상기 제2 보호층(400)은 수분 및 산소의 침투를 이중으로 차단할 수 있어, 소자의 신뢰성을 향상시킬 수 있다.
- [0094] 도 6a 내지 도 6h는 본 발명의 일 실시예에 따른 표시장치 제조방법에 대하여 도시한 단면도이다. 도 6a 내지 도 6h에서는 도 4에 도시된 발광영역(PXA₂₂)에 대응하는 단면을 도시하고 있다.
- [0095] 도 6a에 도시된 것과 같이, 베이스 기판(101) 상에 제1 전극(ED1)을 배치하고, 상기 제1 전극(ED1)의 일부를 노출시키는 개구부(OP₂₂)를 포함하는 화소 정의막(PDL)을 형성한다. 상기 제1 전극(ED1)이 배치된 영역은 발광영역(PXA₂₂)으로 정의되고, 상기 발광영역(PXA₂₂)에 인접한 영역은 비발광영역(NPXA)으로 정의된다.
- [0096] 상기 베이스 기판(101) 및 상기 제1 전극(ED1) 사이에는 절연층이 배치된다. 상기 절연층은 제1 절연층(102) 및 제2 절연층(103)을 포함한다. 상기 제1 절연층(102) 및 상기 제2 절연층(103)은 적어도 하나의 박막 트랜지스터를 포함할 수 있다.
- [0097] 도 6a에 도시된 것과 같이, 상기 베이스 기판(101) 상에는 박막 트랜지스터(TFT)가 배치된다. 상기 박막 트랜지스터(TFT)는 상기 베이스 기판(101) 상에 형성된 반도체층(AL), 상기 반도체층 상에 배치된 게이트 전극(GE), 상기 게이트 전극(GE)과 절연되고, 상기 반도체층(AL) 상에 서로 이격되어 배치된 소스 전극(SE), 및 드레인 전극(DE)을 포함한다. 상기 드레인 전극(DE)은 상기 제1 전극(ED1)과 접촉홀(TH3)을 통하여 전기적으로 연결된다. 상기 박막 트랜지스터(TFT)는 증착, 노광, 현상 공정을 통해 형성된다. 상기 박막 트랜지스터(TFT)의 형성공정은 당업자에게 자명한 바, 상세한 설명은 생략한다.
- [0098] 상기 제2 절연층(103) 상에 상기 제1 전극(ED1)이 형성된다. 상기 제1 전극(ED1)은 통상의 증착방법, 예컨대, 화학기상증착법, 또는 스퍼터링 등을 이용하여 증착한 후, 포토리소그래피법 등에 의해 패터닝하여 형성될 수 있다. 상기 애노드 전극(120)은 상기 발광영역(PXA₂₂)과 상응하는 크기를 가지도록 형성될 수 있다.
- [0099] 상기 제2 절연층(103) 상에 개구부(OP₂₂)가 구비된 화소 정의막(PDL)을 형성한다. 마스크(미도시)를 사용하는 노광공정, 및 현상공정을 거쳐 기저막으로부터 상기 화소 정의막(PDL)을 형성한다. 상기 마스크는 슬릿 마스크나 회절 마스크로서, 투과영역 및 차단영역을 포함한다. 상기 마스크의 투과영역에 대응하여 상기 개구부(OP₂₂)가 형성되고, 상기 마스크의 차단영역에 대응하여 상기 개구부(OP₂₂)이외의 영역이 형성된다.
- [0100] 도시되지 않았으나, 상기 마스크는 하프톤 마스크를 이용할 수 있다. 상기 하프톤 마스크는 상기 투과영역, 상기 차단영역 및 상기 투과영역과 상기 차단영역에 인접한 반투과영역을 포함할 수 있다. 이 때, 상기 투과영역에 대응하여 상기 개구부(OP₂₂)가 형성되고, 상기 차단영역에 대응하여 돌기부(PDL-B: 도 5 참조)가 형성되며, 상기 반투과영역에 대응하여 절연부(PDL-I: 도 5 참조)가 형성된다.
- [0101] 도 6b에 도시된 것과 같이, 상기 노출된 제1 전극(ED1) 상에 유기 박막층(EL)이 형성된다. 상기 유기 박막층(EL)은 제1 공통층(FL1), 유기 발광층(EML)을 포함할 수 있다. 상기 제1 공통층(FL1)은 상기 화소 정의막(PDL) 및 상기 제1 전극(ED1) 상에 형성된다.
- [0102] 상기 제1 공통층(FL1) 상에 액상의 유기발광물질을 제공하여 상기 유기 발광층(EML)을 형성한다. 상기 유기물질은 상기 화소 정의막(PDL)의 상기 개구부(OP₂₂)에 대응하는 영역에 제공된다. 상기 유기발광층(EML)은 상기 발광영역(PXA₂₂)의 크기를 결정할 수 있다. 상기 유기발광층(EML)은 잉크젯 프린팅 또는 노즐 프린팅 방식으로 제공

도면

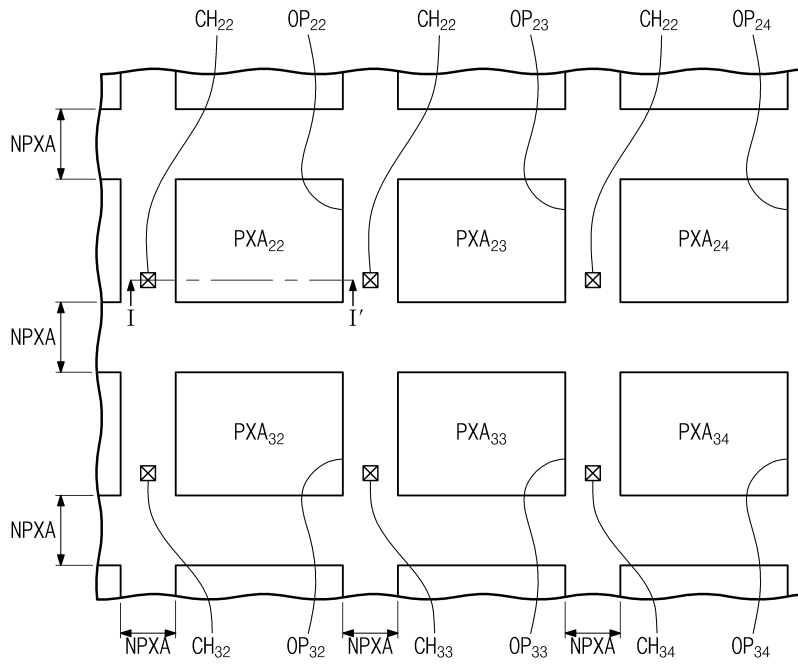
도면1



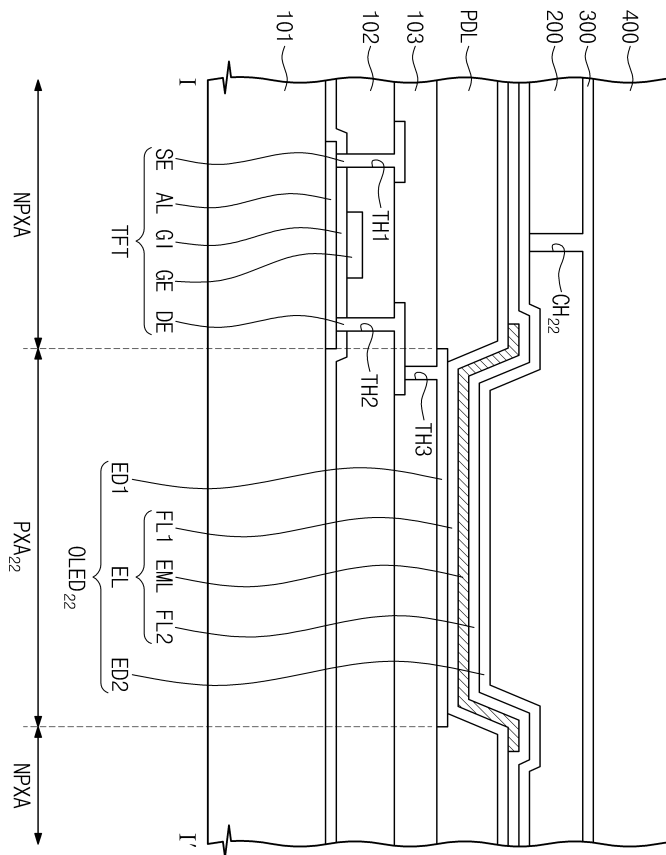
도면2



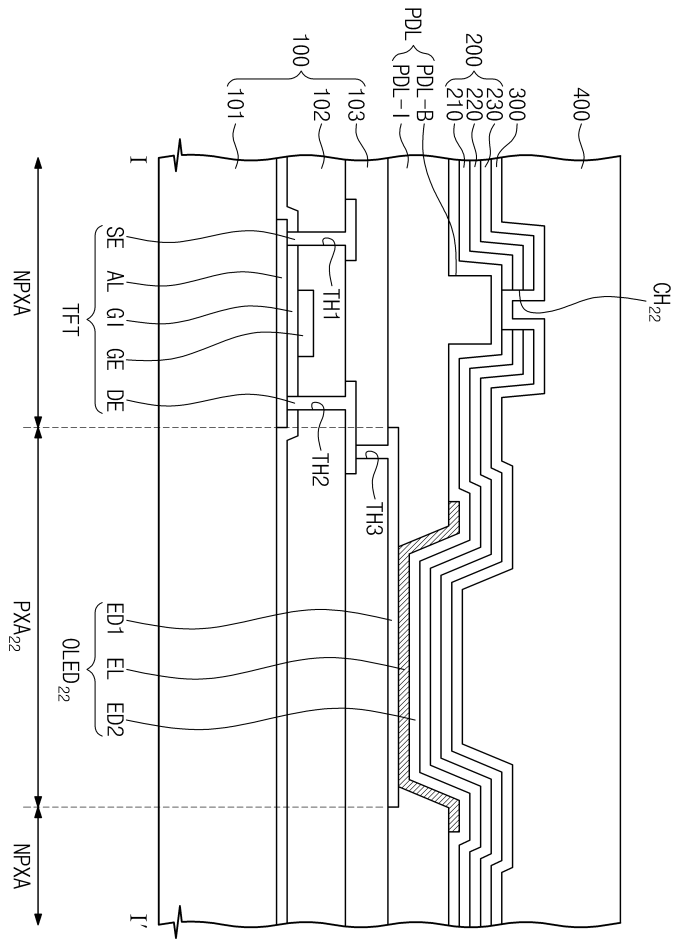
도면3



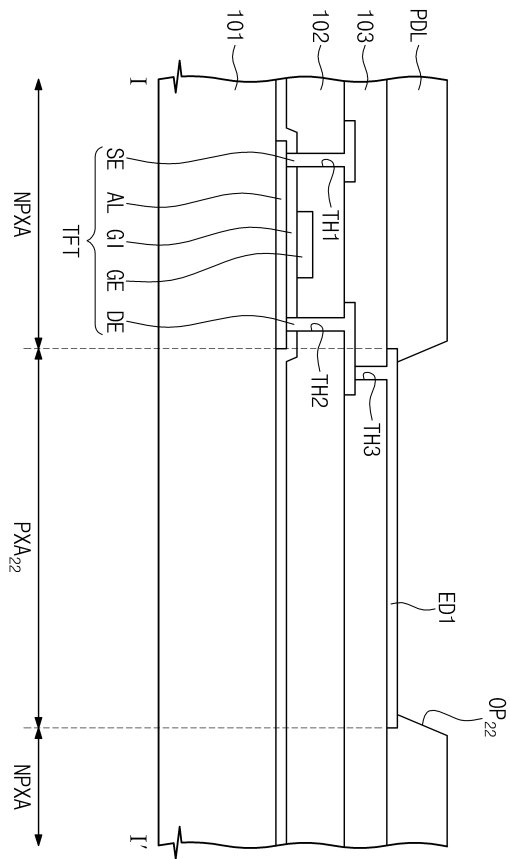
도면4



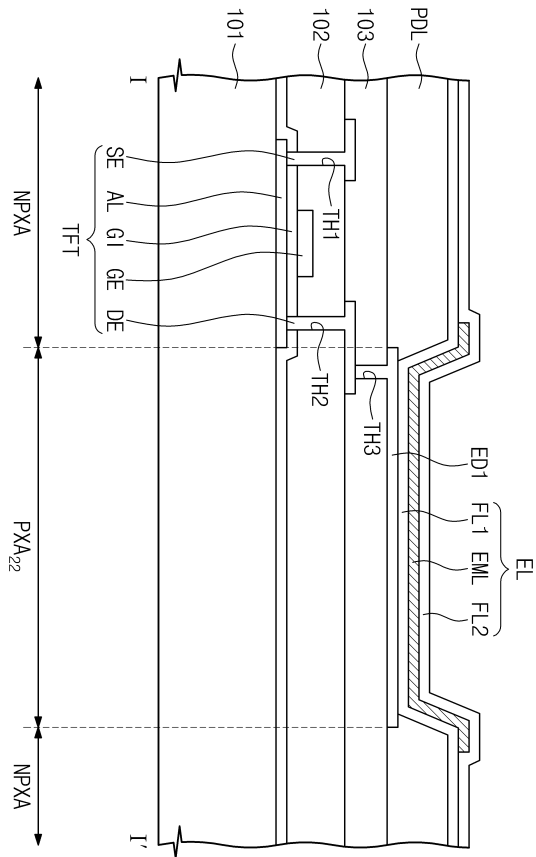
도면5



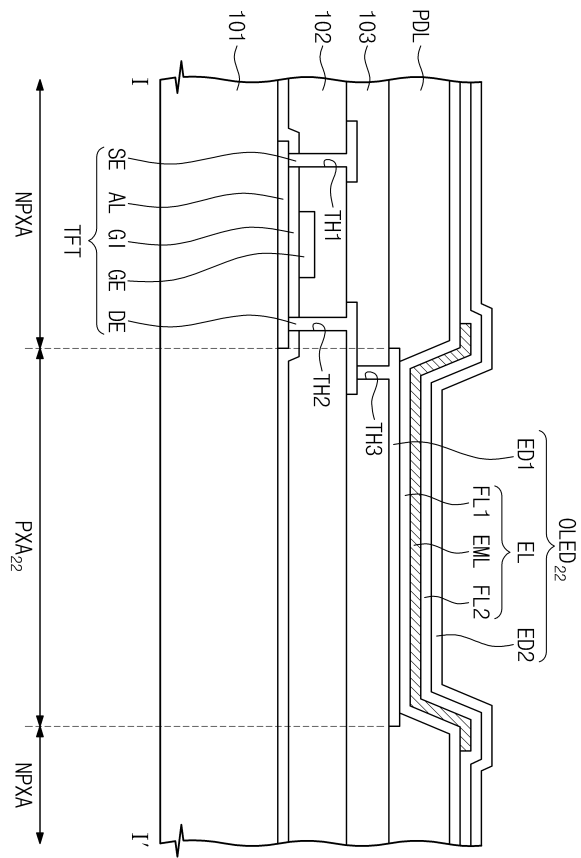
도면6a



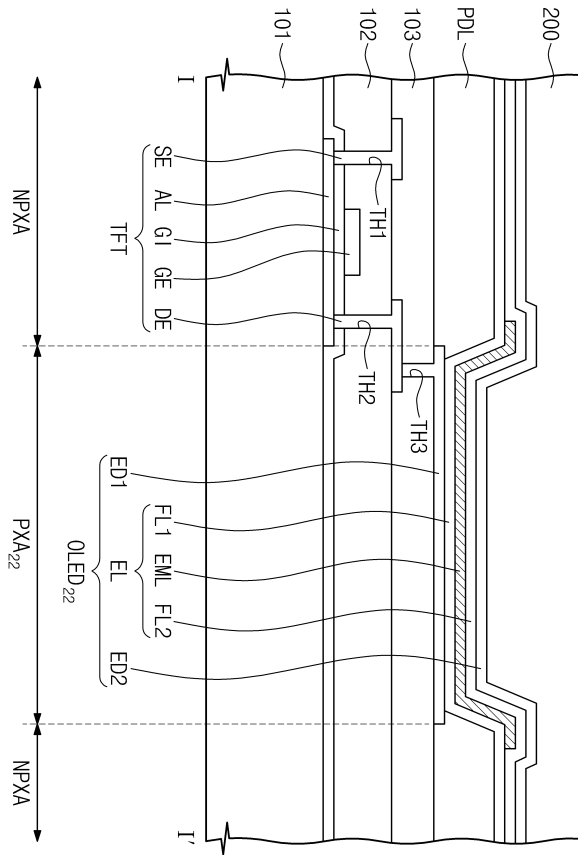
도면6b



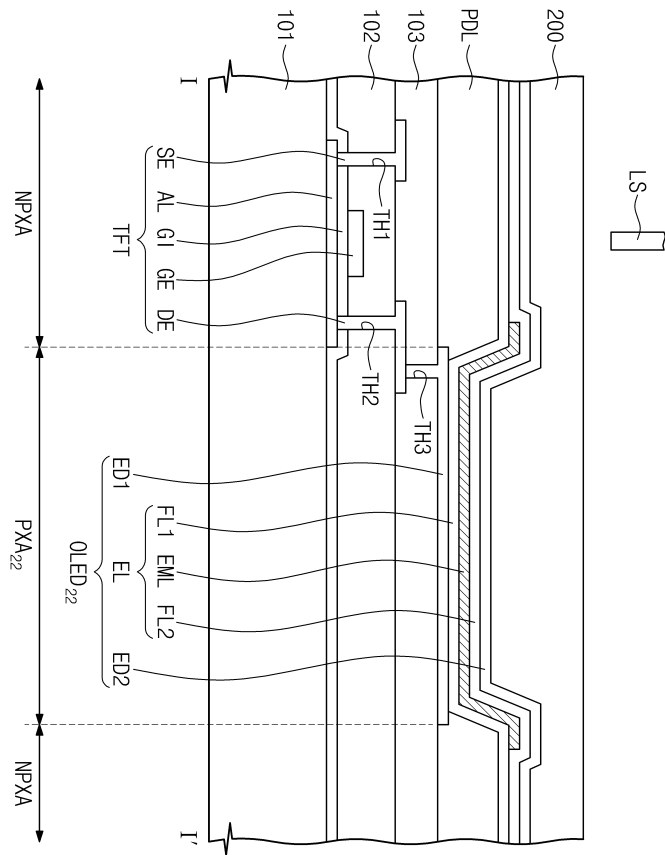
도면6c



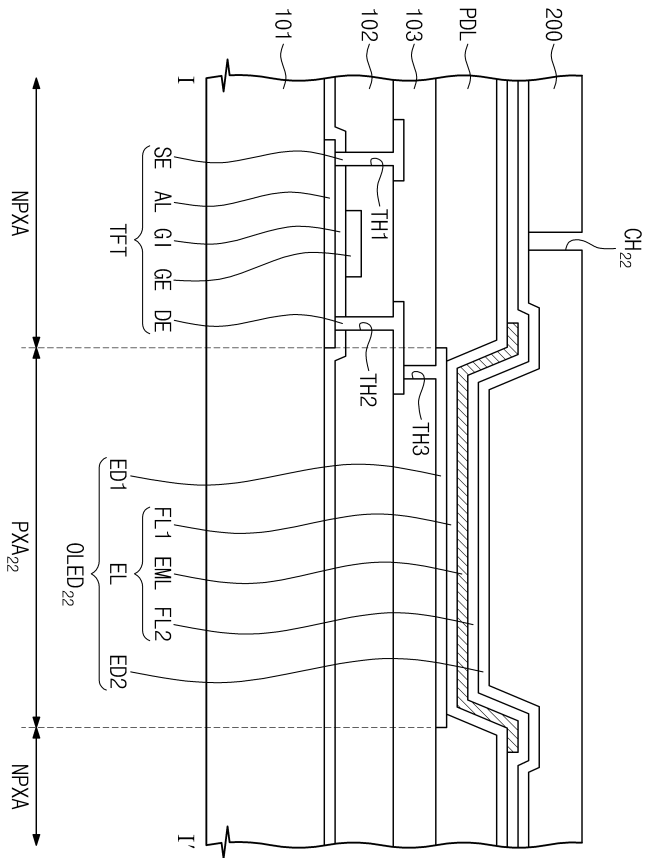
도면6d



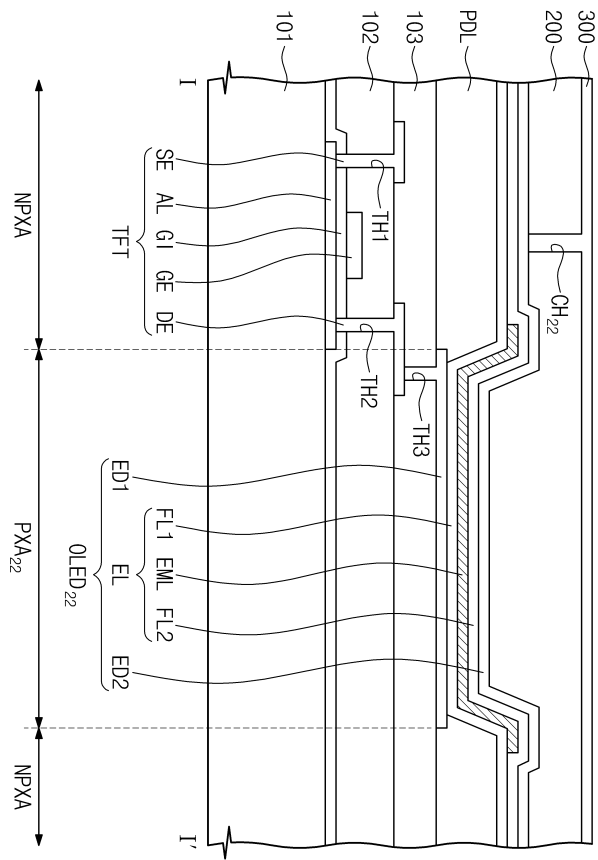
도면6e



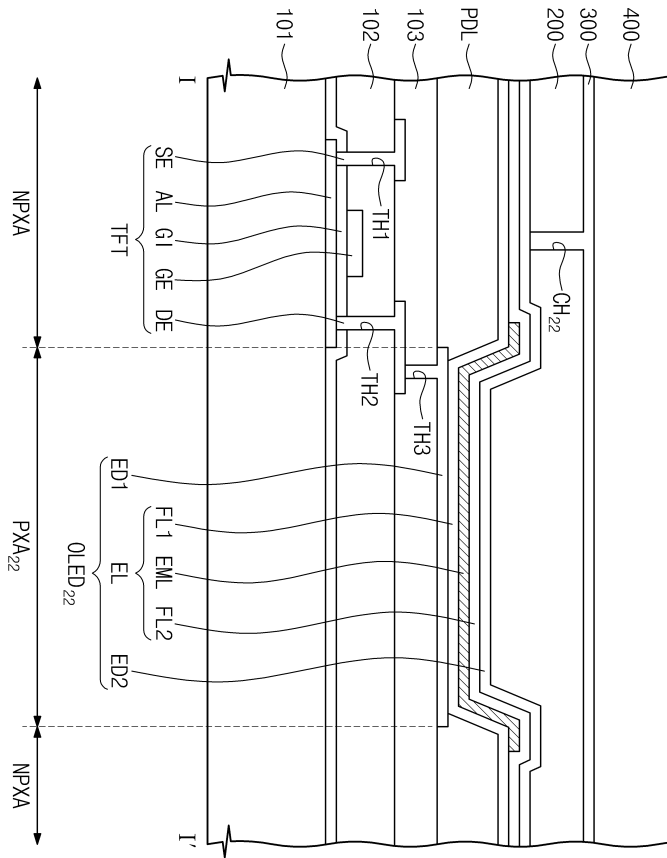
도면6f



도면6g



도면6h



专利名称(译)	显示装置和制造该装置的方法		
公开(公告)号	KR1020150010037A	公开(公告)日	2015-01-28
申请号	KR1020130084277	申请日	2013-07-17
[标]申请(专利权)人(译)	三星显示有限公司		
申请(专利权)人(译)	三星显示器有限公司		
当前申请(专利权)人(译)	三星显示器有限公司		
[标]发明人	CHOE WONKYU 최원규		
发明人	최원규		
IPC分类号	H01L51/52 H05B33/26 H05B33/10		
CPC分类号	H01L51/5228 H01L51/5234 H01L2251/53 H05B33/10 H05B33/26		
代理人(译)	KWON HYUK SOO SE JUN OH 宋月浩		
外部链接	Espacenet		

摘要(译)

显示装置技术领域本发明涉及一种能够防止阴极电极上的电压降的显示装置。根据本发明的显示装置包括：有机发光元件，包括接收第一电源电压的第一电极和接收第二电源电压的第二电极；第一保护层，设置在第二电极上并包括至少一个无机层；辅助电极层，设置在第一保护层上，并通过第一保护层与第二电极电连接。

