



(19) 대한민국특허청(KR)
(12) 공개특허공보(A)

(11) 공개번호 10-2018-0035979
(43) 공개일자 2018년04월09일

(51) 국제특허분류(Int. Cl.)
H01L 51/52 (2006.01) H01L 27/32 (2006.01)
(52) CPC특허분류
H01L 51/5228 (2013.01)
H01L 27/3246 (2013.01)
(21) 출원번호 10-2016-0125535
(22) 출원일자 2016년09월29일
심사청구일자 없음

(71) 출원인
엘지디스플레이 주식회사
서울특별시 영등포구 여의대로 128(여의도동)
(72) 발명자
최희동
충청남도 서산시 음암면 음암로 499 110동 401호
(부장리, 서산수림미소가아파트)
(74) 대리인
특허법인로얄

전체 청구항 수 : 총 7 항

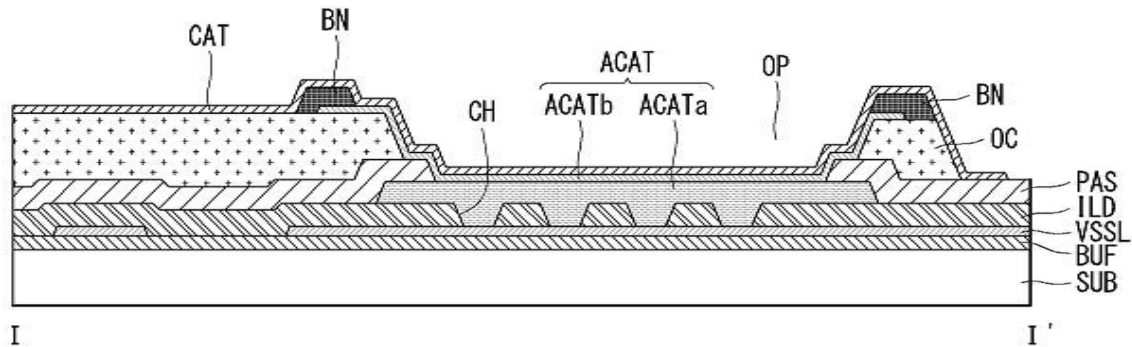
(54) 발명의 명칭 유기발광 표시장치

(57) 요약

본 발명은 캐소드 전극과 저전위 전원전압 공급라인 사이에 배치되는 보조 캐소드 전극의 테두리부에 발생하는 역 테이퍼 형상을 방지하여 표시패널의 장시간 구동에도 저항 증가로 인한 표시패널의 손상을 방지할 수 있는 유기발광 표시장치에 관한 것으로, 표시패널의 비표시부에 형성되며, 상기 표시패널에 저전위 전원전압을 공급하는

(뒷면에 계속)

대표도 - 도6



저전위 전원전압 공급라인; 상기 저전위 전원전압 공급라인과 중첩되어 적어도 하나의 접촉부를 갖는 캐소드 전극; 및 상기 저전위 전원전압 공급라인 및 상기 캐소드 전극과 중첩되도록 배치되어 상기 저전위 전원전압 공급라인과 상기 캐소드 전극을 연결하는 보조 캐소드 전극을 포함하며, 상기 적어도 하나의 접촉부에서 상기 보조 캐소드 전극의 테두리부가 유기 절연막 상에 배치되면, 상기 보조 캐소드 전극의 테두리부를 커버하도록 상기 보조 캐소드 전극과 상기 캐소드 전극 사이에 बैं크층이 배치되며, 상기 적어도 하나의 접촉부에서 상기 보조 캐소드 전극의 테두리부가 상기 무기 절연막 상에 배치되면, 상기 캐소드 전극이 상기 보조 캐소드 전극의 테두리부와 상기 무기 절연막을 커버하도록 배치되는 것을 특징으로 한다.

(52) CPC특허분류

H01L 27/3276 (2013.01)

H01L 51/5253 (2013.01)

H01L 51/5256 (2013.01)

명세서

청구범위

청구항 1

표시패널의 비표시부에 형성되며, 상기 표시패널에 저전위 전원전압을 공급하는 저전위 전원전압 공급라인;

상기 저전위 전원전압 공급라인과 중첩되어 적어도 하나의 접촉부를 갖는 캐소드 전극; 및

상기 저전위 전원전압 공급라인 및 상기 캐소드 전극과 중첩되도록 배치되어 상기 저전위 전원전압 공급라인과 상기 캐소드 전극을 연결하는 보조 캐소드 전극을 포함하며,

상기 적어도 하나의 접촉부에서 상기 보조 캐소드 전극의 테두리부가 유기 절연막 상에 배치되면, 상기 보조 캐소드 전극의 테두리부를 커버하도록 상기 보조 캐소드 전극과 상기 캐소드 전극 사이에 बैं크층이 배치되며,

상기 적어도 하나의 접촉부에서 상기 보조 캐소드 전극의 테두리부가 상기 무기 절연막 상에 배치되면, 상기 캐소드 전극이 상기 보조 캐소드 전극의 테두리부와 상기 무기 절연막을 커버하도록 배치되는 유기발광 표시장치.

청구항 2

제 1 항에 있어서,

상기 보조 캐소드 전극은,

상기 저전위 전원전압 공급라인을 커버하는 절연막을 관통하는 복수의 콘택홀을 통해 상기 저전위 전원전압 공급라인에 접속되는 제 1 보조 캐소드 전극; 및

상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 상기 무기절연막 및 상기 유기 절연막을 통해 노출되는 상기 제 1 보조 캐소드 전극 상에 배치되는 제 2 보조 캐소드 전극을 포함하는 유기발광 표시장치.

청구항 3

제 2 항에 있어서,

상기 무기절연막 및 상기 유기 절연막은 상기 제 1 보조 캐소드 전극을 노출시키는 제 1 개구부를 포함하고,

상기 제 2 보조 캐소드 전극은 상기 제 1 개구부를 통해 노출된 제 1 보조 캐소드 전극 및 상기 무기 절연막과, 상기 유기 절연막 상의 일부 영역에 배치되며,

상기 बैं크층은 상기 제 2 보조 캐소드 전극의 테두리부를 커버하도록 상기 유기 절연막 상에 배치되고,

상기 캐소드 전극은 상기 बैं크층 및 상기 제 2 보조 캐소드 전극을 커버하도록 상기 유기 절연막 상에 배치되는 유기발광 표시장치.

청구항 4

제 2 항에 있어서,

상기 무기절연막 및 상기 유기 절연막은 상기 제 1 보조 캐소드 전극을 노출시키는 제 1 개구부를 포함하고,

상기 유기 절연막은 상기 제 1 개구부와 일정 거리를 두고 상기 무기 절연막을 노출시키는 제 2 개구부를 포함하며,

상기 제 2 보조 캐소드 전극은 상기 제 1 개구부를 통해 노출된 제 1 보조 캐소드 전극과, 상기 제 2 개구부를 통해 노출된 상기 무기 절연막의 일부 영역과, 상기 제 1 개구부와 상기 제 2 개구부 사이의 유기 절연막 상에

배치되고,

상기 캐소드 전극은 상기 제 2 보조 캐소드 전극을 커버하도록 상기 유기 절연막 상에 배치되며, 상기 제 2 개구부 내에서 제 2 보조 캐소드 전극의 테두리부를 커버하는 유기발광 표시장치.

청구항 5

기관 상에 배치되는 저전위 전원전압 공급라인;

상기 저전위 전원전압 공급라인을 커버하는 절연막 상에 배치되며, 상기 저전위 전원전압 공급라인을 노출시키는 복수의 콘택홀들을 통해 상기 저전위 전원전압 공급라인에 접속되는 제 1 보조 캐소드 전극;

상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 패시베이션막 및 오버코트층;

상기 패시베이션막 및 오버코트층의 일부분을 제거한 개구부를 통해 노출된 상기 제 1 보조 캐소드 전극과 상기 패시베이션막 및 오버코트층의 일부 영역 상에 배치되는 제 2 보조 캐소드 전극;

상기 제 2 보조 캐소드 전극의 단부 테두리를 커버하도록 상기 오버코트층과 상기 제 2 보조 캐소드 전극의 일부 영역 상에 배치되는 뱅크층; 및

상기 뱅크층과 상기 제 2 보조 캐소드 전극을 커버하도록 상기 오버코트층 상에 배치되는 캐소드 전극을 포함하는 유기발광 표시장치.

청구항 6

기관 상에 배치되는 저전위 전원전압 공급라인;

상기 저전위 전원전압 공급라인을 커버하는 절연막 상에 배치되며, 상기 저전위 전원전압 공급라인을 노출시키는 복수의 콘택홀들을 통해 상기 저전위 전원전압 공급라인에 접속되는 제 1 보조 캐소드 전극;

상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 패시베이션막 및 오버코트층;

상기 패시베이션막 및 오버코트층의 일부분을 제거한 제 1 개구부를 통해 노출된 상기 제 1 보조 캐소드 전극과, 상기 패시베이션막 및 오버코트층의 일부 영역 상에 배치되고, 상기 제 1 개구부로부터 이격되어 상기 패시베이션막을 노출시키는 제 2 개구부를 통해 노출되는 상기 패시베이션막의 일부 영역에 배치되는 제 2 보조 캐소드 전극; 및

상기 제 2 보조 캐소드 전극을 커버하도록 상기 오버코트층과 상기 노출된 상기 패시베이션막 상에 배치되는 캐소드 전극을 포함하는 유기발광 표시장치.

청구항 7

제 5 항 또는 제 6 항에 있어서,

상기 패시베이션막은 무기 절연물질로 형성된 무기 절연막이고, 상기 오버코트층은 유기 절연물질로 형성된 유기 절연막인 유기발광 표시장치.

발명의 설명

기술 분야

[0001] 본 발명은 유기발광 표시장치에 관한 것으로, 특히 저전위 공급라인과 유기발광 다이오드의 캐소드 전극의 콘택부의 신뢰성을 높일 수 있는 유기발광 표시장치에 관한 것이다.

배경 기술

[0002] 최근, 음극선관(CRT: Cathode Ray Tube)의 단점인 무게와 부피를 줄일 수 있는 각종 평판 표시장치들이 개발되

고 있다. 이러한, 평판 표시장치의 예로는, 액정 표시장치(LCD: Liquid Crystal Display), 전계방출 표시장치(FED: Field Emission Display), 플라즈마 표시장치(PDP: Plasma Display Panel) 및 유기발광 다이오드 표시장치(OLED: Organic Light Emitting Display) 등이 있다.

- [0003] 이들 평판 표시장치 중에서 유기발광 다이오드 표시장치는 유기 화합물을 여기시켜 발광하게 하는 자기 발광형 표시장치로, LCD에서 사용되는 백라이트가 필요하지 않아 경량 박형이 가능할 뿐만 아니라 공정을 단순화시킬 수 있는 이점이 있다. 또한, 유기 전계발광 표시장치는 저온 제작이 가능하고, 응답속도가 1ms 이하로서 고속의 응답속도를 가질 뿐 아니라 낮은 소비 전력, 넓은 시야각 및 높은 콘트라스트(Contrast) 등의 특성을 갖는다는 점에서 널리 사용되고 있다.
- [0004] 유기 발광 다이오드 표시장치는 전기 에너지를 빛 에너지로 전환하는 유기 발광 다이오드(Organic Light Emitting Diode)를 포함한다. 유기 발광 다이오드는 애노드 전극, 캐소드 전극, 및 이들 전극 사이에 배치되는 유기 발광층을 포함한다. 애노드 전극으로부터는 정공이 주입되며 캐소드 전극으로부터는 전자가 주입된다. 애노드 전극과 캐소드 전극을 통해 각각 주입된 정공과 유기 발광층(emission layer: EML)에 주입되면 여기자인 엑시톤(exciton)을 형성하고, 이 엑시톤은 에너지를 빛으로 방출하면서 발광하게 된다.
- [0005] 이러한 유기 발광 다이오드 표시장치는 게이트 라인들, 데이터 라인들 및 공통전원라인들의 교차에 의해 구획되는 다수의 화소들을 포함한다. 각 화소는 스위칭 박막 트랜지스터, 구동 박막 트랜지스터, 스토리지 커패시터 및 유기발광 다이오드를 포함한다. 스위칭 박막 트랜지스터는 게이트 라인에 스캔 펄스가 공급되면 턴-온되어 데이터 라인에 공급된 데이터 신호를 스토리지 커패시터 및 구동 박막 트랜지스터의 게이트 전극으로 공급한다. 구동 박막 트랜지스터는 게이트 전극으로 공급되는 데이터 신호에 응답하여 전원라인으로부터 유기 발광 다이오드로 공급되는 전류를 제어함으로써 유기 발광 다이오드의 발광량을 조절하게 된다. 스토리지 커패시터는 스위칭 박막 트랜지스터가 턴-오프되더라도 구동 박막 트랜지스터가 다음 프레임의 데이터 신호가 공급될 때까지 일정한 전류를 공급하여 유기 발광 다이오드의 발광을 유지할 수 있도록 스위칭 박막 트랜지스터를 통해 데이터 라인으로부터 공급되는 데이터 전압을 충전한다.
- [0006] 이하, 도 1을 참조하여, 종래의 유기발광 표시장치에 대해 설명하기로 한다.
- [0007] 도 1은 종래의 유기발광 표시장치의 일부 영역을 도시한 단면도이다.
- [0008] 도 1을 참조하면, 종래의 유기발광 표시장치는 표시패널(10), 콘트롤 PCB(20), 소스 PCB(22), 칩온필름(Chip On Film)(24)을 포함한다.
- [0009] 칩온필름(24)은 소스 PCB(22)의 패드들과 표시패널(25)의 데이터패드들에 전기적으로 접속된다. 칩온필름(24)에는 소스 구동회로로서의 소스 집적회로(Integrated Circuit)(이하, "소스 IC"라 함)(SIC)가 실장된다.
- [0010] 소스 PCB(22)에는 콘트롤 PCB(20)로부터의 디지털 비디오 데이터들과 타이밍 제어신호들 및 표시패널에 필요한 전원전압을 공급하기 위한 각종 배선들이 형성된다.
- [0011] 콘트롤 PCB(20)에는 제어회로와 데이터 전송회로 등이 실장된다. 이 콘트롤 PCB(20)는 데이터와 함께 데이터 IC(SIC)의 동작을 제어하기 위한 타이밍 제어신호들 및 각종 전원전압을 소스 PCB(22)를 통해 소스 COF(24)의 소스 IC(SIC)에 공급한다.
- [0012] 도 1에서는 도면이 복잡하게 되는 것을 피하기 위해, 타이밍 제어신호, 데이터 신호 등을 공급하기 위한 신호라인들과, 고전위 전원을 공급하기 위한 공급라인 등은 생략하고, 유기발광 표시장치의 캐소드 전극(CAT)에 저전위 전원전압(VSS)을 공급하기 위한 저전위 전원 공급라인(VSSL)만을 도시하고 있다.
- [0013] 종래의 유기발광 표시장치에서는 도 1에 도시된 바와 같이 저전위 전원(VSS)은 콘트롤 PCB(20)로부터 소스 PCB(22), 및 소스 IC를 거쳐 표시패널(10)에 형성된 캐소드 전극(CAT)에 공급된다.
- [0014] 저전위 전원전압(VSS)을 공급하기 위한 저전위 전원전압 공급라인(VSSL)은 콘트롤 PCB(20), 소스 PCB(22), 칩온필름(24)을 통해 캐소드 전극(CAT)에 접속된다.
- [0015] 그런데, 저전위 전원전압 공급라인(VSSL)은 공정수를 줄이기 위해 유기발광 표시장치의 표시패널(10)에 형성되는 게이트 라인 형성시 형성되고, 캐소드 전극(CAT)은 데이터 라인 형성 후 유기발광 다이오드(OLED)를 형성할 때 형성되므로, 저전위 전원전압 공급라인(VSSL)과 캐소드 전극(CAT)은 서로 다른 층에 형성된다. 따라서, 저전위 전원전압 공급라인(VSSL)과 캐소드 전극(CAT)을 서로 연결하기 위해서는 이들 사이에 존재하는 층에 다수의 콘택홀들이 형성되어야 한다.

[0016] 이와 같은 구성에서, 저전위 전원전압 공급라인(VSSL)과 캐소드 전극(CAT) 사이에는, 저전위 전원전압 공급라인(VSSL)을 커버하는 절연막, 절연막 상에 형성되며 표시패널의 표시영역(액티브 영역)에 배치되는 박막 트랜지스터의 소스/드레인 전극과 동일층에 형성되는 제 1 보조 캐소드 전극, 제 1 보조 캐소드 전극을 커버하는 패시베이션막, 평탄화를 위해 패시베이션막 상에 위치하는 오버코트층, 오버코트층 상에 배치되는 화소전극과 동일층에 형성되는 제 2 보조 캐소드 전극이 배치된다. 저전위 전원전압 공급라인(VSSL)과 캐소드 전극(CAT)의 콘택영역에서는 제 1 보조 캐소드 전극이 층간 절연막을 관통하는 스루홀을 통해 저전위 전원전압 공급라인(VSSL)에 접속되고, 저전위 전원전압 공급라인(VSSL) 상의 패시베이션막 및 오버코트층이 제거되어 제 1 보조 캐소드 전극 및 제 2 보조 캐소드 전극이 직접 접속되고, 캐소드 전극은 제 2 보조 캐소드 전극 상에 배치되는 구성으로 되어 있다.

[0017] 그런데, 캐소드 전극을 제 2 보조 캐소드 전극 상에 배치할 때, ITO와 같은 투명전극으로 형성되는 제 2 보조 캐소드 전극과 그 하부에 배치되는 유기 절연물질로 된 오버코트층은 상호 접촉성이 좋지 않아 들뜸이 발생하게 되고, 이로 인해 제 2 보조 캐소드 전극을 에칭할 때 제 2 보조 캐소드 전극의 단부가 역테이퍼 형상을 갖게 되는 경우가 발생하였다.

[0018] 이로 인해, 제 2 보조 캐소드 전극 상에 캐소드 전극을 형성할 때, 제 2 보조 캐소드 전극의 역 테이퍼 형상에 의해 캐소드 전극에 구멍이 생기거나 얇아져 그 부분의 저항이 높아져 표시패널을 장시간 구동하는 경우 표시패널이 손상되는 문제점이 있었다.

발명의 내용

해결하려는 과제

[0019] 따라서, 본 발명은 상술한 문제점을 해결하기 위한 것으로, 캐소드 전극과 접촉하는 제 2 보조 캐소드 전극의 테두리 부분에 역 테이퍼 형상이 발생하는 것을 방지하여 표시패널의 불량을 방지할 수 있는 유기발광 표시장치를 제공하는 것을 목적으로 한다.

과제의 해결 수단

[0020] 상기 목적달성을 위한 본 발명의 유기발광 표시장치는 표시패널의 비표시부에 형성되며, 상기 표시패널에 저전위 전원전압을 공급하는 저전위 전원전압 공급라인; 상기 저전위 전원전압 공급라인과 중첩되어 적어도 하나의 접촉부를 갖는 캐소드 전극; 및 상기 저전위 전원전압 공급라인 및 상기 캐소드 전극과 중첩되도록 배치되어 상기 저전위 전원전압 공급라인과 상기 캐소드 전극을 연결하는 보조 캐소드 전극을 포함하며, 상기 적어도 하나의 접촉부에서 상기 보조 캐소드 전극의 테두리부가 유기 절연막 상에 배치되면, 상기 보조 캐소드 전극의 테두리부를 커버하도록 상기 보조 캐소드 전극과 상기 캐소드 전극 사이에 बैं크층이 배치되며, 상기 적어도 하나의 접촉부에서 상기 보조 캐소드 전극의 테두리부가 상기 무기 절연막 상에 배치되면, 상기 캐소드 전극이 상기 보조 캐소드 전극의 테두리부와 상기 무기 절연막을 커버하도록 배치되는 것을 특징으로 한다.

[0021] 상기 구성에서, 보조 캐소드 전극은, 상기 저전위 전원전압 공급라인을 커버하는 절연막을 관통하는 복수의 콘택홀을 통해 상기 저전위 전원전압 공급라인에 접속되는 제 1 보조 캐소드 전극; 및 상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 상기 무기절연막 및 상기 유기 절연막을 통해 노출되는 상기 제 1 보조 캐소드 전극 상에 배치되는 제 2 보조 캐소드 전극을 포함할 수 있다.

[0022] 또한, 상기 무기절연막 및 상기 유기 절연막은 상기 제 1 보조 캐소드 전극을 노출시키는 제 1 개구부를 포함하고, 상기 제 2 보조 캐소드 전극은 상기 제 1 개구부를 통해 노출된 제 1 보조 캐소드 전극 및 상기 무기 절연막과, 상기 유기 절연막 상의 일부 영역에 배치되며, 상기 बैं크층은 상기 제 2 보조 캐소드 전극의 테두리부를 커버하도록 상기 유기 절연막 상에 배치되고, 상기 캐소드 전극은 상기 बैं크층 및 상기 제 2 보조 캐소드 전극을 커버하도록 상기 유기 절연막 상에 배치될 수 있다.

[0023] 이와 달리, 상기 무기절연막 및 상기 유기 절연막은 상기 제 1 보조 캐소드 전극을 노출시키는 제 1 개구부를 포함하고, 상기 유기 절연막은 상기 제 1 개구부와 일정 거리를 두고 상기 무기 절연막을 노출시키는 제 2 개구부를 포함하며, 상기 제 2 보조 캐소드 전극은 상기 제 1 개구부를 통해 노출된 제 1 보조 캐소드 전극과, 상기 제 2 개구부를 통해 노출된 상기 무기 절연막의 일부 영역과, 상기 제 1 개구부와 상기 제 2 개구부 사이의 유기 절연막 상에 배치되고, 상기 캐소드 전극은 상기 제 2 보조 캐소드 전극을 커버하도록 상기 유기 절연막 상에 배치되며, 상기 제 2 개구부 내에서 제 2 보조 캐소드 전극의 테두리부를 커버할 수도 있다.

[0024] 상기 목적달성을 위한 본 발명의 유기발광 표시장치는, 기관 상에 배치되는 저전위 전원전압 공급라인; 상기 저전위 전원전압 공급라인을 커버하는 절연막 상에 배치되며, 상기 저전위 전원전압 공급라인을 노출시키는 복수의 콘택홀들을 통해 상기 저전위 전원전압 공급라인에 접속되는 제 1 보조 캐소드 전극; 상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 패시베이션막 및 오버코트층; 상기 패시베이션막 및 오버코트층의 일부분을 제거한 개구부를 통해 노출된 상기 제 1 보조 캐소드 전극과 상기 패시베이션막 및 오버코트층의 일부 영역 상에 배치되는 제 2 보조 캐소드 전극; 상기 제 2 보조 캐소드 전극의 단부 테두리를 커버하도록 상기 오버코트층과 상기 제 2 보조 캐소드 전극의 일부 영역 상에 배치되는 बैं크층; 및 상기 बैं크층과 상기 제 2 보조 캐소드 전극을 커버하도록 상기 오버코트층 상에 배치되는 캐소드 전극을 포함할 수도 있다.

[0025] 상기 목적달성을 위한 본 발명의 유기발광 표시장치는, 기관 상에 배치되는 저전위 전원전압 공급라인; 상기 저전위 전원전압 공급라인을 커버하는 절연막 상에 배치되며, 상기 저전위 전원전압 공급라인을 노출시키는 복수의 콘택홀들을 통해 상기 저전위 전원전압 공급라인에 접속되는 제 1 보조 캐소드 전극; 상기 제 1 보조 캐소드 전극을 순차적으로 커버하는 패시베이션막 및 오버코트층; 상기 패시베이션막 및 오버코트층의 일부분을 제거한 제 1 개구부를 통해 노출된 상기 제 1 보조 캐소드 전극과, 상기 패시베이션막 및 오버코트층의 일부 영역 상에 배치되고, 상기 제 1 개구부로부터 이격되어 상기 패시베이션막을 노출시키는 제 2 개구부를 통해 노출되는 상기 패시베이션막의 일부 영역에 배치되는 제 2 보조 캐소드 전극; 및 상기 제 2 보조 캐소드 전극을 커버하도록 상기 오버코트층과 상기 노출된 상기 패시베이션막 상에 배치되는 캐소드 전극을 포함할 수 있다.

[0026] 상기 구성에서, 패시베이션막은 무기 절연물질로 형성된 무기 절연막이고, 상기 오버코트층은 유기 절연물질로 형성된 유기 절연막일 수 있다.

발명의 효과

[0027] 본 발명에 따르는 유기발광 표시장치에 의하면, 캐소드 전극과 저전위 전원전압 공급라인 사이에 배치되는 보조 캐소드 전극의 테두리부에 역 테이퍼 형상이 발생하지 않으므로, 표시패널의 장시간 구동에도 저항 증가로 인한 표시패널의 손상을 방지할 수 있는 효과를 얻을 수 있다.

도면의 간단한 설명

- [0028] 도 1은 종래의 유기발광 표시장치의 일부분을 도시한 평면도,
- 도 2는 본 발명의 실시예에 따르는 유기발광 표시장치를 개략적으로 도시한 블록도,
- 도 3은 도 2에 도시된 유기발광 표시장치의 표시패널의 1화소영역을 개략적으로 도시한 등가 회로도,
- 도 4는 본 발명의 실시예에 따르는 유기발광 표시장치의 일부 영역을 도시한 평면도,
- 도 5는 도 4의 영역 R1의 일례를 도시한 평면도,
- 도 6은 도 5의 라인 I-I'을 따라 취한 단면도,
- 도 7은 도 4의 영역 R1의 다른 예를 도시한 평면도,
- 도 8은 도 7의 라인 II-II'을 따라 취한 단면도.

발명을 실시하기 위한 구체적인 내용

[0029] 이하, 첨부된 도면을 참조하여 본 발명에 따른 바람직한 실시예에 대해 상세히 설명하기로 한다. 명세서 전체에 걸쳐서 동일한 참조번호들은 실질적으로 동일한 구성요소들을 의미한다. 이하의 설명에서, 본 발명과 관련된 공지 기능 혹은 구성에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우, 그 상세한 설명을 생략한다. 또한, 이하의 설명에서 사용되는 구성요소 명칭은 명세서 작성의 용이함을 고려하여 선택된 것일 수 있는 것으로서, 실제 제품의 부품 명칭과는 상이할 수 있다.

[0030] 이하, 도 2 및 도 3을 참조하여 본 발명의 실시예에 따르는 유기발광 표시장치에 대해 설명하기로 한다.

[0031] 도 2는 본 발명의 실시예에 따르는 유기발광 표시장치를 개략적으로 도시한 블록도이고, 도 3은 도 2에 도시된 유기발광 다이오드 표시장치의 표시패널의 1화소영역을 개략적으로 도시한 등가 회로도이다.

[0032] 도 2 및 도 3을 참조하면, 본 발명에 따르는 유기발광 표시장치는 표시패널(DP), 표시패널(DP)의 일측에 배치된 데이터 구동부(DD), 데이터 구동부(DD)에 타이밍 신호를 제공하는 타이밍 컨트롤러(TC), 표시패널(DP)의 다른

일측에 배치된 게이트 구동부(GD), 및 표시패널(DP)에 전원을 공급하는 고전위 전압라인(ELVDD) 및 저전위 전압라인(ELVSS)을 포함할 수 있다.

- [0033] 데이터 구동부(DD)는 소스 IC(SIC)가 실장되며, 일측은 소스 인쇄회로기판(DPCB)의 일단부에 접속되고, 타측은 표시패널(DP)의 일단부에 부착되는 칩온필름(COF)을 포함한다.
- [0034] 데이터 구동부(DD)는 타이밍 콘트롤러(TC)로부터 입력되는 디지털 비디오 데이터(RGB)를 아날로그 감마보상전압으로 변환하여 데이터전압을 발생한다. 데이터 구동부(DD)로부터 출력된 데이터 전압은 데이터라인들(DL)에 공급된다.
- [0035] 게이트 구동부(GD)는 게이트 IC(GIC)를 포함하며, 데이터전압에 동기되는 게이트펄스를 게이트라인들(GL)에 순차적으로 공급하여 데이터 전압이 기입되는 표시 패널(DP)의 화소들을 선택한다.
- [0036] 타이밍 콘트롤러(TC)는 호스트 시스템(HS)으로부터 입력되는 수직 동기신호(Vsync), 수평 동기신호(Hsync), 데이터 인에이블 신호(Data Enable, DE), 메인 클럭(MCLK) 등의 타이밍신호를 입력 받아 데이터 구동부(DD)와 게이트 구동부(GD)의 동작 타이밍을 동기시킨다. 데이터 구동부(DD)를 제어하기 위한 데이터 타이밍 제어신호는 소스 샘플링 클럭(Source Sampling Clock, SSC), 소스 출력 인에이블신호(Source Output Enable, SOE) 등을 포함한다. 게이트 구동부(GD)를 제어하기 위한 게이트 타이밍 제어신호는 게이트 스타트 펄스(Gate Start Pulse, GSP), 게이트 쉬프트 클럭(Gate Shift Clock, GSC), 게이트 출력 인에이블신호(Gate Output Enable, GOE) 등을 포함한다. 타이밍 콘트롤러(TC)는 콘트롤 PCB(CPCB)에 실장될 수 있다.
- [0037] 호스트 시스템(HS)은 텔레비전 시스템, 셋톱박스, 네비게이션 시스템, DVD 플레이어, 블루레이 플레이어, 개인용 컴퓨터(PC), 홈 시어터 시스템(Home Theater System), 폰 시스템(Phone System) 중 어느 하나로 구현될 수 있다. 호스트 시스템(HS)은 스케일러 scaler)를 내장한 SoC(System on chip)을 포함하여 입력 영상의 디지털 비디오 데이터(RGB)를 표시 패널(DP)에 표시하기에 적합한 포맷으로 변환한다. 호스트 시스템(HS)은 디지털 비디오 데이터와 함께 타이밍 신호들(Vsync, Hsync, DE, MCLK)을 타이밍 콘트롤러(TC)로 전송한다.
- [0038] 표시 패널(DP)의 화소 어레이는 데이터라인들(DL)과 게이트라인들(GL)의 교차에 의해 정의된 화소들을 포함한다. 화소들 각각은 자기발광 소자인 유기발광 다이오드(Organic Light Emitting Diode, OLED)를 포함한다.
- [0039] 도 3을 참조하면, 표시 패널(DP)에는 다수의 데이터라인들(DL)과, 다수의 게이트라인들(GL)이 교차되고, 이 교차영역마다 화소들이 매트릭스 형태로 배치된다. 화소 각각은 유기발광 다이오드(OLED), 유기발광 다이오드(OLED)에 흐르는 전류량을 제어하는 구동 박막 트랜지스터(Thin Film Transistor, 이하 TFT라 함)(DT), 구동 TFT(DT)의 게이트-소스간 전압을 세팅하기 위한 프로그래밍부(SC)를 포함한다.
- [0040] 프로그래밍부(SC)는 적어도 하나 이상의 스위치 TFT와, 적어도 하나 이상의 스토리지 캐패시터를 포함할 수 있다.
- [0041] 스위치 TFT는 게이트 라인(GL)으로부터의 스캔 신호에 응답하여 턴 온 됨으로써, 데이터라인(DL)으로부터의 데이터전압을 스토리지 캐패시터의 일측 전극에 인가한다.
- [0042] 구동 TFT(DT)는 스토리지 캐패시터에 충전된 전압의 크기에 따라 유기발광 다이오드(OLED)로 공급되는 전류량을 제어하여 유기발광 다이오드(OLED)의 발광량을 조절한다. 유기발광 다이오드(OLED)의 발광량은 구동 TFT(DT)로부터 공급되는 전류량에 비례한다.
- [0043] 각각의 화소는 고전위 전원 전압원(VDD)과 저전위 전원 전압원(VSS)에 연결되어, 전원 발생부(도시생략)로부터 각각 고전위 전원 전압과 저전위 전원 전압을 공급받는다.
- [0044] 화소를 구성하는 TFT들은 p 타입으로 구현되거나 또는, n 타입으로 구현될 수 있다. 또한, 화소를 구성하는 TFT들의 반도체층은, 비정질 실리콘 또는, 폴리 실리콘 또는, 산화물을 포함할 수 있다. 유기발광 다이오드(OLED)는 애노드 전극(ANO), 캐소드 전극(CAT), 및 애노드 전극(ANO)과 캐소드 전극(CAT) 사이에 개재된 유기 발광층(도시 생략)을 포함한다. 애노드 전극(ANO)은 구동 TFT(DT)와 접속된다. 유기 발광층은 발광층(Emission layer, EML)을 포함하고, 발광층을 사이에 두고 정공 주입층(Hole injection layer, HIL) 및 정공 수송층(Hole transport layer, HTL)과 전자 수송층(Electron transport layer, ETL) 및 전자주입층(Electron injection layer, EIL)이 배치될 수 있다.
- [0045] 이하, 도 4 내지 도 6을 참조하여 본 발명의 제 1 실시예에 따르는 유기발광 표시장치에 대해 보다 구체적으로

설명하기로 한다.

- [0046] 도 4는 본 발명의 실시예에 따르는 유기발광 표시장치의 일부 영역을 도시한 평면도이고, 도 5는 도 4의 영역 R1의 제 1 실시예를 도시한 평면도이며, 도 6은 도 5의 라인 I-I'을 따라 취한 단면도이다.
- [0047] 우선, 도 4를 참조하면, 본 발명의 실시예에 따르는 유기발광 표시장치의 표시패널(DP)은 칩온필름(COF)을 통해 저전위 전원전압(VSS)을 공급하는 공급받는 저전위 전원전압 공급라인(VSSL)과, 저전위 전원전압 공급라인(VSSL)에 접속되는 캐소드 전극(CAT)을 포함한다.
- [0048] 도 4에서는 도면이 복잡하게 되는 것을 피하기 위해, 타이밍 제어신호, 데이터 신호 등을 공급하기 위한 신호라인들과, 고전위 전원을 공급하기 위한 고전위 전원전압 공급라인 등은 생략하고, 유기발광 표시장치의 캐소드 전극(CAT)에 저전위 전원전압(VSS)을 공급하기 위한 저전위 전원전압 공급라인(VSSL)과 캐소드 전극(CAT)을 도시하고 있다.
- [0049] 도 4의 영역 R1을 도시한 제 1 실시예의 도 5 및 도 6을 참조하면, 저전위 전원전압 공급라인(VSSL)은 제 1 보조 캐소드 전극(ACATa)과 제 2 보조 캐소드 전극(ACATb)을 통해 캐소드 전극(CAT)에 접속된다. 이하, 저전위 전원전압 공급라인(VSSL)과 캐소드 전극(CAT)의 접속구조에 대해 보다 구체적으로 설명하기로 한다.
- [0050] 표시패널(DP)의 기관(SUB)에는 버퍼층(BUF)이 배치되고, 버퍼층(BUF) 상에는 저전위 전원전압 공급라인(VSSL)이 배치된다. 버퍼층(BUF)은 생략될 수도 있다.
- [0051] 저전위 전원전압 공급라인(VSSL) 상에는 이들을 커버하도록 절연막(ILD)이 적층된다.
- [0052] 절연막(ILD) 상에는 복수의 콘택홀들(CH)을 통해 노출되는 저전위 전원전압 공급라인(VSSL)에 접속되도록 제 1 보조 캐소드 전극(ACATa)이 배치된다.
- [0053] 제 1 보조 캐소드 전극(ACATa) 상에는 이를 커버하는 무기 절연물질로 된 패시베이션막(PAS)과, 패시베이션막(PAS)을 평탄화하기 위한 유기 절연물질로 된 오버코트층(OC)이 순차적으로 적층된다. 패시베이션막(PAS)과 오버코트층(OC)은 제 1 보조 캐소드 전극(ACATa)을 노출시키는 개구부(OP)를 갖는다.
- [0054] 오버코트층(OC) 상에는 개구부(OP)를 통해 노출된 제 1 보조 캐소드 전극(ACATa)과 접촉하도록 제 2 보조 캐소드 전극(ACATb)이 형성된다. 제 2 보조 캐소드 전극(ACATb)은 개구부(OP)를 통해 노출된 제 1 보조 캐소드 전극(ACATa)은 물론 패시베이션막(PAS)과 오버코트층(OC)의 일부 영역 상에도 존재한다.
- [0055] 제 2 보조 캐소드 전극(ACATb)의 테두리와 오버코트층(OC) 상에는 제 2 보조 캐소드 전극(ACATb)의 테두리가 외부로 노출되지 않도록 बैं크층(BN)이 형성된다.
- [0056] 제 2 보조 캐소드 전극(ACATb) 및 बैं크층(BN)이 형성된 오버코트층(OC) 상에는 제 2 보조 캐소드 전극(ACATb) 및 बैं크층(BN)을 커버하도록 유기발광 다이오드의 캐소드 전극(CAT)이 배치된다.
- [0057] 상술한 바와 같은 구성에 의하면, बैं크층(BN)이 제 2 보조 캐소드 전극(ACATb)의 테두리를 커버하고 있으므로, 후속 공정에서 캐소드 전극(CAT)을 형성할 때, 캐소드 전극(CAT)이 제 2 보조 캐소드 전극(ACATb)의 단부인 테두리부가 아니라 제 2 보조 캐소드 전극(ACATb)의 내측의 위치에서 제 2 보조 캐소드 전극(ACATb)에 접촉된다.
- [0058] 따라서, 본 발명의 제 1 실시예에 따르는 유기발광 표시장치에 의하면, 캐소드 전극(CAT)이 역 테이퍼가 형성될 수 있는 제 2 보조 캐소드 전극(ACATb)의 테두리부를 피해 제 2 보조 캐소드 전극(ACATb)과 접촉하게 되므로, 표시패널의 장시간 구동에도 저항 증가로 인한 표시패널의 손상을 방지할 수 있는 효과를 얻을 수 있다.
- [0059] 다음으로, 도 4, 도 7 및 도 8을 참조하여 본 발명의 제 2 실시예에 따르는 유기발광 표시장치에 대해 보다 구체적으로 설명하기로 한다.
- [0060] 도 4는 본 발명의 실시예에 따르는 유기발광 표시장치의 일부 영역을 도시한 평면도이고, 도 7 도 4의 영역 R1의 제 2 실시예를 도시한 평면도이며, 도 8은 도 7의 라인 II-II'을 따라 취한 단면도이다.
- [0061] 도 4의 영역 R1을 도시한 제 2 실시예의 도 7 및 도 8을 참조하면, 저전위 전원전압 공급라인(VSSL)은 제 1 보조 캐소드 전극(ACATa)과 제 2 보조 캐소드 전극(ACATb)을 통해 캐소드 전극(CAT)에 접속된다. 이하, 저전위 전원전압 공급라인(VSSL)과 캐소드 전극(CAT)의 접속구조에 대해 보다 구체적으로 설명하기로 한다.
- [0062] 표시패널(DP)의 기관(SUB)에는 버퍼층(BUF)이 배치되고, 버퍼층(BUF) 상에는 저전위 전원전압 공급라인(VSSL)이 배치된다. 버퍼층(BUF)은 생략될 수도 있다.

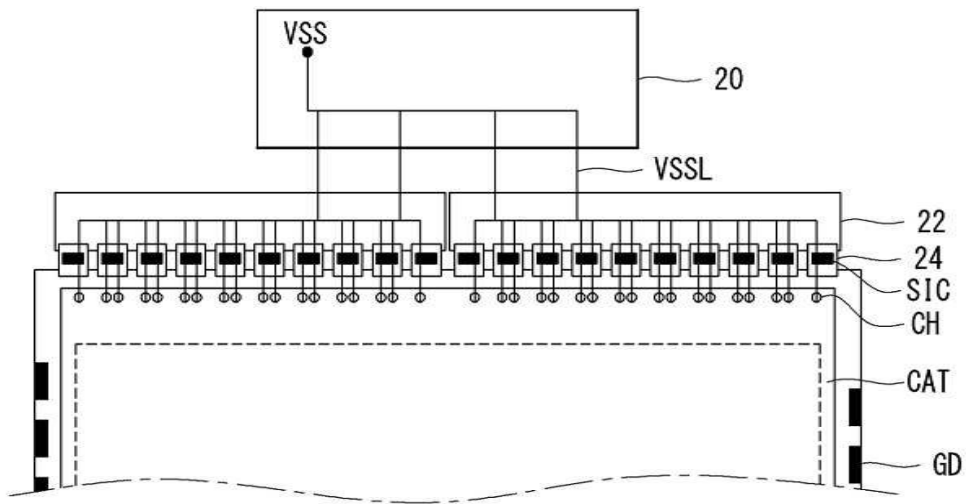
- [0063] 저전위 전원전압 공급라인(VSSL) 상에는 이들을 커버하도록 절연막(ILD)이 적층된다.
- [0064] 절연막(ILD) 상에는 복수의 콘택홀들(CH)을 통해 노출되는 저전위 전원전압 공급라인(VSSL)에 접속되도록 제 1 보조 캐소드 전극(ACATa)이 배치된다.
- [0065] 제 1 보조 캐소드 전극(ACATa) 상에는 이를 커버하는 무기 절연물질로 된 패시베이션막(PAS)과, 패시베이션막(PAS)을 평탄화하기 위한 유기 절연물질로 된 오버코트층(OC)이 순차적으로 적층된다. 패시베이션막(PAS)과 오버코트층(OC)은 제 1 보조 캐소드 전극(ACATa)을 노출시키는 제 1 개구부(OP1)를 갖는다. 오버코트층(OC)은 또한 제 1 개구부(OP1)로부터 일정 간격을 두고 패시베이션막(PAS)을 노출시키는 제 2 개구부(OP2)를 갖는다.
- [0066] 오버코트층(OC) 상에는 제 1 개구부(OP1)를 통해 노출된 제 1 보조 캐소드 전극(ACATa)과 접촉하도록 제 2 보조 캐소드 전극(ACATb)이 형성된다. 제 2 보조 캐소드 전극(ACATb)은 제 1 개구부(OP)를 통해 노출된 제 1 보조 캐소드 전극(ACATa)과 오버코트층(OC)의 일부분은 물론 제 2 개구부(OP2)를 통해 노출된 패시베이션막(PAS)의 일부 영역 상에도 존재한다.
- [0067] 제 2 보조 캐소드 전극(ACATb)이 형성된 오버코트층(OC) 상에는 제 2 보조 캐소드 전극(ACATb)과, 노출된 패시베이션막(PAS)을 커버하도록 유기발광 다이오드의 캐소드 전극(CAT)이 배치된다.
- [0068] 상술한 바와 같은 구성에 의하면, 제 2 보조 캐소드 전극(ACATb)의 단부 테두리 부분은 패시베이션막(PAS) 상에 형성되고, 패시베이션막(PAS)은 무기 절연물질로 형성되고, 제 2 보조 캐소드 전극(ACATb)과 패시베이션막(PAS)의 상호 접착성은 양호하기 때문에, 후속 공정에서 캐소드 전극(CAT)을 형성할 때, 캐소드 전극(CAT)과 접촉하는 제 2 보조 캐소드 전극(ACATb)의 단부인 테두리부에는 역 테이퍼 형상이 발생되지 않는다.
- [0069] 따라서, 본 발명에 따르는 제 2 실시예에 따르는 유기발광 표시장치에 의하면, 캐소드 전극(CAT)이 접촉하는 제 2 보조 캐소드 전극(ACATb)의 테두리부에 역 테이퍼 형상이 발생하지 않으므로, 표시패널의 장시간 구동에도 저항 증가로 인한 표시패널의 손상을 방지할 수 있는 효과를 얻을 수 있다.
- [0070] 이상 설명한 내용을 통해 당업자라면 본 발명의 기술 사상을 일탈하지 아니하는 범위에서 다양하게 변경 및 수정할 수 있을 것이다. 따라서, 본 발명의 기술적 범위는 명세서의 상세한 설명에 기재된 내용으로 한정되는 것이 아니라 특허 청구의 범위에 의해 정해져야만 할 것이다.

부호의 설명

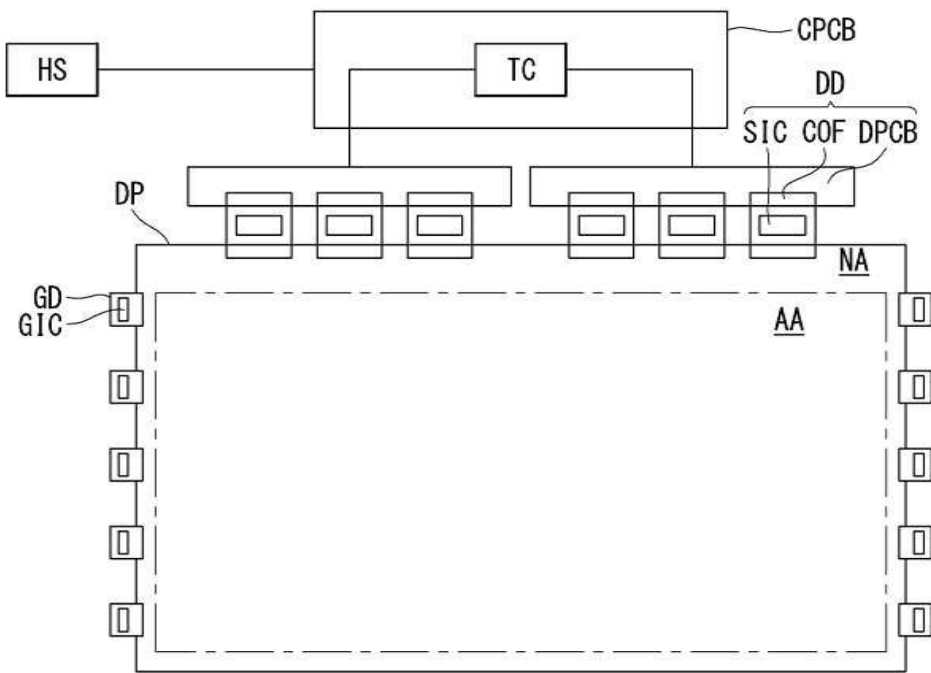
- [0071] CAT: 캐소드 전극 CH: 콘택홀
- ACATa: 제 1 보조 캐소드 전극 ACATb: 제 2 보조 캐소드 전극
- OC: 오버코트층 OP1, OP2: 개구부
- VSS: 저전위 전원전압 VSSL: 저전위 전원전압 공급라인

도면

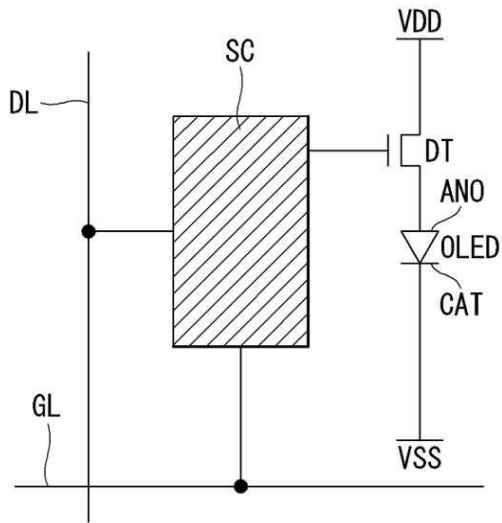
도면1



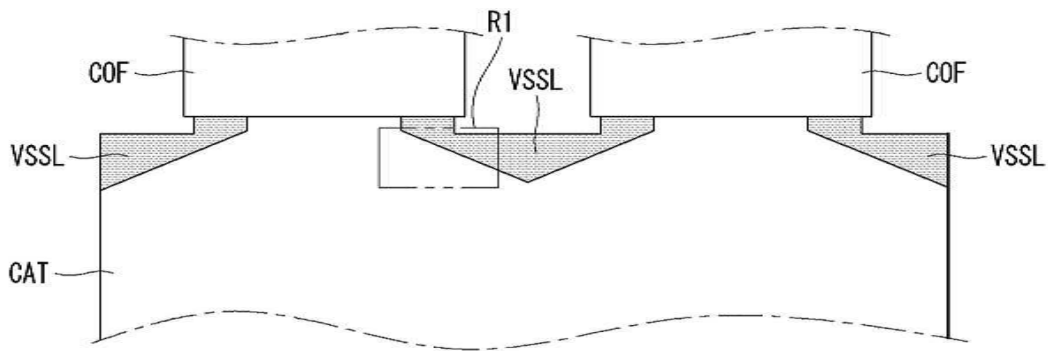
도면2



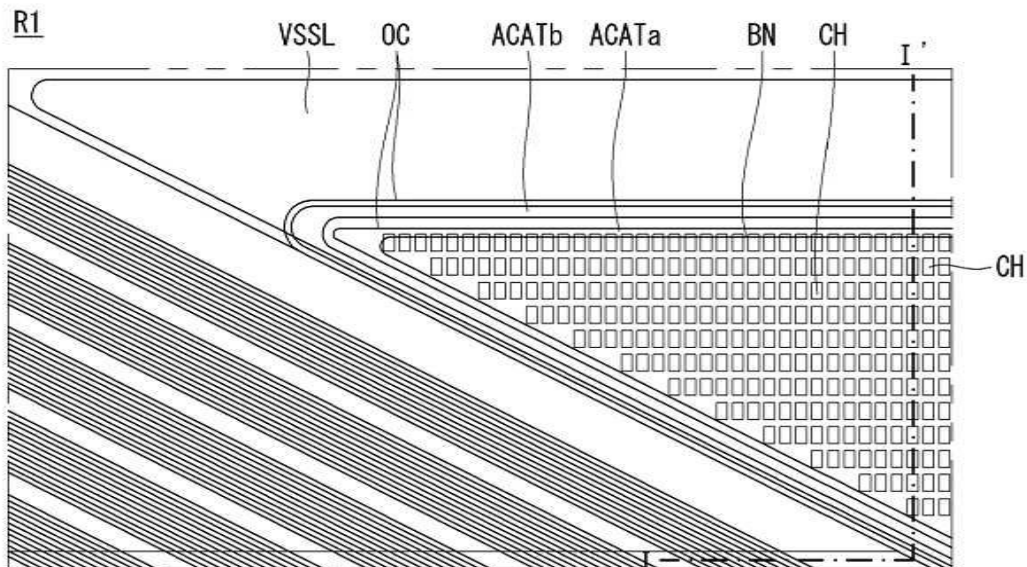
도면3



도면4



도면5



专利名称(译)	有机发光显示器		
公开(公告)号	KR1020180035979A	公开(公告)日	2018-04-09
申请号	KR1020160125535	申请日	2016-09-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	CHOI HEE DONG 최희동		
发明人	최희동		
IPC分类号	H01L51/52 H01L27/32		
CPC分类号	H01L51/5228 H01L27/3276 H01L27/3246 H01L51/5253 H01L51/5256 G09G3/3233 H01L27/3244 H01L27/3258 H01L27/3279 H01L51/5237		
外部链接	Espacenet		

摘要(译)

本发明涉及防止在阴极电极和低电位电源电压供应线之间布置的辅助阴极电极的边缘部分中产生的倒锥形的有机发光显示装置，并且可以防止由于在显示面板的长时间驱动中电阻的增加。并且包括低电位电源电压线，具有至少一个接触单元的阴极与低电位电源电压供应线重叠，并且包括辅助阴极，并且如果辅助阴极的边缘部分是布置在有机绝缘膜上的至少一个接触单元中，设置堤岸层在辅助阴极电极和阴极电极之间，以覆盖辅助阴极电极的边缘部分。低电位电源电压供应线形成在显示面板的未标记部分中，并将低电位电源电压提供给显示面板。次级阴极电极设置为与低电位电源电压线和阴极电极重叠，并连接低电位电源电压线和阴极电极。在至少一个接触单元中，如果辅助阴极的边缘部分布置在无机绝缘膜上，则阴极设置为覆盖辅助阴极的边缘部分和无机绝缘膜电极。

