



(19) 대한민국특허청(KR)
(12) 등록특허공보(B1)

(45) 공고일자 2016년12월20일
(11) 등록번호 10-1688311
(24) 등록일자 2016년12월14일

(51) 국제특허분류(Int. Cl.)
H01L 27/32 (2006.01) H01L 51/52 (2006.01)
(52) CPC특허분류
H01L 27/3248 (2013.01)
H01L 51/5203 (2013.01)
(21) 출원번호 10-2015-0033775
(22) 출원일자 2015년03월11일
심사청구일자 2015년03월11일
(65) 공개번호 10-2015-0107646
(43) 공개일자 2015년09월23일
(30) 우선권주장
JP-P-2014-052600 2014년03월14일 일본(JP)
(56) 선행기술조사문헌
JP2000048952 A
JP2014035799 A
KR1020130130352 A
US20130320323 A1

(73) 특허권자
가부시키가이샤 재팬 디스플레이
일본국 도쿄도 미나토쿠 니시신바시 3쵸메 7반 1
고
(72) 발명자
우에따께 나오끼
일본 도쿄도 미나토쿠 니시신바시 3-7-1 가부시키
가이샤 재팬 디스플레이 내
오하라 히로끼
일본 도쿄도 미나토쿠 니시신바시 3-7-1 가부시키
가이샤 재팬 디스플레이 내
사토 도시히로
일본 도쿄도 미나토쿠 니시신바시 3-7-1 가부시키
가이샤 재팬 디스플레이 내
(74) 대리인
장수길, 이중희

전체 청구항 수 : 총 5 항

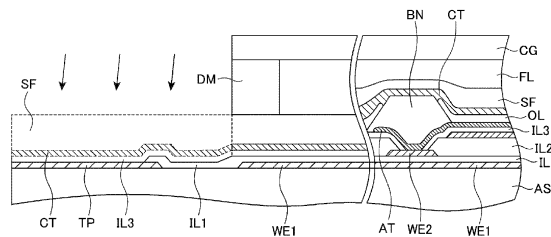
심사관 : 조성수

(54) 발명의 명칭 표시 장치 및 표시 장치의 제조 방법

(57) 요약

표시 장치는, 기판과, 1종류 이상의 유기 발광막을 포함하는 발광층과, 상기 발광층의 상면에 접하는 투명 전극과, 당해 피형성부의 상단부에 설치되는 유리판을 포함하고, 상기 투명 전극은, 평면적으로 보아 상기 유리판의 외형에 따른 외형을 갖는다.

대표도



(52) CPC특허분류

H01L 51/5237 (2013.01)

명세서

청구범위

청구항 1

기관과,

상기 기관 상에 있는 표시 영역 및 상기 기관 상에 있고 상기 표시 영역을 둘러싸는 주변 영역과,

1종류 이상의 유기 발광막을 포함하고 상기 표시 영역에 배치되는 발광층과,

상기 발광층의 상면에 접하는 투명 전극과,

상기 투명 전극의 상측을 덮는 유리판과,

상기 유리판과 상기 투명 전극의 사이에 설치되는 밀봉막

을 포함하고,

상기 투명 전극은, 평면적으로 보아 상기 유리판의 외형에 따른 외형을 갖고,

상기 표시 영역에는, 상기 발광층을 갖는 복수의 발광 소자가 배치되고,

상기 밀봉막의 측면에서는 상기 투명 전극의 측면이 노출되고,

상기 밀봉막의 측면에서는 상기 발광층이 노출되지 않는 것을 특징으로 하는 표시 장치.

청구항 2

제1항에 있어서,

상기 투명 전극의 측면은 상기 유리판의 측면 아래에 있는 것을 특징으로 하는 표시 장치.

청구항 3

삭제

청구항 4

제1항에 있어서,

상기 투명 전극의 측면에 접하는 도전부를 더 포함하고,

상기 밀봉막은 평면적으로 보아 상기 유리판의 외형에 따른 외형을 갖고,

상기 밀봉막의 측면에 상기 도전부가 접하고,

상기 도전부는 상기 발광층에 접하지 않고,

상기 도전부는 평면적으로 보아 상기 유리판, 상기 밀봉막, 상기 투명 전극의 외측에 배치되는 것을 특징으로 하는 표시 장치.

청구항 5

삭제

청구항 6

삭제

청구항 7

제1항에 있어서,

상기 투명 전극과 상기 유리판의 사이이고 평면적으로 보아 상기 유리판의 테두리에 겹치도록 배치되는 댄을 더 포함하고,

상기 투명 전극은, 평면적으로 보아 상기 댄의 외측에서 노출되는 것을 특징으로 하는 표시 장치.

청구항 8

제4항에 있어서,

상기 발광층과 상기 기관의 사이에 설치된 절연층과,

상기 기관 상의 영역이며 평면적으로 보아 상기 유리판과 겹치지 않는 영역에 설치된 단자를 더 포함하고,

상기 단자의 단부는 상기 절연층으로 덮이고,

상기 단자와 상기 도전부는 전기적으로 접속되어 있는 것을 특징으로 하는 표시 장치.

발명의 설명

기술 분야

[0001] 본 발명은 표시 장치 및 표시 장치의 제조 방법에 관한 것이다.

배경 기술

[0002] 유기 EL(Electro-Luminescence) 표시 장치에서는, 유기 발광층 상에 투명 전극이 성막되고, 또한 투명 전극 상에 밀봉막이 설치된다. 일반적으로, 그 투명 전극의 성막 공정에서는 마스크가 사용되고, 단자가 형성되는 영역 등에는 투명 전극은 성막되지 않는다.

[0003] 일본 특허 공개 제2007-73355호 공보에는, 유기 재료의 제1 밀봉막 상에 산화 실리콘을 포함하는 제2 밀봉막이 설치되는 유기 EL 표시 장치를 제조할 때에, 개구가 형성된 제2 밀봉막을 마스크로서 제1 밀봉막을 건식 에칭하고, 단자를 노출시키는 것이 기재되어 있다.

[0004] 일본 특허 공개 제2007-242436호 공보에는, 발광성 유기 기능층, 금속의 음극층, 에폭시 수지 등의 보호 부재가 순서대로 적층되는 유기 EL 장치에 있어서, 보호 부재와 음극층을 마스크로 하여 발광성 유기 기능층을 건식 에칭하는 것이 기재되어 있다.

발명의 내용

해결하려는 과제

[0005] 마스크를 사용해서 투명 전극을 성막하면 투명 전극의 위치를 정확하게 제어하는 것이 어려워 설계상 제약이 되어 왔다. 또한 유기 EL 표시 장치를 제조하는 비용이 상승한다는 문제가 있었다.

과제의 해결 수단

[0006] 본 발명은 상기 과제를 감안하여 이루어진 것이며, 그 목적은, 유기 EL 표시 장치의 설계상의 제약을 저감시켜, 제조 비용을 억제하는 기술을 제공하는 데 있다.

[0007] 본 출원에 있어서 개시되는 발명 중, 대표적인 것의 개요를 간단하게 설명하면, 이하와 같다.

[0008] (1) 기관과, 1종류 이상의 유기 발광막을 포함하는 발광층과, 상기 발광층의 상면에 접하는 투명 전극과, 당해 투명 전극의 상측을 덮는 유리판을 포함하고, 상기 투명 전극은, 평면적으로 보아 상기 유리판의 외형에 따른 외형을 갖는 것을 특징으로 하는 표시 장치이다.

[0009] (2) (1)에 있어서, 상기 투명 전극의 측면은 상기 유리판의 측면 하방에 있는 것을 특징으로 하는 표시 장치이다.

[0010] (3) (1) 또는 (2)에 있어서, 상기 유리판과 상기 투명 전극의 사이에 설치되는 밀봉막을 더 포함하는 것을 특징으로 하는 표시 장치이다.

[0011] (4) (1)부터 (3) 중 어느 하나에 있어서, 상기 투명 전극의 측면에 접하는 도전부를 더 포함하는 것을 특징으로 하는 표시 장치이다.

[0012] (5) 기관의 상방에 발광층을 적층하는 스텝과, 상기 발광층의 상면에 접하는 투명 전극을 적층하는 스텝과, 상기 투명 전극의 상방에 유리판을 설치하는 스텝과, 상기 유리판을 마스크로 하여 상기 투명 전극을 에칭하는 스텝을 포함하는 것을 특징으로 하는 표시 장치의 제조 방법이다.

[0013] (6) (5)에 있어서, 상기 투명 전극을 적층하는 스텝 후에 상기 투명 전극 상에 밀봉막을 적층하는 스텝을 더 포함하고, 상기 유리판을 설치하는 스텝에서는, 상기 밀봉막 상에 상기 유리판을 고정하고, 상기 에칭하는 스텝에서는, 상기 유리판을 마스크로 하여 상기 밀봉막과 상기 투명 전극을 에칭하는, 것을 특징으로 하는 표시 장치의 제조 방법이다.

발명의 효과

[0014] 본 발명에 따르면, 표시 장치의 설계상의 제약을 저감시켜, 제조 비용을 억제할 수 있다.

도면의 간단한 설명

[0015] 도 1은 본 발명의 실시 형태에 관한 유기 EL 표시 패널의 일례를 나타내는 평면도이다.

도 2는 도 1에 도시하는 유기 EL 표시 패널의 II-II 절단선에 있어서의 단면의 일례를 나타내는 도면이다.

도 3a는 도 2에 도시하는 유기 EL 표시 패널의 제조 공정을 설명하는 도면이다.

도 3b는 도 2에 도시하는 유기 EL 표시 패널의 제조 공정을 설명하는 도면이다.

도 3c는 도 2에 도시하는 유기 EL 표시 패널의 제조 공정을 설명하는 도면이다.

도 3d는 도 2에 도시하는 유기 EL 표시 패널의 제조 공정을 설명하는 도면이다.

도 3e는 도 2에 도시하는 유기 EL 표시 패널의 제조 공정을 설명하는 도면이다.

도 4는 도 1에 도시하는 유기 EL 표시 패널의 II-II 절단선에 있어서의 단면도의 다른 일례를 나타내는 도면이다.

도 5는 유기 EL 표시 패널의 다른 일례를 나타내는 사시도이다.

발명을 실시하기 위한 구체적인 내용

[0016] 이하에서는, 본 발명의 실시 형태에 대해서 도면에 기초하여 설명한다. 출현하는 구성 요소 가운데 동일 기능을 갖는 것에는 동일한 부호를 부여하고, 그 설명을 생략한다.

[0017] 도 1은, 본 발명의 실시 형태에 관한 유기 EL 표시 패널의 일례를 나타내는 평면도이다. 이 유기 EL 표시 패널은, 어레이 기관 AS와, 커버 유리 CG를 포함한다. 커버 유리 CG는 어레이 기관 AS와 대향하는 투명 유리 기관이다. 어레이 기관 AS 상에는, 복수의 화소 회로가 형성되는 표시 영역 DA와, 단자 TS, TP와, 집적 회로 패키지 PK가 배치된다. 커버 유리 CG는 어레이 기관 AS에 대향하고, 또한 어레이 기관 AS의 상면 중 표시 영역 DA 및 그 둘레를 덮고 있다. 또한 커버 유리 CG는, 집적 회로 패키지 PK나 단자 TS, TP를 덮고 있지 않다. 단자 TP에는 외부로부터 접지 전위가 공급되고, 단자 TS에는, 외부로부터 복수의 화소 회로의 각각의 표시 계조를 나타내는 표시 데이터나, 주사 타이밍을 나타내는 신호 등이 입력된다. 이 단자 TS는 실제로는 복수의 단자로 이루어져 있다. 어레이 기관 AS 상의 커버 유리 CG에 덮여 있지 않은 영역 중, 평면적으로 보아 단자 TP와 커버 유리 CG와의 사이에는 도전 페이스트 CP가 도포되어 있다. 또한, 커버 유리 CG의 어레이 기관 AS측에는 유기 EL 소자가 출력하는 광을, 적, 청, 녹 등의 색으로 변환하기 위한, 복수의 구획을 갖는 컬러 필터가 형성되어 있어도 좋다.

[0018] 도 2는, 도 1에 도시하는 유기 EL 표시 패널의 II-II 절단선에 있어서의 단면의 일례를 나타내는 도면이다. 어레이 기관 AS 상에는, 차례로, 제1 배선 WE1 및 단자 TP, TS가 형성되는 층과, 제1 절연층 IL1과, 제2 배선 WE2가 형성되는 층과, 제2 절연층 IL2와, 용량 전극 CE가 형성되는 층과, 제3 절연층 IL3과, 애노드 전극 AT가 형성되는 층과, 뱅크 BN이 형성되는 층과, 유기 발광층 OL과, 캐소드 전극 CT가 형성되는 층과, 밀봉막 SF가 적층되어 있다. 또한 밀봉막 SF의 상면 중 평면적으로 보아 컬러 필터 유리 CG의 테두리에 접치는 부분에는 댄 DM이 설치되고, 댄 DM의 내측에는 충전제 FL이 충전되어 있다. 그 댄 DM이나 충전제 FL 상에 커버 유리 CG가 고

정되어 있다. 단자 TP와 제1 배선 WE1은 이격되어 있고, 그 사이는 제1 절연층 IL1에 의해 절연되어 있다.

- [0019] 애노드 전극 AT, 유기 발광층 OL 및 캐소드 전극 CT는 유기 EL 소자를 형성하고 있고, 애노드 전극 AT는 화소 회로마다 형성된다. 유기 EL 소자는, 애노드 전극 AT로부터 공급되는 전류에 따른 강도의 백색광을 출력한다. 애노드 전극 AT는 제2 배선 WE2와 콘택트 홀의 바닥에서 접하고 있고, 제2 배선 WE2은 도시하지 않은 박막 트랜지스터에 접속되어 있다. 또한 평면적으로 보아 유기 EL 소자를 화소 회로마다 구획하도록 बैं크 BN이 설치되어 있고, बैं크 BN이 존재하는 에리어에서는, 애노드 전극 AT와 유기 발광층 OL이 접하는 일이 없다. 캐소드 전극 CT는 복수의 화소 회로에 있어서의 유기 발광층 OL을 덮는 1매의 도전성의 막이며, 캐소드 전극 CT의 상면을 밀봉막 SF가 덮고 있다. 특별히 한정되지 않지만, 유기 발광층 OL은 애노드 전극 AT측으로부터 캐소드 전극 CT측에 걸쳐서 홀 주입층, 홀 수송층, 발광층, 전자 수송층, 전자 주입층이 적층되는 구조이어도 좋다. 발광층은 청, 적, 녹색의 발광을 위해서 상이한 재료가 표시 영역 DA의 장소마다 배치되는 구조도 좋고, 표시 영역 DA의 장소에 의하지 않고 동일한 재료로 배치되는 구조도 좋다.
- [0020] 제2 배선 WE2 층으로부터 밀봉막 SF 층까지는, 커버 유리 CG 아래에 존재하고, 그것들의 층은 커버 유리 CG 아래를 제외한 영역에는 존재하지 않는다. 밀봉막 SF의 측면, 캐소드 전극 CT의 측면 및 제3 절연층 IL3의 측면은 커버 유리 CG의 단부면 하에 존재한다. 또한 단자 TP와 캐소드 전극 CT를 전기적으로 접속하기 위해서, 도전 페이스트 CP는 커버 유리 CG로부터 단자 TP측의 영역의 일부에 도포되어 있다.
- [0021] 밀봉막 SF 및 캐소드 전극 CT의 형상은, 커버 유리 CG와 거의 동일하고, 커버 유리 CG의 형상에 따른 것이다. 커버 유리 CG와 밀봉막 SF 및 캐소드 전극 CT와의 형상의 차는, 제조 공정에 기인해서 발생하는 것뿐이다.
- [0022] 도 3a로부터 도 3e는, 도 2에 도시하는 유기 EL 표시 패널의 제조 공정을 설명하는 도면이다. 유기 EL 표시 패널을 제조할 때에는, 처음에, 유리 기판인 어레이 기판 AS 상에 금속의 막을 성막하고, 그 막을 패터닝함으로써 단자 TP, TS, 제1 배선 WE1 등을 형성한다. 다음에 유기 절연 재료 등의 절연성의 물질을 성막하고, 그 성막된 막을 패터닝함으로써, 제1 절연층 IL1을 형성한다. 제1 절연층 IL1 상에는 도시하지 않은 반도체의 막을 성막하고, 그 막을 패터닝한다. 다음에 금속의 막 등의 성막과 패터닝에 의해, 제2 배선 WE2 등을 형성한다. 그리고, 유기 절연 재료의 막을 성막하고, 그 막을 패터닝함으로써 제2 절연층 IL2을 형성한다. 제2 절연층 IL2은, 그 아래 층의 요철의 영향을 억제하기 위한 평탄화막으로서의 기능도 갖는다.
- [0023] 이어서, 제2 절연층 IL2 상에 금속의 막을 성막하고, 그 막을 패터닝함으로써, 용량 전극 CE를 형성한다. 그리고, 용량 전극 CE의 상층에는, 주로 SiN을 포함하는 무기 절연 재료의 막을 성막하고, 패터닝함으로써 제3 절연층 IL3을 형성한다.
- [0024] 제3 절연층 IL3 상에는 예를 들어 ITO(Indium Tin Oxide)를 포함하는 도전성의 막을 성막하고, 그 막을 패터닝함으로써 애노드 전극 AT를 형성한다. 그리고, 주로 유기 재료를 포함하는 बैं크 BN을 주로 유기 EL 소자 사이에 맞는 영역에 형성한다.
- [0025] 다음 공정에서는, 유기 발광층 OL을 형성한다(도 3a 참조). 유기 발광층 OL을 형성하는 공정에서는, 유기 발광 재료 등의 각종 재료를 증착하는 조작을, 재료를 바꾸면서 복수회 반복한다. 본 실시 형태에서는 마스크를 사용하여 화소 회로마다 유기 발광층 OL을 증착하지만, 마스크를 사용하지 않고 전체면에 유기 발광층 OL을 증착해도 좋다.
- [0026] 다음 공정에서는, 캐소드 전극 CT를 형성한다. 이 공정에서는, 예를 들어 IZO(Indium zinc oxide)를 포함하는 투명 전극을 유기 발광층 OL이 증착된 어레이 기판 AS에 스퍼터링법 등에 의해 성막한다. 또한 이 공정에서는 캐소드 전극 CT의 성막 시에 마스크를 사용하지 않고, 캐소드 전극 CT는 어레이 기판 AS의 전체면에 증착된다(도 3b 참조).
- [0027] 다음 공정에서는, 캐소드 전극 CT의 막 상에 밀봉막 SF를 적층한다(도 3c 참조). 밀봉막 SF는, 예를 들어 SiN을 포함하는 1층 이상의 층, 아크릴층, SiN층의 3층을 포함하고, 이 공정에서는 그 3층을 순서대로 적층함으로써 밀봉막 SF를 적층한다. 또한 밀봉막 SF의 패터닝은 현시점에서는 행하지 않는다. 또한, 아크릴은 단차가 있는 영역에 머물기 쉽기 때문에, 도 3c의 좌측 단부 등의 평탄한 영역에는 그다지 존재하지 않는다.
- [0028] 다음 공정에서는, 밀봉막 SF 상 중 커버 유리 CG의 테두리의 사각의 변에 상당하는 위치에 댐 DM을 설치하고, 댐 DM의 내측에 충전제 FL을 충전한다. 그리고, 커버 유리 CG를 댐 DM이나 충전제 FL 상에 고정한다(도 3d 참조).
- [0029] 다음 공정에서는, 커버 유리 CG를 마스크로서 사용하고, 밀봉막 SF나 캐소드 전극 CT 등을 건식 에칭 등의 에칭

법에 의해 제거한다(도 3e 참조). 이에 의해, 밀봉막 SF, 캐소드 전극 CT, 제3 절연층 IL3 중 커버 유리 CG 아래에 없는 부분이 제거되고, 단자 TP, TS의 상면이 노출되고, 그 위에 플렉시블 프린트 기판 등을 접속하는 것이 가능해진다. 또한, 커버 유리 CG를 마스크로 한 에칭에 의해, 커버 유리 CG 아래에 있는 밀봉막 SF, 캐소드 전극 CT 등은 제거되지 않고 남는다. 이 후, 도전성의 도전 페이스트 CP가 도포된다. 또한, 제1 절연층 IL1은 커버 유리 CG를 마스크로 한 에칭에 있어서, 커버 유리 CG로부터의 노출부도 남도록 한다. 이 제1 절연층 IL1은 단자 TP의 단(端)을 덮도록 되어 있다. 이렇게 함으로써 단자 TP가 커버 유리 CG의 단에 매우 가까운 경우에서도 에칭의 편차 등으로 캐소드 전극 CT와 단자 TP가 원하지 않는 전기적 접속을 하는 것을 방지할 수 있다. 도 3 등에 나타나 있는 단면은 도전 페이스트 CP에 의해 접속되는 개소이므로, 전기 접속되어도 좋지만, 영상 신호용의 단자 TP와 캐소드 전극 CT가 접속되는 것은 문제가 있다. 이러한 사태는 이 제1 절연층 IL1의 구조에서 피할 수 있다.

[0030] 이와 같이, 커버 유리 CG를 마스크로 하여 유기 발광층 OL보다 상층에 있는 밀봉막 SF나 캐소드 전극 CT 중 커버 유리 CG의 외측에 있는 것을 제거함으로써, 캐소드 전극 CT의 성막에 마스크를 사용하는 것이 불필요해진다. 마스크를 이용하면 그 마스크의 작성, 교환 등에 수반하는 비용을 삭감할 수 있고, 또한 마스크에 부착된 물질이 제조 도중 어레이 기판 AS에 이물로서 혼입되는 일도 없어져 불량품의 발생을 억제하는 것도 가능해진다. 또한 마스크를 사용하는 경우에는, 마스크의 위치 정렬 정밀도에 맞춰 단락이나 접속 불량 등이 발생하지 않도록 회로 배치에 여유를 갖게 할 필요가 있는데, 본 실시 형태에서는 위치 정렬 정밀도를 고려하지 않아도 되어, 설계상의 자유도의 증대나 프레임 영역의 삭감이 가능해진다. 또한 커버 유리 CG는 에칭에 사용하는 가스나 약품 등을 투과시키지 않으므로, 커버 유리 CG를 마스크로서 사용하면, 화소 회로에 포함되는 유기 발광층 OL에 대한 손상도 억제된다.

[0031] 또한, 캐소드 전극 CT의 측면이 밀봉막 SF 등으로 덮여 있지 않기 때문에, 이 측면과 단자 TP를 도전 페이스트 CP에 의해 전기적으로 접속할 수 있다. 그러면, 커버 유리 CG 아래에서 전기적으로 접속하는 콘택트 홀을 형성할 필요가 없어져, 회로 배치의 설계상의 자유도가 증대된다.

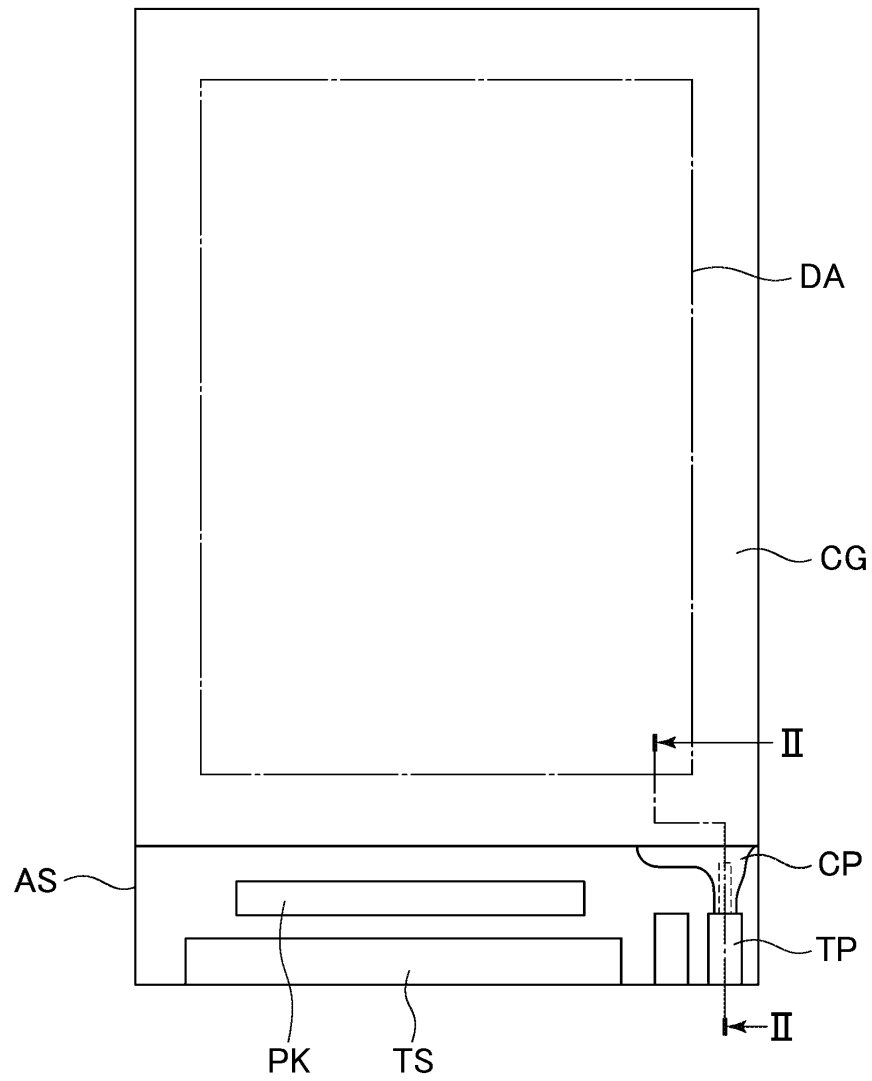
[0032] 또한, 화소 회로의 단면 구조는 도 2에 도시하는 것과 상이해도 좋다. 예를 들어, 용량 전극 CE나 제3 절연층 IL3이 형성되어 있지 않아도 좋다. 도 4는, 도 1에 도시하는 유기 EL 표시 패널의 II-II 절단선에 있어서의 단면도의 다른 일례를 나타내는 도면이다. 도 4의 예에서는, 화소 회로에 있어서의 캐패시터의 배치가 상이하기 때문에, 용량 전극 CE나 제3 절연층 IL3이 형성되어 있지 않다. 이러한 차이가 있어도 캐소드 전극 CT 및 밀봉막 SF와 커버 유리 CG와의 위치 관계는 도 2의 예와 동일하고, 도 2의 예와 동일한 효과를 얻을 수 있다.

[0033] 또한, 단자 TP와 캐소드 전극 CT를 접속하는 도전 페이스트 CP는, 평면적으로 보아 캐소드 전극 CT의 단자측의 변의 부분뿐만 아니라, 그 변에 접속해 직교하는 변의 부분에 배치되어도 좋다. 도 5는, 유기 EL 표시 패널의 다른 일례를 나타내는 사시도이다. 평면적으로 보아 직사각형의 캐소드 전극 CT에 대해서, 도 5의 전방측의 측면뿐만 아니라, 우측의 측면에도 접촉하도록 도전 페이스트 CP가 배치되어 있다. 또한, 몰드 MD는, 도전 페이스트 CP가 배치된 어레이 기판 AS 등을 둘러싸고 있다. 이와 같이, 캐소드 전극 CT에 대해서 단자측의 측면 이외의 측면에도 도전 페이스트 CP를 접촉시킴으로써, 캐소드 전극 CT와 단자 TP를 확실하게 접속하고, 또한 그 사이의 저항을 낮게 하는 것도 가능해진다.

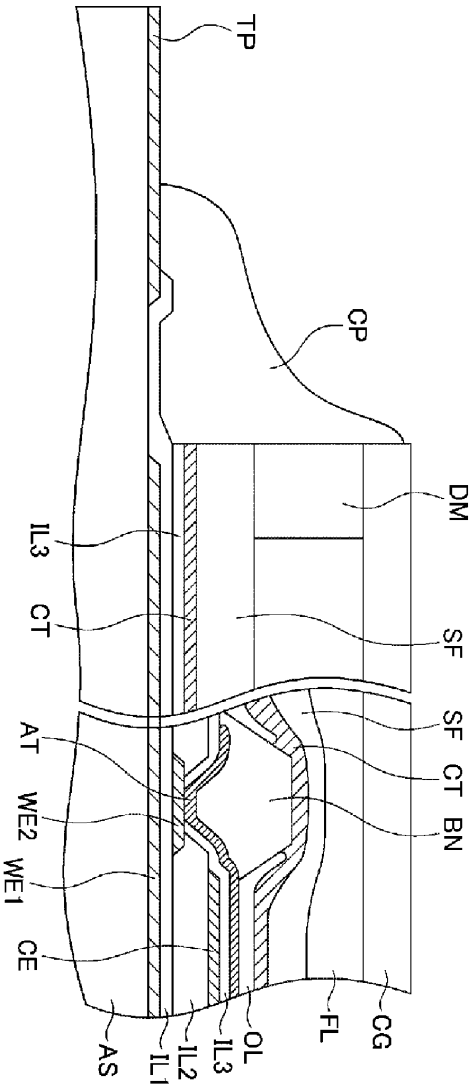
[0034] 현재 본 발명의 특정 실시예들로 간주되는 것들이 개시되었지만, 다양한 수정들이 행해질 수 있다는 것은 당연하고, 첨부된 청구범위는 본 발명의 진정한 정수 및 범위 내에 속한 것으로서 그러한 모든 수정들을 포함한다.

도면

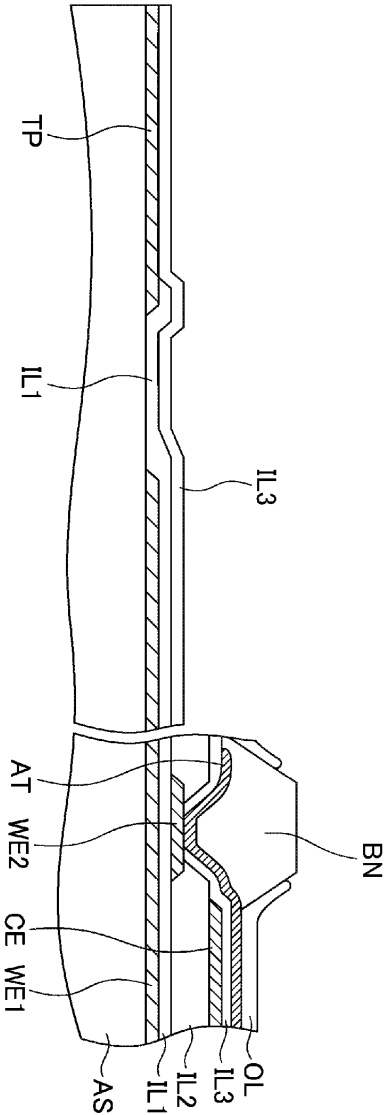
도면1



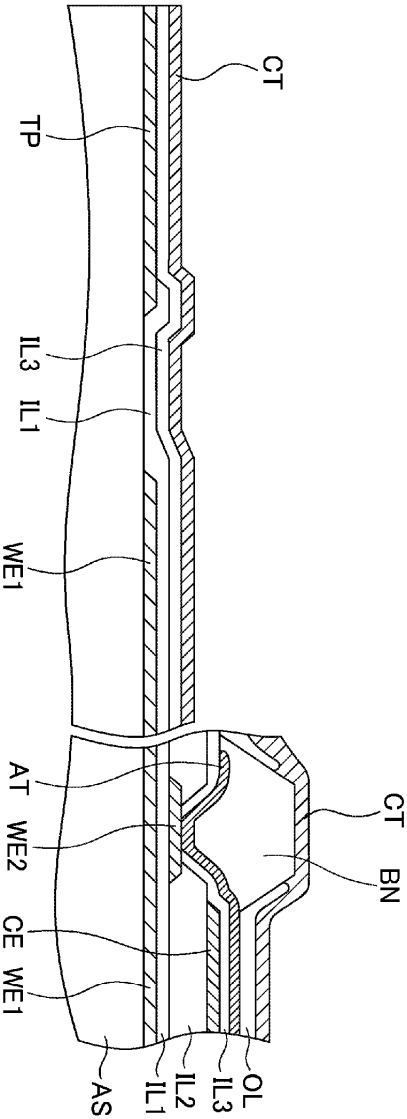
도면2



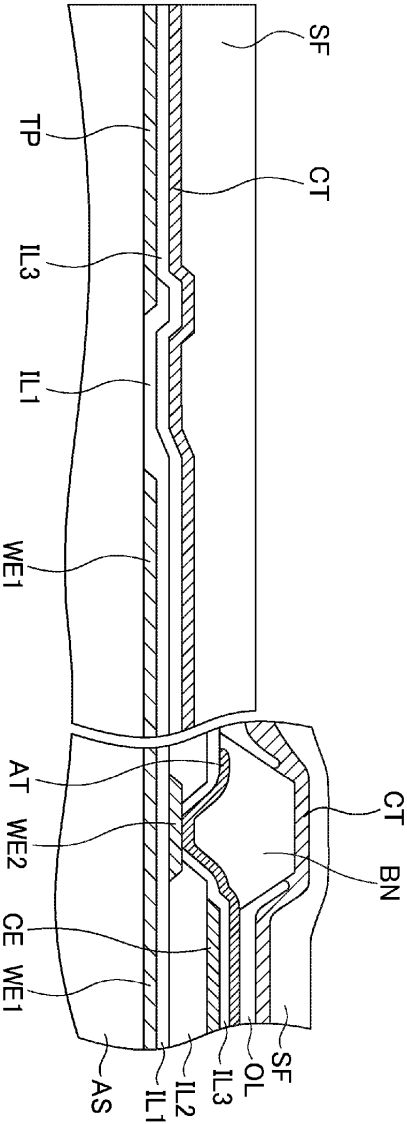
도면3a



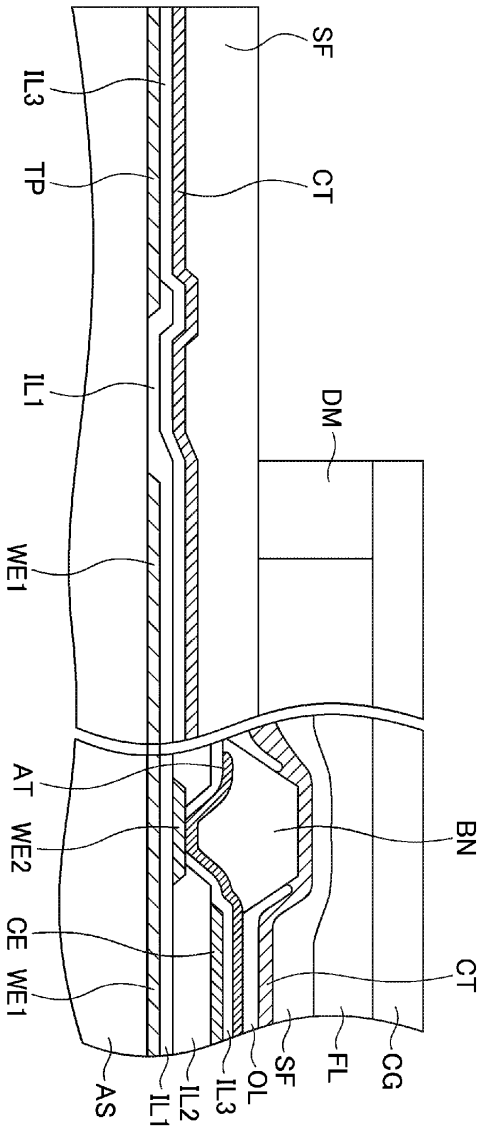
도면3b



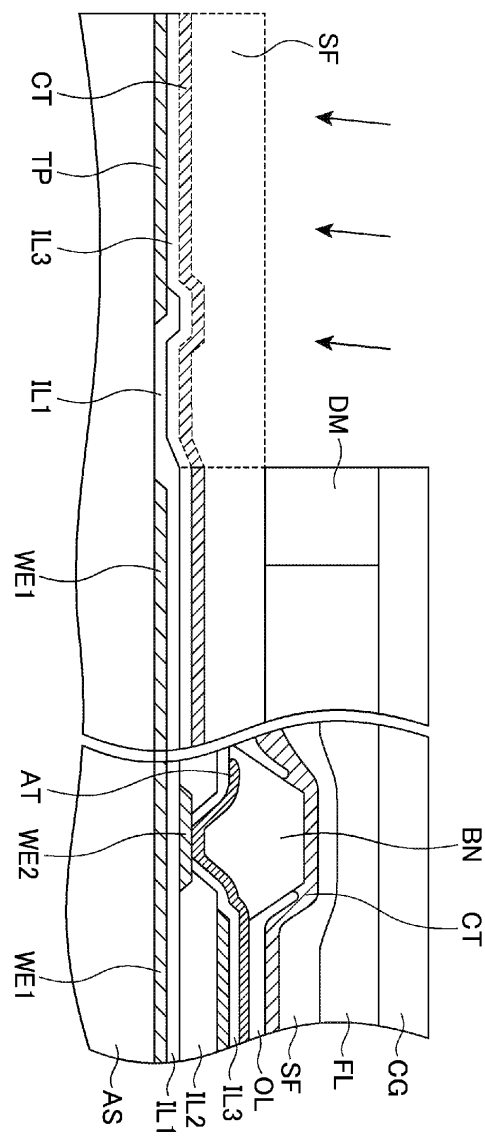
도면3c



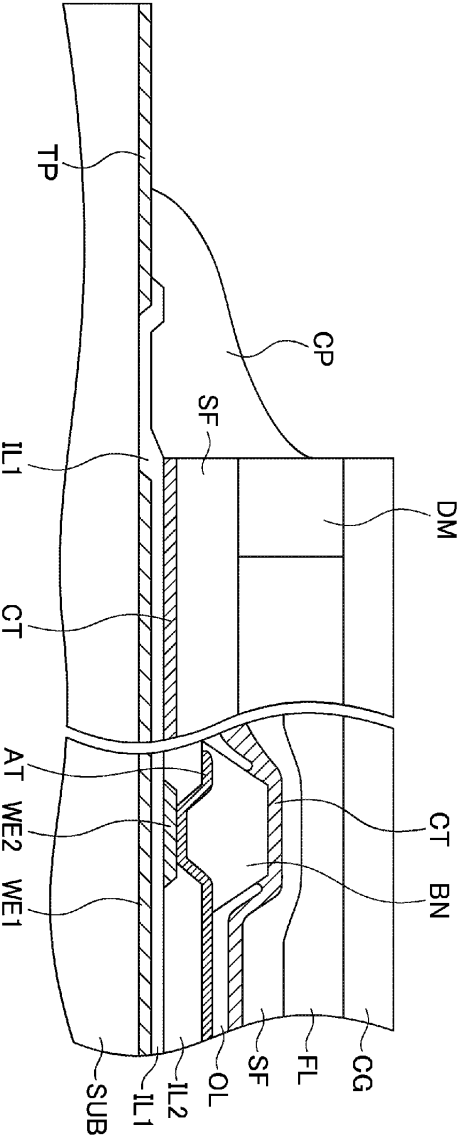
도면3d



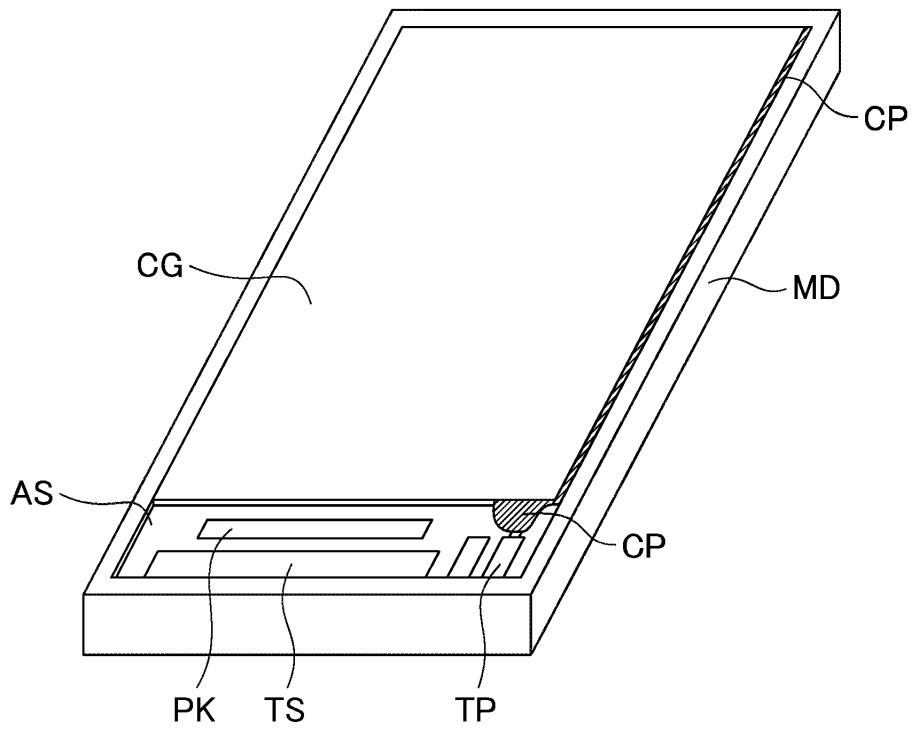
도면3e



도면4



도면5



专利名称(译)	标题显示装置和显示装置的制造方法		
公开(公告)号	KR101688311B1	公开(公告)日	2016-12-20
申请号	KR1020150033775	申请日	2015-03-11
[标]申请(专利权)人(译)	株式会社日本显示器		
申请(专利权)人(译)	株式会社日本排气量		
当前申请(专利权)人(译)	株式会社日本排气量		
[标]发明人	UETAKE NAOKI 우에따께나오끼 OHARA HIROKI 오하라히로끼 SATO TOSHIHIRO 사토도시히로		
发明人	우에따께나오끼 오하라히로끼 사토도시히로		
IPC分类号	H01L27/32 H01L51/52		
CPC分类号	H01L27/3248 H01L51/5203 H01L51/5237 H01L51/5234 H01L51/5225 H01L51/524 H01L51/5253 H01L2251/5315		
代理人(译)	Jangsugil Yijunghui		
优先权	2014052600 2014-03-14 JP		
其他公开文献	KR1020150107646A		
外部链接	Espacenet		

摘要(译)

一种显示装置，包括基板，包括一种或多种类型的有机发光膜的发光层，与所述发光层的上表面接触的透明电极；玻璃板安装在待形成部分的上端。当在平面中观察时，透明电极具有受玻璃板外观影响的外观。

COPYRIGHT KIPO 2015

