



(19) 대한민국특허청(KR)  
(12) 공개특허공보(A)

(11) 공개번호 10-2019-0081914  
(43) 공개일자 2019년07월09일

(51) 국제특허분류(Int. Cl.)  
H01L 51/52 (2006.01) H01L 27/32 (2006.01)  
H01L 51/56 (2006.01)  
(52) CPC특허분류  
H01L 51/5203 (2013.01)  
H01L 27/3211 (2013.01)  
(21) 출원번호 10-2017-0184775  
(22) 출원일자 2017년12월29일  
심사청구일자 없음

(71) 출원인  
엘지디스플레이 주식회사  
서울특별시 영등포구 여의대로 128(여의도동)  
(72) 발명자  
홍상표  
경기도 파주시 월롱면 엘지로 245  
(74) 대리인  
특허법인천문

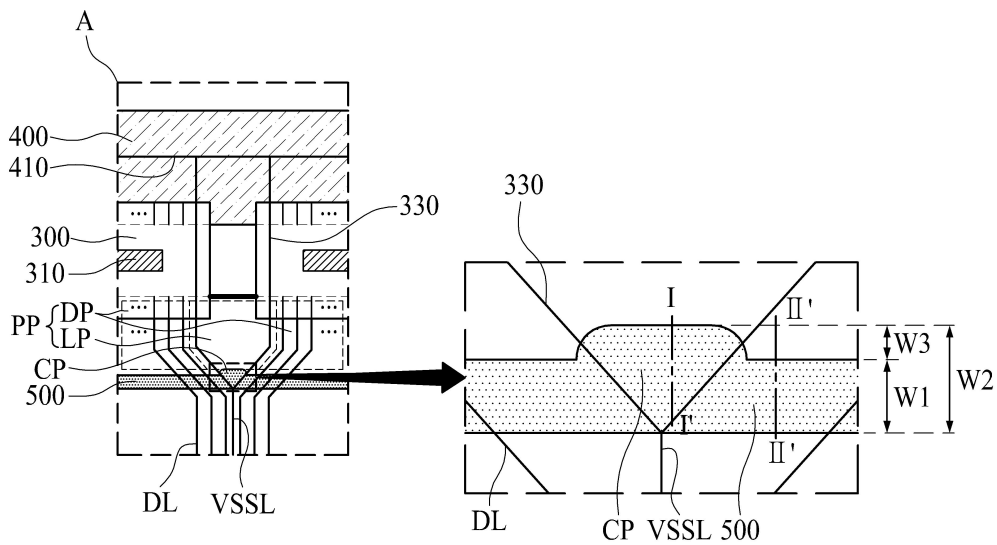
전체 청구항 수 : 총 11 항

(54) 발명의 명칭 전계 발광 표시장치

(57) 요약

본 발명은 저전위 전원 패드에서 저전위 전원이 공급될 때 전류 밀도가 집중되지 않는 전계 발광 표시장치를 제공하는 것으로, 본 발명에 따른 전계 발광 표시장치는, 복수의 화소를 포함하는 표시 패널, 표시 패널의 가장자리에 구비되고 저전위 전원이 공급되는 저전위 전원 패드를 가지는 패드부, 저전위 전원 패드를 복수의 화소와 전기적으로 연결시키기 위한 저전위 컨택부를 포함하고, 저전위 컨택부는 라운드 형상을 갖는다.

대표도 - 도2



(52) CPC특허분류

*H01L 27/3262* (2013.01)

*H01L 51/56* (2013.01)

---

## 명세서

### 청구범위

#### 청구항 1

복수의 화소를 포함하는 표시 패널;

상기 표시 패널의 가장자리에 구비되고 저전위 전원이 공급되는 저전위 전원 패드를 가지는 패드부;

상기 저전위 전원 패드를 상기 복수의 화소와 전기적으로 연결시키기 위한 저전위 컨택부를 포함하고,

상기 저전위 컨택부는 라운드 형상을 갖는, 전계 발광 표시장치.

#### 청구항 2

제 1 항에 있어서,

상기 저전위 컨택부는 상기 저전위 전원 패드와 인접하는 영역의 양 측면 끝단부에서 라운드 형상을 갖는, 전계 발광 표시장치.

#### 청구항 3

제 1 항에 있어서,

상기 저전위 컨택부는 꼭지점이 라운드 처리된 역삼각형 형상을 갖는, 전계 발광 표시장치.

#### 청구항 4

제 3 항에 있어서,

상기 저전위 컨택부는 상기 저전위 전원 패드와 인접하는 영역에서의 꼭지점이 라운드 처리된 역삼각형 형상을 갖는, 전계 발광 표시장치.

#### 청구항 5

제 1 항에 있어서,

상기 저전위 전원 패드는,

상기 저전위 전원을 상기 저전위 컨택부에 전달하는 저전위 전원 공급 라인을 포함하고,

상기 저전위 전원 공급 라인과 상기 저전위 컨택부가 접촉하는 영역은 라운드 형상을 가지는, 전계 발광 표시장치.

#### 청구항 6

제 5 항에 있어서,

상기 저전위 컨택부는,

상기 저전위 전원 공급 라인과 연결되어 상기 저전위 전원을 공급받는 링크 전극층;

상기 저전위 전극층 상에 형성된 더미 전극층;

상기 더미 전극층 상에 구비된 저전위 전극층을 포함하는, 전계 발광 표시장치.

#### 청구항 7

제 6 항에 있어서,

상기 링크 전극층은 상기 복수의 화소에 구비된 게이트 전극과 동일층에 형성되고,

상기 더미 전극층은 상기 복수의 화소에 구비된 소스/드레인 전극과 동일층에 형성되며,

상기 저전위 전극층은 상기 복수의 화소에 구비된 애노드 전극과 동일층에 형성되는, 전계 발광 표시장치.

**청구항 8**

제 7 항에 있어서,

상기 저전위 전극층은 저전위 전원 라인을 통하여 상기 복수의 화소에 구비된 캐소드 전극과 연결되는, 전계 발광 표시장치.

**청구항 9**

제 8 항에 있어서,

상기 저전위 전원 라인은 상기 소스/드레인 전극과 동일층에 형성된, 전계 발광 표시장치.

**청구항 10**

제 6 항에 있어서,

상기 저전위 전극층은, 상기 표시 패널의 제 1 방향을 따라 길게 연장되어 형성되고, 상기 제 1 방향과 수직인 제 2 방향으로의 폭을 가지며,

상기 폭은, 상기 저전위 컨택부와 상기 저전위 컨택부와 인접하는 영역에서 서로 다른, 전계 발광 표시장치.

**청구항 11**

제 10 항에 있어서,

상기 저전위 컨택부에서의 상기 폭은 상기 저전위 컨택부와 인접하는 영역에서의 상기 폭보다 큰, 전계 발광 표시장치.

**발명의 설명**

**기술 분야**

[0001] 본 발명은 전계 발광 표시장치에 관한 것이다.

**배경 기술**

[0002] 전계 발광 표시장치는 두 개의 전극 사이에 발광층이 형성된 구조로 이루어져, 상기 두 개의 전극 사이의 전계에 의해 상기 발광층이 발광함으로써 화상을 표시하는 장치이다.

[0003] 상기 발광층은 전자와 정공의 결합에 의해 엑시톤(exciton)이 생성되고 생성된 엑시톤이 여기상태(excited state)에서 기저상태(ground state)로 떨어지면서 발광을 하는 유기물로 이루어질 수도 있고, 퀀텀 도트(Quantum dot)와 같은 무기물로 이루어질 수도 있다.

[0004] 종래의 전계 발광 표시장치의 경우 저전위 전원 패드에서 저전위 전원이 공급될 때 컨택 영역에서의 전류 밀도가 집중되어 발열이 발생하고, 이에 따라 편광 필름이 녹아 색상이 변하는 불량이 발생하는 문제가 있다.

**발명의 내용**

**해결하려는 과제**

[0005] 본 발명은 저전위 전원 패드에서 저전위 전원이 공급될 때 전류 밀도가 집중되지 않는 전계 발광 표시장치를 제공하는 것을 목적으로 한다.

**과제의 해결 수단**

[0006] 본 발명에 따른 전계 발광 표시장치는, 복수의 화소를 포함하는 표시 패널, 표시 패널의 가장자리에 구비되고 저전위 전원이 공급되는 저전위 전원 패드를 가지는 패드부, 저전위 전원 패드를 복수의 화소와 전기적으로 연결시키기 위한 저전위 컨택부를 포함하고, 저전위 컨택부는 라운드 형상을 갖는다.

**발명의 효과**

- [0007] 본 발명에 따른 전계 발광 표시장치는, 저전위 컨택부에서의 전류 밀도를 낮춰 발열을 감소시킬 수 있다.
- [0008] 또한, 본 발명에 따른 전계 발광 표시장치는, 저전위 전극층과 데이터 전극층 사이에서 쇼트 불량 발생을 방지할 수 있다.

**도면의 간단한 설명**

- [0009] 도 1은 본 발명의 일 실시예에 따른 전계 발광 표시장치의 개략적인 평면도이다.
- 도 2는 도 1의 A 부분을 확대 도시한 평면도이다.
- 도 3은 도 2의 선 I-I'에 따른 단면도이다.
- 도 4는 도 2의 선 II-II'에 따른 단면도이다.

**발명을 실시하기 위한 구체적인 내용**

- [0010] 본 발명의 이점 및 특징, 그리고 그것들을 달성하는 방법은 첨부되는 도면과 함께 상세하게 후술되어 있는 실시예들을 참조하면 명확해질 것이다. 그러나 본 발명은 이하에서 개시되는 실시예들에 한정되는 것이 아니라 서로 다른 다양한 형태로 구현될 것이며, 단지 본 실시예들은 본 발명의 개시가 완전하도록 하며, 본 발명이 속하는 기술 분야에서 통상의 지식을 가진 자에게 발명의 범주를 완전하게 알려주기 위해 제공되는 것이며, 본 발명은 청구항의 범주에 의해 정의될 뿐이다.
- [0011] 본 발명의 실시예를 설명하기 위한 도면에 개시된 형상, 크기, 비율, 각도, 개수 등은 예시적인 것이므로 본 발명이 도시된 사항에 한정되는 것은 아니다. 명세서 전체에 걸쳐 동일 참조 부호는 동일 구성 요소를 지칭한다. 또한, 본 발명을 설명함에 있어서, 관련된 공지 기술에 대한 구체적인 설명이 본 발명의 요지를 불필요하게 흐릴 수 있다고 판단되는 경우 그 상세한 설명은 생략한다. 본 명세서 상에서 언급한 '포함한다', '갖는다', '이루어진다' 등이 사용되는 경우 '~만'이 사용되지 않는 이상 다른 부분이 추가될 수 있다. 구성 요소를 단수로 표현한 경우에 특별히 명시적인 기재 사항이 없는 한 복수를 포함하는 경우를 포함한다.
- [0012] 구성 요소를 해석함에 있어서, 별도의 명시적 기재가 없더라도 오차 범위를 포함하는 것으로 해석한다.
- [0013] 위치 관계에 대한 설명일 경우, 예를 들어, '~상에', '~상부에', '~하부에', '~옆에' 등으로 두 부분의 위치 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 두 부분 사이에 하나 이상의 다른 부분이 위치할 수도 있다.
- [0014] 시간 관계에 대한 설명일 경우, 예를 들어, '~후에', '~에 이어서', '~다음에', '~전에' 등으로 시간적 선후 관계가 설명되는 경우, '바로' 또는 '직접'이 사용되지 않는 이상 연속적이지 않은 경우도 포함할 수 있다.
- [0015] 제1, 제2 등이 다양한 구성요소들을 서술하기 위해서 사용되나, 이들 구성요소들은 이들 용어에 의해 제한되지 않는다. 이들 용어들은 단지 하나의 구성 요소를 다른 구성요소와 구별하기 위하여 사용하는 것이다. 따라서, 이하에서 언급되는 제1 구성요소는 본 발명의 기술적 사상 내에서 제2 구성요소일 수도 있다.
- [0016] 본 발명의 여러 실시예들의 각각 특징들이 부분적으로 또는 전체적으로 서로 결합 또는 조합 가능하고, 기술적으로 다양한 연동 및 구동이 가능하며, 각 실시예들이 서로에 대하여 독립적으로 실시 가능할 수도 있고 연관 관계로 함께 실시할 수도 있다.
- [0017] 이하, 도면을 참조로 본 발명의 바람직한 실시예에 대해서 상세히 설명하기로 한다.
- [0018] 도 1은 본 발명의 일 예에 따른 전계 발광 표시장치의 개략적인 평면도이고, 도 2는 도 1의 A 부분을 확대 도시한 평면도이다.
- [0019] 도 1 및 도 2를 참조하면, 본 발명의 일 예에 따른 전계 발광 표시장치는 표시 패널(100), 게이트 구동부(200), 연성 회로 필름(300), 및 인쇄 회로 기판(400), 저전위 전극층(500), 패드부(PP), 및 저전위 컨택부(CP)를 포함한다.
- [0020] 상기 표시 패널(100)은 기판 상에 마련된 복수의 화소(P)를 갖는 액티브 영역(AA) 및 액티브 영역(AA)을 둘러싸는 비액티브 영역(NA)을 포함할 수 있다.

- [0021] 상기 복수의 화소(P)는 서로 교차하는 복수의 게이트 라인(미도시), 및 복수의 데이터 라인(DL)에 의해 정의되는 화소 영역에 형성된다.
- [0022] 상기 복수의 게이트 라인 각각은 표시 패널(100)의 제 1 방향(X), 예컨대 가로 방향을 따라 나란하게 형성된다.
- [0023] 상기 복수의 데이터 라인(DL) 각각은 복수의 게이트 라인 각각과 교차하도록 표시 패널(100)의 제 2 방향(Y), 예컨대 세로 방향을 따라 나란하게 형성된다. 이러한 복수의 데이터 라인(DL)은 데이터 구동 집적 회로(310)로부터 데이터 전압(Vdata)이 개별적으로 공급된다. 이때, 복수의 데이터 라인(DL) 각각에 공급되는 데이터 전압(Vdata)은 해당 화소(P)에 포함된 구동 트랜지스터의 문턱 전압과 이동도 등과 같은 특성 변화 값을 보상하기 위한 보상 전압을 포함한다.
- [0024] 일 예에 따른 복수의 화소(P) 각각은 발광 소자, 및 화소 회로를 포함한다.
- [0025] 상기 발광 소자는 화소 회로의 구동에 따라 흐르는 데이터 전류에 비례하여 발광한다. 발광 소자는 화소 회로에 연결된 애노드 전극과 캐소드 전극 사이에 개재되는 것으로, 유기 발광부, 양자점 발광부, 및 무기 발광부 중 적어도 하나를 포함하거나 마이크로 발광 다이오드 소자를 포함할 수 있다.
- [0026] 일 예에 따른 발광 소자는 백색 광을 방출하기 위한 2 이상의 발광부를 포함한다. 예를 들어, 발광 소자는 제 1 광과 제 2 광의 혼합에 의해 백색 광을 방출하기 위한 제 1 발광부와 제 2 발광부를 포함할 수 있다. 제 1 발광부는 제 1 광을 방출하는 것으로 청색 발광부, 녹색 발광부, 적색 발광부, 황색 발광부, 및 황록색 발광부 중 어느 하나를 포함할 수 있다. 제 2 발광부는 청색 발광부, 녹색 발광부, 적색 발광부, 황색 발광부, 및 황록색 중 제 1 광의 보색 관계를 갖는 광을 방출하는 발광부를 포함할 수 있다.
- [0027] 다른 예에 따른 발광 소자는 청색 발광부, 녹색 발광부, 또는 적색 발광부를 포함할 수 있다.
- [0028] 상기 화소 회로는 복수의 구동 트랜지스터, 스위칭 트랜지스터, 커패시터를 포함하고, 게이트 라인에 공급되는 게이트 신호에 응답하여 데이터 신호에 대응되는 데이터 전류를 발광 소자에 공급할 수 있다.
- [0029] 상기 게이트 구동부(200)는 표시 패널(100)의 일측 및/또는 양측 비액티브 영역(NA)에 형성되어 게이트 라인에 연결된다. 이때, 게이트 구동부(200)는 각 화소(P)의 박막 트랜지스터 형성 공정과 함께 표시 패널(100)의 기판에 직접 형성되어 게이트 라인 각각의 일측 또는 양측에 연결될 수 있다.
- [0030] 일 예에 따른 게이트 구동부(200)는 제 1 게이트 구동 내장 회로(210) 및 제 2 게이트 구동 내장 회로(230)를 포함할 수 있다.
- [0031] 상기 제 1 게이트 구동 내장 회로(210)는 표시 패널(100)의 좌측 비액티브 영역(NA)에 마련되고 복수의 게이트 라인 중 홀수번째 게이트 라인 각각의 일단에 전기적으로 연결된다.
- [0032] 상기 제 2 게이트 구동 내장 회로(230)는 표시 패널(100)의 우측 비액티브 영역(NA)에 마련되고 복수의 게이트 라인 중 짝수번째 게이트 라인 각각의 타단에 전기적으로 연결된다.
- [0033] 상기 연성 회로 필름(300)은 TCP(Tape Carrier Package) 또는 COF(Chip On Flexible Board 또는 Chip On Film)로 이루어져 TAB(Tape Automated Bonding) 공정에 의해 표시 패널(100)의 상측 비액티브 영역(NA)에 형성된 패드부(PP)에 부착된다.
- [0034] 상기 데이터 구동 집적 회로(310)는 연성 회로 필름(300)에 실장된다. 이러한, 데이터 구동 집적 회로(310)는 연성 회로 필름(300)을 통해 입력되는 디지털 입력 데이터와 데이터 제어 신호 및 복수의 기준 감마 전압을 이용하여 디지털 입력 데이터를 아날로그 형태의 데이터 신호를 생성하고, 생성된 데이터 신호를 연성 회로 필름(300)과 패드부(PP)를 통해 데이터 라인(DL)에 공급한다.
- [0035] 상기 인쇄 회로 기관(400)은 도전성 이방 필름을 이용한 필름 부착 공정에 의해 연성 회로 필름(300)과 부착될 수 있다. 이러한 인쇄 회로 기관(400)은 외부로부터 입력되는 신호를 연성 회로 필름(300)에 전달한다.
- [0036] 일 예에 따른 인쇄 회로 기관(400)은 표시 패널(100)의 상측 비액티브 영역의 패드부(PP)에 부착된 연성 회로 필름(300)에 전기적으로 접속되어 연성 회로 필름(300)에 저전위 전원을 공급한다. 이를 위해, 인쇄 회로 기관(400)에는 저전위 전원 공급 라인(330)에 접속되는 저전위 전원 입력 라인(410)이 형성되어 있다.
- [0037] 상기 저전위 전극층(500)은 표시 패널(100)의 상측 비액티브 영역(NA)에 형성된다. 예를 들어, 저전위 전극층(500)은 표시 패널(100)의 상측 비액티브 영역(NA) 중에서 패드부(PP)가 위치하는 영역에 인접하도록 형성될 수

있다. 즉, 저전위 전극층(500)은 연성 회로 필름(300)이 부착되어 있는 패드부(PP)와 액티브 영역(AA) 사이에서 표시 패널(100)의 제 1 방향(X)을 따라 길게 연장되어 형성될 수 있다.

- [0038] 일 예에 따른 저전위 전극층(500)은 복수의 화소(P)에 형성된 애노드 전극과 동일한 층에 동일한 물질로 형성될 수 있다. 저전위 전극층(500)은 상기 애노드 전극의 형성 공정에서 같이 형성될 수 있고, 이러한 저전위 전극층(500)은 반사성 금속 물질로 형성될 수 있다.
- [0039] 일 예에 따른 저전위 전극층(500) 제 2 방향(Y)에 따른 폭을 가지도록 형성된다. 여기서 저전위 전극층(500)의 폭은 일정하지 않게 형성될 수 있다. 예를 들어, 저전위 전극층(500)은 저전위 컨택부(CP) 내에서 더 큰 폭을 가지도록 형성될 수 있다. 이에 대한 구체적인 구조는 후술하기로 한다.
- [0040] 상기 패드부(PP)는 표시 패널(100)의 상측 비액티브 영역에 형성된다. 패드부(PP)는 연성 회로 필름(300)으로부터 신호를 전달받아 복수의 화소(P)에 전달할 수 있다. 이러한 패드부(PP)는 복수의 데이터 라인(DL)에 연결된 데이터 패드(DP), 및 저전위 전원 패드(LP)를 포함한다.
- [0041] 상기 데이터 패드(DP)는 일정한 간격으로 형성되어 데이터 라인(DL)에 연결된다.
- [0042] 상기 저전위 전원 패드(LP)는 복수의 데이터 패드(DP) 사이에 형성되어 저전위 컨택부(CP)에 전기적으로 연결된다. 이러한 저전위 전원 패드(LP)는 저전위 컨택부(CP)와 인접하도록 형성되어, 저전위 컨택부(CP)에 저전위 전원을 공급할 수 있다. 이때, 저전위 컨택부(CP)는 저전위 전원 패드(LP)와 인접하는 영역의 양 측면 끝단부에서 라운드 형상을 가지도록 형성될 수 있다. 이에 대한 구체적인 구조는 후술하기로 한다.
- [0043] 일 예에 따른 저전위 전원 패드(LP)는 저전위 전원을 저전위 컨택부(CP)에 공급하는 저전위 공급 라인(330)을 포함할 수 있다.
- [0044] 상기 저전위 전원 공급 라인(330)은 저전위 전원 패드(LP) 내부에 형성되고, 외부로 길게 연장되어 인쇄 회로 기판(400)의 저전위 전원 입력 라인(410)과 연결될 수 있다. 이러한 저전위 전원 공급 라인(330)은 저전위 전원 입력 라인(410)으로부터 저전위 전원을 입력 받아, 저전위 컨택부(CP)에 저전위 전원을 공급할 수 있다.
- [0045] 일 예에 따른 저전위 전원 공급 라인(330)은 저전위 컨택부(CP)의 양 측면 끝단부와 접촉하여 저전위 전원을 공급할 수 있다. 이때, 저전위 컨택부(CP)의 양 측면 끝단부는 라운드 형상을 가질 수 있다. 예를 들어, 저전위 컨택부(CP)는 꼭지점이 라운드 처리된 역삼각형 모양으로 형성될 수 있다. 이와 같이, 저전위 컨택부(CP)는 저전위 공급 라인(330)과 접촉하는 영역에서 라운드 형상을 가지도록 형성되므로, 저전위 컨택부(CP)에서의 전류 밀도를 낮출 수 있고, 전류 밀도의 감소에 따라 저전위 컨택부(CP) 및 패드부(PP)에 발생하는 발열을 감소시킬 수 있다.
- [0046] 일 예에 따른 저전위 컨택부(CP)는 저전위 공급 라인(330)과 접촉하는 영역에서 라운드 형상을 가지도록 형성되므로 저전위 컨택부(CP)에서의 전류 밀도를 낮출 수 있다. 예를 들어, 종래의 저전위 컨택부(CP)는 역삼각형 구조로 형성되고, 양 측면 끝단부의 꼭지점으로 저전위 전원을 공급 받아, 꼭지점에서의 전류 밀도가 증가하여, 발열이 발생하는 문제가 있었다. 다만, 본 발명의 일 실시예에 따른 전계 발광 표시장치는 저전위 전원을 공급 받는 부분을 크게 라운드 처리하여, 저전위 전원이 하나의 점에 집약되지 않고 넓은 영역으로 고루 퍼지면서 저전위 컨택부(CP)에 공급되도록 할 수 있다. 따라서, 본 발명의 일 실시예에 따른 전계 발광 표시장치는 전류 밀도를 감소시킬 수 있고, 전류 밀도를 감소시킴에 따라 저전위 컨택부(CP) 및 패드부(PP)에서 발생하는 발열을 감소시킬 수 있고, 저전위 컨택부(CP) 및 패드부(PP)에서 발생하는 발열에 의해 편광 필름이 녹아 색상이 변하는 불량을 방지할 수 있다.
- [0047] 상기 저전위 컨택부(CP)는 표시 패널(100)의 상측 비액티브 영역에 형성되어 저전위 전원 패드(LP)와 전기적으로 연결된다.
- [0048] 저전위 컨택부(CP)는 전술한 바와 같이 저전위 전원 패드(LP)와 화소(P) 사이에 형성되어 저전위 전원 패드(LP)로부터 저전위 전원을 공급받을 수 있다. 저전위 컨택부(CP)는 저전위 전원 패드(LP)로부터 저전위 전원을 공급받아, 저전위 전원 라인(VSSL)을 통해 복수의 화소에 저전위 전원을 공급할 수 있다. 이러한 저전위 컨택부(CP)의 구체적인 구조는 후술하기로 한다.
- [0049] 도 3은 도 2의 선 I-I'에 따른 단면도이다. 도 3은 도 2에 형성된 저전위 컨택부의 단면도로 볼 수 있다.
- [0050] 도 3을 참조하면, 저전위 컨택부(CP)는 기판(110), 링크 전극층(LE), 더미 전극층(LDE), 및 저전위 전극층(500)을 포함한다.

- [0051] 상기 기판(110)은 투명 폴리이미드(polyimide) 재질을 포함할 수 있다. 폴리이미드 재질의 기판(110)은 캐리어 유리 기판에 마련되어 있는 릴리즈층의 전면(前面)에 일정 두께로 코팅된 폴리이미드 수지가 경화된 것일 수 있다. 기판(110)의 일면 상에는 전술한 게이트 라인, 데이터 라인 및 복수의 화소가 형성된다.
- [0052] 상기 링크 전극층(LE)은 기판(110) 상에 형성된다. 이러한 링크 전극층(LE)은 저전위 전원 공급 라인(330)을 통해 저전위 전원 패드(LP)에 연결된다. 즉, 링크 전극층(LE)은 저전위 전원 패드(LP)에서 공급되는 저전위 전원을 1차적으로 공급받는 층으로 볼 수 있다.
- [0053] 일 예에 따른 링크 전극층(LE)은 복수의 화소(P)에 포함된 게이트 전극 형성 공정시 함께 형성되는 것으로, 게이트 전극과 동일층에 동일한 재질로 형성될 수 있다. 이러한 링크 전극층(LE)은 저전위 전원의 라이징(Rising)을 감소시키기 위하여 낮은 비저항을 가지는 재질로 형성되는 것이 바람직하다. 일 예로서, 링크 전극층(LE)은 기판(110) 상에 형성된 Cu 재질의 제 1 금속층과 제 1 금속층 상에 형성된 MoTi 재질의 제 2 금속층으로 이루어질 수 있다.
- [0054] 일 예에 따른 링크 전극층(LE)은 링크 전극층(LE)을 덮는 절연막(120)에 형성된 복수의 컨택홀을 통해 더미 전극층(LED)과 연결될 수 있다.
- [0055] 상기 더미 전극층(LDE)은 링크 전극층(LE)과 중첩되도록 절연막(120) 상에 섬 형태로 형성되어 절연막(120)에 형성된 복수의 컨택홀을 통해 링크 전극층(LE)에 전기적으로 접속된다. 이러한 더미 전극층(LDE)은 복수의 화소(P)에 포함된 소스/드레인 전극의 형성 공정시 함께 형성되는 것으로, 소스/드레인 전극과 동일한 재질로 이루어질 수 있다. 이러한 더미 전극층(LDE)은 전술한 링크 전극층(LE)과 동일한 재질 및 동일한 구조로 형성될 수 있다. 예를 들어, 더미 전극층(LDE)은 Cu 재질의 제 1 금속층과 제 1 금속층 상에 형성된 MoTi 재질의 제 2 금속층으로 이루어질 수 있다.
- [0056] 상기 저전위 전극층(500)은 더미 전극층(LED)을 덮는 패시베이션층(140)에 형성된 컨택홀을 통해 더미 전극층(LED)과 전기적으로 연결된다. 이때, 패시베이션층(140)은 복수의 화소(P)에 포함된 박막 트랜지스터를 보호하기 위하여 박막 트랜지스터 상에 형성되는 것으로 비액티브 영역(NA)까지 연장될 수 있다.
- [0057] 이러한 저전위 전극층(500)은 더미 전극층(LDE)을 통해 링크 전극층(LE)에 전기적으로 접속된다. 이에 따라, 저전위 전극층(500)은 더미 전극층(LDE), 링크 전극층(LE)을 통해 저전위 전원 패드(LP)에 전기적으로 접속됨으로써 연성 회로 필름(300)으로부터 저전위 전원을 공급받을 수 있다.
- [0058] 도시하지는 않았지만, 일 예에 따른 저전위 전극층(500)은 컨택홀을 통해 저전위 전원 라인(VSSL)과 전기적으로 연결될 수 있다. 상기 저전위 전원 라인(VSSL)은 복수의 화소(P)에 포함된 소스/드레인 전극의 형성 공정시 함께 형성되는 것으로, 소스/드레인 전극과 동일한 재질로 이루어질 수 있다.
- [0059] 이러한 저전위 전원 라인(VSSL)은 데이터 라인(DL)과 나란하도록 표시 패널(100)의 제 2 방향(Y)에 따라 길게 연장되어 복수의 화소에 저전위 전원을 공급할 수 있다. 여기서 저전위 전원 라인(VSSL)은 저전위 전원의 보조 배선에 해당하는 것으로 저전위 전원 배선이 곧바로 캐소드 전극과 연결될 때 높은 저항을 갖는 문제를 방지하기 위하여 형성될 수 있다. 즉, 저전위 전원 라인(VSSL)은 표시 패널(100)의 제 2 방향(Y)에 따라 길게 연장되어 복수의 화소 각각의 캐소드 전극과 개별적으로 연결될 수 있고, 저전위 전원을 공급할 수 있다. 따라서, 캐소드 전극은 저전위 전원 라인(VSSL)과 병렬적으로 연결되므로 캐소드 전극에 걸리는 저항이 낮아질 수 있고, 복수의 화소 내의 휘도 불균일을 방지하여 휘도 균일도를 향상시킬 수 있다.
- [0060] 도 4는 도 2의 선 II-II'에 따른 단면도이다. 도 4는 도 2에 형성된 저전위 컨택부와 인접하는 영역의 단면도로 볼 수 있다. 여기서 저전위 컨택부와 인접하는 영역을 데이터 라인 연결부로 지칭하기로 한다.
- [0061] 도 4를 참조하면, 데이터 라인 연결부는 기판(110), 데이터 전극층(DE), 평탄화층(150), 저전위 전극층(500), 댄 구조물(160), 봉지 기판(170)을 포함한다.
- [0062] 상기 기판(110)은 도 3에 도시된 기판(110)과 동일하므로 중복 설명은 생략한다.
- [0063] 상기 데이터 전극층(DE)은 기판(110) 상에 형성된다. 이러한 데이터 전극층(DE)은 데이터 패드(DP)에 연결된다. 즉, 데이터 전극층(DE)은 데이터 패드(DP)에서 공급되는 데이터 신호를 전달 받아 복수의 화소에 데이터 신호를 공급할 수 있다. 여기서 데이터 전극층(DE)은 도 2에 도시된 데이터 라인(DL)과 동일한 것으로 보아도 무방하다.
- [0064] 일 예에 따른 데이터 전극층(DE)은 복수의 화소(P)에 포함된 게이트 전극 형성 공정시 함께 형성되는 것으로,

게이트 전극과 동일층에 동일한 재질로 형성될 수 있다. 이러한 데이터 전극층(DE)은 저전위 전원의 라이징(Rising)을 감소시키기 위하여 낮은 비저항을 가지는 재질로 형성되는 것이 바람직하다. 일 예로서, 데이터 전극층(DE)은 기판(110) 상에 형성된 Cu 재질의 제 1 금속층과 제 1 금속층 상에 형성된 MoTi 재질의 제 2 금속층으로 이루어질 수 있다.

- [0065] 이러한 데이터 전극층(DE) 상에 절연막(120), 및 패시베이션층(140)이 형성된다. 이에 대한 중복 설명은 생략하도록 한다.
- [0066] 상기 평탄화층(150)은 패시베이션층(140) 상에 형성된다. 평탄화층(150)은 박막 트랜지스터가 구비되어 있는 기판(110)의 상부를 평탄하게 하기 위하여 형성된 것으로 비액티브 영역(NA)까지 연장되어 형성될 수 있다. 평탄화층(150)은 아크릴 수지(acryl resin), 에폭시 수지(epoxy resin), 페놀 수지(phenolic resin), 폴리아미드 수지(polyamide resin), 폴리아미드 수지(polyimide resin) 등의 유기 절연물로 이루어질 수 있으나, 반드시 그에 한정되는 것은 아니다.
- [0067] 상기 저전위 전극층(500)은 평탄화층(150)을 상에 형성된다. 이러한 데이터 라인 연결부에서 저전위 전극층(500)의 폭은 제 1 폭(W1)으로 볼 수 있다. 그리고, 도 3에 도시된 저전위 컨택부(CP)에서 저전위 전극층(500)의 폭은 제 2 폭(W2)으로 볼 수 있다. 즉, 저전위 전극층(500)의 폭은 저전위 컨택부(CP)와 저전위 컨택부(CP)와 인접하는 데이터 라인 연결부에서 서로 다를 수 있고, 구체적으로 저전위 컨택부(CP)에서의 폭인 제 2 폭(W2)은 데이터 라인 연결부에서의 폭인 제 1 폭(W1)보다 클 수 있다.
- [0068] 이와 같이, 데이터 라인 연결부에서 저전위 전극층(500)은 제 1 폭(W1)을 가지면서 평탄화층(150)의 상면에 형성된다. 본 발명의 일 실시예에 따른 전계 발광 표시장치는 저전위 전극층(500)을 표시 패널(100)의 제 1 방향(X)을 따라 길게 연장시켜 형성하므로, 저전위 컨택부(CP)뿐만 아니라 데이터 라인 연결부에도 저전위 전극층(500)이 형성될 수 있다.
- [0069] 종래에는 데이터 라인 연결부에서 저전위 전극층(500)을 제 2 폭(W2)을 가지도록 형성하여, 평탄화층(150)이 형성되지 않는 제 3 폭(W3)을 갖는 영역에서 저전위 전극층(500)과 데이터 전극층(DE) 사이에서 쇼트 불량 발생 가능성이 있는 문제가 있었다. 다만, 본 발명의 일 실시예에 따른 전계 발광 표시장치는 데이터 라인 연결부에서 저전위 전극층(500)이 제 1 폭(W1)을 가지도록 형성한다. 따라서, 저전위 전극층(500)과 데이터 전극층(DE)은 평탄화층(150)을 사이에 두고 마주하게 되고, 두꺼운 두께를 가지는 평탄화층(150)에 의해 저전위 전극층(500)과 데이터 전극층(DE) 사이에서 쇼트 불량이 발생하지 않는다. 그리고, 평탄화층(150)이 형성되지 않는 제 3 폭(W3)을 갖는 영역에 저전위 전극층(500)이 형성되지 않으므로, 종래의 제 3 폭(W3)을 갖는 영역에서 저전위 전극층(500)과 데이터 전극층(DE) 사이에서 발생하던 쇼트 불량을 방지할 수 있다.
- [0070] 상기 댐 구조물(160)은 기판(110)과 봉지 기판(170)의 가장자리에 형성되어 기판(110)과 봉지 기판(170)을 접착시킨다. 따라서, 댐 구조물(160)은 접착물질층을 포함한다. 이러한 댐 구조물(160)은 기판(110)과 봉지 기판(170)의 가장자리를 둘러싸도록 형성되므로, 댐 구조물(160)에 의해서 전계 발광 표시 장치의 내부가 밀봉될 수 있다.
- [0071] 상기 봉지 기판(170)은 화상이 표시되는 전면에 배치된다. 따라서, 봉지 기판(170)은 투명한 물질로 이루어진다. 봉지 기판(170)은 투습방지 기능을 가지고 있다. 따라서, 봉지 기판(170)은 외부의 수분이 내부로 침투하는 것을 차단할 수 있다. 이러한 봉지 기판(170)은 댐 구조물(160)에 의해서 기판(110)과 접촉될 수 있다.
- [0072] 본 발명의 일 실시예에 따른 전계 발광 표시장치는 평탄화층(150)의 좌측 끝단부와 댐 구조물(160)의 좌측 끝단부 사이에 제 3 폭(W3)을 가지도록 형성된다. 이와 같이, 평탄화층(150) 좌측 끝단부와 댐 구조물(160) 좌측 끝단부를 이격시켜 형성함에 따라, 댐 구조물(160)을 통해 침투하는 외부의 산소 및 수분이 평탄화층(150)을 통해 복수의 화소 내로 침투하는 것을 방지할 수 있다.
- [0073] 본 발명의 일 실시예에 따른 전계 발광 표시장치는 평탄화층(150)의 좌측 끝단부와 댐 구조물(160)의 좌측 끝단부를 이격시켜 형성하므로 외부의 산소 및 수분의 침투를 방지할 수 있고, 전계 발광 표시장치의 신뢰성을 확보할 수 있다. 그리고, 이러한 평탄화층(150) 상에 저전위 전극층(500)을 형성하므로, 평탄화층(150)이 형성되지 않는 제 3 폭(W3)을 갖는 영역에 저전위 전극층(500)이 형성되지 않고, 저전위 전극층(500)과 데이터 전극층(DE) 사이에서 쇼트 불량이 발생하는 것을 방지할 수 있다.
- [0074] 이상 첨부된 도면을 참조하여 본 발명의 실시예들을 더욱 상세하게 설명하였으나, 본 발명은 반드시 이러한 실시예로 국한되는 것은 아니고, 본 발명의 기술사상을 벗어나지 않는 범위 내에서 다양하게 변형 실시될 수

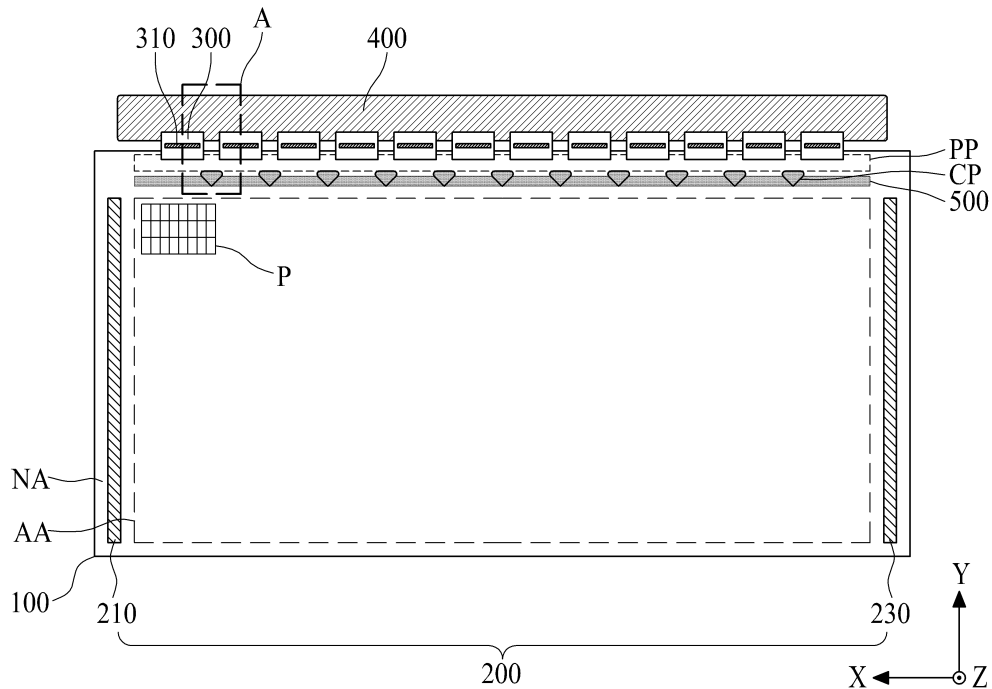
있다. 따라서, 본 발명에 개시된 실시예들은 본 발명의 기술 사상을 한정하기 위한 것이 아니라 설명하기 위한 것이고, 이러한 실시예에 의하여 본 발명의 기술 사상의 범위가 한정되는 것은 아니다. 그러므로, 이상에서 기술한 실시예들은 모든 면에서 예시적인 것이며 한정적이 아닌 것으로 이해해야만 한다. 본 발명의 보호 범위는 청구 범위에 의하여 해석되어야 하며, 그와 동등한 범위 내에 있는 모든 기술 사상은 본 발명의 권리 범위에 포함되는 것으로 해석되어야 할 것이다.

**부호의 설명**

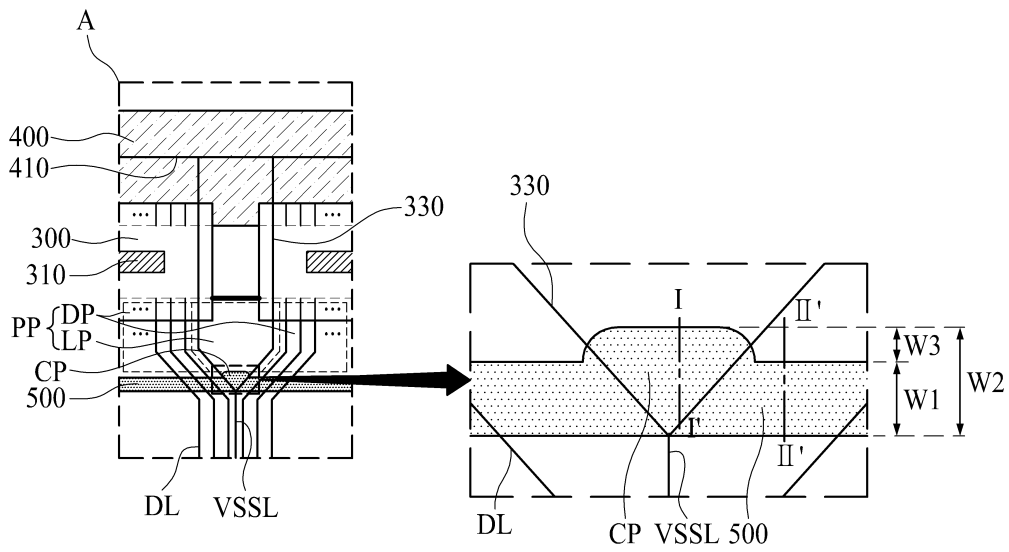
- [0075]
- |                   |                   |
|-------------------|-------------------|
| 100: 표시 패널        | 110: 기관           |
| 120: 절연막          | 140: 패시베이션층       |
| 150: 평탄화층         | 160: 댐 구조물        |
| 170: 봉지 기관        | 200: 게이트 구동부      |
| 300: 연성 회로 필름     | 310: 데이터 구동 집적 회로 |
| 330: 저전위 공급 라인    | 400: 인쇄 회로 기관     |
| 410: 저전위 전원 입력 라인 | 500: 저전위 전극층      |
| LE: 링크 전극층        | LDE: 더미 전극층       |
| DE: 데이터 전극층       | CP: 저전위 컨택부       |
| PP: 패드부           |                   |

**도면**

**도면1**

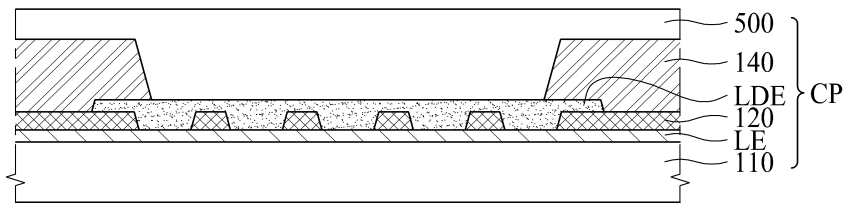


도면2



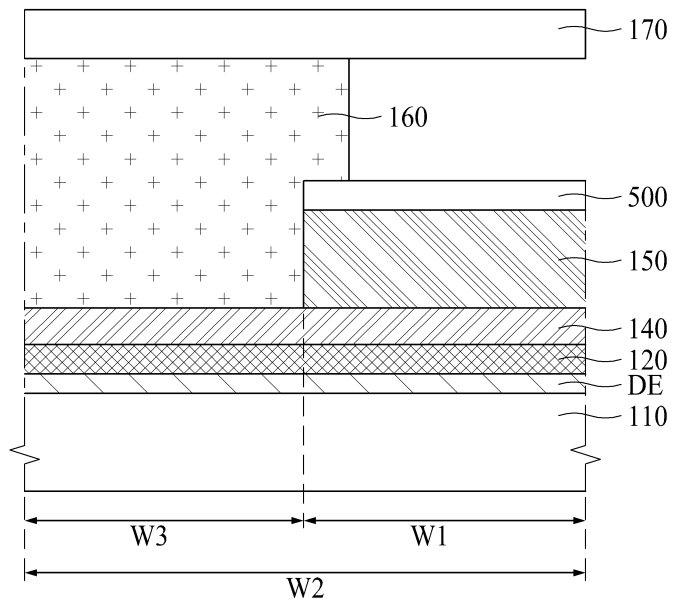
도면3

I - I'



도면4

II-II'



专利名称(译)	电致发光显示器		
公开(公告)号	<a href="#">KR1020190081914A</a>	公开(公告)日	2019-07-09
申请号	KR1020170184775	申请日	2017-12-29
[标]申请(专利权)人(译)	乐金显示有限公司		
申请(专利权)人(译)	LG显示器有限公司		
[标]发明人	홍상표		
发明人	홍상표		
IPC分类号	H01L51/52 H01L27/32 H01L51/56		
CPC分类号	H01L51/5203 H01L27/3211 H01L27/3262 H01L51/56 H01L27/3276 G09G3/3225 G09G2300/0426 H01L27/32 G09G3/3258 G09G2330/04		
外部链接	<a href="#">Espacenet</a>		

摘要(译)

本发明提供一种电致发光显示装置，其中，当从低电位电源焊盘提供低电位电源时，电流密度不集中。根据本发明，电致发光显示装置包括：显示面板，其包括多个像素；以及显示面板。垫部分，其设置在显示面板的边缘并且具有被供应低电位功率的低电位功率垫；低电位接触部分将低电位电源焊盘电连接到多个像素。低电位接触部分具有圆形形状。

